

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-143831

(P2014-143831A)

(43) 公開日 平成26年8月7日(2014. 8. 7)

(51) Int.Cl. F I テーマコード (参考)
 HO2M 7/48 (2007.01) HO2M 7/48 F 5H007
 HO2M 7/487 (2007.01) HO2M 7/487

審査請求 未請求 請求項の数 9 O L (全 21 頁)

(21) 出願番号 特願2013-10701 (P2013-10701)
 (22) 出願日 平成25年1月24日 (2013. 1. 24)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 501137636
 東芝三菱電機産業システム株式会社
 東京都中央区京橋三丁目1番1号
 (74) 代理人 100094916
 弁理士 村上 啓吾
 (74) 代理人 100073759
 弁理士 大岩 増雄
 (74) 代理人 100127672
 弁理士 吉澤 憲治
 (74) 代理人 100088199
 弁理士 竹中 考生

最終頁に続く

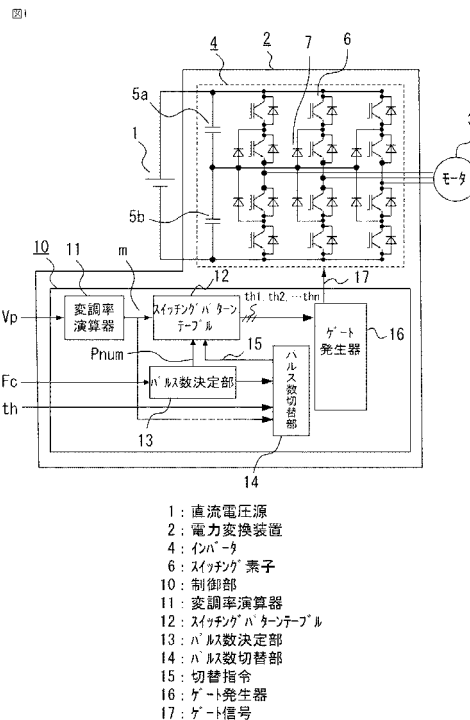
(54) 【発明の名称】 電力変換装置

(57) 【要約】

【課題】インバータのPWM制御において、低次高調波を低減し、かつ出力電圧、線間電圧の変動、電流変動が少ないパルス数切替えを実現する。

【解決手段】インバータ4の制御部10が、変調率演算器11と、半周期あたりのパルス数を決定するパルス数決定部13と、出力電圧の低次高調波を低減し最小パルス幅を確保したスイッチングパターンを、パルス数別に調率の大きさに応じて記憶するスイッチングパターンテーブル12と、パルス数切替部14と、ゲート発生器16とを備える。そして、パルス数決定部13からのパルス数が変化したとき、パルス数切替部14は切替移行期間を設け、所定の時間内でインバータ4の出力線間電圧が2倍のスイッチング電圧で変化することが無いタイミングまで待機させてスイッチングパターンの切り替えを行う。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

スイッチング素子を有して直流電圧源の電圧を任意の大きさおよび周波数の出力電圧に変換するインバータと、上記スイッチング素子を P W M 制御する制御部とを備え、
上記制御部は、

上記出力電圧と上記直流電圧源の電圧とに基づいて変調率を演算する変調率演算手段と

、
上記スイッチング素子の P W M 制御における半周期あたりのパルス数を上記インバータに設定される出力周波数に基づいて決定するパルス数決定手段と、

上記出力電圧の低次高調波を低減し、かつ上記スイッチング素子の特性により決まる最小パルス幅を確保したスイッチングパターンを、パルス数別に変調率の大きさに応じて記憶する記憶手段と、

上記変調率演算手段からの変調率と、上記パルス数決定手段からのパルス数とに基づいて上記記憶手段からのスイッチングパターンを用い、上記スイッチング素子を駆動するゲート信号を生成するゲート信号生成部と、

上記パルス数決定手段からのパルス数が変化したとき、上記ゲート信号生成部が用いる上記スイッチングパターンを、変化後のパルス数に基づくスイッチングパターンに切り替える際に、上記出力電圧の変動を抑制する切替移行期間を設けるパルス数切替手段とを備えたことを特徴とする電力変換装置。

【請求項 2】

上記パルス数切替手段は、上記パルス数決定手段からのパルス数が変化したとき、上記最小パルス幅を確保でき、かつ所定の時間内に出力線間電圧が 2 倍のスイッチング電圧で変化することが無いタイミングまで待って、変化後のパルス数に基づくスイッチングパターンに切り替え、該タイミングまで切り替え前状態を継続させる期間を上記切替移行期間とすることを特徴とする請求項 1 に記載の電力変換装置。

【請求項 3】

上記パルス数切替手段は、上記最小パルス幅を確保するようにダミーパルスを発生させ、かつ該ダミーパルスによるパルス増加分を解消するパルス調整手段を備え、上記パルス数決定手段からのパルス数が変化した後の上記切替移行期間において、変化後のパルス数に基づくスイッチングパターンを上記パルス調整手段により調整して、上記ゲート信号生成部が用いる上記スイッチングパターンとすることを特徴とする請求項 1 に記載の電力変換装置。

【請求項 4】

上記パルス数切替手段は、上記出力電圧の低次高調波を低減した切替用スイッチングパターンを、パルス数別に変調率の大きさに応じて記憶する第 2 の記憶手段を備え、上記パルス数決定手段からのパルス数が変化した後の上記切替移行期間において、上記第 2 の記憶手段からの上記切替用スイッチングパターンを、上記ゲート信号生成部が用いる上記スイッチングパターンとすることを特徴とする請求項 1 に記載の電力変換装置。

【請求項 5】

上記パルス数切替手段は、上記最小パルス幅を確保でき、かつ所定の時間内に出力線間電圧が 2 倍のスイッチング電圧で変化することが無いタイミングの位相を予め設定して記憶する手段を備え、上記パルス数決定手段からのパルス数が変化したとき、上記記憶された位相に基づいて変化後のパルス数に基づくスイッチングパターンに切り替えることを特徴とする請求項 2 に記載の電力変換装置。

【請求項 6】

上記パルス数切替手段は、第 1 の切替手段と、第 2 の切替手段と、第 3 の切替手段と、該第 1 ~ 第 3 の切替手段の少なくとも 1 つを選択して用いる選択手段とを備え、

上記第 1 の切替手段は、上記パルス数決定手段からのパルス数が変化したとき、上記最小パルス幅を確保でき、かつ所定の時間内に出力線間電圧が 2 倍のスイッチング電圧で変化することが無いタイミングまで待って、変化後のパルス数に基づくスイッチングパターン

10

20

30

40

50

に切り替え、該タイミングまで切り替え前状態を継続させる期間を上記切替移行期間とするものであり、

上記第2の切替手段は、上記最小パルス幅を確保するようにダミーパルスを発生させ、かつ該ダミーパルスによるパルス増加分を解消するパルス調整手段を備え、上記パルス数決定手段からのパルス数が変化した後の上記切替移行期間において、変化後のパルス数に基づくスイッチングパターンを上記パルス調整手段により調整して、上記ゲート信号生成部が用いる上記スイッチングパターンとするものであり、

上記第3の切替手段は、上記出力電圧の低次高調波を低減した切替用スイッチングパターンを、パルス数別に変調率の大きさに応じて記憶する第2の記憶手段を備え、上記パルス数決定手段からのパルス数が変化した後の上記切替移行期間において、上記第2の記憶手段からの上記切替用スイッチングパターンを、上記ゲート信号生成部が用いる上記スイッチングパターンとするものであることを特徴とする請求項1に記載の電力変換装置。

10

【請求項7】

上記インバータは、中性点クランプ式の3レベルインバータであることを特徴とする請求項1から請求項6のいずれか1項に記載の電力変換装置。

【請求項8】

上記インバータは、中性点クランプ式の3レベルインバータの2レグ分以上を直列接続して一相分を構成したもので、

上記記憶手段は、上記レグ毎に上記スイッチングパターンを記憶し、

上記パルス数切替手段は、上記パルス数決定手段からのパルス数が変化したとき、上記ゲート信号生成部が用いる上記スイッチングパターンを、変化後のパルス数に基づくスイッチングパターンに切り替える位相を上記各レグ間でずらし、全レグの切り替え終了までの期間を上記切替移行期間とすることを特徴とする請求項1に記載の電力変換装置。

20

【請求項9】

上記パルス数決定手段は、上記インバータに設定される出力周波数と、さらに上記出力電圧の振幅とに基づいて上記パルス数を決定することを特徴とする請求項1から請求項8のいずれか1項に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、低次高調波消去PWM制御方式の電力変換装置に関するものである。

30

【背景技術】

【0002】

PWM制御方式としては一般的に三角波比較PWMが用いられるが、出力電圧の高調波を低減するためにはPWMキャリアの周波数を大きくする必要がある。しかし、大容量のインバータでは、スイッチング素子のスイッチング速度が遅いため、PWMキャリアの周波数を大きくすることができない。その結果、出力電圧に低次の高調波が残存する問題がある。そこで、少ないスイッチング回数を有効利用し、特定の低次の高調波を低減するタイミングでスイッチングを行う、低次高調波消去PWMがある（例えば、特許文献1、非特許文献1参照）。

40

【0003】

また、PWMパルスのパルス数を切り替える従来の方法では、以下のものがある。

パルスモード指令発生手段は、インバータ出力電圧の半周期あたりのパルス数を設定する。切り替え位相角発生手段は、5パルスモードと3パルスモード相互間の切り替え時のインバータ電流の過渡変動を最も小さくできる切り替え位相角を求めて出力する。パルスモード相別切り替え指令発生手段は、位相角指令値が切り替え位相角の範囲内である際に、各相ごとにパルスモード指令発生手段が設定するパルス数を指定する。このパルス数に応じて、各相の切り替え手段は、5パルスモードPWM信号発生手段または3パルスモードPWM信号発生手段から出力される各相のPWM信号に基づいてゲート信号を生成して出力する（例えば、特許文献2参照）。

50

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2010-200537号公報

【特許文献2】特開平08-331856号公報

【非特許文献】

【0005】

【非特許文献1】「Generalized Techniques of Harmonic Elimination and Voltage Control in Thyristor Inverters: Part I - Harmonic Elimination」(IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS, VOL. IA-9, NO.3, MAY/JUNE 1973)

10

【発明の概要】

【発明が解決しようとする課題】

【0006】

上記のような低次高調波消去PWM制御は、互いに高調波を相殺する位相でパルスを出力するため、高調波損失や騒音の低減に非常に効果的である。しかしながら、運転周波数に応じてパルス数を切替える際に発生する電流変動については考慮されていない。

また、上記特許文献2で示したパルス数を切り替える従来の方法では、同期PWM方式で、各相の電圧面積(変調率)をそれぞれ一定に保てる位相で各相別に切替えることにより切替時の電流変動やトルク脈動を抑制する方法が開示されている。しかしながら、同期PWM方式自体が低次高調波が大きい。また、切り替えのパルス数条件は限られており、かつ、各相所定の位相で順次切り替えるため、切替位相によっては線間電圧が大きく変動し、電流変動やトルク脈動となるという問題点があった。

20

【0007】

この発明は、上記のような問題点を解決するためになされたもので、低次高調波を低減し、かつPWM制御によるパルス数切り替え時の電流変動を抑制できる電力変換装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

この発明による電力変換装置は、スイッチング素子を有して直流電圧源の電圧を任意の大きさおよび周波数の出力電圧に変換するインバータと、上記スイッチング素子をPWM制御する制御部とを備える。上記制御部は、上記出力電圧と上記直流電圧源の電圧とに基づいて変調率を演算する変調率演算手段と、上記スイッチング素子のPWM制御における半周期あたりのパルス数を上記インバータに設定される出力周波数に基づいて決定するパルス数決定手段と、上記出力電圧の低次高調波を低減し、かつ上記スイッチング素子の特性により決まる最小パルス幅を確保したスイッチングパターンを、パルス数別に変調率の大きさに応じて記憶する記憶手段と、上記変調率演算手段からの変調率と、上記パルス数決定手段からのパルス数とに基づいて上記記憶手段からのスイッチングパターンを用い、上記スイッチング素子を駆動するゲート信号を生成するゲート信号生成部と、上記パルス数決定手段からのパルス数が変化したとき、上記ゲート信号生成部が用いる上記スイッチングパターンを、変化後のパルス数に基づくスイッチングパターンに切り替える際に、上記出力電圧の変動を抑制する切替移行期間を設けるパルス数切替手段とを備えるものである。

30

40

【発明の効果】

【0009】

この発明による電力変換装置は上記のように構成されているため、低次高調波を低減し、かつPWM制御によるパルス数切り替え時に出力電圧および電流変動を抑制できる。また、パルス数切り替えを伴うモータ制御に適用した場合、トルク脈動の少ないモータ制御を実現できる。

【図面の簡単な説明】

【0010】

50

【図 1】この発明の実施の形態 1 による電力変換装置の構成を示す図である。

【図 2】この発明の実施の形態 1 によるパルス数を決定する条件を説明する図である。

【図 3】この発明の実施の形態 1 によるインバータの 1 相分の出力電圧波形を示す図である。

【図 4】比較例である従来方式による P W M 制御のスイッチングパターンを示すスイッチング位相の波形図である。

【図 5】比較例である従来方式による P W M 制御のインバータ出力電圧（相電圧）を示す図である。

【図 6】この発明の実施の形態 1 による P W M 制御のスイッチングパターンを示すスイッチング位相の波形図である。

10

【図 7】この発明の実施の形態 1 による P W M 制御のインバータ出力電圧（相電圧）を示す図である。

【図 8】パルス数切り替えの比較例によるインバータ出力電圧（相電圧）を示す図である。

【図 9】パルス数切り替えの比較例によるインバータ出力電圧（線間電圧）を示す図である。

【図 10】この発明の実施の形態 1 によるパルス数切り替えにおけるインバータ出力電圧（相電圧）を示す図である。

【図 11】この発明の実施の形態 1 によるパルス数切り替えにおけるインバータ出力電圧（線間電圧）を示す図である。

20

【図 12】この発明の実施の形態 2 によるパルス数切り替えを説明する電圧波形図である。

【図 13】この発明の実施の形態 3 によるパルス数切り替えを説明する電圧波形図である。

【図 14】この発明の実施の形態 4 による電力変換装置の構成を示す図である。

【図 15】この発明の実施の形態 4 による P W M 制御のインバータ出力電圧（相電圧）を示す図である。

【図 16】この発明の実施の形態 4 による P W M 制御のスイッチングパターンを示すスイッチング位相の波形図である。

【図 17】この発明の実施の形態 4 によるパルス数切り替えを説明する電圧波形図である。

30

【図 18】パルス数切り替えの比較例によるインバータ出力電圧（相電圧）を示す図である。

【図 19】パルス数切り替えの比較例によるインバータ出力電圧（線間電圧）を示す図である。

【図 20】この発明の実施の形態 4 によるパルス数切り替えにおけるインバータ出力電圧（相電圧）を示す図である。

【図 21】この発明の実施の形態 4 によるパルス数切り替えにおけるインバータ出力電圧（線間電圧）を示す図である。

【発明を実施するための形態】

40

【0011】

実施の形態 1 .

以下、この発明の実施の形態 1 による電力変換装置を図に基づいて説明する。

図 1 は、この発明の実施の形態 1 による電力変換装置の構成を示す図である。図 1 に示すように、電力変換装置 2 は、インバータ 4 とインバータ 4 を制御する制御部 10 とを備えて、直流電圧源 1 の直流電力を交流電力に変換してモータ 3 に供給する。

インバータ 4 は、直流電圧源 1 の電圧を分圧する 2 直列のコンデンサ 5 a、5 b と、それぞれダイオードが逆並列接続された I G B T 等から成る複数のスイッチング素子 6 と、クランプダイオード 7 とを備えた中性点クランプ式の三相 3 レベルインバータにて構成され、スイッチング素子 6 のスイッチング動作によって直流電圧源 1 の電圧を任意の大きさ

50

及び周波数の出力電圧に変換する。

【0012】

制御部10は、変調率 m を演算する変調率演算手段としての変調率演算器11と、パルス数別に変調率 m の大きさに応じて予め決定されたスイッチングパターン th_1 、 th_2 、 th_3 、 \dots を記憶する記憶手段としてのスイッチングパターンテーブル12とを備える。なお、パルス数とは、スイッチング素子6のPWM制御における半周期あたりのパルス数である。制御部10は、さらに、インバータ4に設定される出力周波数となる周波数指令値 F_c からパルス数 P_{num} を決定するパルス数決定手段としてのパルス数決定部13と、パルス数決定部13からのパルス数 P_{num} が変化したときに、PWM制御のパルス数を切り替えるパルス数切替手段としてのパルス数切替部14と、インバータ4の各スイッチング素子6を駆動制御するゲート信号17を生成するゲート信号生成部としてのゲート発生器16とを備える。

10

【0013】

次に動作を説明する。

変調率演算器11は、インバータ出力電圧の相電圧振幅 V_p と直流電圧源1の電圧 V_d とから、次式で変調率 m を演算する。

$$m = V_p / (V_d / 2) \quad \dots (1)$$

【0014】

パルス数決定部13は、インバータ4の周波数指令値 F_c に応じてPWM制御における半周期あたりのパルス数 P_{num} を決定する。例えば、周波数指令値 F_c によるパルス数 P_{num} の判定基準は以下ようになる。

20

$$\begin{array}{ll} 0 & F_c < F_1 & : & P_{num} = 9 \\ F_1 & F_c < F_2 & : & P_{num} = 7 \\ F_2 & F_c < F_3 & : & P_{num} = 5 \\ F_3 & F_c & : & P_{num} = 3 \quad \dots (2) \end{array}$$

【0015】

この場合、パルス数 P_{num} の判定基準となる周波数 F_1 、 F_2 、 F_3 は定格周波数の $1/4$ 、 $1/2$ 、 $3/4$ に設定する。

【0016】

なお、判定基準となる周波数 F_1 、 F_2 、 F_3 は定格周波数基準に限らず、キャリア周波数やPWM制御を行うマイコンの処理能力に応じて変える方法にしても良い。

30

また、周波数指令値 F_c によるパルス数 P_{num} の切り替えは、図2に示すようにヒステリシス幅を有して切り替えても良い。

また、周波数指令値 F_c により相電圧振幅 V_p の範囲が異なる場合もあり、周波数指令値 F_c と相電圧振幅 V_p との組み合わせによってパルス数 P_{num} を決定しても良い。

【0017】

スイッチングパターンテーブル12では、パルス数 P_{num} 別に、変調率 m の大きさ毎に出力電圧の低次高調波を低減できるスイッチングパターン th_1 、 th_2 、 \dots 、 th_n を記憶している。ここでは、変調率 m を 0.01 刻みとしてスイッチングパターンを記憶し、その間は線形補完して用いるものとする。

40

そして、スイッチングパターンテーブル12は、パルス数決定部13からのパルス数 P_{num} と、変調率演算器11からの変調率 m とに基づいて、スイッチングパターン th_1 、 th_2 、 \dots 、 th_n を導出する。

【0018】

例えば、パルス数 P_{num} が3の場合、インバータ4の各3レベルレグが、基本波の $1/4$ 周期に3回、スイッチング素子6によるスイッチングを行うが、ゲート発生器16では、この時のスイッチングパターン th_1 、 th_2 、 th_3 に基づき、出力電圧の位相 th に応じてゲート信号17を生成して出力する。そして、インバータ4の各相は、図3に示すように、半周期に3パルスの相電圧を出力する。三相では各相が $2/3$ ずつシフトした波形になる。

50

なお、図3では、基本波の半周期に単一極性のパルスを複数出力するユニポーラ変調のパルスパターンを図示した。大容量インバータの場合、低次高調波消去PWMのスイッチングパターンに高電圧の制御がしやすいユニポーラ変調のパルスパターンを用いるのが一般的であるが、ダイポーラ変調のパルスパターンも適用できる。

【0019】

また、周波数指令値 F_c によって決まるパルス数 P_{num} が変化すると、スイッチングパターンテーブル 12 から導出されるスイッチングパターン t_{h1} 、 t_{h2} 、 \dots 、 t_{hn} も切り替わるものであるが、パルス数切替部 14 では、切替移行期間を設けてスイッチングパターンを切り替えるタイミングを調整する。これは、スイッチングパターンの変化により発生する電圧変動によりモータ電流が大きく変動するのを抑制するためのもので、パルス数切替部 14 からの切替指令 15 により、変化後のパルス数 P_{num} に基づくスイッチングパターンに、調整後のタイミングで切り替わる。

10

【0020】

次に、スイッチングパターンについてパルス数が3の場合を例にして詳細に説明する。

この実施の形態で用いるスイッチングパターンを説明するために、まず、上記特許文献1や上記非特許文献1に示される従来方式による低次高調波低減のためのスイッチングパターンを、比較例として説明する。

従来方式では、パルス数が3の場合、スイッチングパターン t_{h1} 、 t_{h2} 、 t_{h3} は、特定の低次の高調波を低減するように次式(3)で求めていた。

なお、低減すべき低次高調波の次数は、通常 $(6n \pm 1)$ であり、この場合、5次と7次の高調波が低減される。

20

【0021】

$$\left(\frac{4}{\pi} \right) \cdot (\cos t_{h1} - \cos t_{h2} + \cos t_{h3}) = m$$

$$\cos 5 t_{h1} - \cos 5 t_{h2} + \cos 5 t_{h3} = 0$$

$$\cos 7 t_{h1} - \cos 7 t_{h2} + \cos 7 t_{h3} = 0 \quad \dots (3)$$

【0022】

図4は、比較例である従来方式によるPWM制御のスイッチングパターンを示すスイッチング位相の波形図で、上記式(3)により求められたスイッチングパターン t_{h1} 、 t_{h2} 、 t_{h3} を示す。また、図4のスイッチングパターンにおいて変調率 m が 0.1 の場合のインバータ出力電圧(相電圧)を図5に示す。

30

図5に示すように、変調率 m が 0.1 の場合、スイッチング位相の t_{h1} と t_{h2} との間隔が短いため、パルス幅が狭くなり、スイッチング素子の特性によってはスイッチングに追従できない場合がある。例えば、大容量インバータのスイッチング素子として用いられるGTOなどは、要求されるパルス幅が比較的大きく、スイッチングに追従できずに出力電圧が大きく歪んでしまう。

【0023】

そこで、この実施の形態では、インバータ4の出力電圧の低次高調波を低減し、かつスイッチング素子6の特性により決まる最小パルス幅 L_{im} を確保したスイッチングパターン t_{h1} 、 t_{h2} 、 t_{h3} を、次式(4)で求める。

【0024】

$$\left(\frac{4}{\pi} \right) \cdot (\cos t_{h1} - \cos t_{h2} + \cos t_{h3}) = m$$

$$\cos 5 t_{h1} - \cos 5 t_{h2} + \cos 5 t_{h3} = 0$$

$$(t_{h2} - t_{h1}) \geq L_{im} \quad \dots (4)$$

40

【0025】

図6は、この実施の形態によるPWM制御のスイッチングパターンを示すスイッチング位相の波形図で、上記式(4)により求められたスイッチングパターン t_{h1} 、 t_{h2} 、 t_{h3} を示す。最小パルス幅 L_{im} は、スイッチング素子6の特性において決まる最小のパルス幅であり、スイッチング素子6が追従するのに必要なパルス幅である。この場合、 $L_{im} = 0.116$ とする。なお、上記式(4)では、高調波低減の条件を緩和し、7次の高調波を低減せずに5次の高調波を低減する条件としたが、逆に7次の高調波のみを低

50

減しても良い。また、この場合、スイッチング位相の t_{h1} と t_{h2} とが最も近くなるために $(t_{h2} - t_{h1}) \cdot L_{im}$ 、としたが、各パルス幅が全て最小パルス幅 L_{im} を確保する。

【0026】

図6のスイッチングパターンにおいて変調率 m が 0.1 の場合のインバータ出力電圧（相電圧）を図7に示す。図7に示すように、スイッチング位相の t_{h1} と t_{h2} との間のパルス幅が最小パルス幅 L_{im} を確保しており、スイッチング速度の遅いスイッチング素子6でもスイッチングが追従できる。また、所望の変調率で低次高調波、この場合5次の高調波が低減されている。

同様にパルス数 P_{num} が 5、7、9・・・についても、低変調率においてスイッチング素子の特性で決まる最小パルス幅 L_{im} を確保し、かつ低次高調波を低減できるスイッチングパターン、即ち出力電圧を得ることができる。

【0027】

次に、パルス数の切り替えについて詳細に説明する。なお、パルス数は本来、スイッチングパターンにおけるパルス数であるため、パルス数決定部13が決定するパルス数 P_{num} を特に示す場合を除き、単にパルス数と称す。

この実施の形態では、上述したように、周波数指令値 F_c によって決まるパルス数 P_{num} が変化した時に、パルス数切替部14がスイッチングパターンを切り替えるタイミングを調整してパルス数を切り替える。

【0028】

この実施の形態によるパルス数の切り替えを説明するために、まず、切り替えタイミング調整なしでスイッチングパターンを切り替える場合を、比較例として以下に説明する。

図8、図9は、変調率 m が 0.8 で、パルス数を7パルスから5パルスに三相同時に切り替えた比較例によるインバータ出力電圧を示す図で、特に図8は各相の相電圧を示し、図9は線間電圧 (WU) を示す。

この場合、U相の 120° ($2/3$ rad) の位相で周波数指令値 F_c が変化し、パルス数決定部13が決定するパルス数 P_{num} が7から5に変化した。そして、それに応じてスイッチングパターンがU相の 120° ($2/3$ rad) の位相で三相同時に切り替わった。

【0029】

図8に示すように、パルス数が7パルスから5パルスに切り替わる時に、U相でパルスが途中でオフになるタイミングと、W相のパルスがオフになるタイミングが近接している。このため図9に示すように、切り替えのタイミングの直後に、 WU 線間電圧が2倍のスイッチング電圧で変化する。このように、スイッチングパターンの切り替え直後に線間電圧が2倍のスイッチング電圧で変動すると、電流は大きく変動し高調波が発生する。

【0030】

そこで、この実施の形態では、所定の時間、例えば最小パルス幅 L_{im} の2倍、の間にインバータ4の出力線間電圧が2倍のスイッチング電圧で変化することが無いタイミングでスイッチングパターンの切り替えを行う。

図10、図11は、この実施の形態において、変調率 m が 0.8 で、パルス数を7パルスから5パルスに三相同時に切り替えたインバータ出力電圧を示す図で、特に図10は各相の相電圧を示し、図11は線間電圧を示す。

【0031】

この場合、U相の 120° ($2/3$ rad) の位相で周波数指令値 F_c が変化し、パルス数決定部13が決定するパルス数 P_{num} が7から5に変化した。そして、パルス数切替部14は、予め記憶している切替位相、この場合U相の 92° を指示する切替指令15を出力し、U相の 92° の位相でスイッチングパターンを三相同時に切り替える。

即ち、パルス数決定部13からのパルス数 P_{num} が7から5に変化しても、切替指令15による切替位相までは7パルスのスイッチングパターンが用いられ、切替位相において、変化後のパルス数である5パルスのスイッチングパターンが、スイッチングパターン

10

20

30

40

50

テーブル 12 からゲート発生器 16 に導出される。

【0032】

図 10、図 11 に示すように、スイッチングパターンのパルス数切り替え前後の各相の出力電圧のパルス幅がスイッチング素子 6 の特性で決まる最小パルス幅 L_{im} 以上で、かつ出力線間電圧にも、2 倍のスイッチング電圧の電圧変動が発生しない。

このようにパルス数決定部 13 からパルス数 P_{num} が変化しても、所定の時間内でインバータ 4 の出力線間電圧が 2 倍のスイッチング電圧で変化することが無いタイミングまで待機させる切替移行期間を設け、スイッチングパターンの切り替えを行う。

【0033】

これにより、インバータ 4 によるモータ制御において、モータ負荷運転時や、加減速や電圧上昇/下降時にパルス数の切り替えが発生した場合、スイッチング電圧の 2 倍以上の線間電圧変動を回避できるため、高調波電圧、サージ電圧の少ない出力電圧を得ることができる。また、パルス数の切り替えに伴う負荷電流変動を少なくでき、低次高調波を低減しつつ負荷に影響を与えないパルス数切り替えが実現できる。

また、パルス数切替を伴うモータ制御において、安定したトルク脈動の少ないモータ制御を実現できる。

【0034】

なお、パルス数切り替え時に線間電圧が 2 倍のスイッチング電圧で変化しない位相は、スイッチングパターンとスイッチング素子 6 の特性によって決まるため、必ずしも決まった位相にはならない。

【0035】

また上記実施の形態では、パルス数切替部 14 が切替位相を予め記憶して用いたが、パルス数決定部 13 からパルス数 P_{num} が変化した時に、線間電圧のパルス幅が所定の幅を満たす位相を計算する方法でも良い。また、予め設定された切替位相を、パルス数、変調率毎のスイッチングパターンを記憶しているスイッチングパターンテーブル 12 に、追加して記憶させても良い。前者は電力変換装置 2 の制御部 10 の処理時間に余裕があってメモリが少ない場合、後者は制御部 10 のメモリに余裕があるが、処理時間に余裕がない場合に有効である。

【0036】

なお、実施の形態 1 ではインバータ 4 は中性点クランプ式の 3 レベルインバータとしたが、この限りではないことはいうまでもない。

【0037】

実施の形態 2 .

上記実施の形態 1 では、スイッチングパターンを切り替えるタイミングを調整したが、この実施の形態 2 では、切替移行期間においてパルスの調整を行う。パルス数切替部 14 による動作以外は上記実施の形態 1 と同様である。

この実施の形態では、パルス数切替部 14 は、パルス調整手段を有するものとし、パルス数決定部 13 が決定するパルス数 P_{num} が変化すると、切替移行期間においてスイッチングパターンを調整する。

【0038】

図 12 は、この発明の実施の形態 2 によるパルス数切り替えを説明する 1 相分の電圧波形図である。図に示すように、パルス数を 5 パルスから 3 パルスに切り替えるもので、この場合、位相で周波数指令値 F_c が変化し、パルス数決定部 13 が決定するパルス数 P_{num} が 5 から 3 に変化している。これにより、5 パルス用のスイッチングパターン 21 (th_{1a} 、 th_{2a} 、 th_{3a} 、 th_{4a} 、 th_{5a}) から 3 パルス用のスイッチングパターン 22 (th_{1b} 、 th_{2b} 、 th_{3b}) に切り替わるが、切替移行期間において調整パターン 23 を用いる。

【0039】

図 12 に示すように、調整パターン 23 は、3 パルス用のスイッチングパターン 22 を変形したパルスパターンと、ダミーパルス 24 とで構成され、変形したパルスパターンは

10

20

30

40

50

、ダミーパルス 2 4 による増加分を解消する為の削除パルス 2 5 を除いたパターンである。

この場合、切り替え時の位相の前後で出力すべき相電圧のレベルが異なり、パルス幅が最小パルス幅 L_{im} を確保できなくなるため、 t_{hx} でオフするダミーパルス 2 4 を発生させて切り替え時のパルス幅 L を、最小パルス幅 L_{im} より長くする。また、ダミーパルス 2 4 によるパルス増加分を解消する為、3 パルス用のスイッチングパターン 2 2 (t_{h1b} 、 t_{h2b} 、 t_{h3b}) のパルス幅を縮めたパルスパターン (t_{h1x} 、 t_{h2b} 、 t_{h3b}) を用いる。

【0040】

なお、削除パルス 2 5 の幅は、ダミーパルス 2 4 のパルス幅と同じにしても良いし、あるいは変調率 m がパルス数切り替え前後で同じになるように演算して求めても良い。変調率 m を同じにする場合は、上記式 (3) (4) の第 1 条件式を利用して求めることが可能である。

【0041】

以上のようなパルス数の切り替えによると、加速/減速運転時や電圧振幅が上昇/下降してスイッチングパターンの変化が早く、特定位相での切り替えでは遅い場合や、パルス数切り替え前後のスイッチング位相の変化が大きい場合にも、切り替え前後のスイッチング位相の変化による変調率の変動や電圧高調波の発生、及びそれによる電流変動を抑制することができる。即ち、パルス数の切り替えに伴う負荷電流変動を少なくでき、低次高調波を低減しつつ負荷に影響を与えないパルス数切り替えが実現できる。

また、パルス数切替を伴うモータ制御において、安定したトルク脈動の少ないモータ制御を実現できる。

【0042】

実施の形態 3 .

上記実施の形態 2 では、切替移行期間においてスイッチングパターンのパルスを調整したが、この実施の形態 3 では、切替用スイッチングパターンを予め記憶し、切替移行期間において切替用スイッチングパターンを用いる。パルス数切替部 1 4 による動作以外は上記実施の形態 1 と同様である。

この実施の形態では、パルス数切替部 1 4 は、出力電圧の低次高調波を低減した切替用スイッチングパターンを、パルス数別に変調率 m の大きさに応じて記憶する手段 (第 2 の記憶手段) を備えるものとする。

【0043】

図 1 3 は、この発明の実施の形態 3 によるパルス数切り替えを説明する 1 相分の電圧波形図である。図に示すように、パルス数を 5 パルスから 3 パルスに切り替えるもので、この場合、パルス数決定部 1 3 が決定するパルス数 P_{num} が 5 から 3 に変化すると、5 パルス用のスイッチングパターン 2 1 (t_{h1a} 、 t_{h2a} 、 t_{h3a} 、 t_{h4a} 、 t_{h5a}) から一旦、切替用スイッチングパターン 2 6 (t_{h1} 、 t_{h2} 、 t_{h3} 、 t_{h4} 、 t_{h5}) に切り替え、その後、例えば 1 周期後に 3 パルス用のスイッチングパターン 2 2 (t_{h1b} 、 t_{h2b} 、 t_{h3b}) に切り替える。

なお、3 パルスから 5 パルスに切り替える時は、逆の処理をすれば良い。3 パルス用のスイッチングパターン 2 2 と 5 パルス用のスイッチングパターン 2 1 との間の切替用スイッチングパターン 2 6 は 5 パルス構成で、双方のスイッチングパターン 2 1、2 2 の位相に近く、かつ低次高調波を低減したパルス数切り替え時専用のスイッチングパターンである。

【0044】

切替用スイッチングパターン 2 6 (t_{h1} 、 t_{h2} 、 t_{h3} 、 t_{h4} 、 t_{h5}) は、次式 (5) で求められる。

$$\begin{aligned} (4 / \quad) \cdot (\cos t_{h1} - \cos t_{h2} + \cos t_{h3} - \cos t_{h4} + \cos t_{h5}) &= m \\ \cos 5 t_{h1} - \cos 5 t_{h2} + \cos 5 t_{h3} - \cos 5 t_{h4} + \cos 5 t_{h5} &= 0 \\ \cos 7 t_{h1} - \cos 7 t_{h2} + \cos 7 t_{h3} - \cos 7 t_{h4} + \cos 7 t_{h5} &= 0 \end{aligned}$$

10

20

30

40

50

$$\begin{aligned} & t h 2 b - t h 4 \quad w d h \\ & t h 1 a - t h 1 \quad w d h \quad \cdot \cdot \cdot (5) \end{aligned}$$

【0045】

式(5)中のwdhは、切替用スイッチングパターン26の、3パルス用スイッチングパターン22、5パルス用スイッチングパターン21からのスイッチング位相の差の上限であり、切り替え前後のスイッチングパターンのパルス幅の1/2や、最小パルス幅Lminの1/2などで、変調率mによって変えても良い。

なお、上記式(5)では、11次と13次の高調波を低減せずに5次と7次の高調波を低減する条件としたが、逆に11次と13次の高調波のみを低減しても良い。また、変調率mによっては低減する高調波の数を増減してもよい。

10

【0046】

以上のようなパルス数の切り替えにより、加速/減速運転時や電圧振幅が上昇/下降してスイッチングパターンの変化が早くて、特定位相での切り替えでは遅い場合や、パルス数切り替え前後のスイッチング位相の変化が大きい場合にも、切り替え前後のスイッチング位相の変化による変調率の変動や電圧高調波の発生、及びそれによる電流変動を抑制することができる。この場合、パルス数の切り替えに伴う電圧変動、電流変動や高調波の発生を上記実施の形態2よりもさらに抑制でき、効率の良い安定した制御が求められる場合に有効である。

【0047】

上記実施の形態1~3は、それぞれ異なる手法でパルス数の切り替えを行うものであるが、パルス数切替部14が、上記実施の形態1によるパルス数の切り替えを行う第1の切替手段と、上記実施の形態2によるパルス数の切り替えを行う第2の切替手段と、上記実施の形態3によるパルス数の切り替えを行う第3の切替手段とを備え、さらに選択手段を有して適宜選択して用いるようにしても良い。その場合、第1の切替手段と第2、あるいは第3の切替手段とを組み合わせる等、複数の切替手段を組み合わせることも可能である。

20

【0048】

これにより、最適な切替方法を選択してパルス数を切り替えることができる。例えば変調率や出力電圧振幅Vpに関係なく、モータ負荷電流が多い場合や、一定速度(=電圧)運転の場合は、電圧の変動による電流の一時的な変動が大きくなるが、このような場合には、パルス数の切り替えを切替前後のパルスパターンにより決まる線間電圧が2倍のスイッチング電圧にならない位相で切り替えるのが有効であり、第1の切替手段を選択する。

30

また、加速/減速運転時や電圧振幅が上昇/下降してスイッチングパターンの変化が早くて、特定位相での切り替えでは遅い場合や、パルス数切り替え前後のスイッチング位相の変化が大きい場合には、第2あるいは第3の切替手段を選択する。

【0049】

実施の形態4

次に、この発明の実施の形態4による電力変換装置を説明する。

図14は、この発明の実施の形態1による電力変換装置の構成を示す図である。図14に示すように、電力変換装置32は、インバータ34とインバータ34を制御する制御部40とを備えて、直流電圧源31a~31cの直流電力を交流電力に変換してモータ3に供給する。

40

インバータ34は、各相の直流電圧源31a~31cの電圧を分圧する2直列のコンデンサ5a、5bと、それぞれダイオードが逆並列接続されたIGBT等から成る複数のスイッチング素子6およびクランプダイオード7を備えた中性点クランプ式の3レベルインバータの2つのレグ(Aレグ8a、Bレグ8b)を直列接続した5レベルインバータとを3相分用意したものである。そして、スイッチング素子6のスイッチング動作によって直流電圧源31a~31cの電圧を任意の大きさ及び周波数の出力電圧に変換する。

【0050】

制御部40は、上記実施の形態1と同様に、変調率mを演算する変調率演算器11と、

50

インバータ 34 の周波数指令値 F_c からパルス数 P_{num} を決定するパルス数決定部 13 とを備える。この場合のパルス数とは、各レグ 8a、8b 毎に出力する半周期あたりのパルス数で、2つのレグ 8a、8b では2倍となる。また制御部 40 は、パルス数別に変調率 m の大きさに応じて予め決定されたスイッチングパターン $th1a$ 、 $th2a$ 、 $th3a$ 、 \dots 、 $th1b$ 、 $th2b$ 、 $th3b$ 、 \dots を記憶する記憶手段としてのスイッチングパターンテーブル 42 を備える。なお、($th1a$ 、 $th2a$ 、 $th3a$ 、 \dots) は、Aレグ 8a に対するスイッチングパターンであり、($th1b$ 、 $th2b$ 、 $th3b$ 、 \dots) は、Bレグ 8b に対するスイッチングパターンである。即ち、スイッチングパターンテーブル 42 はレグ 8a、8b 毎に異なるスイッチングパターンを記憶し、2種のスイッチングパターンを組み合わせることで2レグ分のスイッチングパターンとする。

10

【0051】

さらに制御部 40 は、パルス数決定部 13 からのパルス数 P_{num} が変化したときに、PWM制御のパルス数を切り替えるパルス数切替手段としてのパルス数切替部 44 と、インバータ 34 の各スイッチング素子 6 を駆動制御するゲート信号 47 を生成するゲート信号生成部としてのゲート発生器 46 とを備える。

【0052】

次に動作を説明する。

上記実施の形態 1 と同様に、変調率演算器 11 は、インバータ出力電圧の相電圧振幅 V_p と直流電圧源 1 の電圧 V_{dc} とから変調率 m を演算し、パルス数決定部 13 は、インバータ 4 の周波数指令値 F_c に応じて PWM制御における半周期あたりのパルス数 P_{num} を決定する。

20

スイッチングパターンテーブル 42 では、パルス数 P_{num} 別に、変調率 m の大きさ毎に出力電圧の低次高調波を低減できるスイッチングパターンを記憶し、パルス数決定部 13 からのパルス数 P_{num} と、変調率演算器 11 からの変調率 m とに基づいて、スイッチングパターンを導出する。

【0053】

また、周波数指令値 F_c によって決まるパルス数 P_{num} が変化すると、スイッチングパターンテーブル 42 から導出されるスイッチングパターンも切り替わるものであるが、パルス数切替部 44 では切替移行期間を設けて、各レグ間でスイッチングパターンの切り替え位相をずらす。この場合、パルス数 P_{num} が変化すると、まず Aレグ 8a に対するスイッチングパターンのみを切り替え、所定の切替移行期間終了時に切替指令 45 により Bレグ 8b に対するスイッチングパターンも切り替える。

30

【0054】

次に、スイッチングパターンについて説明する。

図 15 (a) は、PWM制御の一相分のインバータ出力電圧を示す図である。図 15 (b) は Aレグ 8a の出力電圧、図 15 (c) は Bレグ 8b の出力電圧を示し、Aレグ 8a の出力電圧と Bレグ 8b の出力電圧とを合成したものが、図 15 (a) で示す一相分のインバータ出力電圧となる。この場合、直列接続された2レグ分の3レベルインバータがそれぞれ基本波の $1/4$ 周期に3回スイッチングして、パルス数を 3×2 とする。

【0055】

40

従来方式では、パルス数が 3×2 の場合、スイッチングパターン $th1a$ 、 $th2a$ 、 $th3a$ 、 $th1b$ 、 $th2b$ 、 $th3b$ は、特定の低次の高調波を低減するように次式 (6) で求めていた。式 (6) では理論的には5次、7次、11次、13次の高調波を低減し、2レグ分の3レベルインバータに基本波を等しく分担するようにしている。

$$\left(\frac{4}{\pi}\right) \cdot (\cos th1a - \cos th2a + \cos th3a) = m$$

$$\left(\frac{4}{\pi}\right) \cdot (\cos th1b - \cos th2b + \cos th3b) = m$$

$$\cos 5 th1a - \cos 5 th2a + \cos 5 th3a$$

$$+ \cos 5 th1b - \cos 5 th2b + \cos 5 th3b = 0$$

$$\cos 7 th1a - \cos 7 th2a + \cos 7 th3a$$

$$+ \cos 7 th1b - \cos 7 th2b + \cos 7 th3b = 0$$

50

$$\begin{aligned} & \cos 11 t h 1 a - \cos 11 t h 2 a + \cos 11 t h 3 a \\ & \quad + \cos 11 t h 1 b - \cos 11 t h 2 b + \cos 11 t h 3 b = 0 \\ & \cos 13 t h 1 a - \cos 13 t h 2 a + \cos 13 t h 3 a \\ & \quad + \cos 13 t h 1 b - \cos 13 t h 2 b + \cos 13 t h 3 b = 0 \\ & \quad \quad \quad \cdot \cdot \cdot (6) \end{aligned}$$

【0056】

しかし低変調率になるにつれて、スイッチング位相の $th1a$ と $th2a$ との間隔、 $th1b$ と $th2b$ との間隔が順番に短くなって、パルス幅が狭くなり、スイッチング素子の特性によってはスイッチングに追従できない場合がある。例えば、大容量インバータのスイッチング素子として用いられる GTO などは、要求されるパルス幅が比較的大きく、

10

【0057】

そこで、この実施の形態では低変調率、例えば変調率 m が 0.3 以下では、スイッチングパターン $th1a$ 、 $th2a$ 、 $th3a$ 、 $th1b$ 、 $th2b$ 、 $th3b$ を、次式(7)で求める。

【0058】

$$\begin{aligned} & (4 / \quad) \cdot (\cos th 1 a - \cos th 2 a + \cos th 3 a) = m \\ & (4 / \quad) \cdot (\cos th 1 b - \cos th 2 b + \cos th 3 b) = m \\ & \cos 5 th 1 a - \cos 5 th 2 a + \cos 5 th 3 a \\ & \quad + \cos 5 th 1 b - \cos 5 th 2 b + \cos 5 th 3 b = 0 \\ & \cos 7 th 1 a - \cos 7 th 2 a + \cos 7 th 3 a \\ & \quad + \cos 7 th 1 b - \cos 7 th 2 b + \cos 7 th 3 b = 0 \\ & (th 2 a - th 1 a) \quad L i m \\ & (th 2 b - th 1 b) \quad L i m \quad \quad \quad \cdot \cdot \cdot (7) \end{aligned}$$

20

【0059】

式(7)では、高調波低減の条件を緩和して5次、7次の高調波のみを低減し、かつ最小パルス幅 $L i m$ を確保できるスイッチングパターンを得ることができる。最小パルス幅 $L i m$ は、スイッチング素子6の特性において決まる最小のパルス幅であり、スイッチング素子6が追従するのに必要なパルス幅である。この場合、 $L i m = 0.116$ とする。

なお、パターンの求め方はこの限りではないことは言うまでもない。

30

【0060】

式(7)により求めたスイッチングパターンを図16に示す。図16(a)はAレグ8aのスイッチングパターン $th1a$ 、 $th2a$ 、 $th3a$ を示し、図16(b)はBレグ8bのスイッチングパターン $th1b$ 、 $th2b$ 、 $th3b$ を示す。

ただし、スイッチングパターンテーブル42が記憶するスイッチングパターンは、変調率 m を 0.01 刻みとし、その間は線形補完により求めて用いる。

同様にパルス数が 5×2 、 7×2 、 $9 \times 2 \cdot \cdot \cdot$ についても、低変調率においてスイッチング素子の特性で決まる最小パルス幅 $L i m$ を確保し、かつ低次高調波を低減できるスイッチングパターン、即ち出力電圧を得ることができる。

40

【0061】

次に、パルス数の切り替えについて説明する。

この実施の形態では、上述したように、周波数指令値 $F c$ によって決まるパルス数 $P n u m$ が変化した時に、パルス数切替部44が、各レグ間でスイッチングパターンの切り替え位相をずらす。

図17は、この発明の実施の形態4によるパルス数切り替えを説明する2レグ分の電圧波形図である。この2レグ分の出力電圧を合成したものが、一相分の出力電圧となる。

【0062】

図17に示すように、パルス数を 5×2 パルスから 7×2 パルスに切り替える。この場合、位相で周波数指令値 $F c$ が変化して、パルス数決定部13が決定するパルス数 $P n u m$ が5から7に変化する。これにより、Aレグ8aに対する5パルス用のスイッチング

50

パターンから7パルス用のスイッチングパターンに切り替える。そして、所定のずらし位相分の切替移行期間において、Aレグ8aは7パルス用のスイッチングパターンを用いて駆動し、Bレグ8bは5パルス用のスイッチングパターンを用いて駆動する。切替移行期間が終了する位相aにおいて、Bレグ8bに対する5パルス用のスイッチングパターンから7パルス用のスイッチングパターンに切り替える。

この場合、ずらし位相は、最小パルス幅 $L_{im} (= 0.116)$ の $1/2 (= 0.058)$ とした。

【0063】

この実施の形態によるパルス数の切り替えの効果を説明するために、まず、2レグ8a、8bのスイッチングパターンを同時に切り替える場合を、比較例として以下に説明する。

図18、図19は、変調率 m が0.9で、パルス数を 5×2 パルスから 7×2 パルスに三相同時、かつ2レグ8a、8bで同時に切り替えた比較例によるインバータ出力電圧を示す図で、特に図18は各相の相電圧を示し、図19は線間電圧を示す。

この場合、U相の 120° ($2/3$ rad)の位相で周波数指令値 F_c が変化し、パルス数決定部13が決定するパルス数 P_{num} が5から7に変化した。そして、それに応じてスイッチングパターンがU相の 120° ($2/3$ rad)の位相で切り替わる。

【0064】

図18に示すようにAレグ8aとBレグ8bとを同時にパルス数を切り替えると、切り替えのタイミングで、U相の電圧レベルが1から2へ変化し、W相の電圧レベルが-1から-2に変化する。このため図19に示すように、線間電圧 WU の電圧レベルが-2から-4に変化し、2倍のスイッチング電圧による電圧変動が発生する。この電圧変動は、マイナス側のピーク電圧のレベルで発生しているため、負荷がある場合、電流変動も大きく、モータ3への影響が大きい。

【0065】

図20、図21は、この実施の形態によるパルス数切り替えにおけるインバータ出力電圧を示す図で、特に図20は各相の相電圧を示し、図21は線間電圧を示す。この場合も、上記比較例と同様に、変調率 m が0.9で、パルス数を 5×2 パルスから 7×2 パルスに切り替え、U相の 120° ($2/3$ rad)の位相で周波数指令値 F_c が変化し、パルス数決定部13が決定するパルス数 P_{num} が5から7に変化した。

図17で説明したように、位相(U相の 120°)で周波数指令値 F_c が変化してパルス数決定部13が決定するパルス数 P_{num} が5から7に変化すると、Aレグ8aに対する5パルス用のスイッチングパターンから7パルス用のスイッチングパターンに切り替える。そして、最小パルス幅 $L_{im} (= 0.116)$ の $1/2 (= 0.058)$ である、ずらし位相経過後の位相aにおいて、Bレグ8bに対する5パルス用のスイッチングパターンから7パルス用のスイッチングパターンに切り替える。

【0066】

この実施の形態では、図20に示すように、三相の電圧変化が同時に±逆の方向に変化せず、このため図21に示すように、線間電圧において2倍のスイッチング電圧による電圧変動が発生しない。

【0067】

なお、上記実施の形態では、インバータ34の各相の5レベルインバータを2つのレグ8a、8bを直列接続して構成したが、3以上のレグを直列接続しても良く、パルス数の切り替えの際は、各レグ間で位相をずらして切り替える。

【0068】

以上のようにインバータ34の各相の5レベルインバータを構成する3レベルの2つのレグ8a、8bのスイッチングパターンにおけるパルス数をレグ間で位相をずらして順次切り替えることにより、相電圧変動、線間電圧変動を小さくし、これにより電流変動、トルク脈動が少なく安定した制御状態を保つことができる。

また、インバータ34が5レベル以上のマルチレベルインバータになり、インバータ3

10

20

30

40

50

4 の出力電圧波形が複数のレグ 8 a、8 b のスイッチングパターンの組み合わせになって複雑化しても、メモリや処理負担が少なく容易に制御でき、かつパルス数の切り替え前後で変調率の変動がないため、パルス数の切り替えによる電圧波形の変動および電流変動が小さく、モータ制御が安定して行える。

【0069】

なお、この実施の形態による回路構成の 5 レベルインバータであるインバータ 3 4 に、3 レベルの 2 つのレグ 8 a、8 b のスイッチングパターンの組み合わせを考慮して、上記実施の形態 1 ~ 3 によるパルス切り替えを適用することもできる。

さらにまた、パルス数切替部 4 4 が、上記各実施の形態 1 ~ 4 によるパルス切り替えを実現する切り替え手段を全て有して、最適な切り替え手段を選択して用いても良い。

10

【0070】

また、この実施の形態 4 では各相の 5 レベルインバータは、中性点クランプ式の 3 レベルインバータの 2 レグ分を直列接続したものとしたが、この限りではない。

【0071】

また、この発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略することが可能である。

【符号の説明】

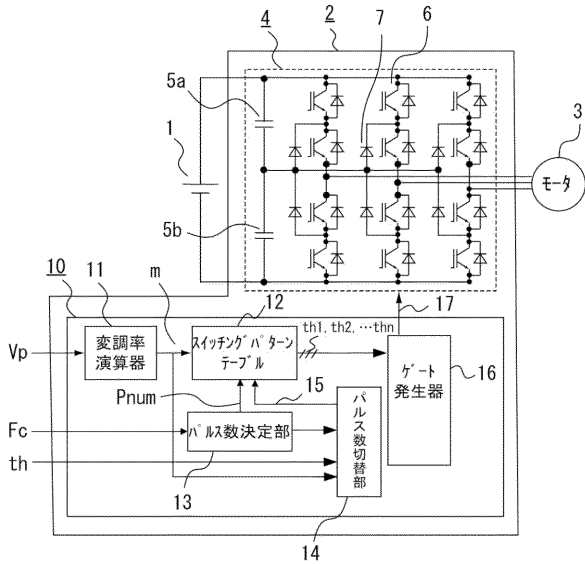
【0072】

1 直流電圧源、2 電力変換装置、4 インバータ、6 スwitching素子、
 8 a、8 b レグ、10 制御部、11 変調率演算器、
 12 スwitchingパターンテーブル、13 パルス数決定部、14 パルス数切替部、
 15 切替指令、16 ゲート発生器、17 ゲート信号、23 調整パターン、
 24 ダミーパルス、25 削除パルス、26 切替用スwitchingパターン、
 31 a ~ 31 c 直流電圧源、32 電力変換装置、34 インバータ、40 制御部、
 42 スwitchingパターンテーブル、44 パルス数切替部、45 切替指令、
 46 ゲート発生器、47 ゲート信号、ずらし位相。

20

【 図 1 】

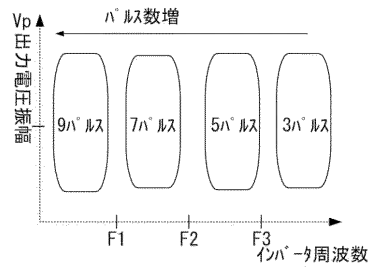
図1



- 1: 直流電圧源
- 2: 電力変換装置
- 4: インバータ
- 6: スwitching 素子
- 10: 制御部
- 11: 変調率演算器
- 12: スwitching パターンテーブル
- 13: パルス数決定部
- 14: パルス数切替部
- 15: 切替指令
- 16: ゲート発生器
- 17: ゲート信号

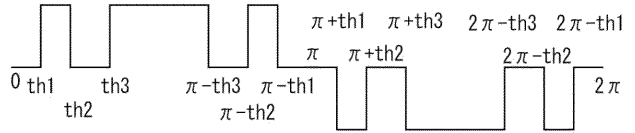
【 図 2 】

図2



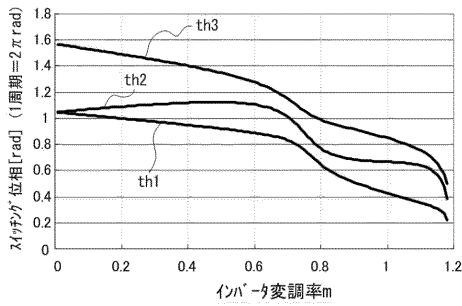
【 図 3 】

図3



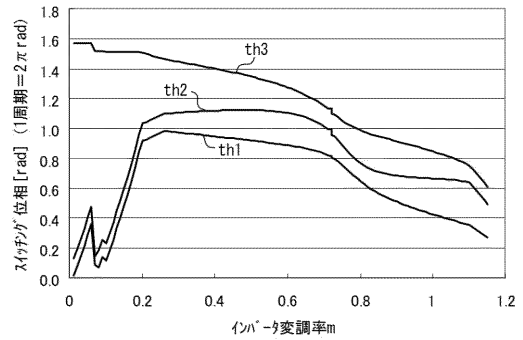
【 図 4 】

図4



【 図 6 】

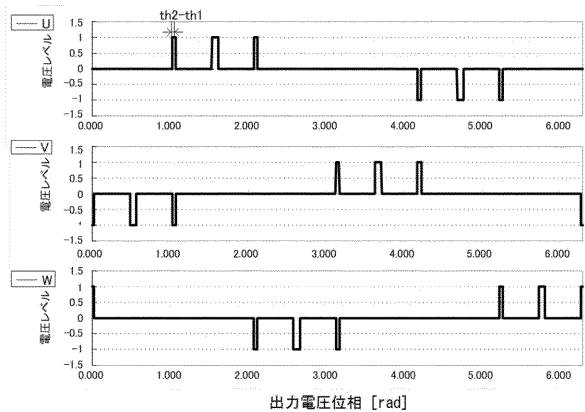
図6



【 図 5 】

図5

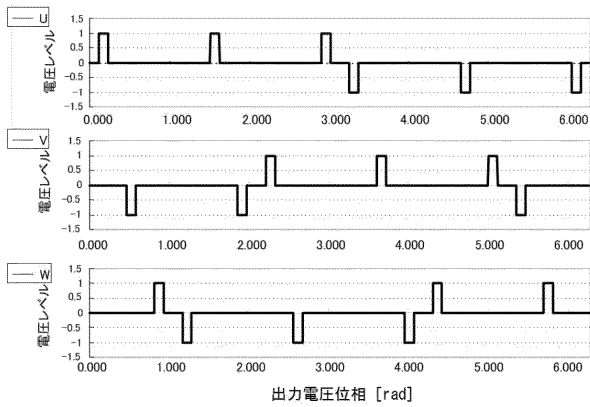
変調率m=0.1



【 図 7 】

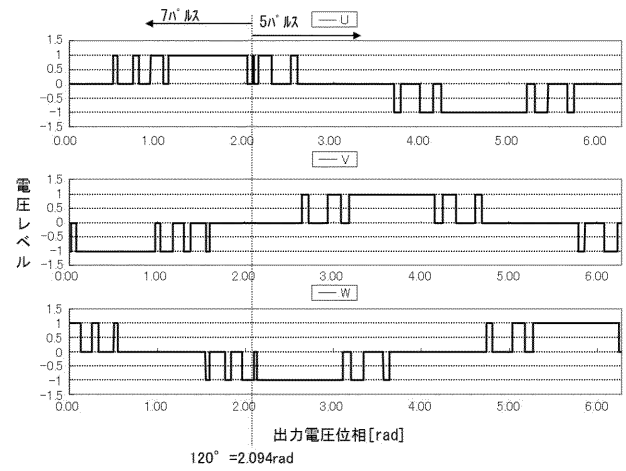
図7

変調率 $m=0.1$



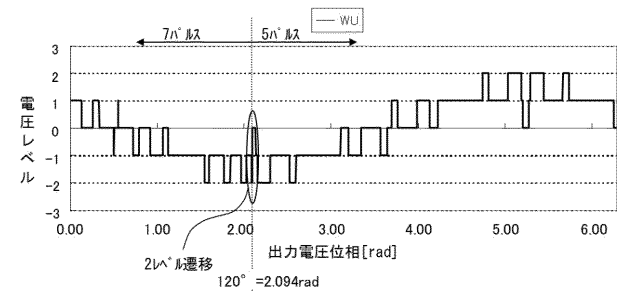
【 図 8 】

図8



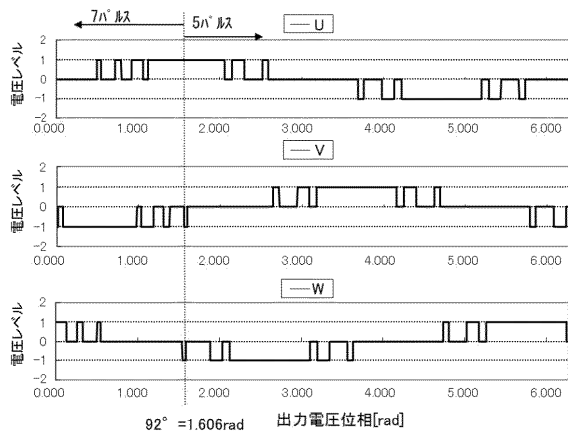
【 図 9 】

図9



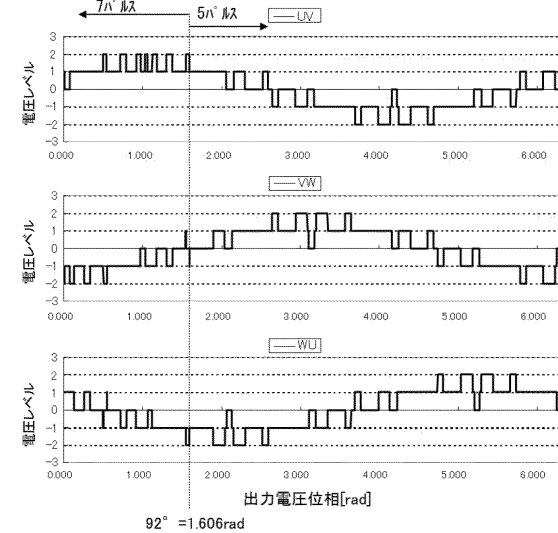
【 図 10 】

図10



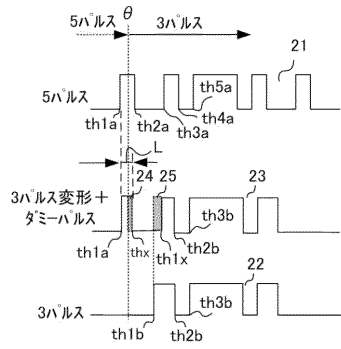
【 図 11 】

図11



【図 1 2】

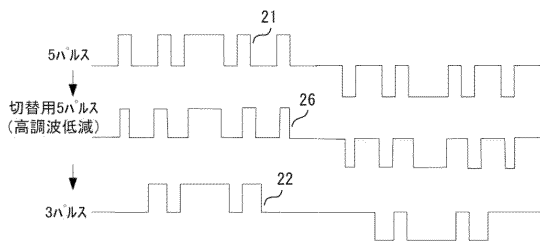
図12



23: 調整パター
24: タミパルス
25: 削除パルス

【図 1 3】

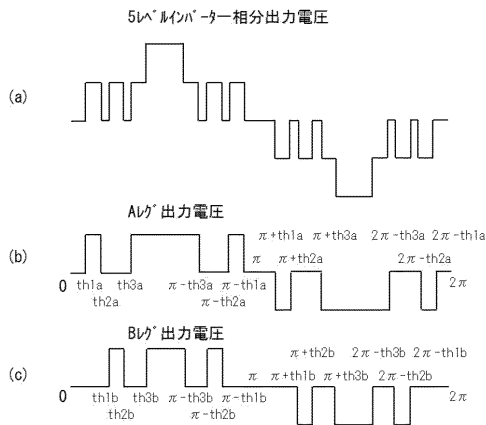
図13



26: 切替用スイッチングパターン

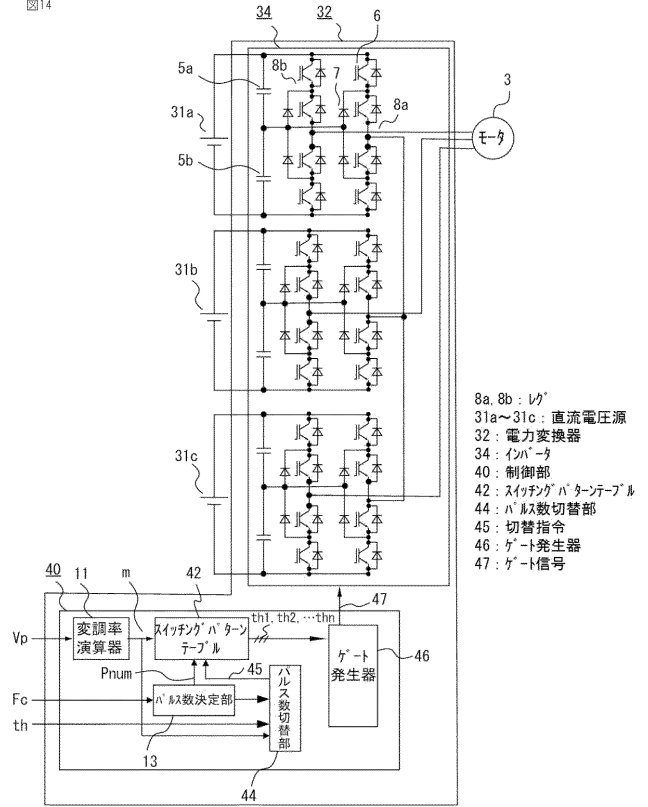
【図 1 5】

図15



【図 1 4】

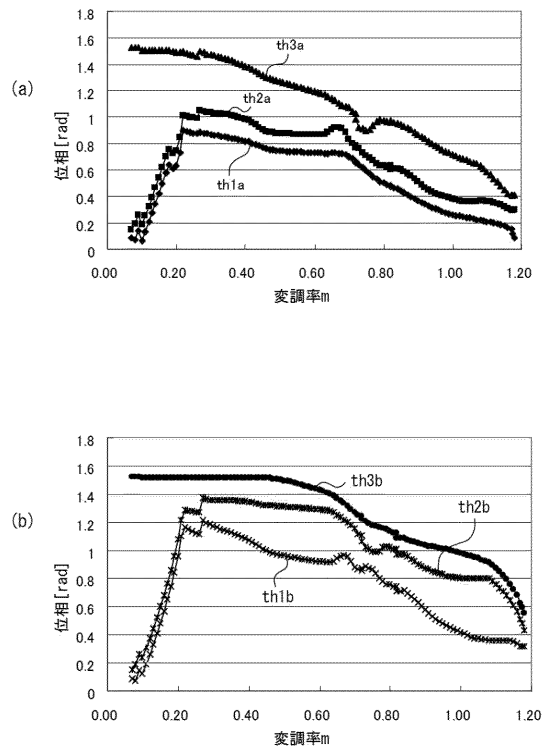
図14



8a, 8b: $L\omega$
31a~31c: 直流電圧源
32: 電力変換器
34: インバータ
40: 制御部
42: スイッチングパターンテーブル
44: パルス数切替部
45: 切替指令
46: ゲート発生器
47: ゲート信号

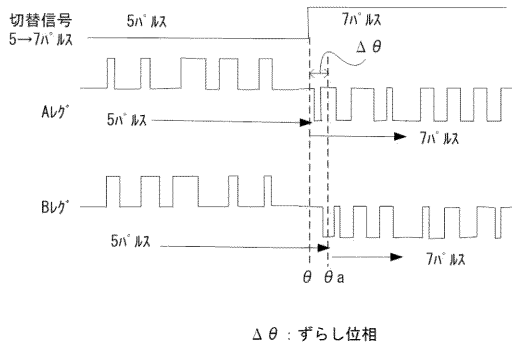
【図 1 6】

図16



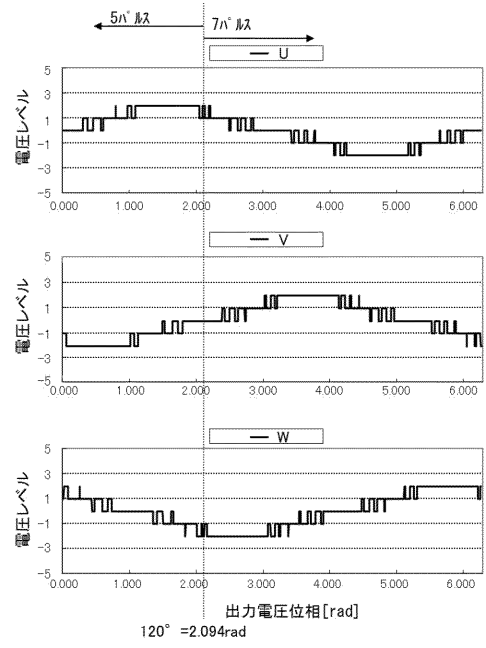
【 図 17 】

図17



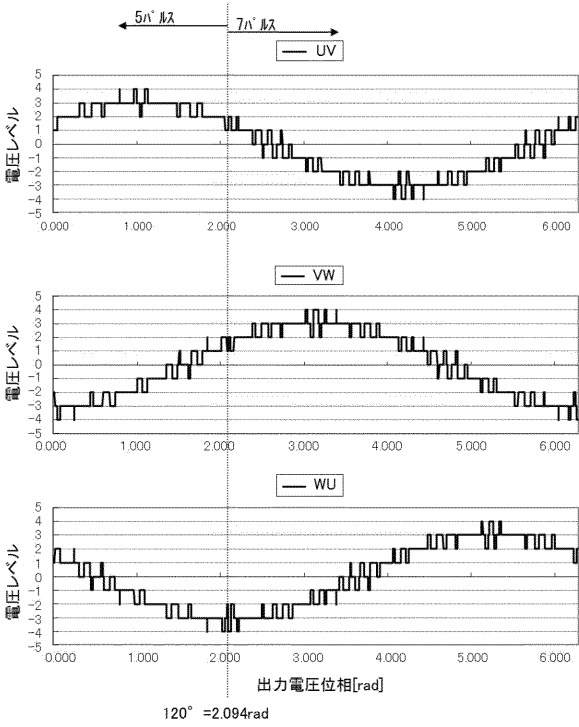
【 図 18 】

図18



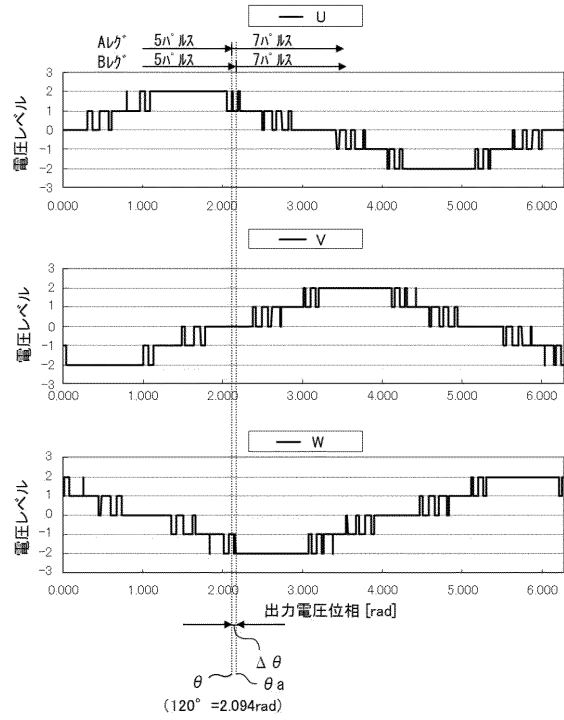
【 図 19 】

図19



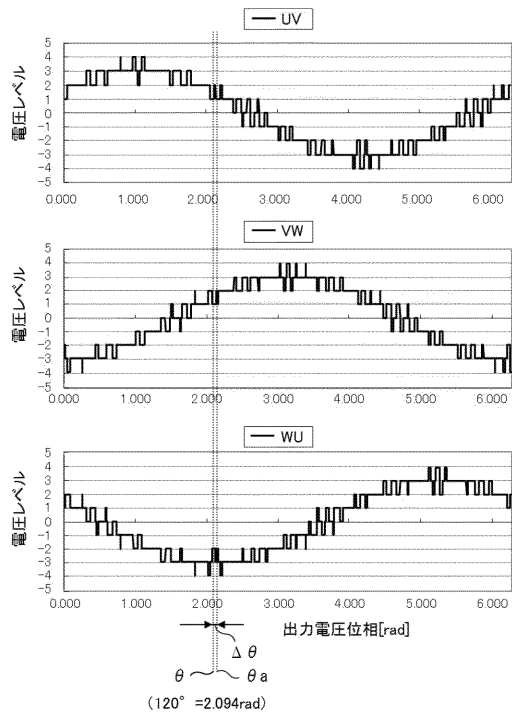
【 図 20 】

図20



【 図 2 1 】

図21



フロントページの続き

(72)発明者 多田 恵子

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

(72)発明者 鈴木 寛充

東京都港区三田三丁目13番16号 東芝三菱電機産業システム株式会社内

Fターム(参考) 5H007 AA08 BB06 CA01 CB05 CC23 DA03 DA05 DB02 DB03 DC05
EA05