



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

238 958

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 08 12 82
(21) PV 8910-82

(51) Int. Cl.³
H 03 K 17/00

(40) Zveřejněno 15 05 85
(45) Vydáno 01 07 87

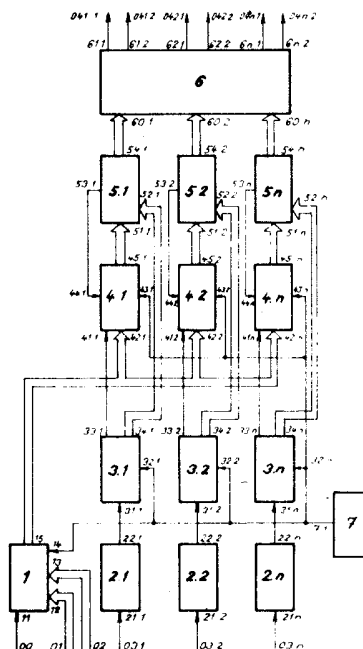
(75)
Autor vynálezu

HAJNZ PETR ing.CSc.,
KOPECKÝ VÁCLAV ing., PRAHA

(54)

Zapojení číslicového generátoru zapínacích
impulsů pro tyristorové měniče

Řešení se týká řízení a regulace a řeší zapojení číslicového generátoru zapínacích impulsů pro tyristory. Signál žádané hodnoty fázového úhlu převede na číslicový signál a omezí se jeho meze v převodníku. Napěťové signály jednotlivých fází se vytvářejí ve tvarovačích, synchronizují se v synchronizátoru a v čítači se zpracuje spolu se signálem z převodníku, na signál okamžitého fázového úhlu posunutého o žádanou hodnotu. V sumátoru jsou zakódovány informace o délce zapínacích impulsů, a o maximální hodnotě čítače pro zastavení čítání. Zde se signál částečně dekoduje a předává do dekodéru, ve kterém se vytváří zapínací impulsy. Vynález se využije při řízení měniče a elektrických pohonů.



Vynález se týká zapojení číslicového generátoru zapí-
nacích impulsů pro tyristorové měniče.

Jsou známa různá zapojení analogových i číslicových
generátorů zapínacích impulsů pro tyristorové měniče. Nej-
známější číslicová zapojení jsou v knize A.A. Botovrina
a kol. "Číslivové systémy řízení elektrických pohonů".
Tato zapojení pracují zpravidla na principu zpoždování
impulsu o časovou hodnotu odměřovanou čítačem, který má
zadané počáteční podmínky. Časově zpožděný impuls se zpra-
covává výstupními logickými obvody a zesilovacími impuls-
ními generátory. Nedostatkem tohoto uspořádání je, že se
obtěžně rozdělují impulsy pro jednotlivé větve u vícefázo-
vých měničů, protože se zde nebere zřetel na informaci
o vyšších řádech fázového úhlu vícefázového systému. To
má za následek poruchy funkce měniče při přehození sledu
fází na vstupu měniče, což činí potíže u nestacionárních
zařízení. Dalším nedostatkem je, že se v zapojení tvaruje
výstupní impuls odděleným tvarovačem, který nelze pro
hrubé dělení vytvořit jako číslicový obvod. Užití mono-
stabilního obvodu v tomto místě má za následek nebezpečí
výskytu falešných poruchových zapínacích impulsů. Nepřes-
nost délky takto získaného impulsu zvyšuje možnost chybné
funkce měniče v oblasti inverterového chodu. To proto, že
při větší délce impulsu může impuls způsobit zapnutí tyri-
storové větve v okamžiku kdy ještě je zapnuta protilehlá
tyristorová větev. To má za následek zkrat na straně zá-
těže, známý též pod názvem "prohoření".

Tyto nedostatky odstraňuje zapojení číslicového gene-
rátoru zapínacích impulsů pro tyristorové měniče podle

vynálezu, kde je úhlový vstup zapojení spojen s analogovým vstupem převodníku. Podstata vynálezu spočívá v tom, že každý fázový vstup zapojení je spojen se vstupem odpovídajícího tvarovače. Výstup každého tvarovače je spojen se signálovým vstupem odpovídajícího synchronizátoru. Skupinový výstup každého synchronizátoru je spojen se skupinovým vstupem odpovídajícího sumátoru. Zastavovací výstup každého sumátoru je spojen se zastavovacím vstupem odpovídajícího čítače. Hodinový vstup každého čítače je spojen s hodinovým vstupem každého synchronizátoru, s výstupem generátoru hodinových impulsů a s hodinovým vstupem převodníku. První omezovací vstup převodníku je spojen s prvním omezovacím vstupem zapojení. Druhý omezovací vstup zapojení je spojen se druhým omezovacím vstupem převodníku. Výstup převodníku je spojen s řídicím vstupem každého čítače. Zadávací vstup každého čítače je spojen s hodinovým výstupem odpovídajícího synchronizátoru. Výstup každého čítače je spojen s fázovým vstupem odpovídajícího sumátoru. Fázový výstup každého sumátoru je spojen s odpovídajícím vstupem dekodéru. Každý kladný výstup dekodéru je spojen s odpovídajícím kladným výstupem zapojení. Každý záporný výstup zapojení je spojen s odpovídajícím záporným výstupem dekodéru.

Výhodou uspořádání podle vynálezu je, že se může používat pro jednofázové i vícefázové generátory zapínacích impulsů pro tyristorové měniče. Odstraňuje zdlouhavé a nespolehlivé nastavování souběhu více fází při výrobě ovládacích obvodů pro měniče. Fázový úhel zapínání měniče a souběh fází je pevně zakódován v zapojení a je stálý, nezávislý na klimatických podmínkách a na stáří zařízení. Časová stálost a omezení fázového úhlu se příznivě projevuje zejména při invertorovém chodu měniče. Omezovací obvody umožňují ve složitějších reverzačních měničích omezení fázového úhlu za chodu měniče. Vytvoření zapínacího impulsu číslicovým způsobem napomáhá spolehlivému chodu

měníče jako invertoru. Zapojení zajišťuje správnou funkci měniče i při změně sledu fází napájecí sítě, což zjednodušuje manipulaci s nestacionárními měniči. Vzorkovací charakter chodu zapojení přispívá ke stabilizaci řízené soustavy a ke zvýšení odolnosti proti kmitání. Zapojení je vytvořeno z běžně dostupných součástí, je výrobně jednoduché a levné. Po oživení odpadá údržba zařízení.

Příklad zapojení podle vynálezu je znázorněn v blokovém schématu na připojeném výkrese.

Jednotlivé bloky zapojení je možno charakterizovat takto. Převodník 1 je vytvořen z analogově číslicového převodníku nebo z převodníku číslicově číslicového. Je to buď samostatný převodník, nebo je součástí mikropočítače, a obsahuje obvody k omezení maximální a minimální hodnoty výstupního číslicového signálu. Slouží k vytvoření číslicového signálu žádaného úhlu zapínání tyristorů. Všechny tvarovače 2.1 až 2.n jsou stejné a jejich počet odpovídá počtu fází. Každý tvarovač je tvořen komparátory. Slouží k převedení napětí sinusového průběhu na logický obdélníkový signál. Všechny synchronizátory 3.1 až 3.n jsou stejné. Jsou vytvořeny z klopných obvodů typu D, ze dvou- a třívstupových a trívstupových hradel. Slouží k vytvoření synchronizovaného signálu pro zadání počáteční hodnoty fázového signálu a k vytvoření signálu, který nese informace o vyšších řádech okamžitého fázového posunu. Všechny čítače 4.1 až 4.n jsou stejné. Jsou v integrovaném provedení s předvolbou výstupního signálu. Slouží k vytvoření číslicové hodnoty okamžitého fázového úhlu posunutého o zadanou hodnotu. Všechny sumátory 5.1 až 5.n jsou stejné, jsou tvořeny buď integrovanými sčítačkami nebo logickými hradly. Slouží k vytvoření signálu pro zastavení čítače v koncové poloze, signálu pro šířku zapalovacího impulsu a k částečnému dekódování výstupního signálu. Dekodér 6 je vytvořen z diodově tranzistorových logických obvodů. Slouží k vytvoření posloupnosti zapínacích impulsů.

Generátor 7 je vytvořen z oscilátoru řízeného krystalem a slouží k vytváření hodinových pulsů pro synchronizaci celého zapojení.

Počet n tvarovačů 2, synchronizátorů 3, čítačů 4 a sumátorů 5 je vždy stejný a odpovídá počtu fází síťového napětí. U jednofázového napětí je $n = 1$, u třífázového je $n = 3$, u dvanáctifázového je $n = 12$. Zapojení jednotlivých bloků číslicového generátoru zapínacích impulsů pro tyristorové měniče je provedeno takto. Úhlový vstup 00 zapojení je spojen s analogovým vstupem 11 převodníku 1. Každý fázový vstup 03.1 až 03.n zapojení je spojen se vstupem 21.1 až 21.n odpovídajícího tvarovače 2.1 až 2.n. Výstup 22.1 až 22.n každého tvarovače 2.1 až 2.n je spojen se signálovým vstupem 31.1 až 31.n odpovídajícího synchronizátoru 3.1 až 3.n. Skupinový výstup 34.1 až 34.n každého synchronizátoru 3.1 až 3.n je spojen se skupinovým vstupem 52.1 až 52.n odpovídajícího sumátoru 5.1 až 5.n. Zastavovací výstup 53.1 až 53.n každého sumátoru 5.1 až 5.n je spojen se zastavovacím vstupem 44.1 až 44.n odpovídajícího čítače 4.1 až 4.n. Hodinový vstup 43.1 až 43.n každého čítače 4.1 až 4.n je spojen s hodinovým vstupem 32.1 až 32.n každého synchronizátoru 3.1 až 3.n, s výstupem 71 generátoru 7 hodinových pulsů a s hodinovým vstupem 14 převodníku 1. První omezovací vstup 12 převodníku 1 je spojen s prvním omezovacím vstupem 01 zapojení. Druhý omezovací vstup 02 zapojení je spojen se druhým omezovacím vstupem 13 převodníku 1. Výstup 15 převodníku 1 je spojen s řídícím vstupem 42.1 až 42.n každého čítače 4.1 až 4.n. Zadávací vstup 41.1 až 41.n každého čítače 4.1 až 4.n je spojen s hodinovým výstupem 33.1 až 33.n odpovídajícího synchronizátoru 3.1 až 3.n. Výstup 45.1 až 45.n každého čítače 4.1 až 4.n je spojen s fázovým vstupem 51.1 až 51.n odpovídajícího sumátoru 5.1 až 5.n. Fázový výstup 54.1 až 54.n každého sumátoru 5.1 až 5.n je spojen s odpovídajícím vstupem 60.1 až 60.n dekodéru 6. Každý

kladný výstup 6l.1 až 6n.1 dekodéru 6 je spojen s odpovídajícím kladným výstupem 04l.1 až 04n.1 zapojení. Každý záporný výstup 04l.2 až 04n.2 zapojení je spojen s odpovídajícím záporným výstupem 6l.2 až 6n.2 dekodéru 6. Funkce zapojení je pro jednoduchost uvedena pro jednu fázi. Na úhlový vstup 00 zapojení přichází signál žádané hodnoty fázového úhlu zapínacích impulsů. V převodníku 1 se tento signál převede na číslicový signál přizpůsobený pro navazující obvody. Současně přichází na první omezovací vstup 01 zapojení signál maximální dovolené hodnoty fázového úhlu a na druhý omezovací vstup 02 zapojení přichází signál minimální dovolené hodnoty fázového úhlu. Oba tyto signály omezují rozsah řízení fázového úhlu. Na první fázový vstup 03.1 zapojení přichází napěťový signál první fáze. V prvním tvarovači 2.1 se tento signál, jehož průběh se blíží sinusovce, tvaruje na logický obdélníkový signál, který nese informaci o znaménku napětí sítě. Tento signál přechází přes signálový vstup 3l.1 do prvního synchronizátoru 3.1. V prvním synchronizátoru 3.1 se tento signál synchronizuje a synchronizovaný signál přechází přes jeho hodinový výstup ve formě impulsu na zadávací vstup 4l.1 prvního čítače 4.1. Současně se v prvním synchronizátoru 3.1 vytváří signály, které nesou informaci o vyšších řádech okamžitého fázového posunu, které přecházejí na skupinový vstup 52.1 prvního sumátoru 5.1. Na řídicí vstup 42.1 prvního čítače 4.1 přichází signál, který nese informaci o žádaném úhlu zapínání tyristorů. V prvním čítači 4.1 se vytváří číslicový signál okamžitého fázového úhlu posunutého o žádanou hodnotu úhlu zapínání tyristorů. Tento signál se přivádí na fázový vstup 5l.1 prvního sumátoru 5.1. V prvním sumátoru 5.1 se tento signál sečte se signálem, který nese informaci o vyšších řádech okamžitého fázového posunu. V prvním sumátoru 5.1 jsou pevně zakódovány informace o maximální

hodnotě čítaných impulsů, která odpovídá fázovému úhlu a při jejímž dosažení se činnost prvního čítače 4.1 zastaví zastavovacím signálem, který vyšle první sumátor 5.1 přes svůj zastavovací výstup 53.1 na zastavovací vstup 44.1 prvního čítače 4.1. Dále je v prvním sumátoru 5.1 zakódována informace o délce zapínacích impulsů. Zakódované informace spolu s informacemi o vyšších řádech okamžitého fázového posunu vytváří částečně dekodované signály přenášející informaci o délce a o časovém posunutí zapínacích impulsů. Tyto signály přecházejí přes fázový výstup 54.1 prvního sumátoru 5.1 na první vstup 60.1 dekodéru 6. V dekodéru 6 se částečně dekodovaný signál zpracuje diodově tranzistorovými logickými obvody na zapínací impulsy, které přecházejí podle polarity ovládané větve měniče na první kladný výstup 61.1 dekodéru 1 nebo na první záporný výstup 61.2 dekodéru 6 a odtud na odpovídající první kladný výstup 041.1 zapojení nebo na první záporný výstup 041.2 zapojení. Při vytváření zapínacích pulsů se využívá tranzistorů z diodově tranzistorových logických obvodů v dekodéru 6, jako výkonových zesilovačů. Synchronizaci celého zapojení zajišťuje generátor 7 hodinových pulsů.

Vynálezu se využije v automatické regulaci při řízení měničů, u elektrických pohonů.

PŘEDMĚT VYNÁLEZU

238 958

Zapojení číslicového generátoru zapínacích impulsů pro tyristorové měniče, u kterého je úhlový vstup zapojení spojen s analogovým vstupem převodníku, vyznačující se tím, že každý fázový vstup (03.1 až 03.n) zapojení je spojen se vstupem (21.1 až 21.n) odpovídajícího tvarovače (2.1 až 2.n), jehož výstup (22.1 až 22.n) je spojen se signálovým vstupem (31.1 až 31.n) odpovídajícího synchronizátoru (3.1 až 3.n), jehož skupinový výstup (34.1 až 34.n) je spojen se skupinovým vstupem (52.1 až 52.n) odpovídajícího sumátoru (5.1 až 5.n), jehož zastavovací výstup (53.1 až 53.n) je spojen se zastavovacím vstupem (44.1 až 44.n) odpovídajícího čítače (4.1 až 4.n), jehož hodinový vstup (43.1 až 43.n) je spojen s hodinovým vstupem (32.1 až 32.n) každého synchronizátoru (3.1 až 3.n), s výstupem (71) generátoru (7) hodinových pulsů a s hodinovým vstupem (14) převodníku (1), jehož první omezovací vstup (12) je spojen s prvním omezovacím vstupem (01) zapojení, jehož druhý omezovací vstup (02) je spojen se druhým omezovacím vstupem (13) převodníku (1), jehož výstup (15) je spojen s řídicím vstupem (42.1 až 42.n) každého čítače (4.1 až 4.n), jehož zadávací vstup (41.1 až 41.n) je spojen s hodinovým výstupem (33.1 až 33.n) odpovídajícího synchronizátoru (3.1 až 3.n), a výstup (45.1 až 45.n) každého čítače (4.1 až 4.n) je spojen s fázovým vstupem (51.1 až 51.n) odpovídajícího sumátoru (5.1 až 5.n), jehož fázový výstup (54.1 až 54.n) je spojen s odpovídajícím vstupem (60.1 až 60.n) dekodéru (6) jehož každý kladný výstup (61.1 až 6n.1) je spojen s odpovídajícím kladným výstupem (041.1 až 04n.1) zapojení, jehož každý záporný výstup (041.2 až 04n.2) je spojen s odpovídajícím záporným výstupem (61.2 až 6n.2) dekodéru (6).

1 výkres

