



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I463761 B

(45)公告日：中華民國 103 (2014) 年 12 月 01 日

(21)申請案號：099128639

(22)申請日：中華民國 99 (2010) 年 08 月 26 日

(51)Int. Cl. : H02J7/00 (2006.01) G01R31/36 (2006.01)

(30)優先權：2009/09/02 日本 2009-203137

(71)申請人：精工電子有限公司 (日本) SEIKO INSTRUMENTS INC. (JP)
日本(72)發明人：小池智幸 KOIKE, TOSHIYUKI (JP)；櫻井敦司 SAKURAI, ATSUSHI (JP)；佐野
和亮 SANO, KAZUAKI (JP)；坂本涉 SAKAMOTO, WATARU (JP)；前谷文彦
MAETANI, FUMIHIKO (JP)；塚本尚平 TSUKAMOTO, SHOHEI (JP)

(74)代理人：林志剛

(56)參考文獻：

JP 2003-35732A

JP 2003-174720A

US 6380763B1

US 2002/0130634A1

審查人員：彭極富

申請專利範圍項數：2 項 圖式數：3 共 16 頁

(54)名稱

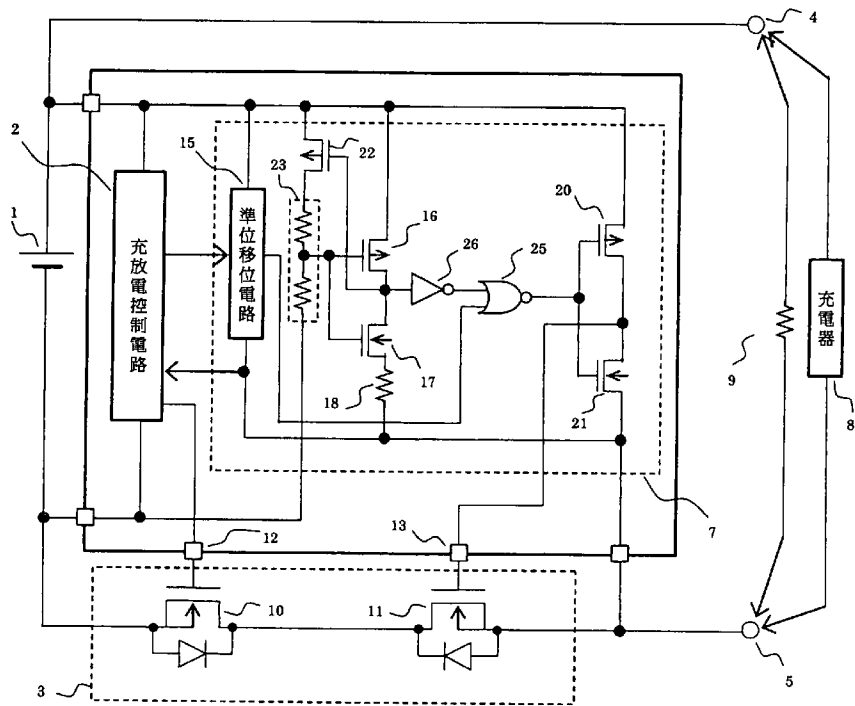
電池狀態監視電路及電池裝置

(57)摘要

本發明係一種電池狀態監視電路及電池裝置，其課題為提供即使二次電池的電壓下降至 0V 附近時，亦可確實控制經由充電器之充電的電池狀態監視電路及電池裝置。

其解決手段係作成將構成檢測二次電池之 0V 附近的電壓之電壓檢測電路之 PMOS 電晶體(16)與 NMOS 電晶體(17)的閘極電壓，經由連接於二次電池之兩端的分壓阻抗電路(23)所賦予之構成。

圖 1



- 1 . . . 二次電池
- 2 . . . 充放電控制電路
- 3 . . . 開關電路
- 4、5 . . . 外部端子
- 7 . . . 充電開關驅動電路
- 8 . . . 充電器
- 9 . . . 負荷
- 10 . . . 放電開關
- 11 . . . 充電開關
- 13 . . . 輸出端子
- 15 . . . 準位移位電路
- 16 . . . PMOS 電晶體
- 17 . . . NMOS 電晶體
- 18 . . . 電阻
- 20 . . . PMOS 電晶體
- 21 . . . NMOS 電晶體
- 22 . . . 開關電路
- 23 . . . 分壓阻抗電路
- 25 . . . NOR 電路
- 26 . . . INV 電路

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

公告本

※申請案號：099128639

※申請日：099年08月26日

※IPC分類：
H02J 7/00 (2006.01)
G01R 31/36 (2006.01)

一、發明名稱：(中文／英文)

電池狀態監視電路及電池裝置

二、中文發明摘要：

本發明係一種電池狀態監視電路及電池裝置，其課題為提供即使二次電池的電壓下降至0V附近時，亦可確實控制經由充電器之充電的電池狀態監視電路及電池裝置。

其解決手段係作成將構成檢測二次電池之0V附近的電壓之電壓檢測電路之PMOS電晶體(16)與NMOS電晶體(17)的閘極電壓，經由連接於二次電池之兩端的分壓阻抗電路(23)所賦予之構成。

三、英文發明摘要：

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件代表符號簡單說明：

1：二次電池	2：充放電控制電路
3：開關電路	4、5：外部端子
7：充電開關驅動電路	8：充電器
9：負荷	10：放電開關
11：充電開關	13：輸出端子
15：準位移位電路	16：PMOS電晶體
17：NMOS電晶體	18：電阻
20：PMOS電晶體	21：NMOS電晶體
22：開關電路	23：分壓阻抗電路
25：NOR電路	26：INV電路

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係有關檢測二次電池的電壓或異常之電池狀態監視電路及電池裝置，特別是在二次電池的電壓下降至0V附近時，可經由充電器控制充電之電池狀態監視電路及電池裝置。

【先前技術】

電池裝置係在二次電池的電壓極端下降成為0V附近時，連接充電器時，具備對於二次電池許可或禁止充電之機能（例如，參照專利範圍1）。以下，其機能稱作0V充電。

於圖3顯示具備以往的電池狀態監視電路之電池裝置的電路圖。具備以往之電池狀態監視電路之電池裝置係具備：二次電池1，和監視二次電池1的電壓之充放電控制電路2，和控制二次電池1的充電與放電之開關電路3，和連接充電器8或負荷9之外部端子4及5，和輸出控制信號至充電開關11之充電開關驅動電路7。充電開關驅動電路7係具備：連接於充放電控制電路2之輸出端子之準位移位電路15，和構成檢測二次電池1之負極的電壓之電壓檢測電路的PMOS電晶體16，和NMOS電晶體17，和電阻18，INV電路26，和NOR電路25，和構成充電開關驅動電路7之輸出電路的PMOS電晶體20和NMOS電晶體21。圖3之電池裝置係具有許可0V充電之機能。

如前述之電池裝置係呈如以下進行動作，許可0V充電地發揮機能。

充放電控制電路2係由二次電池1的電壓進行動作，監視二次電池1的電壓。充放電控制電路2係二次電池1的電壓增加而成爲過充電電壓以上之情況，於充電開關驅動電路7，輸出低位準之信號。另外，充放電控制電路2係二次電池1的電壓成爲未達過充電電壓之情況，於充電開關驅動電路7，輸出高位準之信號。充電開關驅動電路7係由外部端子4與5之間的外部端子間電壓進行動作。準位移位電路15係將充放電控制電路2的信號變換成外部端子間電壓。PMOS電晶體16與NMOS電晶體17係閘極與二次電池1的負極加以連接。對於二次電池1的電壓充分時，PMOS電晶體16係開啓，於NOR電路25輸出低位準之信號。另外，二次電池1的電壓成爲接近0V附近時，NMOS電晶體17係開啓，於NOR電路25輸出高位準之信號。

NOR電路25係輸入信號的任一成爲高位準時，輸出低位準之信號。隨之，輸出端子13的電壓成爲高位準，充電開關11係開啓而可進行充電。另外，NOR電路25係輸入信號的任一成爲低位準時，輸出高位準之信號。隨之，輸出端子13的電壓成爲低位準，充電開關11係關閉而禁止進行充電。隨之，二次電池1的電壓成爲接近0V附近時，充電開關驅動電路7係許可進行充電。即，電池裝置係呈許可0V充電地發揮機能。

[以往技術文獻]

[專利文獻]

[專利文獻1]日本特開2000-308266號公報

【發明內容】

[發明欲解決之課題]

但，前述之充電開關驅動電路7係構成電壓檢測電路之PMOS電晶體16與NMOS電晶體17的閘極則因與電池的負極加以連接之故，有著如以下所述之缺點。

電壓檢測電路解除充電許可之二次電池1的電壓係經由PMOS電晶體16的臨界值電壓而加以決定。並且，PMOS電晶體16的臨界值電壓係具有不均。充放電控制電路2係至二次電池1的電壓成為可動作為止，輸出信號係成為不穩定。隨之，在電壓檢測電路解除充電許可時，有著充放電控制電路2的輸出信號成為不穩定之可能性。其輸出信號為充電禁止之信號的情況，禁止二次電池的充電。隨之，二次電池係禁止充電，而產生保持未解除充電禁止的不良情況。

本發明係為了解除如以上的課題所設計之構成，其中，提供即使二次電池的電壓下降至0V附近時，亦可確實控制經由充電器之充電的電池狀態監視電路及電池裝置。

[為解決課題之手段]

為了解決以往的課題，具備本發明之電池狀態監視電路之電池裝置係作成如以下之構成。

作成將構成檢測二次電池之0V附近的電壓之電壓檢測電路之PMOS電晶體16與NMOS電晶體17的閘極電壓，經由連接於二次電池之兩端的分壓阻抗電路23所賦予之電池狀態監視電路及電池裝置。

[發明效果]

如根據具備本發明之電池狀態監視電路之電池裝置，因作成經由連接於二次電池之兩端的分壓阻抗電路23而賦予電壓至電壓檢測電路之故，可將電壓檢測電路所檢測之電壓設定成充放電控制電路可動作之電壓以上，可確實地將二次電池進行充電。

隨之，即使二次電池的電壓下降至0V附近，亦有可確實控制經由充電器之充電的效果。

【實施方式】

圖1係本實施形態之電池裝置的電路圖。

本實施形態之電池裝置係具備：二次電池1，和監視二次電池1的電壓之充放電控制電路2，和控制二次電池1的充電與放電之開關電路3（放電開關10，充電開關11），和連接充電器8或負荷9之外部端子4及5，和輸出控制信號至充電開關11之充電開關驅動電路7。充電開關驅動電路7係具備：連接於充放電控制電路2之輸出端子之準位移位電路15，和構成檢測二次電池1之負極的電壓之電壓檢測電路的PMOS電晶體16，和NMOS電晶體17，和電阻18，

INV 電路 26，和分壓阻抗電路 23，和 NOR 電路 25，和構成充電開關驅動電路 7 之輸出電路的 PMOS 電晶體 20 和 NMOS 電晶體 21。圖 1 之電池裝置係具有許可 0V 充電之機能。

電壓檢測電路係於二次電池 1 之正極與外部端子 5 之間，串聯地連接 PMOS 電晶體 16 和 NMOS 電晶體 17 和電阻 18。另外，連接於電池的正極與負極之間之分壓阻抗電路 23 係將分壓電壓，輸出於 PMOS 電晶體 16 與 NMOS 電晶體 17 之間極。然而，為了更開啓 NMOS 電晶體 17，並非分壓電壓而輸入二次電池 1 之正極電壓亦可。

NOR 電路 25 係輸入準位移位電路 15 之輸出信號和藉由 INV 電路 26 之電壓檢測電路的輸出信號，於輸出電路輸出控制信號。構成輸出電路之 PMOS 電晶體 20 和 NMOS 電晶體 21 係連接於二次電池 1 之正極與外部端子 5 之間。

如前述之電池裝置係呈如以下進行動作，許可 0V 充電地發揮機能。

充放電控制電路 2 係由二次電池 1 的電壓進行動作，監視二次電池 1 的電壓。充放電控制電路 2 係二次電池 1 的電壓增加而成爲過充電電壓以上之情況，於充電開關驅動電路 7，輸出低位準之信號。另外，充放電控制電路 2 係二次電池 1 的電壓成爲未達過充電電壓之情況，於充電開關驅動電路 7，輸出高位準之信號。充電開關驅動電路 7 係由外部端子 4 與 5 之間的外部端子間電壓進行動作。準位移位電路 15 係將充放電控制電路 2 的信號變換成外部端子間電壓。

對於二次電池 1 的電壓充分時，PMOS 電晶體 16 係開啓，於 NOR 電路 25，藉由 INV 電路 26 而輸出低位準之信號。另外，二次電池 1 的電壓成為接近 0V 附近時，NMOS 電晶體 17 係開啓，於 NOR 電路 25 輸出高位準之信號。

NOR 電路 25 係輸入信號的任一成為高位準時，輸出低位準之信號。隨之，輸出端子 13 的電壓成為高位準，充電開關 11 係開啓而可進行充電。另外，NOR 電路 25 係輸入信號的任一成為低位準時，輸出高位準之信號。隨之，輸出端子 13 的電壓成為低位準，充電開關 11 係關閉而禁止進行充電。

對於 PMOS 電晶體 16 與 NMOS 電晶體 17 之閘極係連接有分壓阻抗電路 23 之輸出端子。隨之，PMOS 電晶體 16 則關閉的電壓係經由分壓電壓與 PMOS 電晶體 16 之臨界質電壓所決定。即，經由調整分壓阻抗電路 23 之阻抗值之時，可將 PMOS 電晶體 16 關閉的電壓設定成充放電控制電路 2 可動作之電壓以上。

在此，對於二次電池 1 之電壓成為接近 0V 時的動作加以說明。

二次電池 1 之電壓成為接近 0V 時係充放電控制電路 2 可動作之電壓以下，對於準位移位電路 15 之輸出信號係不穩定。分壓阻抗電路 23 之輸出係成為接近於二次電池 1 之正極的電壓的值。隨之，PMOS 電晶體 16 係閘極・源極間電壓 V_{gs} 變小而關閉。隨之，二次電池 1 的電壓成為接近 0V 時，充電開關驅動電路 7 係許可進行充電。即，電池裝置係

呈許可 0V 充電地發揮機能。

然而，分壓阻抗電路 23 係流動有二次電池 1 的電流之故，於與二次電池 1 之正極之間設置開關電路 22，對於無需 0V 充電之檢測機能時，作為呈不流動電流之構成亦可。

於圖 2 顯示具備其他實施形態的電池狀態監視電路之電池裝置的電路圖。圖 2 之電池裝置係呈禁止 0V 充電地構成電路的例。電壓檢測電路之輸出信號係藉由 NAND 電路 19 而輸入於輸出電路。

於如此構成之電池狀態監視電路，由設置本發明之電壓檢測電路者，經由設定分壓阻抗電路 23 之阻抗值，可將 PMOS 電晶體 16 或 NMOS 電晶體 17 之開啓關閉電壓作為精確度佳。

然而，本實施形態係說明過，於二次電池 1 之負極側設置開關電路 3 之構成。但即使於二次電池 1 之正極側設置開關電路 3 之構成，如呈將基準的電壓作成二次電池 1 之負極側地加以構成，亦可得到同樣的效果。

【圖式簡單說明】

圖 1 係具備本實施形態之電池狀態監視電路之電池裝置的電路圖。

圖 2 係具備其他實施形態之電池狀態監視電路之電池裝置的電路圖。

圖 3 係具備以往之電池狀態監視電路之電池裝置的電路圖。

【 主 要 元 件 符 號 說 明 】

2：充放電控制電路

3：開關電路

7：充電開關驅動電路

8：充電器

15：準位移位電路

23：分壓阻抗電路

七、申請專利範圍：

1. 一種電池狀態監視電路，係具備連接於二次電池之兩端，監視前述二次電池之電壓的充放電控制電路；

和將前述充放電控制電路之輸出信號輸出至充電開關之充電開關控制電路，控制前述二次電池之充放電的電池狀態監視電路，其特徵為具備：

前述充電開關控制電路係由前述電池狀態監視電路的外部端子之電壓進行動作，

將前述充放電控制電路之輸出信號變換成前述外部端子之電壓的準位移位電路；

和連接於前述二次電池之兩端，產生分壓電壓的分壓阻抗電路；

和輸入前述分壓電壓，檢測0V充電的電壓之電壓檢測電路；

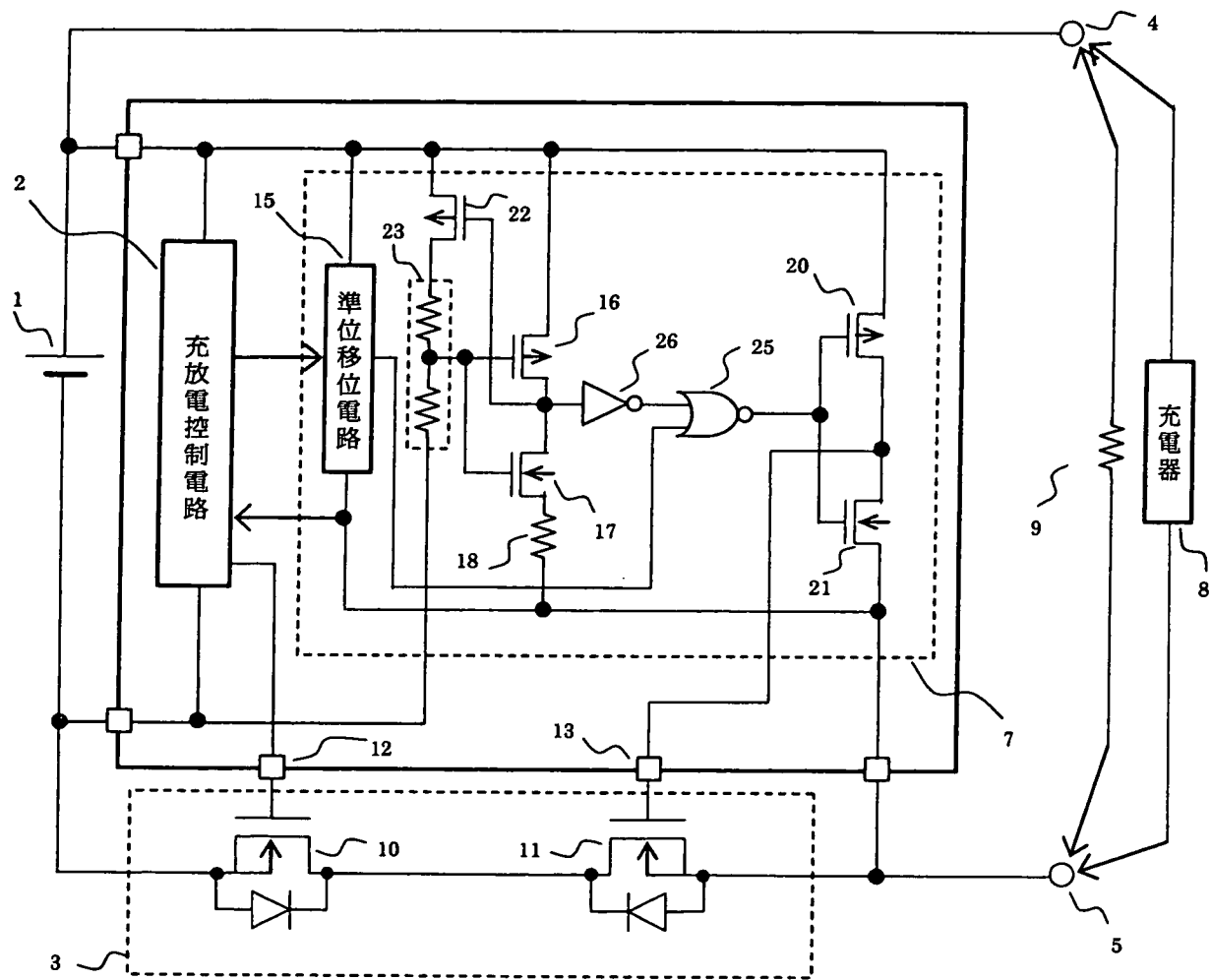
和輸入前述準位移位電路與前述電壓檢測電路之輸出電壓，控制前述充電開關之輸出電路。

2. 一種電池裝置，其特徵為具備：可充放電之二次電池；

和設置於前述二次電池與外部端子之間，控制前述二次電池的充放電之開關電路；

和監視前述二次電池之兩端的電壓之記載於申請專利範圍第1項之電池狀態監視電路。

圖 1



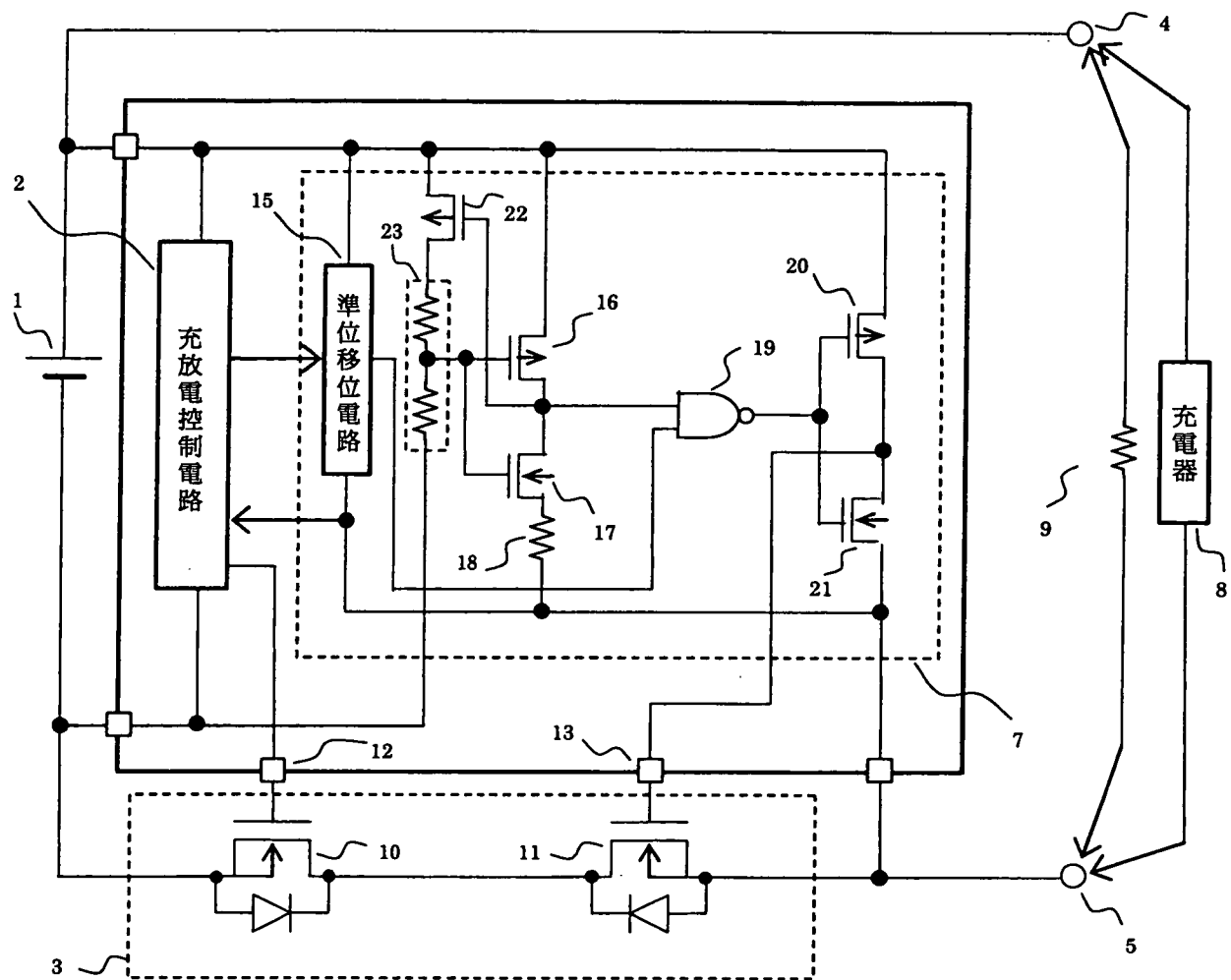


圖 3

