



1. 安装结构体,其特征在于,

在基板上通过 Sn-Bi-In 类的焊锡或含有所述焊锡作为导电性粒子的导电性糊料安装有多个半导体元件和除所述半导体元件以外的电子部件,

多个所述半导体元件被邻接地配置,在邻接配置的多个所述半导体元件之间配置有所述电子部件,邻接的半导体元件的间隔在 40mm 以下;

将多个所述半导体元件和所述基板之间、所述电子部件和所述基板之间、多个所述半导体元件和所述电子部件之间用密封树脂一体地密封;

所述焊锡的 Bi 的含有量为 50-70 重量%,In 的含有量为 10-25 重量%,Ge 的含有量为 0.001-0.1 重量%,其余为 Sn;

所述焊锡的熔点是 70-138℃;

仅将多个所述半导体元件的周围以及多个所述半导体元件和所述基板的接合部、且所述电子部件的周围以及所述电子部件和所述基板的接合部用所述密封树脂密封。

2. 安装结构体,其特征在于,

在基板上通过 Sn-Bi-In 类的焊锡或含有所述焊锡作为导电性粒子的导电性糊料安装有多个半导体元件和除所述半导体元件以外的电子部件,

多个所述半导体元件被邻接地配置,在邻接配置的多个所述半导体元件之间配置有所述电子部件,邻接的半导体元件的间隔在 40mm 以下;

将多个所述半导体元件和所述基板之间、所述电子部件和所述基板之间、多个所述半导体元件和所述电子部件之间用密封树脂一体地密封;

所述焊锡的 Bi 的含有量为 50-70 重量%,In 的含有量为 10-25 重量%,Ni 的含有量为 0.001-0.1 重量%,其余为 Sn;

所述焊锡的熔点是 70-138℃;

仅将多个所述半导体元件的周围以及多个所述半导体元件和所述基板的接合部、且所述电子部件的周围以及所述电子部件和所述基板的接合部用所述密封树脂密封。

3. 安装结构体,其特征在于,

在基板上通过 Sn-Bi-In 类的焊锡或含有所述焊锡作为导电性粒子的导电性糊料安装有多个半导体元件和除所述半导体元件以外的电子部件,

多个所述半导体元件被邻接地配置,在邻接配置的多个所述半导体元件之间配置有所述电子部件,邻接的半导体元件的间隔在 40mm 以下;

将多个所述半导体元件和所述基板之间、所述电子部件和所述基板之间、多个所述半导体元件和所述电子部件之间用密封树脂一体地密封;

所述焊锡的 Bi 的含有量为 60-70 重量%,In 的含有量为 15-25 重量%,其余为 Sn;

所述焊锡的熔点是 70-99℃;

仅将多个所述半导体元件的周围以及多个所述半导体元件和所述基板的接合部、且所述电子部件的周围以及所述电子部件和所述基板的接合部用所述密封树脂密封。

4. 如权利要求 1 所述的安装结构体,其特征在于,所述基板的厚度在 0.5mm 以下。

5. 如权利要求 1 所述的安装结构体,其特征在于,在邻接地安装于所述基板的所述半导体元件的中间位置安装有所述电子部件。

## 安装结构体

### 技术领域

[0001] 本发明涉及在基板上安装有半导体元件和除所述半导体元件以外的电子部件的安装结构体。

### 背景技术

[0002] 以往,用于安装半导体元件和除所述半导体元件以外的电子部件的接合材料一般采用含铅的 Sn-Pb 类焊锡材料,特别是具有 63Sn-37Pb 共晶组成(63 重量% Sn 和 37 重量% Pb 的组成)的 Sn-Pb 共晶焊锡材料。

[0003] 图 4A、图 4B 中表示接合材料采用焊锡材料的安装结构体。

[0004] 图 4A 是平面图,图 4B 是图 4A 的 A-AA 截面图,图 4B 中一部分被放大图示。BGA(球栅阵列, Ball Grid Array)/LGA(平面栅格阵列, Land Grid Array)等半导体封装 2 和除半导体封装以外的片式部件 3 通过焊锡 5 安装于基板 1 上。

[0005] 半导体封装 2a, 2b 如果接合部变得微细,则在热循环试验和下落试验中容易开裂,因此采用将与基板 1 之间用密封树脂 4 密封加强的密封结构。但是,片式部件 3 未用密封树脂 4 密封。

[0006] 此外,近年来半导体封装 2a, 2b 不断薄型化,因此关于封装 2 向基板 1 的安装,对于锡焊部的机械强度提高和热冲击强度等可靠性特性提高的要求不断提升。

[0007] 接合材料也为了应对环境问题而试图转向不含铅的焊锡材料,即所谓的无铅焊锡材料。作为以 2 种金属为主要成分的无铅焊锡材料,共晶型合金材料有 Sn-Ag 类焊锡(专利文献 1、专利文献 2)。

[0008] 然而, Sn-Ag 类焊锡的熔点比 Sn-Pb 类焊锡的熔点(约 183℃)高 30 ~ 40℃左右,锡焊温度也随之高于使用 Sn-Pb 类焊锡的情况。

[0009] 因此,采用 Sn-Ag 类焊锡的情况下,可能会产生将片式部件 3 安装于基板 1 时的安装温度达到比片式部件 3 的耐热温度高的温度的状况,这样的情况下存在损伤片式部件 3 的问题。现状是,在这样的情况下,为了使耐热温度比安装温度低的片式部件 3 的温度不超过耐热温度,被迫采用在片式部件 3 上装设保护工具来实施锡焊作业或以后焊方式锡焊耐热温度低的片式部件 3 等烦杂的锡焊处理。

[0010] 此外,应电子制品的小型・薄型化的要求,基板 1 也不断薄型化。因此,如果安装温度升高,则基板 1 产生翘曲,存在基板 1 和半导体封装 2a, 2b 的接合品质劣化、基板 1 和片式部件 3 的接合品质劣化的问题。

[0011] 于是,为了减轻或防止片式部件 3 的热损伤,作为替代这样的焊锡的材料,固化温度与无铅焊锡的熔点相比较低的导电性粘接剂和具有低温的熔点的 Sn-Bi 类焊锡受到注目(专利文献 3)。

[0012] 专利文献 1:日本专利第 3027441 号公报

[0013] 专利文献 2:美国专利第 5520752 号

[0014] 专利文献 3:日本专利特开平 10-163605 号公报

## 发明内容

[0015] 但是,如上所述,使用低温焊锡或导电性粘接剂将片式部件 3 安装于基板 1 上的情况下,即使是具有耐热温度低的片式部件 3 的安装结构体,也不需要装设保护工具或进行后焊的锡焊处理,但其连接的强度比 Sn-Ag 类焊锡低,目前很难进行实用化。

[0016] 本发明的目的在于提供不仅可以使用低温焊锡或导电性粘接剂作为接合材料来简化锡焊处理,而且能够改善接合品质的安装结构体。

[0017] 本发明的安装结构体的特征在于,在基板上通过熔点在 200℃ 以下的焊锡或含有熔点在 200℃ 以下的焊锡作为导电性粒子的导电性糊料邻接地安装有多个半导体元件,邻接地安装的所述半导体元件之间的所述基板上通过熔点在 200℃ 以下的焊锡或含有熔点在 200℃ 以下的焊锡作为导电性粒子的导电性糊料安装有除所述半导体元件以外的电子部件,将多个所述半导体元件和所述基板之间、所述电子部件和所述基板之间、多个所述半导体元件和所述电子部件之间用密封树脂一体地密封。

[0018] 此外,其特征在于,邻接的半导体元件的间隔在 40mm 以下。

[0019] 此外,其特征在于,所述焊锡的组成包含选自 Bi、In 的至少一种金属,其余部分为 Sn。

[0020] 此外,其特征在于,所述焊锡的组成包含选自 50 ~ 70 重量%的 Bi、10 ~ 25 重量%的 In 的至少一种金属以及作为其余部分的 Sn。

[0021] 此外,其特征在于,所述焊锡的组成还包含选自 Cu、Ge 和 Ni 的至少一种金属。

[0022] 此外,其特征在于,所述焊锡的组成还包含选自 0.1 ~ 1.0 重量%的 Cu、0.001 ~ 0.1 重量%的 Ge 和 0.001 ~ 0.1 重量%的 Ni 的至少一种金属。

[0023] 此外,其特征在于,所述基板的厚度在 0.5mm 以下。

[0024] 此外,其特征在于,在邻接地安装于所述基板的所述半导体元件的中间位置安装有所述电子部件。

[0025] 本发明的安装结构体的特征在于,在基板上通过导电性粘接剂邻接地安装有多个半导体元件,邻接地安装的所述半导体元件之间的所述基板上通过导电性粘接剂安装有除所述半导体元件以外的电子部件,将多个所述半导体元件和所述基板之间、所述电子部件和所述基板之间、多个所述半导体元件和所述电子部件之间用密封树脂一体地密封。

[0026] 本发明的安装结构体通过一体地树脂密封电子部件 3 和封装 2,可以使用熔点较低的合金作为焊锡成分。可以采用与作为代表性的无铅焊锡的 Sn-Ag-Cu 焊锡同样的使用方法。

[0027] 如果采用该结构,则将所述电子部件和所述基板之间用密封树脂密封,因此可以防止使用低温焊锡或导电性粘接剂作为接合材料时的所述电子部件的接合品质的下降,同时所述密封是将多个半导体元件和基板之间、所述电子部件和所述基板之间、多个半导体元件和所述电子部件之间用密封树脂一体地密封,因此即使在使用 0.5mm 以下的薄基板作为所述基板的情况下,通过所述一体地密封的密封树脂,可以加强所述基板而使其不翘曲,对于使用低温焊锡作为接合材料时的接合品质的提高是有效的。

## 附图说明

- [0028] 图 1A 是本发明的安装结构体的平面图。
- [0029] 图 1B 是本发明的安装结构体的剖视图。
- [0030] 图 2A 是本发明的另一安装结构体的平面图。
- [0031] 图 2B 是本发明的另一安装结构体的剖视图。
- [0032] 图 3 是本发明的又另一安装结构体的平面图。
- [0033] 图 4A 是以往的安装结构体的平面图。
- [0034] 图 4B 是以往的安装结构体的剖视图。

### 具体实施方式

[0035] 以下,基于图 1A,图 1B ~图 3 对本发明的各实施方式进行说明。

[0036] (实施方式 1)

[0037] 图 1A、图 1B 表示本发明的实施方式 1。

[0038] 图 1A 是平面图,图 1B 是图 1A 的 A-AA 截面图,图 1B 中一部分被放大图示。

[0039] 在基板 1 上安装有作为半导体元件的半导体封装 2a, 2b 和作为除半导体元件以外的电子部件的片式部件 3。片式部件 3 安装在邻接地配置的 2 个半导体封装 2a, 2b 之间,使其进入半导体封装 2a, 2b 的间隔内。以密封这 2 个半导体封装 2a, 2b 和 5 个片式部件 3 的方式设有密封树脂 4。半导体封装 2a, 2b 和片式部件 3 通过焊锡 5 安装于基板 1。在这里,片式部件 3 安装于半导体封装 2a, 2b 的中间位置。

[0040] 由图 1B 可知,多个半导体封装 2a, 2b 和基板 1 之间、片式部件 3 和基板 1 之间、多个半导体封装 2a, 2b 和片式部件 3 之间通过密封树脂 4 一体地密封。

[0041] 密封树脂 4 通过在锡焊完成后以分配器(未图示)在图 1B 所示的涂布点 P 滴加液体状的密封树脂而形成。具体来说,所滴加的密封树脂从片式部件 3 的侧面流下,也顺利地流入半导体封装 2a, 2b 的下部。

[0042] 将涂布点 P 设在半导体封装 2a, 2b 之间的位置来供给密封树脂 4,所以可以使密封树脂 4 均匀地流入半导体封装 2a, 2b 和基板 1 之间,与从独立的涂布点分别向半导体封装 2a, 2b 供给密封树脂 4 的情况相比,可以简单地在短时间内以更好的形状、均匀的形状进行树脂形成。

[0043] 还有,如果是独立的涂布点,例如 2 点时,形状差,且缺陷多,影响邻接的部件,导致树脂量的成本上升,对基板 1 的翘曲有不良影响。

[0044] 用于安装的焊锡 5 的组成示于下述的表 1。其余部分以 Ba1. 表示。

[0045] 作为实施例 1 ~ 13,分别表示对应的组成。还表示测定焊锡的熔点而得的值。熔点使用差示热分析装置测定。

[0046]

表1

|       | 焊锡组成[重量%] |    |      |      |      |     |      | 熔点[°C] | 热循环寿命(循环) |      |
|-------|-----------|----|------|------|------|-----|------|--------|-----------|------|
|       | Sn        | Ag | Bi   | In   | Cu   | Ni  | Ge   |        | 无密封       | 有密封  |
| 实施例1  | Bal.      |    |      | 50   | 20   |     |      | 105    | 500       | 1000 |
| 实施例2  | Bal.      |    |      | 50   | 24   |     |      | 98     | 500       | 800  |
| 实施例3  | Bal.      |    | 52.5 | 17.5 |      |     |      | 103    | 500       | 1000 |
| 实施例4  | Bal.      |    | 52.5 | 20   |      |     |      | 98     | 500       | 800  |
| 实施例5  | Bal.      |    |      | 55   | 10   |     |      | 110    | 500       | 1000 |
| 实施例6  | Bal.      |    |      | 55   | 17.5 |     |      | 100    | 500       | 1000 |
| 实施例7  | Bal.      |    |      | 55   | 20   |     |      | 96     | 400       | 800  |
| 实施例8  | Bal.      |    |      | 65   | 15   |     |      | 99     | 400       | 800  |
| 实施例9  | Bal.      |    |      | 70   | 24   |     |      | 70     | 400       | 800  |
| 实施例10 | Bal.      |    |      | 57   | 10   |     |      | 115    | 500       | 1000 |
| 实施例12 | Bal.      |    |      | 57   | 15   |     |      | 105    | 500       | 1000 |
| 实施例13 | Bal.      |    |      | 55   | 25   |     |      | 85     | 400       | 800  |
| 实施例14 | Bal.      |    |      | 57   | 25   |     |      | 80     | 400       | 800  |
| 实施例15 | Bal.      |    |      | 60   | 25   |     |      | 79     | 400       | 800  |
| 实施例16 | Bal.      |    |      | 57   | 10   | 0.5 |      | 120    | 500       | 1000 |
| 实施例17 | Bal.      |    |      | 57   | 10   |     | 0.01 | 119    | 500       | 1000 |
| 实施例18 | Bal.      |    |      | 57   | 10   |     | 0.01 | 119    | 500       | 1000 |
| 实施例19 | Bal.      |    |      | 55   | 20   | 0.5 |      | 97     | 500       | 1000 |
| 实施例20 | Bal.      |    |      | 55   | 20   |     | 0.01 | 96     | 500       | 800  |
| 实施例21 | Bal.      |    |      | 55   | 20   |     | 0.01 | 96     | 500       | 800  |
| 实施例22 | Bal.      |    |      | 58   |      |     |      | 138    | 500       | 1000 |
| 实施例24 | Bal.      |    |      |      | 52   |     |      | 120    | 400       | 800  |
| 比较例1  | Bal.      | 3  |      |      |      | 0.5 |      | 217    | 800       | —    |

[0047] 此外,热循环试验如下实施。

[0048] 以如图 1A、图 1B 所示的配置,使用表 1 所示的焊锡材料,在厚 0.5mm 的 FR-4 的玻璃环氧树脂的基板 1 上以 10mm 的间隔安装(尺寸 10mm 正方形,厚 1mm)的半导体封装 2a, 2b,在其间安装 5 个并排的尺寸为 1005 的片式部件 3。以往的配置中,如图 4A、图 4B 所示,半导体封装 2a, 2b 和片式部件 3 配置于独立的区域。

[0049] 然后,以 -40℃~125℃(各 30 分钟)实施热循环试验,比较接合部开裂的循环数。这里所使用的密封材料 4 采用纳美仕株式会社(NAMICSCORPORATION)制的产品号 1572 的底部填充材料(粘度:0.65Pa·s,弹性模量:3.0GPa)。

[0050] 由表 1 可知,通过在 Sn 中添加 Bi 和 In,熔点比以往的 Sn-Ag-Cu 低。此外,与以往的焊锡相比,无密封时的热循环特性差。如果通过密封树脂 4 密封采用在 Sn 中添加了 Bi

和 In 的焊锡安装的部件,则可以获得比以往的 Sn-Ag-Cu 焊锡良好的热循环性。特别是通过用密封树脂 4 密封以往不密封的片式部件 3,热循环特性提高。

[0051] 如上所述,通过 Sn-Bi 类低温焊锡安装的安装结构体中,由于没有将包含片式部件 3 的安装部件整体密封,因此机械强度较低,在实用化中问题在于强度提高。与之相对,即使是熔点在 200℃ 以下的低温焊锡,通过用密封树脂 4 将片式部件 3 与半导体封装 2a, 2b 一起密封,基板 1 整体的可靠性提高,可以获得与以往的将 Sn-Ag-Cu 焊锡作为接合材料安装的安装结构体同等或更高的可靠性。

[0052] 如上所述的热循环性的提高可能是由于通过以密封树脂 4 将基板 1 的部件安装部整体密封,不仅加强接合部,而且通过密封抑制基板 1 的翘曲,使熔点在 200℃ 以下的低温焊锡的可靠性提高。与密封树脂 4 不针对整体的情况相比,通过以密封树脂 4 一体地密封,还可以缓解片式部件 3、半导体封装 2a, 2b 与基板 1 的热膨胀的差异。

[0053] 还有,虽然在这里采用尺寸 1005 的电阻器作为片式部件 3,但只要配置于邻接的 BGA/LGA 等半导体封装 2a, 2b 间的部件可以配置于邻接的半导体封装 2a, 2b 间,可以是任意的片式部件。

[0054] 密封树脂 4 通过一体地密封半导体封装 2a, 2b 和片式部件 3,接合变得可靠。半导体封装 2a, 2b 和片式部件 3 的配置较好是密封树脂 4 容易扩散的配置。密封树脂 4 不需要到达半导体封装 2a, 2b 的上表面、片式部件 3 的上部,密封至侧面、底面即可。即,只要不存在于半导体封装 2a, 2b 的上表面,密封仅为半导体封装 2a, 2b 的周围部分和与基板 1 的接合部,且仅为片式部件 3 的周围和与基板 1 的接合部即可,可以减少密封树脂 4 的量,也可以控制成本。

[0055] 还有,虽然半导体元件采用了 BGA/LGA 等半导体封装 2a, 2b,但未封装的裸露状态的半导体元件也是同样。

[0056] 此外,作为除半导体元件以外的电子部件,以电阻器的片式部件 3 为例进行了说明,但也可以是电容器和线圈等。

[0057] 关于焊锡组成和接合特性,本实施方式中为采用以 Sn、Bi 和 In 为基本组成的具有 200℃ 以下的熔点的焊锡材料的安装结构体,但将以 Sn、Bi 和 In 为基本组成的导电性粒子混合于熔剂而得的具有 100℃ 以下的低熔点的焊锡糊料也是同样。

[0058] 关于本实施方式,焊锡组成采用包含选自 Bi、In 的至少一种金属,其余部分为 Sn 的合金组成。Bi 和 In 为了合金的低熔点化而掺入。

[0059] 焊锡组成中的 Bi 的含量以 50 ~ 70 重量%的范围为宜,延伸性非常好,可以兼顾低熔点和高可靠性。更优选的是较好为 52 重量%以上,更好为 55 重量%以上,较好为 57 重量%以下,更好为 60 重量%以下的范围。将焊锡组成中的 Bi 含量设为 50 ~ 70 重量%的原因在于,如果 Bi 的含量低于 50 重量%,则无法充分获得低熔点化的效果,超过 70 重量%时,延伸性下降。

[0060] 焊锡成分中的 In 的含量以 10 ~ 25 重量%的范围为宜,延伸性变得非常好,可以兼顾低熔点和高可靠性。更优选的是较好为 15 重量%以上,更好为 20 重量%以上,较好为 23 重量%以下的范围。将金属成分中的 In 含量设为 10 ~ 25 重量%的原因在于,如果 In 的含量低于 10 重量%,则无法充分获得低熔点化的效果,超过 25 重量%时,延伸性下降。

[0061] 本实施方式的焊锡成分除上述的基本组成之外,可以还包含选自 Cu、Ge 和 Ni 的至

少一种金属。Cu、Ge、Ni 为了合金的机械特性的提高而添加。

[0062] 焊锡成分中的 Cu 含量以 0.1 ~ 1.0 重量%的范围为宜,较好是 0.5 ~ 0.7 重量%的 Cu 含量。将导电性填料成分中的 Cu 含量设为 0.1 ~ 1.0 重量%的原因在于,如果少于 0.1 重量%,则无法获得所述对于机械特性的效果,如果超过 1.0 重量%,则合金表现出变得更脆的倾向,对于机械特性形成反效果。

[0063] 焊锡成分中的 Ge 含量以 0.001 ~ 0.1 重量%的范围为宜,较好是 0.001 ~ 0.01 重量%的 Ge 含量。将金属填料成分中的 Ge 含量设为 0.001 ~ 0.1 重量%的原因在于,如果少于 0.001 重量%,则无法获得对于机械特性的效果,如果超过 0.1 重量%,则合金的熔点急剧上升。

[0064] 在焊锡成分中添加 Ni 是为了抑制 Sn 的氧化。焊锡成分中的 Ni 含量以 0.001 ~ 0.1 重量%的范围为宜,优选的是较好为 0.005 重量%以上,更好为 0.01 重量%以上,特别好为 0.05 重量%以上,较好为 0.1 重量%以下的范围。将焊锡成分中的 Ni 含量设为 0.001 ~ 0.1 重量%的原因在于,如果少于 0.001 重量%,则无法获得抑制 Sn 的氧化的效果,如果超过 0.1 重量%,则形成牢固的 Ni 氧化膜而熔点上升,无法获得抑制 Sn 的氧化的效果。

[0065] 采用具有包含以上的可实现比 Sn-Ag 类的焊锡低的安装温度的焊锡材料的接合部的安装结构时,如图 1A、图 1B 所示,采用将基板 1 上的接合部全部密封来加强的结构。藉此,在低熔点的接合部也可以获得可靠性高的安装结构。

[0066] 此外,其它配置的实施方式示于图 2A、图 2B 和图 3

[0067] 图 2A 是半导体元件为 1 个时的平面图,图 2B 是其 A-AA 的截面图。以作为半导体元件的半导体封装 2 和片式部件 3 形成长方形的方式配置。在中央设定涂布密封树脂 4 的位置。与图 1A、图 1B 同样,密封树脂 4 均匀地扩散。

[0068] 图 3 为有 2 个半导体封装 2a、2b 的情况,与图 1A 的不同在于封装 2 的配置方向。以作为整体呈正方形的方式配置。图 1A 中为窄长的长方形。图 3 中接近于正方形。作为半导体封装 2a、2b 和片式部件 3 的整体的区域,较好是以纵和横的边呈相同长度的方式配置。至少其比在 1:5 以上,较好是 1:1。

[0069] 图 2A、图 2B 和图 3 都较好是以相对于涂布点 P 呈同心圆的方式进行片式部件 3、半导体封装 2、半导体封装 2a、2b 的配置。藉此,密封树脂 4 扩散至整体,且整体的平衡变好,还可以减少基板 1 的翘曲。

[0070] (实施方式 2)

[0071] 本发明的第 2 种形态中,对于图 1A、图 1B 的实施方式,改变其基板 1 的厚度,进行了热循环寿命试验。热循环寿命试验与实施方式 1 相同。其结果示于下述的表 2。该表 2 中表示基板 1 的厚度在 0.25 ~ 0.80mm 的范围内改变时的热循环特性。

[0072]



表2

|       | 焊锡组成 [重量 %] |    | 熔点 [℃] | 基板厚 [mm] | 热循环寿命 (循环) |      | 改善率 (倍) |
|-------|-------------|----|--------|----------|------------|------|---------|
|       | Sn          | Bi |        |          | 无密封        | 有密封  |         |
| 实施例25 | 42          | 58 | 138    | 0.25     | 200        | 1000 | 5       |
| 实施例26 | 42          | 58 | 138    | 0.3      | 300        | 1000 | 3.3     |
| 实施例27 | 42          | 58 | 138    | 0.45     | 400        | 1000 | 2.5     |
| 实施例28 | 42          | 58 | 138    | 0.5      | 500        | 1000 | 2       |
| 比较例2  | 42          | 58 | 138    | 0.65     | 600        | 1000 | 1.7     |
| 比较例3  | 42          | 58 | 138    | 0.8      | 600        | 1000 | 1.7     |

[0073] 基板1厚的情况下,即使温度变化,基板1自身也良好地保持,因此翘曲等少,但基板1的厚度在0.5mm以下的薄的安装结构体中,基板1因温度变化而产生翘曲,仅仅是用熔点在200°C以下的低温焊锡安装时,接合品质就较差,因此不采用密封树脂4整体密封的情况下,产生接合缺陷而寿命短。与之相对,对于基板1的厚度在0.5mm以下的薄的安装结构体,如上所述将整体以密封树脂4密封的本发明的安装结构体的情况下,即使用熔点在200°C以下的低温焊锡同样地安装,也与基板1的厚度厚至0.65mm、0.8mm的情况同样,接合缺陷少而寿命长,确认在基板1的厚度在0.5mm以下、特别是基板1的厚度在0.45mm以下的安装结构体中是有效的。在采用熔点在180°C以下的低温焊锡的情况下,也是有效的。

[0074] (实施方式3)

[0075] 实施方式3是针对图1A、图1B中的半导体封装2a、2b之间的距离的实施例。

[0076] 图 1A、图 1B 中,接合材料采用实施方式 2 中所用的 Sn-Bi 焊锡组成,对于基板 1 上的部件搭载区域,在多个 BGA/LGA 的半导体封装 2a,2b 之间搭载有片式部件 3。该情况下,在邻接涂布点 P 的半导体封装 2a,2b 间的基板 1 上安装片式部件 3,对于半导体封装 2a,2b 和片式部件 3 一起涂布密封树脂 4 时,改变该半导体封装 2a、2b 间的距离,其结果示于下述的表 3。

[0077]

表3

|       | 焊锡组成[重量%] |    | 熔点[℃] | 基板厚[mm] | 部件                 | 封装间距[mm] | 渗透性 |
|-------|-----------|----|-------|---------|--------------------|----------|-----|
|       | Sn        | Bi |       |         |                    |          |     |
| 实施例33 | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 5        | ○   |
| 实施例34 | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 10       | ○   |
| 实施例35 | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 20       | ○   |
| 实施例36 | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 30       | ○   |
| 比较例8  | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 40       | △   |
| 比较例9  | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 50       | ×   |
| 比较例10 | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 60       | ×   |
| 比较例11 | 42        | 58 | 138   | 0.5     | 0.5mm间距BGA, 1005电阻 | 70       | ×   |

[0078] 由表 3 可知,如果邻接的半导体封装 2a、2b 的间隔在 40mm 以下,则可以稳定地涂

布密封树脂 4。但是,如果以超过 40mm 的距离配置半导体封装 2a、2b,则密封树脂 4 流出至不需要的部分或无法充分扩散,因此无法稳定地涂布。

[0079] 还有,这里所用的密封树脂 4 采用纳美仕株式会社(NAMICSCORPORATION)制的产品号 1572 的底部填充材料(粘度:0.65Pa·s,弹性模量:3.0GPa),但只要粘度 2Pa·s 以下,其它密封树脂 4 也是一样。

[0080] 对于图 3 也是同样的结果。较好是使半导体封装 2a、2b 的间隔在 40mm 以下,更好是 30mm 以下。对于图 2A、图 2B,电子部件 3 和封装 2 的间隔也较好是在 30mm 以下。

[0081] 表 3 的“○”记号表示密封树脂 4 渗透至所有的部件。“△”表示形成于半导体封装 2a、2b 的嵌缝的形状不完全的情况。“×”表示发现大量密封树脂 4 未渗透的部件。即,表示密封树脂 4 未扩散到半导体封装的一部分。

[0082] 此外,需要密封的部件配置于自密封树脂 4 的涂布点 P 的同心圆的内侧的区域的安装结构体的情况下,如果自涂布点 P 的同心圆的半径在 30mm 以内的区域中配置有需要密封的部件,可以同时涂布密封树脂 4。但是,超过 30mm 的部件布局中,无法稳定地同时密封部件。搭载 BGA/LGA 型的半导体封装 2a、2b 的情况下,形成具有在涂布点 P 搭载其它部件且可与半导体封装 2a、2b 同时涂布的部件布局的安装结构体。

[0083] 搭载有多个 BGA/LGA 型的半导体封装 2a、2b 的情况下,如果邻接的半导体封装 2a、2b 的间隔在 20mm 以下,对于邻接的半导体封装 2a、2b 以及布局于其间的部件可以稳定地涂布密封树脂 4。但是,如果超过 20mm,则密封树脂 4 对于半导体封装 2a、2b 的渗透性不足。

[0084] 还有,实施方式中,以用低温焊锡安装的情况为例进行了说明,但通过含有熔点在 200℃以下的焊锡作为导电性粒子的导电性糊料安装的安装结构体也可以期待同样的效果。

[0085] 此外,通过由树脂和金、银等导电性填料形成的固化温度在 200℃以下的导电性粘接剂安装的安装结构体也可以期待同样的效果。

[0086] 上述的各实施方式中,没有用密封树脂 4 覆盖作为半导体元件的半导体封装 2a、2b 的整体和作为除其以外的电子部件的片式部件 3 的整体。仅通过密封侧面,就足以保证强度。

[0087] 本发明可以用于 CCD 元件、全息元件、片式部件等电子部件的连接用途以及接合它们的基板的配线形成。其结果是,可以用于内置这些元件、部件和 / 或基板的制品,例如 DVD、移动电话、便携式音像设备、笔记本电脑、数字相机、存储卡等。

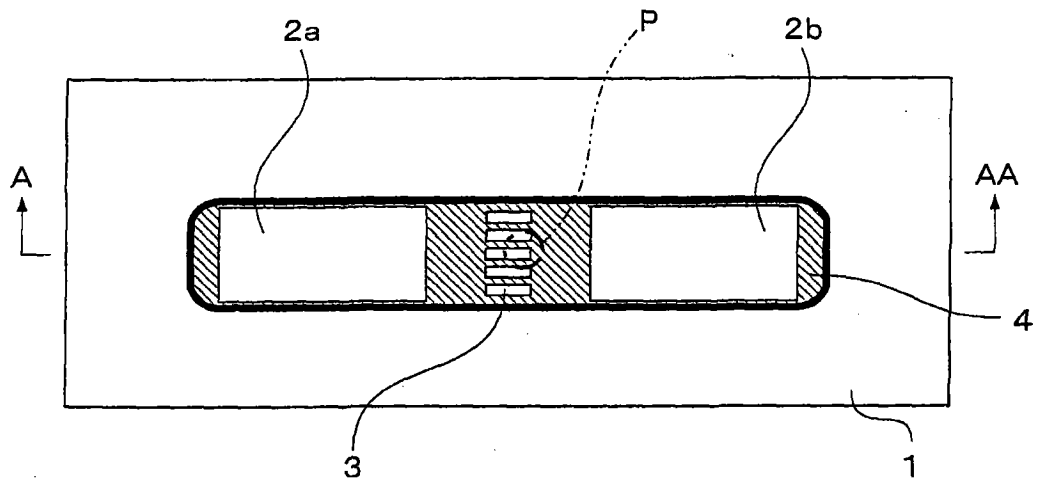


图 1A

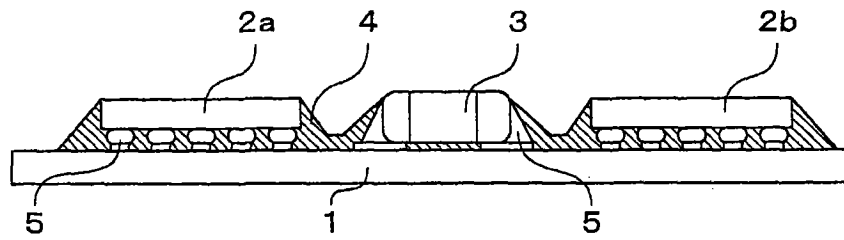


图 1B

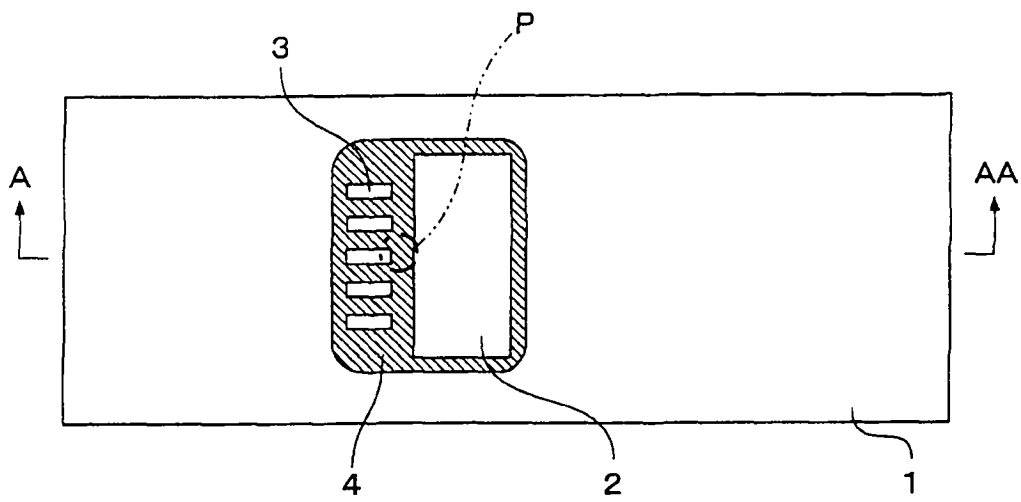


图 2A

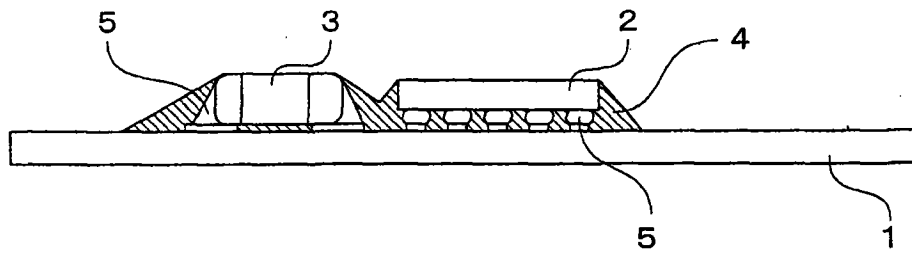


图 2B

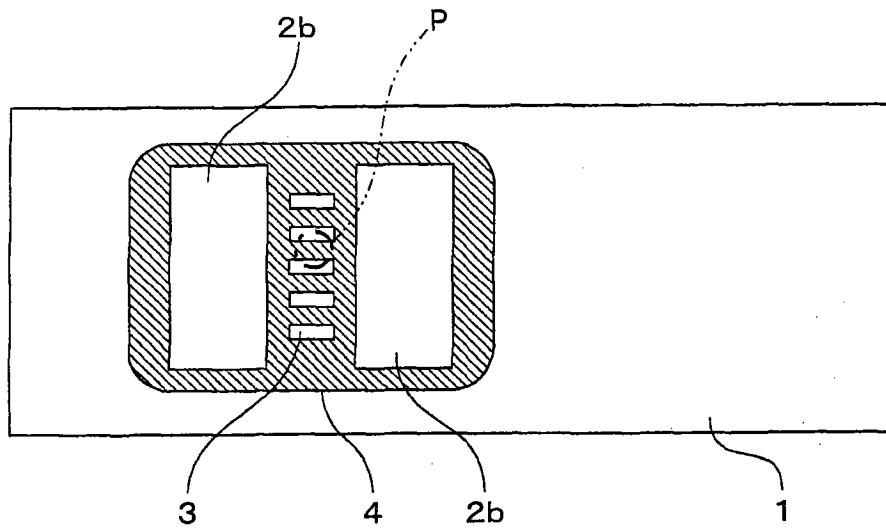


图 3

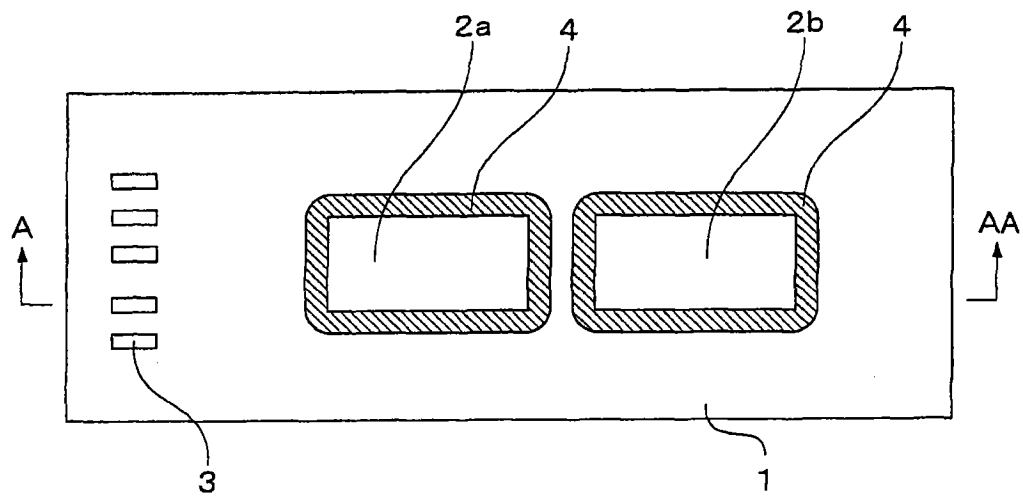


图 4A

现有技术

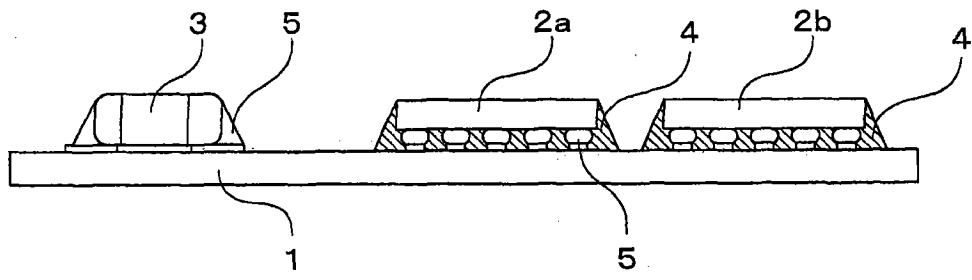


图 4B  
现有技术