

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-88401

(P2007-88401A)

(43) 公開日 平成19年4月5日(2007.4.5)

(51) Int. Cl.	F I	テーマコード (参考)
H O 1 L 21/304 (2006.01)	H O 1 L 21/304 6 4 5 B	4 K O 3 O
H O 1 L 21/3065 (2006.01)	H O 1 L 21/304 6 4 8 H	5 F O O 4
H O 1 L 21/316 (2006.01)	H O 1 L 21/304 6 4 8 A	5 F O 5 8
C 2 3 C 16/02 (2006.01)	H O 1 L 21/302 1 O 2	
	H O 1 L 21/316 X	
審査請求 未請求 請求項の数 26 O L (全 37 頁) 最終頁に続く		

(21) 出願番号 特願2005-349556 (P2005-349556)  
 (22) 出願日 平成17年12月2日 (2005.12.2)  
 (31) 優先権主張番号 特願2005-244797 (P2005-244797)  
 (32) 優先日 平成17年8月25日 (2005.8.25)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000219967  
 東京エレクトロン株式会社  
 東京都港区赤坂五丁目3番6号  
 (74) 代理人 100120075  
 弁理士 大山 浩明  
 (72) 発明者 金丸 秀忠  
 東京都港区赤坂五丁目3番6号 TBS放  
 送センター 東京エレクトロン株式会社内  
 (72) 発明者 戸来 武部  
 東京都港区赤坂五丁目3番6号 TBS放  
 送センター 東京エレクトロン株式会社内  
 (72) 発明者 安原 もゆる  
 東京都港区赤坂五丁目3番6号 TBS放  
 送センター 東京エレクトロン株式会社内

最終頁に続く

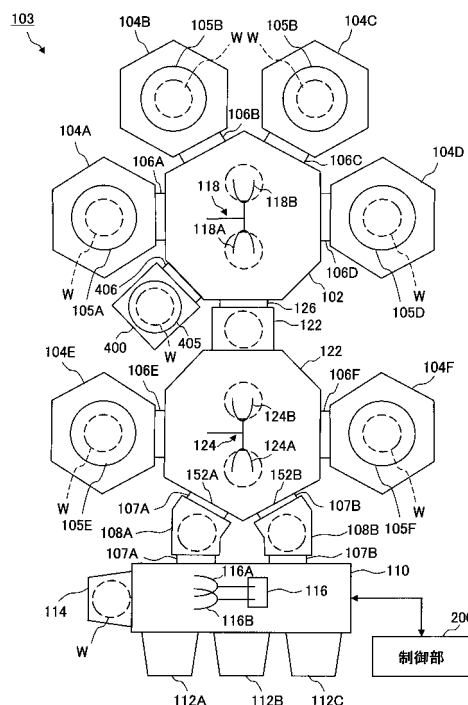
(54) 【発明の名称】 基板処理装置、基板処理方法、プログラム、プログラムを記録した記録媒体

## (57) 【要約】

【課題】 自然酸化膜を含む付着物を確実に除去し、次の成膜処理によって被処理基板に形成される膜の密着性をより向上させる。

【解決手段】 基板処理装置103は、処理室104A～104D、測定処理室400に共通に連結され、各処理室に対してウエハの搬入を行う共通搬送室102を備える。各処理室104A～104Dはそれぞれ、ウエハ上の自然酸化膜を含む付着物とガス成分とを化学反応させて生成物を生成するための生成物生成処理室(COR処理室)、ウエハ上に形成された付着物の生成物を熱処理により除去するための生成物除去処理室(PHT処理室)、ウエハ上にTi膜を成膜するTi膜成膜処理室、Ti膜上にTiN膜を成膜するTiN膜成膜処理室として構成した。

【選択図】 図10



**【特許請求の範囲】****【請求項 1】**

被処理基板に所定の処理を施す複数の処理室と、これらの処理室に共通に連結され、前記各処理室に対して前記被処理基板の搬出入を行う共通搬送室とを備える基板処理装置であって、

前記複数の処理室は、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去するための付着物除去処理室と、前記被処理基板上に成膜処理を施すための成膜処理室と、前記被処理基板上の測定処理を行うための測定処理室とを含むことを特徴とする基板処理装置。

**【請求項 2】**

前記付着物除去処理室は、前記被処理基板上の前記付着物とガス成分とを化学反応させて生成物を生成するための生成物生成処理室と、前記被処理基板上に形成された前記付着物の生成物を熱処理により除去するための生成物除去処理室との 2 つの処理室により構成されることを特徴とする請求項 1 に記載の基板処理装置。

**【請求項 3】**

前記成膜処理室は、前記被処理基板に第 1 膜を成膜する第 1 膜成膜処理室と、前記第 1 膜上に第 2 膜を成膜する第 2 膜成膜処理室との 2 つの処理室により構成されることを特徴とする請求項 1 に記載の基板処理装置。

**【請求項 4】**

前記測定処理室は、前記被処理基板上の膜厚を測定する膜厚測定部と、前記被処理基板上のパーティクルを測定するパーティクル測定部とを備えることを特徴とする請求項 1 に記載の基板処理装置。

**【請求項 5】**

前記測定処理室は、さらに前記被処理基板の表面画像を撮像し、認識するための画像処理部を備えることを特徴とする請求項 1 に記載の基板処理装置。

**【請求項 6】**

被処理基板に所定の処理を施す複数の処理室と、これらの処理室に共通に連結される共通搬送室と、この共通搬送室内に設けられた前記被処理基板を搬送するための搬送機構とをそれぞれ備える複数の真空処理装置をパス部を介してそれぞれ連結してなる基板処理装置であって、

前記複数の処理室は、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去するための付着物除去処理室と、前記被処理基板上に成膜処理を施すための成膜処理室と、前記被処理基板上の測定処理を行うための測定処理室とを含むことを特徴とする基板処理装置。

**【請求項 7】**

前記付着物除去処理室は、前記被処理基板上の前記付着物とガス成分とを化学反応させて生成物を生成するための生成物生成処理室と、前記被処理基板上に形成された前記付着物の生成物を熱処理により除去するための生成物除去処理室との 2 つの処理室により構成されることを特徴とする請求項 6 に記載の基板処理装置。

**【請求項 8】**

前記成膜処理室は、前記被処理基板に第 1 膜を成膜する第 1 膜成膜処理室と、前記第 1 膜上に第 2 膜を成膜する第 2 膜成膜処理室との 2 つの処理室により構成されることを特徴とする請求項 6 に記載の基板処理装置。

**【請求項 9】**

前記成膜処理室は、前記被処理基板に第 1 膜を成膜する第 1 膜成膜処理室と、前記第 1 膜上に第 2 膜を成膜する第 2 膜成膜処理室とから構成される 2 つの処理室の組を複数含むことを特徴とする請求項 6 に記載の基板処理装置。

**【請求項 10】**

前記付着物除去処理室で処理される被処理基板は、コンタクトホール又はビアホールが形成された被処理基板であり、

10

20

30

40

50

前記成膜処理室は、前記被処理基板に形成されたコンタクトホール又はビアホールの内側に第1バリア層を成膜する第1バリア層成膜処理室と、前記第1バリア層の上側に第2バリア層を成膜する第2バリア層成膜処理室とにより構成されることを特徴とする請求項1又は6に記載の基板処理装置。

【請求項11】

前記付着物除去処理室で処理される被処理基板は、シリコン基板であり、

前記成膜処理室は、前記被処理基板上に酸素ラジカルによってベース酸化膜層を成膜するベース酸化膜層成膜処理室と、前記ベース酸化膜層が形成された被処理基板に高誘電体ゲート酸化膜を成膜する高誘電体ゲート酸化膜成膜処理室とにより構成されることを特徴とする請求項1又は6に記載の基板処理装置。

10

【請求項12】

前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと、

前記付着物除去処理後に、前記被処理基板上の測定処理を行う測定処理ステップと、

前記測定処理後に、前記被処理基板上に成膜処理を施す成膜処理ステップと、

を有することを特徴とする基板処理方法。

【請求項13】

前記付着物除去処理ステップは、前記被処理基板上の前記付着物とガス成分とを化学反応させて生成物を生成するステップと、前記被処理基板上に形成された前記付着物の生成物を熱処理により除去するステップとを有することを特徴とする請求項12に記載の基板処理方法。

20

【請求項14】

前記測定処理ステップは、前記付着物除去処理が適正に実行されたか否かを検査するための測定を行うことを特徴とする請求項13に記載の基板処理方法。

【請求項15】

前記測定処理ステップは、前記被処理基板上において前記付着物除去処理が施された表面の膜厚測定を行うステップと、前記付着物除去処理が施された表面の付着物測定を行うステップとを1つの測定処理室内で実行することを特徴とする請求項14に記載の基板処理方法。

【請求項16】

前記測定処理ステップは、さらに前記膜厚測定ステップと前記付着物測定ステップにより測定された測定結果に基づいて、前記付着物除去処理を実行するためのプロセスレシビを補正することを特徴とする請求項15に記載の基板処理方法。

30

【請求項17】

前記測定処理ステップは、さらに前記膜厚測定ステップと前記パーティクル測定ステップにより測定された測定結果に基づいて、次の前記成膜処理ステップを実行するか否かを判断することを特徴とする請求項15に記載の基板処理方法。

【請求項18】

前記測定処理ステップは、前記付着物除去処理が適正に実行されたか否かを検査するための測定と、次の前記成膜処理が施される下地膜の膜厚測定とを行うことを特徴とする請求項13に記載の基板処理方法。

40

【請求項19】

前記測定処理ステップは、前記被処理基板上において前記付着物除去処理が施された表面の膜厚測定及び前記成膜処理が施される下地膜の膜厚測定を行うステップと、前記付着物除去処理が施された表面の付着物測定を行うステップとを1つの測定処理室内で実行することを特徴とする請求項18に記載の基板処理方法。

【請求項20】

前記成膜処理ステップは、前記被処理基板に第1膜を成膜するステップと、前記第1膜上に第2膜を成膜するステップとを有することを特徴とする請求項12に記載の基板処理方法。

50

## 【請求項 2 1】

前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと，  
前記付着物除去処理後に，前記被処理基板上に成膜処理を施す成膜処理ステップと，  
前記成膜処理後に，前記被処理基板上の測定処理を行う測定処理ステップと，  
を有することを特徴とする基板処理方法。

## 【請求項 2 2】

前記測定処理ステップは，前記成膜処理により形成された膜の膜厚測定を行うステップを有することを特徴とする請求項 2 1 に記載の基板処理方法。

## 【請求項 2 3】

前記測定処理ステップは，さらに前記膜厚測定ステップにより測定された測定結果に基づいて，前記成膜処理を実行するためのプロセスレシピを補正することを特徴とする請求項 2 2 に記載の基板処理方法。

## 【請求項 2 4】

前記被処理基板上の測定処理を行う測定処理ステップと，  
前記測定処理後に，前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと，  
前記付着物除去処理後に，前記被処理基板上に成膜処理を施す成膜処理ステップと，  
を有することを特徴とする基板処理方法。

## 【請求項 2 5】

コンピュータに，  
前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと，  
前記被処理基板上の測定処理を行う測定処理ステップと，  
前記付着物が除去された前記被処理基板上に成膜処理を施す成膜処理ステップと，  
を実行させるためのプログラム。

## 【請求項 2 6】

コンピュータに，  
前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと，  
前記被処理基板上の測定処理を行う測定処理ステップと，  
前記付着物が除去された前記被処理基板上に成膜処理を施す成膜処理ステップと，  
を実行させるためのプログラムを記録したコンピュータ読み取り可能な記録媒体。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は，基板処理装置，基板処理方法，プログラム，プログラムを記録した記録媒体に関する。

## 【背景技術】

## 【0002】

一般に，半導体デバイスの製造工程においては，半導体ウエハ（以下，単に「ウエハ」とも称する。）に対して各種の薄膜の成膜処理，酸化拡散処理，アニール処理，エッチング処理等が順次繰り返して施される。例えば薄膜に関しても，半導体ウエハ上に多層に形成される場合がある。このような各種処理を行う基板処理装置として，例えば連続して処理を行うことができる複数の処理室を 1 つの搬送室に共通に連結してなる，いわゆるクラスタ型の基板処理装置がある（例えば特許文献 1 参照）。この基板処理装置では，ウエハを各処理室間にいわば渡り歩くようにして搬送しつつ，その都度必要な処理を各処理室にて連続的に且つ効率的に行うようになっている。

## 【0003】

ところで、ウエハ上には、パーティクル、金属、有機物、吸着分子等の表面被膜等のコンタミネーション、自然酸化膜 (Silicon Native Oxide) などが付着するので、成膜処理などを実行する前に、このような自然酸化膜などの付着物を除去することが必要となる。

【0004】

このため、従来は、例えば基板処理装置外でウエハを希フッ酸 (DHF) 等を利用したウェット洗浄によって自然酸化膜を除去した上で、洗浄されたウエハを基板処理装置内に取込んで成膜処理を実行するようにしていた。

【0005】

【特許文献1】特開2004-119635号公報

【特許文献2】特開2002-166237号公報

【特許文献3】特開平04-336426号公報

【特許文献4】特開2004-327546号公報

【特許文献5】特開平03-283618号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、基板処理装置外でウエハ上の自然酸化膜を除去したとしても、成膜処理などを施すためにウエハを基板処理装置内に取込むときにウエハ表面が大気に露出されるので、ウエハ表面には新たに自然酸化膜が発生する虞がある。こうして発生した自然酸化膜の膜厚によっては、その後に形成される半導体デバイスの特性に大きく影響する。例えばウエハ表面に膜厚0.5nm以上の自然酸化膜が新たに形成されると、例えば膜厚65nm以下のゲート絶縁膜を形成する場合に大きな問題となる。

【0007】

また、上記ウェット洗浄によればウエハ表面の自然酸化膜は除去されるものの、ウエハ表面に新たにウォータマーク (例えばウエハの搬送又は乾燥中に水滴を介して局所的に形成されたシリコン酸化膜 ( $\text{SiO}_2$ ) など) が発生する虞がある。すなわち、DHF洗浄液によりウエハ表面の自然酸化膜が除去されるので下地シリコンが露出してウエハ表面は疎水性となり、ウエハをDHF洗浄液から引き上げたときに表面に水滴が残留する。この水滴はスピン乾燥後にウォータマークとなり得る。このようなウォータマークは、洗浄処理後に実行される成膜処理などにおいて阻害要素となって半導体デバイスの特性を劣化させる虞がある。

【0008】

この点、ウォータマークや自然酸化膜の発生を抑えるために、ウェット洗浄後の乾燥工程にイソプロピルアルコール (IPA) を用いる方法もある (例えば特許文献2参照)。ところが、IPA乾燥後のウエハ表面にはIPA分子 (炭素等の有機物) が残留する場合がある。このIPA分子は例えばゲート酸化膜特性に悪影響を与える虞がある。(K. MOTAI, T. Itoga, and T. Irie, Extended Abstract of 1997, International Conference on SolidState Devices and Materials, Hamamatsu, pp.24-25(1997)参照)。

【0009】

そこで、近年では、上記ウェット洗浄方法によらずに、プラズマを用いたドライ洗浄方法によってウエハ上の自然酸化膜を除去するものも知られている。このドライ洗浄方法としては、例えば水素ガスとアルゴンガスを用いて誘導結合プラズマを形成することにより、ウエハ上の自然酸化膜を除去するものがある (例えば特許文献3参照)。このようなドライ洗浄方法によれば、ウェット洗浄方法による洗浄液などの水成分を用いないので、ウォータマークが発生することなく、自然酸化膜を除去することができる。

【0010】

しかしながら、ドライ洗浄方法をプラズマ処理によって行くと、ウエハにプラズマ起因のチャージアップダメージを負わせてしまう虞がある。このようなダメージを残したままウエハ上に半導体デバイスを生成すると、例えばゲート絶縁膜の破壊などが起って、半導体デバイスの特性が劣化するなどの問題がある。

10

20

30

40

50

## 【 0 0 1 1 】

ところで、ウエハ上の膜厚やパーティクルを測定することによって、実際にウエハ上の自然酸化膜などの付着物が除去されたか否かについて検査を行うことができれば、次の成膜処理によって成膜される膜質の均一性を確保することができるなど利点も多い。

## 【 0 0 1 2 】

しかしながら、従来のパーティクル測定装置（例えば特許文献 4 参照）や膜厚測定装置（特許文献 5 参照）では、ウエハ上の自然酸化膜などの付着物を除去してから連続してウエハ上の膜厚やパーティクルを測定を行うことができない。上記ウエット洗浄などを基板処理装置外で実行する場合には、上記のような測定装置にウエハを搬入する際に大気に露出しなければならないので、この場合にもウエハ表面には新たに自然酸化膜が発生する虞がある。

10

## 【 0 0 1 3 】

そこで、本発明は、このような問題に鑑みてなされたもので、その目的とするところは、水成分を用いず且つプラズマを用いずに基板上の自然酸化膜を含む付着物を除去し、その後、基板を大気に露出することなく、測定処理、成膜処理などを連続して実行することができる基板処理装置等を提供することにある。

## 【課題を解決するための手段】

## 【 0 0 1 4 】

上記課題を解決するために、本発明のある観点によれば、被処理基板に所定の処理を施す複数の処理室と、これらの処理室に共通に連結され、前記各処理室に対して前記被処理基板の搬入を行う共通搬送室とを備える基板処理装置であって、前記複数の処理室は、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去するための付着物除去処理室と、前記被処理基板上に成膜処理を施すための成膜処理室と、前記被処理基板上の測定処理を行うための測定処理室とを含むことを特徴とする基板処理装置が提供される。この場合、上記付着物除去処理室は、例えば前記被処理基板上の前記付着物とガス成分とを化学反応させて生成物を生成するための生成物生成処理室と、前記被処理基板上に形成された前記付着物の生成物を熱処理により除去するための生成物除去処理室との 2 つの処理室により構成される。また、上記成膜処理室は、例えば前記被処理基板に第 1 膜を成膜する第 1 膜成膜処理室と、前記第 1 膜上に第 2 膜を成膜する第 2 膜成膜処理室との 2 つの処理室により構成される。

20

30

## 【 0 0 1 5 】

このような本発明によれば、自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去するので、ウエット洗浄のような水成分を用いないため、被処理基板上にウォータマークなどが発生することを防止することができる。また、プラズマを用いないため、被処理基板にプラズマ起因のチャージアップダメージを負わせることを防止することができる。また、基板処理装置内で付着物除去処理の後に測定処理、成膜処理を連続して実行することができるので、成膜処理前に被処理基板上に自然酸化膜が新たに形成されることを防止することができる。このように、自然酸化膜を含む付着物を確実に除去することができるので、次の成膜処理によって被処理基板に形成される膜の密着性をより向上させることができ、強度もより向上させることができる。

40

## 【 0 0 1 6 】

また、上記測定処理室は、例えば前記被処理基板上の膜厚を測定する膜厚測定部と、前記被処理基板上のパーティクルを測定するパーティクル測定部とを備える。これにより、1 つの測定処理室で、膜厚とパーティクルの両方を測定することができるので、スループットを向上させることができる。また、上記測定処理室は、さらに前記被処理基板の表面画像を撮像し、認識するための画像処理部を備えてもよい。これにより、被処理基板表面のパターンマッチングなどを行うことができるので、例えば膜厚やパーティクルを測定する被処理基板上の測定ポイントを特定することができる。

## 【 0 0 1 7 】

上記課題を解決するために、本発明の別の観点によれば、被処理基板に所定の処理を施

50

す複数の処理室と、これらの処理室に共通に連結される共通搬送室と、この共通搬送室内に設けられた前記被処理基板を搬送するための搬送機構とをそれぞれ備える複数の真空処理装置をパス部を介してそれぞれ連結してなる基板処理装置であって、前記複数の処理室は、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去するための付着物除去処理室と、前記被処理基板上に成膜処理を施すための成膜処理室と、前記被処理基板上の測定処理を行うための測定処理室とを含むことを特徴とする基板処理装置が提供される。この場合、上記付着物除去処理室は、例えば前記被処理基板上の前記付着物とガス成分とを化学反応させて生成物を生成するための生成物生成処理室と、前記被処理基板上に形成された前記付着物の生成物を熱処理により除去するための生成物除去処理室との2つの処理室により構成される。また、上記成膜処理室は、例えば前記被処理基板に第1膜を成膜する第1膜成膜処理室と、前記第1膜上に第2膜を成膜する第2膜成膜処理室との2つの処理室により構成される。

10

#### 【0018】

このような本発明によっても、自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去するので、ウォータマークなどが発生せず、チャージアップダメージもなく、さらに自然酸化膜が新たに形成されることもない。このように、自然酸化膜を含む付着物を確実に除去することができるので、次の成膜処理によって被処理基板に形成される膜の密着性をより向上させることができ、強度もより向上させることができる。

#### 【0019】

なお、上記成膜処理室は、前記被処理基板に第1膜を成膜する第1膜成膜処理室と、前記第1膜上に第2膜を成膜する第2膜成膜処理室とから構成される2つの処理室の組を複数含むようにしてもよい。これにより、例えば複数組の成膜処理装置で並列して成膜処理を実行することができるので、装置全体のスループットを大幅に向上させることができる。

20

#### 【0020】

また、上記付着物除去処理室で処理される被処理基板は、例えばコンタクトホール又はビアホールが形成された被処理基板であり、前記成膜処理室は、例えば前記被処理基板に形成されたコンタクトホール又はビアホールの内側に第1バリア層を成膜する第1バリア層成膜処理室と、前記第1バリア層の上側に第2バリア層を成膜する第2バリア層成膜処理室とにより構成される。これによれば、被処理基板に形成されたコンタクトホール又はビアホールに付着した自然酸化膜などの付着物を確実に除去した上で、第1バリア層、第2バリア層を成膜することができるので、これらの密着性をより向上させることができ、強度もより向上させることができる。

30

#### 【0021】

また、上記付着物除去処理室で処理される被処理基板は、例えばシリコン基板であり、前記成膜処理室は、前記被処理基板上に酸素ラジカルによってベース酸化膜層を成膜するベース酸化膜層成膜処理室と、前記ベース酸化膜層が形成された被処理基板に高誘電体ゲート酸化膜を成膜する高誘電体ゲート酸化膜成膜処理室とにより構成される。これによれば、シリコン基板に付着した自然酸化膜などの付着物を確実に除去した上で、ベース酸化膜層、高誘電体ゲート酸化膜を成膜することができるので、これらの密着性をより向上させることができ、強度もより向上させることができる。

40

#### 【0022】

上記課題を解決するために、本発明の別の観点によれば、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと、前記付着物除去処理後に、前記被処理基板上の測定処理を行う測定処理ステップと、前記測定処理後に、前記被処理基板上に成膜処理を施す成膜処理ステップとを有することを特徴とする基板処理方法が提供される。この場合、上記付着物除去処理ステップは、例えば前記被処理基板上の前記付着物とガス成分とを化学反応させて生成物を生成するステップと、前記被処理基板上に形成された前記付着物の生成

50

物を熱処理により除去するステップとを有する。また、上記成膜処理ステップは、例えば前記被処理基板に第1膜を成膜するステップと、前記第1膜上に第2膜を成膜するステップとを有する。

【0023】

このような本発明によれば、付着物除去処理（生成物生成処理、生成物除去処理）と、測定処理と、成膜処理とを連続実行することにより、自然酸化膜を含む付着物を確実に除去することができるので、次の成膜処理によって被処理基板に形成される膜の密着性をより向上させることができ、強度もより向上させることができる。

【0024】

また、上記測定処理ステップは、例えば付着物除去処理が適正に実行されたか否かを検査するための測定を行う。この場合、上記測定処理ステップは、前記被処理基板上において前記付着物除去処理が施された表面の膜厚測定を行うステップと、前記付着物除去処理が施された表面の付着物測定を行うステップとを1つの測定処理室内で実行することが好ましい。このように、膜厚とパーティクルとの両方を測定することによって、被処理基板上から自然酸化膜を含む付着物が除去されたか否かを確実に検査することができる。

【0025】

また、上記測定処理ステップは、さらに前記膜厚測定ステップと前記パーティクル測定ステップにより測定された測定結果に基づいて、前記付着物除去処理を実行するためのプロセスレシビを補正するようにしてもよい。これにより、実際の処理結果に応じた付着物除去処理ステップを実行することができるため、被処理基板上から自然酸化膜を含む付着物を確実に除去することができる。

【0026】

また、上記測定処理ステップは、さらに前記膜厚測定ステップと前記パーティクル測定ステップにより測定された測定結果に基づいて、次の前記成膜処理ステップを実行するかどうかを判断するようにしてもよい。この場合、例えば前記膜厚測定ステップと前記パーティクル測定ステップにより測定された測定結果が許容範囲内にあれば、次の前記成膜処理ステップを実行可能と判断し、許容範囲になれば次の前記成膜処理ステップを実行不可能と判断するようにしてもよい。これにより、常に被処理基板上の自然酸化膜を含む付着物が除去された状態で次の成膜処理ステップを実行することができるので、被処理基板上に成膜された膜質の均一性を確保することができる。

【0027】

また、上記測定処理ステップは、前記付着物除去処理が適正に実行されたか否かを検査するための測定と、次の前記成膜処理が施される下地膜の膜厚測定とを行うようにしてもよい。この場合、上記測定処理ステップは、前記被処理基板上において前記付着物除去処理が施された表面の膜厚測定及び前記成膜処理が施される下地膜の膜厚測定を行うステップと、前記付着物除去処理が施された表面の付着物測定を行うステップとを1つの測定処理室内で実行することが好ましい。これによれば、付着物除去処理が適正に実行されたか否かを検査するための膜厚測定と、次の成膜処理が施される下地膜の膜厚測定とを同時に実行できるので、測定処理にかかる時間を大幅に短縮することができる。

【0028】

上記課題を解決するために、本発明の別の観点によれば、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと、前記付着物除去処理後に、前記被処理基板上に成膜処理を施す成膜処理ステップと、前記成膜処理後に、前記被処理基板上の測定処理を行う測定処理ステップとを有することを特徴とする基板処理方法が提供される。この場合、上記測定処理ステップは、例えば前記成膜処理により形成された膜の膜厚測定を行うステップを有する。これにより、成膜後の状態についても検査することができる。

【0029】

また、上記測定処理ステップは、さらに前記膜厚測定ステップにより測定された測定結果に基づいて、前記成膜処理を実行するためのプロセスレシビを補正するようにしてもよ

10

20

30

40

50



い。これにより、以降の被処理基板に対して常に適正な成膜処理を実行させることができる。

#### 【0030】

上記課題を解決するために、本発明の別の観点によれば、前記被処理基板上の測定処理を行う測定処理ステップと、前記測定処理後に、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと、前記付着物除去処理後に、前記被処理基板上に成膜処理を施す成膜処理ステップとを有することを特徴とする基板処理方法が提供される。このように、被処理基板の測定処理は、付着物除去処理前に行うようにしてもよい。

#### 【0031】

上記課題を解決するために、本発明の別の観点によれば、コンピュータに、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと、前記被処理基板上の測定処理を行う測定処理ステップと、前記付着物が除去された前記被処理基板上に成膜処理を施す成膜処理ステップとを実行させるためのプログラムが提供される。

10

#### 【0032】

上記課題を解決するために、本発明の別の観点によれば、コンピュータに、前記被処理基板上に付着した自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理ステップと、前記被処理基板上の測定処理を行う測定処理ステップと、前記付着物が除去された前記被処理基板上に成膜処理を施す成膜処理ステップとを実行させるためのプログラムを記録したコンピュータ読み取り可能な記録媒体が提供される。

20

#### 【0033】

このようなプログラム又は記録媒体に記録されたプログラムによれば、本発明にかかる付着物除去処理（生成物生成処理、生成物除去処理）と、測定処理と、成膜処理とを連続実行することができる。これにより、自然酸化膜を含む付着物を確実に除去することができるので、次の成膜処理によって被処理基板に形成される膜の密着性をより向上させることができ、強度もより向上させることができる。

#### 【発明の効果】

#### 【0034】

以上説明したように本発明によれば、自然酸化膜を含む付着物をプラズマによらないガス成分との化学反応と熱処理によって除去した上で、測定処理、成膜処理を連続して実行することができるので、水成分を用いず且つプラズマを用いずに基板上の自然酸化膜を含む付着物を除去し、その後に基板を大気に露出することなく、成膜処理などを連続して実行することができる。このため、ウォータマークなどが発生せず、チャージアップダメージもなく、さらに自然酸化膜が新たに形成されることもなく、自然酸化膜を含む付着物を確実に除去することができる。従って、次の成膜処理によって被処理基板に形成される膜の密着性をより向上させることができ、強度もより向上させることができる。

30

#### 【発明を実施するための最良の形態】

#### 【0035】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

40

#### 【0036】

（第1実施形態にかかる基板処理装置の構成例）

先ず、本発明の第1実施形態にかかる基板処理装置の構成例を図面を参照しながら説明する。図1は第1実施形態にかかる基板処理装置の1例を示す概略構成図である。図1に示すように、この基板処理装置100は、略多角形状（例えば六角形状）に形成された1つ共通搬送室102と、真空引き可能に構成された複数（例えば4つ）の処理室104A～104Dとを備える真空処理装置を有する。

50

## 【 0 0 3 7 】

各処理室 1 0 4 A ~ 1 0 4 D は共通搬送室 1 0 2 の周囲にそれぞれゲートバルブ 1 0 6 A ~ 1 0 6 D を介して連結している。また、各処理室 1 0 4 A ~ 1 0 4 D には被処理基板例えば半導体ウエハ（以下、単に「ウエハ」とも称する。）W を載置する載置台 1 0 5 A ~ 1 0 5 D が設けられている。各処理室 1 0 4 A ~ 1 0 4 D はそれぞれ載置台 1 0 5 A ~ 1 0 5 D に載置されたウエハ W に対して所定の処理を施し得るようになっている。

## 【 0 0 3 8 】

共通搬送室 1 0 2 には、真空引き可能に構成された 2 つのロードロック室 1 0 8 A , 1 0 8 B を介して略長形状の搬入側搬送室 1 1 0 が連結されている。ロードロック室 1 0 8 A , 1 0 8 B と共通搬送室 1 0 2 及び搬入側搬送室 1 1 0 との連結部にはそれぞれゲートバルブ 1 0 7 A , 1 0 7 B が介在している。 10

## 【 0 0 3 9 】

上記搬入側搬送室 1 1 0 には、ウエハ W を複数枚収容できるカセットを載置する例えば 3 つの導入ポート 1 1 2 A ~ 1 1 2 C 及びウエハ W を回転してこの偏心量を光学的に求めて位置合わせを行うオリエンタ 1 1 4 が連結されている。

## 【 0 0 4 0 】

搬入側搬送室 1 1 0 内には、ウエハ W を保持する 2 つのピック 1 1 6 A , 1 1 6 B を有して屈伸、旋回、昇降及び直線移動可能に構成された搬入側搬送機構 1 1 6 が設けられている。また、共通搬送室 1 0 2 内には、ウエハ W を保持する 2 つのピック 1 1 8 A , 1 1 8 B を有して屈伸及び旋回可能になされた搬送機構 1 1 8 が設けられている。基板処理装置 1 0 0 には、制御部 2 0 0 が接続されており、この制御部 2 0 0 により基板処理装置 1 0 0 の各部が制御されるようになっている。 20

## 【 0 0 4 1 】

なお、共通搬送室 1 0 2 と 2 つのロードロック室の内のいずれか一方、例えばロードロック室 1 0 8 A との連結部の搬送口 1 0 9 A はウエハ W を共通搬送室 1 0 2 内へ専用に搬入する搬入口として用いられ、他方のロードロック室 1 0 8 B との連結部の搬送口 1 0 9 B はウエハ W を共通搬送室 1 0 2 から外へ専用に搬出する搬出口として用いられる。

## 【 0 0 4 2 】

（ウエハ処理の具体例）

本実施形態にかかる基板処理装置 1 0 0 は、ウエハ上の付着物（例えばコンタミネーションや自然酸化膜など）をプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理と、この付着物除去処理が施されたウエハ上に所定の薄膜を形成する成膜処理とを連続して実行する。 30

## 【 0 0 4 3 】

（付着物除去処理）

先ず、成膜処理の前処理として実行する付着物除去処理について詳細に説明する。本実施形態では、水成分を用いず且つプラズマを用いない付着物除去処理を実行する。この付着物除去処理は、例えばウエハに付着した自然酸化膜を含む付着物とガス成分とを化学反応させて生成物を生成する生成物生成処理と、ウエハ上に生成された生成物を熱処理により除去する生成物除去処理との 2 段階の処理によって構成される。 40

## 【 0 0 4 4 】

生成物生成処理は例えば C O R (Chemical Oxide Removal) 処理であり、生成物除去処理は例えば P H T (Post Heat Treatment) 処理である。C O R 処理は、ウエハ上に付着した付着物例えば自然酸化膜などの酸化膜と例えばアンモニア (N H <sub>3</sub>) ガス及び弗化水素 (H F) ガスなどのガス分子とを化学反応させて生成物（主に (N H <sub>4</sub>) <sub>2</sub> S i F <sub>6</sub>）を生成する処理である。P H T 処理は、C O R 処理が施されたウエハを加熱して、C O R 処理の化学反応によってウエハ上に生成した生成物を気化（昇華）させてウエハから除去する処理である。

## 【 0 0 4 5 】

このように、C O R 処理及び P H T 処理、特に C O R 処理は水成分を用いず且つプラズマ 50

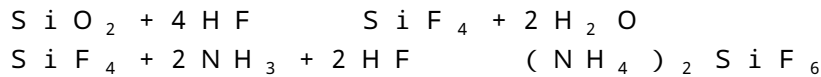
マを用いずにウエハの自然酸化膜などの付着物を除去することができるため、プラズマレスエッチング処理及びドライクリーニング処理（乾燥洗浄処理）に相当する。

【 0 0 4 6 】

例えば C O R 処理及び P H T 処理においてアンモニアガス及び弗化水素ガスを反応ガスとして用いることにより、以下の化学反応を利用して自然酸化膜などの付着物を除去する。

【 0 0 4 7 】

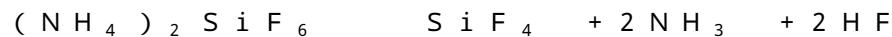
[ C O R 処理の化学反応式 ]



10

【 0 0 4 8 】

[ P H T 処理の化学反応式 ]



【 0 0 4 9 】

上述した化学反応を利用した C O R 処理及び P H T 処理は、以下の特性を有する。なお、P H T 処理においては、N<sub>2</sub> 及び H<sub>2</sub> も若干量発生する。

【 0 0 5 0 】

[ C O R 処理及び P H T 処理の特性 ]

( 1 ) 熱酸化膜の選択比（除去速度）が高い。具体的には C O R 処理及び P H T 処理は、熱酸化膜の選択比が高い一方、ポリシリコンの選択比が低い。従って、熱酸化膜である S i O<sub>2</sub> 膜からなる絶縁膜の表層や S i O<sub>2</sub> 膜と同様の特性を有する疑似 S i O<sub>2</sub> 層又はシリコン表層の自然酸化膜及びウォータマークを効率よく除去することができる。

20

【 0 0 5 1 】

( 2 ) 表層や疑似 S i O<sub>2</sub> 層が除去された絶縁膜の表面における自然酸化膜の成長速度が遅い。具体的にはウェットエッチングによって表面が露出したウエハの表面においては、厚さ 3 オングストロームの自然酸化膜の成長時間が略 1 0 分であるのに対して、C O R 処理及び P H T 処理によって表面が露出したウエハの表面においては、厚さ 3 オングストロームの自然酸化膜の成長時間は略 2 時間以上である。従って、C O R 処理及び P H T 処理による洗浄工程では、ウォータマークが新たに発生することはない、さらに洗浄工程後の時間経過による自然酸化膜の成長も抑制されるので、半導体デバイスの信頼性を向上させることができる。

30

【 0 0 5 2 】

( 3 ) ドライ環境において反応が進行する。具体的には C O R 処理において水を反応に用いることはない。また C O R 処理によって水分子が発生したとしても、C O R 処理は略真空状態で行われるため、水分子は気体状態で発生する。従って、水分子が液体状態でウエハに付着することはないので、ウエハの表面にウォータマーク等が発生することはない。また P H T 処理は高温下で行われるため、ウエハの表面にウォータマーク等が発生することはない、表面が露出したウエハの表面に O H 基が配されることもない。従って、ウエハの表面が不動態化（passivate）されて親水性になることがないので、ウエハの表面は吸湿することもないため、半導体デバイスの配線信頼性の低下を防止することができる。

40

【 0 0 5 3 】

( 4 ) 生成物（錯体）の生成量は所定時間が経過すると緩和する。具体的には所定時間が経過すると、それ以降はウォータマークをアンモニアガス及び弗化水素ガスの混合気体に暴露し続けても、生成物の生成量は増加しない。また生成物の生成量は、混合気体の圧力、体積流量比等の混合気体のパラメータによって決定される。従って、ウォータマークの除去量の制御を容易に行うことができる。

【 0 0 5 4 】

( 5 ) パーティクルの発生が非常に少ない。具体的には例えば 2 0 0 0 枚のウエハにおける自然酸化膜の除去を実行しても、処理室内や処理室の内壁等にパーティクルの付着がほとんど観察されない。従って半導体デバイスにおいてパーティクルを介した配線の短絡等

50

が発生することがなく、半導体デバイスの信頼性を向上させることができる。

#### 【0055】

##### (成膜処理)

次に、成膜処理について説明する。ここでは、成膜処理としてウエハに形成されたコンタクトホール又はビアホールの内側に例えば第1膜としてのTi系膜及び第2膜としてのTiN系膜の2層構造のバリア層を成膜する成膜処理を実行する。このような成膜処理を実行する前に、上述したような水成分を用いず且つプラズマを用いない付着物除去処理を実行することにより、膜の密着性、強度を向上させることができる。また、本実施形態にかかる付着物除去処理ではプラズマを用いないため、ウエハの下地膜にプラズマ起因のチャージアップダメージを負わせることを防止することができるので、ダメージのない配線加工を行うことができ、また良好なコンタクト抵抗を有する膜を成膜することができる。

10

#### 【0056】

半導体デバイスの製造においては、最近の高密度化および高集積化の要請に対応して、回路構成を多層配線構造にする傾向にある。このため、下層の半導体デバイスと上層の配線層との接続部であるコンタクトホールや、上下の配線層同士の接続部であるビアホールなどの層間の電氣的接続のための埋め込み技術が重要になっている。このようなコンタクトホールやビアホールの埋め込みには、一般的にAl(アルミニウム)やW(タングステン)、あるいはこれらを主体とする合金が用いられる。このような金属や合金と下層のシリコン(Si)基板やポリシリコン(poly-Si)層とのコンタクトを形成するために、これらの埋め込みに先立ってコンタクトホールやビアホールの内側にTi系膜(例えばTi膜)とTiN系膜(例えばTiN膜)を成膜することが行われている。

20

#### 【0057】

これらの膜の成膜には、デバイスの微細化および高集積化が進んでも電気抵抗が増加せず良質な膜を形成することができ、しかもステップカバレッジを良好にすることができるCVD(Chemical Vapor Deposition: 化学気相成長)法が用いられている。そして、例えばTiCl<sub>4</sub>を反応ガスとしてCVD法によりTi膜を成膜することにより下地のシリコン基板と反応させてコンタクトホールの底のシリコン拡散層上に自己整合的にTiSi<sub>2</sub>を選択成長させ、良好なオーミック抵抗を得ている。

#### 【0058】

このようなCVD-Ti膜を成膜する場合、反応ガスとしては上述したようにTiCl<sub>4</sub>ガスが一般的に用いられ、還元ガスとしてH<sub>2</sub>ガス等が用いられる。このTiCl<sub>4</sub>ガスの結合エネルギーはかなり高く、熱エネルギー単独では1200程度の高温でなければ分解しないので、プラズマエネルギーを併用するプラズマCVD法によって、通常、プロセス温度650程度で成膜を行っている。

30

#### 【0059】

一方、このようなメタル成膜においては、良好なコンタクト抵抗を得るために、成膜処理に先立って、下地の上に形成された自然酸化膜を除去する処理が施される。このような自然酸化膜の除去は一般的に希弗酸により行われてきたが、水素ガスとアルゴンガスを用いて誘導結合プラズマを形成することにより、自然酸化膜を除去するものもある。

#### 【0060】

しかしながら、従来のプラズマCVD法でTi膜を成膜すると、粒径が不均一なTiSi<sub>2</sub>結晶が形成される傾向がある。すなわち、従来はTiSi<sub>2</sub>膜の成膜に先立ってアルゴンプラズマを用いたドライ洗浄によって自然酸化膜除去を行っていたので、Si拡散層表面がダメージを受けて不均一にアモルファス化しており、その状態でプラズマCVDでTi膜を成膜すると、形成されるTiSi<sub>2</sub>結晶が一層不均一になってしまう。そして、このような不均一な状態のTiSi<sub>2</sub>結晶は比較的疎に存在するため、比抵抗が高いとともにTiSi<sub>2</sub>膜と下地との接触が不均一となる。したがって、コンタクト抵抗が増加してしまう。

40

#### 【0061】

この点、本実施形態では、前処理として水成分を用いず且つプラズマを用いない付着物

50

除去処理（例えばC O R 処理及びP H T 処理）によって，ウエハ上に形成されたコンタクトホール又はビアホール内の自然酸化膜を除去した上で，T i 系膜及びT i N 系膜を成膜する。これにより，T i 系膜及びT i N 系膜を成膜する前の下地にプラズマ起因のチャージアップダメージを負わせることを防止することができるので，プラズマC V D 法でT i 膜を成膜しても，ダメージのない配線加工を行うことができ，また良好なコンタクト抵抗を有する膜を成膜することができる。また，T i 系膜及びT i N 系膜の各膜の密着性，強度も向上させることができる。

#### 【0062】

ここで，第1膜成膜処理としてのT i 系膜成膜処理の具体例を説明する。T i 系膜成膜処理としては，例えば上述したようにプラズマC V D によりT i 膜を成膜するC V D - T i 膜成膜処理を行う。C V D - T i 膜成膜処理は例えばT i C l<sub>4</sub> ガスの供給とA r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ発生とを同時期に行う工程と，N H<sub>3</sub> ガスの供給とA r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ発生とを同時期に行う工程とによって，C V D - T i 膜を成膜する。この場合，温度は650 に設定する。

10

#### 【0063】

なお，T i 系膜成膜処理としては，上記に限られるものではなく，上記650 よりも低温の400 ~ 450 に設定してプラズマC V D によりT i 膜を成膜するS F D (Sequential Flow Deposition) - T i 膜成膜処理を実行してもよい。S F D - T i 膜成膜処理は例えばT i C l<sub>4</sub> ガスの供給とA r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ発生とを同時期に行ってT i C l<sub>4</sub> ガスの供給を止める工程を複数回繰返した後に，N H<sub>3</sub> ガスの供給とA r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ発生とを同時期に行う工程を行うことによって，S F D - T i 膜を成膜する。

20

#### 【0064】

さらに，他のT i 膜成膜処理として，原子層堆積 (A L D : Atomic Layered Deposition) の手法を用いたA L D - T i 膜成膜処理を実行してもよい。A L D - T i 膜成膜処理としては，例えばT i C l<sub>4</sub> ガスを供給した後に，A r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ生成とを行う工程を複数回繰返した後に，N H<sub>3</sub> ガスの供給とA r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ発生とを同時期に行う工程を行うことによって，A L D - T i 膜を成膜する。

#### 【0065】

また，T i C l<sub>4</sub> ガスの供給とT i C l<sub>4</sub> ガスの供給とA r ガスの供給とプラズマ生成を同時期に行った後にH<sub>2</sub> ガスの供給を供給する工程を複数回繰返した後，N H<sub>3</sub> ガスの供給とA r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ発生とを同時期に行う工程を行うことによって，A L D - T i 膜を成膜するようにしてもよい。

30

#### 【0066】

さらに，T i C l<sub>4</sub> ガスの供給とT i C l<sub>4</sub> ガスの供給とA r ガスの供給とプラズマ生成を同時期に行った後にH<sub>2</sub> ガスの供給とA r ガスの供給とプラズマ発生を同時期に行う工程を複数回繰返した後，N H<sub>3</sub> ガスの供給とA r ガスの供給とH<sub>2</sub> ガスの供給とプラズマ発生とを同時期に行う工程を行うことによって，A L D - T i 膜を成膜するようにしてもよい。

40

#### 【0067】

次に，第2膜成膜処理としてのT i N 系膜成膜処理は，例えば上述したようにT i C l<sub>4</sub> ガス，N H<sub>3</sub> ガスを反応ガスとして用い，設定温度を500 ~ 610 に設定として，プラズマC V D によりT i 膜を成膜する。

#### 【0068】

(処理室の構成例)

次に，上記のような処理を実行するための基板処理装置100における処理室の構成例を説明する。本実施形態にかかる基板処理装置100は，上述したようにウエハ上の自然酸化膜などの付着物を，水成分を用いず且つプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理と，この付着物除去処理が施されたウエハ上に所

50

定の薄膜を形成する成膜処理とを連続して実行する。

#### 【0069】

このため、処理室104A～104Dのうち少なくとも2つの処理室の一方を付着物除去処理室として構成し、他方の処理室を成膜処理室として構成する。また、付着物除去処理は上述したように複数段階の処理を連続して実行するようにしてもよく、この場合には付着物除去処理室を複数の処理室で構成してもよい。具体的には上述したような生成物生成処理（例えばCOR処理）と、生成物除去処理（例えばPHT処理）との2段階の処理によって行う場合には処理室104A～104Dのうちの2つの処理室を付着物除去処理室として構成する。この場合、一方の処理室を生成物生成処理室として構成し、他方の処理室を生成物除去処理室として構成する。

10

#### 【0070】

また成膜処理は異なる膜を連続して成膜するようにしてもよく、この場合には成膜処理室を複数の処理室で構成してもよい。具体的には第1膜（例えばTi系膜）と、第2膜（例えばTiN系膜）を連続して成膜する場合には処理室104A～104Dのうちの2つの処理室を成膜処理室として構成する。この場合、一方の処理室を第1膜を成膜する第1膜成膜処理室として構成し、他方の処理室を第2膜を成膜する第2膜成膜処理室として構成する。このように、基板処理装置100によって実行される付着物除去処理と成膜処理の内容に応じて各処理室104A～104Dの構成が決定される。

#### 【0071】

ここで、例えばコンタクトホール又はビアホールが形成されたウエハWを基板処理装置100に導入し、このウエハWに対して上述したような付着物除去処理としてのCOR処理、PHT処理を連続して実行した後、成膜処理としてのTi膜成膜処理、TiN膜成膜処理を連続して実行する場合の基板処理装置100における処理室の構成例を図2に示す。

20

#### 【0072】

図2に示す構成例は、処理室104A、104B、104C、104DをそれぞれCOR処理室、PHT処理室、Ti膜成膜処理室、TiN膜成膜処理室として構成したものである。各処理室104A～104Dにおける処理はそれぞれ、後述する制御部200のEC（装置制御部）300に設けられるプログラムデータ記憶手段360に記憶されたプロセス処理プログラム364に基づいて実行される。すなわち、EC300のCPU310はプロセス処理プログラム364から必要な処理プログラムを読み出し、処理データ記憶手段370に記憶されるプロセス処理情報（例えばプロセスレシピ情報）374から必要な情報を読み出して各処理を実行する。なお、制御部200の構成の詳細は後述する。

30

#### 【0073】

（基板搬送処理の具体例）

次に、図2に示すような構成の基板処理装置100におけるウエハWの搬送処理について説明する。ウエハWに対する各処理室104A～104Dにおける処理の順序が上記の順序で行われるので、ウエハWの搬送経路は図2に示す実線矢印のようになる。このようなウエハ搬送処理は、制御部200のEC（装置制御部）300に設けられる後述のプログラムデータ記憶手段360に記憶された搬送処理プログラム362に基づいて実行される。すなわち、EC300のCPU310は処理データ記憶手段370に記憶される搬送処理情報（例えば搬送経路情報）372から必要な情報を読み出して搬送処理プログラム362を実行することによって、ウエハの搬送処理を実行する。

40

#### 【0074】

ここでは一例として中央の導入ポート112Bに設置したカセット（キャリアも含む）から例えばコンタクトホール又はビアホールが形成された処理前ウエハWが取り出されるものとし、また2つのロードロック室108A、108Bのうちのいずれか一方のロードロック室、例えばロードロック室108Aを処理前ウエハWの搬入用に用い、他方のロードロック室108Bを処理済ウエハWの搬出用に用いる。今、各処理室104A～104D内にはそれぞれウエハWが収容されてそれぞれの処理が終了しているか、又はほぼ終了

50

しかけているものとする。

【0075】

先ず、搬入側搬送室110内の搬送処理について説明する。ロードロック室108B内には、処理室104Dでの処理が終了した処理済のウエハWが収容されているものとする。この処理済ウエハWは、搬入側搬送機構116により搬送経路X11に示すように中央の導入ポート112Bへ搬送して収容される。

【0076】

また、中央の導入ポート112Bに収容されている処理前のウエハWは、搬入側搬送機構116により搬送経路X12に示すようにオリエンタ114へ搬送され、ここでウエハWの位置合わせをした後に、再度搬入側搬送機構116により搬送経路X13に示すように位置合わせ後のウエハWを他方のロードロック室108A内へ収容し、待機させておく。以上の操作が、ウエハWの処理が進む毎に繰り返される。

10

【0077】

次に、共通搬送室102内でのウエハの搬送処理について説明する。先ず、搬送機構118により処理室104Dに収容されている処理済のウエハWを取りに行き、搬送経路Y11に示すようにこれを空き状態のロードロック室108B内に置く。次いで、搬送機構118により処理室104C内に収容されている処理済のウエハWを取りに行き、搬送経路Y12に示すようにこれを空き状態の処理室104D内へ搬入して置き、処理室104D内での処理を開始する。

【0078】

20

続いて、搬送機構118により処理室104Bに収容されている処理済のウエハWを取りに行き、搬送経路Y13に示すようにこれを空き状態の処理室104C内へ搬入して置き、処理室104C内での処理を開始する。次いで、搬送機構118により処理室104A内に収容されている処理済のウエハWを取りに行き、搬送経路Y14に示すようにこれを空き状態の処理室104B内へ搬入して置き、処理室104B内での処理を開始する。

【0079】

続いて、ロードロック室108A内で待機していた処理前のウエハWを搬送機構118によって取りに行き、搬送経路Y15に示すようにこれを上記空き状態の処理室104A内へ搬入して置き、この処理室104A内での処理を開始する。なお、ウエハWの搬出入の際には、各ゲートバルブ106A～106D、107A、107Bのうち、ウエハWの搬出入に必要なゲートバルブを開閉操作する。そして、各処理室104A～104DにてウエハWの処理が完了する毎に上記の操作が繰り返されることになる。

30

【0080】

こうして、コンタクトホール又はビアホールが形成された処理前のウエハWに対して処理室104A～処理室104DにてそれぞれCOR処理、PH T処理、Ti膜成膜処理、TiN膜成膜処理が連続して施される。従って、ウエハWのコンタクトホール又はビアホールの内壁には、COR処理及びPH T処理によって自然酸化膜などの付着物が除去された状態で、Ti膜成膜処理及びTiN膜成膜処理によってTi膜及びTiN膜のバリア層が成膜される。

【0081】

40

これにより、膜の密着性、強度が向上するのみならず、ウエハの下地膜にプラズマ起因のチャージアップダメージを負わせることを防止することができるので、ダメージのない配線加工を行うことができ、また良好なコンタクト抵抗を有する膜を成膜することができる。

【0082】

なお、上記各処理室104A～104Dの構成は図2に示すものに限られるものではない。例えば各処理室104A～104Dのうちのどの処理室をCOR処理室、PH T処理室、Ti膜成膜処理室、TiN膜成膜処理室として構成してもよい。従って、ウエハの搬送順序も、各処理室104A～104DのうちのCOR処理室、PH T処理室、Ti膜成膜処理室、TiN膜成膜処理室の順に搬送すれば、必ずしも各処理室104A～104D

50

の順でなくてもよい。

#### 【 0 0 8 3 】

( 制御部の構成例 )

基板処理装置 1 0 0 の制御部 2 0 0 の構成例を図面を参照しながら説明する。図 3 は、制御部 ( システムコントローラ ) 2 0 0 の構成を示すブロック図である。図 3 に示すように、制御部 2 0 0 は、装置制御部 ( E C : Equipment Controller ) 3 0 0 と、複数のモジュール制御部 ( M C : Module Controller ) 2 3 0 A , 2 3 0 B , 2 3 0 C ... と、E C 3 0 0 と各 M C 2 3 0 A , 2 3 0 B , 2 3 0 C ... とをそれぞれ接続するスイッチングハブ ( H U B ) 2 2 0 とを備える。

#### 【 0 0 8 4 】

制御部 2 0 0 は、E C 3 0 0 から例えば L A N ( Local Area Network ) 2 0 2 を介して基板処理装置 1 0 0 が設置される工場全体の製造工程を管理する M E S ( Manufacturing Execution System ) 2 0 4 に接続されている。M E S 2 0 4 は例えばコンピュータにより構成される。M E S 2 0 4 は、制御部 2 0 0 と連携して工場における工程に関するリアルタイム情報を基幹業務システム ( 図示しない ) にフィードバックするとともに、工場全体の負担等を考慮して工程に関する判断を行う。

#### 【 0 0 8 5 】

E C 3 0 0 は、M C 2 3 0 A , 2 3 0 B , 2 3 0 C ... を統括して基板処理装置 1 0 0 全体の動作を制御する主制御部 ( マスタ制御部 ) を構成する。スイッチングハブ 2 2 0 は、E C 3 0 0 からの制御信号に応じて E C 3 0 0 の接続先としての M C 2 3 0 A , 2 3 0 B , 2 3 0 C ... を切替える。

#### 【 0 0 8 6 】

各 M C 2 3 0 A , 2 3 0 B , 2 3 0 C ... はそれぞれ、基板処理装置 1 0 0 の共通搬送室 1 0 2 , 処理室 1 0 4 A ~ 1 0 4 D , ロードロック室 1 0 8 A , 1 0 8 B , 搬送室 1 1 0 , オリエンタ 1 1 4 等の各モジュールの動作を制御する副制御部 ( スレーブ制御部 ) を構成する。各 M C 2 3 0 A , 2 3 0 B , 2 3 0 C ... はそれぞれ、D I S T ( Distribution ) ボード 2 3 4 A , 2 3 4 B , 2 3 4 C ... によって例えば G H O S T ネットワーク 2 0 6 を介して各 I / O ( 入出力 ) モジュール 2 3 6 A , 2 3 6 B , 2 3 6 C ... に接続される。G H O S T ネットワーク 2 0 6 は、E C 3 0 0 が有する M C ボードに搭載された G H O S T ( General High-Speed Optimum Scalable Transceiver ) と称される L S I によって実現されるネットワークである。G H O S T ネットワーク 2 0 6 には最大で 3 1 個の I / O モジュールを接続することができる。なお、G H O S T ネットワーク 2 0 6 では M C がマスタに相当し、I / O モジュールがスレーブに相当する。

#### 【 0 0 8 7 】

各 I / O モジュール 2 3 6 A , 2 3 6 B , 2 3 6 C ... はそれぞれ、処理室 1 0 4 A ~ 1 0 4 D などの各モジュールの各構成要素 ( 以下、「エンドデバイス」と称する。 ) に接続された複数の I / O 部 2 3 8 A , 2 3 8 B , 2 3 8 C ... からなり、各エンドデバイスへの制御信号及び各エンドデバイスからの出力信号の伝達を行う。例えば処理室 1 0 4 のエンドデバイスとしては、処理室 1 0 4 内に導入されるガスの流量を制御するマスフローコントローラ、処理室 1 0 4 からの排気を制御する A P C バルブなどが挙げられる。

#### 【 0 0 8 8 】

各 G H O S T ネットワーク 2 0 6 には、I / O 部 2 3 8 A , 2 3 8 B , 2 3 8 C ... におけるデジタル信号、アナログ信号、シリアル信号の入出力を制御する I / O ボード ( 図示しない ) も接続される。

#### 【 0 0 8 9 】

ここで、図 3 に示す E C 3 0 0 の構成例を図面を参照しながら説明する。図 4 は E C 3 0 0 の構成例を示すブロック図である。図 4 に示すように、E C 3 0 0 は E C 本体を構成する C P U ( 中央処理装置 ) 3 1 0 , C P U 3 1 0 が行う各種データ処理のために使用されるメモリアrea等を設けた R A M ( ランダム・アクセス・メモリ ) 3 2 0 , 操作画面や選択画面などを表示する液晶ディスプレイなどで構成される表示手段 3 3 0 , オペレータ

10

20

30

40

50



によるプロセスレシピの入力や編集など種々のデータの入力及び所定の記憶媒体へのプロセスレシピやプロセス・ログの出力など種々のデータの出力などを行うことができる入出力手段 340, 基板処理装置 100 に漏電等の異常が発生した際に報知する警報器 (例えばブザー) などの報知手段 350 を備える。

#### 【0090】

また, EC300 は, 基板処理装置 100 の種々の処理を実行するための処理プログラムを記憶するプログラムデータ記憶手段 360, 処理プログラムを実行するために必要な情報 (データ) が記憶される処理データ記憶手段 370 を備える。プログラムデータ記憶手段 360, 処理データ記憶手段 370 は例えばハードディスク (HDD) などの記憶領域に構築される。CPU310 は必要に応じてプログラムデータ記憶手段 360, 処理データ記憶手段 370 から必要なプログラム, データ等を読み出して, 各種の処理プログラムを実行する。

10

#### 【0091】

上記 CPU310 と, RAM320, 表示手段 330, 入出力手段 340, 報知手段 350, プログラムデータ記憶手段 360, 処理データ記憶手段 370 等とは, 制御バス, データバス等のバスラインにより接続されている。このバスラインには, 上記スイッチングハブ 220 なども接続されている。

#### 【0092】

ここで, 上述したような構成の制御部 200 による基板処理装置 100 の制御例について説明する。各処理室 104A ~ 104D において, 例えばウエハ W に上述したような COR 処理, PHT 処理, Ti 膜成膜処理, TiN 膜成膜処理などのプロセス処理を施す場合には, EC300 の CPU310 はプログラムデータ記憶手段 360 のプロセス処理プログラム 364 から実行する処理プログラムを読み出し, 処理データ記憶手段 370 のプロセス処理情報 374 から実行する処理のプロセスレシピの処理情報に基づいて各処理を実行する。すなわち, CPU310 は, 各処理プログラムに応じてスイッチングハブ 220 及び処理室 104A ~ 104D を制御するそれぞれの MC230, GHOST ネットワーク 206 及び I/O モジュール 236 における I/O 部 238 を介して, 所望のエンドデバイスに制御信号を送信することによって各処理を実行する。

20

#### 【0093】

具体的には例えば COR 処理室として構成される処理室 104A において, ウエハ W に COR 処理を施す場合には, CPU310 が処理室 104A のガス導入系のマスフローコントローラ (例えばアンモニアガス供給管及び弗化水素ガス供給管のマスフローコントローラ) に制御信号を送信することによって処理室 104A におけるアンモニアガス及び弗化水素ガスの体積流量比を所望の値に調節し, 排気系の真空ポンプ (例えば TMP) 及び圧力調整バルブ (例えば APC バルブ) に制御信号を送信することによって処理室 104A 内の圧力を所望の値に調整する。このとき, 圧力計が処理室 104A 内の圧力値を出力信号として EC300 の CPU310 に送信し, CPU310 は送信された処理室 104A 内の圧力値に基づいて, アンモニアガス供給管と弗化水素ガス供給管のマスフローコントローラ, APC バルブや TMP の制御パラメータを決定する。

30

#### 【0094】

また, PHT 処理室として構成される処理室 104B において, ウエハ W に PHT 処理を施す場合には, CPU310 が処理室 104B のガス供給系のマスフローコントローラ (例えば窒素ガス供給管のマスフローコントローラ) 及び排気系の圧力調整バルブ (例えば APC バルブ) に制御信号を送信することによって処理室 104B 内の圧力を所望の値に調整する。そして, ステージヒータに制御信号を送信することによってウエハ W の温度を所望の温度に調整する。このとき, 圧力計が処理室 104B 内の圧力値を出力信号として EC300 の CPU310 に送信し, CPU310 は送信された処理室 104B 内の圧力値に基づいて, 窒素ガス供給管の MFC や APC バルブ 69 の制御パラメータを決定する。

40

#### 【0095】

50

このような図 3 に示す制御部（システムコントローラ）200では、複数のエンドデバイスがEC300に直接接続されることなく、その複数のエンドデバイスに接続されたI/O部がモジュール化されてI/Oモジュールを構成する。このI/OモジュールはMC及びスイッチングハブ220を介してEC300に接続されるため、通信系統を簡素化することができる。

【0096】

また、EC300のCPU310が送信する制御信号には、所望のエンドデバイスに接続されたI/O部のアドレス、及びそのI/O部を含むI/Oモジュールのアドレスが含まれているため、スイッチングハブ220は制御信号におけるI/Oモジュールのアドレスを参照し、MCのGHOSTが制御信号におけるI/O部のアドレスを参照することによって、スイッチングハブ220やMCがCPU310に制御信号の送信先の問い合わせを行う必要を無くすことができ、これにより、制御信号の円滑な伝達を実現することができる。

10

【0097】

このように、第1実施形態にかかる基板処理装置100では、成膜処理を行う前に、ウエハに付着した自然酸化膜などの付着物をプラズマを用いない付着物除去処理（例えばCOR処理及びPH T処理）を実行することによって除去した後、ウエハを大気に露出することなく連続して成膜処理を実行することができるため、膜の密着性、強度を向上させることができる。また、プラズマを用いないで自然酸化膜を除去できるので、ダメージのない配線加工を行うことができ、良好なコンタクト抵抗を有する膜を成膜することができる。

20

【0098】

なお、上記のようにコンタクトホール又はビアホールのバリア層を成膜する処理では、前工程としてCOR処理及びPH T処理を行うことが有効であることを説明したが、成膜処理としてはこれに限られるものではなく、以下のような他の成膜処理の前工程としてCOR処理及びPH T処理を行うようにしてもよい。

【0099】

（成膜処理の他の具体例）

ここで、本発明に適用可能な成膜処理の他の具体例について説明する。ここでは、前工程としてCOR処理及びPH T処理を行うことが有効な成膜処理として例えばMOSFETなどのMOSデバイスのゲート絶縁膜を高誘電体（High-K）材料により成膜する処理について説明する。

30

【0100】

MOSデバイスのゲート絶縁膜は、微細化の進展により、近年ではシリコン酸化膜相当で1nm以下の厚さの膜が必要とされている。これは3～4原子層の厚さに相当する。このくらい薄くなると、トンネル電流の増大、ゲート電極にドーブした元素の拡散、信頼性の低下等により、シリコン酸化膜は使えないため、誘電率が高い膜（いわゆるHigh-K膜）の開発が非常な勢いで進められている。すなわち、 $ZrO_2$ 、 $HfO_2$ などの遷移金属酸化膜、 $La_2O_3$ などの希土類酸化膜およびそれらのシリケートなどは、高い誘電率、高い熱的安定性、Si中の正孔と電子に対して高いエネルギー障壁を有することから、次世代のMOSFETなどのMOSデバイスにおけるゲート絶縁膜として精力的に研究されている。

40

【0101】

これらの高誘電率膜とSi基板との間には、シリケートからなる組成遷移層が形成され、シリケート層とSi基板の間にSiの中間酸化状態からなる組成遷移層が形成されてしまう。従って、これら組成遷移層が形成されることを防止するために、先に酸化防止層としてベース酸化膜（例えば $SiO_2$ 膜）を成膜する必要がある。このようにベース酸化膜をシリケート層とSi基板に介在させることによってデバイス特性の劣化、つまり移動度の低下を防止する効果もある。

【0102】

50

このような高誘電体 (High - K) 材料によるゲート絶縁膜の成膜に際しては原子層レベルでの制御が必要であるため、ゲート絶縁膜の成膜処理を実行する前に、プラズマを用いないドライクリーニングである付着物除去処理 (例えばCOR処理及びPHT処理) を実行して自然酸化膜などの付着物を除去することによって、膜の密着性、強度を向上させることができる。

#### 【0103】

また、もしプラズマを用いて自然酸化膜を除去すれば、ゲート絶縁膜を成膜する下地にプラズマ励起のチャージアップダメージを負わせる虞がある。このように下地にダメージを残したままゲート酸化膜を成膜すると、そのダメージの程度によってはゲート酸化膜の破壊を招き、MOSデバイス自体の特性が劣化する虞がある。この点、本実施形態にかかる付着物除去処理 (例えばCOR処理及びPHT処理) では、プラズマを用いないため、ゲート絶縁膜を成膜する下地にダメージを与えることもないので、MOSデバイスの特性が劣化することを防止することができる。

10

#### 【0104】

このような高誘電体 (High - K) 材料のゲート絶縁膜 (高誘電体ゲート絶縁膜) を成膜する処理は、ウエハ上すなわちシリコン基板上に非常に薄い、好ましくは1nm以下の膜厚のSiO<sub>2</sub>膜などのベース酸化膜を成膜した後、High - K膜 (例えばHfSiO<sub>2</sub>などのシリケート膜) を成膜する。なお、ベース酸化膜成膜処理は第1膜成膜処理に相当し、High - K膜成膜処理は第2膜成膜処理に相当する。

#### 【0105】

ベース酸化膜成膜処理 (第1膜成膜処理) は、例えば紫外光励起酸素ラジカルを使ったラジカル酸化処理によって行われる。具体的にはシリコン基板の紫外光励起ラジカル酸化処理により、2～3分子層に相当する膜厚のベース酸化膜を安定に、再現性良く形成することができる。このように、酸素ラジカルによってシリコン基板上の表面にベース酸化膜として例えば略0.5nm程度のSiO<sub>2</sub>原子層を形成する。この場合の処理時間は例えば300秒である。

20

#### 【0106】

High - K膜成膜処理 (第2膜成膜処理) は、ベース酸化膜成膜処理によってベース酸化膜が形成されたウエハ上に、例えば有機金属化学気相堆積 (MOCVD) 法などにより金属酸化膜 (例えばHfSiO<sub>2</sub>などのシリケート膜) を形成する。具体的には例えばベース酸化膜としてSiO<sub>2</sub>原子層が形成された基板を400～600に加熱した状態で、基板上に原料ガスを導入すると、原料ガスが分解して基板上に例えばHfSiO<sub>2</sub>などのシリケート膜の薄膜が形成される。この場合の処理時間としては例えば343秒である。

30

#### 【0107】

(処理室の他の構成例)

次に、このような処理を実行するための基板処理装置100における処理室の構成例を説明する。本実施形態にかかる基板処理装置100は、COR処理、PHT処理、ベース酸化膜成膜処理 (UV処理)、High - K膜成膜処理 (MOCVD処理) を連続して実行する。

40

#### 【0108】

このため、処理室104A～104Dのうち少なくとも2つの処理室の一方をそれぞれCOR処理、PHT処理を実行する付着物除去処理室として構成し、他方の2つの処理室をそれぞれ酸化膜成膜処理 (UV処理)、High - K膜成膜処理 (MOCVD処理) を実行する成膜処理室として構成する。

#### 【0109】

ここで、基板処理装置100における処理室104A、104B、104C、104DをそれぞれCOR処理室、PHT処理室、酸化膜成膜処理 (UV処理) 室、High - K膜成膜処理 (MOCVD処理) 室として構成した例を図5に示す。酸化膜成膜処理 (UV処理) 室、High - K膜成膜処理 (MOCVD処理) 室における処理については、それ

50

ぞれ上述した制御部 200 の EC (装置制御部) 300 のプログラムデータ記憶手段 360 に記憶されたプロセス処理プログラム 364 に基づいて実行される。EC 300 の CPU 310 はプロセス処理プログラム 364 から必要な処理プログラムを読み出し、処理データ記憶手段 370 に記憶されるプロセス処理情報 (例えばプロセスレシピ情報) 374 から必要な情報を読み出して各処理を実行する。

#### 【0110】

なお、各処理室 104A ~ 104D を図 5 に示すように構成した場合の基板処理装置 100 におけるウエハ W の搬送処理については、図 2 に示す構成の場合と同様であるため、その詳細な説明を省略する。

#### 【0111】

(第 2 実施形態にかかる基板処理装置の構成例)

次に、第 2 実施形態にかかる基板処理装置の構成例を図面を参照しながら説明する。図 6 は第 2 実施形態にかかる基板処理装置の概略構成図である。図 6 に示すように、基板処理装置 101 は複数の処理室を接続する共通搬送室を備える真空処理装置を複数連結した構成である。このような構成の基板処理装置 101 においても本発明を適用することができる。

#### 【0112】

図 6 に示す基板処理装置 101 は、図 1 に示す基板処理装置 100 における共通搬送室を第 1 共通搬送室 102 とすれば、この第 1 共通搬送室 102 と 2 つのロードロック室 108A, 108B との間に別の第 2 共通搬送室 120 を介在させた例である。この第 2 共通搬送室 120 は、略多角形 (例えば変則的な七角形) に構成されており、2 つの辺に各処理室 104E, 104F をそれぞれゲートバルブ 106E, 106F を介して連結している。なお、第 1 共通搬送室 102 とこれに接続される処理室 (処理室 104A ~ 104D) を備える真空処理装置は第 1 真空処理装置の 1 例を構成し、第 2 共通搬送室 120 とこれに接続される処理室 (処理室 104E, 104F) を備える真空処理装置は第 2 真空処理装置の 1 例を構成する。

#### 【0113】

第 1 共通搬送室 102 と第 2 共通搬送室 120 との間には、両共通搬送室 102, 120 を連通すると共にウエハ W を一時的に保持するパス部 122 が連結されている。第 1 共通搬送室 102 と第 2 共通搬送室 120 との間でウエハを搬送する際には、このパス部 122 にウエハ W を一時的に保持するようになっている。この場合、第 1 共通搬送室 102 の形状は、パス部 122 を連結するために変則的な七角形に成形されている。第 1 共通搬送室 102 とパス部 122 の接合部にはゲートバルブ 126 が設けられている。このゲートバルブ 126 を開閉することにより、両共通搬送室 102, 120 間を連通及び遮断が可能となる。

#### 【0114】

上記各処理室 104E, 104F 内には、他の処理室 104A ~ 104D と同様にウエハ W を保持する載置台 105E, 105F がそれぞれ設けられる。また、第 2 共通搬送室 120 内には、第 1 共通搬送室 102 と同様に、2 つのピック 124A, 124B を有する屈伸及び旋回可能になされた搬送機構 124 が設けられている。第 2 共通搬送室 120 の搬送機構 124 は、第 1 共通搬送室 102 の搬送機構 118 の場合と同様な操作でウエハを効率的に搬送するようになっている。

#### 【0115】

なお、第 2 共通搬送室 120 と 2 つのロードロック室の内のいずれか一方、例えばロードロック室 108A との連結部の搬送口 152A はウエハ W を第 2 共通搬送室 120 内へ専用に搬入する搬入口として用いられ、他方のロードロック室 108B との連結部の搬送口 152B はウエハ W を第 2 共通搬送室 120 から外へ専用に搬出する搬出口として用いられる。

#### 【0116】

(処理室の構成例)

10

20

30

40

50

次に、図 6 に示す基板処理装置 101 における処理室の構成例を説明する。第 2 実施形態にかかる基板処理装置 101 においても、ウエハ上の自然酸化膜などの付着物を水成分を用いず且つプラズマを用いずに除去する付着物除去処理と、この付着物除去処理が施されたウエハ上に所定の薄膜を形成する成膜処理とを連続して実行するように構成することができる。

#### 【0117】

処理室 104A ~ 104F のうち少なくとも 2 つの処理室の一方を付着物除去処理室として構成し、他方の 2 つの処理室を成膜処理室として構成する。また、付着物除去処理は上述したように複数段階の処理を連続して実行するようにしてもよく、この場合には付着物除去処理室を複数の処理室で構成してもよい。具体的には上述したような生成物生成処理（例えば COR 処理）と、生成物除去処理（例えば PHT 処理）との 2 段階の処理によって行う場合には処理室 104A ~ 104F のうちの 2 つの処理室を付着物除去処理室として構成する。この場合、一方の処理室を生成物生成処理室として構成し、他方の処理室を生成物除去処理室として構成する。

10

#### 【0118】

また成膜処理は異なる膜を連続して成膜するようにしてもよく、この場合には成膜処理室を複数の処理室で構成してもよい。具体的には第 1 膜（例えば Ti 系膜）と、第 2 膜（例えば TiN 系膜）を連続して成膜する場合には処理室 104A ~ 104F のうちの 2 つの処理室を成膜処理室として構成する。この場合、一方の処理室を第 1 膜を成膜する第 1 膜成膜処理室として構成し、他方の処理室を第 2 膜を成膜する第 2 膜成膜処理室として構成する。このように、基板処理装置 101 によって実行される付着物除去処理と成膜処理の内容に応じて各処理室 104A ~ 104F の構成が決定される。

20

#### 【0119】

ここで、例えばコンタクトホール又はビアホールが形成されたウエハ W を基板処理装置 101 に導入し、このウエハ W に対して上述したような付着物除去処理としての COR 処理、PHT 処理を連続して実行した後、成膜処理としての Ti 膜成膜処理、TiN 膜成膜処理を連続して実行する場合の基板処理装置 101 における処理室の構成例を図 7 に示す。

#### 【0120】

図 7 に示す構成例は、第 1 共通搬送室 102 に接続される処理室 104A、104B、104C、104D をそれぞれ COR 処理室、PHT 処理室、Ti 膜成膜処理室、TiN 膜成膜処理室として構成したものである。

30

#### 【0121】

（ウエハの搬送処理）

このような図 7 に示す構成の基板処理装置 101 におけるウエハ W の搬送処理について説明する。ウエハ W に対する各処理室 104A ~ 104D における処理の順序が上記の順序で行われるので、ウエハ W の搬送経路は図 7 に示す実線矢印のようになる。

#### 【0122】

ここでは、一例として中央の導入ポート 112B に設置したカセット（キャリアも含む）から例えばコンタクトホール又はビアホールが形成された処理前ウエハ W が取り出されるものとし、また 2 つのロードロック室 108A、108B のうちのいずれか一方のロードロック室、例えばロードロック室 108A を処理前ウエハ W の搬入用に用い、他方のロードロック室 108B を処理済ウエハ W の搬出用に用いる。今、各処理室 104A ~ 104D 内にはそれぞれウエハ W が収容されてそれぞれの処理が終了しているか、又はほぼ終了しかけているものとする。

40

#### 【0123】

先ず、図 7 に示す搬入側搬送室 110 内のウエハ W の搬送処理については、図 2 に示す場合と同様であるため、その詳細な説明は省略する。この場合、図 7 に示す搬送経路 X21 ~ X23 はそれぞれ図 2 に示す搬送経路 X11 ~ X13 に相当する。

#### 【0124】

50

また、第1共通搬送室102内のウエハWの搬送処理についても、図2に示す場合とほぼ同様であるが、図7における第1共通搬送室102内の搬送処理においてはウエハWをパス部122との間で搬送する点で、ウエハWをロードロック室108A、108Bとの間で搬送する図2の場合と相違する。

【0125】

具体的には、図7に示す搬送経路Y21～Y25はそれぞれ図2に示す搬送経路Y11～Y15に相当するが、搬送経路Y21についてはウエハWを処理室104Dからパス部122へ搬送し、搬送経路Y25についてはウエハWをパス部122から処理室104Aへ搬送する点で、搬送経路Y11、Y15と異なる。

【0126】

第2共通搬送室120内のウエハWの搬送処理については、先ず搬送機構124によりパス部122に収容されている処理済のウエハWを取りに行き、搬送経路Z21に示すようにこれを空き状態のロードロック室108B内に置く。次いで、ロードロック室108A内で待機していた処理前のウエハWを搬送機構124によって取りに行き、搬送経路Z22に示すようにこれを上記パス部122内へ搬送する。

【0127】

なお、ウエハWの搬出入の際には、各ゲートバルブ106A～106F、107A、107B、126のうち、ウエハWの搬出入に必要なゲートバルブを開閉操作する。そして、各処理室104A～104DにてウエハWの処理が完了する毎に上記の操作が繰り返されることになる。

【0128】

こうして、コンタクトホール又はビアホールが形成された処理前ウエハWに対して処理室104A～処理室104DにてそれぞれCOR処理、PHT処理、Ti膜成膜処理、TiN膜成膜処理が連続して施される。

【0129】

このように、図7に示す処理室の構成によれば、第1共通搬送室102に接続する処理室104A～処理室104DをそれぞれCOR処理室、PHT処理室、Ti膜成膜処理室、TiN膜成膜処理室として構成するため、第2共通搬送室120に接続する処理室104E、104Fについては、ウエハに他の処理を施す処理室として構成することができる。

【0130】

例えば処理室104E又は104Fは、コンタクトホール又はビアホール内に埋込むためのタングステン膜などを成膜する金属系膜成膜室として構成してもよい。この場合には、処理室104A～処理室104Dによって処理されたウエハWを処理室104E又は104Fに搬送して、ウエハWに形成されたTi膜及びTiN膜のバリア層上にタングステン膜を形成するようにしてもよい。これにより、コンタクトホール又はビアホール内のプラズマレス洗浄処理、Ti膜及びTiN膜のバリア層成膜処理、タングステン膜の埋込み処理を連続して行うことができる。

【0131】

なお、基板処理装置101の処理室の構成は、上記のものに限られるものではない。例えば成膜処理としてベース酸化膜成膜処理(UV処理)、High-K膜成膜処理(MOCVD処理)を行う場合には、図8に示すように処理室104C、104Dをベース酸化膜成膜処理(UV処理)室、High-K膜成膜処理(MOCVD処理)室として構成してもよい。この場合の搬送処理は、図7に示す場合と同様であるため、その詳細な説明を省略する。

【0132】

また、第1共通搬送室102に接続する処理室104A～処理室104Dについては成膜処理室として構成し、第2共通搬送室120に接続する処理室104E、104Fについては付着物除去処理室(例えばCOR処理室及びPHT処理室)として構成してもよい。この場合、例えば図9に示すように第1共通搬送室102に接続する処理室104A～

10

20

30

40

50

104Dを2系統の成膜処理室として構成するようにしてもよい。

【0133】

具体的には図9に示すように第1共通搬送室102に接続する処理室104A, 104Bを第1系統, すなわち第1Ti膜成膜処理室, 第1TiN膜成膜処理室として構成し, 処理室104C, 104Dを第2系統, すなわち第2Ti膜成膜処理室, 第2TiN膜成膜処理室として構成する。この第1系統と第2系統では同じプロセスレシピで成膜処理を実行するようにしてもよく, また例えばガス流量や圧力などが異なるプロセスレシピで成膜処理を実行するようにしてもよい。一方, 第2共通搬送室120に接続する処理室104E, 処理室104FをそれぞれCOR処理室, PHT処理室として構成する。

【0134】

ここで, 図9に示すように構成された基板処理装置101の搬送処理について説明する。図9では, 第2共通搬送室120内ではウエハWは処理室104E, 104Fの順に処理されてバス部122に收容される。そして, 第1共通搬送室102内では, ウエハWはバス部122から処理室104A, 104Bにこの順に搬送されて処理される第1系統と, ウエハWはバス部122から処理室104C, 104Dにこの順に搬送されて処理される第2系統との2つの系統の処理が実行可能である。これら2系統の処理は並列して実行してもよく, またいずれか一方の系統のみの処理を実行してもよい。

【0135】

先ず, 図9に示す搬入側搬送室110内のウエハWの搬送処理については, 図2に示す場合と同様であるため, その詳細な説明は省略する。この場合, 図9に示す搬送経路X31 ~ X33はそれぞれ図2に示す搬送経路X11 ~ X13に相当する。

【0136】

次に, 第2共通搬送室120内のウエハWの搬送処理について説明する。先ず搬送機構124によりバス部122に收容されている処理室104B又は処理室104Dにて処理済のウエハWを取りに行き, 搬送経路Z31に示すようにこれを空き状態のロードロック室108B内に置く。

【0137】

次いで, 搬送機構124により処理室104Fにて処理済のウエハWを取りに行き, 搬送経路Z32に示すようにこれを空き状態のバス部122内に置く。続いて, 搬送機構124により処理室104Eにて処理済のウエハWを取りに行き, 搬送経路Z33に示すようにこれを空き状態の処理室104F内へ搬入して置き, 処理室104F内での処理を開始する。

【0138】

次いで, ロードロック室108A内で待機していた処理前のウエハWを搬送機構124によって取りに行き, 搬送経路Z34に示すようにこれを上記空き状態の処理室104E内へ搬入して置き, この処理室104E内での処理を開始する。

【0139】

次に, 第1共通搬送室102内のウエハWの搬送処理について説明する。第1共通搬送室102内では, 上述したように2系統の処理が実行可能である。第1系統(処理室104A, 104B)で処理を行う場合は, 先ず搬送機構118により処理室104Bに收容されている処理済のウエハWを取りに行き, 搬送経路Ya31に示すようにこれを空き状態のバス部122に置く。

【0140】

次いで, 搬送機構118により処理室104A内に收容されている処理済のウエハWを取りに行き, 搬送経路Ya32に示すようにこれを空き状態の処理室104B内へ搬入して置き, 処理室104B内での処理を開始する。続いて, 第2共通搬送室120からバス部122内に搬送されたウエハWを搬送機構118によって取りに行き, 搬送経路Ya33に示すようにこれを上記空き状態の処理室104A内へ搬入して置き, この処理室104A内での処理を開始する。

【0141】

10

20

30

40

50

また、第2系統（処理室104C、104D）で処理を行う場合は、先ず搬送機構118により処理室104Dに收容されている処理済のウエハWを取りに行き、搬送経路Yb31に示すようにこれを空き状態のパス部122に置く。

#### 【0142】

次いで、搬送機構118により処理室104C内に收容されている処理済のウエハWを取りに行き、搬送経路Yb32に示すようにこれを空き状態の処理室104D内へ搬入して置き、処理室104D内での処理を開始する。続いて、第2共通搬送室120からパス部122内に搬送されたウエハWを搬送機構118によって取りに行き、搬送経路Yb33に示すようにこれを上記空き状態の処理室104C内へ搬入して置き、この処理室104C内での処理を開始する。

10

#### 【0143】

なお、ウエハWの搬出入の際には、各ゲートバルブ106A～106F、107A、107B、126のうち、ウエハWの搬出入に必要なゲートバルブを開閉操作する。そして、処理室104E及び104F、処理室104A及び104B、処理室104C及び104Dにて処理が行われ、ウエハWの処理が完了する毎に上記した操作が繰り返し行われることになる。こうして、コンタクトホール又はピアホールが形成された処理前のウエハWに対してCOR処理、PHT処理、Ti膜成膜処理、TiN膜成膜処理が連続して施される。

#### 【0144】

このように、図9に示す処理室の構成によれば、第1共通搬送室102に接続する処理室104A～処理室104Dを2系統のTi膜成膜処理室、TiN膜成膜処理室として構成するため、これら2系統の処理を並列して実行すれば、装置全体のスループットを大幅に向上させることができる。というのも、通常は、成膜処理（ここではTi膜成膜処理、TiN膜成膜処理）の方が、付着物除去処理（ここではCOR処理、PHT処理）よりも時間がかかるので、一方の系統の成膜処理を実行している間にCOR処理、PHT処理などの洗浄処理が終了すれば、他方の系統の処理室が空いていれば成膜処理を直ぐに実行することができるからである。

20

#### 【0145】

また、1つの第2共通搬送室120に成膜処理室を集中させるので、第1共通搬送室の処理室と分けることができ、各成膜処理室や第2共通搬送室120のクリーニングを行う際に効率がよい。このように真空処理装置（第1真空処理装置と第2真空処理装置）を処理の種類によって分けることによって、例えば各真空処理装置ごとにクリーニングを行うこともできるので効率がよい。

30

#### 【0146】

（第3実施形態にかかる基板処理装置の構成例）

次に、本発明の第3実施形態にかかる基板処理装置の構成例を図面を参照しながら説明する。図10は第3実施形態にかかる基板処理装置の1例を示す概略構成図である。図10に示す基板処理装置103は、図7に示す基板処理装置101にウエハWの膜厚の測定及びパーティクル（上記付着物を含む）の測定を行うことができる測定処理室400を取付けたものである。

40

#### 【0147】

測定処理室400は、第1共通搬送室102、第2共通搬送室120の各辺のうち、空いている部分であればどの位置に取付けてもよい。図10に示す構成例では測定処理室400を第1共通搬送室102に取付けている。なお、測定処理室400は、図10に示す制御部200のEC（装置制御部）300により制御される。この場合、図3に示す制御部200にEC300とスイッチングハブ220を介して測定処理室400を制御するMC（モジュール制御部）を接続し、このMCにDISCボードを介して接続される例えばI/Oモジュール236Kに測定処理室400の各部を接続する。これにより、測定処理室400と制御部200のEC300との間で制御信号やデータのやり取りが可能となる。

50



## 【 0 1 4 8 】

ここで、測定処理室 4 0 0 の構成例を図 1 1 に示す。この測定処理室 4 0 0 は、ウエハ W を載置して保持するステージ（ターンテーブル）4 0 5 と、このステージ 4 0 5 を回転させるためのモータ 4 0 7 とを備える。このモータ 4 0 7 は例えばモータドライブなどで構成されるモータ駆動部 4 0 8 からの駆動信号に基づいて駆動する。モータ駆動部 4 0 8 は、例えば I / O モジュール 2 3 6 K、上記 M C を介して E C 3 0 0 に接続され、上記 M C 又は E C 3 0 0 からの制御信号によって制御される。

## 【 0 1 4 9 】

測定処理室 4 0 0 は、ウエハ W に形成された薄膜などの膜厚を測定するための膜厚測定部 4 1 0 と、ウエハ W の表面画像を撮像し、パターン認識などを行うための画像処理部 4 2 0、ウエハ W 上のパーティクルを測定するパーティクル測定部 4 3 0 とを備える。 10

## 【 0 1 5 0 】

膜厚測定部 4 1 0 は、ウエハ W へ向けて例えばレーザ光を照射する光源 4 1 4 と、光源 4 1 4 から照射されてウエハ W から反射した反射光を受光する受光部 4 1 6 と、この受光部 4 1 6 で受光した受光信号を処理する信号処理部 4 1 2 とを備える。信号処理部 4 1 2 は例えば I / O モジュール 2 3 6 K を介して E C 3 0 0 に接続される。これにより、E C 3 0 0 は信号処理部 4 1 2 を介してウエハ W 上の膜厚に関するデータ（例えば膜厚データ、膜厚評価データなど）を受信可能となる。

## 【 0 1 5 1 】

膜厚測定部 4 1 0 は、光源 4 1 4 からのレーザ光を用いて例えば分光エリプソ法によって膜厚を測定する。分光エリプソ法とは、一般に、レーザ光の入射光とウエハからの反射光の偏光変化量（振幅、位相差）が膜厚 × 光学定数に比例した量であることに基づいて膜厚を測定する方法である。 20

## 【 0 1 5 2 】

画像処理部 4 2 0 は、ウエハ W の表面画像を撮像する C C D（Charge Coupled Devices）などの撮像素子 4 2 4 と、この撮像素子 4 2 4 からの画像信号を処理する信号制御部 4 2 2 とを備える。信号処理部 4 2 2 は I / O モジュール 2 3 6 K を介して E C 3 0 0 に接続される。これにより、E C 3 0 0 は信号処理部 4 2 2 を介してウエハ W の表面画像に関するデータを受信可能となる。

## 【 0 1 5 3 】

パーティクル測定部 4 3 0 は、ウエハ W へ向けて例えばレーザ光を照射する光源 4 3 4 と、光源 4 3 4 から照射されてウエハ W 上で散乱した散乱光を受光する受光部 4 3 6 と、この受光部 4 3 6 で受光した受光信号を処理する信号処理部 4 3 2 とを備える。信号処理部 4 3 2 は I / O モジュール 2 3 6 K を介して E C 3 0 0 に接続される。これにより、E C 3 0 0 は信号処理部 4 3 2 を介してウエハ W 上のパーティクルに関するデータ（例えばピクセルデータ、パーティクル評価データなど）を受信可能となる。 30

## 【 0 1 5 4 】

次に、第 3 実施形態にかかる制御部 2 0 0 の E C 3 0 0 の構成例について図面を参照しながら説明する。図 1 2 は第 3 実施形態にかかる E C 3 0 0 の構成例を示すブロック図である。図 1 2 に示す E C 3 0 0 は、図 4 に示すプログラムデータ記憶手段 3 6 0 に測定処理室 4 0 0 の測定処理プログラム 4 6 0 を加えるとともに、処理データ記憶手段 3 7 0 に測定処理情報 4 7 0 を加えたものである。 40

## 【 0 1 5 5 】

膜厚測定部 4 1 0、画像処理部 4 2 0、パーティクル測定部 4 3 0 はそれぞれ光学系ユニットとして構成され、各光学系ユニットをウエハ W の半径方向へ移動可能に構成されている。これにより、ステージ 4 0 5 にウエハ W を保持して回転しながら各光学系ユニットをウエハ W の中心から端部までの間で移動可能とするだけで、ウエハ全面の測定処理を行うことができる。これにより、光学系ユニットの移動距離を短くすることができ、測定処理室 4 0 0 の省スペース化を図ることができ、測定処理室 4 0 0 自体を小型化することができる。なお、膜厚測定部 4 1 0、画像処理部 4 2 0、パーティクル測定部 4 3 0 を 1 つ 50

の光学系ユニットで移動可能に構成してもよい。また膜厚測定部 4 1 0 , パーティクル測定部 4 3 0 を 1 つの光学系ユニットで移動可能に構成し , 画像処理部 4 2 0 は固定するようにしてもよい。

#### 【 0 1 5 6 】

測定処理プログラム 4 6 0 は , 膜厚測定プログラム 4 6 2 , 画像処理プログラム 4 6 4 , パーティクル測定プログラム 4 6 6 , ステージ駆動プログラム 4 6 8 などの測定処理室 4 0 0 の各部を制御して測定処理を行い , 測定結果を評価するためのプログラムを備える。また , 測定処理情報 4 7 0 は , 膜厚評価情報 4 7 2 , パーティクル評価情報 4 7 4 , 測定条件レシビ 4 7 6 を備える。このステージ駆動プログラム 4 6 8 は , ステージ 4 0 5 のモータ 4 0 7 を制御して , ウエハ W の回転タイミング , 回転数 , 回転速度などを制御するものである。

10

#### 【 0 1 5 7 】

膜厚測定プログラム 4 6 2 は , 測定条件レシビ 4 7 6 に基づいて膜厚測定部 4 1 0 の各部を制御してウエハ W の膜厚測定を実行し , その測定結果に基づいて膜厚評価を行うものである。具体的にはウエハ W を回転させながら膜厚測定部 4 1 0 を移動して光源 4 1 4 からのレーザ光をウエハ W に向けて照射し , ウエハ W の膜厚測定を行う。より好ましくは , ウエハ W を静止させた状態で膜厚測定部 4 1 0 を移動して , 光源 4 1 4 からのレーザ光をウエハ W の測定ポイントに向けて照射し , ウエハ W の膜厚測定を行う。そして , ウエハ W の測定ポイントが複数ある場合には , 各測定ポイントにレーザ光を照射することにより , 各測定ポイントごとに膜厚測定を行う。すると , 測定結果として例えば膜厚データが得られる。そして , この膜厚データに基づいて例えば目標の膜厚が形成されているかなどを評価するための膜厚評価データを作成し , これを膜厚評価情報 4 7 2 として記憶する。

20

#### 【 0 1 5 8 】

画像処理プログラム 4 6 4 は , 測定条件レシビ 4 7 6 に基づいて画像処理部 4 2 0 の各部を制御して撮像素子 4 2 4 によってウエハ W の表面画像を撮像し , その結果に基づいてパターン認識などの画像処理を行うものである。例えばウエハ W の表面画像に基づいてパターン認識することにより , パターンマッチングを行って , ウエハ W の膜厚測定やパーティクル測定の対象となる測定ポイントを特定することができる。

#### 【 0 1 5 9 】

パーティクル測定プログラム 4 6 6 は , 測定条件レシビ 4 7 6 に基づいてパーティクル測定部 4 3 0 の各部を制御してウエハ W の表面のパーティクル測定を実行し , その測定結果に基づいてパーティクル評価を行うものである。具体的にはウエハ W を回転させながらパーティクル測定部 4 3 0 を移動して光源 4 3 4 からのレーザ光をウエハ W に向けて照射し , ウエハ W のパーティクル測定を行う。すると , 測定結果として例えばパーティクルの有無と関連づけたピクセルデータが得られる。そして , このピクセルデータに基づいて例えばパーティクル有りのピクセルデータが設定値を越えているか否かに対応した 2 値化データからなるパーティクル評価データを作成し , これを膜厚評価情報 4 7 2 として記憶する。

30

#### 【 0 1 6 0 】

( 処理室の構成例とウエハの搬送処理 )

40

次に , 図 1 0 に示す基板処理装置 1 0 3 における処理室の構成例を説明する。第 3 実施形態にかかる基板処理装置 1 0 3 においても , ウエハ上の自然酸化膜などの付着物を , 水成分を用いず且つプラズマによらないガス成分との化学反応と熱処理によって除去する付着物除去処理と , この付着物除去処理が施されたウエハ上に所定の薄膜を形成する成膜処理とを連続して実行するように構成することができる。

#### 【 0 1 6 1 】

ここで , 例えばコンタクトホール又はビアホールが形成されたウエハ W を基板処理装置 1 0 3 に導入し , このウエハ W に対して上述したような付着物除去処理としての C O R 処理 , P H T 処理を連続して実行した後 , 成膜処理としての T i 膜成膜処理 , T i N 膜成膜処理を連続して実行する場合の基板処理装置 1 0 3 における処理室の構成例を図 1 3 に示

50

す。

#### 【0162】

図13に示す構成例は、第1共通搬送室102に接続される処理室104A、104B、104C、104DをそれぞれCOR処理室、PHT処理室、Ti膜成膜処理室、TiN膜成膜処理室として構成したものである。

#### 【0163】

このような図13に示す構成の基板処理装置101におけるウエハWの搬送処理について説明する。ウエハWに対する各処理室104A～104Dにおける処理の順序が上記の順序で行われるので、ウエハWの搬送経路は図13に示す実線矢印のようになる。

#### 【0164】

ここでは、一例として中央の導入ポート112Bに設置したカセット（キャリアも含む）から例えばコンタクトホール又はビアホールが形成された処理前ウエハWが取り出されるものとし、また2つのロードロック室108A、108Bのうちのいずれか一方のロードロック室、例えばロードロック室108Aを処理前ウエハWの搬入用に用い、他方のロードロック室108Bを処理済ウエハWの搬出用に用いる。また、ここではCOR処理及びPHT処理が終了したウエハWを測定処理室400にて膜厚測定及びパーティクル測定を行った上で、次の成膜処理（Ti膜成膜処理及びTiN膜成膜処理）に移る場合について説明する。今、各処理室104A～104D内及び測定処理室400内にはそれぞれウエハWが収容されてそれぞれの処理が終了しているか、又はほぼ終了しかけているものとする。

#### 【0165】

先ず、図13に示す搬入側搬送室110内のウエハWの搬送処理及び第2共通搬送室120内のウエハWの搬送処理については、図7に示す場合と同様であるため、その詳細な説明は省略する。この場合、図13に示す搬送経路X41～X43、Z41、Z42はそれぞれ図7に示す搬送経路X21～X23、Z21、Z22に相当する。

#### 【0166】

次に、第1共通搬送室120内のウエハWの搬送処理について説明する。先ず搬送機構118により処理室104Dに収容されている処理済のウエハWを取りに行き、搬送経路Y41に示すようにこれを空き状態のパス部122内に置く。次いで、搬送機構118により処理室104C内に収容されている処理済のウエハWを取りに行き、搬送経路Y42に示すようにこれを空き状態の処理室104D内へ搬入して置き、処理室104D内での処理を開始する。

#### 【0167】

続いて、搬送機構118により測定処理室400に収容されている測定処理済みのウエハWを取りに行き、搬送経路Y43に示すようにこれを空き状態の処理室104C内へ搬入して置き、処理室104C内での処理を開始する。次いで、処理室104Bに収容されている処理済のウエハWを取りに行き、搬送経路Y44に示すようにこれを空き状態の測定処理室400内へ搬入して置き、測定処理室400内での測定処理を開始する。次いで、搬送機構118により処理室104A内に収容されている処理済のウエハWを取りに行き、搬送経路Y45に示すようにこれを空き状態の処理室104B内へ搬入して置き、処理室104B内での処理を開始する。

#### 【0168】

続いて、パス部122内にウエハWが搬入されると、このウエハWを搬送機構118によって取りに行き、搬送経路Y46に示すようにこれを上記空き状態の処理室104A内へ搬入して置き、この処理室104A内での処理を開始する。なお、ウエハWの搬出入の際には、各ゲートバルブ106A～106D、107A、107B、406のうち、ウエハWの搬出入に必要なゲートバルブを開閉操作する。そして、各処理室104A～104D、測定処理室400にてウエハWの処理が完了する毎に上記の操作が繰り返し行われることになる。

#### 【0169】

10

20

30

40

50

こうして、コンタクトホール又はビアホールが形成された処理前のウエハWに対して処理室104A, 104B, 測定処理室400, 処理室104C, 104DにてそれぞれCOR処理, PHT処理, 測定処理, Ti膜成膜処理, TiN膜成膜処理が連続して施される。

#### 【0170】

すなわち、先ずCOR処理及びPHT処理によってウエハWのコンタクトホール又はビアホールの内壁及び底部から自然酸化膜などの付着物が除去される。そして、測定処理室400にて膜厚測定とパーティクル測定を行うことによって、実際に自然酸化膜などの付着物が除去されているか否かを確認した上で、次のTi膜成膜処理及びTiN膜成膜処理によってTi膜及びTiN膜のバリア層が成膜される。これにより、ウエハWから確実に自然酸化膜などの付着物が除去された状態でバリア層を形成することができる。

10

#### 【0171】

また、1つの測定処理室400で膜厚測定とパーティクル測定を行うことができるので、COR処理及びPHT処理による自然酸化膜除去が適正に実行されたか否かをより確実に検査することができる。例えばPHT処理が過剰の場合は酸化膜が形成されてしまうこともあるが、この場合は膜厚測定によって検査することができる。またPHT処理が不足の場合は、COR処理で形成された錯体がバイプロダクト（副生成物）として残ってしまうこともあるが、この場合はパーティクル測定によって検査することができる。

#### 【0172】

このように、本実施形態にかかる基板処理装置によれば、付着物除去処理（COR処理及びPHT処理）の後に、連続して測定処理室400で測定処理を行うので、ウエハに付着物除去処理が適正に実行されているか否かを、そのウエハWの膜厚やパーティクル（付着物を含む）を測定することによって検査することができる。しかも、ウエハに付着物除去処理を施した直後に、そのウエハを大気に晒すことなく、連続して測定処理室400で測定処理を行うことができる。このため、ウエハ上の付着物が除去された表面（例えばウエハ上に形成されたコンタクトホールの底部などの露出表面）に再び自然酸化膜が付着することなく、ウエハ上の膜厚やパーティクルを測定して検査を行うことができる。これにより、付着物除去処理の効果を的確に検査することができる。

20

#### 【0173】

この場合、ウエハWの膜厚やパーティクルを測定結果に基づいて付着物除去処理（COR処理及びPHT処理）のプロセスレシビ（付着物除去処理のためのプロセス条件）を補正するようにしてもよい。こうすることにより、常に付着物除去処理（COR処理及びPHT処理）を適正に実行することができる。これにより、実際の処理結果に応じた付着物除去処理を実行することができるため、確実にウエハW上から自然酸化膜を含む付着物を除去することができる。

30

#### 【0174】

また、膜厚測定とパーティクル測定の測定結果に基づいて、次の成膜処理ステップを実行するか否かを判断するようにしてもよい。この場合、例えば膜厚測定とパーティクル測定により測定された測定結果が許容範囲内にあれば、次の成膜処理を実行可能と判断し、許容範囲になれば次の成膜処理を実行不可能と判断するようにしてもよい。これにより、常にウエハW上の自然酸化膜を含む付着物が除去された状態で次の成膜処理を実行することができるので、ウエハW上に成膜された膜質の均一性を確保することができる。

40

#### 【0175】

また、付着物除去処理後に行う測定処理室400による測定処理は、上述したような付着物除去処理が適正に実行されたか否かを検査するための測定の他に、次の成膜処理が施される下地膜の膜厚測定を行うようにしてもよい。この場合には、測定処理室400内でウエハ上において付着物除去処理が施された表面（例えばウエハ上に形成されたコンタクトホールの底部などの露出表面）の膜厚測定及び次の成膜処理が施される下地膜（例えばウエハ上に形成された下地となる膜）の膜厚測定を行うとともに、付着物除去処理が施された表面の付着物測定を行う。これによれば、付着物除去処理が適正に実行されたか否か

50

を検査するための膜厚測定と、次の成膜処理が施される下地膜の膜厚測定とを同時に実行できるので、測定処理にかかる時間を大幅に短縮することができる。

【0176】

さらに、測定処理室400による測定処理は、上記成膜処理後に実行するようにしてもよい。この場合には、例えば上記成膜処理により形成された膜の膜厚測定を行う。これにより、成膜処理が適正に実行されたか否かを膜厚測定することにより検査することができる。また、こうして測定された測定結果に基づいて、成膜処理を実行するためのプロセスレシピ（成膜処理のプロセス条件）を補正することもできる。これにより、以降のウエハの処理で常に適正な成膜処理を実行させることができる。なお、測定処理室400による測定処理は、付着物除去処理前に行うようにしてもよい。

10

【0177】

（測定処理室の測定処理）

ここで、このような測定処理室400における測定処理について図面を参照しながら説明する。図14は測定処理の1例を示すフローチャートである。図14に示すように、まずステップS110にて測定条件レシピの設定を行う。具体的には測定処理情報470の測定条件レシピ476に基づいて例えばステージ405の回転速度、測定範囲などの条件を設定する。

【0178】

次いで、ステップS120にて測定処理室400にウエハWを搬入し、ステップS130にて膜厚測定とパーティクル測定を実行する。このとき、膜厚測定及びパーティクル測定に先立って、例えばノッチ検出によるウエハの位置合わせを行うとともに、必要に応じて画像処理部420によってウエハWの表面画像を撮像してパターン認識を行う。そして、例えばパターン認識によって得られた測定ポイント（又は測定範囲）の膜厚とパーティクルを測定する。このとき、例えばウエハWを静止させた状態で膜厚測定部410によってウエハWの測定ポイントの膜厚測定を行ってから、ウエハWを回転させながらパーティクル測定部430によってウエハW表面のパーティクル測定を行う。

20

【0179】

続いて、ステップS140にて膜厚とパーティクルの測定結果に基づいてそれぞれ評価データを作成する。ステップS150にて測定結果及び評価データを制御部200のEC300へ送信して、ステップS140にてウエハWを搬出する。

30

【0180】

このように、基板処理装置103の第1共通搬送室102に測定処理室400を接続するので、処理済みのウエハWを大気に露出することなく、膜厚やパーティクルを測定することができるので、ウエハWに例えば自然酸化膜が生成されるなどウエハの状態が変質することなく、直ちに測定することができる。例えば上述したようにCOR処理及びPHI処理の後に、ウエハWを大気に露出することなく、直ちに膜厚やパーティクルを測定することができる。これにより、ウエハWに例えば自然酸化膜が付着することなく、次の成膜処理を実行することができる。

【0181】

本実施形態では、測定処理室400を基板処理装置の1つのモジュール（ユニット）として構成するので、既存の基板処理装置であっても容易に取付けることができる。また、測定処理室400を基板処理装置にモジュール（ユニット）として取付けるため、ウエハWを測定処理室400に搬入するだけで測定処理を実行できるので、測定処理室を別の装置として構成する場合に比して膜厚測定やパーティクル測定にかかる時間と手間を大幅に軽減することができる。

40

【0182】

また、膜厚測定及びパーティクル測定を1つの測定処理室400で行うことができるので、各測定処理室を別の装置として2台設置するよりも、フットプリントを大幅に削減させることができる。また、測定処理室400自体をコンパクト化することができるので、よりフットプリントを削減することができる。

50

## 【0183】

なお、図13ではCOR処理及びPHT処理の後に測定処理室400で測定処理を行うことによって自然酸化膜が除去されているか否かを検査する場合について説明したが、必ずしもこれに限定されるものではなく、成膜処理(Ti膜成膜処理、TiN膜成膜処理)の後にも測定処理室400で測定処理を行って所望の膜厚が成膜されているか否かを検査するようにしてもよい。また、測定処理室400の測定処理は、上述したように膜厚測定及びパーティクル測定とを両方行ってもよく、またいずれか一方を行うようにしてもよい。

## 【0184】

また、基板処理装置103の処理室の構成は、図13に示すものに限られるものではない。例えば成膜処理としてベース酸化膜成膜処理(UV処理)、High-K膜成膜処理(MOCVD処理)を行う場合には、処理室104C、104Dをベース酸化膜成膜処理(UV処理)室、High-K膜成膜処理(MOCVD処理)室として構成してもよい。この場合の搬送処理は、図13に示す場合と同様である。

## 【0185】

また、測定処理室400の取付け位置は、図10に示す場合に限られるものではない。例えば第1共通搬送室102、第2共通搬送室120のうち処理室を取付けられる部分には、どこでも取付けることができる。さらに、本実施形態では、測定処理室400を例えば図6に示すような複数の共通搬送室を連結するタイプの基板処理装置に取付けた場合について説明したが、これに限られるものではなく、例えば図1に示すような単一の共通搬送室を備えるタイプの基板処理装置に取付けてもよい。例えば図1に示すような基板処理装置であれば共通搬送室102を7角形以上の多角形に構成することにより、処理室104A~104Dに追加して測定処理室400を取付けるようにしてもよい。

## 【0186】

また、上記実施形態により詳述した本発明については、複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用してもよい。上述した実施形態の機能を実現するソフトウェアのプログラムを記憶した記憶媒体等の媒体をシステム或いは装置に供給し、そのシステム或いは装置のコンピュータ(またはCPUやMPU)が記憶媒体等の媒体に格納されたプログラムを読み出して実行することによっても、本発明が達成されることは言うまでもない。

## 【0187】

この場合、記憶媒体等の媒体から読み出されたプログラム自体が上述した実施形態の機能を実現することになり、そのプログラムを記憶した記憶媒体等の媒体は本発明を構成することになる。プログラムを供給するための記憶媒体等の媒体としては、例えば、フロッピー(登録商標)ディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、CD-RW、DVD-ROM、DVD-RAM、DVD-RW、DVD+RW、磁気テープ、不揮発性のメモ리카ード、ROM、或いはネットワークを介したダウンロードなどを用いることができる。

## 【0188】

なお、コンピュータが読み出したプログラムを実行することにより、上述した実施形態の機能が実現されるだけでなく、そのプログラムの指示に基づき、コンピュータ上で稼動しているOSなどが実際の処理の一部または全部を行い、その処理によって上述した実施形態の機能が実現される場合も、本発明に含まれる。

## 【0189】

さらに、記憶媒体等の媒体から読み出されたプログラムが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれた後、そのプログラムの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行い、その処理によって上述した実施形態の機能が実現される場合も、本発明に含まれる。

## 【0190】

10

20

30

40

50

以上，添付図面を参照しながら本発明の好適な実施形態について説明したが，本発明は係る例に限定されないことは言うまでもない。当業者であれば，特許請求の範囲に記載された範疇内において，各種の変更例または修正例に想到し得ることは明らかであり，それらについても当然に本発明の技術的範囲に属するものと了解される。

【産業上の利用可能性】

【0191】

本発明は，半導体ウエハなどの被処理基板に所定の処理を施す基板処理装置，基板処理方法，プログラム，プログラムを記録した記録媒体に適用可能である。

【図面の簡単な説明】

【0192】

10

【図1】本発明の第1実施形態にかかる基板処理装置の構成例を示す断面図である。

【図2】図1に示す基板処理装置における処理室の構成例を示す図である。

【図3】図1に示す制御部（システムコントローラ）の構成例を示すブロック図である。

【図4】同実施形態におけるEC（装置制御部）の構成例を示すブロック図である。

【図5】図1に示す基板処理装置における処理室の他の構成例を示す図である。

【図6】本発明の第2実施形態にかかる基板処理装置の構成例を示す断面図である。

【図7】図6に示す基板処理装置における処理室の構成例を示す図である。

【図8】図6に示す基板処理装置における処理室の他の構成例を示す図である。

【図9】図6に示す基板処理装置における処理室の他の構成例を示す図である。

【図10】本発明の第3実施形態にかかる基板処理装置の構成例を示す断面図である。

20

【図11】図10に示す測定処理室の構成例を示すブロック図である。

【図12】同実施形態におけるEC（装置制御部）の構成例を示すブロック図である。

【図13】図10に示す基板処理装置における処理室の構成例を示す図である。

【図14】図10に示す測定処理室における測定処理の具体例を示すフローチャートである。

【符号の説明】

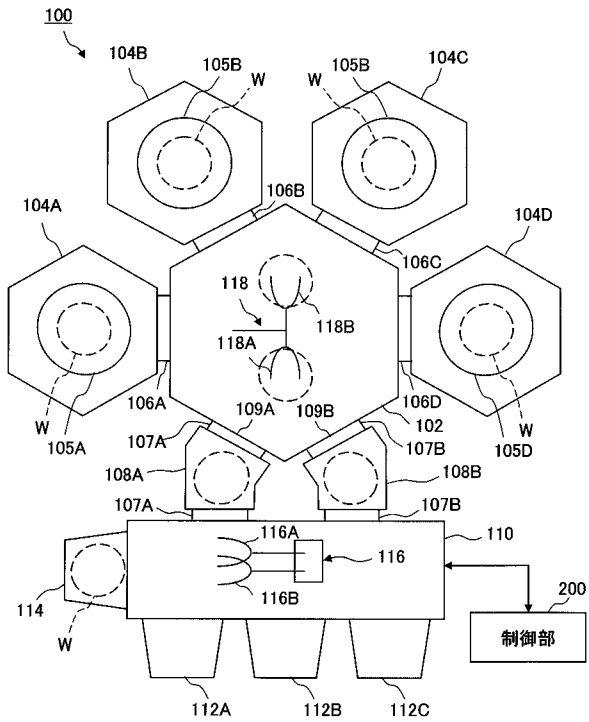
【0193】

100, 101, 103	基板処理装置	
102, 120	共通搬送室	
104 (104A ~ 104F)	処理室	30
105 (105A ~ 105F)	載置台	
106 (106A ~ 106F)	ゲートバルブ	
107A, 107B	ゲートバルブ	
108A, 108B	ロードロック室	
109A, 109B	搬送口	
110	搬入側搬送室	
112A ~ 112C	導入ポート	
114	オリエンタ	
116	搬入側搬送機構	
116A, 116B	ピック	40
118	搬送機構（第1搬送機構）	
118A, 118B	ピック	
122	バス部	
124	搬送機構（第2搬送機構）	
124A, 124B	ピック	
126	ゲートバルブ	
152A, 152B	搬送口	
200	制御部（システムコントローラ）	
202	L A N	
204	M E S	50

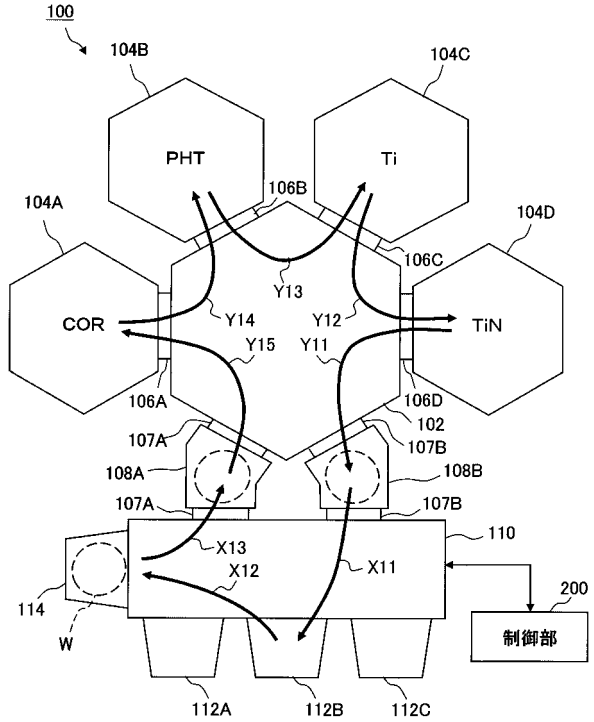
2 0 6	G H O S T ネットワーク	
2 2 0	スイッチングハブ	
2 3 0 A , 2 3 0 B , 2 3 0 C	M C ( モジュール制御部 )	
2 3 4 A , 2 3 4 B , 2 3 4 C	D I S T ボード	
2 3 6 A , 2 3 6 B , 2 3 6 C	モジュール	
3 0 0	E C ( 装置制御部 )	
3 1 0	C P U	
3 2 0	R A M	
3 3 0	表示手段	
3 4 0	入出力手段	10
3 5 0	報知手段	
3 6 0	プログラムデータ記憶手段	
3 6 2	搬送処理プログラム	
3 6 4	プロセス処理プログラム	
3 7 0	処理データ記憶手段	
3 7 2	搬送処理情報	
3 7 4	プロセス処理情報	
4 0 0	測定処理室	
4 0 5	ステージ	
4 0 6	ゲートバルブ	20
4 0 7	モータ	
4 0 8	モータ駆動部	
4 1 0	膜厚測定部	
4 1 2 , 4 2 2 , 4 3 2	信号処理部	
4 1 4 , 4 3 4	光源	
4 1 6 , 4 3 6	受光部	
4 2 0	画像処理部	
4 2 4	撮像素子	
4 3 0	パーティクル測定部	
4 6 0	測定処理プログラム	30
4 6 2	膜厚測定プログラム	
4 6 4	画像処理プログラム	
4 6 6	パーティクル測定プログラム	
4 6 8	ステージ駆動プログラム	
4 7 0	測定処理情報	
4 7 2	膜厚評価情報	
4 7 4	パーティクル評価情報	
4 7 6	測定条件レシピ	
W	ウエハ	



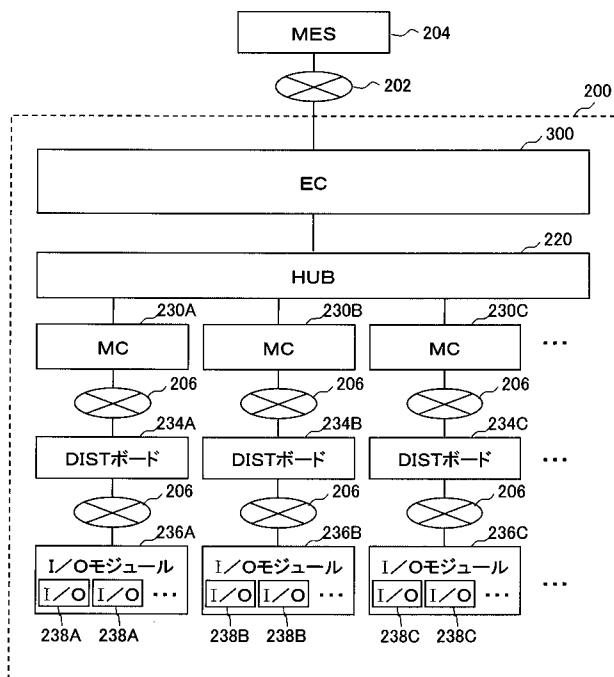
【図 1】



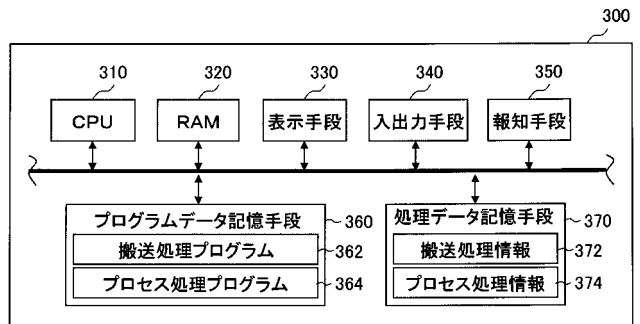
【図 2】



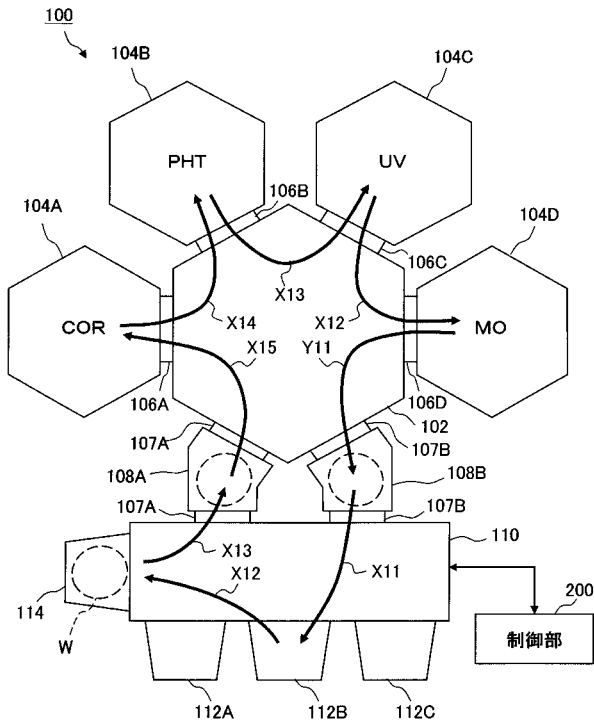
【図 3】



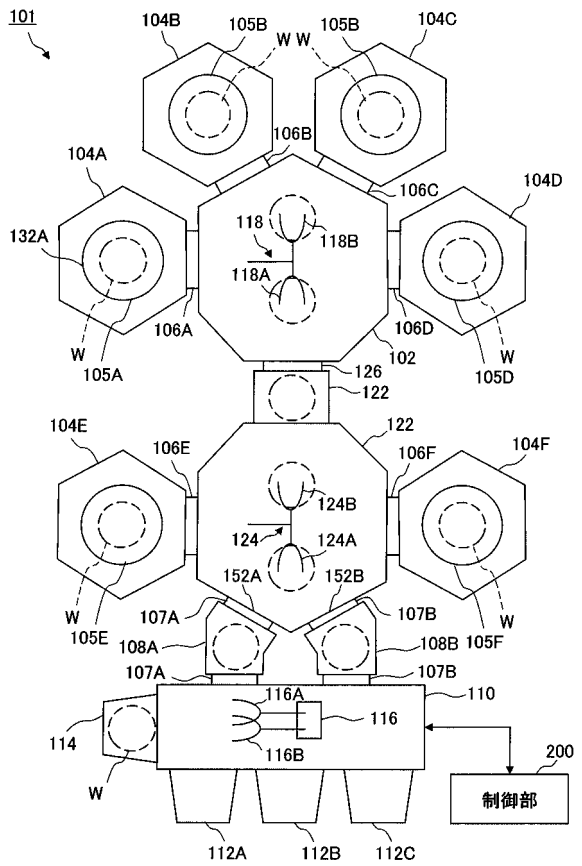
【図 4】



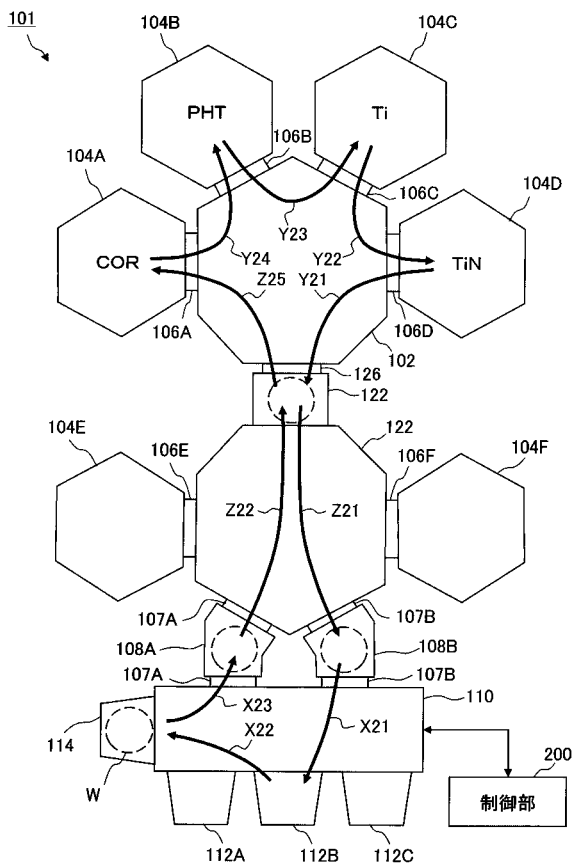
【図 5】



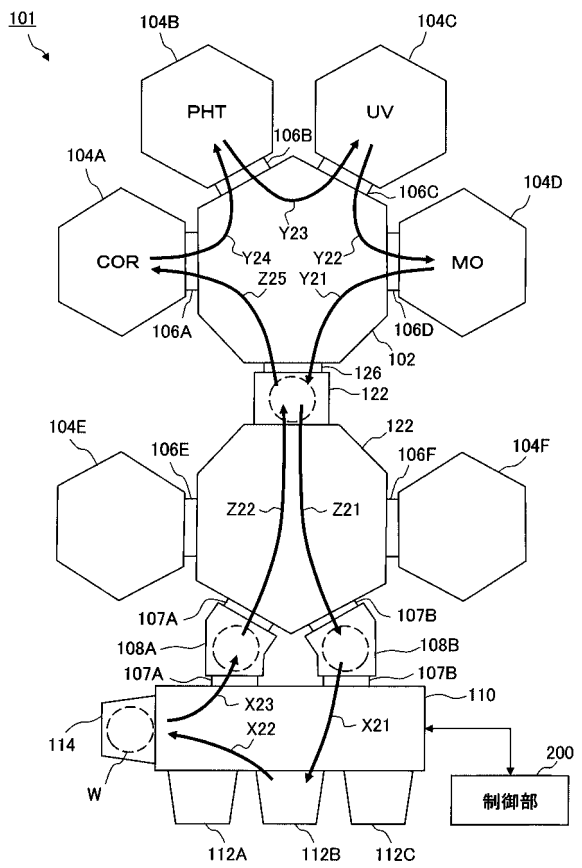
【図 6】



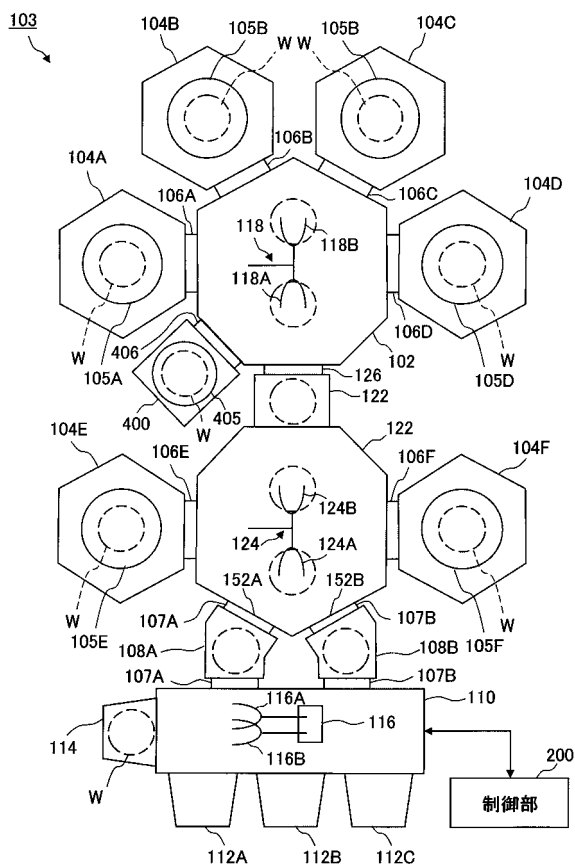
【図 7】



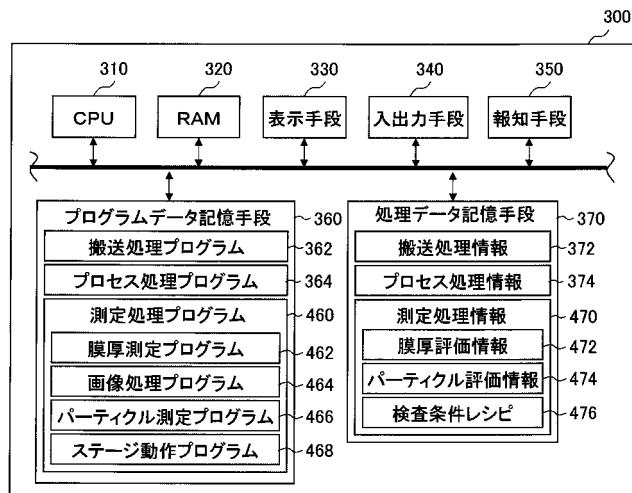
【図 8】



【 ㊦ 1 0 】



【 ㊦ 1 2 】





---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

C 2 3 C 16/02

F ターム(参考) 4K030 AA03 AA13 AA17 BA18 BA38 BB12 CA04 CA12 DA03 DA04  
FA01 GA12 HA11 KA39 KA41 LA15  
5F004 AA14 BA19 DA00 DA20 DB00 DB03 EB01  
5F058 BD01 BD04 BD05 BE04 BF06 BF62 BF78 BJ01