

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-205018

(P2012-205018A)

(43) 公開日 平成24年10月22日(2012.10.22)

(51) Int.Cl.	F I	テーマコード (参考)
H03F 3/68 (2006.01)	H03F 3/68	B 5J500
H03F 1/32 (2006.01)	H03F 1/32	
H03F 3/24 (2006.01)	H03F 3/24	

審査請求 未請求 請求項の数 7 O L (全 14 頁)

(21) 出願番号 特願2011-66743 (P2011-66743)
 (22) 出願日 平成23年3月24日 (2011. 3. 24)

(71) 出願人 000005290
 古河電気工業株式会社
 東京都千代田区丸の内二丁目2番3号
 (74) 代理人 100123674
 弁理士 松下 亮
 (72) 発明者 若菱 忠高
 東京都千代田区丸の内2丁目2番3号 古河電気工業株式会社内
 (72) 発明者 三輪 昌寛
 東京都千代田区丸の内2丁目2番3号 古河電気工業株式会社内
 (72) 発明者 藤島 勇人
 東京都千代田区丸の内2丁目2番3号 古河電気工業株式会社内

最終頁に続く

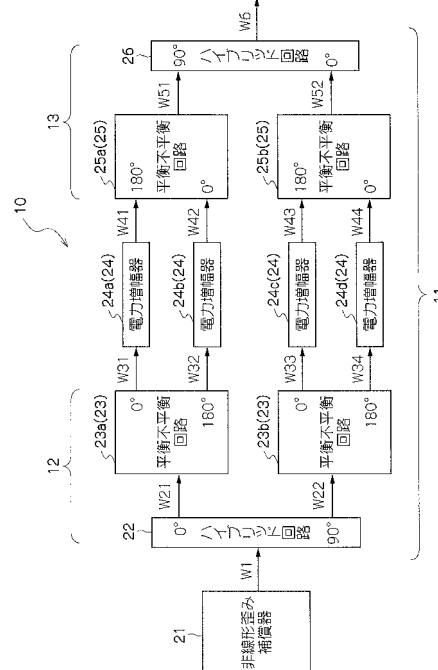
(54) 【発明の名称】 高出力電力増幅器

(57) 【要約】

【課題】 入力信号を4分配した分配信号をそれぞれ増幅させた後、これらの全ての分配信号を合成することにより高出力信号を出力することができるとともに、高出力電力増幅器を構成する回路全体の大きさを小型化することが可能な高出力電力増幅器を提供する。

【解決手段】 高出力電力増幅器10は、1つの4合成型電力増幅回路11によって構成されている。4合成型電力増幅回路11は、位相差90°で2分配/2合成するハイブリッド回路22及び26と、位相差180°で2分配/2合成する平衡不平衡回路23(23a、23b)及び25(25a及び25b)と、電力増幅器24(24a~24d)と、を備えている。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

入力信号を高出力信号に増幅する高出力電力増幅器であって、

前記入力信号を4つの分配信号に分配する電力分配手段と、前記電力分配手段によって分配された4つの前記分配信号をそれぞれ増幅する増幅器と、前記増幅器によって増幅された4つの前記分配信号を1つの合成信号に合成する電力合成手段と、を備えた4合成型電力増幅回路を1つ有し、

前記電力分配手段は、

1つの第1入力信号を位相差 90° で2つの第1分配信号に分配する1つの第1分配手段と、1つの第2入力信号を位相差 180° で2つの第2分配信号に分配する2つの第2分配手段と、を備え、

前記第1分配手段によって分配された2つの前記第1分配信号を、2つの前記第2分配手段のそれぞれの前記第2入力信号として入力することにより、1つの前記第1入力信号である前記入力信号を4つの前記第2分配信号である前記分配信号に分配し、

前記電力合成手段は、

2つの第3入力信号を位相差 180° で1つの第1合成信号に合成する2つの第1合成手段と、2つの第4入力信号を位相差 90° で1つの第2合成信号に合成する1つの第2合成手段と、を備え、

2つの前記第1合成手段によってそれぞれ合成された2つの前記第1合成信号を前記第2合成手段の前記第4入力信号として入力することにより、4つの前記第3入力信号である前記分配信号を1つの前記第2合成信号である前記合成信号に合成することを特徴とする高出力電力増幅器。

【請求項 2】

前記第2分配手段及び前記第1合成手段は、平衡不平衡変換器であり、

前記第2分配手段となる前記平衡不平衡変換器は、不平衡信号を入力して平衡信号を出力し、

前記第1合成手段となる前記平衡不平衡変換器は、平衡信号を入力して不平衡信号を出力することを特徴とする請求項1に記載の高出力電力増幅器。

【請求項 3】

前記平衡不平衡変換器は、 180° バランであることを特徴とする請求項2に記載の高出力電力増幅器。

【請求項 4】

前記平衡不平衡変換器は、同軸ケーブルを有した同軸型平衡不平衡変換器であることを特徴とする請求項2に記載の高出力電力増幅器。

【請求項 5】

前記第1分配手段及び前記第2合成手段は、3dBハイブリッドコプラであることを特徴とする請求項1乃至4のいずれか1項に記載の高出力電力増幅器。

【請求項 6】

前記増幅器の入力端及び出力端のそれぞれに接続された発振防止回路を備えていることを特徴とする請求項1乃至5のいずれか1項に記載の高出力電力増幅器。

【請求項 7】

k を $k - 1$ の整数値とし、 N を $N = 2^k$ としたとき、

前記4合成型電力増幅回路を並列に N 個配置し、前記入力信号を N 個に分配した各信号を前記4合成型電力増幅回路毎の前記入力信号とし、当該4合成型電力増幅回路毎に合成された N 個の前記合成信号を更に合成することにより、各前記入力信号を $(4 \times N)$ 合成した前記高出力信号に増幅させることを特徴とする請求項1乃至6のいずれか1項に記載の高出力電力増幅器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、主として携帯電話等の移動体通信装置に使用する高出力電力増幅器に関する。特に、高周波信号を入力信号として、複数の増幅器を並列動作させて数10～100Wクラスの出力信号に出力する高出力電力増幅器に関する。

【背景技術】

【0002】

従来、ハイブリッド回路を用いた高出力電力増幅器が知られている（例えば、特許文献1）。図7は、ハイブリッド回路を用いた従来の高出力電力増幅器900を示した図である。図7に示すように、従来の高出力電力増幅器900は、同一性能を有する電力増幅器（増幅器）902及び903のそれぞれの入力端が、ハイブリッド回路904の分配端子（出力端子）にそれぞれ接続され、電力増幅器（増幅器）902及び903のそれぞれの出力端が、ハイブリッド回路905の合成端子（入力端子）にそれぞれ接続され、更に、ハイブリッド回路904の入力端子に非線形歪補償器901が接続された構成になっている。

10

【0003】

また、図8に示すような、ウィルキンソン型分配器を用いた従来の高出力電力増幅器910も知られている。ウィルキンソン型分配器を用いた従来の高出力電力増幅器910は、図8に示すように、同一性能を有する電力増幅器（増幅器）912及び913のそれぞれの入力端が、ウィルキンソン型分配器914の出力端にそれぞれ接続され、電力増幅器（増幅器）912及び913のそれぞれの出力端が、ウィルキンソン型分配器915の入力端にそれぞれ接続された構成になっている。ここで、Rは吸収抵抗である。

20

【先行技術文献】

【特許文献】

【0004】

【特許文献1】実開平5-28112号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上述したハイブリッド回路を用いた従来の高出力電力増幅器900においては、ハイブリッド回路904及び905の入出力端のインピーダンスは一般に50Ωである。また、電力増幅器（増幅器）902及び903に用いられる増幅素子（FET）においては、増幅素子（FET）から最大利得を得るための入出力インピーダンスは一般的に数～数10Ωの範囲になることが多い。従って、高出力電力増幅器900において、電力増幅器（増幅器）902及び903の最大利得を得るために、増幅素子（FET）の入出力整合を数～数10Ωの範囲になるようにする必要があり、例えば、ハイブリッド回路904と電力増幅器（増幅器）902とを接続するために、ハイブリッド回路904と電力増幅器902との間にインピーダンス変換回路を設ける必要があった。同様に、ハイブリッド回路904と電力増幅器（増幅器）903との間、ハイブリッド回路905と電力増幅器（増幅器）902との間、ハイブリッド回路905と電力増幅器（増幅器）903との間にもインピーダンス変換回路を設ける必要があった。インピーダンス変換回路は、接続させるインピーダンスの差が大きくなるほど該インピーダンス変換回路のスペースサイズが大きくなることから、インピーダンス変換回路を多数設けることにより、高出力電力増幅器900の回路全体の大きさが肥大化してしまうという問題があった。

30

40

【0006】

また、上述したウィルキンソン型分配器を用いた従来の高出力電力増幅器910においては、例えば、数10W以上の高出力電力を達成する場合、ウィルキンソン型分配器914及び915の吸収抵抗Rの電力耐圧以上となってしまう、吸収抵抗Rが破壊されてしまうという問題があった。また、ウィルキンソン型分配器914及び915の入出力端のインピーダンスは一般に50Ωであり、上述したハイブリッド回路を用いた従来の高出力電

50

力増幅器 900 の場合と同様に、スペースサイズの大きいインピーダンス変換回路を設ける必要があり、高出力電力増幅器 910 の回路全体の大きさが肥大化してしまうという問題もあった。

【0007】

そこで、本発明は、以上のような問題点を解決するためになされたもので、入力信号を4分配した分配信号をそれぞれ増幅させた後、これらの全ての分配信号を合成することにより高出力信号を出力できるとともに、高出力電力増幅器を構成する回路全体の大きさを小型化することが可能な高出力電力増幅器を提供することを目的とする。

【課題を解決するための手段】

【0008】

上述した従来の問題点を解決すべく下記の発明を提供する。

本発明の第1の態様にかかる高出力電力増幅器は、入力信号を高出力信号に増幅する高出力電力増幅器であって、入力信号を4つの分配信号に分配する電力分配手段と、前記電力分配手段によって分配された4つの前記分配信号をそれぞれ増幅する増幅器と、前記増幅器によって増幅された4つの前記分配信号を1つの合成信号に合成する電力合成手段と、を備えた4合成型電力増幅回路を1つ有し、前記電力分配手段は、1つの第1入力信号を位相差90°で2つの第1分配信号に分配する1つの第1分配手段と、1つの第2入力信号を位相差180°で2つの第2分配信号に分配する2つの第2分配手段と、を備え、前記第1分配手段によって分配された2つの前記第1分配信号を、2つの前記第2分配手段のそれぞれの前記第2入力信号として入力することにより、1つの前記第1入力信号である前記入力信号を4つの前記第2分配信号である前記分配信号に分配し、前記電力合成手段は、2つの第3入力信号を位相差180°で1つの第1合成信号に合成する2つの第1合成手段と、2つの第4入力信号を位相差90°で1つの第2合成信号に合成する1つの第2合成手段と、を備え、2つの前記第1合成手段によってそれぞれ合成された2つの前記第1合成信号を前記第2合成手段の前記第4入力信号として入力することにより、4つの前記第3入力信号である前記分配信号を1つの前記第2合成信号である前記合成信号に合成することを特徴とする。

10

20

【0009】

本発明の第2の態様にかかる高出力電力増幅器は、上記の本発明の第1の態様にかかる高出力電力増幅器において、前記第2分配手段及び前記第1合成手段が、平衡不平衡変換器であり、前記第2分配手段となる前記平衡不平衡変換器は、不平衡信号を入力して平衡信号を出力し、前記第1合成手段となる前記平衡不平衡変換器は、平衡信号を入力して不平衡信号を出力することを特徴とする。

30

【0010】

本発明の第3の態様にかかる高出力電力増幅器は、上記の本発明の第2の態様にかかる高出力電力増幅器において、前記平衡不平衡変換器が、180° balanであることを特徴とする。

【0011】

本発明の第4の態様にかかる高出力電力増幅器は、上記の本発明の第2の態様にかかる高出力電力増幅器において、前記平衡不平衡変換器が、同軸ケーブルを有した同軸型平衡不平衡変換器であることを特徴とする。

40

【0012】

本発明の第5の態様にかかる高出力電力増幅器は、上記の本発明の第1乃至4のいずれか1つの態様にかかる高出力電力増幅器において、前記第1分配手段及び前記第2合成手段が、3dBハイブリッドカップラであることを特徴とする。

【0013】

本発明の第6の態様にかかる高出力電力増幅器は、上記の本発明の第1乃至5のいずれか1つの態様にかかる高出力電力増幅器において、前記増幅器の入力端及び出力端のそれぞれに接続された発振防止回路を備えていることを特徴とする。

【0014】

50

本発明の第7の態様にかかる高出力電力増幅器は、上記の本発明の第1乃至6のいずれか1つの態様にかかる高出力電力増幅器において、 k を $k-1$ の整数値とし、 N を $N=2^k$ としたとき、前記4合成型電力増幅回路を並列に N 個配置し、前記入力信号を N 個に分配した各信号を前記4合成型電力増幅回路毎の前記入力信号とし、当該4合成型電力増幅回路毎に合成された N 個の前記合成信号を更に合成することにより、各前記入力信号を $(4 \times N)$ 合成した前記高出力信号に増幅させることを特徴とする。

【発明の効果】

【0015】

本発明の高出力電力増幅器は、高周波信号である入力信号を位相差 90° で2分配した後、2分配された信号をそれぞれ位相差 180° で更に2分配した4分配された分配信号をそれぞれ増幅し、分配手順とは逆の合成手順で4分配された分配信号を1つに合成する4合成型電力増幅回路を1つ備えることにより、増幅された分配信号を4合成した数 $10 \sim 100$ Wクラスの高出力信号を出力することができる。

10

【0016】

また、1つの信号を位相差 180° で2つの信号に分配する手段(第2分配手段)及び2つの信号を位相差 180° で1つの信号に合成する手段(第1合成手段)として、平衡不平衡変換器を用いることにより、第2分配手段の出力端のインピーダンスと第1合成手段の入力端のインピーダンスとを 2.5 以下にすることができるため、スペースサイズの大きいインピーダンス変換回路を設けることなく、電力増幅器(増幅器)に用いられる増幅素子(FET)の最大利得を得ることができる。即ち、第2分配手段及び第1合成手段と電力増幅器(増幅器)との間に設けられるインピーダンス変換回路のスペースサイズを小型化しても、電力増幅器(増幅器)に用いられる増幅素子(FET)の最大利得を得ることができる。従って、高出力電力増幅器の回路全体の大きさを小型化することができる。

20

【0017】

また、平衡不平衡変換器及びハイブリッド回路を用いて入力信号を4合成することにより、電力増幅器(増幅器)で発生する偶高調波成分、特に2倍波成分を抑圧することができる。

【0018】

また、電力増幅器(増幅器)の入力端及び出力端のそれぞれに発振防止回路を接続することにより、いかなる負荷条件、環境条件等においても発振しない(無条件安定化した)、安定な動作を行うことができる。

30

【図面の簡単な説明】

【0019】

【図1】本発明の第1の実施形態にかかる高出力電力増幅器10のブロック図である。

【図2】同軸ケーブルを有した同軸型平衡不平衡変換器を説明するための図である。

【図3】本発明の第1の実施形態の変形例にかかる高出力電力増幅器110のブロック図である。

【図4】発振防止回路27及び28を説明するための図である。

【図5】本発明の第2の実施形態にかかる高出力電力増幅器210のブロック図である。

【図6】2倍波成分の抑圧効果を示す図である。

40

【図7】ハイブリッド回路を用いた従来の高出力電力増幅器900を示した図である。

【図8】ウィルキンソン型分配器を用いた従来の高出力電力増幅器910を示した図である。

【発明を実施するための形態】

【0020】

以下に本発明の実施の形態を図面に基づいて詳細に説明する。尚、本実施の形態における記述は、本発明にかかる高出力電力増幅器の一例を示すものであり、これに限定されるものではない。本実施の形態における高出力電力増幅器の細部構成等に関しては、本発明の趣旨を逸脱しない範囲で適宜変更可能である。

【0021】

50

まず、本発明の第1の実施形態にかかる高出力電力増幅器について説明する。図1は、本発明の第1の実施形態にかかる高出力電力増幅器10のブロック図である。図1に示すように、本発明の第1の実施形態にかかる高出力電力増幅器10は、1つの4合成型電力増幅回路11によって構成されている。尚、高出力電力増幅器10は、4合成型電力増幅回路11の入力側に、非線形歪み補償回路21を接続し、4合成型電力増幅回路11で発生する歪み成分を低減させている。

【0022】

4合成型電力増幅回路11は、入力信号を4つの分配信号に分配する電力分配回路12と、電力増幅器24(24a~24d)と、電力増幅器24(24a~24d)によって増幅された4つの分配信号を合成する電力合成回路13と、を備えている。また、電力分配回路12は、ハイブリッド回路22と平衡不平衡回路23(23a、23b)とを備え、電力合成回路13は、ハイブリッド回路26と平衡不平衡回路25(25a及び25b)とを備えている。

10

【0023】

ハイブリッド回路22は、信号W1を入力して、信号W21及び信号W22に分配する分配回路である。分配された信号W21と信号W22との間の位相差は90°であり、信号W21と信号W22の出力電力は、信号W1を等分に分配した電力である。また、ハイブリッド回路26は、信号W51及び信号W52を入力して、信号W6に合成する合成回路である。入力された信号W51と信号W52との位相差を90°で合成する。ハイブリッド回路22及び26としては、3dBハイブリッドコプラを使用することが好ましい。

20

【0024】

平衡不平衡回路23a及び23bは、信号W21及び信号W22を入力して、それぞれ信号W31及び信号W32、並びに、信号W33及び信号W34に分配する分配回路である。分配された信号W31と信号W32との間の位相差、並びに、分配された信号W33と信号W34との間の位相差はともに180°であり、信号W31と信号W32の出力電力は、信号W21を等分に分配した電力であり、信号W33と信号W34の出力電力は、信号W22を等分に分配した電力である。また、入力する信号W21及び信号W22は不平衡信号であり、分配された信号W31及び信号W32、並びに、信号W33及び信号W34は平衡信号である。

30

【0025】

また、平衡不平衡回路25a及び25bは、信号W41及び信号W42、並びに、信号W43及び信号W44をそれぞれ入力し、それぞれ信号W51及び信号W52に合成する合成回路である。入力された信号W41及び信号W42は位相差180°で合成し、信号W43及び信号W44も位相差180°で合成する。また、入力する信号W41及び信号W42、並びに、信号W43及び信号W44は平衡信号であり、合成された信号W51及び信号W52は不平衡信号である。

【0026】

平衡不平衡回路23a、23b、25a及び25bとしては、180°バランを使用することが好ましい。また、図2に示すような、同軸ケーブル31を不平衡型として、2本の信号線32及び33を平衡型として使用する同軸型平衡不平衡変換器を、平衡不平衡回路23a、23b、25a及び25bとしては使用することも好ましい。

40

【0027】

また、平衡不平衡回路23a、23b、25a及び25bにおいて、不平衡側の入出力端のインピーダンスを50Ωとし、平衡側の入出力端のインピーダンスを25Ω以下とすることが好ましい。即ち、平衡不平衡回路23a及び23bの入力端のインピーダンス、並びに、平衡不平衡回路25a及び25bの出力端のインピーダンスを50Ωとし、平衡不平衡回路23a及び23bの出力端のインピーダンス、並びに、平衡不平衡回路25a及び25bの入力端のインピーダンスを25Ω以下(例えば、25Ω、12.5Ω)とすることが好ましい。特に、平衡側の出力端のインピーダンスを25Ωとすることが好ましい。

50

【0028】

電力増幅器24a~24dは、それぞれ増幅素子(FET)を使用した同一性能の電力増幅器である。

【0029】

次に、上述した構成の4合成型電力増幅回路11における分配・増幅・合成手順について説明する。図1に示すように、まず、高周波信号(例えば、携帯電話にも用いられるマイクロ波)である入力信号W1をハイブリッド回路22が入力して位相差90°で信号W21及び信号W22に分配する。ハイブリッド回路22として3dBハイブリッドカプラを使用すると、3dBハイブリッドカプラの入出力端のインピーダンスは50Ωであり、入力信号W1の伝送路として用いるマイクロストリップラインも50Ωであることから、インピーダンス変換回路を設ける必要がなくなり、インピーダンス変換回路のスペースサイズを零にすることができる。

10

【0030】

その後、ハイブリッド回路22から出力された信号W21を平衡不平衡回路23aが入力して位相差180°で信号W31及び信号W32に分配する。また、ハイブリッド回路22から出力された信号W22を平衡不平衡回路23bが入力して位相差180°で信号W33及び信号W34に分配する。平衡不平衡回路23a及び23bの入力端のインピーダンスを50Ω、平衡不平衡回路23a及び23bの出力端のインピーダンスを25Ω以下とすることで、平衡不平衡回路23a及び23bの出力端のインピーダンスと増幅素子(FET)の入出力インピーダンス(最大利得が得られる数~数10の入出力インピーダンス範囲)との差が小さくなり、小型のインピーダンス変換回路を設けるだけで良くなる。即ち、平衡不平衡回路23(23a、23b)及び25(25a及び25b)と電力増幅器24(24a~24dとの間に設けられるインピーダンス変換回路のスペースサイズを小型化することができる。

20

【0031】

その後、平衡不平衡回路23aから出力された信号W31及び信号W32、並びに、平衡不平衡回路23bから出力された信号W33及び信号W34を、電力増幅器24a~24dがそれぞれ入力して所望の出力電力まで増幅して、信号W41、信号W42、信号W43及び信号W44としてそれぞれ出力する。

【0032】

その後、電力増幅器24a及び24bから出力された信号W41及び信号W42を平衡不平衡回路25aが入力して平衡不平衡回路23aと逆の位相差180°で合成して信号W51として出力し、電力増幅器24c及び24dから出力された信号W43及び信号W44を平衡不平衡回路25bが入力して平衡不平衡回路23bと逆の位相差180°で合成して信号W52として出力する。

30

【0033】

その後、平衡不平衡回路25aから出力された信号W51及び平衡不平衡回路25bから出力された信号W52をハイブリッド回路26が入力してハイブリッド回路22と逆の位相差90°で合成して、数10~100Wクラスの高出力信号を信号W6として出力する。

40

【0034】

上述した分配・増幅・合成手順によって、4合成型電力増幅回路11は、電力増幅器24(24a~24d)で所望の出力電力まで増幅した信号(W41、W42、W43及びW44)を4合成することによって、電力増幅器24の出力電力の約4倍の出力電力を得ることができる。即ち、4合成型電力増幅回路11を1つ備えた本発明の第1の実施形態にかかる高出力電力増幅器10は、電力増幅器24(24a~24d)によって増幅された出力電力の約4倍の出力電力を得ることができる。

【0035】

また、4合成型電力増幅回路11は、ハイブリッド回路22及び26と、平衡不平衡回路23(23a、23b)及び25(25a及び25b)と、を用いて入力信号を4分配

50

して増幅し、その後4合成することにより、電力増幅器24(24a~24d)によって発生する偶高調波成分、特に2倍波成分を抑圧することができる。

【0036】

次に、偶高調波成分を抑圧できる理由を以下に説明する。

電力増幅器24a乃至24dをAB級やB級アンプであると仮定すると、増幅後の出力ドレイン電流 I_d は、フーリエ級数展開すると一般的に下記の関係式(1)で表される。

【0037】

【数1】

$$I_d = I_0 \left(\frac{1}{\pi} + \frac{1}{2} \cos \omega \tau + \frac{2}{3\pi} \cos 2\omega \tau - \frac{2}{15} \cos 4\omega \tau + \dots \right) \quad \dots \dots (1)$$

10

【0038】

例えば、平衡不平衡回路23aで位相差180°で2分配された後、電力増幅器24aで増幅された信号W41及び電力増幅器24bで増幅された信号W42の場合、信号W41は関係式(1)のままであるが、信号W42は関係式(1)の「 $\frac{1}{\pi}$ 」が「 $-\frac{1}{\pi}$ 」に置き換えられる。即ち、下記の関係式(2)で表される。

【0039】

【数2】

$$I'_d = I_0 \left(\frac{1}{\pi} - \frac{1}{2} \cos \omega \tau + \frac{2}{3\pi} \cos 2\omega \tau - \frac{2}{15} \cos 4\omega \tau + \dots \right) \quad \dots \dots (2)$$

20

【0040】

従って、信号W41及び信号W42は、奇数次項(基本波成分)が反転した関係になっている。平衡不平衡回路25aにおいて、増幅された信号W41及び信号W42を平衡不平衡回路23aと逆の位相差180°で2合成することにより、偶数次項(偶高調波成分)が打ち消し合い、基本波成分のみが2倍に合成された信号W51が出力される。同様に、平衡不平衡回路25b及びハイブリッド回路26においても、それぞれ2合成される。その結果、4合成型電力増幅回路11によって、基本波成分のみが4倍に合成され高出力化された信号W6が出力される。また、平衡不平衡回路25a、平衡不平衡回路25b及びハイブリッド回路26で合成されることにより、偶高調波成分は打ち消し合って抑圧される。

30

【0041】

以上のことから、4合成型電力増幅回路11を1つ備えた本発明の第1の実施形態にかかる高出力電力増幅器10は、増幅された分配信号を4合成した高出力信号を出力することができるとともに、偶高調波成分を抑圧することができる。また、インピーダンス変換回路のスペースサイズを小型化しても、電力増幅器24(24a~24d)に用いられる増幅素子(FET)の最大利得を得ることができる。従って、高出力電力増幅器10の回路全体の大きさを小型化することができる。

【0042】

次に、本発明の第1の実施形態の変形例にかかる高出力電力増幅器について説明する。図3は、本発明の第1の実施形態の変形例にかかる高出力電力増幅器110のブロック図である。尚、図3に示す高出力電力増幅器110についての説明は、図1に示した高出力電力増幅器10との相違点について説明し、図1に示した高出力電力増幅器10と同じ構成の回路については説明を省略する。

40

【0043】

図3に示すように、高出力電力増幅器110の4合成型電力増幅回路120と、図1に示した高出力電力増幅器10の4合成型電力増幅回路11との相違点は、各電力増幅器24(24a~24d)の入力端及び出力端に、発振防止回路27(27a~27d)及び28(28a~28d)がそれぞれ接続されている点である。

【0044】

50

発振防止回路 27 (27a ~ 27d) 及び 28 (28a ~ 28d) は、各電力増幅器 24 (24a ~ 24d) の高出力化を図る上で問題となる発振を抑えて安定した動作を行うための回路で、増幅素子 (FET) へバイアス供給を行うバイアス回路、高周波線路へ DC バイアスを漏洩させない DC カット、増幅素子 (FET) から最大利得を得るための整合回路および平衡不平衡回路へ接続するためのインピーダンス変換回路、そして安定化素子を含むものとする。

【0045】

発振防止回路 27 (27a ~ 27d) は、基本的な構成回路の例として、電力増幅器 24 に用いられる増幅素子 (FET) 51 の入力側にバイアス回路 52 及び整合回路 54 が接続された構成 (図 4 参照) である。また、発振防止回路 28 (28a ~ 28d) は、基本的な構成回路として、増幅素子 (FET) 51 の出力側にバイアス回路 53 及び整合回路 55 が接続された構成 (図 4 参照) である。

10

【0046】

また、バイアス回路 52 及び 53 に高周波信号が漏れ込むことによる信号損失を防止するために、希望周波数帯におけるバイアスポートのインピーダンスを高くする手段がライン 61 及び 62 に設けられている。バイアスポートのインピーダンスを高くする手段としては、ライン 61 及び 62 のライン幅を細くする方法、シリーズに抵抗を入れる方法、フィルタ回路 (L や C で実現) を用いて希望周波数を遮断する方法、あるいは上述した複数の方法を組み合わせた方法等が用いられる。

20

【0047】

上述した構成の本発明の第 1 の実施形態の変形例にかかる高出力電力増幅器 110 は、各電力増幅器 24 (24a ~ 24d) の入力端及び出力端に、発振防止回路 27 (27a ~ 27d) 及び 28 (28a ~ 28d) をそれぞれ接続した 4 合成型電力増幅回路 120 を備えることにより、いかなる負荷条件、環境条件等においても発振しない (無条件安定化した)、安定な動作を行うことができる。

【0048】

また、高出力電力増幅器 110 の 4 合成型電力増幅回路 120 は、4 合成型電力増幅回路 11 と同様に、ハイブリッド回路 22 及び 26 と、平衡不平衡回路 23 (23a、23b) 及び 25 (25a 及び 25b) と、電力増幅器 24 (24a ~ 24d) と、を備えていることから、高出力電力増幅器 110 は、上述した図 1 に示した高出力電力増幅器 10 と同様の効果を得ることができる。

30

【0049】

次に、本発明の第 2 の実施形態にかかる高出力電力増幅器について説明する。図 5 は、本発明の第 2 の実施形態にかかる高出力電力増幅器 210 のブロック図である。尚、図 5 に示す高出力電力増幅器 210 についての説明は、図 1 に示した高出力電力増幅器 10 との相違点について説明し、図 1 に示した高出力電力増幅器 10 と同じ構成の回路については説明を省略する。

【0050】

図 1 に示した本発明の第 1 の実施形態にかかる高出力電力増幅器 10 は、4 合成型電力増幅回路 11 を 1 つ配置しているのに対して、図 5 に示す本発明の第 2 の実施形態にかかる高出力電力増幅器 210 は、4 合成型電力増幅回路 11 を並列に N 個 (図 5 では、N = 2) 配置し、高出力電力増幅器 210 に入力される入力信号 W I を N 個の 4 合成型電力増幅回路 11 に入力される信号 W 1 n (N = n) に N 分配するハイブリッド回路 222 と、N 個の 4 合成型電力増幅回路 11 から出力される信号 W 6 n (N = n) を N 合成して W O として出力するハイブリッド回路 223 と備えている点である。尚、ハイブリッド回路 222 及び 223 として、3 dB ハイブリッドカプラを使用することが好ましい。また、N は、 $N = 2^k$ であり、k は、k ≥ 1 の整数値である。

40

【0051】

また、図 5 では、N = 2 (k = 1) の場合を示しているが、N = 2^k (k ≥ 2) の場合は、3 dB ハイブリッドカプラを 2^k 個組み合わせることにより、N = 2 の場合のハイブ

50

リッド回路 2 2 2 に対応する回路を構成して入力信号 W I を N 個の 4 合成型電力増幅回路 1 1 に入力される信号 W 1 n に N 分配し、更に、N = 2 の場合のハイブリッド回路 2 2 3 に対応する回路を構成して N 個の 4 合成型電力増幅回路 1 1 から出力される信号 W 6 n を N 合成して W O として出力する。また、図 5 では、4 合成型電力増幅回路 1 1 を並列に N 個配置しているが、4 合成型電力増幅回路 1 2 0 を並列に N 個配置した構成にしても良い。

【 0 0 5 2 】

上述した構成の本発明の第 2 の実施形態にかかる高出力電力増幅器 2 1 0 は、4 合成型電力増幅回路 1 1 によって増幅された出力電力の約 N 倍の出力電力を得ることができる。即ち、4 合成型電力増幅回路 1 1 を構成する電力増幅器 2 4 によって増幅された出力電力の約 (4 × N) 倍の出力電力を得ることができる。また、4 合成型電力増幅回路 1 1 の代わりに 4 合成型電力増幅回路 1 2 0 を備えることにより、いかなる負荷条件、環境条件等においても発振しない (無条件安定化した) 、安定な動作を行うことができる。

10

【 0 0 5 3 】

(実施例)

次に、本発明の実施例について説明するが、本発明はこれら実施例に限定されるものではない。

【 0 0 5 4 】

実施例 1 及び比較例 1 の高出力電力増幅器を用意して、2 倍波成分の抑圧効果を測定した。実施例 1 の高出力電力増幅器は、図 3 に示した構成の回路であり、ハイブリッド回路 2 2 及び 2 6 として 3 d B ハイブリッドカップラを使用し、平衡不平衡回路 2 3 (2 3 a 、 2 3 b) 及び 2 5 (2 5 a 及び 2 5 b) として 1 8 0 ° バランを使用した構成の回路である。尚、3 d B ハイブリッドカップラの入出力端のインピーダンスは 5 0 Ω であり、入力信号の伝送路として用いるマイクロストリップラインも 5 0 Ω である。また、1 8 0 ° バランの不平衡側の入出力端のインピーダンスは 5 0 Ω であり、平衡側の入出力端のインピーダンスは 2 5 Ω である。比較例 1 の高出力電力増幅器は、上述した実施例 1 の高出力電力増幅器における 1 8 0 ° バランの代わりに 3 d B ハイブリッドカップラを使用した構成の回路である。

20

【 0 0 5 5 】

2 倍波成分の抑圧効果として、実施例 1 及び比較例 1 の高出力電力増幅器において、基本波成分の出力電力に対する 2 倍波成分の抑圧量を測定した。測定した結果を図 6 のグラフに示した。尚、図 6 において、横軸は出力電力 (単位 : d B m) を示し、縦軸は基本波の出力電力に対する 2 倍波成分の抑圧量 (単位 : d B c) を示す。また、実線は実施例 1 の結果を示し、波線は比較例 1 の結果を示す。

30

【 0 0 5 6 】

図 6 の結果から、同じ出力電力時における 2 倍波成分の抑圧量は、比較例 1 の高出力電力増幅器に比べて、実施例 1 の高出力電力増幅器が小さくなることがわかった。即ち、実施例 1 の高出力電力増幅器は比較例 1 の高出力電力増幅器よりも 2 倍波成分の抑圧効果があることがわかった。特に、出力電力が 4 0 ~ 4 8 d B m の範囲においては、1 0 d B c 以上の改善効果があることがわかった。

40

【 符号の説明 】

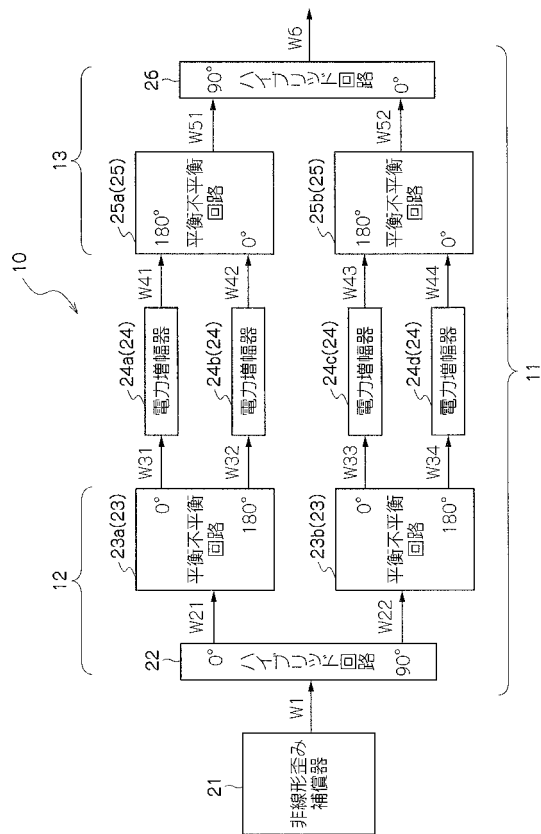
【 0 0 5 7 】

- 1 0 , 1 1 0 , 2 1 0 : 高出力電力増幅器
- 1 1 , 1 2 0 : 4 合成型電力増幅回路
- 1 2 : 電力分配回路
- 1 3 : 電力合成回路
- 2 1 : 非線形歪み補償回路
- 2 2 , 2 6 , 2 2 2 , 2 2 3 : ハイブリッド回路
- 2 3 , 2 3 a , 2 3 b , 2 5 , 2 5 a , 2 5 b : 平衡不平衡回路
- 2 4 , 2 4 a , 2 4 b , 2 4 c , 2 4 d : 電力増幅器

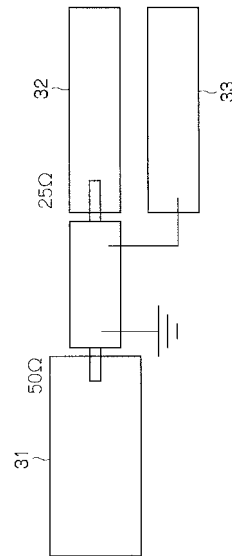
50

27, 27a, 27b, 27c, 27d, 28, 28a, 28b, 28c, 28d :
発振防止回路

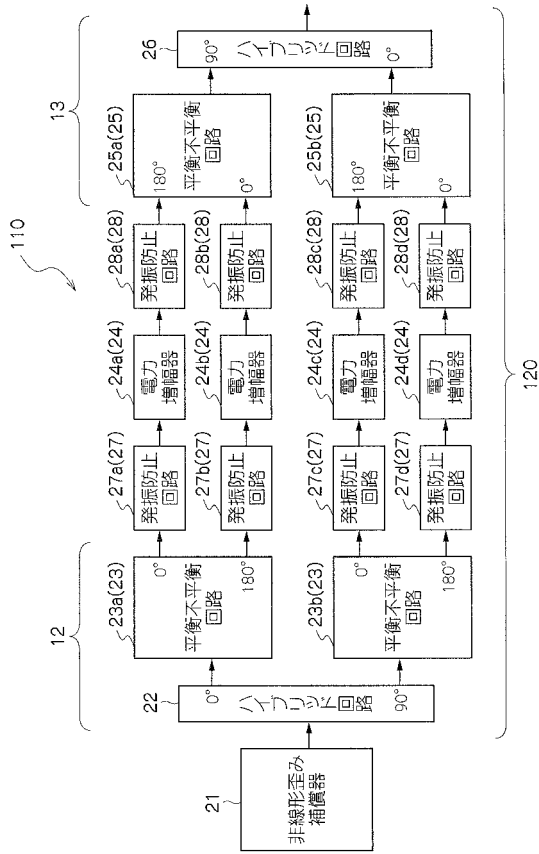
【図1】



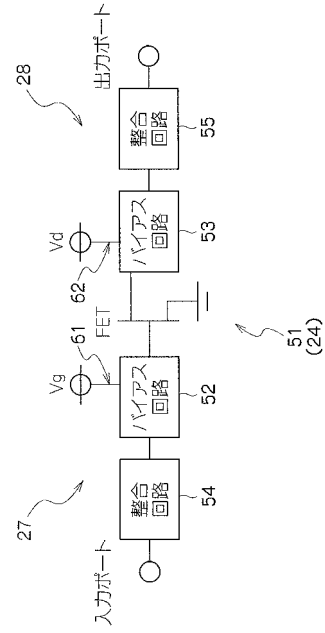
【図2】



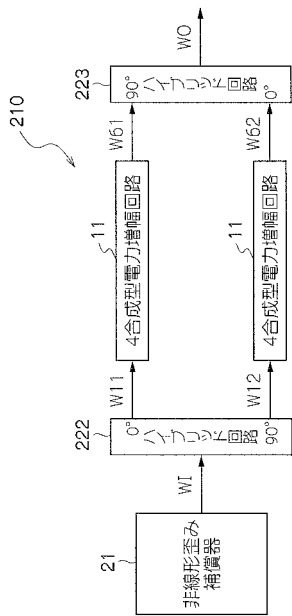
【 図 3 】



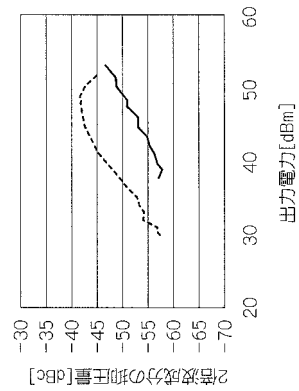
【 図 4 】



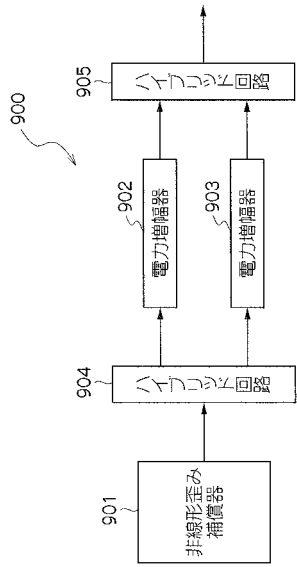
【 図 5 】



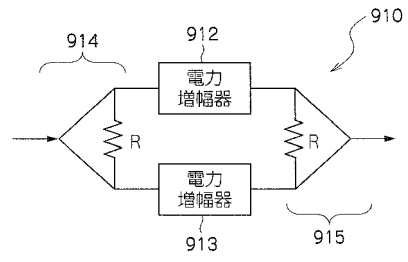
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

Fターム(参考) 5J500 AA01 AA21 AA22 AA41 AC21 AC92 AF07 AF15 AH09 AH35
AK12 AK26 AK29 AS14 AT01 CK02 CK06 CK07 NG02 NH03