[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H04Q 3/00
H04L 12/04 H04M 3/00

[12] 发明专利说明书

[21] ZL 专利号 02101506.6

[45] 授权公告日 2005 年 3 月 23 日

[11] 授权公告号 CN 1194558C

[22] 申请日 1994.1.29 [21] 申请号 02101506.6
分案原申请号 94101688.9
[30] 优先权
[32] 1993. 1.29 [33] US [31] 08/011,378
[71] 专利权人 L. M. 埃利克逊电话股份有限公司
地址 瑞典斯德哥尔摩
[72] 发明人 拉尔斯－约兰·彼得松
审查员 傅海望

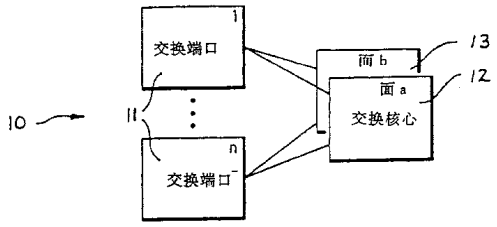
[74] 专利代理机构 上海专利商标事务所有限公司
代理人 李 湘

权利要求书 3 页 说明书 21 页 附图 12 页

[54] 发明名称 异步传递模式交换机及其控制方法

[57] 摘要

一种异步传递模式(ATM)交换机，它通过交换端口的逻辑和缓冲功能监视和控制对交换核心矩阵的接续。 将逻辑和缓冲功能移至交换端口使交换核心极大简化。 交换核心矩阵包括多个行、列和交叉点，为从其输入点传至其输出点的信息传递元提供路径。 交换核心矩阵中的单存储位置缓冲器可以在各信息传递元通过矩阵时将其暂时存储再传出。 交换核心矩阵的简单性使其能构造在一块集成电路中。



ISSN1008-4274

1. 一种 ATM 交换机，其特征在于包括：

交换核心矩阵，它包括多个行、列及其交叉点，以向由所述矩阵的输入点至输出点的信息传递元流提供可选择路径；

在外部信息传递元通信设备与所述交换核心矩阵之间提供接合的装置，所述接合装置包括：多个在所述输入点处与所述交换核心矩阵电气连接的输入交换端口，用以异步发送和接收来自所述交换核心矩阵的所述信息传递元流，每个所述输入交换端口包括至少一个输入缓冲器，其规模根据通过所述缓冲器的通信业务类型选定；以及

用来控制所述信息传递元对所述交换核心矩阵的接续的装置包括：

保持在所述输入缓冲器中所述信息传递元直至所述的其中一条路径可用为止的装置；以及

将来自所述交换端口的逻辑地址转换为所述交换核心矩阵中的实际地址的 ATM 空分交换规约装置，所述 ATM 空分交换规约装置包括：

用于识别每个所述信息传递元被寻址的目标交换端口的中继地址字段；

用于确定所述目标交换端口中的哪一个是空闲的中继轮询字段；

用于比较所述中继地址字段与所述中继轮询字段的装置，以确定所述目标交换端口中哪一个是既被寻址又空闲的；以及

用于将每个所述信息传递元传送给空闲的所述被寻址的目标交换端口的装置，所述传送装置包括：

用于相移入局和出局的信息传递元的装置；以及

通过测量处理和组合所述中继地址字段和所述中继轮询字段所需的时间长度来确定所述相移程度的装置。

2. 如权利要求 1 所述的 ATM 交换机，其特征在于，交换核心矩阵对于每一所述路径包含一个或多个单元缓冲器。

3. 如权利要求 2 所述的 ATM 交换机，其特征在于，所述交换核心矩阵包括：

用于终接来自所述交换端口的所述信息传递元流的多个行功能单元；

与所述行功能单元组成同步对，并产生出局至所述交换端口的所述信息传递元的多个列功能单元；

用来从所述行功能单元接收所述信息传递元，并将其中继至所述列功能单元的多个交叉功能单元；以及

用于在所述行功能单元与列功能单元之间传送所述信息传递元的多条行总线和列总线。

4. 如权利要求 3 所述的 ATM 交换机，其特征在于，所述交叉功能单元包括一个双

端口存储装置，用于存储所述信息传递元，直至其被所述列功能单元转储为止。

5. 如权利要求 4 所述的 ATM 交换机，其特征在于，所述交叉功能单元包括产生标识信号的装置，所述标识信号用于向所述列功能单元指示有一个对其寻址的信息传递元正存储在所述双端口存储装置中。

6. 如权利要求 5 所述的 ATM 交换机，其特征在于，所述交换核心矩阵构造在单个集成电路上。

7. 如权利要求 6 所述的 ATM 交换机，其特征在于，所述交换核心矩阵安装在所述交换端口与其电气相连的背板上。

8. 如权利要求 2 所述的 ATM 交换机，其特征在于，将每个所述单元缓冲器排列在所述交换核心矩阵的所述输入点处以形成公共缓冲器组合。

9. 如权利要求 8 所述的 ATM 交换机，其特征在于，每个所述公共缓冲器组合包含一个由 1-12 个所述单元缓冲器组成的组。

10. 如权利要求 9 所述的 ATM 交换机，其特征在于，每个所述公共缓冲器组合还分布在所述交换核心矩阵中的使用最频繁的交叉点上。

11. 如权利要求 2 所述的 ATM 交换机，其特征在于，每个所述单元缓冲器由所述交换核心矩阵中的两个所述交叉点共享。

12. 如权利要求 2 所述的 ATM 交换机，其特征在于，在所述交换核心矩阵的每个所述交叉点处设置一个所述单元缓冲器。

13. 一种对通信系统内部的信息传递元流进行控制的方法，其特征在于包括以下步骤：

为具有多个行、列和交叉点的交换核心矩阵的输入点至输出点的所述信息传递元提供可选路径；

将多个交换端口电气连接至所述交换核心矩阵的输入点以向所述交换核心矩阵发送信息传递元；

将多个交换端口电气连接至所述交换核心矩阵的输出点以接收来自所述交换核心矩阵的信息传递元；

将每个所述交换端口与外部信息传递元通信装置连接起来；以及

通过每个所述信息传递元对所述交换核心矩阵的接续进行控制，所述接续控制步骤包括：

在连接至所述输入点的每个所述交换端口内的至少一个输入缓冲器中保持所述信息传递元直至其中一条所述路径可用为止，保持所述信息传递元的所述步骤包括：

根据要通过所述缓冲器的通信业务类型选定各个所述输入缓冲器的规模；以及

利用异步传递模式(ATM)空分交换规约将来自交换端口的逻辑地址转换为所述交换核心矩阵的实际地址，所述将逻辑地址转换为实际地址的步骤包括：

识别一个信息单元被寻址的目标交换端口；

识别空闲的目标交换端口；

将被寻址的所述目标交换端口与空闲的所述目标交换端口比较以识别哪些所述被寻址的目标交换端口是空闲的；以及

向空闲的被寻址的所述目标交换端口发送所述信息传递元，所述发送步骤包括：

测量识别所述被寻址目标交换端口并将其与所述空闲的目标交换端口进行比较所需的时间长度；以及

对入局和出局信息传递元相移一个等价于识别所述被寻址的目标交换端口并将其与所述空闲的目标交换端口作比较所需的时间长度。

14.如权利要求 13 所述的方法，其特征在于，向信息传递元提供可选路径的步骤包括向所述交换核心矩阵中的每条所述路径提供一个或多个单元缓冲器。

15.如权利要求 14 所述的方法，其特征在于进一步包括在所述交换核心矩阵的输入和输出点处安装双向连接件的步骤。

16.如权利要求 15 所述的方法，其特征在于进一步包括将所述交换核心矩阵、所述单元缓冲器和所述双向连接件安装在单个集成电路上的步骤。

异步传递模式交换机及其控制方法

本申请是1994年1月29日提交的中国专利申请94101688.9的分案申请。

发明领域

本发明涉及异步传递模式(ATM)交换机,尤其涉及ATM交换机系统内信息流控制和等时业务的实现。

背景技术

异步传递模式(ATM)也称为“传递元中继”,是一种基于电信标准的技术,设计来满足公用网在很宽的数据速率范围内数据同时复用和交换的要求。这些要求产生于正在出现的多媒体、高速数据和图像通信等各种应用。ATM是一种基于快速分组交换原理的统计复用和交换方法,与目前数字交换机所采用的电路交换技术完全不同。ATM为声音、数据和图像通信配置专用的电路,将每一类通信业务中的信息流划分成各个“传递元”,每一传递元包括指定该元内所载信息发送去处的地址或流向。流向指令以标志符的形式加在该元所载的信息中,当该传递元经过ATM交换机时,由该交换机处理。

促进人们设计宽带ATM交换机结构的因素有多种:

1.适应声音、图像、数据等形形色色业务的需要;

2.交换机工作时所必需的高速度(从155Mb/s到超过1.2Gb/s);

3.数据通信的猝发性。

如果通信网继续在中央位置部署大型交换机,那么就要有大容量ATM交换机。假定这样一套交换机为50,000至100,000个用户提供服务,且每一用户工作速率为SONET STS-3(155Mb/s),则交换机对用户接口的总用户接续容量每一流向约为10万亿位每秒(Tb/s)。如果任一时刻仅有十分之一的用户使用分配到的接续容量,那么该大容量ATM交换机的核心必须交换约1Tb/s的业务,这一数值比现有的市内数字交换机的容量大若干数量级。

以往曾有人提出几种高性能分组交换结构。它们可以归类为不同的层次结构—内部缓冲器,输入缓冲器,输出缓冲器,共用缓冲器或这些缓冲器的各种组合。内部缓冲的交换机包括缓冲榕树状(banyan)网络。假定榕树状交换机在中间级具有单个信息元缓冲器,并具有平衡和均匀的业务模式,则其最大的通过量仅为大容量ATM交换机要求值的大约45%。输入缓冲的结构包括带振铃保留的分批榕树状(Batcher-banyan)网络,或者包括具有并行集中共抢判决的自选路纵横制网络。由于“排头居先”(HOL)造成

的阻塞,其最大通过量约为所需值的58%。其它如允许每一输入端口的两个传递元与其余传递元竞争的技术将输入缓冲结构的最大通过量提高至所需值的约70%。

其余类型的ATM交换结构各有其优点。例如,带输出缓冲的交换机已被证明在大型的交换结构中具有最佳的延迟/通过性能。共同缓冲器结构则表明其极大地改善了存储器利用率。已有技术中其余的交换机包括那些配备有混合的输入、输出缓冲器的交换机以及带有内部及输出缓冲器的阳光(Sunshine)交换机。除了点对点交换机之外,还有人提出了几种一点对多点的ATM交换机。

每一类交换机结构有其自身的优点和不足。例如,分批榕树状网络比纵横制网络交换单元少,但由于各级之间的互连线不等同,并且线长差别随着网络增大而加剧.所以在每一级使所有信号同步的难度较大。相反,纵横制网络有较多单一和常规的互连线,使同步较方便,但交换单元较多。

所有的已有技术交换机,以及当前在 ATM 交换领域中的大多数研究发展方向都是开发数量更多和更复杂的交换核心,以便提供在最大设计业务负载下工作的大型中央交换机所必需的交换容量。这类交换机中已经设计了采用十二块以上ATM芯片的网络,以提供确保传递元通过交换核心概率高所必需的大缓冲器和多重路径。但是,也很需要为各种通信网中小规模中继节点而最优化设计的高质量ATM交换机。已有技术ATM交换结构无论规模大小,都未利用接续控制解决容量、通过量和呼损问题,都不能提供等时服务。

发明内容

本发明的一方面是一种异步传递模式(ATM)交换机,包括一个交换核心矩阵和多个电气连接交换核心矩阵输入和输出点的交换端口。交换端口传输和接收来自交换核心矩阵的信息元。交换核心矩阵通过其多个行、列和交叉点为矩阵输入点至输出点的信息传递元提供路径。交换核心具有一点对多点播发功能。交换端口形成ATM交换机和外部通信装置之间的接口。此外,交换端口通过交换核心接口与交换核心矩阵连接,并通过来自交换核心矩阵交叉点的反馈信息控制对交换核心矩阵的接续。对交换核心矩阵的接续可以由一个或多个输入缓冲器控制,该缓冲器存储信息传递元,直至交换核心矩阵中选定的路径空出为止。为增强交换能力,可以将多个交换核心矩阵链接。

本发明的另一方面是一种控制通信系统中信息传递元流动的方法。该方法首先为具有多个行、列和交叉点的交换核心矩阵输入点至输出点的信息传递元提供可选择路径。然后,将多个交换端口电气连接交换核心矩阵的输入和输出点,以对其收、发信息传递元。随后将每一交换端口连接一个外部信息传递元通信装置,并控制每一信息传递元可进行的对交换核心矩阵的接续。该控制接续的步骤还可包括将该信息传递元存储在每一交换端口的一个或多个缓冲器中,直至交换核心矩阵中选定的路径空出为

止。

本发明的一个目的在于提供有接续控制的 ATM 交换机,它使交换机的连接质量可由所连装置控制,因而交换器核心不需要大规模缓冲器。

本发明另一目的在于提供一种 ATM 交换机,它最大限度地利用具有猝发性的数据通信业务所能使用的带宽,并极大地减少了交换机的呼损率。当已有技术交换机的某一级在其缓冲器占满的情况下传输一信息传递元时,常有传递元丢失。在实施接续控制时,信息传递元保存在其规模按所处理业务类型而定的输入缓冲器中,直至有可用的输出缓冲器或端口。因为只有当输入缓冲器过载时才会发生信息丢失,所以极大地减少了呼损,并且,如果输入缓冲器大小适当,那么过载情况极少。

本发明再一目的是提供一种功能类似于局域网(LAN)的 ATM 交换机,从而使该交换机能较好地处理未来公用网的数据通信需求。

本发明又一目的在于提供一种适应不同速度通信装置的 ATM 交换机,从而能在以后进行升级和连接有更高速度性能的新装置,例如连接 SONET STS 12c 装置,而不致影响已连接的速度较低的装置。这一目的保证在同时将交换核心升级到更高速度的前提下,已有设备可升级,而无需替换整个 ATM 交换机。

本发明的目的还在于提供一种 ATM 交换机,它可以作变动,以在传输信息传递元时提供预定的延迟,从而实现所谓的等时业务。

附图简述

本领域的熟练人员参照下列附图将能更好地理解本发明及其众多目的和优点,其中:

图 1 是本发明的系统中所用类型的受控接续 ATM 交换机主要部分的简化框图;

图 2 是图 1 的 ATM 交换机的简化功能框图,示出交换端口和交换核心之间的数据流,以及本发明的系统中输入缓冲器在交换核心中的设置位置;

图 3 是 ATM 交换机的简化功能框图,示出在本发明的系统中从交换端口监视和控制操作及维护功能的方式;

图 4 是简化框图,示出与本发明的受控接续 ATM 交换机相连的所有通信装置如何通过交换端口接续交换核心;

图 5 是简化的功能框图,画出由本发明的受控接续 ATM 交换机所实现的逻辑交换和空分交换功能;

图 6 是简化的功能框图,画出按矩阵结构链接若干受控接续 ATM 交换机时的逻辑和空分交换功能;

图 7 是简化的功能框图,示出在本发明的受控接续 ATM 交换机中实现逻辑和空分交换功能的三个通信规约级之间的结构和联系;

图 8 是说明一个交换端口与一面交换核心之间的交换核心接口(SCI)的实际连线框图;

图 8a 是在交换核心接口(SCI)各个方向上传送的通用传递元字节图;

图 8b 是在交换核心接口各个方向上传送的一个信息传递元的字节图;

图 8c 是在交换核心接口各个方向上传送的维护传递元字节图;

图 8d 是在交换核心接口各个方向上传送的空闲传递元字节图;

图 9 是本发明的受控接续 ATM 交换机一个实施例的简化框图,其中,输入交换端口和交换核心矩阵至目标交换端口的出口有相同数量的逻辑缓冲器;

图 10 是本发明的受控接续 ATM 交换机一个实施例的简化框图,其中,所有至目标交换端口的交换核心出口采用单个逻辑缓冲器;

图 11 是简化框图,示出本发明受控接续 ATM 交换机的交换端口输入侧的缓冲器优先级安排和可变缓冲器规模的采用;

图 12 是功能框图,示出本发明受控接续 ATM 交换机中交换端口与交换核心连接,以及交换矩阵接续机构所采用的原理;

图 13 是功能框图,示出仍具备本发明的受控接续 ATM 交换机所需功能的交换核心矩阵中缓冲器配置的最少方案;

图 14 是功能框图,示出本发明的受控接续 ATM 交换机采用中等数量缓冲器时交换核心矩阵中缓冲器的配置;

图 15 是功能框图,示出在完整方案中交换核心矩阵内缓冲器的配置,该方案中,本发明的受控接续 ATM 交换机每一矩阵交叉点采用深度为一个传递元的一个缓冲器;

图 16 是交换核心矩阵最高一级的框图;

图 17 是交换核心矩阵行功能单元(RFU)框图;

图 18 是交换核心矩阵列功能单元(CFU)框图;

图 19 是列功能单元(CFU)内控制 CFU 控制器的功能的软件程序高级流程图;

图 20 是交换核心矩阵交叉功能单元(XFU)的框图;

图 21 示出某一特定交换端口的交换核心接口中交换端口至交换核心的传递元流和交换核心至交换端口的传递元流之间的时间关系;

图 22 是本发明的受控接续 ATM 交换机一个实施例的透视图,其中,在交换端口板所连接的背板上安装一单片交换核心;

图 23 是本发明较佳实施例中速度转换所用装置的逻辑框图。

实施发明的较佳方式

图 1 是实施本发明原理时所用类型的受控接续 ATM 交换机 10 主要部分的简化框图。本发明的 ATM 交换机基本上由两部分组成:一个或多个交换端口 11 和一个交换核

心 12。每一交换端口 11 执行 ATM 交换机 10 的逻辑交换和缓冲功能,如图 2 所示,它分为一个输入侧 11A 和一个输出侧 11B。交换核心 12 根据每一信息元所附加的标识符,基本上只执行路径选择功能,并且可以用单块芯片实现。这样极大减少交换核心的硬件和维护费用,并极大地提高其可靠性,在如图 1 所示配置一块第二平面 13 作为冗余时更是如此。

图 2 是简化功能框图,示出交换端口 11 和交换核心 12 之间的数据流,以及输入缓冲器 14 在交换端口 11 中的位置。在一个实施例中,本发明的交换核心 12 比已有技术的交换机大为简化。其部分原因在于输入缓冲器 14 从大多数传统 ATM 交换机中所处的交换核心 12 内部,移至交换端口 11A 的输入侧。因此,交换核心 12 仅包括一个交换矩阵和矩阵中每一列的状态寄存器,并附带一个为信息元公平传输而设的优先级安排屏蔽寄存器。交换核心 12 每一通道或路径具有仅一个存储位置的缓冲深度,而没有处理器或任何用于操作和维护的通信通道。

交换端口 11 中进行缓冲的结果是在每一个交换端口的输入侧 11A 必须增大带宽,以使交换端口能在短时间内接收大量数据,或者几乎同时地从若干输入源接收数据。但是,每一缓冲器 14 的存储容量可以改变,以符合各交换端口 11 及其处理的业务类型的各个要求,从而改善系统的总体特性和降低成本。根据所涉及的通信服务类型,各交换端口 11 可以设计带有规模不同的输入缓冲器 14,复杂程度也可做得不同。例如,对于通常的电话服务,交换机中通过低数据速率连续信息流,则小规模输入缓冲器 14 足够了。对于数据通信,其信息流更具猝发特征,则需要大规模输入缓冲器 14。这样,输入缓冲器 14 的设计可以根据预期的服务类型而定,并且只设置必需的缓冲空间,所以 ATM 交换机 10 的总体成本降低了。

除了修改适合各种情况的缓冲器分配的优点之外,交换端口 11 中接续控制和缓冲的采用提供了传递元通过交换核心 12 的“保证”,因为交换端口 11 在确定信息传递元通过交换核心 12 的指定路径的状态时将传递元保持在其缓冲器 14 中,并且仅当有一条路径和一个目的交换端口空出时才释放该传递元。

图 2 中的虚线 15 表示接续监视和规约控制信息(PCI)流,该信息流确定各交换端口 11 何时能将其输入缓冲器 14 中的信息传输通过交换核心 12。这一监视和控制过程将在后文详细说明。

交换核心 12 和不同交换端口 11 之间的通信可以异步或同步。异步通信由各交换端口 11 控制,允许某一交换端口以高速率发送和接收信息,同时另一交换端口以低速率发送和接收信息。同步通信要求需要同步的交换端口 11 在交换核心 12 中采用一个时钟分配信号。在这种情况下,一个交换端口作为主机,另一交换端口作为从机。主交换端口向从交换端口发出同步时钟信号。

图 3 是简化的功能框图,示出从交换端口 11 监控操作及维护功能的方式。各交换

端口 11 控制和监视交换核心 12 中各相应交换端口可用路径的操作和维护(O&M)功能。图 3 中的虚线 16a 表示在通过交换核心 12 的路径中实现 O&M 功能,而不是在交换核心本身之中。

图 4 是简化框图,示出与受控接续 ATM 交换机 10 相连的所有通信装置 17 如何通过交换端口 11 接续交换核心 12。交换端口 11 具有通信装置 17 与交换核心 12 之间的接口。例如当传送标准电话通信时,交换端口 11 可将信号从标准 C1 载波格式传换成每传递元有多达 56 个字节信息的 ATM 分组格式。

图 5 是简化的功能框图,示出本发明的受控接续 ATM 交换机所执行的逻辑交换和空分交换功能。实现该功能要通过三个规约级:ATM 逻辑交换(ALS)18、ATM 空分交换(ASS)19 和实际成帧 21。ALS18 具备 ATM 交换机 10 与外部通信网装置 17 之间的接口,并在交换端口 11 内执行。ALS18 将虚拟信道标识符/虚拟通道标识符(VCI/VPI)入局数字转换成 ATM 交换机 10 输入和输出侧的出局数字。ASS19 是在交换端口 11 和交换核心 12 之间传送信息元的规约。当交换端口 11 的逻辑地址在交换核心 12 中转换成用于空分交换的实际地址时实行 ASS19。实际成帧 21 指示传递元的传递可与一成帧基准对准,以使交换端口 11 彼此同步。

在上述三个规约中,ASS19 是对本发明最重要的规约。ASS19 是在 ATM 空分交换级执行的功能和程序的集合。该功能部分在交换端口 11 中,部分在交换核心 12 中执行。该功能使得能进行传递元同步信号和字节同步信号的提取、交换核心 12 的维护、对交换核心接续的控制和发送/接收传递元状态的确定。该功能由交换端口 11 传至交换核心 12(或相反)的规约控制信息(PCI)15 以及来自上一层或控制层的原语所驱动。

图 6 是简化的功能框图,示出按矩阵结构或其它如 CLOS 之类结构链接若干受控接续 ATM 交换机 10 时的逻辑及空分交换功能。在交换端口(SWP)11a—d 中配置大规模缓冲器 14 允许高度集中,不致损及交换系统的交换核心(SWC)12a—c 通过数据通信业务的性能。内交换端口 11b 和 11c 的 ALS 层的虚线象征性地示出有两个相对的选择端口。

图 7 是简化功能框图,示出本发明的受控接续 ATM 交换机 10 中执行逻辑和空分交换功能的三个通信规约级之间的结构和联系。包括 53 个字节信息的 ATM 传递元 24 可存储在 ALS—PDU 中。当该传递元装入包括 56 个字节信息的 ALS—SDU22 中时,有三个字节留出可自由使用。然后,ALS—SDU22 与 4 字节的 PCI15 一起装入有 60 个字节的 ASS—PDU27 中,再中继至另一 ALS 规约实体 18 或相反。该功能局部在交换端口 11 中,局部在交换核心 12 中执行,并由交换端口 11 传至交换核心 12(或相反)的 PCT15 以及来自上一层或控制层的原语所驱动。

交换核心接口(SCI)是交换端口 11 与交换核心 12 之间的接口。信息传递元、维护传递元和空闲传递元在 SCI 中混合。信息传递元从交换核心 12 中通过,而维护和空闲

传递元终止于SCI 的两侧。

图 8 是框图,示出一个交换端口 11 与一面交换核心 12 之间 SCI 的实际线路。实际线路包括一条双向时钟基准线 28、一条自交换端口 11 至交换核心 12 的 DCLOCK SWP—SWC 线 29、一条自交换端口 11 至交换核心 12 的数据 SWP—SWC 线 30、一条自交换核心 12 至交换端口 11 的数据 SWC—SWP 线 31 和一条自交换核心 12 至交换端口 11 的 DCLOCK SWC—SWP 线 32。这样,除了时钟基准线 28 之外,每一条线都做成平衡线对。

图 8a 是通用传递元 101 在 SCI 上朝各个方向传送时的字节图。该传递元含有 60 个字节,字节 1 的位 8 在串行比特流中首先传送。字节 1—4 构成地址和确认字段 102,字节 5—60 是传递元 101 所携带的有效负载(信息)103。作为高数据速率的一种选择,具体而言,当采用光传输线时,可以每隔 24 位插入一个线路编码位(LCB)104。再加上两步加密,LCB104 直流平衡良好。交换核心 12 检测 LCB104,并在各个交换端口 11 的相反方向上应用同一技术。

传递元类型字段(CTF)105 是两个方向上都采用的两位编码字段。CTF105 中的编码指示正在传递的传递元的类型。所包含编码及其含义如下:

编码	传递元类型	注释
00	空闲	RAF 无效,RPF 有效
01	维护	携带维护指令;RAF、RPF 由维护字段替代; 见维护传递元格式(图 8c)
10	有效业务	低优先级传递元;RAF、RPF 有效
11	有效业务	高优先级;RAF、RPF 有效

包含 6 位的标识差错校验(TEC)字段 106 在 SCI 两侧发生并校验。TEC106 用于传递元同步和传递元中前 26 位的确认。

图 8b 是信息传递元 111 在 SCI 上朝各个方向传送时的字节图。信息传递元 111 的字节 1—3 包括指示交换核心 12 输出侧各交换端口 11 的位图。在发送方向(交换端口至交换核心)上,字节 1—3 包括中继地址字段(RAF)25,其中每一位指示交换核心 12 另一侧的一个目标(接收)交换端口。在接收方向(交换核心至交换端口)上,字节 1—3 包括中继轮询字段(RPF)26,并指示目标交换端口哪些被占用,哪些空闲。

图 8c 是维护传递元 121 在 SCI 各方向上传送时的字节图。对于与发送交换端口 11 对应的那部分交换核心 12,可以从交换端口 11 发出大量维护指令给交换核心 12。在发送方向上,字节 1 包含一个两位的速率数据字段(RDF)122,其中有下列编码:

编码	含义
00	本交换端口与被选址交换端口之间的任何速率差都可适应。
01	本交换端口发送速率高于被选址交换端口的接收速率。

10 本交换端口接收速率高于被选址交换端口的发送速率。

11 本交换端口速率与被选址交换端口同步。

在发送方向上,字节 2 包含一个给出正在发送维护传递元 121 的交换端口 11 的地址的 6 位交换端口地址字段(SPAF)123。有 24 个交换端口 11,用二进制数标出 0—23 的编号。

在发送方向上,字节 3 包含一个两位的平面选择字段(PLSF)124,该字段选择执行维护指令的交换核心平面。所含指令如下:

编码	含义
00	指令不执行。
01	仅平面 A 执行指令;两个平面都发送确认信号。
10	仅平面 B 执行指令;两个平面都发送确认信号。
11	平面 A 和 B 都执行指令

字节 3 还包含一个 4 位操作请求字段(ORF)125。ORF125 可用于请求这样的动作,如封锁或解封被选址交换端口,打开或关闭被选址时钟基准门,设置本交换端口与被选址交换端口之间的速率数据,对本交换端口设置节流,将本列或行清零,以及设置交换核心内部传递元延迟。交换核心内部延迟指令可用于设定交换核心中的延时,使得在所接装置之间可以实现传递元的等时串行传递,而没有不必要的延迟损失。串行等时支援要求所连接的装置中延迟最小,而可变传递元业务支援要求交换端口中延迟最大,以便分析缓冲器状态。

在接收方向上,字节 3 包含一个 2 位操作指示字段(OIF)126,它向交换端口 11 指示交换端口 11 至交换核心 12 的前一传递元的状态。OIF126 示出前一传递元是否有错,或者对于交换核心 12 的维护传递元,指示其是否已执行。所含编码如下:

编码	含义
00	未用
01	交换端口至交换核心的前一维护指令已执行
10	前一传递元中 TEC 有差错
11	对交换端口至交换核心的前一维护传递元的字段译码有差错

在接收方向上,字节 5 包含一个 5 位交换端口标识号 127,指示交换核心 12 赋予交换端口 11 的号码。交换端口标识号 127 对应于发送方向上的 SPAF123。

字节 5 还包含一个 1 位的同步窗口字段(W)128,指示同步窗口的大小。同步窗口在后文详细说明。所含编码如下:

编码	含义
00(缺省)	窗口对应于字节 2 的定时。允许有一额外时间对应

于时钟基准和交换核心内部跳动用的一个字节。

01 窗口为 60 字节交换核心还通过字节 6 至 9 发送其本身的项号和版本号,如图 8c 的阴影区 129 所示。

图 8d 是空闲传递元 141 在 SCI 上朝各方向发送时的字节图。除了发送方向(交换端口至交换核心)上前 3 个字节 142 无意义外,空闲传递元 141 与维护传递元 121 相同。

图 9 是简化框图,示出本发明的受控接续 ATM 交换机较佳实施例的主要部分,其中,输入交换端口 11a 中的逻辑缓冲器 14 与交换核心矩阵 12 至目标交换端口 11b 的出口数量相同。在图示例中,有“n”个输入交换端口 11a 和“n”个输出交换端口 11b。在较佳实施例中,交换核心包含一个有 n 行 12a 和 n 列 12b 的交换矩阵 12。因此,有 n 个入口交换端口 11a 和 n 个出口交换端口 11b。

图 9 简化成仅示出单个入口交换端口 11a(SWP 第 X 号)、交换核心 12 中的一行 12a 和 n 个出口交换端口 11b(SWP 1—n)。各入口交换端口 11a 连至交换核心 12 的不同行。例如,入口交换端口 SWP 第 1 号(未示出)连接交换核心矩阵 12 的第 1 行,入口交换端口 SWP 第 2 号连至第 2 行等等。在图 9 中,入口交换端口 SWP 第 X 号连至第 X 行(12a)。图中示出各出口交换端口 SWP 1—n 连至交换核心 12 中同一矩阵的行 12a。在此具体情况下,出口交换端口连至入口交换端口 SWP 第 X 号所连接的第 X 行。图中未示出的其它每一入口交换端口连接图中未示出的相应矩阵行,而图 9 所示的各个出口交换端口 11b 还连接到交换核心矩阵 12 的其它各行,这在图 9 中未示出。

每一入口交换端口 11a 包括 n 个输入逻辑缓冲器 14,它们都连至交换核心矩阵 12 的一行。各个入口交换端口 11a 的行不同。图 9 所示的单个入口交换端口(SWP 第 X 号)包括 n 个输入缓冲器 14,它们均连至第 X 行。输入逻辑缓冲器 14 按照先进先出(FIFO)的原则存储和检索信息传递元,在图 9 中标为“FIFO 1”至“FIFO n”。各缓冲器 14 实际映像至其对应的交换端口 11。

对于第 1 寄存器(r1),所作映像是从逻辑缓冲器号变换至实际缓冲器号。例如,这意味着缓冲器 n-1(FIFO n-1)将驻入 r1 的位置 n-1,而 FIFO n 驻入 r1 的位置 n。到达入口交换端口 11a 的传递元在其目的地址字段经过检验之后存入与该传递元地址的实际目的地对应的 FIFO 缓冲器 14 中,亦即,该传递元暂时存储在一个 FIFO 中,或者排在到目的交换端口 11b 的队列中。在图 9 中,标号 r1、r2 和 r3 表示入口交换端口 11a 处配置的寄存器。每一寄存器 r1—r3 具有与缓冲器 14 总数对应的位位置数量,每一位置对应于某一缓冲器。这些寄存器 r1—r3 用于将各缓冲器 14 实际映像至其相应的交换端口 11a。图 9 未示出的其它入口交换端口 11a 具有对应的寄存器。

例如,通过在对应于包含信息传递元的缓冲器 14 的那些位位置上设置一个“1”,可以使用寄存器 r1。r1 中对应缓冲器来占用的位位置可用“0”表示。图 9 中,用阴

影表示的寄存器r1的位位置表明当前在对应的FIFO缓冲器14中有一信息传递元,对应于未占用缓冲器的位位置画成白色。

寄存器r2包含交换核心12另一侧的接收方(目标交换端口)11b的最后状态,亦即RPF26的内容。每一位位置代表一个目标交换端口11b。具体而言,寄存器r2的位位置1对应于寄存器r2位位置1中的传递元所寻址的出口交换端口11b;寄存器r2的位位置2对应于该位置上的传递元所寻址的出口交换端口,如此等等。阴影的位位置表示目标交换端口11b空闲,而白色的位位置表示目标交换端口被占用。将寄存器r1的内容和与r2的内容逐位作与运算,并将结果存储于寄存器r3中(亦即r3=r1AND r2),这样,寄存器r3仅在存储“1”(画阴影)的寄存器位置上示出那些包含可由准备接收信息的交换端口11b接收的传递元的FIFO缓冲器14。在图9所示例子中,寄存器r1的内容表明FIFO1、FIFO3、FIFO4和FIFO(n-1)有单元传送。寄存器r2的内容表明出口交换端口SWP1、SWP4和SWPn准备接收传递元。与运算的结果,即寄存器r3的内容,表明只允许FIFO 1和FIFO 4发送其传递元。拒绝FIFO 3发送其单元,因为由寄存器r2位位置3上的“0”所代表的目标交换端口11b的状态表明目标交换端口11b未准备好接收任何新传递元。

为了百分之百地应用本发明的受控接续ATM交换系统的交换容量,同时保证缓冲器不会完全拒收,采用了一个旋转优先级指示器(称为“优先级指针”)。来自两个不同FIFO缓冲器14的传递元不能同时通过交换核心,因为两个传递元都在同一交换核心矩阵行12a中传递。因此,优先级指示器仅给一个FIFO提供优先。在图9中,优先级指示器指向寄存器r1中的FIFO 3。但是,如寄存器γ3所示,目标寄存器11b被占用,所以控制优先级指针的软件可以将优先权赋与FIFO 4。如箭头23所示,FIFO 4将其传递元发送给所指矩阵行12a。该传递元的地址字段可再次读出,所寻址的出口交换端口11b提取该传递元,并将其传至相关的装置17(图4)。

提取该传递元的出口交换端口11b首先在所提取传递元的RPF26中设置一个标志,然后将所提取的传递元发送给其目标交换端口。RPF26中设置的标志表示出口交换端口11b因收到一个传递元而被占用。在这一具体情况下,出口交换端口SWP 4提取该传递元,设置标志,并将该元送至相关的装置17。最后,FIFO 1被允许发送其传递元。

上述仅为构造缓冲器和分析下一次传送哪一传递元的方法的说明性实施例,其它方法也可以采用。例如在一个risc处理器中进行某些简单运算,就能在1微秒的时间内执行例示的方法。在专用硬件的辅助下,分析速度可达到200纳秒以内。

图10是本发明的受控接续ATM交换机一个实施例的简化框图,其中所有对目标交换端口11b的交换机出口采用单个逻辑缓冲器14。在诸如“交换多兆位数据业务”(SMDS)之类用途中,无论交换核心12另一侧的寻址输出如何,单个输入缓冲器14已足够。在SMDS中,若干出入口集中到一服务器时,对于临界容量通道,主业务总是从一个

交换端口 11 传向另一交换端口。

单个缓冲器 14 可对一个目标交换端口 11b 寻址,或者对若干目标交换端口 11b 成组寻址。图 10 中示出成组寻址的简单两阶段过程。在阶段 1,寄存器 r1 以阴影表示缓冲器 14 中的传递元将要送往的目标交换端口 11b,本例中为交换端口 1、3、4 和 n-1。寄存器 r2 以阴影表示有空接收下一传递元(RPF 26)的目标交换端口 11b,本例中为交换端口 1、4 和 n。寄存器 r3 内容得自于运算“r3 =r1AND r2”,从而示出在阶段 1 要寻址的目标交换端口 11b(RAF25),本例中为交换端口 1 和 4。

在阶段 2,发往余下的成组寻址目标端口(交换端口 3 和 n-1),如寄存器 r1 中阴影所示。寄存器 r2 也示出有空接收的目标交换端口 11b(2、3、4 和 n-1)。经过运算“r3 =r1 AND r2”,寄存器 r3 示出传递元要传送给目标交换端口 3 和 n-1。如果目标交换端口 3 和/或 n-1 非空闲,则重复该程序,直到该传递元送至所有成组寻址的目标端口。

图 11 是简化框图,示出本发明的受控接续 ATM 交换机的交换端口 11A 输入侧缓冲器优先级安排和可变缓冲器规模的应用。根据有关的通信业务类型,可以采用不同容量的缓冲器 14。图 11 示出用于可变位速率(VBR)通信的缓冲器 35 与用于恒定位速率(CBR)通信的缓冲器 36 之间的不同规模,其中 CBR 通信被认为需要较少的缓冲容量。

图 11 还示出,在 ATM 交换机 10 中还可采用对来自各缓冲器的信息安排优先级的方法。例如,高优先级(HPRIO)部分 37 体现一种对来自 CBR 缓冲器 36 的信息赋与较高优先级的方法。缓冲和优先级安排功能全部在交换端口 11A 的输入侧执行,并对相关通信服务类型优化。

图 12 是功能示意图,示出本发明的受控接续 ATM 交换机中,交换端口 11 与交换核心 12 的连接,以及交换矩阵的接续机构中采用的原理。交换核心 12 由图 12 中行 R1 至 Rn 和列 C1 至 Cn 所表示的交换矩阵组成。行代表来自输入交换端口 11a 的输入,而列代表向目标交换端口 11b 的输出。在矩阵中行号与列号相等的各点,相应交换端口 11A 的输入侧将一个传递元传给其输出侧 11B。例如,在行 1 和列 1 的交叉点上,交换端口(SWP)1 的输入侧 11A 将传递元传给行 1,然后列 1 将其中的传递元传给交换端口 1 的输出侧 11B。

交换端口 11 与交换核心 12 的连接以及接续机构中采用的原理基于入局和出局传递元的相移。相移的程度取决于采用图 9 和图 10 所示方法处理和装配 RAF25 和 RPF26 所用的时间长度。可能进行的串行/并行转换也会需要时间。

图 12 还示出 RAF25 和 RPF26 如何能在不同的时刻出现在第 1 个交换端口(SWP1)处。在时刻 t_0,SWP1 接收 RPF26,它识别所有有空接收传递元的目标交换端口 11b。然后,交换端口将 RPF26 与识别哪些目标交换端口 11b 被 SWP1 缓冲器 14 中的传递元所寻址的入局 RAF25 作比较。这一比较包括一个简单的与(AND)操作,在图 12 中由虚线 41 和 42 表示。这一比较在时刻 t_1 完成,并识别目标交换端口 1 和 4。SWP1 将已寻址

的传递元传送给行 R1 和对应于传递元可送往的那些交换端口 11b(本列中为 SWP1 和 4)的列 1 和 4。这一传送在图 12 中由 RAF25 连至交换矩阵中的位置 R1、C1 和 R1、C4 的虚线 43 和 44 表示。

下一个 RPF26 在时刻 t_2 到达,并示出目标交换端口 SWP2 未占用。然后,SWP1 将 RPF26 与指示 SWP2 被 SWP1 缓冲器 14 中的传递元寻址的入局 RAF25 作比较。这一比较由虚线 45 表示,在时刻 t_3 当传递元传送至对应于 SWP2 的位置 R1、C2 时完成。该传递元的传送由 RAF25 连至交换矩阵中的位置 R1、C2 的虚线 46 表示。

在时刻 t_4,RAF26 表示所有目标交换端口 11b 有空接收传递元。但是,在时刻 t_5,入局 RAF25 指示 SWP1 无寻址传递元可传送,因而,与(AND)比较结果为无传递元在传送。

前面提到,交换核心矩阵 12 每一通道或路径具有仅为一个传递元的缓冲深度。交换核心 12 中的缓冲器可以用若干方式实现,从配置最少的方案到矩阵每个交叉点带有一个缓冲器的完整方案等。

图 13 是功能示意图,示出交换矩阵 12 中缓冲器 15 配置的最少方案,该方案仍具有本发明的受控接续 ATM 交换机的所需功能。但是,即使这一最少方案仍具备对诸如“交换多兆位数据业务”(SMDS)之类服务而言足够的交换能力。

图 13 的最少方案在交换核心 12 的输入处设置共用缓冲器“组”。假定缓冲器 51 未占用,则交换核心 12 将向对应的交换端口 11 发信号,表示交换核心 12 可以接收新的传递元。图 13 中的每一方框 51 代表组成共用缓冲器组的 1 至 12 个缓冲器。缓冲器 51 的数量可变,但 12 个是最大有用值,因为在多于 12 个缓冲器 51 的情况下,外围逻辑增大到这样一种程度,即将缓冲器散布在矩阵的各个交叉点上会更经济。共用缓冲器组也可以分布在交换核心矩阵 12 的那些不常用交叉点上。

图 14 是功能示意图,示出当本发明的受控接续 ATM 交换机中采用中等数量缓冲器时交换核心矩阵 12 中缓冲器 51 的配置。图 14 所示方案中每一缓冲器 51 由矩阵 12 中的两个交叉点共用,但在本发明范围内也可以采用其它分割方式。

图 15 是功能示意图,示出在一完整方案中缓冲器 51 在交换核心矩阵 12 中的配置,在该方案中,本发明的受控接续 ATM 交换机中每一矩阵交叉点采用深度为一个传递元的一个缓冲器。根据芯片布局和其它物理限制,别的方案也是可行的,并且仍在本发明的范围内。在一个实施例中,一个 20×20 的矩阵 12 加上每一交叉点一个缓冲器 51 可得大约 179,200 位的存储容量,分割成 400 个 56×8 的缓冲器。

图 16 是交换核心矩阵 12 最高一级的框图。交换核心 12 对于每一交换端口包括 3 种基本单元,亦即在最佳施实例中每种传递元有 24 个。行功能单元(RFU)61 按每一交换端口终接入局传递元流 62。列功能单元(CFU)63 与 RFU61 同步配对,产生出局传递元流 64。交叉功能单元(XFU)65 通过行总线 66 从 RFU61 接收信息传递元 111(图 8a),

并通过交换核心 12 中继信息传递元。RFU61 丢弃空闲传递元 141(图 8d),将维护传递元 121(图 8c)解码,并执行。

各 CFU63 从相连的 XFU65 中检索要中继的传递元,并通过列总线 67 提取那些传递元。如果未找到传递元,则 CFU63 产生一个空闲传递元 141 传送给相连的交换端口 11。如果检测到入局维护传递元 121,则执行所陈述的指令,并向交换端口 11 发送确认信号。如果有任一字段超出范围,则会发送一个出错确认信号。

每一 XFU65 存储一个已选址的传递元,并设置一个标识指示有一个传递元等着由 CFU63 卸载。

图 17 是交换核心矩阵 12 的行功能单元(RFU)61 的框图。可以看到,RFU61 与交换端口 11、列总线 67 和行总线 66 及 CFU63 连接。相位调整器 71 适配可能从极低速(每秒数位)变化至大约为 200 兆位/s 的技术极限的入局位速率,将入局位速率与入局时钟对准。传递元成帧器 72 执行的功能是将入局位流转换成字节格式,并找到传递元的起点,以便使 RFU61 以及关连的 CFU63 和所有连至 RFU-CFU 对的 XFU65 中其它的内部传递元同步。RFU61 采用标识差错校验(TEC)106,以找出传递元的起点。行代码弹出器 73 可以包括一个 5 位模 25 计数器,该计数器通过将每第 3 个字节延长行代码位的时间,而从数据流中除去行代码极性位。RFU 控制器 74 推导出平面选择字段(PLSF)124(图 8c)、操作请求字段(ORF)125 和传递元类型字段(CTF)105,并当它们出现在传递元数据总线上时存储其数值。PLSF124、ORF125 和 CTF105 在指定的时间通过行总线 66 传送给 CFU63。时钟缓冲器 75 是由 RFU 控制器 74 控制的双向缓冲器。

图 18 是交换核心矩阵 12 中列功能单元(CFU)63 的框图。CFU63 与列总线 67(图 16)、RFU61 和交换端口 11 连接。当 CFU 从 RFU61 接收到一个指示有一寻址该 CFU 的传递元已送往一交叉功能单元(XFU)65 的传递元同步信号时,CFU63 通过列总线 67 从 XFU65 卸载该传递元。如果无传递元,则 CFU63 产生一空闲传递元 141(图 8d)。如果 RFU61 指示有一维护传递元 121(图 8c)被送出,则 CFU63 产生一个维护传递元 121。将卸载的传递元、空闲传递元或维护传递元加至中继轮询字段(RPF)26,并与指示一有效位的时钟信号一起送往交换端口 11。

CFU 控制器 81 控制 CFU63 的动作。图 19 是控制 CFU 控制器 81 的功能的软件程序的高级流程图。该程序在步骤 82 传递元流开始时启动。在步骤 83,CFU63 从 RFU61 接收传递元同步指示,该指示表明已接收到一个寻址 CFU63 的传递元。在步骤 84,确定是否有维护指令。如果存在维护指令,则程序进入步骤 85,CFU63 执行该维护指令。在步骤 86,CFU63 产生一个维护传递元 121(图 8c)。但是,若在步骤 84 确定不存在维护指令,则程度进到步骤 87,执行一次扫描,以从 XFU65 取出一个传递元。在步骤 88,确定在扫描中是否找到传递元。如果未找到,则程序进到步骤 89,产生一个空闲传递元 141。若在步骤 88 找到一个传递元,则程序进入步骤 90,从 XFU65 卸载该传递元。

再次参见图 18,根据 CFU 控制器 81 的指令,空闲传递元发生器 91 产生出局空闲和维护传递元的 5 至 60 位。传递元装配装置 92 装配图 8a—8d 所示格式的传递元。前 3 个字节通常为轮询数据,第 4 个字节包含传递元类型字段(CTF)105 和标志差错校验(TEC)106。除了 TEC106 之外,前 4 个字节中的所有数据只有在来自 CFU 控制器 81 的控制信号控制下才加入字节流中。另外装入有效负载 103,它可以是从 XFU65 卸载的一个空闲传递元、维护传递元或信息传递元。对于后来的轮询结果,在有效负载 103 之前插入 8 字节的延迟行。

优先级装置 93 在 CFU63 对 XFU65 扫描已装入的传递元时存储扫描的结果,从而支持 CFU 控制器 81。该装置指出所找到的传递元,并向 CFU 控制器 81 提供选中的 XFU 地址。如果扫描结果为负,亦即没有传递元可中继,则向 CFU 控制器 81 指出有一次遗漏。

在图 18 中以虚线形式示出一个节流装置 94,它是任选装置。节流装置例如可以是 5 位的可调模计数器。它使所连接的交换端口 11 可获得比实际物理速率所允许的低得多的逻辑通过量。

CFU 行代码弹出器 95 当 RFU61 作出指示时每 25 位即插入一个行代码位。CFU 相位对准器 96 与 RFU 相位对准器 71(图 17)适用于相同的时钟和级别。另外,CFU 相位对准器 96 将并行数据转换成串行位流。

图 20 是交换核心矩阵 12 中交叉功能单元(XFU)65 的框图。XFU65 连接行总线 66 和列总线 67(图 16)。当中继地址字段(RAF)25 与 XFU 行地址相符时行总线 66 上的传递元被写入一个 XFU 存储装置 151。如果对某一 XFU 寻址,则从该 XFU65 将传递元卸载到列总线 67。另外,通过轮询行总线 66,读出当前的 XFU 状态。当前的 XFU 状态可以从 CFU63 进行扫描而读出。

XFU65 由 XFU 控制器 152 控制,该控制器对行总线 66 上来自 RFU61 的入局信号以及列总线 67 上来自 CFU63 的入局信号进行译码。输入逻辑装置 153 分析行总线 66 上入局传递元中的 24 位中继地址字段(RAF)25,以确定所述的 XFU 是否被寻址。输出逻辑装置 154 确定该 XFU65 何时被列总线 67 上的控制线寻址。时钟门装置 155 由一个触发器和一个由该触发器所启动的门组成。上电时,该触发器处于复位状态,并且时钟门被禁止。

XFU 存储装置 151 可以是双端口存储器,做成 3 状态输出寄存器堆。这种实现方式与交换核心矩阵 12 的门阵列实施例一致。

图 21 示出一具体交换端口 11 的交换核心接口(SCI)内交换端口至交换核心的传递元流和交换核心至交换端口的传递元流之间的时序关系。在图 21 和较佳实施例中,此二传递元流在 SWP 至 SWC 的传递元流的字节 20 处同步。交换核心 12 的处理时间设定实际的同步时间,而且因不同的交换核心实施例而异。SWC 至 SWP 的传递元流 64

以一定的时间间隔紧随 SWP 至 SWC 的传递元流 62,该时间间隔足以让交换端口 11 分析 RPF 字段 26,确定下一传递元是否可以对目标交换端口寻址,从而为下一传递元建立 RAF25。供交换端口进行这一分析并发送下一传递元的时间间隔在图 21 中由“关联”箭头表示,在较佳实施例中,这是传送 40 个字节所需的时间。“延迟”箭头表示可通过操作请求字段(ORF)125(图 8c)中的延迟指令设置的延迟。“先前”箭头表示操作指示字段(OIF)126(图 8c)与前一 SWP 至 SWC 的传递元的 RAF25 之间的关系。OIF126 指示前一传递元有无错误,或者对交换核心 12 的维护传递元,指出其是否已执行。

时钟基准信号由 SCI 产生,以便实现传递元同步。在较佳实施例中,各交换端口 11 同步,因而它们的传递元起点落入一个对应于两个字节所需传送时间的窗口中,以便利用全部通过量。考虑到时钟基准跳动,该窗口加上一个与传送大致一位所需的时间相应的附加时间间隔。该系统对于交换核心 12 中的内部跳动还顾及附加半字节时间间隔。

对于本发明的 ATM 交换机 10,可通过若干方法添加冗余度。例如,可以给图 1 所示的交换核心 12 添加第 2 平面 13。平面 12 和 13 可以彼此异步,这取决于在交换核心 12 中可能的传递元丢失情况下使交换机同步的难度。增加一个异步平面 13 使交换端口 11 成本和复杂度提高,因为交换端口 11 必须通过若干测量算法做得较智能化。

本发明的受控接续 ATM 交换机 10 的交换核心 12 可以构造在一块芯片上,该芯片具有用于 20 个 155 兆位双向连接的容量,还有缓冲器 51 和其余交换核心功能。这样的单片交换核心 12 可以直接安装在比 ATM 交换机 10 本身略宽的背板上。图 22 是本发明的受控接续 ATM 交换机 10 一个实施例的透视图,其中,每一单片交换核心平面 12 和 13 安装在交换端口板 11 所连接的相应背板条 161 和 162 上。此二背板条可更换,就象其他电路板可更换那样。它们也无需平直,可以弯曲或者折成 90°,因为在每条背板上连接交换端口板 11 只需要一个交换核心。

如果希望维持较低的工艺水平,则交换核心 12 可以分成 3 或 4 块芯片,速度和所需的内存相应减少。相反,为了将交换核心升级至 620 兆位的容量,可以将 4 块 155 兆位容量的交换核心芯片链接在一起。这要求在各交换核心 12 之间设置若干交换端口 11。因此,对于许多链接结构,ATM 交换机 10 不可以用平面双重备分的结构。从可靠性角度出发,这不一定不利。平面双重备分的交换机本质上是有 n+1(n=1)冗余度的交换机。有很多链接结构提供 n+1 冗余度,其中 n 在该结构的各级都大于 1。

本发明的受控接续 ATM 交换机 10 的另一优点是内在的接续控制对以不同实际速度工作的不同装置的连接提供了支持。本发明的 ATM 交换机可以应付任何速度下的异步通信。尽管这一功能使得交换核心 12 稍许更复杂和昂贵,但在装置(交换端口)上获得的好处超出附加的交换核心成本,并给人以整机价值提高的形象。

通过使 ATM 传递元从属于帧,可以实现交换核心 12 的等时服务。利用等时服务,

本发明的受控接续 ATM 交换机 10 能够处理 STM 和 ATM 通信,并可用于为诸如 PABX 和公用入网节点之类服务而设置的多媒体终端。

尽管等时服务是在相对于某一 125 μs 从属帧的特定时间通过交换机 10 连通的,但它以 ATM 传递元格式为基础。利用时钟分配信号,连接某一交换端口 11 的主装置可以将其 125 μs 帧同步信号发送给连接其它交换端口的从装置。然后,这些从装置将它们的传递元安排在主装置所给出的时间帧内。这样,当读出该传递元/时隙时在同一列中必须没有其它时隙请求等时输出。因此,交换端口 11 必须协调等时传递元的安排,例如通过一个控制管理器进行,该管理器以列为基础分配等时时隙,因而不会发生传递元冲突。

该管理器可以是集中或分散的,因为在交换核心缓冲器 51 中传递元所停留的时间使缓冲器资源浪费,它也可以分配等时时隙,使交换核心 12 中延迟最小。这样,最小的交换规模是一个传递元,这意味着,在一单帧结构中,可达到的最低分配带宽是 3.6 兆位,从而在一 125 μs 帧水平上加速等时服务。

交换机 10 也可采用多帧结构,这种结构消除了在入局带宽长于 125 μs 的情况下,“牺牲”一个传递元的需要。帧或多帧结构可以基于数据流中的同步模式,或者基于例如 8kHz 的帧时钟,或者基于两者的结合。8kHz 时钟会产生某些跳动问题,但由于它可以通过时钟分配而形成,所以是一种较低廉的硬件方案。

为了与比传递元更低的级别进行交换,受控接续 ATM 交换机 10 可以配备一个能在 64 千位水平上交换 155 兆位信息流的装置(4/0 装置)。利用一个 4/0 装置,传递元的内部结构被分解,字节在传递元之间转移,然后朝各个方向传送。

对于 ATM 环境中电路仿真所提出的标准可能会消除在仅有一次转换器 ATM 的情况下对于在 64 千位水平上进行交换的要求。该标准指定 ATM 传递元分配给某一连接,而且部分或全部充填以 64 千位取样,从而能更有效地利用交换容量。

应该注意到,本发明的受控接续 ATM 交换机 10 若在传递元从一个交换端口 11 通过交换核心 12 传送至另一端口时,传递元中包含差错发现机制,在单平面方案下就能工作极好。为此要添加 3 个附加字节。如果不提高成本,这一方法难以用一个纯电路交换机实现。这一功能说明受控接续 ATM 交换机 10 适合于用作为多媒体设备的入网交换机。

入口交换端口 11a 可接收到传递元的装置 17 中,带宽会随装置而变化。因此,入口交换端口接收传递元的速度高于、低于或等于目标交换端口 11b 向其关联装置 17 输出传递元的速度。这对通过 ATM 交换机的传递元流进行限制,使所收传递元的有效负载数据无误。举例说,如果目标交换端口输出其传递元至相连装置 17 的速度(称为输出速度)低于对上述目标交换端口寻址的传递元到达入口交换端口的速度(称为输入速度),那么,入口交换端口必须禁止接收和暂时存储后继的传递元,直到前一传递

元被出口交换端口收到为止。如果这一规则被破坏,则很有可能下一传递元会重写正在提取的传递元的某些部分。这样,正被提取的传递元会含有讹误的数据。另一方面,若输入和输出速度相等,或者输入速度低于输出速度,则目标交换端口开始接收前一传递元时,入口交换端口就可开始接收新传递元,而不含有重写被提取传递元的危险。

根据本发明,利用设置 RPF 标识和扫描状态标识(称为 SS 标志)的特定规则,来实现上述目的。标识规则的采用使得交换机中可以实现“速度转换”。速度转换意味着传递元到达交换机的位速率与传递元离开交换机的位速率不同。

速度转换给本发明的交换机带来一个独有的特征:它能够将设计成在第 1 特定位速率下工作的装置 17 之一或若干,但不是全部,替换成以不同于前者的第 2 特定位速率工作的新装置。

例如,若图 4 中的各个装置 17 代表分别端接以 64kb/s 位速率工作的相应中继线的装置,则一个或多个中继线端接装置可以用设计成端接位速率为 155Mb/s 的中继线的新装置替代,而无需替换所有装置 17。因此,通信网结构的某些条中继线而非所有中继线可以升级,并仍然使用同一交换机。这与现有的 ATM 交换机不同,为了保留同一 ATM 交换机,现有 ATM 交换机要求更换所有装置 17,并将网络的所有中继线升级。

交换核心至交换端口的传递元的 RPF 字段 26 包括 RPF 字段 26 建立时交换机各个出口交换端口 11b 的状态。换言之,RPF26 包括所有出口交换端口 11b 的状态的简短描述,而不管特定的交换端口是否已准备接收新传递元。RPF 字段 26 的一个位可以比喻成交通指示灯,对于由该位代表的特定出口交换端口的交通作出红灯或绿灯显示。如果该位是红灯,例如将该位设置为逻辑“1”,则与该位所代表的出口交换端口对应的矩阵交叉点处的缓冲器 51(图 15)未准备好接收新传递元。若该位为绿灯,通过将该位设置为逻辑“0”来表示,则缓冲器 15 已准备好接收对同一出口交换端口 11b 寻址的下一传递元。

图 23 是本发明较佳实施例中用于速度转换的装置的逻辑框图。图 23 与每个矩阵交叉点有一个缓冲器 51 的图 15 有关。它示出一组与某个矩阵交叉点(例如行 2 与列 3 的交叉点 2,3)相关的装置。除非另外说明,矩阵中其它各交叉点连接类似的一组装置。图 23 还示出到达入口交换端口 SWP2 的传递元被传送至出口交换端口 SWP10 时的速度转换。SWP2 处的入口位速率注明“i”,SWP10 处的出口位速率注明“o”。有 4 种情况要考虑,亦即 i ＞o,i ＜o,i=o 和 i?o 。i?o 的表示法意味着 i 和 o 之间的差别不明,例如在交换机不知道连接有哪些装置 17 时的初始化状况。轮询状态寄存器(PSR)160 读出(轮询)FIFO 缓冲器 51 的状态,以便确定缓冲器 51 是否准备好接收对 SWP10 寻址的下一传递元。该轮询由虚线 161 示意。扫描状态寄存器(SSR)162 扫描同一 FIFO 缓冲器 51 的状态,以确定该缓冲器是否含有要传送的传递元。该扫描由虚线 163 示意。PSR160 和 SSR162 都包括一个带有置位、复位输入及输出的触发电路。

PSR160的复位是有条件的，由在两个复位状态R1和R2之间作选择的可动箭头164表示。R1和R2间的选择由轮询速率寄存器(PRR)165作出。该PRR165包含的信息涉及到矩阵行2所连装置(SWP2)的位速率与矩阵列3所连装置(本例中为连接SWP 1-n(图9)的装置)的位速率的差别。该信息是静态的，当交换机初始化，或者某一装置17由位速率较高或较低的新装置替代时，装入PRR165中。

PSR160中的信息是动态的，每当有一传递元到达FIFO缓冲器51或者从其中取出时就发生变化。PSR160的输出信号166是一个RPF位，与当前FIFO缓冲器51所存传递元所寻址的输出交换端口11b(例如SWP10)有关。

对于SSR162，置位是有条件的，可动箭头167在两个置位条件S1和S2之间选择。该选择由扫描速率寄存器(SRR)168作出。SRR168含有的信息涉及到矩阵行2所连装置(SWP2)的位速率与矩阵列3所连装置17(本例中为SWP 1-n (图9)所连装置)的位速率的差别。与PRR165中的信息类似，该信息也是静态的，当交换机初始化，或者某一装置17由位速率较高或较低的新装置替代时，装入SRR168中。

上面提出，扫描状态寄存器(SSR)162是动态的，每当有一传递元到达FIFO缓冲器51或从其中取出时就改变。SSR162的输出169包含一个扫描状态标识(SS标识)。输出169连接置于交换核心12中，由所有与矩阵列3相连的交换端口共用的扫描装置170。因此，对于交换核心矩阵12的每一列有一个扫描装置。该扫描装置170扫描FIFO缓冲器51，寻找有传递元要中继给输出交换端口11b的缓冲器。该装置读出在缓冲器中等候的传递元标题中所包含的地址。一旦找到一个或几个这种缓冲器51，扫描装置170就根据前面参照图9说明的优先规则，确定哪一缓冲器可发送其传递元。该缓冲器51由图23中标有“交叉点选择”的输出信号指明。然后，选中的输出交换端口(SWP10)开始从FIFO 51中取出该传递元。

下列逻辑控制对输出交换端口的接续：

表1

轮询状态寄存器

信号	事项动作
输出	如果交叉点缓冲器51有传递元，则将RPF位输出设为“1”(“红灯”)如果交叉点缓冲器51无传递元，则将RPF位输出设为“0”(“绿灯”)
置位	在传递元的第1字节写入交叉点缓冲器51中时
R1(若PRR165为“0”)	在传递元的第1字节从交叉点缓

	冲器 51 读出时
R2(若 PRR165 为“1”)	在传递元的最后字节从交叉点缓冲器 51 中读出时

表 2

扫描状态寄存器

信号	事项动作
输出	扫描字段中出现的位为: “1”-在交叉点缓冲器 51 中有传递元 “0”-在交叉点缓冲器 51 中无传递元
S1(若 SRR168 为“0”)	当传递元的第 1 字节写入交叉点缓冲器 51 中时
S2(若 SRR168 为“1”)	当传递元的最后字节写入交叉点缓冲器 51 中时
复位	当传递元的“第 1”字节从交叉点缓冲器 51 中读出时

表 3

速率组合	轮询速率寄存器	扫描速率寄存器
i>o	“1” (R2)	“0” (S1)
i<o	“0” (R1)	“1” (S2)
i=o	“0” (R1)	“0” (S1)
i?o	“1” (R2)	“1” (S2)

在上面的表格中采用正逻辑。从表 1 中可以看出,当传递元开始写入缓冲器 51 中时,轮询状态寄存器(PSR)160 被置位。当缓冲器 51 中传递元的第 1 字节开始被取出时,若轮询速率寄存器(PRR)165 处于“0”,则 PSR160 清零。若 PRR165 处于位置“1”,则当最后的字节从缓冲器中取出时,PSR160 清零。

从表 2 可以看出,当传递元开始写入缓冲器 51 中时,若 SRR168 预先装入“0”,则 SSR162 在第 1 字节处置位。若 SRR168 预置“1”,则在交叉点缓冲器 51 中传递元的最后一个字节处 SSR162 置位。当第 1 字节开始从缓冲器 51 中读出时,SSR162 复位。

表 3 是状态表,示出不同输入和输出位速率下 PRR165 和扫描速率寄存器 SRR168

的状态。表 3 的内容由表 1 和表 2 的内容和定义确定。若输入位速率大于输出位速率(i>o),则情况如下:当传递元的第 1 字节到达缓冲器时,可以立即开始从缓冲器 51 读出该传递元。因此,SSR162 可以立即置位。根据表 2 中“当传递元的第 1 字节写入……”一行和“信号”之下的相应栏,在表 3 中“扫描速率寄存器”之下 i>o 行中,应该填入“0”。轮询速率寄存器(PRR)165 处于被占用状态的事实表明 FIFO 缓冲器 51 中有一个传递元。因为读出速率低于输入速率,所以 PRR165 直到最后一个字节从缓冲器 51 中读出为止必须不被清零。根据表 1 的最后一行,给出 PRR165 的状态“1”,该“1”反映在表 3 中轮询速率寄存器之下的 i >o 行中。

另一方面,如果在取出第 1 字节时 PRR165 清零,则轮询状态寄存器(PSR)160 会收到一个早期指示,即 FIFO 缓冲器 51 准备好接收新传递元。由于老传递元的读出速率较慢,当新传递元装入缓冲器 51 中时,有很大可能将老传递元重写。因此,这会使老传递元的数据出错。为了防止这种情况,在取出传递元的最后一个字节时 PRR165 被清零。

在相反情况下,即输出位速率“o”高于输入位速率“i”(i<o),则在传递元的最后一个字节未存入 FIFO 缓冲器 51 之前,SSR162 不清零。这意味着在 SSR162 中出现“1”(表 2),并在表中“扫描速率寄存器”之下的第 2 行中给出“1”。假定 o >i,则在读出第 1 字节时可以将 PSR 160 清零。当 PSR 内容(即 RPF-字段 26)在交换端口中分析时,交换端口能够将一个新传递元传入缓冲器 51。在较慢的新传递元到达缓冲器之前,从缓冲器 51 中读出该传递元。根据表 1 中“在传递元的第 1 字节……”一行和“信号”栏之下相应的入项,得出“0”,并反映在表 3 “轮询速率寄存器”之下的 i<o 行中。

若输入和输出速率相等(i=o),一旦开始从 FIFO 缓冲器 51 取出传递元的第 1 字节,就可以将新传递元的第 1 字节写入缓冲器 51 中,而不会有数据讹误的风险。因此,“轮询速率寄存器”之下 i<o 行中的值“o”仍然适用。这样,在“轮询速率寄存器”之下的 i=o 行中给出“o”。已知表 2 中的置位条件 S1 即 SRR168 为“o”,SRR168 可以在传递元的第 1 个字节到达缓冲器 51 时置位。该“o”给出在表 3 中“扫描速率寄存器”之下的 i=o 行中。

当输入和输出位速率未知(i?o)时,在传递元的最后字节写入 FIFO 缓冲器 51 之前 SSR162 不能置位。根据表 2,这给出置位条件 S2,即 SSR168 为“1”。该“1”给出在表 3 中“扫描速率寄存器”之下的 i?o 行中。在发送一侧,被取出传递元的最后字节读出之前,即在表 2 的复位条件 S2 下,PSR160 不能允许将新传递元送入缓冲器 51 中。该条件下所表示的“1”给出在表 3 中“查询速率寄存器”之下的 i?o 行中。因此,在 i?o 状况下,PSR160 和 SSR162 都置“1”。该状况在 ATM 交换机起动以及替换装置 17 时形成。ATM 交换机以此方式构造自身并使自身适应于替代装置 17 的位速率。其它所有装置 17 保持不变,并在各自的位速率下工作。

在 i=o 的状态下,入口交换端口 11a 处的传递元即使通过同一矩阵交叉点,也可以连结在一起,并且这些传递元通过 ATM 交换机“飞速地”交换。连结在一起的传递元将后继传递元的首部接到前一传递元的尾部。

这样,对于本发明根据其示范实施例作了说明,在此可以理解,对于那些本技术领域中的普通技术人员而言,显而易见可作出许多修改和变化。本文的内容揭示和后文的权利要求目的在于覆盖所有这类修改和变化。

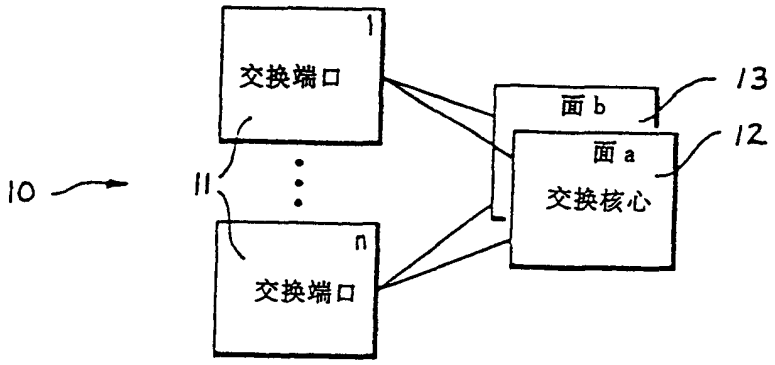

1
交换端口
面 b
13
面 a
12
交换核心
10
11
n
交换端口

图 1

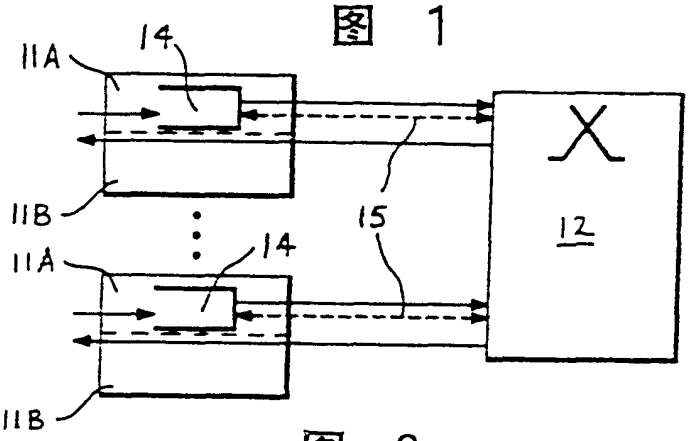

14
11A
11B
15
12
14
11A
11B

图 2

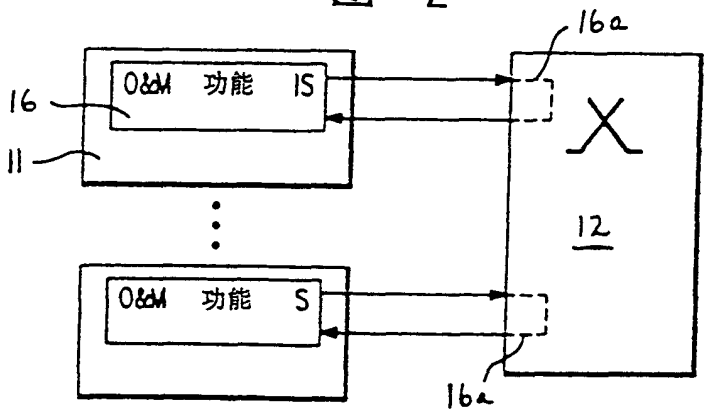

16a
O&M 功能 IS
16
11
12
O&M 功能 S
16a

图 3

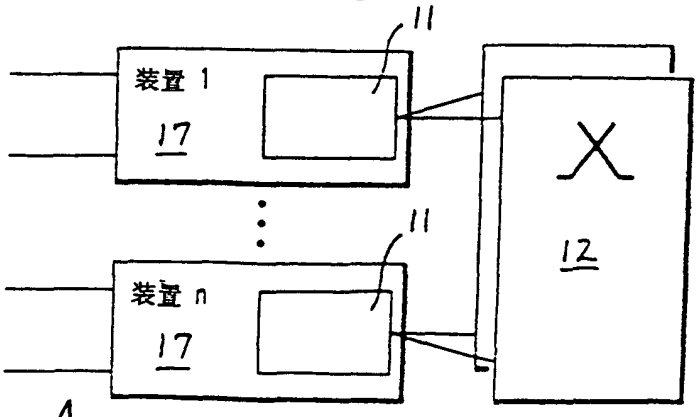

11
装置 1
17
12
11
装置 n
17

图 4

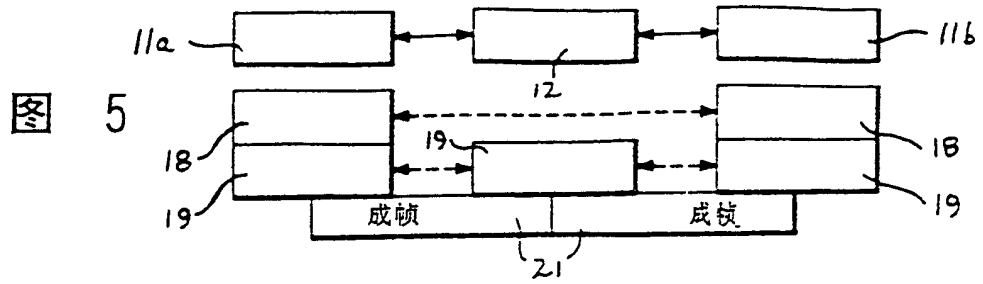

11a
11b
12
18
19
成帧
成帧
21

图 5

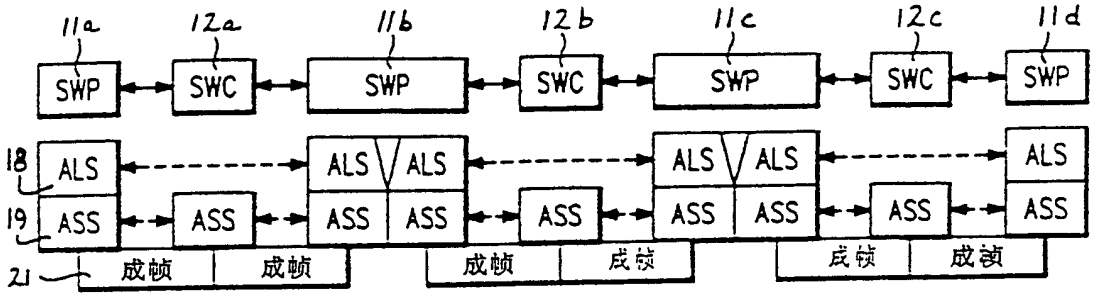

11a
12a
11b
12b
11c
12c
11d
SWP
SWC
SWP
SWC
SWP
SWC
SWP
18
19
21
ALS
ASS
成帧
成帧
成帧
成帧
成帧
成帧

图 6

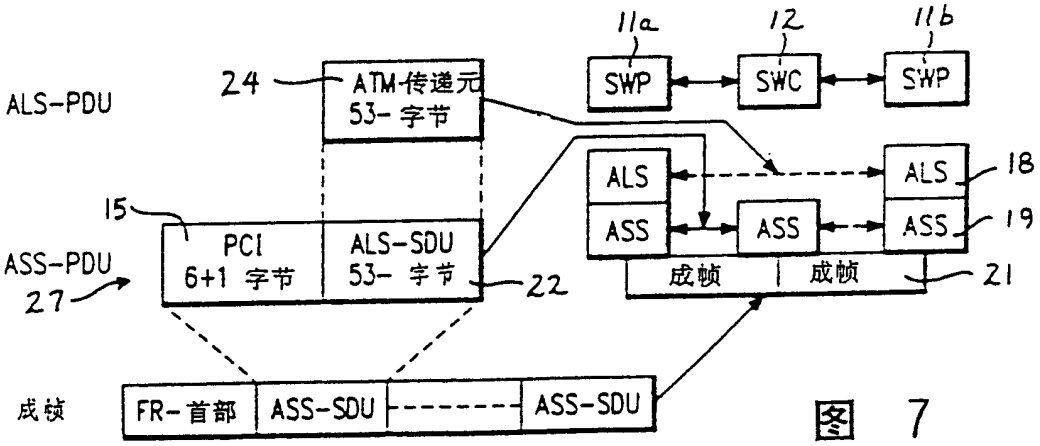

ALS-PDU
24
ATM-传递元
53- 字节
15
PCI
6+1 字节
ALS-SDU
53- 字节
22
ASS-PDU
27
成帧
FR-首部
ASS-SDU
ASS-SDU
11a
12
11b
SWP
SWC
SWP
ALS
ASS
18
19
21
成帧
成帧

图 7

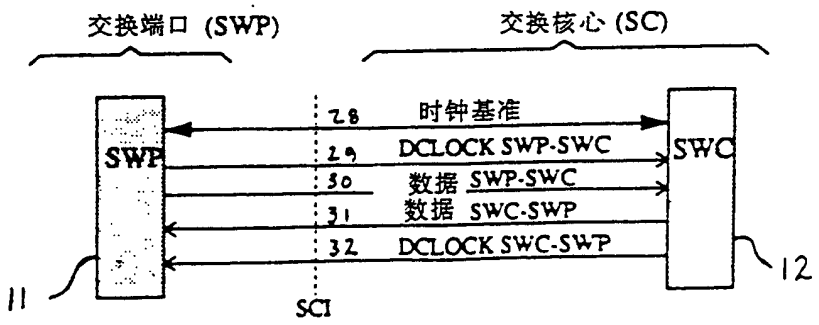

交换端口 (SWP)
交换核心 (SC)
SWP
SWC
28
时钟基准
29
DCLOCK SWP-SWC
30
数据 SWP-SWC
31
数据 SWC-SWP
32
DCLOCK SWC-SWP
11
12
SCI

图 8

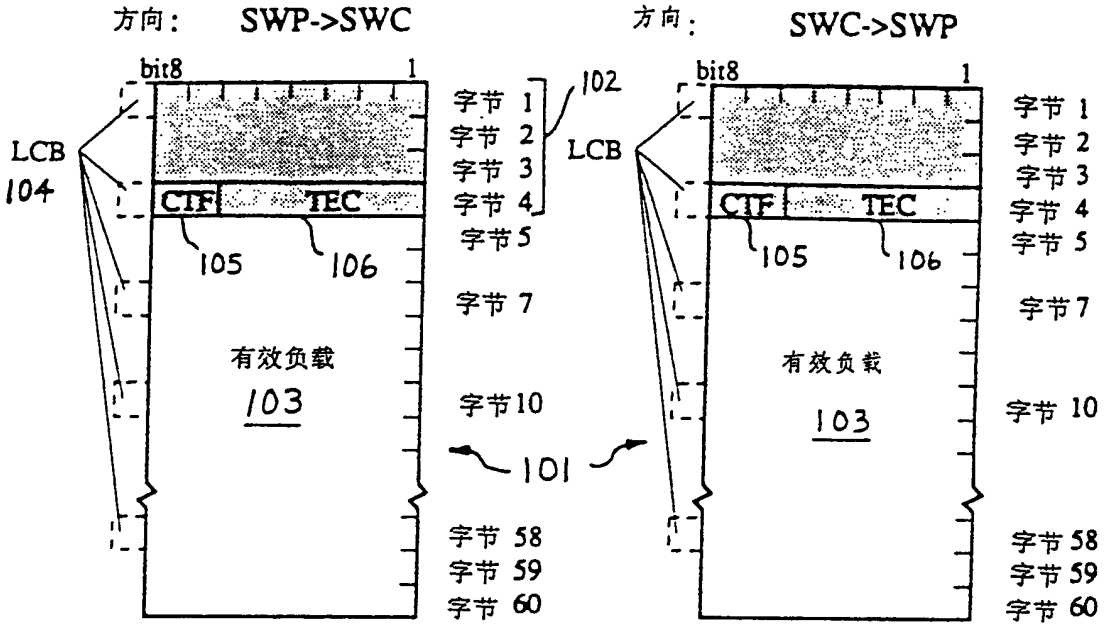

方向： SWP->SWC
方向： SWC->SWP
bit8
1
LCB
104
CTF
TEC
105
106
有效负载
103
字节 1
字节 2
字节 3
字节 4
字节5
字节 7
字节10
字节 58
字节 59
字节 60
102
101

图 8a

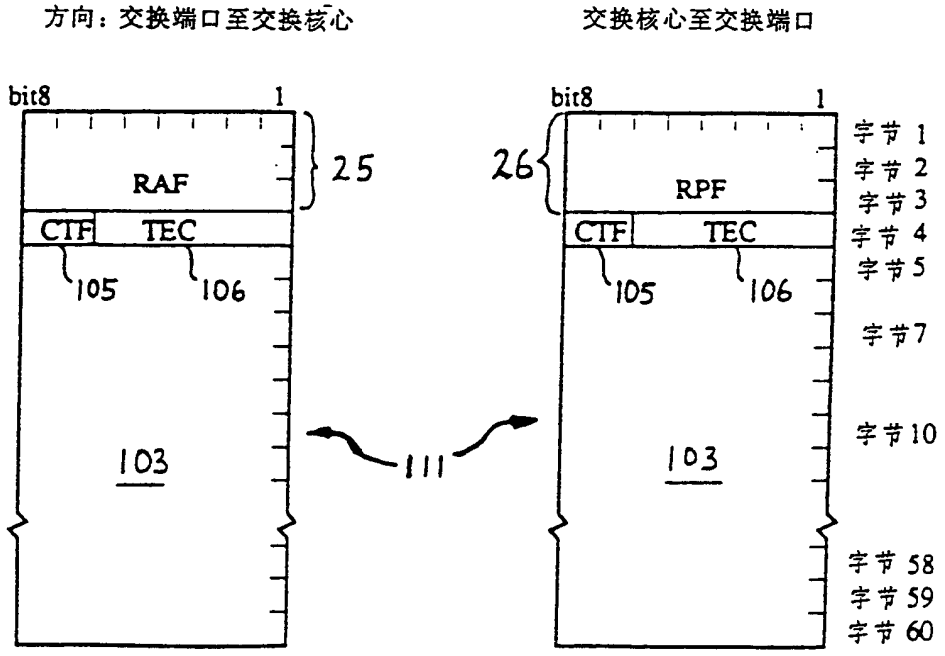

方向：交换端口至交换核心
交换核心至交换端口
bit8
1
RAF
25
26
RPF
CTF
TEC
105
106
103
111
字节 1
字节 2
字节 3
字节 4
字节5
字节7
字节10
字节 58
字节 59
字节 60

图 8b

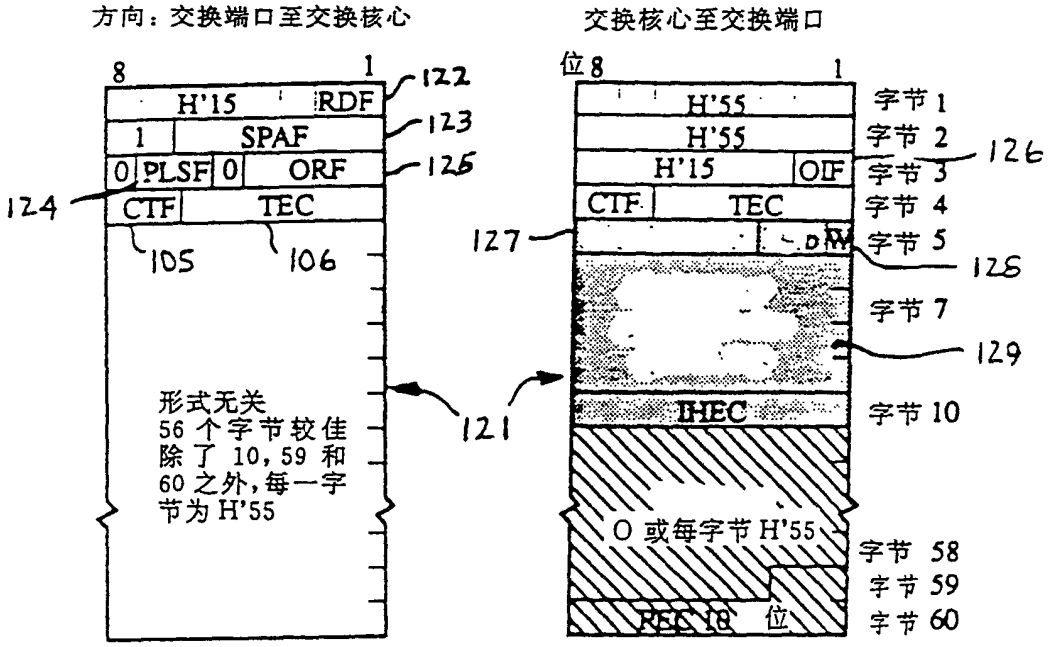

方向：交换端口至交换核心
交换核心至交换端口
8
1
H'15
RDF
122
1
SPAF
123
0
PLSF
0
ORF
126
124
CTF
TEC
105
106
形式无关
56 个字节较佳
除了 10, 59 和
60 之外，每一字
节为 H'55
121
位 8
1
H'55
字节 1
H'55
字节 2
H'15
OIF
字节 3
126
CTF
TEC
字节 4
127
字节 5
128
字节 7
129
IHEC
字节 10
O 或每字节 H'55
字节 58
字节 59
字节 60
位

图 8c

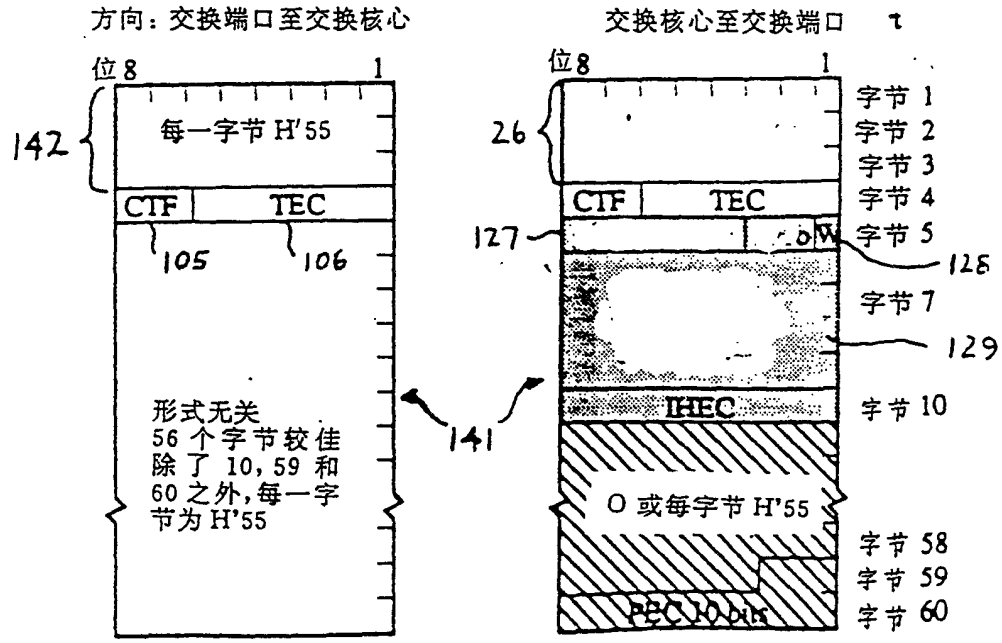

方向：交换端口至交换核心
交换核心至交换端口
位 8
1
142
每一字节 H'55
CTF
TEC
105
106
形式无关
56 个字节较佳
除了 10, 59 和
60 之外，每一字
节为 H'55
141
位 8
1
26
字节 1
字节 2
字节 3
CTF
TEC
字节 4
127
字节 5
128
字节 7
129
IHEC
字节 10
O 或每字节 H'55
字节 58
字节 59
字节 60

图 8d

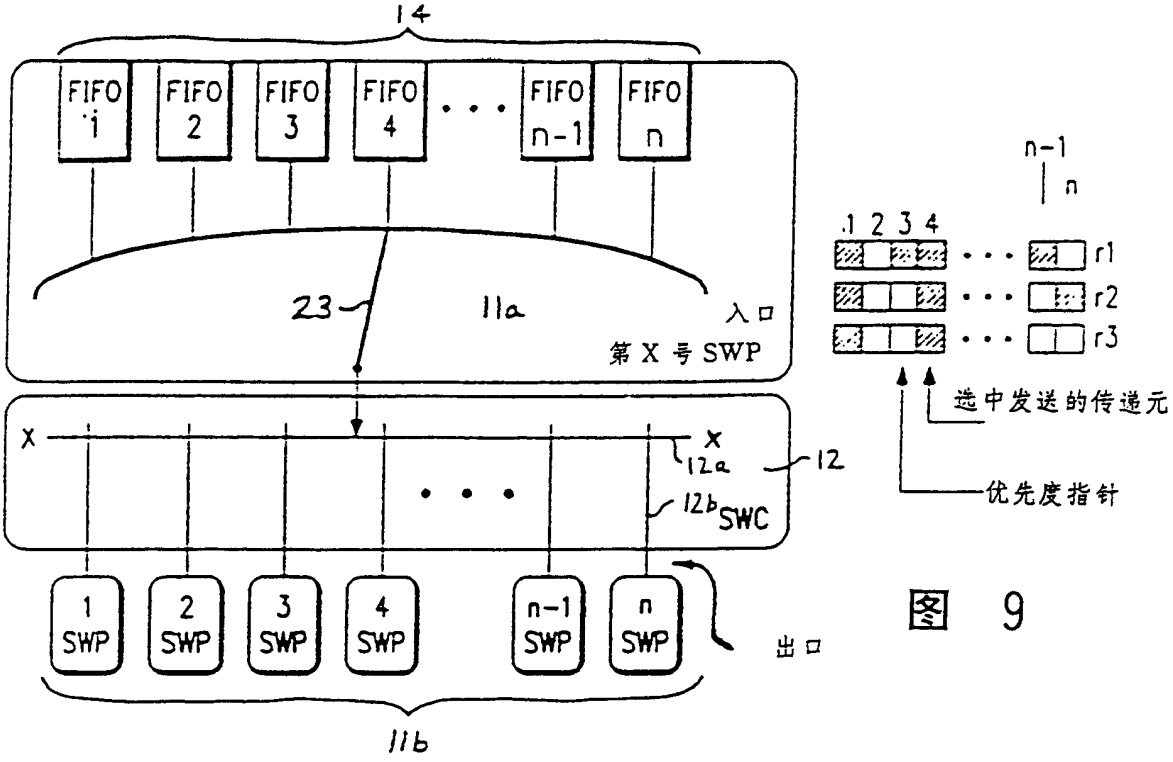
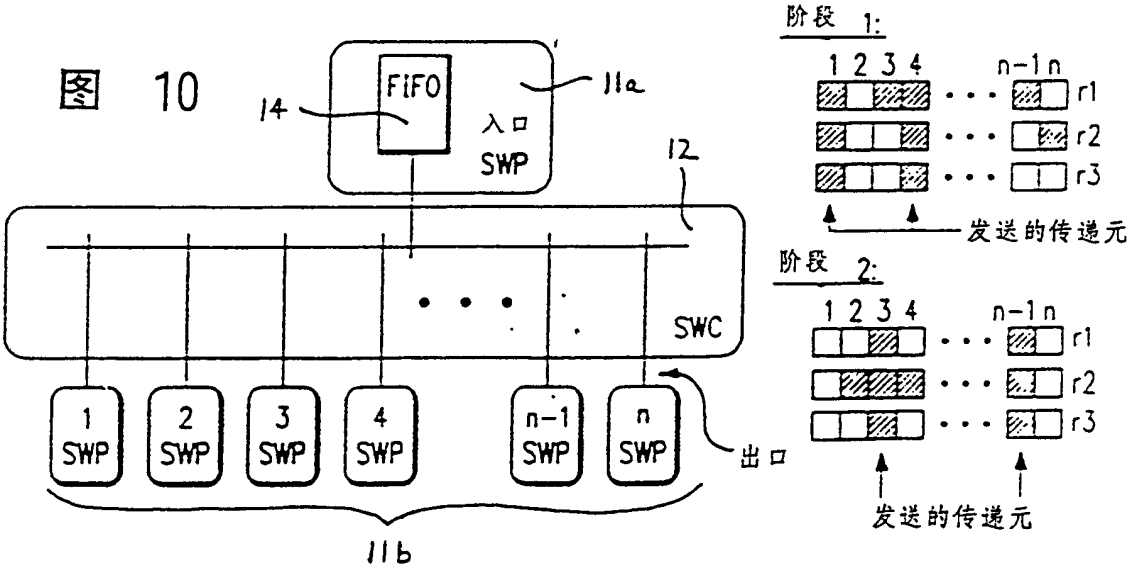

14
FIFO i
FIFO 2
FIFO 3
FIFO 4
FIFO n-1
FIFO n
23
11a
入口
第X号SWP
X
X
12a
12
12b SWC
1 SWP
2 SWP
3 SWP
4 SWP
n-1 SWP
n SWP
出口
11b
n-1
n
1 2 3 4
r1
r2
r3
选中发送的传递元
优先度指针

图 9

图 10


FIFO
14
入口
SWP
11a
12
SWC
1 SWP
2 SWP
3 SWP
4 SWP
n-1 SWP
n SWP
出口
11b
阶段 1:
1 2 3 4
n-1 n
r1
r2
r3
发送的传递元
阶段 2:
1 2 3 4
n-1 n
r1
r2
r3
发送的传递元

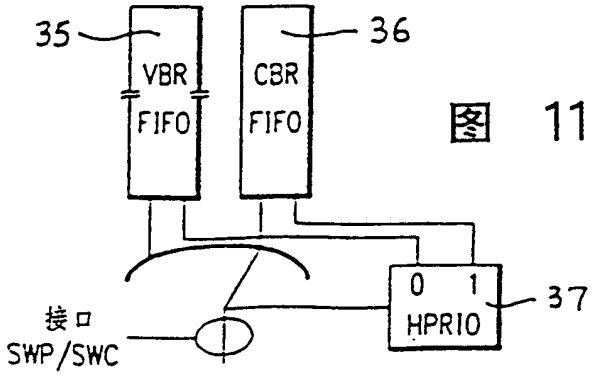

35
VBR FIFO
CBR FIFO
36
0 1
HPRIO
37
接口
SWP/SWC

图 11

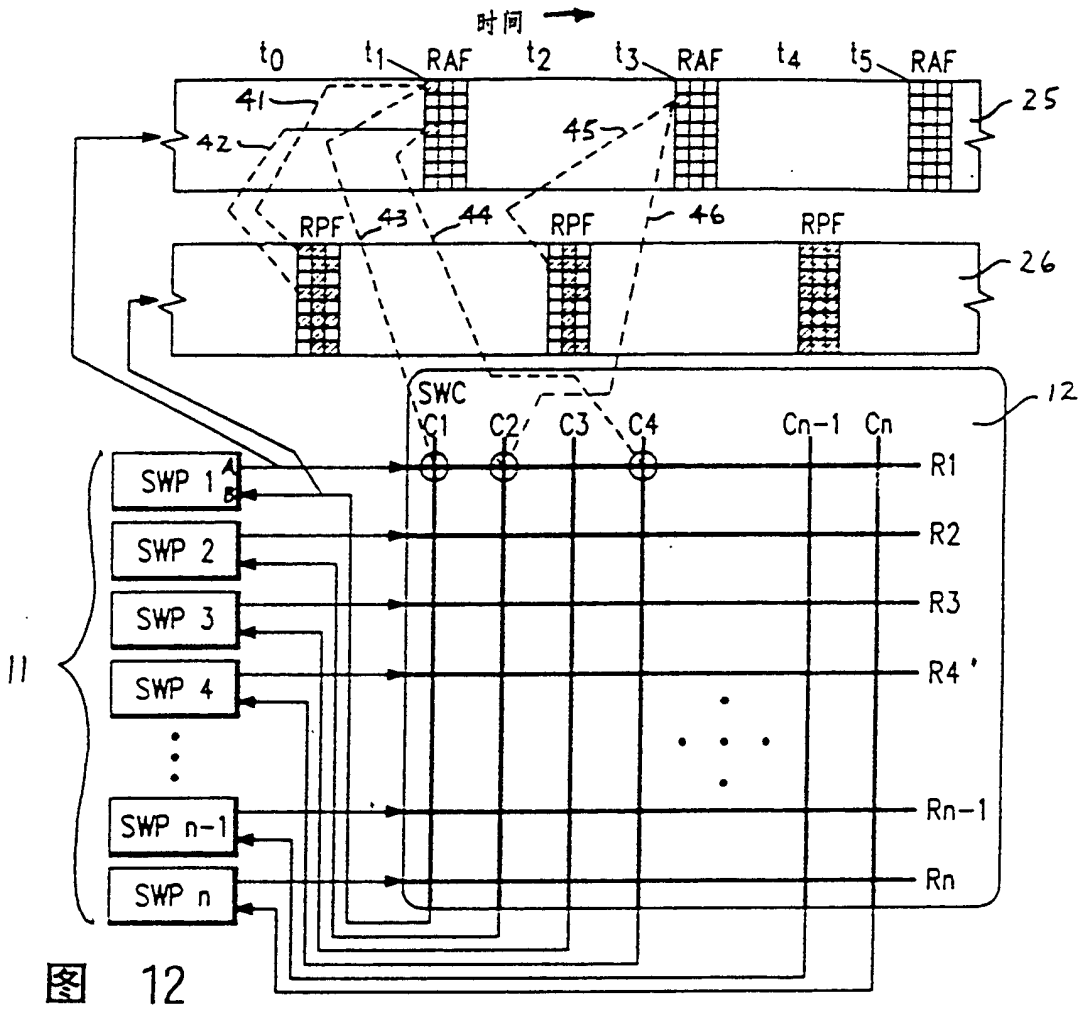

时间
t0
t1
RAF
t2
t3
RAF
t4
t5
RAF
41
42
45
25
RPF
43
44
RPF
46
RPF
26
SWC
C1
C2
C3
C4
Cn-1
Cn
12
SWP 1
SWP 2
SWP 3
SWP 4
SWP n-1
SWP n
R1
R2
R3
R4
Rn-1
Rn
11

图 12

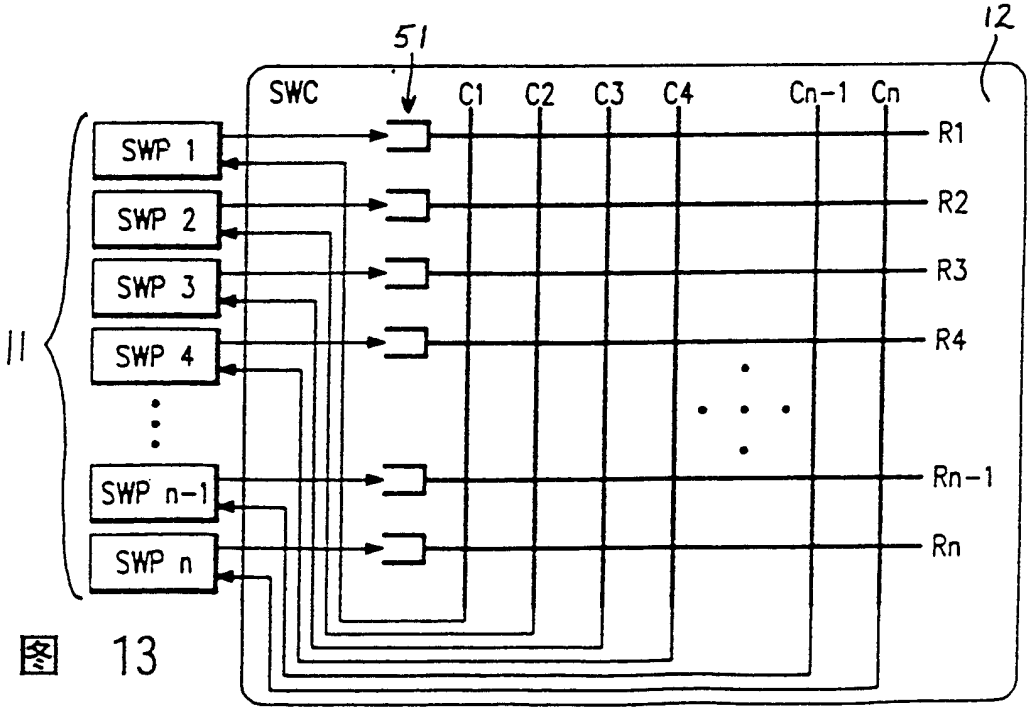

51
12
SWC
C1
C2
C3
C4
Cn-1
Cn
SWP 1
SWP 2
SWP 3
SWP 4
SWP n-1
SWP n
R1
R2
R3
R4
Rn-1
Rn
11

图 13

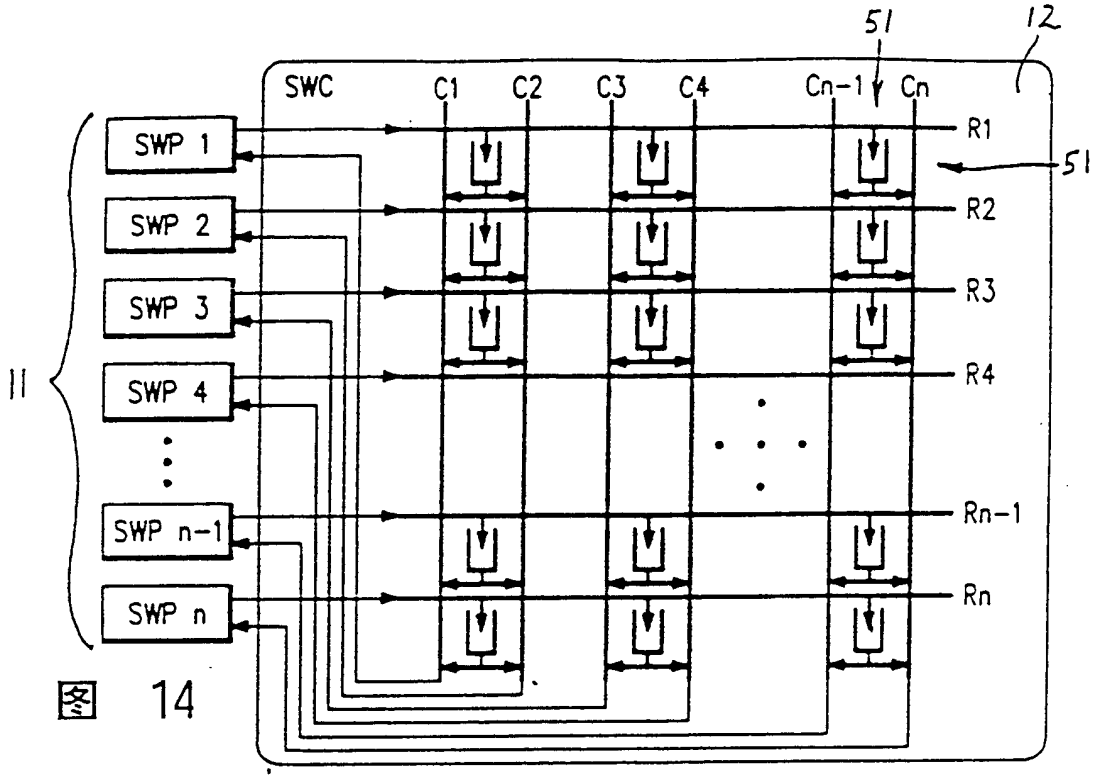

51
12
SWC
C1
C2
C3
C4
Cn-1
Cn
R1
R2
R3
R4
Rn-1
Rn
51
11
SWP 1
SWP 2
SWP 3
SWP 4
SWP n-1
SWP n

图 14

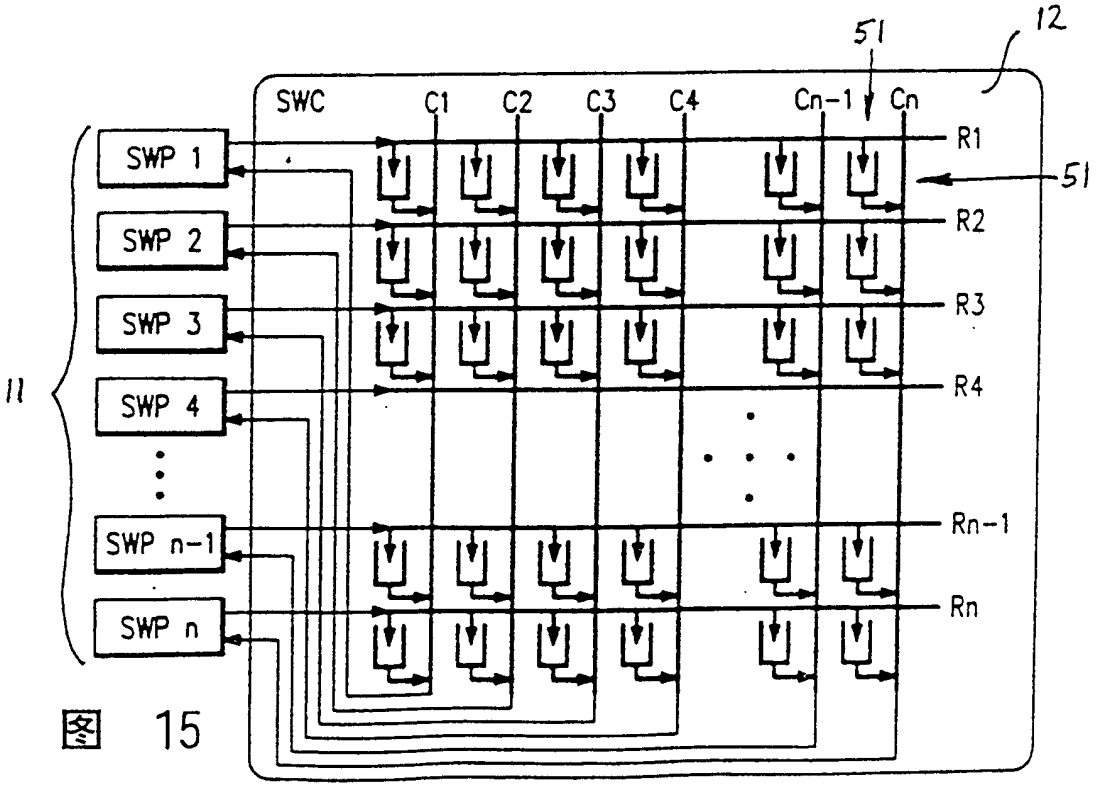

51
12
SWC
C1
C2
C3
C4
Cn-1
Cn
R1
R2
R3
R4
Rn-1
Rn
51
11
SWP 1
SWP 2
SWP 3
SWP 4
SWP n-1
SWP n

图 15

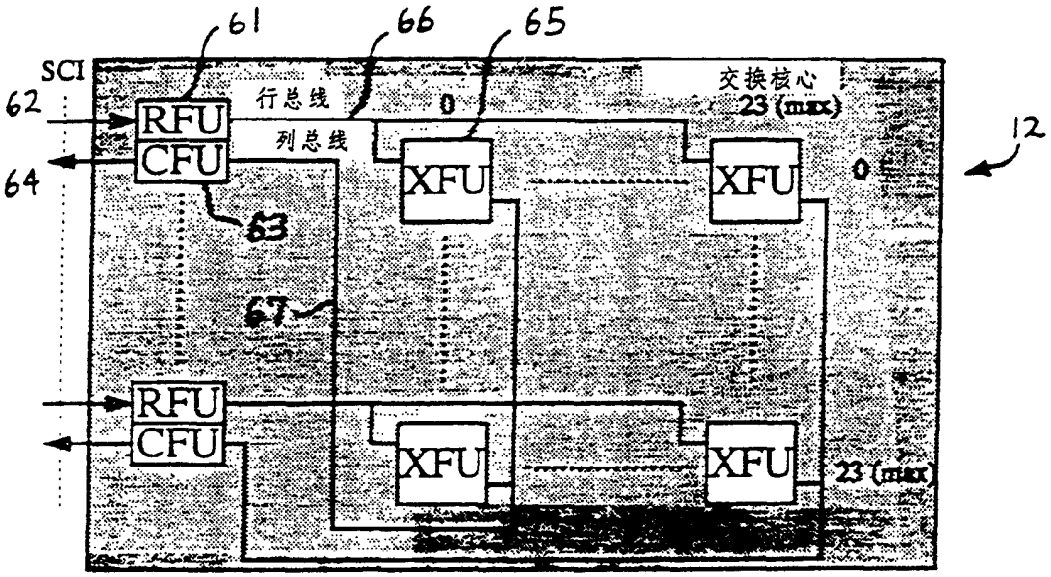

61
66
65
SCI
62
64
RFU
CFU
行总线
列总线
0
XFU
交换核心
23 (max)
12
63
67
RFU
CFU
XFU
XFU
23 (max)

图 16

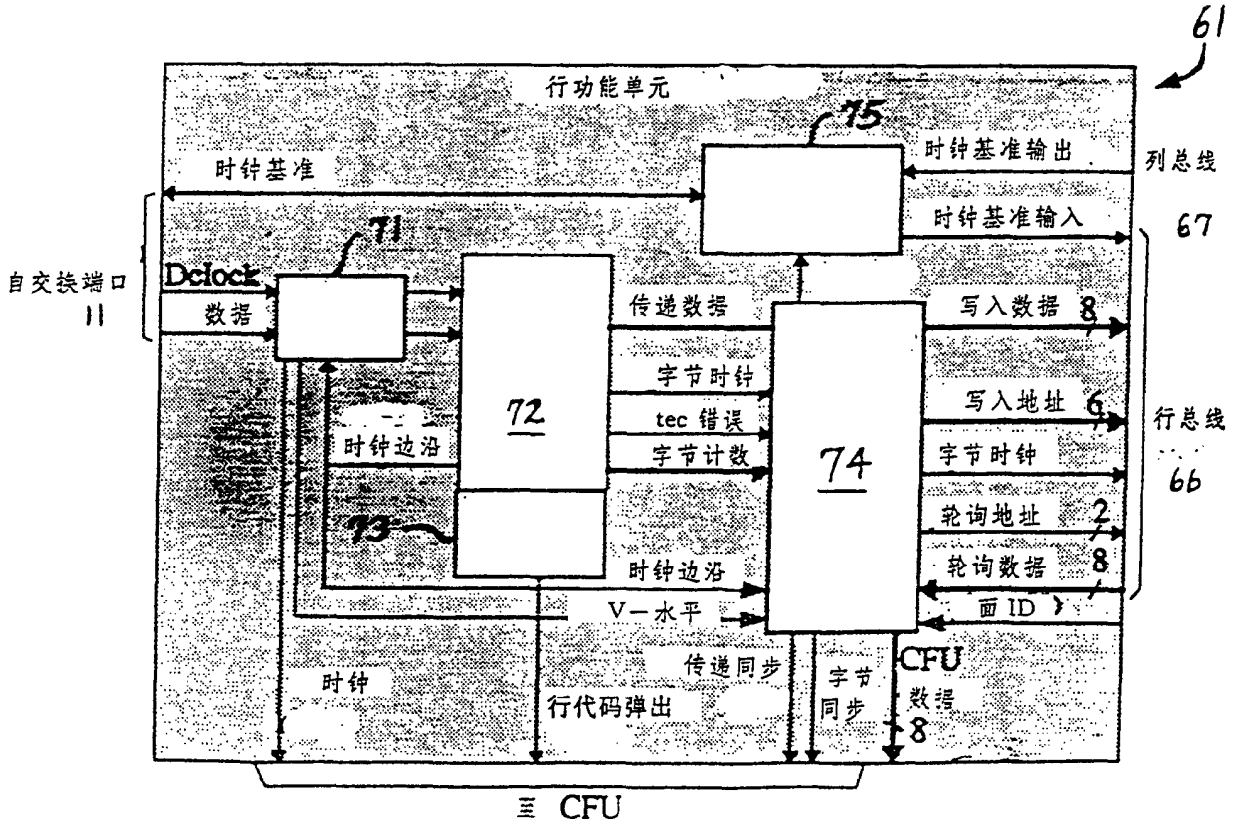

61
行功能单元
75
时钟基准
时钟基准输出
列总线
时钟基准输入
67
71
自交换端口
11
Dclock
数据
传递数据
写入数据 8
字节时钟
写入地址 6
72
tec 错误
字节计数
74
字节时钟
行总线
66
时钟边沿
轮询地址 2
73
时钟边沿
轮询数据 8
V－水平
面 ID
CFU
时钟
传递同步
字节
同步
数据
行代码弹出
8
三 CFU

图 17

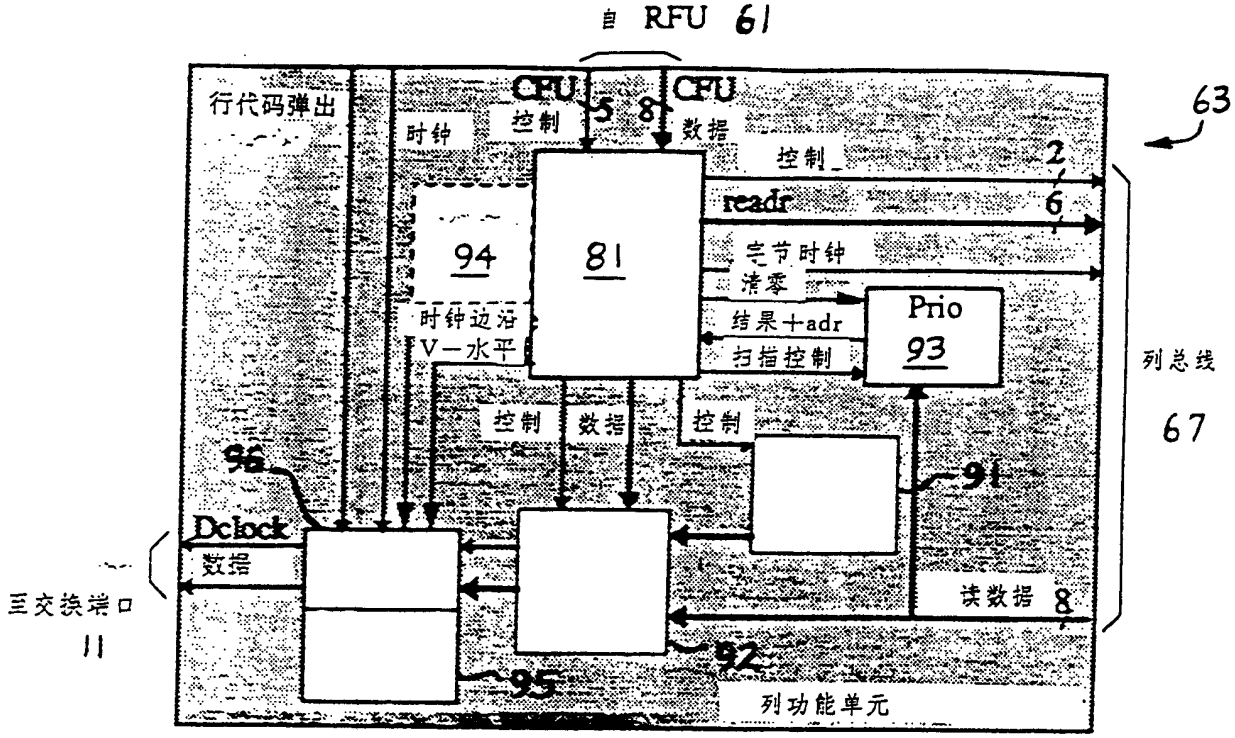

自 RFU 61
行代码弹出
CFU
CFU
时钟
控制
5
8
数据
控制
2
63
readr
6
94
81
字节时钟
清零
结果+adr
Prio
93
扫描控制
时钟边沿
V—水平
列总线
67
控制
数据
控制
96
91
Dclock
数据
读数据 8
三交换端口
11
92
95
列功能单元

图 18

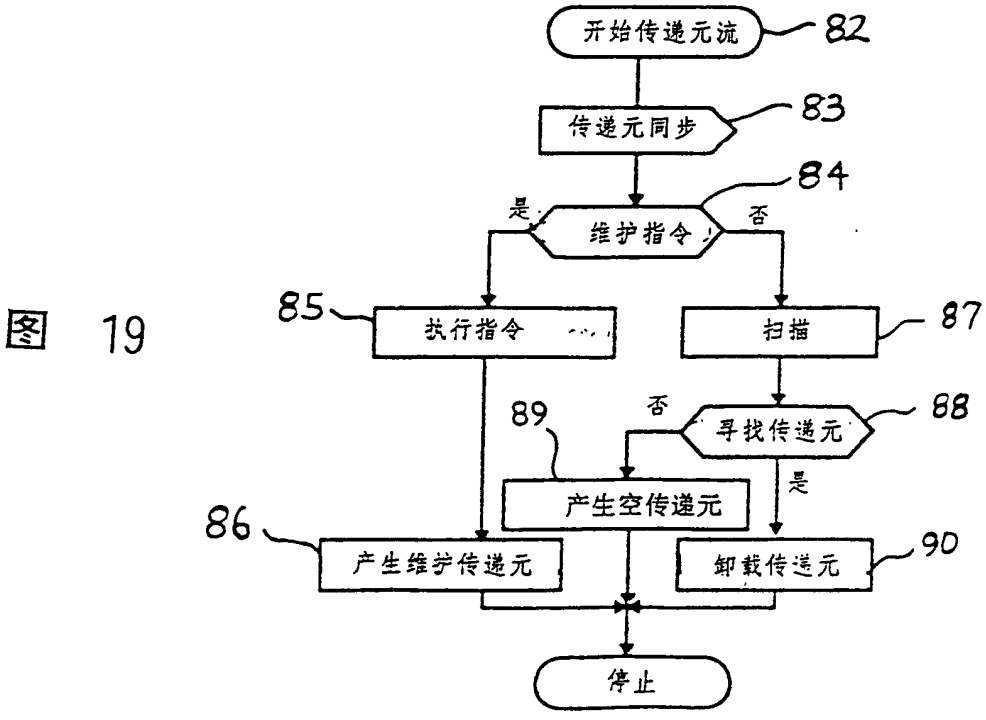

开始传递元流
82
传递元同步
83
84
是
维护指令
否
85
执行指令
扫描
87
否
89
寻找传递元
88
是
产生空传递元
86
产生维护传递元
卸载传递元
90
停止

图 19

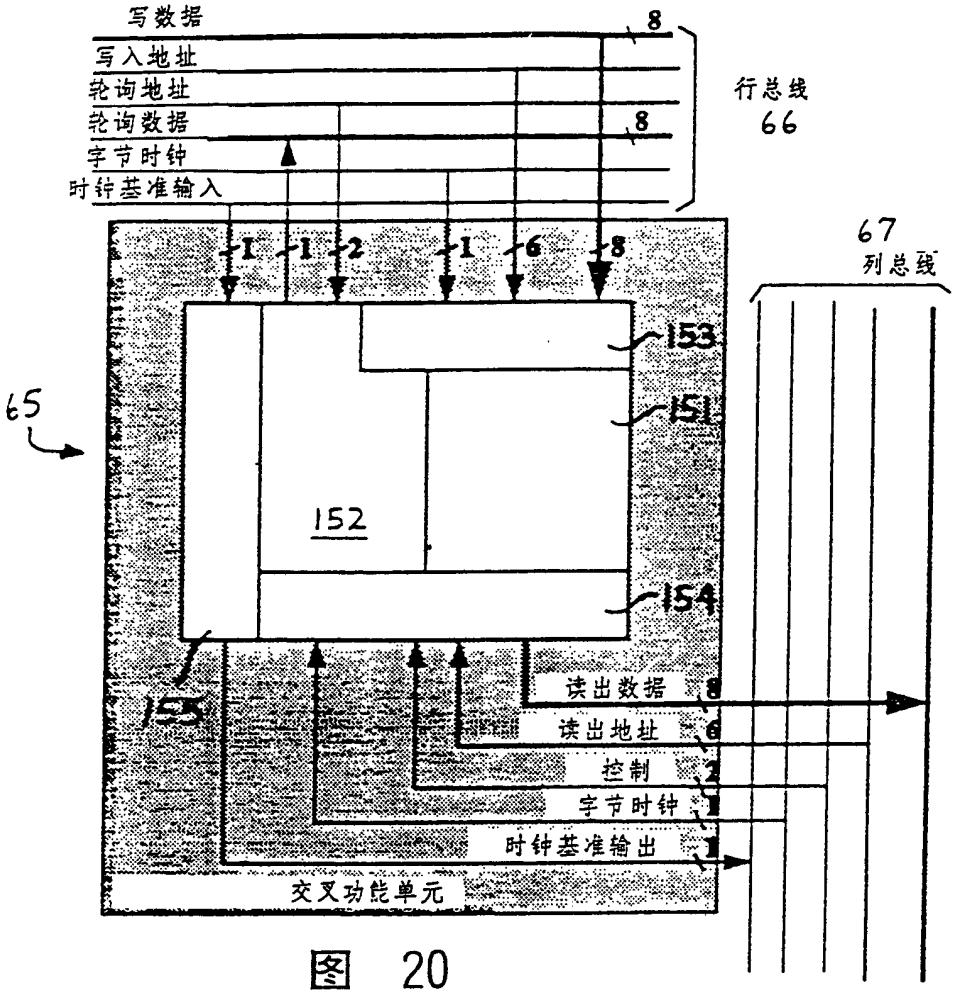

写数据
写入地址
轮询地址
轮询数据
字节时钟
时钟基准输入
8
8
行总线
66
67
列总线
65
153
151
152
154
153
读出数据
读出地址
控制
字节时钟
时钟基准输出
交叉功能单元

图 20

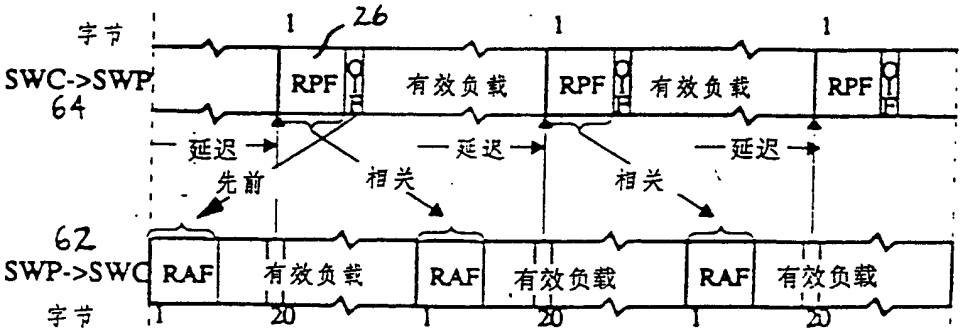

字节
SWC->SWP
64
RPF
有效负载
RPF
有效负载
RPF
延迟
延迟
延迟
先前
相关
相关
62
SWP->SWC
RAF
有效负载
RAF
有效负载
RAF
有效负载
字节

图 21

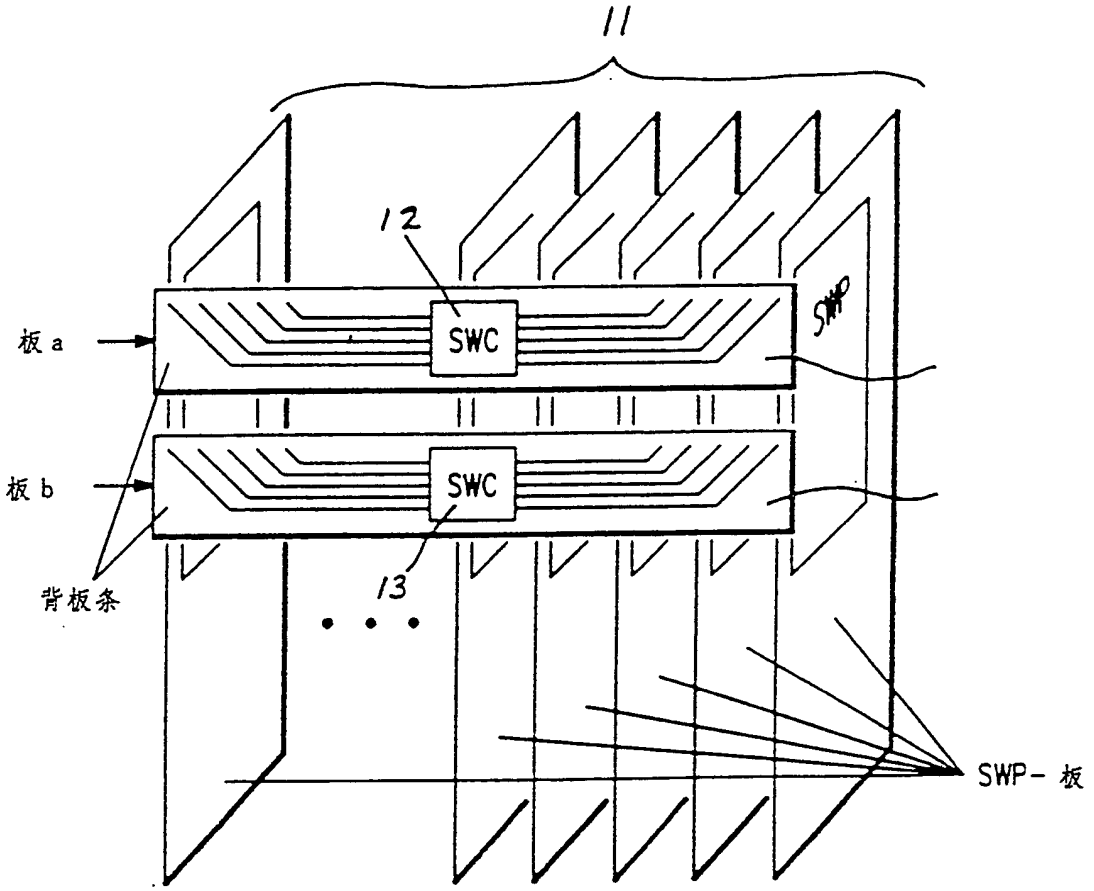


图 22

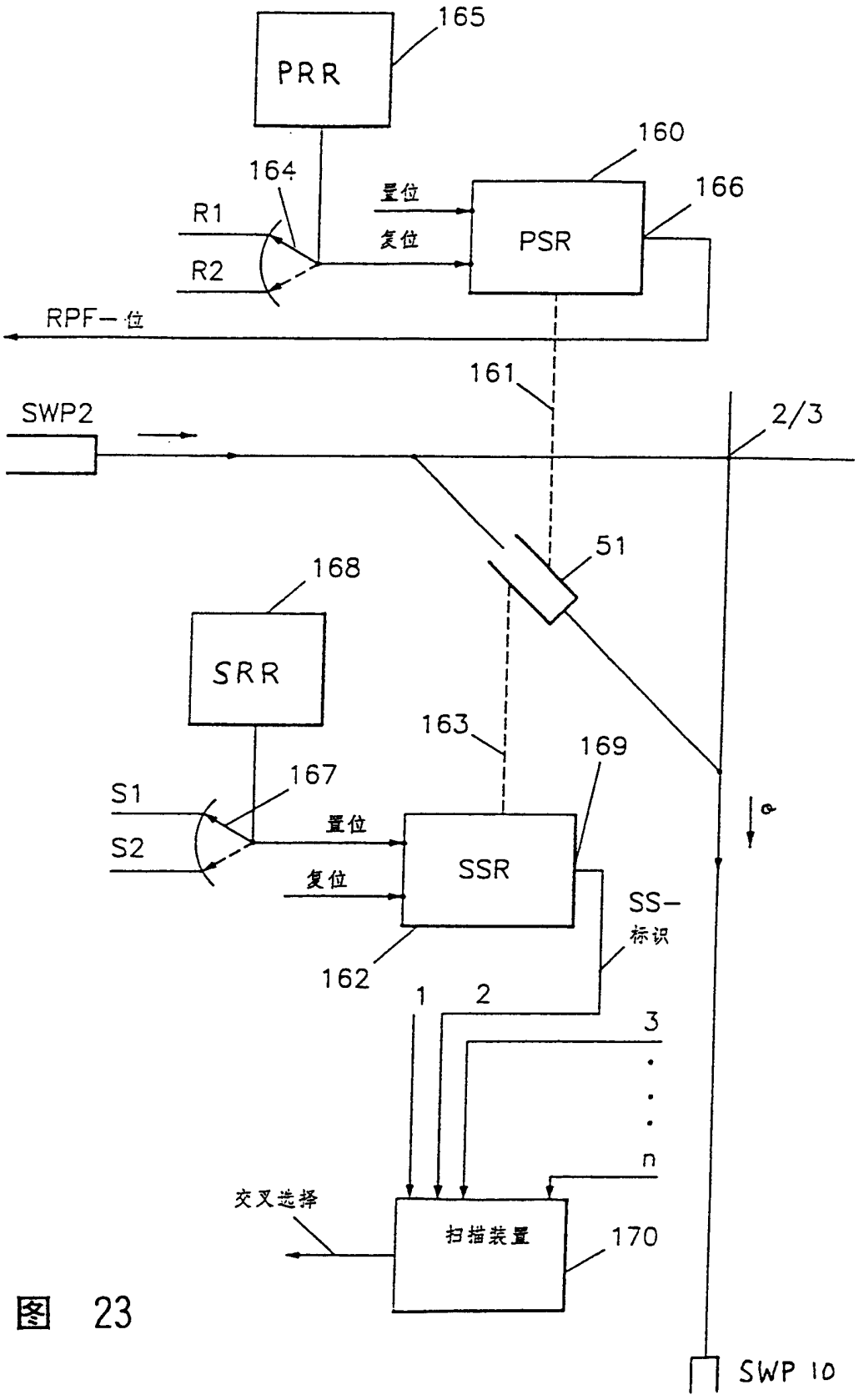

PRR
165
160
164
置位
166
R1
复位
PSR
R2
RPF—位
161
SWP2
2/3
51
168
SRR
163
169
167
S1
置位
S2
SSR
复位
SS—
标识
162
1
2
3
n
交叉选择
扫描装置
170
SWP 10

图 23