

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7469348号  
(P7469348)

(45)発行日 令和6年4月16日(2024.4.16)

(24)登録日 令和6年4月8日(2024.4.8)

(51)国際特許分類	F I
H 0 1 L 23/12 (2006.01)	H 0 1 L 23/12 K
H 0 5 K 1/02 (2006.01)	H 0 1 L 23/12 Q
	H 0 5 K 1/02 L

請求項の数 13 (全15頁)

(21)出願番号	特願2022-41769(P2022-41769)	(73)特許権者	390022471 アオイ電子株式会社 香川県高松市香西南町4 5 5番地の1
(22)出願日	令和4年3月16日(2022.3.16)	(74)代理人	100123984 弁理士 須藤 晃伸
(65)公開番号	特開2023-136251(P2023-136251 A)	(74)代理人	100102314 弁理士 須藤 阿佐子
(43)公開日	令和5年9月29日(2023.9.29)	(74)代理人	100159178 弁理士 榛葉 貴宏
審査請求日	令和6年1月26日(2024.1.26)	(72)発明者	鈴木 敬史 香川県高松市香西南町4 5 5番地の1 アオイ電子株式会社内
早期審査対象出願		(72)発明者	河野 一郎 香川県高松市香西南町4 5 5番地の1 アオイ電子株式会社内

最終頁に続く

(54)【発明の名称】 配線基板および配線基板の製造方法

(57)【特許請求の範囲】

【請求項1】

底面が露出する外部接続端子と、  
前記外部接続端子を取り囲む単層からなる絶縁層と、  
前記絶縁層の上層であり、前記絶縁層に設けられたビアを介して前記外部接続端子と電氣的に接続される配線層と、を備える配線基板において、  
前記外部接続端子の底面および前記絶縁層の底面は、同一平面上にあり、  
前記外部接続端子の底面を構成する底部導電層の上面に、上方の前記絶縁層に突出するように形成された柱状の複数の凸部を備えることを特徴とする配線基板。

【請求項2】

前記ビアは前記凸部よりも直径が大きく、  
前記複数の凸部は前記ビアを囲繞するように配置されていることを特徴とする、請求項1に記載の配線基板。

【請求項3】

前記ビアが、複数の柱状部材からなり、  
前記複数の凸部が、前記ビアを囲繞するように配置されていることを特徴とする、請求項1に記載の配線基板。

【請求項4】

前記底部導電層の中心から底部導電層の外縁までの距離をRとした場合、前記凸部と前記底部導電層の外縁との距離がR / 3以下となるように前記複数の凸部が配置されている

ことを特徴とする、請求項 1 ないし 3 のいずれかに記載の配線基板。

【請求項 5】

前記ビアは前記絶縁層に形成されたビア孔に形成され、前記ビア孔は内周面が粗面化されていることを特徴とする、請求項 1 ないし 3 のいずれかに記載の配線基板。

【請求項 6】

前記凸部は前記絶縁層に形成された凸部孔に形成され、前記凸部孔は内周面が粗面化されていることを特徴とする、請求項 1 ないし 3 のいずれかに記載の配線基板。

【請求項 7】

前記凸部は前記絶縁層に形成された凸部孔に形成され、前記凸部を介して前記底部導電層と前記配線層が電氣的に接続されることを特徴とする、請求項 1 ないし 3 のいずれかに記載の配線基板。

10

【請求項 8】

前記凸部が、3 ~ 32 個の柱状部材からなることを特徴とする、請求項 1 ないし 3 のいずれかに記載の配線基板。

【請求項 9】

前記配線層は前記絶縁層の上面に形成されており、前記複数の凸部は、前記配線層に到達しない厚さに形成されている請求項 1 ないし 3 のいずれかに記載の配線基板。

【請求項 10】

底面が露出する外部接続端子と、前記外部接続端子を取り囲む絶縁層と、前記絶縁層の上層であり、前記絶縁層に設けられたビアを介して前記外部接続端子と電氣的に接続される配線層と、を備える配線基板の製造方法であって、

20

前記外部接続端子を支持板上に形成する外部接続端子形成工程、

前記外部接続端子を取り囲み、その底面が前記外部接続端子の底面と同一平面上にある単層からなる絶縁層を形成する絶縁層形成工程、

前記外部接続端子と配線層を電氣的に接続するビアを形成するビア形成工程、

前記絶縁層の上層に配線層を形成する配線層形成工程、を含み、さらに、前記外部接続端子の底面を構成する底部導電層の形成後に、前記底部導電層の上面から上方の前記絶縁層に突出する柱状の複数の凸部を形成する工程を含むことを特徴とする配線基板の製造方法。

30

【請求項 11】

前記外部接続端子の底面を構成する底部導電層の形成後に、当該底部導電層を覆うフォトレジスト層を形成し、当該フォトレジスト層に凸部孔を形成し、当該凸部孔に前記複数の前記凸部を形成する工程を含むことを特徴とする請求項 10 に記載の配線基板の製造方法。

【請求項 12】

前記絶縁層を形成後に、内周面が粗面化された凸部孔を前記絶縁層に形成し、前記凸部孔に前記凸部を形成することを特徴とする請求項 10 に記載の配線基板の製造方法。

【請求項 13】

前記ビア形成工程において、内周面が粗面化されたビア孔を前記絶縁層に形成し、前記ビア孔に前記ビアを形成することを特徴とする請求項 10 ないし 12 のいずれかに記載の配線基板の製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は配線基板および配線基板の製造方法に関する。

【背景技術】

【0002】

ICチップやLED素子のような半導体素子を基板に実装する半導体装置においては、配線基板の裏面から露出する外部接続端子が実装用の電極として用いられる。外部接続端子の形成方法として、リードフレームを用いることの他に、めっきによる薄膜を用いる方

50

法が知られている。めっきによる薄膜を用いる場合、外部接続端子を薄く形成できる反面、外部接続端子が基板から剥離または抜脱しやすくなるという課題が生じるため、外部接続端子の上端周縁に断面庇形状の凸部を形成する対策が提案されている（特許文献1）。

【先行技術文献】

【特許文献】

【0003】

【文献】特開2002-4077号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明は、配線層が形成される主面と外部接続端子が設けられた裏面を有する配線基板において、外部接続端子が剥離または抜脱するという課題を解決することを目的とする。

【課題を解決するための手段】

【0005】

本発明の配線基板は、底面が露出する外部接続端子と、前記外部接続端子を取り囲む単層からなる絶縁層と、前記絶縁層の上層であり、前記絶縁層に設けられたビアを介して前記外部接続端子と電氣的に接続される配線層と、を備える配線基板において、前記外部接続端子の底面および前記絶縁層の底面は、同一平面上にあり、前記外部接続端子の底面を構成する底部導電層の上面に、上方の前記絶縁層に突出するように形成された柱状の複数の凸部を備えることを特徴とする。

【0006】

上記配線基板において、前記ビアは前記凸部よりも直径が大きく、前記複数の凸部は前記ビアを囲繞するように配置されていることを特徴としてもよい。

上記配線基板において、前記ビアが、複数の柱状部材からなり、前記複数の凸部が、前記ビアを囲繞するように配置されていることを特徴としてもよい。

上記配線基板において、前記底部導電層の中心から底部導電層の外縁までの距離をRとした場合、前記凸部と前記底部導電層の外縁との距離がR/3以下となるように前記複数の凸部が配置されていることを特徴としてもよい。

上記配線基板において、前記ビアは前記絶縁層に形成されたビア孔に形成され、前記ビア孔は内周面が粗面化されていることを特徴としてもよい。

上記配線基板において、前記凸部は前記絶縁層に形成された凸部孔に形成され、前記凸部孔は内周面が粗面化されていることを特徴としてもよい。

上記配線基板において、前記凸部は前記絶縁層に形成された凸部孔に形成され、前記凸部を介して前記底部導電層と前記配線層が電氣的に接続されることを特徴としてもよい。

上記配線基板において、前記凸部が、3~32個の柱状部材からなることを特徴としてもよい。

上記配線基板において、前記配線層は前記絶縁層の上面に形成されており、前記複数の凸部は、前記配線層に到達しない厚さに形成されていることを特徴としてもよい。

【0007】

本発明の配線基板の製造方法は、底面が露出する外部接続端子と、前記外部接続端子を取り囲む絶縁層と、前記絶縁層の上層であり、前記絶縁層に設けられたビアを介して前記外部接続端子と電氣的に接続される配線層と、を備える配線基板の製造方法であって、前記外部接続端子を支持板上に形成する外部接続端子形成工程、前記外部接続端子を取り囲み、その底面が前記外部接続端子の底面と同一平面上にある単層からなる絶縁層を形成する絶縁層形成工程、前記外部接続端子と配線層を電氣的に接続するビアを形成するビア形成工程、前記絶縁層の上層に配線層を形成する配線層形成工程、を含み、さらに、前記外部接続端子の底面を構成する底部導電層の形成後に、前記底部導電層の上面から上方の前記絶縁層に突出する柱状の複数の凸部を形成する工程を含むことを特徴とする。

【発明の効果】

【0008】

10

20

30

40

50

本発明によれば、配線層が形成される主面と外部接続端子が設けられた裏面を有する配線基板において、外部接続端子が剥離または抜脱するという課題を解決することが可能となる。また、外部接続端子の放熱性および耐熱性を向上させることが可能となる。

【図面の簡単な説明】

【0009】

【図1】第1実施形態にかかる半導体装置の断面図である。

【図2】第1実施形態にかかる底部導電層の平面図である。

【図3】第1実施形態に係る配線基板の製造方法を説明する図である。

【図4】図3に続く工程を示す図である。

【図5】図4に続く工程を示す図である。

【図6】図5に続く工程を示す図である。

【図7】第2実施形態に係る配線基板の製造方法を説明する図である。

【図8】図7に続く工程を示す図である。

【図9】図8に続く工程を示す図である。

【図10】第2実施形態にかかる底部導電層の平面図である。

【図11】第3実施形態にかかる配線基板の断面図および底部導電層の平面図である。

【図12】各実施形態における変形例を示す半導体装置の断面図である。

【図13】従来の配線基板の製造工程を説明する断面図および底部導電層の平面図である。

【発明を実施するための形態】

【0010】

以下、図面を参照して本発明の各実施形態を説明する。なお、以下に示す図面において、各部材の形状や、長さ、幅、厚さなどのサイズ、および長さ、幅、厚さの比率は、発明の構成を明確にするため、適宜、実際とは異なる形状、サイズおよび比率で示されている。従って、図示された各部材の形状、サイズおよび長さ、幅、厚さの比率は、同一部材の同一要素や他の部材の同一要素と対比して斟酌されるべきではない。

【0011】

<従来例>

図13は、従来の配線基板903を説明する断面図および底部導電層の平面図である。図13(A)に示すように、配線基板903は、第1の絶縁層931と、第2の絶縁層932とを備えている。第1の絶縁層の底面には、外部接続端子を構成する底部導電層921が設けられている。底部導電層921は、ビア922を介して配線層923と電気的に接続されている。図13(B)は、底部導電層921およびビア922の平面図である。第2の絶縁層932の天面には、半導体素子と接続される上層配線層924が設けられている。

【0012】

このような従来の配線基板903は、支持板910上に配線層および絶縁層を積層して形成されるが、支持板910を引き剥がす際に底部導電層921が絶縁層931から剥離するという問題や、実装後に底部導電層921が抜脱するという問題があった。

この原因は、底部導電層921が約10 $\mu$ m程度と薄いため、支持板910を引き剥がす際に、絶縁層931と底部導電層921との密着性が低下することによるものと推察される。また、底部導電層921と絶縁層931の熱抵抗値の違いにより、膨張係数差が界面に集中することにより界面剥離が生じることや、ビア922用の孔を開口した際に、開口部から露出する底部導電層921の露出面から露出面の周囲にまで、底部導電層921の酸化による剥離が進行することも原因であると推察される。

【0013】

<第1実施形態>

図1は、第1実施形態にかかる半導体装置1の断面構造を模式的に示す図である。半導体装置1は、半導体素子2と、半導体素子2が搭載される配線基板3とを備えている。半導体素子2は絶縁性の封止樹脂4によって封止されている。配線基板3は、半導体素子2の搭載面となる基板主面3aと、基板主面3aとは反対側の基板裏面3bとを有する。基

10

20

30

40

50

板主面 3 a 上には半導体素子を電氣的に接続するための配線層 4 3 が形成されている。配線層 4 3 は、複数の金属層による多層構成とするのも良い。配線層 4 3 への半導体素子の電氣的な接続は、一例としてフェイスダウン接続を図示しているが、ワイヤーボンディングによる接続であっても良い。

#### 【 0 0 1 4 】

配線基板 3 の基板裏面 3 b から露出するように設けられた外部接続端子 4 0 は、半導体装置 1 を実装基板（不図示）に実装するための端子である。外部接続端子 4 0 は、基板裏面 3 b から露出する底部導電層 4 1 と、底部導電層 4 1 に形成した凸部 1 4 1 からなり、裏面 3 b 側から露出する底部導電層 4 1 と基板裏面 3 b とは、同一平面上にある。底部導電層 4 1 と配線層 4 3 は、絶縁層 3 1 に形成されたビア 1 4 2 により電氣的に接続されている。

10

#### 【 0 0 1 5 】

図 2 は、基板主面 3 a 側から見た外部接続端子 4 0 である。本実施形態では、図 2 に示すように、底部導電層 4 1 の上面に、上方に突出する 8 個の凸部 1 4 1 が環状に等間隔で設けられている。ビア 1 4 2 は、底部導電層 4 1 の中心に位置し、8 個の凸部 1 4 1 に囲まれている。複数個の凸部 1 4 1 を設けることにより、外部接続端子 4 0 と絶縁層 3 1 との密着性が増し、外部接続端子 4 0 の剥離、抜脱耐性を向上することができる。

#### 【 0 0 1 6 】

凸部 1 4 1 は、所望する密着強度に応じて位置、個数および厚さを調整できる。凸部 1 4 1 の数は、任意の複数個とすることができるが、好ましくは 3 ~ 3 2 個または 4 ~ 2 4 個とすることが開示される。4 個から 1 2 個までの凸部 1 4 1 を設けた比較実験の結果、凸部 1 4 1 の数を増やした方が接合強度（シエア試験値）に優れることが確認できた。

20

#### 【 0 0 1 7 】

また、凸部 1 4 1 を底部導電層の外縁 4 1 a の近傍に設けた方が、接合強度（シエア試験値）に優れることが確認できた。すなわち、ビアの外縁 1 4 2 a から凸部 1 4 1 までの距離  $L_1$  が底部導電層の外縁 4 1 a から凸部 1 4 1 までの距離  $L_2$  よりも大きくなるように凸部 1 4 1 を設けることが好ましい。

別の観点からは、凸部 1 4 1 を、例えば、底部導電層 4 1 の中心から底部導電層の外縁 4 1 a までの距離（図 2 の例では半径）を  $R$  とした場合、凸部 1 4 1 と底部導電層の外縁 4 1 a との距離  $L_2$  が  $R / 3$  以下となるような配置とすることが好ましく、 $R / 4$  以下となるような配置とすることがより好ましい。

30

また、凸部 1 4 1 の設置条件が同一である場合、凸部 1 4 1 の直径を大きくした方が、より接合強度（シエア試験値）に優れることが確認できた。

#### 【 0 0 1 8 】

次に、図 1 に示した配線基板 3 の製造方法について説明する。図 3 から図 6 は、製造方法の一例を示す断面図である。なお、図 3 から図 6 では配線基板の一部についての製造工程を示しているが、実際には、支持板 1 0 上には必要な配線パターンに応じた大きさの配線基板が製作される。

#### 【 0 0 1 9 】

図 3（A）に示す工程では、シード層 1 2 が形成された支持板 1 0 を示している。本実施形態の支持板 1 0 は、ガラスや銅からなる角形の基板であり、シード層 1 1 としては、例えば、チタン（Ti）を用いる。

40

#### 【 0 0 2 0 】

図 3（B）に示す工程では、シード層 1 1 上の全面にフォトレジスト 2 1 を形成する。フォトレジスト 2 1 は、例えば、ドライフィルムタイプの感光性レジストフィルムをラミネータでラミネート形成することにより形成される。フォトレジスト 2 1 は、厚み公差を許容できる程度に底部導電層 4 1 の厚さより厚く構成され、例えば、 $20 \sim 40 \mu\text{m}$  程度とする。

#### 【 0 0 2 1 】

図 3（C）に示す工程では、フォトマスク（図示せず）を用いてフォトレジスト 2 1 を

50

露光する。フォトマスクには、底部導電層 4 1 の形状に対応するパターン形状の非透過部と、非透過部の周囲の透過部とが形成されている。フォトマスクを用いた露光により、フォトレジスト 2 1 は、透過部に対応する部分が感光する。

【 0 0 2 2 】

続いて、フォトマスクを除去し、フォトレジスト 2 1 の現像処理を行って、フォトレジスト 2 1 の非感光部分を除去する。その結果、フォトレジスト 2 1 には、底部導電層 4 1 の形状に対応するパターン形状の開口部 1 2 1 が形成される。

【 0 0 2 3 】

図 3 ( D ) に示す工程では、フォトレジスト 2 1 の開口部 1 2 1 の底部に露出するシード層 1 1 上に、電解めっきにより底部導電層 4 1 を形成する。電解めっきに使用する金属としては、例えば Cu である。底部導電層 4 1 の厚さは、例えば、10 ~ 30  $\mu\text{m}$  である。その後、フォトレジスト 2 1 を除去する。

10

【 0 0 2 4 】

図 4 ( A ) に示す工程では、底部導電層 4 1 の上面の全面にフォトレジスト 2 2 を形成する。フォトレジスト 2 2 は、ドライフィルムタイプの感光性レジストフィルムをラミネータでラミネート形成し、感光することにより形成される。フォトレジスト 2 2 は、厚み公差を許容できる程度に凸部 1 4 1 の厚さより厚く構成され、例えば、13 ~ 22  $\mu\text{m}$  である。

【 0 0 2 5 】

図 4 ( B ) に示す工程では、レーザーアブレーションまたはリソグラフィーにより、凸部 1 4 1 を形成する位置に凸部孔 1 2 2 を形成する。これにより、凸部 1 4 1 を設ける部分の底部導電層 4 1 が凸部孔 1 2 2 を介して露出する。本実施形態では、図 2 に示す凸部 1 4 1 に対応する位置に 8 個の凸部孔 1 2 2 を形成した。各凸部孔 1 2 2 は、後述するビア孔 1 5 1 よりも小径かつ同径であり、例えば、直径 10 ~ 100  $\mu\text{m}$  である。

20

【 0 0 2 6 】

図 4 ( C ) に示す工程では、図 4 ( B ) で形成した凸部孔 1 2 2 の底部に露出する底部導電層 4 1 の上面に、電解めっきにより、凸部 1 4 1 を形成する。配線層 4 3 との絶縁性を確保するため、凸部 1 4 1 の厚さはビア 1 4 2 の厚さ以下の厚さとすることが好ましく、例えば、3 ~ 30  $\mu\text{m}$ 、好ましくは 5 ~ 20  $\mu\text{m}$  の厚さで形成される。その後、フォトレジスト 2 2 を除去する。なお、凸部 1 4 1 を、配線層 4 3 に到達する厚さに形成することもできるが、この場合、配線層 4 3 のパターン形状に制約が生じることとなる。

30

【 0 0 2 7 】

図 4 ( D ) に示す工程では、絶縁層 5 1 が絶縁フィルムをラミネータでラミネート形成することにより形成される。絶縁層 5 1 の厚さは、凸部 1 4 1 と配線層 4 3 との絶縁性を確保できる厚さとし、例えば、30 ~ 40  $\mu\text{m}$  である。

【 0 0 2 8 】

図 5 ( A ) に示す工程では、絶縁層 5 1 の所定位置に図示しないレーザー装置からレーザー光を照射して絶縁層 5 1 を局所的に蒸発させるレーザーアブレーションによりビア孔 1 5 1 を形成する。ビア孔 1 5 1 は、例えば、直径 50 ~ 200  $\mu\text{m}$ 、深さ 10 ~ 50  $\mu\text{m}$  である。ビア孔 1 5 1 の内周面はレーザー光の照射の影響により粗面化している。

40

【 0 0 2 9 】

図 5 ( B ) に示す工程では、ビア孔 1 5 1 から露出する底部導電層 4 1 および絶縁層 5 1 の上面、並びに、ビア孔 1 5 1 の内周面に、シード層 1 2 を形成する。シード層 1 2 は、ビア孔 1 5 1 の内周面の粗面の影響による凹凸が残る厚さの金属膜で形成されており、例えば、無電解めっきにより膜厚 1  $\mu\text{m}$  以下程度の Cu 膜を形成する。

【 0 0 3 0 】

図 5 ( C ) に示す工程では、シード層 1 2 の上面の全面にフォトレジスト 2 3 を形成する。フォトレジスト 2 3 は、ドライフィルムタイプの感光性レジストフィルムをラミネータでラミネート形成し、感光することにより形成される。

【 0 0 3 1 】

50

続いて、フォトマスク（図示せず）を用いてフォトレジスト 2 3 を露光する。フォトマスクには、配線層 4 3 の形状に対応するパターン形状の非透過部と、非透過部の周囲の透過部とが形成されている。フォトマスクを用いた露光により、フォトレジスト 2 3 は、透過部に対応する部分が感光する。

【 0 0 3 2 】

図 5（D）に示す工程では、フォトマスクを除去し、フォトレジスト 2 3 の現像処理を行って、フォトレジスト 2 3 の非感光部分を除去する。その結果、配線層 4 3 を形成する箇所のみフォトレジスト 2 3 が取り除かれ、シード層 1 2 が露出する開口部 1 5 2 が形成される。

【 0 0 3 3 】

図 6（A）に示す工程では、シード層 1 2 を利用した電解めっきにより、フォトレジスト 2 3 に覆われていないシード層 1 2 上に、金属層 4 2 およびビア 1 4 2 を形成する。

【 0 0 3 4 】

図 6（B）に示す工程では、フォトレジスト 2 3 を除去する。それにより、フォトレジスト 2 3 に覆われていたシード層 1 2 が露出する。

【 0 0 3 5 】

図 6（C）に示す工程では、前工程で露出した、金属層 4 2 に覆われていないシード層 1 2 を、エッチングにより除去する。こうして各パターンが電氣的に独立した、配線層 4 3 の形成が完了する。

【 0 0 3 6 】

図 6（D）に示す工程では、支持板 1 0 を配線基板 3 から剥離する。剥離処理は引き剥がすことによる処理でも良いが、支持板 1 0 が銅などの金属である場合は、溶解による除去を行っても良い。さらに、支持板 1 0 底面に残るシード層 1 1 をエッチングにより除去することにより、配線基板 3 が完成する。

または、図 6（C）の工程の後に、配線層 4 3 に半導体素子等の電子部品を接続した後、絶縁性の封止樹脂により電子部品等を封止してから、図 6（D）の工程を行っても良い。

【 0 0 3 7 】

以上に説明した第 1 実施形態の配線基板 3 は、底部導電層 4 1 から上方に延出される複数個の凸部 1 4 1 が絶縁層 5 1 にスパイクのごとく埋設されていることから、外部接続端子 4 0 の絶縁層 5 1 に対する密着が強固である。また、複数個の凸部 1 4 1 を設けることにより、外部接続端子 4 0 の放熱性および耐熱性が向上する。

したがって、第 1 実施形態の配線基板 3 によれば、外部接続端子 4 0 の剥離、抜脱の問題を解決することができる。

【 0 0 3 8 】

< 第 2 実施形態 >

第 2 実施形態の配線基板 2 0 3 の製造方法を、図 7 から図 9 までを参照しながら説明する。第 1 実施形態と同様の構成については、第 1 実施形態と同じ符号を付し、説明を省略する。

第 2 実施形態の配線基板 2 0 3 の製造方法において、図 7 よりも前の工程は、第 1 実施形態の図 3 に示す工程と同様であるので説明を省略する。

【 0 0 3 9 】

図 7（A）に示す工程では、絶縁層 5 1 が絶縁フィルムをラミネータでラミネート形成することにより形成される。絶縁層 5 1 の厚さは、凸部 1 2 4 1 およびビア 1 2 4 2 の厚みを確保できる厚さとし、例えば、20 ~ 40  $\mu\text{m}$  である。

【 0 0 4 0 】

図 7（B）に示す工程では、絶縁層 5 1 の所定位置に図示しないレーザー装置からレーザー光を照射して凸部孔 2 2 1 およびビア孔 2 2 2 を形成する。各凸部孔 2 2 1 は同じ寸法であり、例えば、直径 10 ~ 100  $\mu\text{m}$  であり、深さ 10 ~ 50  $\mu\text{m}$  である。ビア孔 2 2 2 は凸部孔 2 2 1 よりも大径であり、例えば、直径 50 ~ 200  $\mu\text{m}$ 、深さは凸部孔 2 2 1 と同じである。ビア孔 2 2 2 および凸部孔 2 2 1 の内周面はレーザー照射の影響によ

10

20

30

40

50

り粗面化している。

【 0 0 4 1 】

図 7 ( C ) に示す工程では、凸部孔 2 2 1 およびビア孔 2 2 2 の底部に露出する底部導電層 2 4 1 上に、電解めっきにより凸部 1 2 4 1 およびビア 1 2 4 2 を形成する。電解めっきに用いる金属としては、例えば Cu である。ビア孔 2 2 2 および凸部孔 2 2 1 の内周面はレーザー照射の影響により粗面化しているため、ビア 1 2 4 2 と絶縁層 5 1 だけでなく、凸部 1 2 4 1 と絶縁層 5 1 も強く密着することにより、剥離、抜脱への耐性がより高められる。

【 0 0 4 2 】

図 7 ( D ) に示す工程では、凸部 1 2 4 1、ビア 1 2 4 2 および絶縁層 5 1 の上面にシード層 1 2 を形成する。シード層 1 2 の形成方法は第 1 実施形態と同様である。

10

【 0 0 4 3 】

図 8 ( A ) に示す工程では、シード層 1 2 の上面の全面にフォトレジスト 2 3 を形成する。フォトレジスト 2 3 の形成方法は第 1 実施形態と同様である。

【 0 0 4 4 】

続いて、フォトマスク ( 図示せず ) を用いてフォトレジスト 2 3 を露光する。フォトマスクには、配線層 2 4 3 の形状に対応するパターン形状の非透過部と、非透過部の周囲の透過部とが形成されている。フォトマスクを用いた露光により、フォトレジスト 2 3 は、透過部に対応する部分が感光する。

【 0 0 4 5 】

図 8 ( B ) に示す工程では、フォトマスクを除去し、フォトレジスト 2 3 の現像処理を行って、フォトレジスト 2 3 の非感光部分を除去する。その結果、配線層 2 4 3 を形成する箇所のみフォトレジスト 2 3 が取り除かれ、シード層 1 2 が露出する開口部 2 5 2 が形成される。

20

【 0 0 4 6 】

図 8 ( C ) に示す工程では、シード層 1 2 を用いた電解めっきにより、フォトレジスト 2 3 に覆われていないシード層 1 2 上に、金属層 2 4 2 を形成する。

【 0 0 4 7 】

図 9 ( A ) に示す工程では、フォトレジスト 2 3 を除去する。それにより、フォトレジスト 2 3 に覆われていたシード層 1 2 が露出する。

30

【 0 0 4 8 】

図 9 ( B ) に示す工程では、前工程で露出した、金属層 2 4 2 に覆われていないシード層 1 2 を、エッチングにより除去する。こうして配線層 2 4 3 の各パターンは電氣的に独立し、配線層 2 4 3 の形成が完了する。

【 0 0 4 9 】

図 9 ( C ) に示す工程では、支持板 1 0 を配線基板 2 0 3 から剥離する。剥離処理は引き剥がしによる処理でも良いが、支持板 1 0 が銅などの金属である場合は、溶解による除去を行っても良い。さらに、支持板 1 0 底面に残るシード層 1 1 は、エッチングにより除去することにより、配線基板 2 0 3 が完成する。

または、図 9 ( B ) の工程の後に、配線層 2 4 3 に半導体素子等の電子部品を接続した後、絶縁性の封止樹脂により電子部品等を封止してから、図 9 ( C ) の工程を行っても良い。

40

【 0 0 5 0 】

図 1 0 は、配線基板 2 0 3 の主面側から見た外部接続端子 5 0 である。本実施形態では、図 1 0 に示すように、底部導電層 2 4 1 の上面に、上方に突出する 1 2 個の凸部 1 2 4 1 が環状に等間隔で設けられている。ビア 1 2 4 2 は、底部導電層 2 4 1 の中心に位置し、1 2 個の凸部 1 2 4 1 に囲まれている。第 2 実施形態においても、複数個の凸部 1 2 4 1 を設けることにより、外部接続端子 5 0 と絶縁層 5 1 との密着性が増し、外部接続端子 5 0 の剥離、抜脱耐性を向上することができる。なお、凸部 1 2 4 1 の数は例示の 1 2 個に限定されず、任意の複数個とできることは、第 1 実施形態と同様である。

50

## 【 0 0 5 1 】

以上に説明した第2実施形態の配線基板203は、底部導電層241から上方に延出される複数個の凸部1241が配線層243と接合されており、また、ビア孔222の内周面だけでなく、凸部孔222の内周面もレーザー照射の影響により粗面化しているため、外部接続端子50と絶縁層51との密着性が高く、剥離、抜脱することへの耐性はより強くなる。さらに、複数個の凸部1241が、配線層243と底部導電層241との放熱経路となることで、半導体装置の放熱性を向上することが出来る。

## 【 0 0 5 2 】

< 第3実施形態 >

第3実施形態の配線基板303を、図11を参照しながら説明する。

10

第3実施形態の配線基板303は、単一の大径のビアではなく、第2実施形態のビアよりも小径のビアを複数備える点で、第2実施形態の配線基板203と相違する。以下では、第2実施形態との相違点を中心に説明をし、一致点については説明を省略する。

## 【 0 0 5 3 】

第3実施形態の配線基板303は、底部導電層341から第1の環に沿って配置された8個の凸部1341と、第1の環よりも小径の第2の環に沿って配置された8個のビア1342とを備えている(図11(B)参照)。第1の環に沿って配置された8個の凸部1341は、ビア1342と比べ底部導電層の外縁341aに近い位置に等間隔に配置されている。第2の環に沿って配置された8個のビア1342は、底部導電層341の中心付近に等間隔に離れて配置されている。なお、凸部1341およびビア1342の数は例示の8個に限定されず、例えば、それぞれ3~24個とすることが開示される。また、凸部1341およびビア1342の数は、同数である必要はなく、いずれか一方の数が他方の数よりも多くなるように構成しても良い。

20

## 【 0 0 5 4 】

図11(A)に示すように、パターン化された金属層342とシード層12からなる配線層343は、その底部において、凸部1341およびビア1342と接合されているため、配線層343と底部導電層341は、凸部1341およびビア1342を介して電氣的に接続されている。第3実施形態では、配線層343と底部導電層341間の電氣的接続を、凸部1341およびビア1342で担うものであるため、図2におけるビア142のように、大径のビアを用いたときのその断面積に対して、凸部1341およびビア1342の断面積の合計面積は、同程度以上であることが好ましい。

30

## 【 0 0 5 5 】

凸部1341の接合強度を強くするとの観点からは、凸部1341を底部導電層の外縁341aの近傍に設けること好ましい。例えば、底部導電層341の中心から底部導電層の外縁341aまでの距離(図2の例では半径)をRとした場合、凸部1341と底部導電層の外縁341aとの距離がR/3以下となるような配置とすることが好ましく、R/4以下となるような配置とすることがより好ましい。

## 【 0 0 5 6 】

以上に説明した第3実施形態の配線基板303は、外部接続端子60と配線層343が複数個の凸部1341および凸部1342により電氣的に接続されており、また、すべての凸部孔の内周面を粗面化しているため、絶縁層51との密着性が強く、剥離、抜脱耐性が高いものとなっている。

40

## 【 0 0 5 7 】

< 変形例 >

第1~3実施形態の配線基板において、外部接続端子に1層の配線層のみが電氣的に接続されている構成を示したが、図12に示すように、配線層43に絶縁層32を積層したうえで、さらなる上層配線層244を形成しても良い。上層配線層244の形成方法としては、第1実施形態において、ビア142および配線層43を製造した方法と同様なので説明を省略する。図12では第1実施形態の配線基板3をベースに絶縁層32および上層配線層244を形成した構成を示しているが、第2実施形態または第3実施形態の配線基

50

板(203、303)であっても、同様の方法で絶縁層32および上層配線層244を形成できる。また、同様の製造方法を繰り返すことで、より多層の配線層をもつ配線基板としても良い。

【0058】

以上、本発明の好ましい実施形態例について説明したが、本発明の技術的範囲は上記実施形態例の記載に限定されるものではない。上記実施形態例には様々な変更・改良を加えることが可能であり、そのような変更または改良を加えた形態のものも本発明の技術的範囲に含まれる。例えば、上記実施形態例では、凸部およびビアはいずれも円柱形であったが、断面が多角形の柱などの形状であってもよい。

【符号の説明】

【0059】

1...半導体装置

2...半導体素子

3、203、303、903...配線基板

4...封止樹脂

10、910...支持板

11、12、13、911、912...シード層

21~24...フォトリジスト

31、32、51...絶縁層

40、50、60...外部接続端子

41、241、341、921...底部導電層

42、242、342...金属層

43、243、343、923...配線層

121、152、252...開口部

122、221...凸部孔

141...凸部

142、922...ビア

151、222...ビア孔

244、924...上層配線層

931...第1の絶縁層

932...第2の絶縁層

10

20

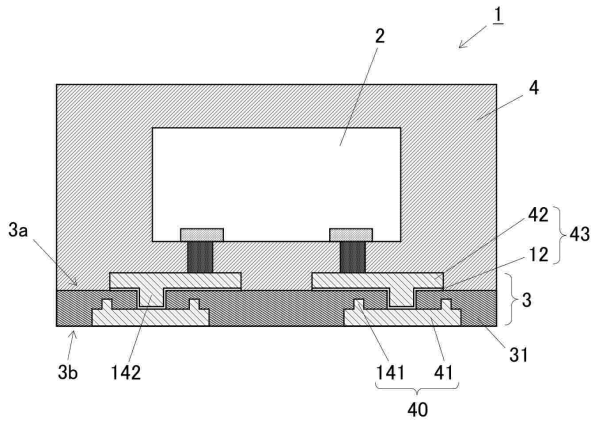
30

40

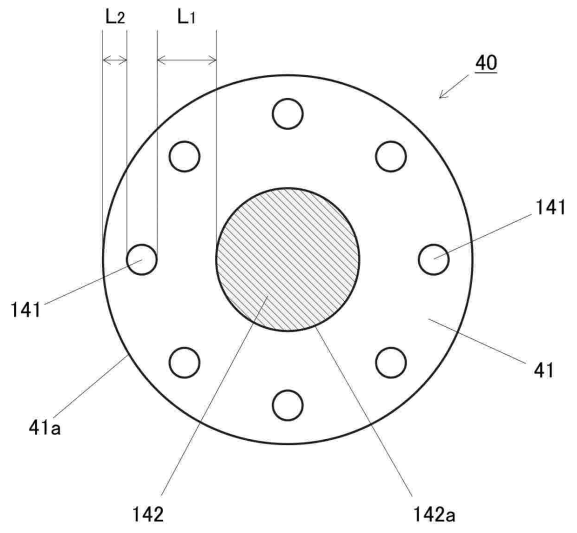
50

【図面】

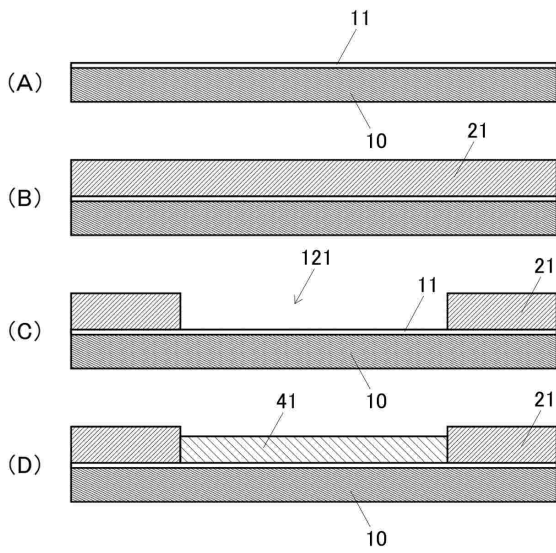
【図 1】



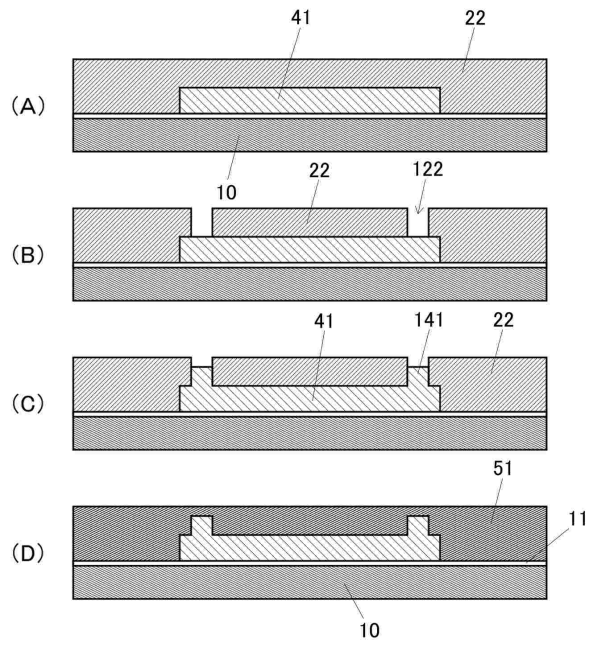
【図 2】



【図 3】



【図 4】



10

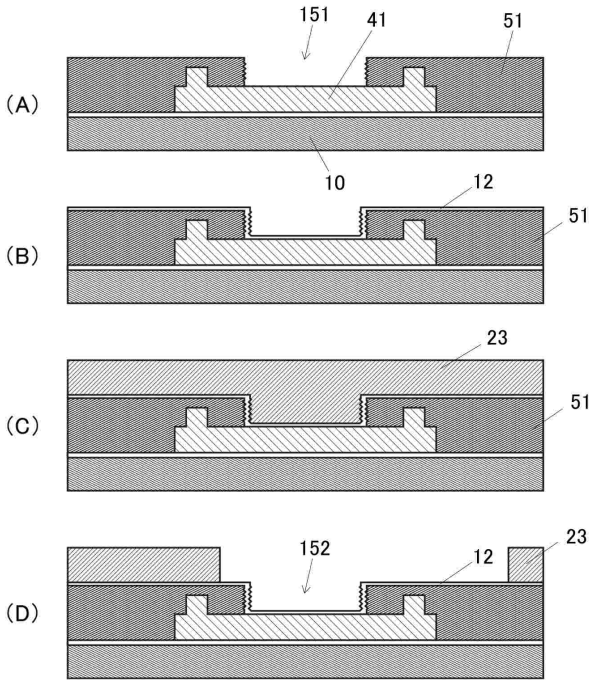
20

30

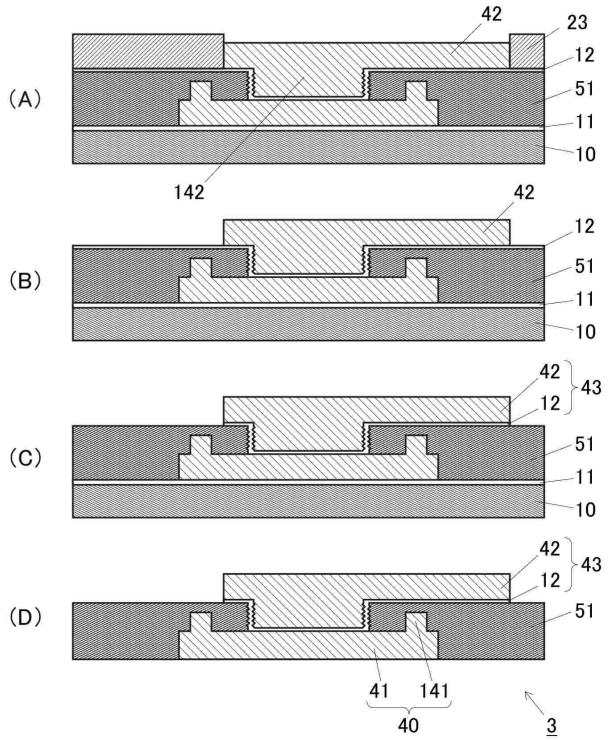
40

50

【図 5】



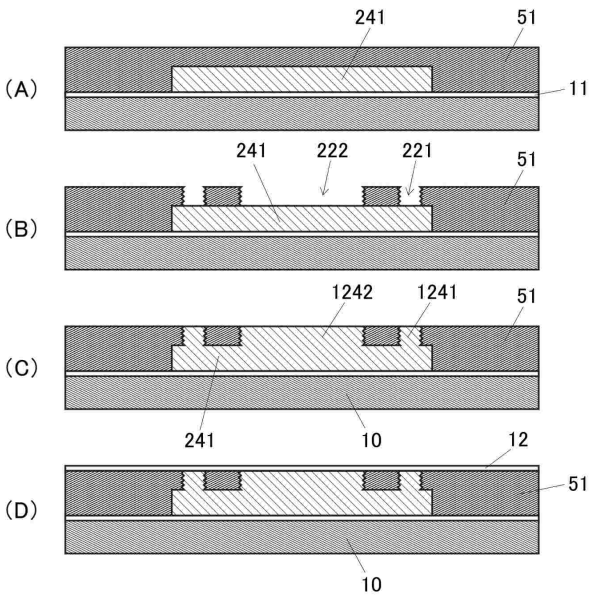
【図 6】



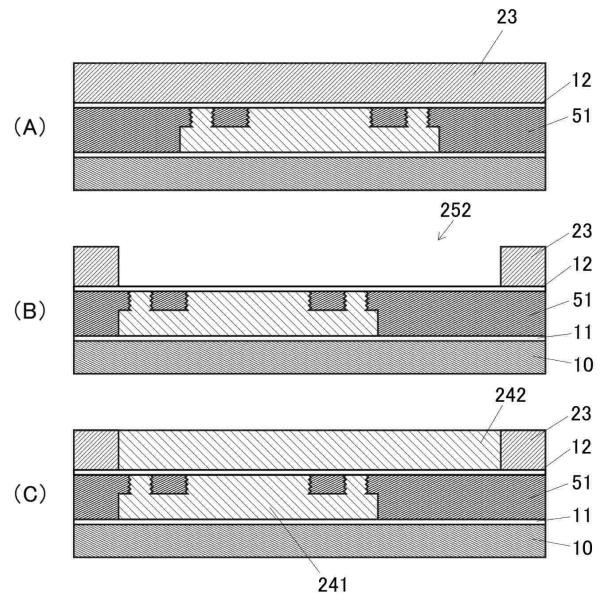
10

20

【図 7】



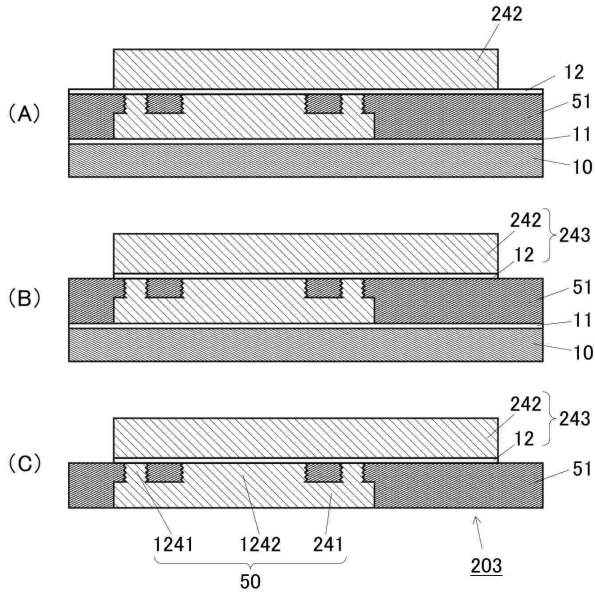
【図 8】



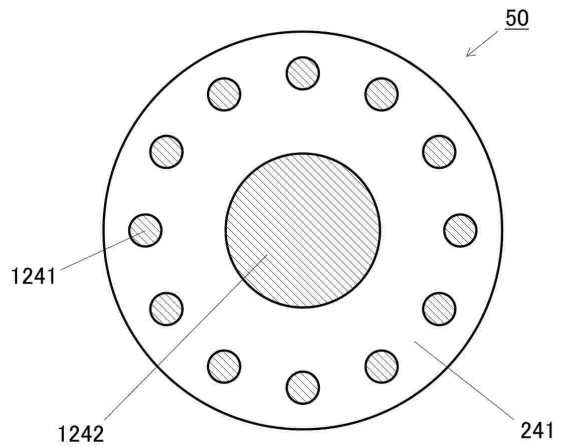
30

40

【 図 9 】

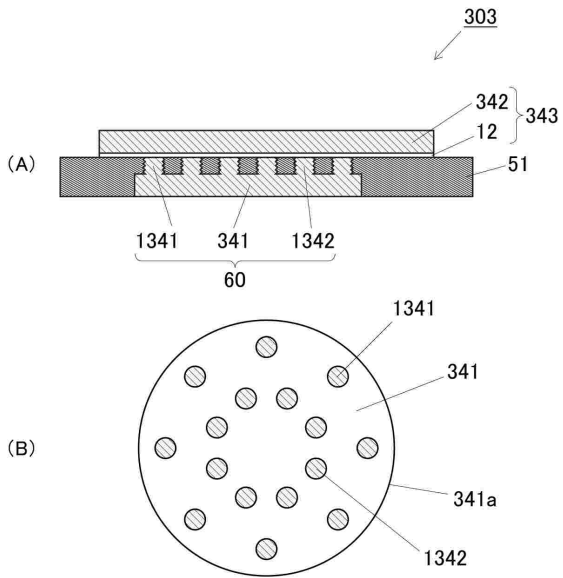


【 図 1 0 】

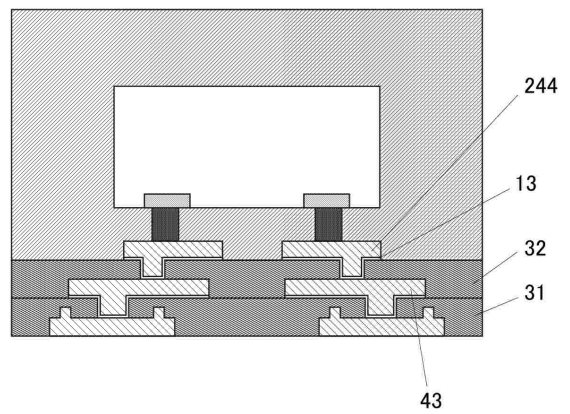


10

【 図 1 1 】



【 図 1 2 】



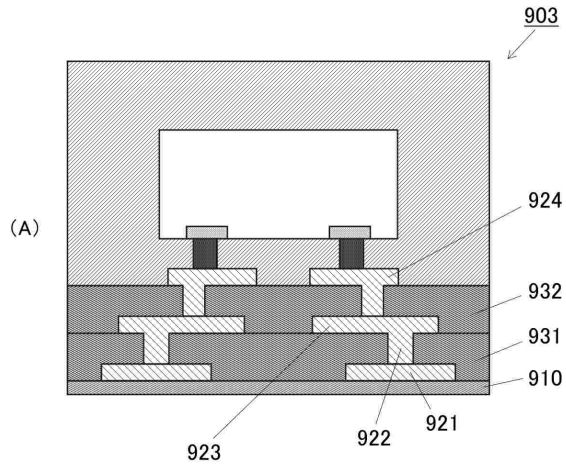
20

30

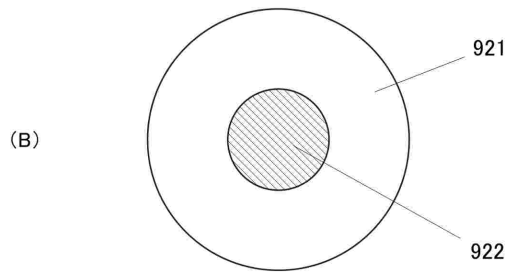
40

50

【 図 13 】



10



20

30

40

50

---

フロントページの続き

(72)発明者 米谷 佳浩  
香川県高松市香西南町4 5 5番地の1 アオイ電子株式会社内

(72)発明者 兎谷 昭一  
香川県高松市香西南町4 5 5番地の1 アオイ電子株式会社内

審査官 正山 旭

(56)参考文献 特開2005-244108(JP,A)  
特開2008-258322(JP,A)  
米国特許出願公開第2017/0025384(US,A1)  
特開平10-242332(JP,A)  
特開平11-186448(JP,A)

(58)調査した分野 (Int.Cl., DB名)  
H01L 23/12  
H05K 1/02