

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3992303号

(P3992303)

(45) 発行日 平成19年10月17日(2007.10.17)

(24) 登録日 平成19年8月3日(2007.8.3)

(51) Int. Cl.	F I	
HO4N 1/41 (2006.01)	HO4N	1/41 B
HO3M 7/40 (2006.01)	HO3M	7/40
HO4N 7/30 (2006.01)	HO4N	7/133 Z

請求項の数 8 (全 15 頁)

(21) 出願番号	特願平7-156313	(73) 特許権者	000002185
(22) 出願日	平成7年6月22日(1995.6.22)		ソニー株式会社
(65) 公開番号	特開平9-9261		東京都港区港南1丁目7番1号
(43) 公開日	平成9年1月10日(1997.1.10)	(74) 代理人	100090376
審査請求日	平成14年4月18日(2002.4.18)		弁理士 山口 邦夫
審判番号	不服2004-26190(P2004-26190/J1)	(72) 発明者	北村 卓也
審判請求日	平成16年12月24日(2004.12.24)		東京都品川区北品川6丁目7番35号 ソニー株式会社内
		合議体	
		審判長	新宮 佳典
		審判官	乾 雅浩
		審判官	南 義明

最終頁に続く

(54) 【発明の名称】 信号圧縮装置と信号伸長装置および信号圧縮方法と信号伸長方法

(57) 【特許請求の範囲】

【請求項1】

入力サンプルデータの原サンプル面の画素情報をブロック化して、該ブロック化された画素情報を直交変換する直交変換手段と、

上記直交変換されたデータを量子化する量子化手段と、

上記量子化されたデータを可変長符号化したときの符号長を計測する可変長符号長計測手段と、

上記量子化されたデータを上記可変長符号長計測手段で符号長を計測するまで遅延させる第1のレジスタと、

上記ブロック化された画素情報を上記第1のレジスタからの出力される上記量子化されたデータとタイミング合わせする第2のレジスタと、

上記可変長符号長計測手段の計測結果に基づき、上記計測された符号長が上記ブロック化された画素情報のデータ量よりも多いときに、上記第1のレジスタから出力される上記量子化されたデータの可変長符号化データに代えて、上記第2のレジスタから出力される上記ブロック化された画素情報そのものを、上記可変長符号化データと上記入力サンプルデータとを識別する識別子とともに出力する可変長符号化手段を有することを特徴とする信号圧縮装置。

【請求項2】

上記直交変換手段としては、離散余弦変換手段が使用されたことを特徴とする請求項1記載の信号圧縮装置。

10

20

【請求項 3】

上記可変長符号化手段は、上記可変長符号化データと上記ブロック化された画素情報及び上記識別子とを混在するように、ビットストリームを生成して出力することを特徴とする請求項 1 記載の信号圧縮装置。

【請求項 4】

上記可変長符号化データの符号量が、入力サンプルデータに上記識別子を加えたときの符号量よりも大きいときに上記入力サンプルデータが選択されるようになされたことを特徴とする請求項 1 記載の信号圧縮装置。

【請求項 5】

上記符号長は、DCTブロック単位、マクロブロック単位、スライス単位、ピクチャー単位の何れかでブロック化したときの符号長であることを特徴とする請求項 1 記載の信号圧縮装置。

10

【請求項 6】

入力サンプルデータの原サンプル面の画素情報をブロック化して、該ブロック化された画素情報を直交変換する直交変換工程と、

上記直交変換されたデータを量子化する量子化工程と、

上記量子化されたデータを可変長符号化したときの符号長を計測する可変長符号長計測工程と、

上記量子化されたデータを上記可変長符号長計測手段で符号長を計測するまで遅延させる第 1 の遅延工程と、

20

上記ブロック化された画素情報を上記第 1 のレジスタからの出力される上記量子化されたデータとタイミング合わせする第 2 の遅延工程と、

上記可変長符号長計測工程の計測結果に基づき、上記計測された符号長が上記ブロック化された画素情報のデータ量よりも多いときに、上記第 1 の遅延工程で出力される上記量子化されたデータの可変長符号化データに代えて、上記第 2 の遅延工程で出力される上記ブロック化された画素情報そのものを、上記可変長符号化データと上記入力サンプルデータとを識別する識別子とともに出力する可変長符号化工程を有することを特徴とする信号圧縮方法。

【請求項 7】

可変長符号化データと入力サンプルデータとの識別子を入力ビットストリームから検出する識別子検出手段と、

30

上記識別子検出手段の検出結果に基づき、上記入力ビットストリームの可変長符号化データに対してのみ可変長復号化処理を行い、上記入力ビットストリームの入力サンプルデータは可変長復号化処理を行うことなく出力する可変長復号化手段と、

上記可変長復号化手段で復号化されたデータを逆量子化する逆量子化手段と、

上記逆量子化手段で逆量子化されたデータを直交逆変換する直交逆変換手段と、

上記可変長復号化手段で復号化されことなく出力されたデータを、上記逆量子化と上記直交逆変換の処理時間だけ遅延させるレジスタと、

上記直交逆変換で得られたデータと上記レジスタで遅延されたデータを逆ブロック化してサンプル面データに変換するデブロッキング手段を有する

40

ことを特徴とする信号伸長装置。

【請求項 8】

可変長符号化データと入力サンプルデータとの識別子を入力ビットストリームから検出する識別子検出工程と、

上記識別子検出工程の検出結果に基づき、上記入力ビットストリームの可変長符号化データに対してのみ可変長復号化処理を行い、上記入力ビットストリームの入力サンプルデータは可変長復号化処理を行うことなく出力する可変長復号化工程と、

上記可変長復号化手段で復号化されたデータを逆量子化する逆量子化工程と、

上記逆量子化手段で逆量子化されたデータを直交逆変換する直交逆変換工程と、

上記可変長復号化手段で復号化されことなく出力されたデータを、上記逆量子化と上記

50

直交逆変換の処理時間だけ遅延させる遅延工程と、

上記直交逆変換で得られたデータと上記遅延されたデータを逆ブロック化してサンプル面データに変換するデブロッキング工程を有する

ことを特徴とする信号伸長方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

この発明は、信号圧縮装置と信号伸長装置および信号圧縮方法と信号伸長方法に関する。詳しくは、可変長符号化したときの符号量が、入力サンプルデータの符号量よりも多くなるようなときは、可変長符号データの代わりに入力サンプルデータそのものを圧縮データとして使用することにより、平均的な伝送符号量の削減を図れるようにしたものである

10

【0002】

【従来の技術】

現在、デジタル信号のビットリダクション技術では主としてエントロピー符号化と呼ばれる技術が使われている。エントロピー符号化とは入力信号を周波数変換等の変換を施した後、統計的に多く現れる信号に対してより短い符号長を割り当てることによって符号量を削減しようとするものである。

【0003】

すなわち信号情報の性質、特に周波数特性をもとに、統計的に多く出現するシンボルには短いコードを割り当て、あまり出現しないシンボルには長いコードを割り当てることにより、平均として符号量を減少させるようにしている。

20

【0004】

このようなデータ圧縮処理を実現するためには一般に入力サンプル面（二次元の空間面）の画素情報を単位ブロック化し、それらに対して離散余弦変換（DCT）などの直交変換処理を施し、その後量子化したものを可変長符号化（エントロピー符号化）する処理が行なわれる。

【0005】

【発明が解決しようとする課題】

入力データを可変長符号化するに当たっては、場合によってはDCT入力の空間面のデータ量よりも符号量が増えることがある。例えば、DCT化したときの複数のブロックデータ（例えば64個の空間面データ）のうち1つが非ゼロで、残り全てがゼロであるようなインパルス信号の場合には、入力サンプル面つまり周波数面データは全てのDCT係数が非ゼロになってしまう。これは後述する式（1）より明らかである。

30

【0006】

このようなインパルス信号は自然画ではあまり見られないが、文字をスーパーインポーズする場合やコンピュータグラフィックス等の画像処理系ではよく見受けられる信号である。このような画像を圧縮するとき、可変長符号化時のゼロラン値（後述する）を稼ぐためには量子化ステップを大きな値にする必要があり、これによって符号量が多くなってしまふ。量子化ステップが大きくなることから量子化誤差が目立つようになり、結果として得られる画質が劣化してしまふ。

40

【0007】

そこで、この発明はこのような従来の課題を解決したものであって、平均的な符号量の減少を図れるようにすると共に、画質劣化も改善できるようにしたものである。

【0008】

【課題を解決するための手段】

この発明に係る信号圧縮装置は、入力サンプルデータの原サンプル面の画素情報をブロック化して、該ブロック化された画素情報を直交変換する直交変換手段と、直交変換されたデータを量子化する量子化手段と、量子化されたデータを可変長符号化したときの符号長を計測する可変長符号長計測手段と、量子化されたデータを可変長符号長計測手段で符

50

号長を計測するまで遅延させる第1のレジスタと、ブロック化された画素情報を第1のレジスタからの出力される量子化されたデータとタイミング合わせする第2のレジスタと、可変長符号長計測手段の計測結果に基づき、計測された符号長がブロック化された画素情報のデータ量よりも多いときに、第1のレジスタから出力される量子化されたデータの可変長符号化データに代えて、第2のレジスタから出力されるブロック化された画素情報そのものを、可変長符号化データと入力サンプルデータとを識別する識別子とともに出力する可変長符号化手段を有するものである。また、この発明に係る信号圧縮方法は、入力サンプルデータの原サンプル面の画素情報をブロック化して、該ブロック化された画素情報を直交変換する直交変換工程と、直交変換されたデータを量子化する量子化工程と、量子化されたデータを可変長符号化したときの符号長を計測する可変長符号長計測工程と、量子化されたデータを可変長符号長計測手段で符号長を計測するまで遅延させる第1の遅延工程と、ブロック化された画素情報を第1のレジスタからの出力される量子化されたデータとタイミング合わせする第2の遅延工程と、可変長符号長計測工程の計測結果に基づき、計測された符号長がブロック化された画素情報のデータ量よりも多いときに、第1の遅延工程で出力される量子化されたデータの可変長符号化データに代えて、第2の遅延工程で出力されるブロック化された画素情報そのものを、可変長符号化データと入力サンプルデータとを識別する識別子とともに出力する可変長符号化工程を有する

10

【0009】

この発明に係る信号伸長装置は、可変長符号化データと入力サンプルデータとの識別子を入力ビットストリームから検出する識別子検出手段と、識別子検出手段の検出結果に基づき、入力ビットストリームの可変長符号化データに対してのみ可変長復号化処理を行い、入力ビットストリームの入力サンプルデータは可変長復号化処理を行うことなく出力する可変長復号化手段と、可変長復号化手段で復号化されたデータを逆量子化する逆量子化手段と、逆量子化手段で逆量子化されたデータを直交逆変換する直交逆変換手段と、可変長復号化手段で復号化されことなく出力されたデータを、逆量子化と直交逆変換の処理時間だけ遅延させるレジスタと、直交逆変換で得られたデータとレジスタで遅延されたデータを逆ブロック化してサンプル面データに変換するデブロッキング手段を有するものである。また、この発明に係る信号伸長方法は、可変長符号化データと入力サンプルデータとの識別子を入力ビットストリームから検出する識別子検出工程と、識別子検出工程の検出結果に基づき、入力ビットストリームの可変長符号化データに対してのみ可変長復号化処理を行い、入力ビットストリームの入力サンプルデータは可変長復号化処理を行うことなく出力する可変長復号化工程と、可変長復号化手段で復号化されたデータを逆量子化する逆量子化工程と、逆量子化手段で逆量子化されたデータを直交逆変換する直交逆変換工程と、可変長復号化手段で復号化されことなく出力されたデータを、逆量子化と直交逆変換の処理時間だけ遅延させる遅延工程と、直交逆変換で得られたデータと遅延されたデータを逆ブロック化してサンプル面データに変換するデブロッキング工程を有するものである。

20

30

【0010】

【作用】

請求項1はいわゆるエンコーダに関するものである。エントロピー符号化した可変長符号量が単位入力サンプル面のデータ量よりも多いときは、可変長符号化データに代えて入力サンプルデータそのものを圧縮データとして用いる。入力サンプルデータを用いることにより平均的な符号量が減少する。可変長符号化データと入力サンプルデータとが混在するため、両者の識別を容易にするための識別子（つまりノンコード符号）が付加されてデータストリームとなされる。

40

【0011】

請求項7はデコーダに関するものである。入力ビットストリーム中に可変長符号化データと入力サンプルデータとが混在するとき、可変長符号化データに対しては元の非圧縮データに変換する処理が施される。入力サンプルデータに対してはそのまま非圧縮データとして使用する。両者の識別は上述した識別子に基づいて行なわれる。

50

【 0 0 1 2 】

【 実施例 】

続いてこの発明に係る信号圧縮装置および信号伸長装置の一例を図面を参照して詳細に説明する。

【 0 0 1 3 】

図 1 は信号圧縮装置 1 0 の一例を示す。以下説明する例は M P E G (Moving Picture coding Experts Group) など用いられている離散余弦変換 (D C T 変換) を用いたビットリダクションについて説明する。 M P E G では実際には動き補償技術を用いてフレーム間差分を求めることも行なっているが、ここでは説明を簡単にするため所謂イントラピクチャの処理 (フレーム内処理) について示す。

10

【 0 0 1 4 】

そのためのエンコード処理の代表例はブロッキング処理、 D C T 変換処理、量子化処理および可変長符号化処理 (V L C 処理) であって、これと対応するように図 1 に示す信号圧縮装置 (エンコーダ) 1 0 にはブロッキング回路 2 0、 D C T 変換回路 3 0、量子化回路 4 0、可変長符号化回路 6 0 などが設けられている。図面を参照しながらそれぞれの処理について説明する。

【 0 0 1 5 】

D C T 変換処理はある決められた大きさのブロック状の画素について行なわれる。 J P E G (Joint Photographic coding Experts Group) や M P E G 内部の処理単位は 8×8 画素の 1 ブロック単位である。それに対し、対象とする入力画像は、例えば、 M P E G 2 の M P @ M L では 1 フレーム 720×480 画素から構成されるため、図 2 のように入力画像 (フレームデータ) をブロック (8×8 画素) ごとに分割する処理が必要となる。

20

【 0 0 1 6 】

ブロッキング処理を実現するブロッキング回路 2 0 の一例を図 3 に示す。ブロッキング回路 2 0 は 2 つの R A M 2 1、 2 2 を有する。一方例えば R A M 2 2 が書き込み状態にあるときは、もう片方の R A M 2 1 は読み出し状態に制御される。書き込み側は所謂ラスタスキャンのデータをメモリ上に格納するアドレスを受け、読み出し側は図 2 のようなブロックを構成するようなアドレスを受ける。これらのアドレスは書き込みアドレス発生回路 2 3、読み出しアドレス発生回路 2 4 にて発生される。これらの発生回路 2 3、 2 4 は周知のように適当なカウンタ回路と R O M で実現できる。

30

【 0 0 1 7 】

R A M 2 2 が書き込み状態にあるときは、 R A M 2 1 が読み出し状態となるようにアドレス切り替え用のスイッチ S W a、 S W b が制御され、また書き込みパルス (イネーブルパルス) を与えるスイッチ S W c が制御される。 R A M 2 1、 2 2 からの出力もスイッチ S W d で切り替えられる。これらの切り替えは同期して行なわれるものであって、端子 2 5 に供給される切り替えパルスによって制御される。

【 0 0 1 8 】

入力画像データを分割したブロックについてそれぞれ D C T 変換が行なわれる。 D C T 変換は二次元のフーリエ変換と同様に、二次元的な画素情報 (空間面情報) から二次元的な周波数成分情報 (周波数面情報) への変換である。図 4 (A) に示すように各画素に二次

40

元配列変数 $f (* , *)$ を割り当てたとき、図 4 (B) のデータ (D C T 係数) $F (* , *)$ に変換するには式 (1) に示す演算を行なえばよいことが知られている。

【 0 0 1 9 】

【 数 1 】

$$F(k_1, k_2) = \frac{2}{\sqrt{8 \times 8}} K_{k_1} K_{k_2} \sum_{n_1=0}^7 \sum_{n_2=0}^7 f(n_1, n_2) \cos\left(\frac{(2n_1+1)k_1\pi}{2 \times 8}\right) \cos\left(\frac{(2n_2+1)k_2\pi}{2 \times 8}\right)$$

$$(0 \leq k_1, k_2 \leq 7) \quad K_k = \begin{cases} \frac{1}{\sqrt{2}} & k=0 \\ 1 & k \neq 0 \end{cases}$$

… (1)

【0020】

この結果、DCT係数 $F(*, *)$ は左から右方向に行くに従い水平周波数の高い成分が、上から下方向に行くに従い垂直周波数の高い成分が現れることになる。 $F(0, *)$ は垂直周波数がゼロ即ちDCであり、 $F(*, 0)$ は水平周波数がゼロ即ちDCとなる。 $F(0, 0)$ は水平、垂直周波数の両方がDCとなり、そのブロックの画素平均値となる。式(1)より分かるように無理数を乗じて加算するため、DCT係数は入力画像データのビット数よりも出力ビット数が長くなる。因みに、MPEGでは入力のダイナミックレンジ8ビットに対し、出力のダイナミックレンジは12ビットになる。DCT変換回路の具体的なハード構成に付いては高速アルゴリズム等がすでに発表されているので、その説明は割愛する。

10

【0021】

自然画のような入力画像では、画像データの周波数分布の特徴により、DCT変換の結果は成分に偏りが出る。例えばDC等の低い周波数成分に振幅の大きなデータが集まり、高い周波数成分はゼロに近い小さな値となる。DC係数以外つまりAC係数は一般にラプラス分布を示し、振幅の小さいものの割合が大きくなる。この性質(出力の偏り)を利用してビットリダクションが行なわれるが、通常このビットリダクションの前に量子化処理が行なわれる。

20

【0022】

量子化とはDCT係数をおある数で割って丸める処理を言う。図5は量子化器40の具体例である。量子化器40には除算器42が設けられ、端子40aからの入力データ(DCT係数:絶対値)が端子40bに与えられた量子化ステップ値で割り算され、除算結果である商と小数点以下の情報がそれぞれ丸め回路44に供給される。

30

【0023】

多くの場合丸めとして四捨五入が使われている。除算処理や丸め処理は符号つき絶対値の方が扱い易いため、この実現例では符号つき絶対値で扱っている。したがって入力した符号データはそのまま出力され、また除算器42で割ったときに得られる小数点の絶対値が0.5以上ならば加算器45において商の絶対値が1だけ増やされ、0.5未満ならばそのままにして整数値として出力される。スイッチ46はこの1若しくは0の値を加算器45に与えるためのスイッチであり、小数点情報に基づいて制御される。

【0024】

量子化することにより自然画のような画では、図4(B)に示すDCT係数の高周波成分に相当する量子化レベル(量子化した結果)はゼロが頻出する。その結果、エンコードした後の符号量は減少する。そして後述するように量子化のための割る数(量子化ステップ)を増減して所望の符号量になるように制御される。量子化ステップを大きくすると符号量は減少する反面、エンコード後の出力画像の画質が劣化する。これは量子化処理で量子化誤差を持ち、その誤差は量子化ステップに比例するからである。

40

【0025】

量子化レベルは図1に示すように可変長符号化される。MPEG等ではDC以外の量子化レベルについてゼロランとエントロピー符号化を組み合わせた二次元符号化で符号化(VLC)を行なっている。二次元のDCT係数は図6に示すようにジグザグスキャンされて一次元に並べ変えられる。一次元データは次のようになる。

$F(0, 1), F(1, 0), F(2, 0), F(1, 1), F(0, 2),$

50

R A M 6 8 は read-modify-write 用として使用される。つまり、頭出しされた現在の符号語と、直前の符号語が書かれたアドレスの R A M データをフィードバックしてビットごとにセレクトする。つまり、直前の符号の占めるビット分はフィードバック系側に、それ以外のビットは符号語 R O M 6 5 側に切り替わる。こうして、直前の符号に結合した形の現在の V L C データが R A M 6 8 に書き込まれる。

【 0 0 3 4 】

この処理が E O B まで繰り返えされて R A M 6 8 にエンコードしたビットストリームが蓄えられ、後に R A M 6 8 の内容を順次読み出すことによって出力ビットストリームが得られる。

【 0 0 3 5 】

上述したようにこの発明では取り扱う入力画像によっては、可変長符号化された符号量が入力サンプルデータ量よりも多くなることが予想され、その場合には平均的な符号量が増えてしまうことを考慮して、可変長符号化された符号量と入力サンプルデータ量との多少をブロック単位で比較し、可変長符号化された符号量が入力サンプルデータ量を越えるときには入力サンプルデータそのもの（圧縮されていない生のデータつまりノンコーディックデータであって固定長）を伝送データとして使用するようにしたものである。

【 0 0 3 6 】

その結果、伝送データを構成するビットストリームにはコーディックデータ（（D C T + 量子化 + V L C）処理されたブロックデータ）と固定長のノンコーディックデータとが混在することになり、両者を識別するための識別子（ノンコード符号という）がビットストリーム中に多重される。

【 0 0 3 7 】

仮にこのノンコード符号の符号長を A ビットとし、ブロックのデータサンプル数を $8 \times 8 = 64$ 、入力サンプルデータは 8 ビットであるとする。そうした場合、可変長符号化した後の符号長を常にモニタし、もし、この符号長 X が、 $X > A + 64 \times 8$ であるときは、ノンコード符号 A と共にノンコードデータ（入力サンプルデータ）（ $= 64 \times 8$ ビット）を伝送するようにしたものである。ノンコード符号 A としては 1 ビット以上の適当なビット数を当てることができる。

【 0 0 3 8 】

以上の処理を実現するため、図 1 に示すように可変長符号化回路 6 0 の前段には V L C 符号長計測回路 8 0 が設けられる。そして、可変長符号化回路 6 0 には時間合わせのレジスタ 5 0 を通過した量子化レベルと、さらにブロッキング回路 2 0 のブロックデータ（ノンコーディックデータ）が時間合わせのレジスタ 5 5 を介してそれぞれ供給される。レジスタ 5 0 は計測回路 8 0 で符号長を測定するまで入力データを遅延させるためのもので、レジスタ 5 5 はレジスタ 5 0 の出力データとタイミングを合わせるために使用される。

【 0 0 3 9 】

可変長符号化回路 6 0 ではノンコード処理に応じてノンコーディックデータとコーディックデータとの切り替えとノンコード符号 A の多重処理が行なわれる。そのため、ノンコード処理に対応して可変長符号化回路 6 0 には図 9 のように複数のスイッチ 7 0, 7 1 が設けられる。端子 8 0 a には計測回路 8 0 より出力されたノンコード切り替え信号が供給される。端子 7 2 には固定長符号が与えられる。そして、可変長符号長が長いときには符号語 R O M 6 5 からのノンコード符号 A がスイッチ 7 0 によって選択され、符号長 R O M 6 4 側ではスイッチ 7 1 を用いてノンコード用の固定符号長に切り替えられる。レジスタ 5 5 より出力されたノンコーディックデータがスイッチ 7 0 によって選択される。

【 0 0 4 0 】

図 1 0 は上述した可変長符号長計測回路 8 0 の具体例である。この計測回路 8 0 にもゼロランカウンタ 8 2 が設けられ、ノア回路 8 1 の出力でカウントアップされ、オア回路 8 3 の出力でリセットされることで、ゼロラン値が求められる。このゼロラン値と非ゼロ値が符号長 R O M 8 4 に供給されて入力データの符号長が算出される。符号長を示すデータはブロック長積算回路 8 5 に積算され、その値が判定基準 X と比較器 8 6 で比較され、その

10

20

30

40

50

比較結果がノンコード切り替え信号となる。

【 0 0 4 1 】

コーディックデータとノンコーディックデータとが混在したビットストリームよりデータをデコードするための処理系が図 1 1 以降に示されている。図 1 1 はこの発明に適用できる信号伸長装置（デコーダ）1 0 0 の具体例である。

【 0 0 4 2 】

デコード側ではノンコード符号をビットストリーム上に認めた場合は一般のデコードの処理をせずにそのままサンプルデータとして出力することにより、さきのビットストリームをデコードすることができる。

【 0 0 4 3 】

そのため、図 1 1 に示すように入力ビットストリームは可変長復号化回路（VLD回路）1 1 0 で解読され、通常のデータ（コーディックデータ）であるときは逆量子化器 1 2 0 を経て、離散余弦逆変換回路（IDCT回路）1 4 0 に入って空間面のブロックデータに変換される。

【 0 0 4 4 】

これに対してノンコーディックデータであるときはFIFO構成のレジスタ 1 4 5 で上述した通常処理の時間合わせのために所定時間遅延された後セクタ 1 1 9 に送られる。

【 0 0 4 5 】

VLD回路 1 1 0 でノンコード符号 A が検出されたときはセクタ 1 1 9 がノンコード側に切り替えられてノンコードで伝送されたブロックデータがデブロッキング回路 1 5 0 に送られる。ノンコード符号 A が検出されないときはセクタ 1 1 9 が通常処理系に切り替えられて通常処理系の結果がデブロッキング回路 1 5 0 に導びかれる。

【 0 0 4 6 】

VLD回路 1 1 0 では量子化後のデータが再現される。先の例でいえば、

「 3 9 2 7 b 1 f 0 」

の入力に対してジグザグスキャンした後のデータ

「 0 , 0 , 0 , 1 , - 2 , 0 , 0 , 0 , - 1 , 0 , 1 , 0 , 0 , 0 , - 1 , 0 , 0 , 0 ,
0 ,
0 ,
0 , 0 , 0 , 0 , 0 」

が出力される。

【 0 0 4 7 】

図 1 2 はこのVLD回路 1 1 0 の一例を示す。入力データはRAM 1 1 1 に蓄えられる。1 符号語ずつデコードしていくため、今までデコードした総符号長より、現在デコードすべき符号語のアドレスをアドレス発生回路 1 1 5 によって求め、そのアドレス値がRAM 1 1 1 に与えられる。次に今までデコードした総符号長より現在デコードすべき符号語の先頭位置がアドレス発生回路 1 1 5 で分かるので、これを求めてバレルシフト 1 1 2 に与え、現在デコードすべき符号語の頭出しが行なわれる。頭出しされた符号語は2つのROM 1 1 3 , 1 1 4 に供給される。一方のROM 1 1 3 は符号語から符号長を出力する逆符号長ROMであり、もう一方のROM 1 1 4 は符号語から二次元事象であるゼロラン値と非ゼロ値を出力する逆符号語ROMである。

【 0 0 4 8 】

逆符号長ROM 1 1 3 により現在の符号語の符号長を求めて、アドレス発生回路 1 1 5 に与える。アドレス発生回路 1 1 5 では次の符号語のRAM 1 1 1 上のアドレスとバレルシフト 1 1 2 へのシフト量が算出される。逆符号語ROM 1 1 4 により求められたゼロラン値はゼロランカウンタ 1 1 6 にロードされ、このカウンタ 1 1 6 がデクリメントして0になるまでセクタ 1 1 8 を " 0 " 側に倒して、ゼロラン値の個数に相当するゼロを出力する。

【 0 0 4 9 】

ゼロランカウンタ 1 1 6 がゼロになるとセクタ 1 1 8 が " 1 " 側となって逆符号語ROM

10

20

30

40

50

M 1 1 4 から出力される非ゼロ値がセレクトされて出力される。

ゼロランカウンタ 1 1 6 が動作している間はアドレス回路 1 1 5 は動作しないようにゼロランカウンタ 1 1 6 の出力で制御される。

【 0 0 5 0 】

一方、ノンコード符号検出回路 1 1 7 でノンコード符号 A の存在が確認されると、それ以降のデータブロックは全て固定長のデータであると判断し、スイッチ 1 2 1 が切り替えられてアドレス発生回路 1 1 5 には固定符号長（固定値）が送られる。これと同時に、スイッチ 1 1 8 がバレルシフタ 1 1 2 側に切り替えられてバレルシフタ出力がそのまま出力される。つまりノンコーディックデータが選択される。

【 0 0 5 1 】

ノンコード符号検出回路 1 1 7 はブロック毎にクリアされるようにし、一度ノンコードであると判断したら、当該ブロックが終了するまでノンコード処理をが継続される。

【 0 0 5 2 】

逆量子化はエンコード側の量子化と逆の処理である。V L D 回路 1 1 0 からの出力に量子化ステップを乗ずることによって逆量子化出力を得ることができる。図 1 3 は逆量子化回路 1 2 0 の具体例であって乗算器 1 2 2 のみで構成される。端子 1 2 4 よりデコードされた量子化データ（絶対値データ）が供給され、端子 1 2 6 よりの量子化ステップを乗算することによって逆量子化データが求められる。

【 0 0 5 3 】

I D C T 処理は D C T 処理とは逆の処理であり、この逆処理により周波数面の情報であったブロックデータから空間面のブロックデータが得られる。I D C T 処理は（ 2 ）式に示す演算で実現できる。

【 0 0 5 4 】

【 数 2 】

$$\hat{f}(n_1, n_2) = \frac{2}{\sqrt{8 \times 8}} \sum_{k_1=0}^7 \sum_{k_2=0}^7 K_{k_1} K_{k_2} F(k_1, k_2) \cos\left(\frac{(2n_1+1)k_1\pi}{2 \times 8}\right) \cos\left(\frac{(2n_2+1)k_2\pi}{2 \times 8}\right)$$

$$(0 \leq n_1, n_2 \leq 7) \quad K_k = \begin{cases} \frac{1}{\sqrt{2}} & k = 0 \\ 1 & k \neq 0 \end{cases}$$

… (2)

【 0 0 5 5 】

デブロッキング処理はブロックデータの形からフレームデータに戻す処理であって、この処理によって再生画像データが得られる。

【 0 0 5 6 】

なお、上述した処理は現在使われている M P E G 等の符号化にすぐ使えるわけではない。というのは上述したノン - コード符号がビットストリーム上に定義されていないからである。これを勝手に定義するのは互換性の点で認められない。したがって上述した処理によって得られるビットストリームは新フォーマットのビットストリームである。

【 0 0 5 7 】

上述した処理の変形例を以下に説明する。

【 0 0 5 8 】

1 . 上述した説明では D C T ブロック毎に圧縮するか圧縮しないかを判断したが、その判断単位としてはマクロブロック単位、スライス単位、ピクチャ単位などを利用できる。

【 0 0 5 9 】

2 . 上述した説明ではイントラ処理について述べていたが、M P E G 等というところのインター処理（フレーム間処理）にも適用できる。

【 0 0 6 0 】

3 . 上述した説明では、画像信号のビットリダクションについて述べたが、音声等、他の

10

20

30

40

50

信号に関するビットリダクションにも適用できる。

【 0 0 6 1 】

4 . 上述した説明では、直交変換処理として D C T を用いた、いわゆる変換符号化によるビットリダクションについて述べたが、エントロピー符号化を用いたものならば全てに適用可能である。

【 0 0 6 2 】

5 . 上述した説明では、エンコード側（圧縮装置側）ではブロッキング処理が含まれているが、必要に応じてブロッキング処理やデブロッキング処理を省くことも可能である。

【 0 0 6 3 】

【 発明の効果 】

以上説明したようにこの発明では、エントロピー符号化を利用したビットリダクションによる信号圧縮・伸長処理において、符号量がある値を越える部分については、入力データそのものを伝送するようにしたため、平均的な符号長を削減でき、伝送効率を改善できる特徴を有する。したがってこの発明は画像などの圧縮・伸長装置に適用して極めて好適である。

【 図面の簡単な説明 】

【 図 1 】 この発明に係る信号圧縮装置の一例を示す系統図である。

【 図 2 】 ブロッキング処理を説明するための図である。

【 図 3 】 ブロッキング回路の一例を示す系統図である。

【 図 4 】 D C T 処理と I D C T 処理の説明図である。

【 図 5 】 量子化器の一例を示す系統図である。

【 図 6 】 ジグザグスキャン例を示す図である。

【 図 7 】 ジグザグスキャン時の具体的数値例を示す図である。

【 図 8 】 二次元符号化のための V L C テーブル例を示す図である。

【 図 9 】 可変長符号化回路の一例を示す系統図である。

【 図 1 0 】 可変長符号長計測回路の一例を示す系統図である。

【 図 1 1 】 この発明を適用した信号伸長装置の一例を示す系統図である。

【 図 1 2 】 可変長符号化回路の一例を示す系統図である。

【 図 1 3 】 逆量子化器の一例を示す系統図である。

【 符号の説明 】

1 0 信号圧縮装置

3 0 D C T 回路

4 0 量子化器

6 0 可変長符号化回路

8 0 符号長計測回路

6 2 ゼロランカウンタ

6 4 符号長 R O M

6 5 符号語 R O M

1 0 0 信号伸長回路

1 1 0 可変長復号化回路

1 2 0 逆量子化器

1 4 0 I D C T 回路

10

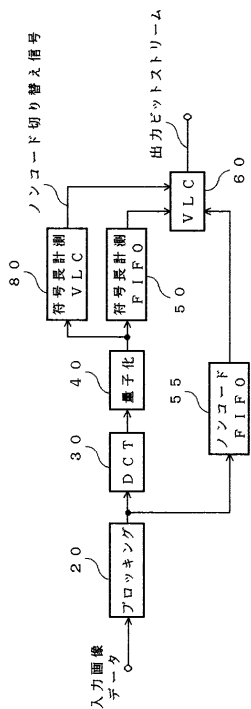
20

30

40

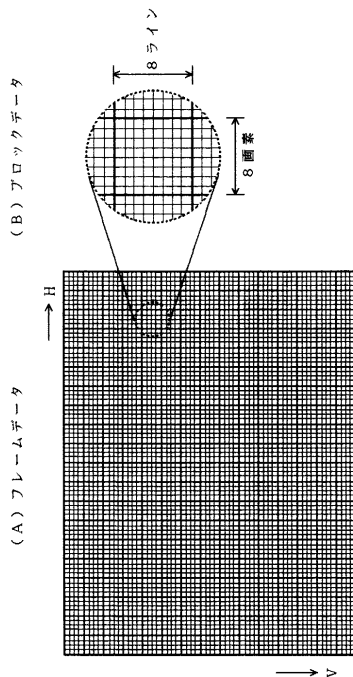
【 図 1 】

信号圧縮装置（エンコーダ）10



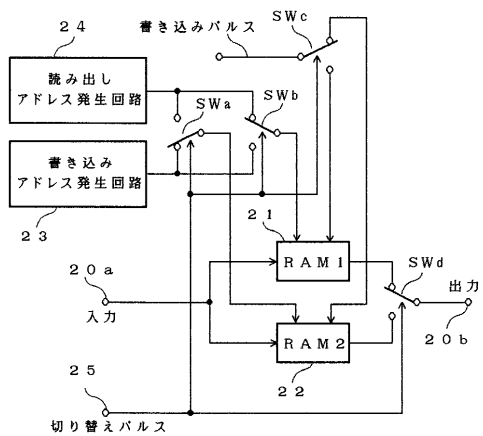
【 図 2 】

ブロッキングの例



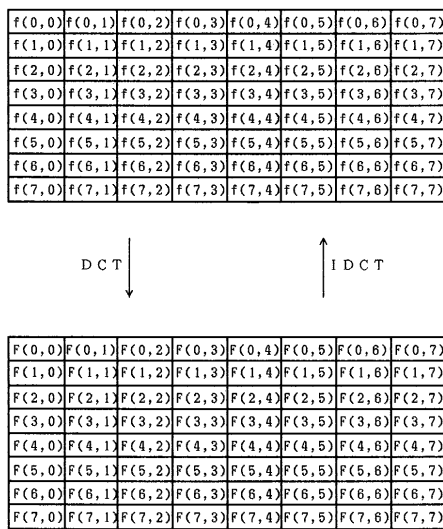
【 図 3 】

ブロッキング回路20



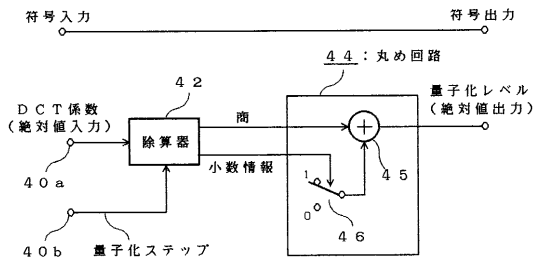
【 図 4 】

DCTとIDCTの関係



【 図 5 】

量子化器 4 0



【 図 6 】

ジグザクスキャンの例

F(0,0)	F(0,1)	F(0,2)	F(0,3)	F(0,4)	F(0,5)	F(0,6)	F(0,7)
F(1,0)	F(1,1)	F(1,2)	F(1,3)	F(1,4)	F(1,5)	F(1,6)	F(1,7)
F(2,0)	F(2,1)	F(2,2)	F(2,3)	F(2,4)	F(2,5)	F(2,6)	F(2,7)
F(3,0)	F(3,1)	F(3,2)	F(3,3)	F(3,4)	F(3,5)	F(3,6)	F(3,7)
F(4,0)	F(4,1)	F(4,2)	F(4,3)	F(4,4)	F(4,5)	F(4,6)	F(4,7)
F(5,0)	F(5,1)	F(5,2)	F(5,3)	F(5,4)	F(5,5)	F(5,6)	F(5,7)
F(6,0)	F(6,1)	F(6,2)	F(6,3)	F(6,4)	F(6,5)	F(6,6)	F(6,7)
F(7,0)	F(7,1)	F(7,2)	F(7,3)	F(7,4)	F(7,5)	F(7,6)	F(7,7)

【 図 7 】

量子化レベルの例

D C	0	-2	0	1	0	0	0
0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0
-1	1	0	0	0	0	0	0
0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0

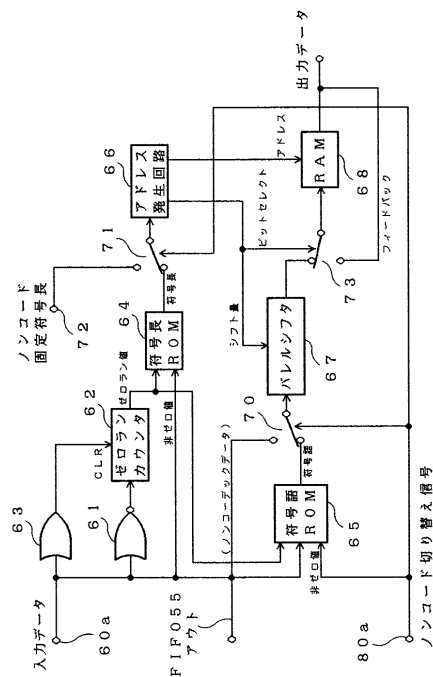
【 図 8 】

二次元符号化 V L C テーブル例

ラン	非ゼロ値	符号語
E O B	-	1 0
0	1	1 1 0
0	-1	1 1 1
1	1	0 1 1 0
1	-1	0 1 1 1
0	2	0 1 0 0 0
0	-2	0 1 0 0 1
2	1	0 1 0 1 0
2	-1	0 1 0 1 1
0	3	0 0 1 0 1 0
0	-3	0 0 1 0 1 1
3	1	0 0 1 1 1 0
3	-1	0 0 1 1 1 1
...

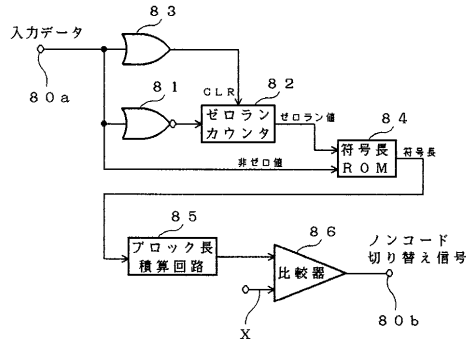
【 図 9 】

V L C 回路 6 0



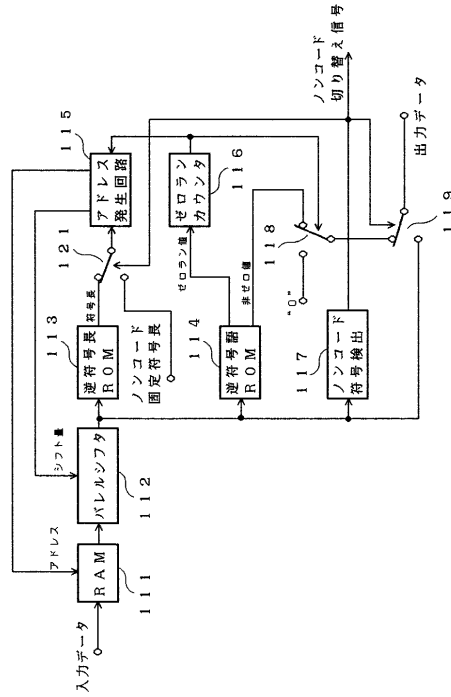
【図 10】

VLC符号長計測回路80



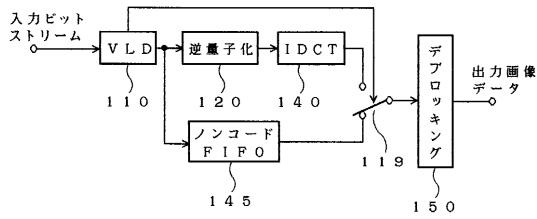
【図 12】

VLD回路110



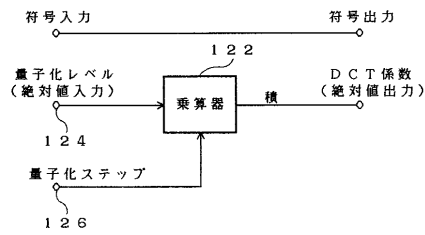
【図 11】

信号伸長装置(デコーダ)100



【図 13】

逆量子化器120



フロントページの続き

- (56)参考文献 特開平6 - 1 2 5 5 3 8 (J P , A)
特開平5 - 3 3 6 3 7 8 (J P , A)
特開平5 - 5 6 2 8 5 (J P , A)
特開平5 - 2 7 6 5 0 0 (J P , A)
特開平6 - 2 1 7 2 8 0 (J P , A)
特開平5 - 1 3 0 5 8 6 (J P , A)
特開平5 - 3 4 4 4 8 9 (J P , A)