(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 600 38 405 T2** 2009.04.09

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 030 449 B1**
(21) Deutsches Aktenzeichen: **600 38 405.5**
(96) Europäisches Aktenzeichen: **00 301 024.6**
(96) Europäischer Anmeldetag: **09.02.2000**
(97) Erstveröffentlichung durch das EPA: **23.08.2000**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **26.03.2008**
(47) Veröffentlichungstag im Patentblatt: **09.04.2009**

(51) Int Cl.[8]: ***H03H 21/00*** (2006.01)

(30) Unionspriorität:
250120 **16.02.1999** **US**

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Lucent Technologies Inc., Murray Hill, N.J., US

(72) Erfinder:
Nicol, Christopher John, West Pymble 2073, AU

(74) Vertreter:
Klunker, Schmitt-Nilson, Hirsch, 80796 München

(54) Bezeichnung: **Vorrichtung und Verfahren zur adaptiven Verringerung von Energieverbrauch in integrierten Schaltungen**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die Erfindung betrifft die dynamische Verminderung des Stromverbrauchs in integrierten Schaltungen und im Besonderen in digitalen Signalprozessoren oder dergleichen.

Hintergrund der Erfindung

[0002] Digitale Mehrzweck-Signalprozessoren (DSPs) werden in kostengünstigen Kleinleistungsanwendungen, beispielsweise in Modems, eingesetzt. Derartige Modems implementieren mehr als ein einzelnes Protokoll, und als solche nutzen sie Software-Prozesse, um diese Protokolle auf einem programmierbaren DSP zu implementieren. Es gibt in der Industrie einen Trend, größere Teile der Verarbeitung in Modem-Applikationen aus der analogen Domäne in die digitale Domäne zu verschieben. Dieser Trend beinhaltet, dass ein großer Teil der Signalverarbeitung in Software auf einem Mehrzweck-DSP-Kern ausgeführt wird. Die Vorzüge dieses Ansatzes sind verminderte Größe und Kostenverminderung aufgrund höherer Integrationsebenen. Solche Integration minimiert die Anzahl passiver Komponenten und erhöht die Anzahl von Protokollen, die in einer einzelnen Implementation implementiert werden können. Der Stromverbrauch des programmierbaren DSP-Kerns bestimmt jedoch den Stromverbrauch des Modems und wird daher zu einer kritischen Konstruktionsfrage, insbesondere für batteriebetriebene tragbare Anwendungen.

[0003] DSPs verwenden typischerweise viele ihrer Betriebszyklen zum Ausführen von Multiplikations-Aufsummierungs-Operationen (MAC), um Filter zu implementieren, und diese Operationen dominieren den Stromverbrauch. Die implementierten Protokolle sind immer in Begriffen einer Betriebsumgebung aus der Sicht des schlimmstmöglichen Falls [("worst case")] festgelegt. Dies beinhaltet ein Worst-Case-Modell des Kommunikationskanals einschließlich einer Worst-Case-Interferenz, -Temperatur, -Echo, etc. Ein Modell dieser Umgebung wird zum Bestimmen des Maßes an digitaler Signalverarbeitung verwendet, welche erforderlich ist, um eine erforderliche Bitfehlerrate für das implementierte Modem zu realisieren. Jegliche Modemimplementation muss mindestens diesen Grad an Leistung erbringen.

[0004] Es ist wohlbekannt, dass viel von der DSP-Komplexität in einem Modem, d. h. der Operationen, die am meisten Maschinenzyklen zu ihrer Implementation erfordern, in dem Modem-Empfänger im Implementieren der Filter zur Kanal-Entzerrung und zur Echoauslöschung liegt. Die Spezifikationen dieser Filter, beispielsweise A/D-Präzision, Anzahl der Abgriffe, Präzision der Abgriffe, Aktualisierungs-Algorithmus, Anpassrate etc. werden durch die Charakteristika des Worst-Case-Modells des Kanals eingestellt.

[0005] Einige Studien haben vorgeschlagen, dass die Spezifikationen der Filter in Hardware-Implementationen bei Betriebsumgebungen, die besser als der Worst-Case-Fall sind, gelockert werden können. Beispielsweise offenbart das U.S.-Patent 5,777,914 an C. J. Nicol et al. eine Hardware-Anordnung, die das Signal-/Rauschen-Verhalten eines adaptiven Filters über eine Zeitperiode hinweg überwacht, um einen mittleren Fehlerwert zu liefern. Dieser mittlere Fehlerwert wird verwendet, um die Präzision der Filter-Abgriffskoeffizienten in einer adaptiven Art und Weise "zu reduzieren", was wiederum den Stromverbrauch in dem Filter vermindert, da die Filterantwort durch weniger Bit repräsentiert wird. Das Signal-/Rauschen-Verhalten wird durch den zum Aktualisieren der Filterkoeffizienten verwendeten Fehler reflektiert. Wenn der Fehler sehr klein ist, kann die Aktualisierungsrate ohne Verschlechterung der Empfängerleistung vermindert werden. Siehe einen Artikel von C. J. Nicol et al. unter dem Titel "A low power 128-tap digital adaptive equalizer for broadband modems", IEEE Journal of Solid State Circuits, Band 32, Nr. 11, November 1997, Seiten 1777–1789. Darüber hinaus kann die Anzahl der Abgriffe in dem Filter vermindert werden, um die Anzahl von für die Entzerrung erforderlichen Multiplikationen zu reduzieren. Siehe einen Artikel von J. T. Ludwig et al. unter dem Titel "Low power filtering using approximate processing for DSP applications", IEEE 1995 Custom Integrated Circuits Conference, Seiten 185–188. Obgleich diese Techniken zur Filterimplementation in Hardware verwendet worden sind, hat es historisch wenig oder überhaupt keinen Sinn gemacht, sie in Software-Modemimplementationen zu verwenden, da der programmierbare DSP bei einer festen Frequenz betrieben wird und adäquate Leistung liefert, um das Protokoll für den Worst-Case-Fall zu liefern. In der Tat ist das Ziel dieser adaptiven Techniken bei Hardwareimplementationen, die Schaltungskapazität zu minimieren, um den Stromverbrauch zu vermindern.

[0006] Das US-Patent Nr. 5 734 598 offenbart ein Verfahren zum Gebrauch in einer programmierten Schaltungsanordnung, mit der bezweckt wird, sie bei einer vorgeschriebenen Taktfrequenz zu betreiben und durch eine Stromversorgungsspannung zu speisen, die einen vorgeschriebenen Wert aufweist, wobei die programmierte Schaltungsanordnung mindestens einen adaptiven Filter mit einer Mehrzahl von adaptiven Filterparametern aufweist und einen Fehlersignalwert generiert. Das Verfahren umfasst die Schritte des Verminderns der Adaptivfilterparameter in Übereinstimmung mit vorgeschriebenen Kriterien und das Anpassen der Schaltungs-

taktfrequenz in einem vorgeschriebenen Verhältnis zu den verminderten Adaptivfilterparametern, wodurch der Stromverbrauch der programmierten Schaltungsanordnung dynamisch vermindert wird.

Die Erfindung in Kürze

[0007] In Übereinstimmung mit einem Aspekt der vorliegenden Erfindung wird ein Verfahren zum Gebrauch in einer programmierten Schaltungsanordnung vorgesehen, die dafür vorgesehen ist, bei einer vorgeschriebenen Taktfrequenz betrieben zu werden, gemäß Anspruch 1.

[0008] In Übereinstimmung mit einem weiteren Aspekt der vorliegenden Erfindung wird eine Vorrichtung zum Gebrauch in einer programmierten Schaltungsanordnung vorgesehen, die zum Betrieb bei einer vorgeschriebenen Taktfrequenz vorgesehen ist, gemäß Anspruch 6.

[0009] Der Stromverbrauch in programmimplementierten Schaltungen und dergleichen wird dynamisch in Übereinstimmung mit der Schaltungsleistung nicht durch Vermindern von geschalteten Kapazitäten vermindert, wie es in früheren Hardware-Schaltungsimplementationen der Fall war, sondern in Übereinstimmung mit Ausführungsformen der Erfindung durch dynamisches Vermindern der Anzahl von Maschinenzyklen, die zum Implementieren der gewünschten Schaltung auf einer akzeptablen Leistungsebene erforderlich sind.

[0010] Der Stromverbrauch wird in programmimplementierten Schaltungen dynamisch vermindert, beispielsweise in auf einem DSP implementierten Schaltungen, die Filter beinhalten, die für die Kanalentzerrung und für die Echoauslöschung eingesetzt werden. Diese Verminderung des Stromverbrauchs resultiert aus dem Überwachen der Schaltungsleistung über der Zeit und dem dynamischen Vermindern der Filterparameter während Intervallen, für die weniger Leistung erfordert wird, als es dem Worst-Case-Fall entspricht. Das Vermindern der implementierten DSP-Filterparameter führt zu weniger Maschinenzyklen, die erforderlich sind, um die Filter zu bewirken, während eine angemessene Leistung aufrecht erhalten wird, was wiederum eine Verminderung der DSP-Taktfrequenz erlaubt, was in einem niedrigeren Stromverbrauch resultiert. Die verminderte DSP-Taktfrequenz erlaubt auch, dass der DSP bei einer verminderten Stromversorgungsspannung betrieben wird, was zu signifikanten zusätzlichen Leistungsersparnissen führt.

Kurzbeschreibung der Zeichnung

[0011] Fig. 1 zeigt ein Modem einschließlich einer Ausführungsform der Erfindung in Gestalt eines vereinfachten Blockdiagramms;

[0012] Fig. 2 ist ein Ablaufdiagramm, das Schritte in einem Prozess illustriert, welcher eine Ausführungsform der Erfindung implementiert;

[0013] Fig. 3A bis Fig. 3C veranschaulichen grafisch nützliche Informationen beim Beschreiben des Betriebs einer Ausführungsform der Erfindung; und

[0014] Fig. 4A bis Fig. 4D veranschaulichen grafisch Informationen, die nützlich sind zum Beschreiben des Betriebs einer anderen Ausführungsform der Erfindung.

Ausführliche Beschreibung

[0015] Fig. 1 zeigt in Form eines vereinfachten Blockdiagramms Details eines Modems einschließlich einer Ausführungsform der Erfindung. In diesem Beispiel verbildlicht Fig. 1 ein Modem zum Übertragen und Empfangen von Datensignalen in einer nunmehr sehr bekannten Art und Weise. Zu diesem Zwecke werden Daten über einen Sendeeingang **101** an einen digitalen Signalprozessor (DSP) **102** gespeist. DSP **102** kann ein jeglicher von derartigen digitalen Signalprozessoren sein, die nunmehr kommerziell erhältlich sind, beispielsweise der DSP 16210, der von Lucent Technologies, Inc. kommerziell erhältlich ist. Der DSP **102** ist programmiert, um die gewünschten Modemfunktionen zu implementieren, und um zum Implementieren zahlreicher Modemprotokolle eingerichtet zu werden. Typischerweise sind die im DSP **102** programmierten Funktionen jene, die in den neuesten Modems verwendet werden, und können beinhalten, sind jedoch nicht darauf beschränkt, einen Verwürfeler, einen Encodierer, einen Mapper, einen Modulator, einen Sendefilter, einen Empfangsfilter, einen oder mehrere "typische" Echo-Auslöscher, einen oder mehrere sog. NEXT-Echo-Auslöscher, falls für die Anwendung benötigt, Empfangsfilter, einen Interpolator für variable Phasen, adaptive Entzerrer, Slicer, Entscheidungs-Rückkopplungsentzerrer (DFE), Demapper, Decodierer und Ent-Verwürfeler. Es sollte festgehalten werden, dass die adaptiven Echo-Auslöscher und adaptiven Entzerrer typischerweise durch Verwendung

adaptiver Filter mit endlicher Impulsantwort (FIR) implementiert werden. Die FIR-Filter sind adaptive transversale Filter eines Typs, der nunmehr im Stand der Technik wohlbekannt ist.

[0016] Es sollte festgehalten werden, dass die Operationen in einem DSP-implementierten Modem, die am meisten Maschinenzyklen zu ihrer Implementierung benötigen, in den adaptiven Filtern in dem Empfänger-Entzerrer oder in den Empfänger-Entzerrern und in dem Echo-Auslöscher oder in den Echo-Auslöschern liegen. Die Parameter dieser Filter, beispielsweise A/D-Präzision, Anzahl der Abgriffe, Genauigkeit der Abgriffe, Aktualisierung der Abgriffsgewichtung, Aktualisierungsprozess, Adaptionsrate etc. werden durch die Kennwerte eines Worst-Case-Modells des Kommunikationskanals, beispielsweise einer Telefonleitung, über die die Daten zu transportieren sind, eingestellt. Ich habe entdeckt, dass durch dynamisches Vermindern dieser Parameter in dem programmierten Prozess von jenen, die für einen Betrieb unter Worst-Case-Bedingungen erforderlich sind, der Stromverbrauch in dem DSP signifikant vermindert wird. Wiederum vermindert dieser Parameter-Verminderungsansatz die Anzahl von DSP-Maschinenzyklen, die benötigt werden, was wiederum es der DSP-Taktfrequenz erlaubt, vermindert zu werden, und was es endlich der DSP-Stromversorgungsspannung erlaubt, in ihrem Wert vermindert zu werden. Alle diese Faktoren verursachen eine signifikante Verminderung der durch den DSP beim Implementieren des Modems verbrauchten Leistung.

[0017] Wie vorstehend angegeben, werden zu übertragende Daten als Datenbit über den Sendeeingang **101** an den DSP **102** zugespeist. Der DSP **102** arbeitet auf den Datenbit, um Blöcke von Daten zu erzeugen, die in dem Format des speziell verwendeten Protokolls encodiert und moduliert sind. Diese Blöcke von Daten liegen in Form eines realen Datensignals vor und werden wie erforderlich einem asynchronen FIFO(first in, first out)-Register **103** zugespeist. Daher ist die Bitrate von dem DSP **102** an das FIFO **103** veränderlich, wohingegen die Bitrate von dem FIFO **103** zur analogen Front-Einheit **104** konstant ist. Zu bemerken ist, dass jeglicher Typ von Speicher äquivalent zu dem FIFO **103** in gleicher Weise eingesetzt werden kann. Das analoge Front-End **104** wandelt das Datensignal in eine analoge Version um, die dem Kommunikationskanal **106**, z. B. einer Telefonleitung, über ein Hybrid **105** zugespeist wird. Der Kommunikationskanal **106** speist das analoge Datensignal einem entfernt angeordneten Modem zu.

[0018] Ein über den Kommunikationskanal **106** empfangenes analoges Datensignal wird über den Hybrid **105** dem analogen Front-End **107** mit einer konstanten Bitrate zugespeist, wo es in eine digitale Form konvertiert und mit einer konstanten Bitrate einem asynchronen FIFO **108** zugespeist wird. Die empfangenen Daten werden dem DSP **102** nach Bedarf, d. h., mit einer variablen Bitrate, und darin dem implementierten Modem-Empfängerabschnitt zugespeist. Diese variable Bitrate ist erforderlich, da die DSP-Taktfrequenz in Übereinstimmung mit der Erfindung verändert wird. Das durch den DSP **102** implementierte Modem liefert einen rückabgebildeten, decodierten und ent-verwürfelten Bitstrom am Empfangsausgang **109**. Wiederum ist der DSP **102** programmiert, die Funktionen des im Einzelnen implementierten Modemprotokolls zu erbringen. Derartige programmierte DSP-Modemanordnungen sind im Stand der Technik wohlbekannt (siehe z. B. P. Lapsley et al., DSP Processor Fundamentals, Architecture and Features, IEEE Press, New York, N. Y. 1997).

[0019] Beim Bewirken des dynamischen Verminderns der Leistung des Modems (z. B. adaptiver Filter) kann die Taktfrequenz des DSP **102**, wie unten stehend in Verbindung mit den Fig. 2, Fig. 3A–Fig. 3C sowie Fig. 4A–Fig. 4D erläutert, verändert werden. Zu diesem Zweck erzeugt der DSP **102** unter programmierter Steuerung ein Taktselektierungssignal, das einem Takt-Selektionsregister **110** zugespeist und in diesem gespeichert wird. Daraufhin wird das Taktselektierungssignal zugespeist, um einen Frequenzgenerator **111** auf die gewünschte DSP-Taktfrequenz einzustellen. Der Frequenzgenerator ist beispielsweise in einer phasenverriegelten Schleife mit einem steuerbaren Oszillator [ausgebildet]. Der Frequenzgenerator **111** ist abhängig von dem Taktselektierungssignal, um auf eine wohlbekannte Art und Weise ein entsprechendes Ausgangs-Taktsignal zu erzeugen. Der Taktsignal-Ausgang aus dem Frequenzgenerator **111** wird einem Takteingang des DSP **102** sowie einer Abgleicheinheit **112** zugespeist. Die Abgleicheinheit **112** ist abhängig von dem Taktsignalausgang aus dem Generator **11** und der abgeglichenen Stromversorgungsspannung V_{DDL}, um ein Steuersignal zum Steuern einstellbarer DC/DC-Konverter **113** zu erzeugen, um den Wert der Stromversorgungsspannung V_{DDL} einzustellen, die dem DSP **102** sowie der Abgleicheinheit **112** zugespeist wird, nämlich V_{DDL}. Derartige Abgleicheinheiten wie **112** und steuerbare DC/DC-Wandler wie **113** sind aus dem Stand der Technik bekannt (wegen eines Beispiels siehe einen Artikel unter dem Titel "A 300-MIPS/W RISC Core Processor with Variable Supply-Voltage Scheme in Variable Threshold-Voltage CMOS", IEEE 1997 Custom Integrated Circuits Conference, 1997, Seiten 587–590).

[0020] Es sollte festgehalten werden, dass die adaptiven Filter in den Entzerrern und Echo-Auslöschern, die in der Modem-Implementation eingesetzt werden, Fehlersignale in ihrem Adaptionsprozess nutzen. Diese Fehlersignale können vorteilhafterweise eingesetzt werden, um die Filterparameter dynamisch zu vermindern,

so dass daraufhin die DSP-Taktfrequenz in Übereinstimmung mit der Erfindung vermindert werden kann. Die zum Erzielen des dynamischen Verminderns der Filterparameter verwendeten Schritte sind in dem Ablaufdiagramm aus Fig. 2 gezeigt. Der Prozess von Fig. 2 wird am besten im Zusammenhang mit einem spezifischen Beispiel erläutert, welches ausschließlich als Beispiel gegeben wird und welches nicht bezweckt, den Bereich der Erfindung zu begrenzen.

[0021] Zu diesem Zwecke wird auf die Fig. 3A bis Fig. 3C Bezug genommen, die grafisch Informationen veranschaulichen, die beim Beschreiben des Betriebs einer spezifischen Ausführungsform hilfreich sind, in welcher die Anzahl der Abgriffe, die in dem Filter in der Empfängersektion des Modems dynamisch vermindert wird, nützlich ist. Fig. 3A zeigt die Größe des Entzerrer-Fehlersignals über der Zeit, Fig. 3B zeigt die DSP-Taktfrequenz und die Anzahl der Entzerrer-Filterabgriffe, die bei der DSP-Taktfrequenz eingesetzt werden, und Fig. 3C zeigt die Variation der DSP-Taktfrequenz. Wiederum ist der Zweck dieser Ausführungsform der Erfindung die durch das implementierte Modem erforderte DSP-Leistung zu vermindern, so dass der die Software zur Verwirklichung des Modems implementierende DSP bei einer verminderten DSP-Taktfrequenz betrieben werden kann, als derjenigen, die für einen Worst-Case-Betrieb erforderlich ist, während immer noch eine angemessene Bitfehlerrate, die durch die Anwendung erfordert wird, realisiert ist. Beispielsweise kann ein FIR-Filter mit 100 Abgriffen 10 Operationen per Abgriffs-Zyklus durchführen, somit 1000 DSP-Zyklen erfordern. Wenn dieselbe Leistung, d. h. Bitfehlerrate, durch Einsatz von lediglich 50 Abgriffen verwirklicht werden kann, wird die Anzahl der DSP-Zyklen auf die Hälfte vermindert. Der programmierte Prozess hat jetzt jedoch zweimal solange Zeit, um seine Funktionalität zu vollenden. Demzufolge kann die DSP-Taktfrequenz auf die Hälfte vermindert werden. Auf Fig. 3A Bezug nehmend, kann gesehen werden, dass anfänglich der Fehler groß ist, während das Filter trainiert wird. Daher wird während dieses Trainingsintervalls die maximale verfügbare Filterleistung verwendet, d. h. 100 Abgriffe, wie in Fig. 3B gezeigt. Wenn das Filter konvergiert, wird der mittlere Fehler vermindert, wobei die Parameter, d. h. Abgriffe, des programmierten Filterungsprozesses zurückgeführt werden auf den Gebrauch von beispielsweise 50 Abgriffen. Der DSP benötigt nun lediglich 500 DSP-Zyklen zum Berechnen des Filters für jeden Datenabtastwert, und demzufolge kann die DSP-Taktfrequenz vermindert werden, so dass die verminderte Filterberechnung dasselbe Zeitintervall benötigt, das der Filter mit 100 Abgriffen benötigte. In der Tat kann der Filterabgriff kurzgeschlossen werden, während der Fehler klein bleibt, so dass die Anzahl von DSP-Zyklen weiter auf 250 Zyklen zum Vervollständigen der Filterberechnung für jeden Datenabtastwert vermindert wird. Dies wiederum ermöglicht eine weitere Verminderung der DSP-Taktfrequenz durch nochmaliges Vermindern auf die Hälfte. Der Fehler wird weiterhin überwacht, und wenn eine Änderung auftritt, die eine höhere Filterleistung erfordert, beispielsweise ein Worst-Case-Fall, wie er durch einen Anstieg des Fehlers reflektiert wird, wird die Anzahl von eingesetzten Abgriffen rasch auf die Maximalzahl, in diesem Fall auf 100 Abgriffe, erhöht.

[0022] Unter Bezugnahme auf Fig. 2 wird ein Ablaufdiagramm gezeigt, das Schritte in einem Prozess veranschaulicht, der die Leistung des DSP **102** in einer Ausführungsform der Erfindung vermindert. In diesem Beispiel, welches nicht als den Schutzbereich der Erfindung begrenzend auszulegen ist, werden die Parameter des adaptiven FIR-Entzerrerfilters des Modemempfängers und spezifisch die Anzahl der Filterabgriffe eingestellt. Demzufolge beginnt der Prozess in Schritt **201**. Zu bemerken ist, dass anfänglich die Filterparameter und die DSP-Taktfrequenz auf vorgeschriebene Maximalwerte gesetzt werden. Danach verursacht Schritt **212**, dass die Filterkoeffizienten adaptiert werden und der mittlere Filterfehler (E_{AVG}) berechnet wird. Dann testet Schritt **203**, um zu bestimmen, ob E_{AVG} sehr viel kleiner ist als ein akzeptabler Fehler (E_{ACCEPT}), nämlich $E_{AVG} << E_{ACCEPT}$. Wenn das Testresultat im Schritt **203** NEIN ist, wird die Steuerung an Schritt **202** zurückgegeben, und Schritte **202** und **203** werden iteriert, bis der Schritt **203** ein JA-Ergebnis liefert. Die Steuerung wird übertragen auf Schritt **204**, und die Filterparameter, d. h. in diesem Beispiel, die Anzahl von Filterabgriffen, wird vermindert, und die DSP **102**-Taktfrequenz wird eingestellt, nämlich durch Einstellen von CLKSET = CLKSET – CLKSTEP, wobei CLKSTEP ein vorgeschriebener Frequenzschritt ist, der bestimmt wird für die spezielle implementierte Anwendung. Dann verursacht Schritt **205**, dass die Filterkoeffizienten adaptiert werden und der mittlere Filterfehler (E_{AVG}) berechnet wird. Dann testet Schritt **206**, um festzustellen, ob E_{AVG} kleiner ist als ein akzeptabler Fehler (E_{ACCEPT}), nämlich $E_{AVG} < E_{ACCEPT}$. Wenn das Testergebnis im Schritt **203** JA ist, werden die Schritte **204**, **205** und **206** iteriert, bis Schritt **206** ein NEIN-Ergebnis liefert.

[0023] Dann verursacht Schritt **204**, dass die Filterparameter, d. h. in diesem Beispiel die Anzahl von Filterabgriffen, vermindert wird, und die Taktfrequenz des DSP **102** wird eingestellt, nämlich durch Einstellen von CLKSET = CLKSET + CLKSTEP, und die Steuerung wird an Schritt **202** übergeben. Danach werden geeignete Schritte **202** bis **207** nach Bedarf wiederholt. Der vorstehende Abgleich der DSP-Taktfrequenz verwendet eine sog. zweilagige Fehlerschwellenwertprozedur. Das bedeutet, dass den Filterkoeffizienten erlaubt wird, sich zuerst zu adaptieren, bis gilt: $E_{AVG} << E_{ACCEPT}$. Dann werden die Filterparameter dynamisch vermindert, und die DSP-Taktfrequenz vermindert durch Einstellen von CLKSET = CLKSET – CLKSTEP bis E_{AVG} nicht kleiner als

E_{ACCEPT} wie durch den Test in **206** bestimmt ist. Dann werden die Filterparameter dynamisch erhöht, und die DSP **102** Taktfrequenz erhöht durch Einstellen von CLKSET = CLKSET + CLKSTEP in Schritt **207**. Den Filterkoeffizienten wird erlaubt, sich wiederum anzupassen, bis $E_{AVG} << E_{ACCEPT}$ gilt, und der Abgleichprozess wird durch Iterieren der Schritte **202** bis **207** nach Bedarf wiederholt. Es sollte festgehalten werden, dass die DSP-Taktfrequenz in vorgeschriebenen Schritten abgeglichen werden kann. Beispielsweise kann in einer Implementation mit einer Worst-Case-DSP-Taktfrequenz von 140 MHz in 5 MHz-Schritten abgeglichen werden. Daher wird die DSP-Taktfrequenz um einen vorgeschriebenen Schrittwert (CLKSTEP) vermindert, während gilt: $E_{AVG} < E_{ACCEPT}$, und dann um den vorgeschriebenen Frequenzschrittwert (CLKSTEP) inkrementiert, wenn E_{AVG} nicht kleiner als E_{ACCEPT} ist.

[0024] Der Pseudo-Code für den vorstehend angegebenen DSP-Taktfrequenzabgleichprozess, der in dem Ablaufdiagramm aus Fig. 2 gezeigt ist, lautet wie folgt:

```
set Eaccept      /* Eaccept = error acceptable to application */
set filter parameters to maximum
set DSP clock frequency to maximum
loop {
    adapt coefficients until converged
    calculate Eavg                    /* Eavg = average error */
    if (Eavg << Eaccept) {
        while (Eavg < required) {
            reduce filter parameters
        reduce DSP clock frequency
            adapt coefficients until converged
            calculate Eavg
        }
        increase filter parameters
        increase DSP clock frequency
    }
}
```

[0025] Es ist festzuhalten, dass die Leistungsparameter aller adaptiven Filter in dem DSP-implementierten Modem abgeglichen werden können. Beispielsweise können die Parameter des adaptiven Filters, der in dem Echo-Auslöscher eingesetzt ist, vermindert werden, wenn das Echo nicht zu schlecht ist. Wenn das Modem die sog. NEXT-Echo-Auslöscher einsetzt, können deren Filter ebenso zurückgefahren werden. Festzuhalten ist, dass "NEXT" Folgendes bezeichnet: "near-end cross talk" [nahezu beendetes Übersprechen]. Das Vermindern kann gleichzeitig oder nacheinander durchgeführt werden. In der Tat können auch andere Parameter als die Anzahl von Abgriffen abgeglichen werden, beispielsweise die Filterabgriffsgewichtungen, Adaptionsraten, u. a.

[0026] In diesem Beispiel zeigen die Fig. 4A bis Fig. 4D die Beziehung des Fehlers gegenüber der Verminderung der Anzahl von Filterabgriffen und der DSP-Taktfrequenz und zusätzlich dem Vermindern der Versorgungsspannung V_{DD}, um eine abgeglichene Versorgungsspannung V_{DDL} zu erhalten. Zu diesem Zweck sind die Fig. 4A bis Fig. 4C identisch mit den vorstehend beschriebenen Fig. 3A bis Fig. 3C und werden nicht noch einmal beschrieben. Daher zeigt Fig. 4D die abgeglichene Stromversorgungsspannung V_{DDL}, vermindert von einem vorgeschriebenen Wert, beispielsweise von 2,7 V auf 1,8 V, dann ansteigend auf 2,7 V und wiederum vermindert auf 1,8 V, da die DSP-Taktfrequenz von 140 MHz auf 70 MHz vermindert wird, zurück ansteigend auf 140 MHz und dann vermindert auf 70 MHz. Festzuhalten ist, dass obgleich Fig. 4D einen abrupten Wechsel in der abgeglichenen Stromversorgungsspannung V_{DDL} zeigt, wird sie in diesem Beispiel bei dem 5 MHz-Schritt-Wert abgeglichen, der sehr schnell auftreten könnte.

Patentansprüche

1. Verfahren zur Verwendung in einer programmierten Schaltungsanordnung (**102**), die zum Betrieb bei einer vorgegebenen Taktfrequenz und zur Speisung mit einer Versorgungsspannung (**114**) eines vorgegebenen Wertes vorgesehen ist, wobei die programmierte Schaltungsanordnung mindestens ein adaptives Filter mit einer Mehrzahl von adaptiven Filterparametern aufweist und einen Fehlersignalwert erzeugt, wobei das Verfahren folgende Schritte umfaßt:
Vergleichen (**206**) des Fehlersignalwertes mit einem vorgegebenen Fehlerschwellenwert und, als ein Ergebnis, Reduzieren (**204**) der adaptiven Filterparameter in Übereinstimmung mit vorgegebenen Kriterien; und
Einstellen (**204**) der Taktfrequenz in einer vorgegebenen Beziehung zu den reduzierten adaptiven Filterparametern,
dadurch gekennzeichnet, dass das Verfahren den weiteren Schritt aufweist:
Einstellen (**113**) des Versorgungsspannungswertes in Abhängigkeit von der eingestellten Taktfrequenz, wodurch die Leistungsaufnahme der programmierten Schaltungsanordnung dynamisch vermindert wird.

2. Verfahren nach Anspruch 1, wobei der Schritt des Reduzierens der adaptiven Filterparameter den Schritt des Reduzierens der adaptiven Filterparameter dann beinhaltet, wenn der Fehlersignalwert kleiner als der Fehlerschwellenwert ist und der Schritt des Einstellens der Taktfrequenz das Reduzieren der Taktfrequenz in Abhängigkeit von den reduzierten adaptiven Filterparametern beinhaltet.

3. Verfahren nach Anspruch 1 oder 2, wobei die adaptiven Filterparameter Filter-Abgriffe beinhalten und wobei die Taktfrequenz in Schritten vermindert wird, bis das Ergebnis des Vergleichens anzeigt, dass der Fehlersignalwert kleiner als der Fehlerschwellenwert ist.

4. Verfahren nach irgendeinem der Ansprüche 1 bis 3, wobei die adaptiven Filterparameter Abgriffs-Gewichtungen beinhalten und wobei die Taktfrequenz in Schritten vermindert wird, bis das Ergebnis des Vergleichens anzeigt, dass der Fehlersignalwert kleiner als der Fehlerschwellenwert ist.

5. Verfahren nach irgendeinem der Ansprüche 1 bis 4, wobei die adaptiven Filterparameter eine Adaptionsrate beinhalten und wobei die Taktfrequenz in Schritten vermindert wird, bis der Schritt des Vergleichens anzeigt, dass der Fehlersignalwert kleiner als der Fehlerschwellenwert ist.

6. Vorrichtung zur Verwendung in einer programmierten Schaltungsanordnung (**102**), die zum Betrieb bei einer vorgegebenen Taktfrequenz vorgesehen ist, wobei die programmierte Schaltungsanordnung mindestens ein adaptives Filter mit einer Mehrzahl von adaptiven Filterparametern aufweist und einen Fehlersignalwert generiert, wobei die Vorrichtung umfaßt:
einen Komparator (**206**) zum Vergleichen des Fehlersignalwertes mit einem vorgegebenen Fehlerschwellenwert und, als ein Ergebnis, Reduzieren (**204**) der adaptiven Filterparameter des adaptives Filters in Übereinstimmung mit vorgegebenen Kriterien; und
einen Schaltungstakt (**111**) mit einer einstellbaren Frequenz, die in einer vorgegebenen Beziehung zu den reduzierten adaptiven Filterparametern eingestellt (**204**) wird, wodurch die Leistungsaufnahme der programmierten Schaltungsanordnung dynamisch vermindert wird,
dadurch gekennzeichnet, dass die Vorrichtung ferner aufweist:
eine einstellbare Versorgungsspannungsquelle (**113**) zum Liefern eines vorgegebenen Speisespannungswertes an die programmierte Schaltungsanordnung und die auf die eingestellte Taktfrequenz zum Einstellen des Versorgungsspannungswertes reagiert.

7. Vorrichtung nach Anspruch 6, wobei die adaptiven Filterparameter reduziert werden, wenn der Fehlersignalwert kleiner als der Fehlerschwellenwert ist, und wobei die Taktfrequenz in Abhängigkeit von den reduzierten adaptiven Filterparametern vermindert wird.

8. Vorrichtung nach irgendeinem der Ansprüche 6 bis 7, wobei die adaptiven Filterparameter Filter-Abgriffe umfassen und wobei die Taktfrequenz in Schritten vermindert wird, bis das Ergebnis des Vergleichens anzeigt, daß der Fehlersignalwert kleiner als der Fehlerschwellenwert ist.

9. Vorrichtung nach irgendeinem der Ansprüche 6 bis 8, wobei die adaptiven Filterparameter Abgriffs-Gewichtungen umfassen, und wobei die Taktfrequenz in Schritten vermindert wird, bis das Ergebnis des Vergleichens anzeigt, dass der Fehlersignalwert kleiner als der Fehlerschwellenwert ist.

10. Vorrichtung nach irgendeinem der Ansprüche 6 bis 9, wobei die adaptiven Filterparameter eine Adap-

tionsrate beinhalten und wobei die Taktfrequenz in Schritten vermindert wird, bis der Schritt des Vergleichens anzeigt, dass der Fehlersignalwert kleiner als der Fehlerschwellenwert ist.

Es folgen 3 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

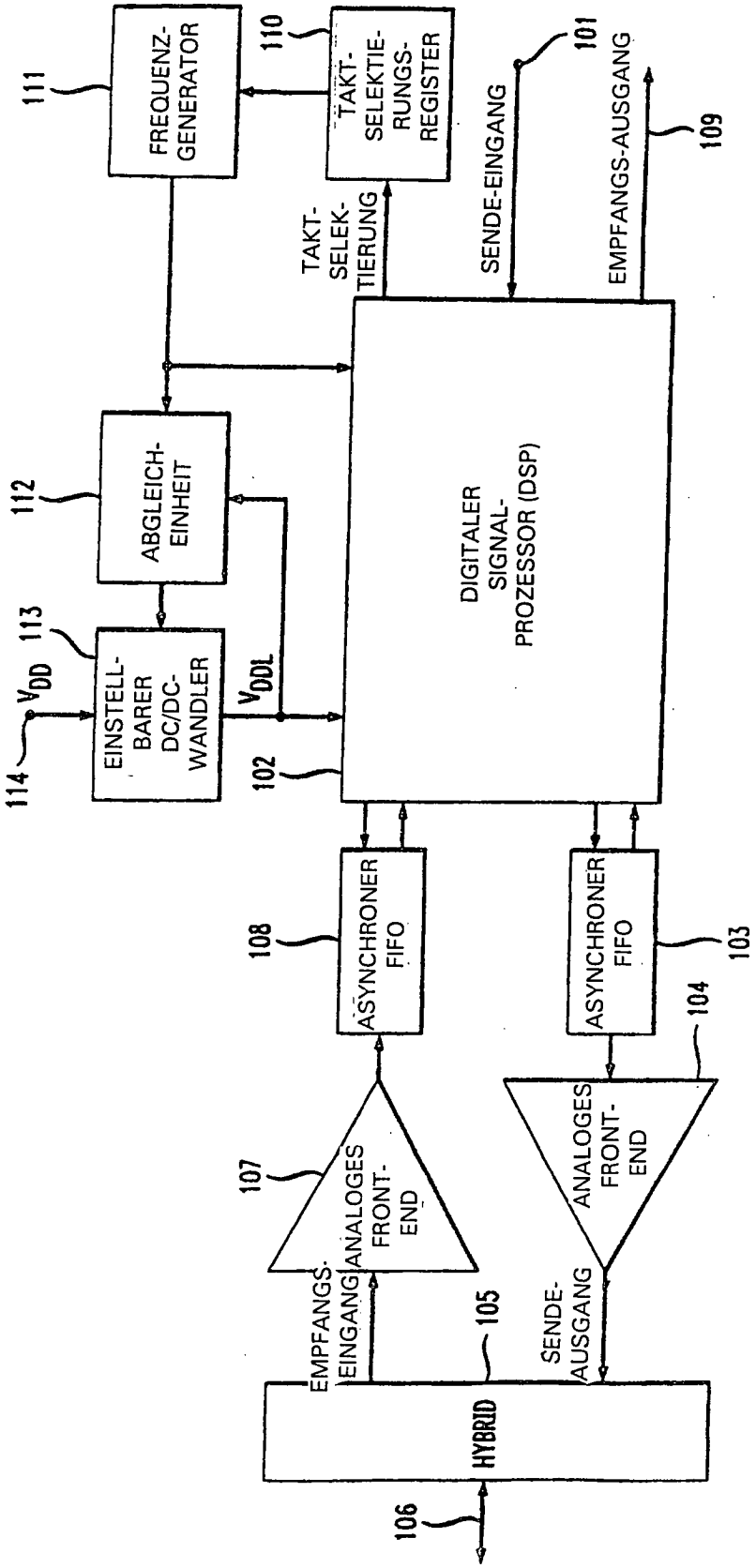

FIG. 2

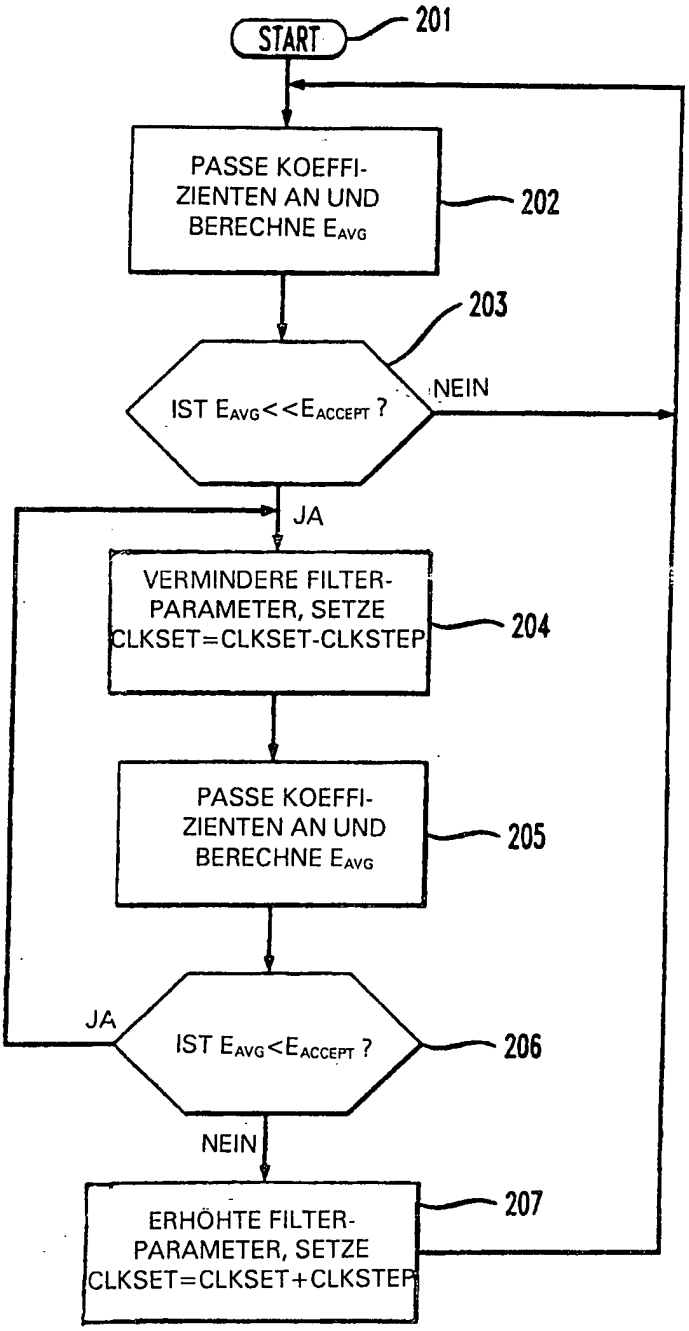
START
201
PASSE KOEFFI-
ZIENTEN AN UND
BERECHNE E_{AVG}
202
203
IST $E_{AVG} << E_{ACCEPT}$?
NEIN
JA
VERMINDERE FILTER-
PARAMETER, SETZE
CLKSET=CLKSET-CLKSTEP
204
PASSE KOEFFI-
ZIENTEN AN UND
BERECHNE E_{AVG}
205
JA
IST $E_{AVG} < E_{ACCEPT}$?
206
NEIN
ERHÖHTE FILTER-
PARAMETER, SETZE
CLKSET=CLKSET+CLKSTEP
207

FIG. 3A

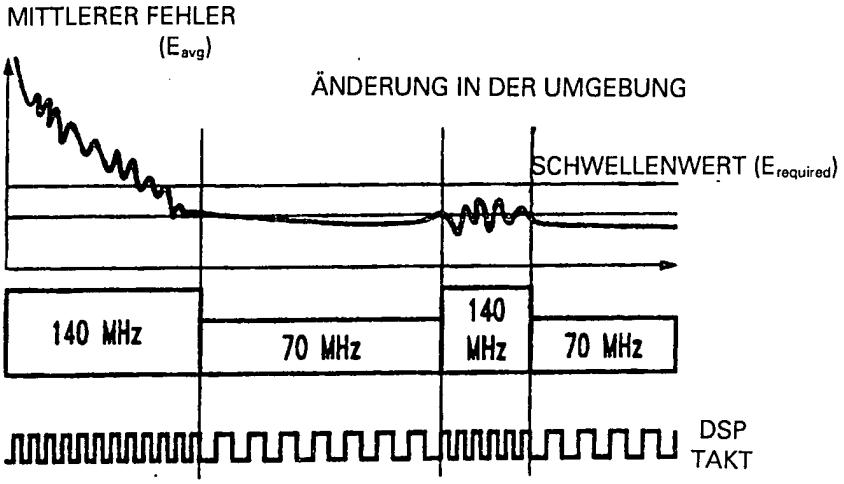

FIG. 3B

FIG. 3C

FIG. 4A

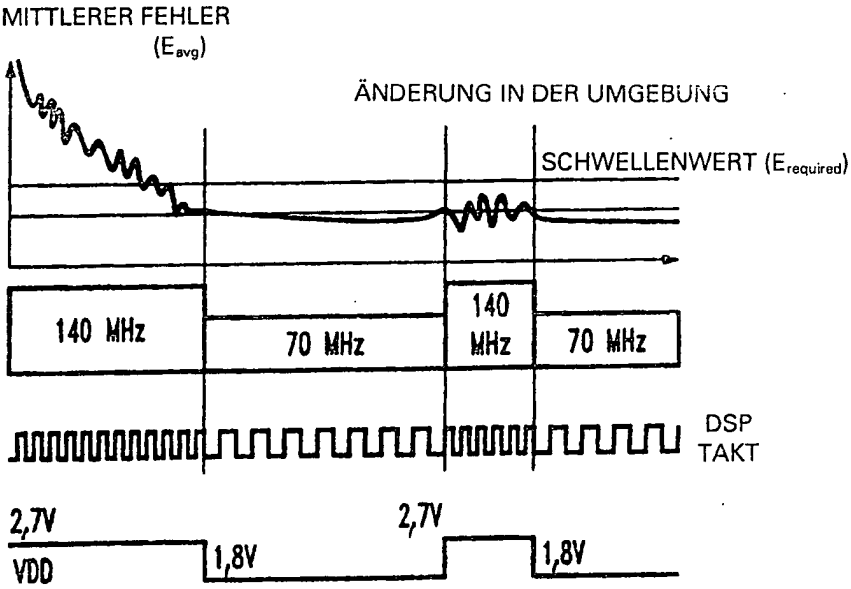

FIG. 4B

FIG. 4C

FIG. 4D

50% BEI 70 MHz, 1,8 V → 40% LEISTUNGSEINSPARUNG