

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94127126

※ 申請日期：94.8.10

※IPC 分類：H01L 29/00

一、發明名稱：(中文/英文)

閘極疊層之蝕刻方法及系統

METHOD AND SYSTEM FOR ETCHING A GATE STACK

二、申請人：(共2人)

姓名或名稱：(中文/英文)

1.東京威力科創股份有限公司 / TOKYO ELECTRON LIMITED

2.國際商業機器股份有限公司 / INTERNATIONAL BUSINESS
MACHINES CORPORATION

代表人：(中文/英文) 1.佐藤 潔/SATO, KIYOSHI

2.琳恩 D 安德森/ANDERSON, LYNNE D.

住居所或營業所地址：(中文/英文)

1.日本國 107 東京都港區赤坂五丁目 3 番 6 號 TBS 放送中心

TBS Broadcast Center, 3-6 Akasaka 5-chome, Minato-ku, Tokyo 107,
JAPAN

2.美國紐約州 10504 阿蒙克市新歐卡路/New Orchard Road, Armonk,
New York 10504 U.S.A.

國 籍：(中文/英文) 1.日本/JP 2.美國/US

三、發明人：(共3人)

姓 名：(中文/英文)

1.安妮 仙雅/XIA, ANNIE

2.持木 宏政/MOCHIKI, HIROMASA

3.亞本 P 馬荷瓦拉/MAHORAWALA, ARPAN P.

I286840 .

國 籍：(中文/英文)

1. 美國/US
2. 日本/JP
3. 美國/US

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

受理國家（地區）：1.美國 US

申請日：1.2004/08/26

申請案號：1.10/926,404

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

本發明係與同一天申請但並未主張其優先權而同在審查中的美國專利申請號 10/926,403 之「Method and System for Etching a Film Stack」，代理人編號 071469-0310969 相關，且其內容均附錄於此以供參照。

【發明所屬之技術領域】

本發明係關於在形成半導體裝置時蝕刻一閘極疊層的方法，尤其是一蝕刻一可調抗蝕防反射包覆層之方法及系統。

【先前技術】

在材料處理方法中，圖案蝕刻包含將例如光阻之輻射敏感材料之一圖案化遮罩應用至基板之一上表面的薄膜上，且利用蝕刻而將該遮罩圖案轉印至下方之薄膜。該輻射敏感材料之圖案化大致包含將基板之一上表面包覆以一輻射敏感材料之薄膜，之後再利用例如一微影系統透過一初縮遮罩（以及相關之光學元件）將輻射敏感材料薄膜暴露於一輻射源中。之後再執行一顯影處理，在顯影處理中係包含利用鹼性顯影溶液或溶劑來去除該輻射敏感材料之被照射區域（如果是正光阻的情況），或是去除未被照射到的區域（在負光阻的情況下）。剩餘之輻射敏感材料將其下方基板表面依預備蝕刻至該表面之圖案予以暴露。用以處理上述材料處理方法之微影系統在近三十年來儼然成為半導體裝置圖案化之主要支柱，並且即使解析度降至65nm或更小預估仍將保持這種地位。

一微影系統之解析度（ r_o ）決定了使用該系統所可製造的最小裝置尺寸。設有一微影常數 k_1 ，其解析度即可由下列算式求得。

$$r_o = k_1 \lambda / NA, \quad (1)$$

其中 λ 為操作波長，而NA則為可由下列算式求得之數值孔徑

$$NA = n \cdot \sin \theta_0, \quad (2)$$

角度 θ_0 為系統之角半孔徑，而 n 則為填充入於系統和欲圖案化之基板之間的材料的折射係數。

目前微影術之趨勢包含提高數值孔徑（NA）以印出越來越小的結構。然而，雖然所增加之NA容許更大的解析度，投射入感光材料的影像之聚焦深度卻降低了，進而導致更薄的遮罩層。一旦感光層厚度減小，作為圖案蝕刻遮罩之圖案化感光層的效率就降低，也就是說，在蝕刻時，大部分之（感光）遮罩均被消耗掉。在蝕刻選擇性無大幅改善的情況下，單層遮罩對於提供適用於高解析度微影時所需之微影及蝕刻特性已嫌不足。

單層遮罩之另一缺點則在於臨界尺寸（CD）的控制。在紫外（UV）及深紫外（DUV）波長之基板反射咸知會因薄膜之干涉而引起感光層之駐波。此種干涉在暴露時會表現在感光層之光強度的週期性變動，因而引起感光層之垂直間隔條紋以及CD的耗損。

為了對抗感光層之駐波的效果以及為後續圖案蝕刻轉移時提供較厚遮罩，可形成與一底部防反射包覆層（BARC）相結合的雙層或多層之遮罩。BARC層包含一吸收薄膜以降低薄膜干涉。然而，BARC層仍受到諸多限制，包含部分由於旋轉塗布技術所導致之厚度不均。

一硬性遮罩亦可用來改善臨界尺寸的維護。該硬性遮罩可以是感光層下方之一蒸氣沈積薄膜，而可提供比單純感光層較佳之蝕刻選擇性。此硬性遮罩材質之蝕刻選擇性可使用一較薄遮罩，俾使在有較大之解析度的同時仍可保有一較深之蝕刻處理。然而本發明者體認到，使用傳統硬性遮罩對蝕刻處理具有有限的蝕刻選擇性以及彈性，如此將限制未來新世代裝置無法使用較小的結構。

【發明內容】

本發明之一實施態樣為降低或消除上述任一問題或所有問題。

本發明之另一目的則是提供改善蝕刻特性之蝕刻一層的方法。

本發明之再另一態樣為提供蝕刻一可調抗蝕防反射 (TERA) 包覆層之方法。

根據另一實施態樣，係描述一在一基板上製備一結構的方法，其包含在該基板上形成一可調抗蝕防反射 (TERA) 包覆層，該TERA包覆層包含一結構式 $R:C:H:X$ ，其中R係由含有Si、Ge、B、Sn、Fe、Ti及其組合的族群之至少其中之一中選出，且其中X不存在或是是由一或多個O、N、S以及F組成之族群中選出。一感光材質層係形成於該TERA包覆層上。一圖案則形成於該感光材質層中，且該圖案乃利用一含有 SF_6 的蝕刻處理而轉移至該薄膜。

根據再另一實施態樣，係描述蝕刻一TERA包覆層的方法，其包含將一基板放置於一電漿處理系統中，該基板具有TERA包覆層，其中該TERA包覆層包含一結構式 $R:C:H:X$ ，其中R係由含有Si、Ge、B、Sn、Fe、Ti及其組合的族群之至少其中之一中選出，且其中X不存在或是是由一或多個O、N、S以及F組成之族群中選出。並引入一含有 SF_6 的處理氣體，一電漿便由該處理氣體而形成，且該基板乃暴露於該電漿中。

根據再另一實施態樣，係描述在一基板上蝕刻一TERA包覆層之電漿處理系統。本系統包含一處理室；一耦合至該處理室之基板支座並用以支撐該基板，其中該基板具有一包含一結構式 $R:C:H:X$ 的TERA包覆層，其中R係由含有Si、Ge、B、Sn、Fe、Ti及其組合的族群之至少其中之一中選出，且其中X不存在或是是由一或多個O、N、S以及F組成之族群中選出；且包含一耦合至該處理室之氣體注入系統，其可引入含有 SF_6 的處理氣體；以及一耦合至處理室之電漿源，其可自該處理氣體中形成一電漿。

【實施方式】

如上所述，硬性遮罩的使用已經修正為與微影結構相配合，且可用於對臨界尺寸要求嚴格的規格應用上。各種硬性遮罩可廣泛歸類成具有一結構式 $R:C:H:X$ ，其中R係由含有Si、Ge、B、Sn、Fe、Ti及其組合的族群之至少其中之一中選出，且其中X不存在或是是由一或多個O、N、S以及F組成之族群中選出。此等硬性遮罩可稱之為一可調抗蝕防反射（TERA）包覆層。此等TERA包覆層的產生可具有一可調折射係數以及消光係數，該可調折射係數以及消光係數可沿著薄膜厚度來任意分層以將基板之光學特性與成像感光層相配合。此處完整收錄以供參照之已讓與給IBM公司(International Business Machines Corporation)之美國專利號第6,316,167號係描述此種情形。如同此專利中所描述者，TERA薄膜係用在例如閘極形成之前段製程（FEOL）操作用之微影結構上，其中臨界尺寸的控制非常重要。在這些應用中，TERA包覆層在65nm或更小尺寸的裝置節點中對於形成閘門裝置用之微影結構有著實質的改良。

如上所述，在材料處理方法中，使用此種微影結構之圖案蝕刻大致包含將一例如一光阻之感光材質薄層應用至基板之一上表面上，之後再加以圖案化以提供一遮罩，再利用蝕刻而將該圖案轉印至下方之硬性遮罩。然而本發明者發現，例如TERA包覆層之傳統硬性遮罩薄膜在使用傳統蝕刻化學品之處理步驟時會受到傷害。例如， CHF_3/N_2 或 $\text{CHF}_3/\text{N}_2/\text{O}_2$ 等之含 CHF_3 的化學品可導致TERA包覆層以及下方層之間較差的蝕刻選擇性、較差的側壁輪廓控制以及過度沈積。此外，例如 Cl_2 、 Cl_2/CHF_3 、 Cl_2/O_2 、 $\text{Cl}_2/\text{C}_4\text{F}_8$ 或 $\text{Cl}_2/\text{CH}_2\text{F}_2$ 的含 Cl_2 之蝕刻化學品會導致對光阻以及下方層的較差蝕刻選擇性以及輪廓的底切。本發明者已經發現另一種蝕刻化學品可改善蝕刻特性。

圖1A~1B顯示一例如一TERA包覆層之硬性遮罩層之傳統蝕

刻處理，其中可應用本發明。如圖1A所示，一薄膜疊層100係具有一基板101，以及一形成於該基板101上之例如一TERA包覆層之薄膜102，以及一形成於該薄膜102上之感光材質層104。一圖案106可利用傳統微影術而形成於感光材質層104中。如圖1B所示，感光材質層104中之圖案106係利用一蝕刻步驟而轉移至薄膜102處。此外，例如，本發明可以應用至一閘極疊層，例如圖2A~2B所示之薄膜疊層110。其中，薄膜疊層110係具有一基板111、一閘極氧化層112（例如一氧化矽層或高介電常數氧化層）、一閘極多晶矽層114、一氮化層116（例如一氮化矽層）、一氧化層118、一硬性遮罩120（例如一TERA包覆層）、一罩層122（例如一含有Si、C、O、H的層）以及一感光材質層124。一圖案126可利用傳統之微影術而形成於感光材質層124中。如圖2B所示，感光材質層124中之圖案126乃利用一蝕刻步驟而轉移至罩層122以及硬性遮罩120處。

在本發明之一實施例中，一含有SF₆的處理氣體係引入一電漿處理系統以形成一氟化電漿。之後，一具有一例如光阻之已圖案化之感光材質層便暴露至該電漿中，以便轉移該圖案至一下方TERA包覆層。本發明人已經發現使用一含有含SF₆的蝕刻化學品來蝕刻該TERA包覆層可改善硬性遮罩的蝕刻特性。

在另一實施例中，請參照圖3，係描述蝕刻一薄膜疊層中之TERA包覆層的方法。本方法係以流程圖200來說明，而由步驟210開始，先在一基板上形成一TERA包覆層，如圖1A~1B或2A~2B所示。該TERA包覆層可利用例如化學蒸氣沈積（CVD）或電漿強化化學蒸氣沈積（PECVD）之蒸氣沈積技術來形成。

該TERA包覆層具有一結構式R：C：H：X，其中R係由含有Si、Ge、B、Sn、Fe、Ti及其組合的族群之至少其中之一中選出，且其中X不存在或是是由一或多個O、N、S以及F組成之族群中選出。該TERA包覆層可製成顯示折射係數介於約 $1.40 < n < 2.60$ 以及消光係數為約 $0.01 < k < 0.78$ 之光學範圍。或者，至少折射係數以及消光係數其中之一可沿著TERA包覆層之厚度而分層（或改變）。在

美國專利號6,316,167中提供了其他更詳盡的細節。此外，TERA包覆層可使用PECVD來形成，更多的細節記述於2003年8月21日申請且在審查中之美國專利申請號10/644,958之「Method and apparatus for depositing materials with tunable optical properties and etching characteristics」中；前述專利申請案之完整內容亦包含於此。TERA包覆層之例如折射係數的光學特性均可選擇，俾便大致與一下方層或多層之光學特性相配合。舉例來說，例如非多孔介電薄膜之此種下方層可需要達到介於 $1.4 < n < 2.6$ 的折射係數；而例如多孔介電薄膜的此種下方層則可需要達到介於 $1.2 < n < 2.6$ 的折射係數。

在步驟220中，一感光材質層係形成於該基板上。該感光材質層可包含一光阻。例如，該感光材質層（或多層）可利用一追蹤系統來形成。追蹤系統可用來處理248nm電阻、193nm電阻、157nm電阻、EUV電阻、（上部/底部）防反射包覆層（TARC/BARC）以及上部包覆層。舉例來說，該追蹤系統可包含Tokyo Electron Limited(TEL)市售之Clean Track ACT®8或Clean Track ACT®12電阻包覆以及顯影系統。熟習旋轉電阻技術之技藝者亦熟知用以形成光阻薄膜於基板上的其他系統及方法。

一旦感光材質層形成於該基板上，在步驟230中，便可利用微影術來加以圖案化，接著，再將感光材質層以顯影溶劑將被照射到的區域移除（在正光阻的情況下），或是將未照射到的區域移除（在負光阻的情況下）。該微影系統可包含任何適用之傳統步進微影系統或是掃描微影系統。

在步驟240中，形成於該感光材質層之圖案即利用一乾式蝕刻處理而轉移至下方TERA包覆層。乾式蝕刻處理含有一含 SF_6 之蝕刻化學品。或者，該蝕刻化學品可更包含一含氧氣體，例如 O_2 、 C 或 CO_2 。或者，該蝕刻化學品可更包含一含氮氣體，例如 N_2 或 NH_3 。或者，該蝕刻化學品可更包含一惰性氣體，例如一稀有氣體（也就是氦、氖、氬、氙、氫、氡）。或者，該蝕刻化學品可更包含一含鹵素氣體，例如 Cl_2 、 HBr 、 CHF_3 或 CH_2F_2 。或者，該蝕刻化學

品可更包含一含氟碳化合物氣體，例如具有 C_xF_y 結構之氣體（例如 CF_4 、 C_4F_8 、 C_4F_6 、 C_3F_6 、 C_5F_8 等等）。

本發明之蝕刻處理可在一電漿處理系統中進行。例如，圖4顯示一示範性電漿處理系統1而可執行本發明之一處理。如此圖所示，電漿處理系統1包含一電漿處理室10、一耦合至電漿處理室10之診斷系統12以及一耦合至診斷系統12和電漿處理室10之控制器14。控制器14係用以執行包含一蝕刻處理之處理配方。此外，控制器14亦用以接收來自診斷系統12之至少一個終點信號，並後處理該至少一個終點信號以便精確決定該處理之一終點。在所述實施例中，如圖4所示，電漿處理系統1係使用一電漿來進行材質處理。電漿處理系統1可包含一蝕刻處理室。

根據圖5所示之實施例，根據本發明使用之一電漿處理系統1a可包含電漿處理室10、基板支座20、固定於基板支座上之欲處理之基板25以及一真空泵系統30。基板25可例如是一半導體基板、一晶圓或是一液晶顯示器。電漿處理室10可以例如用於促進電漿產生於鄰接在基板25之一表面的處理區域15中。一離子化氣體或氣體混合物係透過一氣體注入系統（例如一氣體注入管或氣體注入噴淋頭）而導入，因而調整其處理壓力。例如，一控制機制（未顯示）可用來調整真空泵系統30。電漿可用來產生特定材質至一預定材質處理以及/或幫助將基板25之外露表面上材質的去除。電漿處理系統1a可用來處理200mm基板、300mm基板或更大的尺寸。

基板25可例如透過一靜電夾持系統而固定至基板支座20。且，基板支座20可例如更包含一冷卻系統，其含有一再循環冷卻劑流可接收來自基板支座20的熱能並將該熱能傳送至熱交換系統（未顯示），或當加熱時，可自熱交換系統傳送熱能。且，氣體可例如透過一背面氣體系統而傳送至基板25的背面，以改善基板25以及基板支座20之間的氣體間隙熱傳導。此種系統可使用於當溫度提升或降低時所需之基板25溫度控制。例如，該背面氣體系統可包含一兩區氣體分配系統，其中氬氣間隙壓力可在基板25之中

央及邊緣之間獨立變化。在其他實施例中，例如耐加熱元件或是熱電加熱器/冷卻器之加熱/冷卻元件均可包含在基板支座20內，電漿處理室10之處理室壁或電漿處理系統1a中之其他元件也可包含進去。

在圖5顯示之實施例中，基板支座20可包含一電極，透過該電極，射頻功率可耦合至處理空間15中的處理電漿。例如，在一RF電壓下，透過來自RF產生器40之射頻功率傳送，通過一阻抗匹配網路50而到達基板支座20，如此基板支座20中即產生電性偏壓。該RF偏壓係用以加熱電子並藉此而形成並保存電漿。在此種配置中，本系統可當作一反應性離子蝕刻（RIE）反應器，其中該處理室以及一上部氣體注入電極乃當作接地表面。RF偏壓的典型頻率在0.1~100MHz的範圍間。電漿處理之RF系統對精於此藝者均已熟知。

或者，射頻功率也可以多種頻率而應用至基板支座電極。此外，阻抗匹配網路50係利用降低反射功率而改善傳送至電漿處理室10中電漿之射頻功率。匹配網路拓撲學（例如L型、 π 型、T型等等）以及自動控制方法對精於此藝者均已熟知。

真空泵系統30可例如包含一可於每秒抽吸速度高達5000公升（或更大）之渦輪真空分子泵（TMP），以及一可調節處理室壓力之閘閥。在傳統用於乾式電漿蝕刻之電漿處理裝置中，通常使用每秒1000~3000公升之TMP。TMPs對於低壓處理非常有用，通常低於50mTorr。至於高壓處理（也就是高於100mTorr），則可利用機械式增壓泵以及乾式迴轉泵。且，一監控處理室壓力之裝置（未顯示）可耦合至電漿處理室10。該壓力量測裝置可例如是MKS Instruments, Inc. (Andover, MA)市售之628B型Baratron絕對電容測壓器。

控制器14包含一微處理器、一記憶體以及一可產生足夠電壓以溝通並啟動輸入至電漿處理系統1a且監控來自電漿處理系統1a之輸出的數位I/O。且，控制器14係耦合至RF產生器40、阻抗匹配

網路50、氣體注入系統（未顯示）、真空泵系統30、診斷系統12以及背面氣體傳送系統（未顯示）、基板/基板支座溫度測量系統（未顯示）以及/或靜電夾持系統（未顯示）並與其交換資訊。例如，儲存在記憶體中之程式可根據一製程處方而用來啟動對電漿處理系統1a之前述元件的輸入以便執行一蝕刻處理。控制器14之一例為Dell Corporation, Austin, Texas所售之DELL PRECISION WORKSTATION 610™。

控制器14可位於與電漿處理系統1a相應的附近位置，或者，也可位於與電漿處理系統1a相應的遠端位置。例如，控制器14可利用一直接連線、區域網路以及網際網路至少其中之一而與電漿處理系統1a交換資料。控制器14可例如在一顧客端（也就是一裝置製造者等等）而耦合至一區域網路，或其也可例如在一供應商端（也就是設備製造者）而耦合至一區域網路。此外，控制器14可例如耦合至網際網路。且，其他電腦（也就是控制器、伺服器等等）可例如透過一直接連線、區域網路以及網際網路至少其中之一進入控制器14而與其交換資料。且，如同熟習本技藝者所能理解的，資料可透過一有線或一無線線路來傳送。

診斷系統12可包含一光學診斷次系統（未顯示）。該光學診斷次系統可包含一例如（矽）光電二極體以及光電倍增管（PMT）的偵測器，以測量電漿發出之光強度。診斷系統12可更包含一例如窄頻干涉濾光器之濾光器。在一選擇性實施例中，診斷系統12可包含一線性CCD（電荷耦合裝置）、一CID（電荷注入裝置）陣列以及一例如光柵或稜鏡的光散裝置的至少其中之一。此外，診斷系統12可包含一單色器（例如光柵/偵測系統）而以特定波長來測量光，或是一光譜儀（例如具有一旋轉光柵）以測量光譜，例如美國專利號5,888,337中所描述的裝置，該專利中之內容均已完整收錄以供參照。

診斷系統12可包含一例如來自Peak Sensor Systems或Verity Instruments公司的高解析度光發射光譜（OES）感應器。此等OES

感應器具有一包含紫外線 (UV)、可見光 (VIS)、近紅外線光譜 (NIR) 的廣泛光譜。其解析度為約1.4埃，也就是說，本感應器可接收從240~1000nm的5550個波長。該OES感應器可備有高感度之微型光纖UV-VIS-NIR光譜儀，該光譜儀又與2048像素線性CCD陣列整合在一起。

該光譜儀透過單一及成束之光纖而接收光線，而自光纖輸出的光線則利用一固定光柵而在該線性CCD陣列上分散。類似於上述的配置，通過一光真空窗的光線則透過一凸透鏡而聚焦至光纖的輸入端。三個分別特別調整在特定光譜範圍 (UV、VIS以及NIR) 之光譜儀形成一處理室用之感應器。每一光譜儀包含一獨立的A/D轉換器。且最後，根據感應器的使用，可每隔0.1~1.0秒記錄一全發射光譜。

且，診斷系統12可包含一光學數位表面輪廓測量之執行系統，例如Timbre Technologies, Inc. (2953 Bunker Hill Lane, Suite 301, Santa Clara, CA95054)所提供的系統。

在圖6所示之實施例中，一用來安裝本發明之電漿處理系統1b可例如類似於圖4或圖5的實施例，且除了圖4及圖5所述之元件外，可更包含一固定的或機械式或電子式的旋轉磁場系統60，俾便電位增加電漿濃度以及/或改善電漿處理的一致性。且，控制器14可耦合至磁場系統60以便調節轉速以及磁場強度。旋轉磁場的設計以及安裝均為精於此技藝者所熟知。

在圖7所示之實施例中，一用來安裝本發明之電漿處理系統1c可例如類似於圖4或圖5的實施例，且除了圖4及圖5所述之元件外，可更包含一上部電極70，射頻功率可自一RF產生器72通過一阻抗匹配網路74而耦合至該上部電極70。射頻功率應用至上部電極70之典型頻率可介於0.1MHz~200MHz。且，電源應用至下部電極之典型頻率可介於0.1MHz~100MHz。且控制器14係耦合至RF產生器72以及阻抗匹配網路74以便控制應用至上部電極70的射頻功率。上部電極的設計以及安裝均為精於此技藝者所熟知。

在圖8所示之實施例中，一用來安裝本發明之電漿處理系統1d可例如類似於圖4或圖5的實施例，且除了圖4及圖5所述之元件外，可更包含一感應線圈80，射頻功率係透過一RF產生器82而通過一阻抗匹配網路84進而耦合至感應線圈80。射頻功率係自有感應線圈80通過一介電窗（未顯示）而有感耦合至電漿處理區域15。應用至感應線圈80之射頻功率的典型頻率可介於約10MHZ~100MHZ。類似地，應用至夾頭電極之電源的典型頻率可介於約0.1MHZ~100MHZ。此外，一有溝槽的法拉第(Faraday)遮罩（未顯示）可用來降低感應線圈80以及電漿之間的電容耦合。且，控制器14係耦合至RF產生器82以及阻抗匹配網路84以便控制應用至感應線圈80的電源。在一選擇性實施例中，感應線圈80可以是一「螺狀」線圈或是一「盤餅形」線圈並當作一變壓耦合式電漿(TCP)反應器而從上方與電漿處理區域15溝通。一電容耦合電漿(ICP)源或變壓耦合式電漿(TCP)源的設計以及安裝均為精於此技藝者所熟知。

或者，電漿也可利用電子迴旋加速器共振(ECR)來形成。在另一實施例中，電漿也可利用發出赫利孔(Helicon)波來形成。在更另一實施例中，電漿可自一傳導表面波而形成。上述每一電漿源均為精於此技藝者所熟知。

在一例中，可在一例如圖7所述之系統的電漿處理系統中執行一蝕刻處理，其中該處理參數空間可包含一約5~200mTorr的處理室壓力、一介於約5~1000sccm的SF₆處理氣體流速、一介於約50~500W的上部電極（例如圖7之元件70）RF偏壓、一介於約10~500W的下部電極（例如圖7之元件20）RF偏壓、例如60MHz之介於約0.1~約200MHz之上部電極偏壓頻率以及例如2MHz之介於約0.1~約100MHz之下部電極偏壓頻率。

在另一例中，表1顯示出利用下述示範性處理配方而在一TERA包覆層中蝕刻之一特徵部的臨界尺寸：處理室壓力=20mTorr；上部電極射頻功率=100W；下部電極射頻功率=80W；

處理氣體SF₆流速=100sccm；電極70之下表面（見圖7）以及基板支座20上之基板25的上表面間隔=140mm；下部電極溫度(例如圖7之基板支座20)=30°C；上部電極溫度(例如圖7之電極70)=80°C；處理室壁溫度=60°C；背面氬氣壓力中心/邊緣=3/3Torr；以及蝕刻時間=17秒。

表1

SF ₆	隔絕的	嵌套的
上部臨界尺寸	45nm	49nm
底部臨界尺寸	46nm	50nm

表1的資料係同時報告隔絕特徵部（也就是說特徵部的寬闊空間）以及嵌套特徵部（也就是說特徵部的緊密空間）。該項資料顯示該處理成功地維持臨界尺寸（CD）。

雖然前面僅詳細描述本發明之特定實施例，對於熟習本技藝者，在不顯著悖離本發明之新穎性教導以及優點之情形下，對於前述示範實施例之各種修改均屬可行。因此，所有此等修改均應包含於本發明之範圍之內。

【圖式簡單說明】

圖1A～1B顯示一包含一可調抗蝕防反射（TERA）包覆層之薄膜疊層；

圖2A～2B顯示另一包含一TERA包覆層之薄膜疊層；

圖3顯示根據本發明之一實施例中，蝕刻一TERA包覆層的方法；

圖4顯示一簡略示意圖，說明根據本發明之一實施例中之一電漿處理系統；

圖5顯示一簡略示意圖，說明根據本發明之另一實施例中之一電漿處理系統；

圖6顯示一簡略示意圖，說明根據本發明之另一實施例中之一電漿處理系統；

圖7顯示一簡略示意圖，說明根據本發明之另一實施例中之一電漿處理系統；以及

圖8顯示一簡略示意圖，說明根據本發明之另一實施例中之一電漿處理系統。

【元件符號之說明】

1、1a、1b、1c、1d 電漿處理系統

10 電漿處理室

12 診斷系統

14 控制器

15 處理區域

20 基板支座

25 基板

30 真空泵系統

40、72、82 RF產生器

50、74、84 阻抗匹配網路

60 旋轉磁場系統

70	上部電極
80	感應線圈
100、110	薄膜疊層
101、111	基板
102	薄膜
104、124	感光材質層
106、126	圖案
112	閘極氧化層
114	閘極多晶矽層
116	氮化層
118	氧化層
120	硬性遮罩
122	罩層

五、中文發明摘要：

用以蝕刻一可調抗蝕防反射 (TERA) 包覆層之方法及系統。在安裝一微影結構時，該 TERA 包覆層可用來例如當作一硬性遮罩或是一防反射包覆層。該 TERA 包覆層可包含一結構式 $R:C:H:X$ ，其中 R 係選自於由 Si、Ge、B、Sn、Fe、Ti 及其組合所構成的族群，且其中 X 不存在或者係選自於由 O、N、S 以及 F 中的一或多個所構成之族群。在一薄膜堆疊形成一結構時，一圖案係利用具有一含 SF_6 之蝕刻化學品的乾式電漿而轉移至該 TERA 包覆層。

六、英文發明摘要：

A method and system is described for etching a tunable etch resistant anti-reflective (TERA) coating. The TERA coating can be utilized, for example, as a hard mask, or as an anti-reflective coating for complementing a lithographic structure. The TERA coating can include a structural formula $R:C:H:X$, wherein R is selected from the group consisting of Si, Ge, B, Sn, Fe, Ti, and combinations thereof, and wherein X is not present or is selected from the group consisting of one or more of O, N, S, and F. During the formation of a structure in a film stack, a pattern is transferred to the TERA coating using dry plasma etching having a SF_6 -based etch chemistry.

圖式

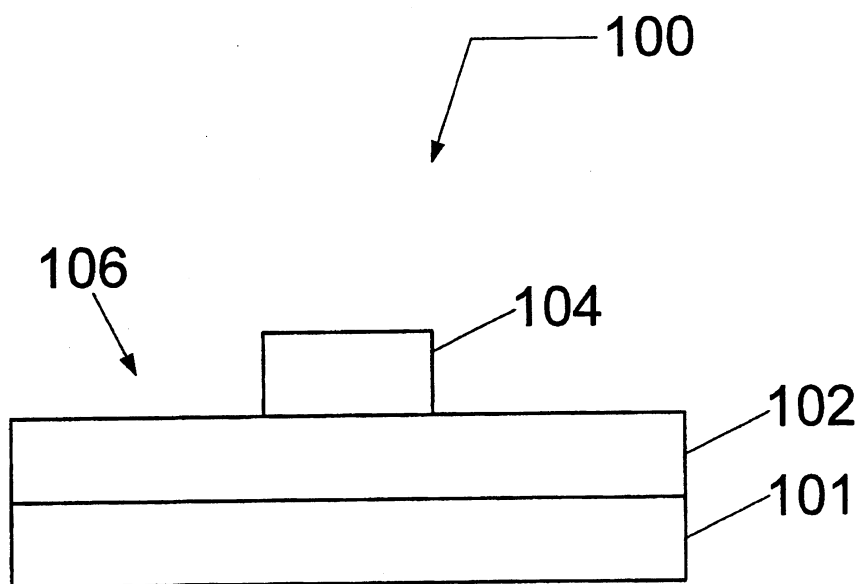


圖 1A

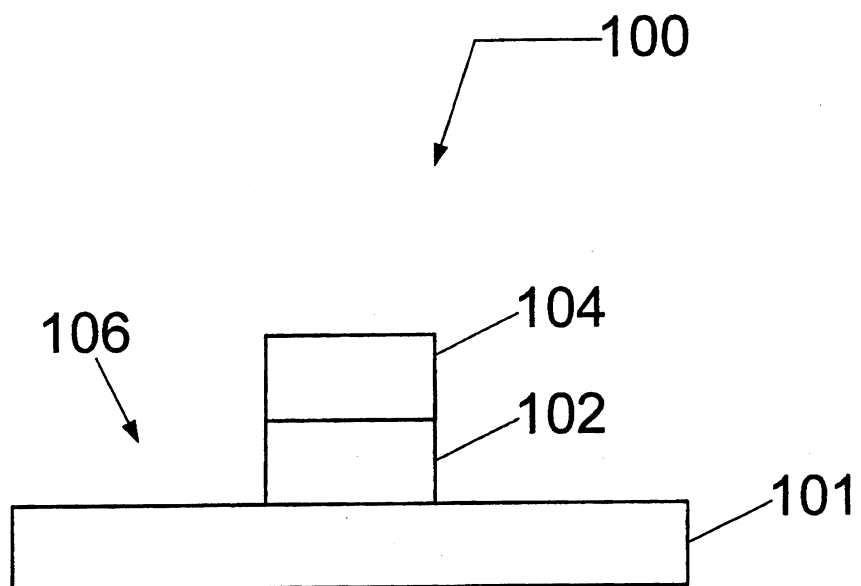


圖 1B

圖式

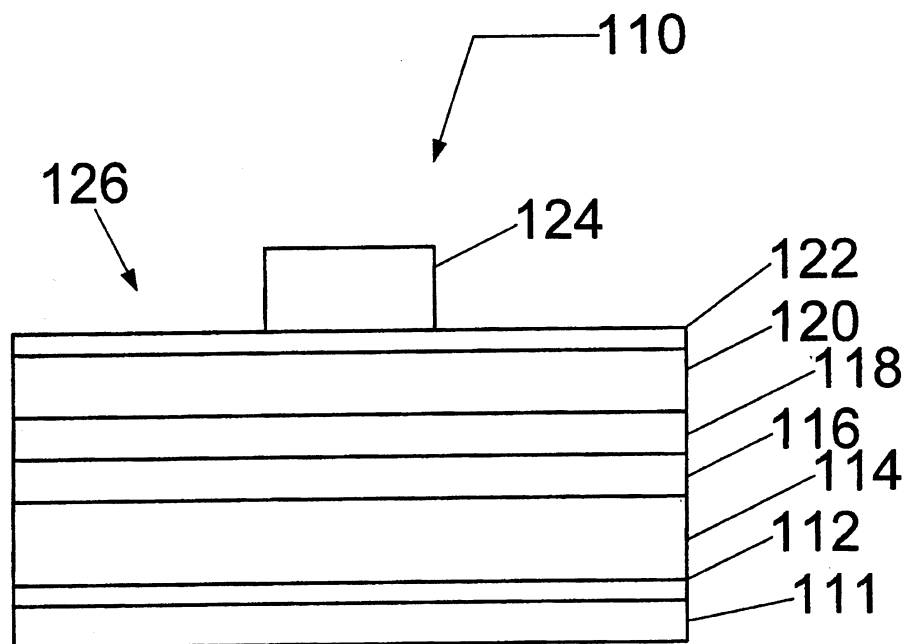


圖 2A

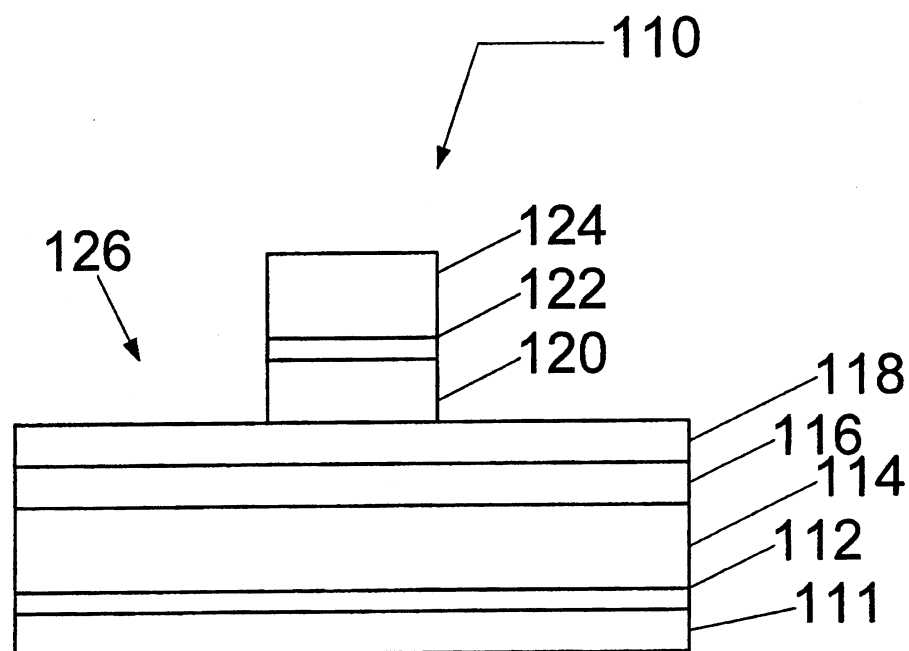


圖 2B

圖式

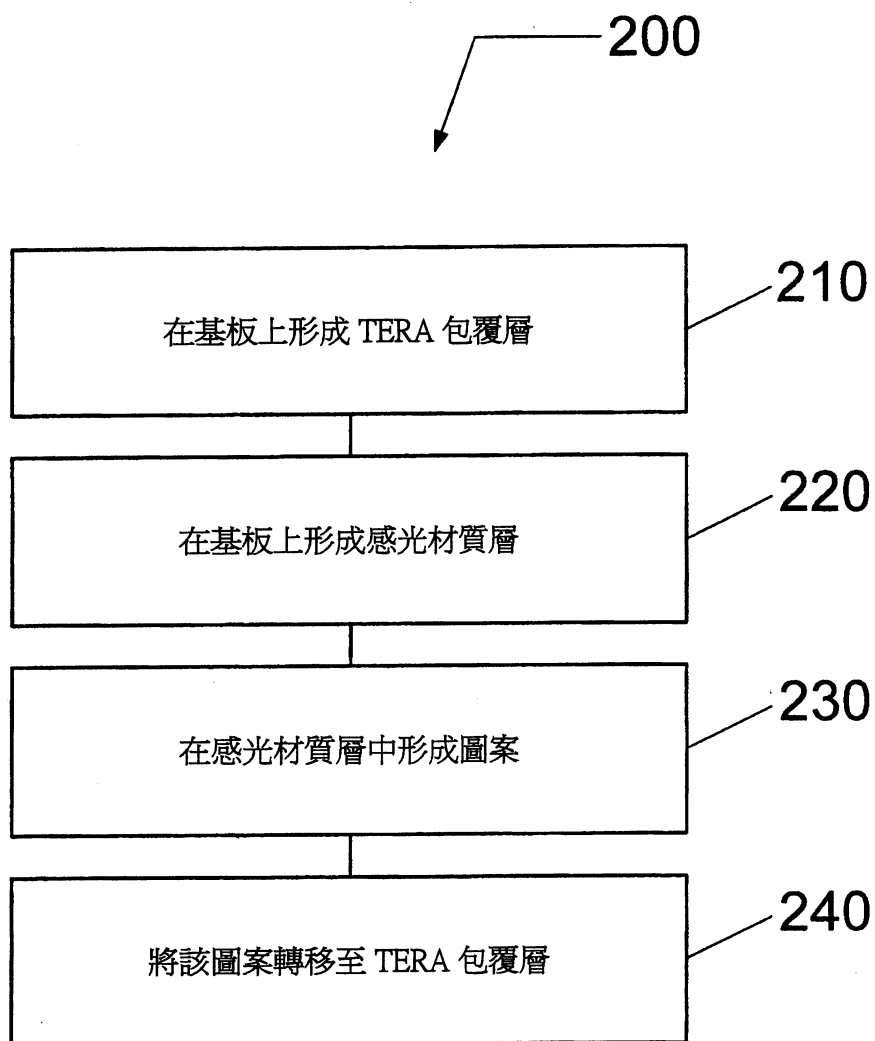


圖 3

圖式

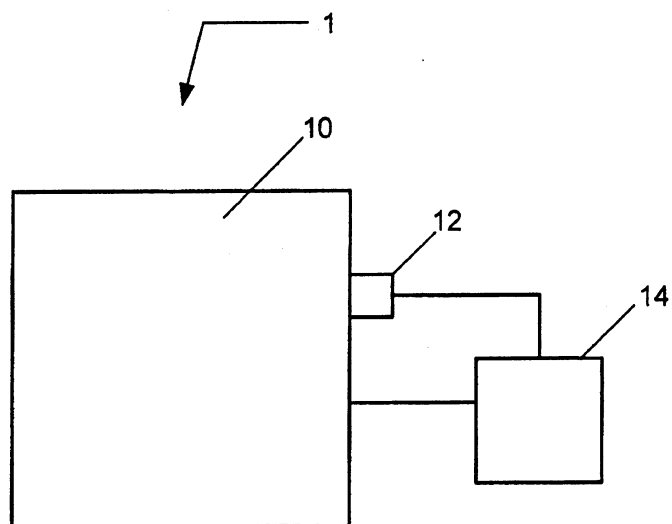


圖 4

圖式

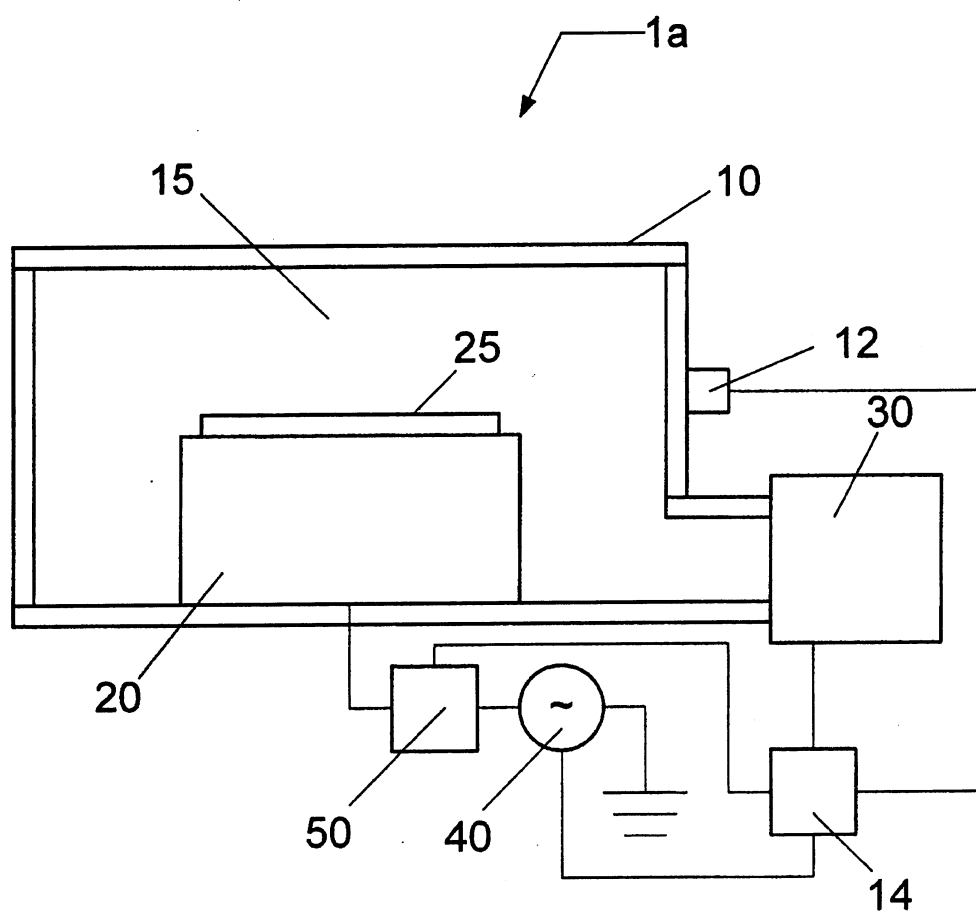


圖 5

圖式

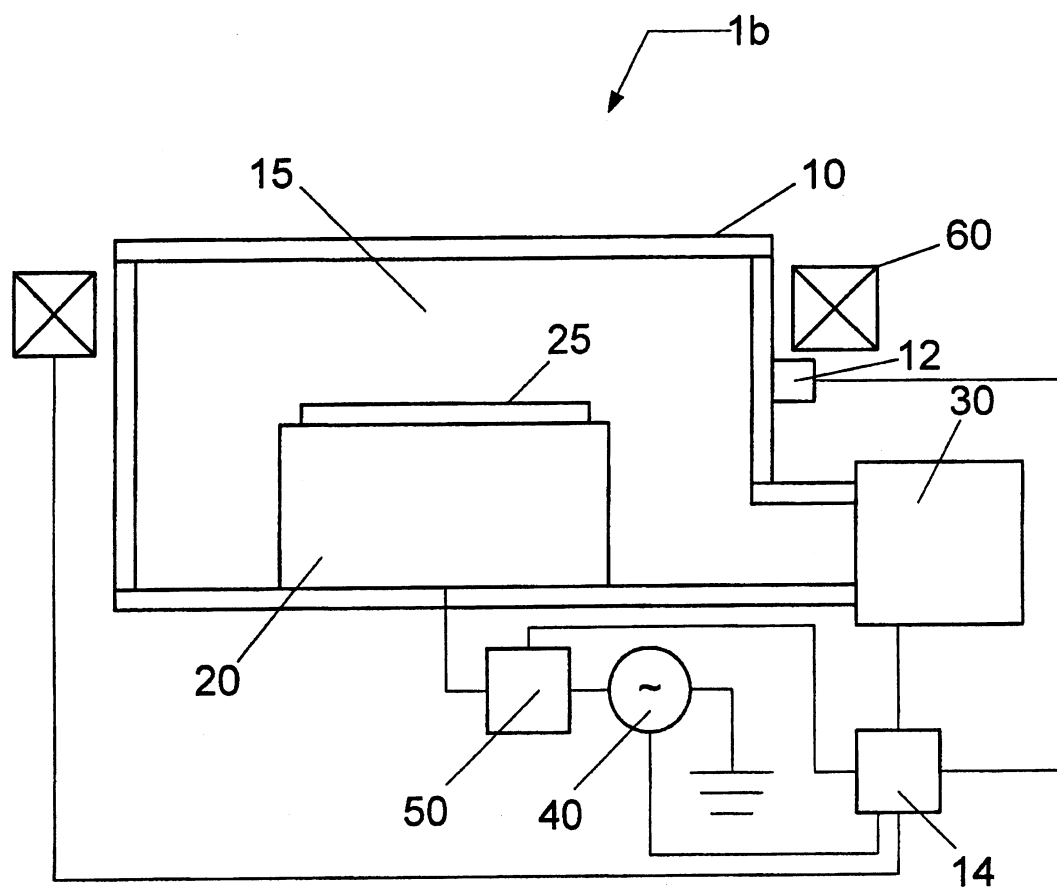


圖 6

圖式

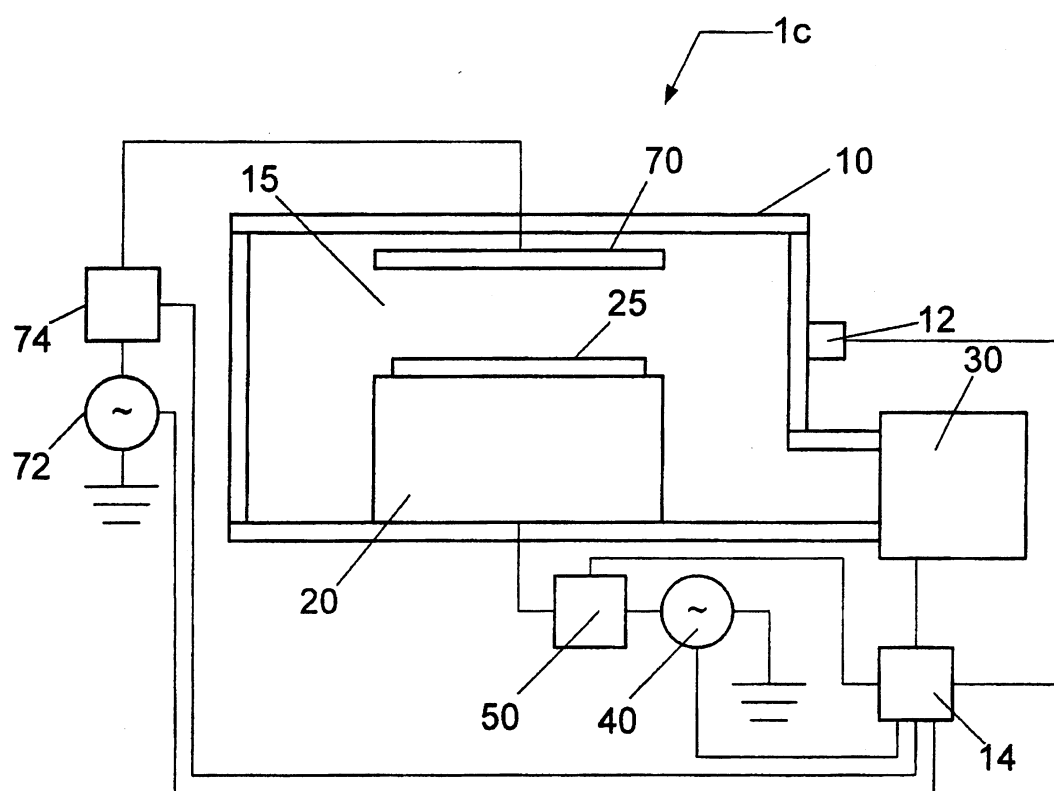


圖 7

圖式

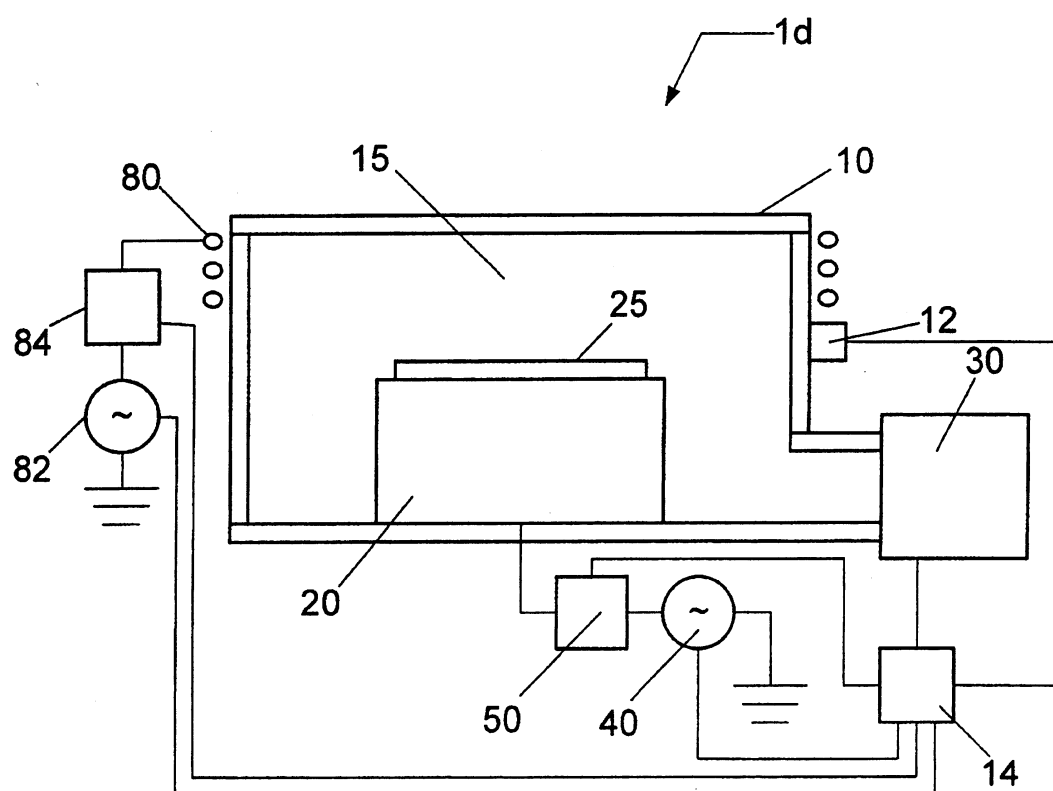


圖 8

七、指定代表圖：

(一)本案指定代表圖為：第(1A)圖。

(二)本代表圖之元件符號簡單說明：

- 100 薄膜疊層
- 101 基板
- 102 薄膜
- 104 感光材質層
- 106 圖案

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

十、申請專利範圍：

1. 一種在一基板上製備一結構的方法，包含如下步驟：
 - a). 在該基板上形成一可調抗蝕防反射 (TERA) 包覆層，該TERA包覆層包含由式子 $R:C:H:X$ 所定義之一結構，其中R係選自於由Si、Ge、B、Sn、Fe、Ti及其組合中的至少其一所構成的族群，且其中X係選自於由O、N、S以及F中的一或多個所構成之族群；
 - b). 在該TERA包覆層上形成一感光材質層；
 - c). 在該感光材質層上形成一圖案；以及
 - d). 利用一至少包含 SF_6 的蝕刻處理而將該圖案轉移至該TERA包覆層。
2. 如申請專利範圍第1項之在一基板上製備一結構的方法，其中該蝕刻處理更包含一含氧氣體。
3. 如申請專利範圍第2項之在一基板上製備一結構的方法，其中該蝕刻處理更包含 O_2 、CO以及 CO_2 至少其中之一。
4. 如申請專利範圍第1項之在一基板上製備一結構的方法，其中該蝕刻處理更包含一惰性氣體。
5. 如申請專利範圍第4項之在一基板上製備一結構的方法，其中該蝕刻處理更包含一稀有氣體。
6. 如申請專利範圍第1項之在一基板上製備一結構的方法，其中該蝕刻處理更包含一含鹵素氣體。
7. 如申請專利範圍第6項之在一基板上製備一結構的方法，其中該蝕刻處理更包含使用 Cl_2 、HBr、 CHF_3 或 CH_2F_2 至少其中之一。
8. 如申請專利範圍第1項之在一基板上製備一結構的方法，其中該蝕刻處理更包含一含氟碳化合物氣體。
9. 如申請專利範圍第8項之在一基板上製備一結構的方法，其中該蝕刻處理更包含一具有 C_xF_y 結構的氣體，其中x、y為大於或等於一的整數。

10. 如申請專利範圍第1項之在一基板上製備一結構的方法，其中該蝕刻處理更包含設定壓力、溫度以及射頻(RF)功率至少其中之一。
11. 一種蝕刻一可調抗蝕防反射(TERA)包覆層的方法，包含如下步驟：
 - a). 在一電漿處理系統中配置一基板，該基板具有該TERA包覆層，其中該TERA包覆層包含由式子 $R:C:H:X$ 所定義之一結構，其中R係選自於由Si、Ge、B、Sn、Fe、Ti及其組合至少其中之一所構成的族群，且其中X係選自於由O、N、S以及F中的一或多個所構成之族群；
 - b). 引進包含至少 SF_6 的處理氣體；
 - c). 由該處理氣體中形成一電漿；以及
 - d). 將該基板暴露至該電漿中。
12. 如申請專利範圍第11項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含一含氧氣體。
13. 如申請專利範圍第12項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含 O_2 、CO以及 CO_2 至少其中之一。
14. 如申請專利範圍第11項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含一惰性氣體。
15. 如申請專利範圍第14項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含一稀有氣體。
16. 如申請專利範圍第11項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含一含鹵素氣體。
17. 如申請專利範圍第16項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含 Cl_2 、HBr、 CHF_3 或 CH_2F_2 至少其中之一。
18. 如申請專利範圍第11項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含一含氟碳化合物氣

體。

19. 如申請專利範圍第18項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中該處理氣體更包含一具有 C_xF_y 結構的氣體，其中 x 、 y 為大於或等於一的整數。
20. 如申請專利範圍第11項之蝕刻一可調抗蝕防反射(TERA)包覆層的方法，其中引進該處理氣體的步驟更包含設定壓力、溫度以及射頻(RF)功率至少其中之一。
21. 一種在基板上蝕刻一TERA包覆層用之電漿處理系統，包含：
 - a). 一處理室；
 - b). 一基板支座，位於該處理室中且用以支撐該基板，其中該基板包含一TERA包覆層，該TERA包覆層係具有以式子 $R:C:H:X$ 所定義之一結構，其中 R 係選自於由Si、Ge、B、Sn、Fe、Ti及其組合至少其中之一所構成的族群，且其中 X 不存在或者係選自於由O、N、S以及F中的一或多個所構成之族群；
 - c). 一耦合至該處理室之氣體注入系統，用以導入一至少含有 SF_6 的處理氣體；以及
 - d). 一耦合至該處理室之電漿源，用以由該處理氣體形成一電漿；
 - e). 一耦合至該氣體注入系統之控制器，用以控制該處理氣體之流速。
22. 如申請專利範圍第21項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含一含氧氣體。
23. 如申請專利範圍第22項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含 O_2 、CO以及 CO_2 至少其中之一。
24. 如申請專利範圍第21項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含一惰性氣體。

25. 如申請專利範圍第24項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含一稀有氣體。
26. 如申請專利範圍第21項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含一含鹵素氣體。
27. 如申請專利範圍第26項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含 Cl_2 、 HBr 、 CHF_3 或 CH_2F_2 至少其中之一。
28. 如申請專利範圍第21項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含一含氟碳化合物氣體。
29. 如申請專利範圍第28項之在基板上蝕刻一TERA包覆層用之電漿處理系統，其中該處理氣體更包含一具有 C_xF_y 結構的氣體，其中 x 、 y 為大於或等於一的整數。