



(45) 授权公告日 2014.05.07

权利要求书11页 说明书63页 附图72页

[illegible]

1. 一种用于测量多种分析物的装置,包括

CMOS 制造的传感器 (105) 的阵列 (100), 每个传感器包括一个化学敏感场效应晶体管 (150), 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积,

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管, 所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感; 并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管, 所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

2. 如权利要求 1 所述的装置, 其中每个传感器所占据的面积为 9 微米乘 9 微米或更少。

3. 如权利要求 2 所述的装置, 其中每个传感器所占据的面积为 5 微米乘 5 微米或更少。

4. 如权利要求 3 所述的装置, 其中每个传感器所占据的面积为 3 微米乘 3 微米或更少。

5. 如权利要求 1 至 4 中任一项所述的装置, 其中多个 CMOS 制造的传感器包括大于 256 个传感器。

6. 如权利要求 5 所述的装置, 其中所述阵列包括至少 512 行和至少 512 列的所述 CMOS 制造的传感器的二维阵列。

7. 如权利要求 6 所述的装置, 其中所述二维阵列包括至少 2048 行和至少 2048 列的所述 CMOS 制造的传感器。

8. 如权利要求 6 所述的装置, 其中所述二维阵列包括至少 7400 行和至少 7400 列的所述 CMOS 制造的传感器。

9. 如权利要求 5 所述的装置, 其中来自所述阵列的所有化学敏感场效应晶体管的化学敏感场效应晶体管输出信号的集合构成数据帧, 并且其中所述装置还包括控制电路 (110, 192, 194, 198), 所述控制电路连接到所述阵列并设置为产生至少一个阵列输出信号 (Vout), 从而以至少 10 帧每秒的帧频提供来自所述阵列的多个数据帧。

10. 如权利要求 9 所述的装置, 其中所述控制电路设置为使得所述帧频为至少 20 帧每秒。

11. 如权利要求 10 所述的装置, 其中所述控制电路设置为使得所述帧频为至少 30 帧每秒。

12. 如权利要求 11 所述的装置, 其中所述控制电路设置为使得所述帧频为至少 40 帧每秒。

13. 如权利要求 1-4 中任一项所述的装置, 其中每个传感器的化学敏感场效应晶体管包括:

浮栅结构 (170); 和

源极 (156) 和漏极 (158), 所述源极和漏极具有第一半导体类型并制造在具有第二半导体类型的区域 (154) 中, 其中不存在将所述具有第二半导体类型的区域电连接到所述源极或漏极的电导体。

14. 如权利要求 13 所述的装置, 还包括至少一个第一电导体, 所述第一电导体将所述阵列中所有化学敏感场效应晶体管的所有具有第二半导体类型的区域电连接到一起。

15. 如权利要求 14 所述的装置, 其中每个传感器包括:

多个场效应晶体管, 其中包括化学敏感场效应晶体管; 以及
多个电连接到所述多个场效应晶体管的第二电导体,

其中所述多个场效应晶体管排列为使得多个第二电导体包括不多于四个电导体,该四个电导体横穿被所述阵列的各个传感器所占据的区域并且互连所述阵列的多个传感器。

16. 如权利要求 1-4 中任一项所述的装置,其中每个传感器包括三个或更少的场效应晶体管,其中包括化学敏感场效应晶体管。

17. 如权利要求 15 所述的装置,其中每个传感器中的所有场效应晶体管都具有相同的沟道类型并且都使用在具有所述第二半导体类型的区域中。

18. 如权利要求 1-4 中任一项所述的装置,其中每个传感器的化学敏感场效应晶体管都是离子敏感场效应晶体管。

19. 如权利要求 1 所述的装置,其中所述至少一种第一分析物代表与核酸序列测定过程有关的至少一个第一结合事件,并且其中所述至少一种第二分析物代表与核酸序列测定过程有关的至少一个第二结合事件。

20. 一种传感器阵列 (100),包括:

电子传感器 (105) 的二维阵列,其包括至少 512 行和至少 512 列的电子传感器,每个传感器包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积,所述化学敏感场效应晶体管设置为提供表示在所述二维阵列的表面附近的分析物的存在和 / 或浓度的至少一个输出信号;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

21. 如权利要求 20 所述的阵列,其中所述阵列制造在尺寸为 7 毫米乘 7 毫米的半导体芯片上。

22. 如权利要求 20 所述的阵列,其中所述阵列包括至少 2048 行和至少 2048 列的所述电子传感器。

23. 如权利要求 22 所述的阵列,其中所述阵列制造在尺寸为 20 毫米乘 20 毫米的半导体芯片上。

24. 如权利要求 20 所述的阵列,其中所述阵列包括至少 7400 行和至少 7400 列的所述电子传感器。

25. 如权利要求 24 所述的阵列,其中所述阵列制造在尺寸为 20 毫米乘 20 毫米的半导体芯片上。

26. 如权利要求 20 至 25 中任一项所述的阵列,其中所述阵列设置为专用集成电路,并且其中对于多个列中每一列而言,所述专用集成电路包括:

列电路 (110),其设置为对该列中相应的化学敏感场效应晶体管提供恒定的漏电流和恒定的漏极至源极电压。

27. 如权利要求 26 所述的阵列,其中所述列电路包括两个运算放大器 (107A, B) 和与相应的化学敏感场效应晶体管排列成开尔文电桥构造的二极管连接场效应晶体管以提供恒定的漏极至源极电压。

28. 如权利要求 26 所述的阵列,其中所述专用集成电路还包括:

至少一个行选择移位寄存器 (192),用以启用多个行中相应的行;以及

至少一个列选择移位寄存器 (194),用以从多个列中相应的列获取化学敏感场效应晶体管输出信号。

29. 权利要求 28 所述的阵列,还包括用于从所述多个列中的多列同时获取化学敏感场效应晶体管输出信号的多个列选择移位寄存器 (1941,1942)。

30. 如权利要求 28 所述的阵列,还包括用于同时启用所述多个行中的多行的多个行选择移位寄存器。

31. 如权利要求 28 所述的阵列,其中所述专用集成电路还包括至少一个输出驱动器 (198),所述至少一个输出驱动器包括:

至少一个缓冲放大器 (199);以及

至少一个开关 (191),其将所述多个列中的至少一些列连接到所述至少一个缓冲放大器,以便基于多个化学敏感场效应晶体管输出信号来提供至少一个阵列输出信号 (Vout)。

32. 权利要求 31 所述的阵列,其中来自所述阵列的所有化学敏感场效应晶体管的化学敏感场效应晶体管输出信号的集合构成数据帧,并且其中所述至少一个行选择移位寄存器、所述至少一个列选择移位寄存器和 / 或所述至少一个输出驱动器设置为产生所述至少一个阵列输出信号,从而以至少 10 帧每秒的帧频提供来自所述阵列的多个数据帧。

33. 如权利要求 32 所述的阵列,其中所述帧频为至少 20 帧每秒。

34. 如权利要求 33 所述的阵列,其中所述帧频为至少 30 帧每秒。

35. 如权利要求 34 所述的阵列,其中所述帧频为至少 40 帧每秒。

36. 如权利要求 31 所述的阵列,其中所述至少一个开关包括至少一个非对称开关,所述至少一个非对称开关包括具有不同尺寸场效应晶体管的 CMOS 对传输门电路。

37. 如权利要求 20 至 25 中任一项所述的阵列,其中每个传感器的化学敏感场效应晶体管是离子敏感场效应晶体管。

38. 如权利要求 20 所述的阵列,其中所述至少一种第一分析物代表与核酸序列测定过程有关的至少一个第一结合事件,并且其中所述至少一种第二分析物代表与核酸序列测定过程有关的至少一个第二结合事件。

39. 一种用于测量多种分析物的装置,包括:

CMOS 制造的传感器 (105) 的阵列 (100),每个传感器包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积,

其中所述 CMOS 制造的传感器的阵列包括大于 256 个传感器,其中来自所述阵列的所有化学敏感场效应晶体管的化学敏感场效应晶体管输出信号的集合构成数据帧,并且其中所述装置还包括:

控制电路 (110,192,194,198),所述控制电路连接到所述阵列并设置为产生至少一个阵列输出信号 (Vout),从而以至少 1 帧每秒的帧频提供来自所述阵列的多个数据帧;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

40. 如权利要求所述 39 的装置,其中所述控制电路设置为使得所述帧频为至少 10 帧每秒。

41. 如权利要求 40 所述的装置,其中所述控制电路设置为使得所述帧频为至少 20 帧每秒。

42. 如权利要求 41 所述的装置,其中所述控制电路设置为使得所述帧频为至少 30 帧每秒。

43. 如权利要求 42 所述的装置,其中所述控制电路设置为使得所述帧频为至少 40 帧每秒。

44. 如权利要求 43 所述的装置,其中所述控制电路设置为使得所述帧频为至少 50 帧每秒。

45. 如权利要求 44 所述的装置,其中所述控制电路设置为使得所述帧频为至少 100 帧每秒。

46. 如权利要求 39 至 45 中任一项所述的装置,其中所述阵列包括至少 512 行和至少 512 列的 CMOS 制造的传感器的二维阵列。

47. 如权利要求 46 所述的装置,其中所述二维阵列包括至少 2048 行和至少 2048 列的 CMOS 制造的传感器。

48. 如权利要求 47 所述的装置,其中所述二维阵列包括至少 7400 行和至少 7400 列的 CMOS 制造的传感器。

49. 一种用于测量多种分析物的装置,包括:

CMOS 制造的传感器 (105) 的阵列 (100),每个传感器包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积,所述化学敏感场效应晶体管包括:

浮栅结构 (170);以及

源极 (156) 和漏极 (158),所述源极和漏极具有第一半导体类型并且制造在具有第二半导体类型的区域 (154) 中,其中不存在将所述具有第二半导体类型的区域电连接到所述源极或漏极的电导体;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

50. 如权利要求 49 所述的装置,还包括至少一个第一电导体,其将所述阵列中所有化学敏感场效应晶体管的所有具有第二半导体类型的区域电连接到一起。

51. 如权利要求 49 或 50 所述的装置,其中所述化学敏感场效应晶体管是 p 沟道化学敏感场效应晶体管,并且其中所述具有第二半导体类型的区域形成为用于所述阵列的 p 型衬底 (152) 中的 n 型阱。

52. 如权利要求 50 所述的装置,其中每个传感器包括:

多个场效应晶体管,其包括化学敏感场效应晶体管;以及

多个第二电导体,其电连接到所述多个场效应晶体管,

其中所述多个场效应晶体管排列为使得所述多个第二电导体包括不多于四个电导体,所述不多于四个电导体横穿所述阵列的各个传感器所占据的区域并且互连所述阵列的多个传感器。

53. 如权利要求 49 至 50 中任一项所述的装置,其中每个传感器包括三个或更少的场效应晶体管,所述三个或更少的场效应晶体管包括化学敏感场效应晶体管。

54. 如权利要求 53 所述的装置,其中每个传感器由三个场效应晶体管构成,所述三个场效应晶体管包括化学敏感场效应晶体管。

55. 如权利要求 52 所述的装置,其中每个传感器中所有的所述场效应晶体管都具有相同的沟道类型并且使用在所述具有第二半导体类型的区域中。

56. 如权利要求 55 所述的装置,其中每个传感器中的所有的所述场效应晶体管都是 p 沟道场效应晶体管,并且其中所述具有第二半导体类型的区域形成为用于所述阵列的 p 型衬底 (152) 中的 n 型阱 (154)。

57. 如权利要求 49 或 50 所述的装置,其中每个传感器在所述阵列的表面上占据 5 微米乘 5 微米或更少的面积。

58. 如权利要求 57 所述的装置,其中每个传感器在所述阵列的表面上占据 3 微米乘 3 微米或更少的面积。

59. 如权利要求 49 或 50 所述的装置,其中所述阵列包括排列成多个行和多个列的所述 CMOS 制造的传感器的二维阵列。

60. 如权利要求 59 所述的装置,其中所述阵列包括至少 512 行和至少 512 列的所述 CMOS 制造的传感器。

61. 如权利要求 59 所述的装置,其中对于所述多个列中每一列而言,所述阵列还包括: 列电路 (110),其设置为对该列中相应的化学敏感场效应晶体管提供恒定的漏电流和恒定的漏极至源极电压。

62. 如权利要求 61 的装置,其中所述列电路包括两个运算放大器 (107A, B) 和与相应的化学敏感场效应晶体管排列成开尔文电桥构造的二极管连接场效应晶体管以提供恒定的漏极至源极电压。

63. 如权利要求 59 所述的装置,其中所述阵列还包括:
至少一个行选择移位寄存器 (192),用以启用所述多个行中相应的行;以及
至少一个列选择移位寄存器 (194),用以从所述多个列中相应的列获取化学敏感场效应晶体管输出信号。

64. 如权利要求 63 所述的装置,还包括用于从所述多个列中的多列同时获取化学敏感场效应晶体管输出信号的多个列选择移位寄存器 (1941, 1942)。

65. 如权利要求 64 所述的装置,还包括用于同时启用所述多个行中的多行的多个行选择移位寄存器。

66. 如权利要求 63 所述的装置,还包括至少一个输出驱动器 (198),所述至少一个输出驱动器包括:

至少一个缓冲放大器 (199);以及
至少一个非对称开关 (191),用于将所述多个列中的至少一些列连接到所述至少一个缓冲放大器,从而提供至少一个阵列输出信号 (V_{out}),
其中所述至少一个非对称开关包括具有不同尺寸场效应晶体管的 CMOS 对传输门电路。

67. 如权利要求 66 所述的装置,其中来自所述阵列的所有化学敏感场效应晶体管的化

学敏感场效应晶体管输出信号的集合构成数据帧,并且其中所述至少一个行选择移位寄存器、所述至少一个列选择移位寄存器和 / 或所述至少一个输出驱动器设置为产生所述至少一个阵列输出信号,从而以至少 20 帧每秒的帧频提供来自所述阵列的多个数据帧。

68. 如权利要求 49 或 50 所述的装置,其中每个传感器的化学敏感场效应晶体管是离子敏感场效应晶体管。

69. 如权利要求 49 所述的装置,其中所述至少一种第一分析物代表与核酸序列测定过程有关的至少一个第一结合事件,并且其中所述至少一种第二分析物代表与核酸序列测定过程有关的至少一个第二结合事件。

70. 一种用于测量多种分析物的装置,包括:

电子传感器 (105) 的阵列 (100),每个传感器由包括一个化学敏感场效应晶体管 (150) 的三个场效应晶体管构成并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

71. 如权利要求 70 所述的装置,其中所述化学敏感场效应晶体管包括:

浮栅结构 (170);以及

源极 (156) 和漏极 (158),所述源极和漏极具有第一半导体类型并制造在具有第二半导体类型的区域 (154) 中,其中不存在将所述具有第二半导体类型的区域电连接到所述源极或漏极的电导体。

72. 一种用于测量多种分析物的装置,包括:

电子传感器 (105) 的阵列 (100),每个传感器包括三个或更少的场效应晶体管并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积,其中所述三个或更少的场效应晶体管包括一个化学敏感场效应晶体管 (150);

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

73. 一种用于测量多种分析物的装置,包括:

电子传感器 (105) 的阵列 (100),每个传感器在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积并且包括:

包括一个化学敏感场效应晶体管 (150) 的多个场效应晶体管;以及

电连接到所述多个场效应晶体管的多个电导体,

其中所述多个场效应晶体管排列为使得所述多个电导体包括不多于四个电导体,所述不多于四个电导体横穿所述阵列的各个传感器所占据的区域并互连所述阵列的多个传感器;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感

场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

74. 一种用于测量多种分析物的装置,包括:

CMOS 制造的传感器 (105) 的阵列 (100), 每个传感器包括多个场效应晶体管, 所述多个场效应晶体管包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积, 其中每个传感器中所有的场效应晶体管都具有相同的沟道类型并且使用在阵列衬底的单一半导体区域中;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管, 所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感; 并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管, 所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

75. 如权利要求 74 所述的装置, 其中每个传感器中所有的场效应晶体管都是 p 沟道场效应晶体管, 其中所述阵列衬底是 p 型衬底 (152), 并且其中所述单一半导体区域形成成为所述 p 型衬底中的 n 型阱 (154)。

76. 一种传感器阵列 (100), 包括:

排列成多个行和多个列的多个电子传感器 (105), 每个传感器包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积, 所述化学敏感场效应晶体管设置为提供表示在所述阵列的表面附近的分析物的存在和 / 或浓度的至少一个输出信号,

其中对于所述多个列中的每一列而言, 所述阵列还包括:

列电路 (110), 其设置为对该列中相应的化学敏感场效应晶体管提供恒定的漏电流和恒定的漏极至源极电压, 所述列电路包括两个运算放大器和与相应的化学敏感场效应晶体管排列成开尔文电桥构造的二极管连接场效应晶体管以提供恒定的漏极至源极电压;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管, 所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感; 并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管, 所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

77. 一种传感器阵列 (100), 包括:

排列成多个行和多个列的多个电子传感器 (105), 每个传感器包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积, 所述化学敏感场效应晶体管设置为提供表示在所述阵列的表面附近的分析物中的离子浓度的至少一个输出信号;

至少一个行选择移位寄存器 (192), 用以启用所述多个行中相应的行; 以及

至少一个列选择移位寄存器 (194), 用以从所述多个列中相应的列获取化学敏感场效应晶体管输出信号;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管, 所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感; 并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管, 所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

78. 如权利要求 77 所述的阵列, 其中所述至少一个列选择移位寄存器包括用于从所述

多个列中的多列同时获取化学敏感场效应晶体管输出信号的多个列选择移位寄存器。

79. 如权利要求 77 或 78 所述的阵列, 其中所述至少一个行选择移位寄存器包括用于同时启用所述多个行中的多行的多个行选择移位寄存器。

80. 根据权利要求 77 或 78 所述的阵列, 还包括至少一个输出驱动器 (198), 所述至少一个输出驱动器包括:

至少一个缓冲放大器 (199); 以及

至少一个非对称开关 (191), 用于将所述多个列中的至少一些列连接到所述至少一个缓冲放大器, 从而提供至少一个阵列输出信号 (V_{out}),

其中所述至少一个非对称开关包括具有不同尺寸场效应晶体管的 CMOS 对传输门电路。

81. 如权利要求 80 所述的阵列, 其中来自所述阵列的所有化学敏感场效应晶体管的化学敏感场效应晶体管输出信号的集合构成数据帧, 并且其中所述至少一个行选择移位寄存器、所述至少一个列选择移位寄存器和 / 或所述至少一个输出驱动器设置为产生所述至少一个阵列输出信号, 从而以至少 20 帧每秒的帧频提供来自所述阵列的多个数据帧。

82. 一种用于测量多种分析物的装置, 包括:

CMOS 制造的传感器 (105) 的阵列 (100), 每个传感器包括化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积, 所述化学敏感场效应晶体管包括:

浮栅结构 (170); 以及

源极 (156) 和漏极 (158), 所述源极和漏极具有第一半导体类型并制造在具有第二半导体类型的区域 (154) 中, 其中不存在将所述具有第二半导体类型的区域电连接到所述源极或漏极的电导体,

其中:

所述阵列包括至少 512 行和至少 512 列的所述 CMOS 制造的传感器的二维阵列;

每个传感器由包括化学敏感场效应晶体管的三个场效应晶体管构成;

每个传感器包括电连接所述三个场效应晶体管的多个电导体;

所述三个场效应晶体管排列为使得所述多个电导体包括不多于四个电导体, 所述不多于四个电导体横穿所述阵列的各个传感器所占据的区域并互连所述阵列的多个传感器;

每个传感器中所有的场效应晶体管都具有相同的沟道类型, 并且使用在阵列衬底的单一半导体区域中; 以及

来自所述阵列的所有化学敏感场效应晶体管的化学敏感场效应晶体管输出信号的集合构成数据帧,

并且其中所述装置还包括:

控制电路 (110, 192, 194, 198), 其连接到所述阵列并设置为产生至少一个阵列输出信号 (V_{out}), 从而以至少 20 帧每秒的帧频提供来自所述阵列的多个数据帧;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管, 所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感; 并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管, 所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

83. 一种用于加工 CMOS 制造的传感器 (105) 的阵列 (100) 的方法, 每个传感器包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积, 该方法包括:

- A) 切割包括所述阵列的半导体晶片, 以形成至少一个包括所述阵列的切割部分; 以及
- B) 对所述至少一个切割部分实施合成气体退火;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管, 所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感; 并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管, 所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

84. 如权利要求 83 所述的方法, 其中 B) 包括:

- C) 在氢和氮的气体混合物中热处理所述至少一个切割部分。

85. 如权利要求 84 所述的方法, 其中所述气体混合物包含 10% 至 15% 的氢。

86. 如权利要求 84 或 85 所述的方法, 其中 C) 还包括:

- D) 对所述至少一个切割部分热处理 30 至 60 分钟。

87. 如权利要求 84 或 85 所述的方法, 其中 C) 还包括:

在 400 摄氏度至 425 摄氏度的温度范围内热处理所述至少一个切割部分。

88. 如权利要求 84 所述的方法, 其中所述气体混合物包含 10% 的氢, 并且其中 C) 包括: 所述至少一个切割部分在 425 摄氏度的温度下热处理 30 分钟。

89. 如权利要求 87 所述的方法, 还包括:

在 A) 之前, 对所述半导体晶片实施预先的混合气体退火。

90. 一种用于加工 CMOS 制造的传感器 (105) 的阵列 (100) 的方法, 每个传感器包括一个化学敏感场效应晶体管 (150) 并且在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积, 所述化学敏感场效应晶体管具有一个通过等离子体增强化学气相沉积所沉积的氮化硅和 / 或氮氧化硅的化学敏感钝化层, 该方法包括:

A) 在所述化学敏感钝化层上沉积至少一种附加钝化材料, 以降低所述钝化层的孔隙率和 / 或增加所述钝化层的密度;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管, 所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感; 并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管, 所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

91. 如权利要求 90 所述的方法, 其中所述至少一种附加钝化材料选自氮化硅、氮氧化硅、氧化铝、氧化钽、氧化锡和二氧化硅。

92. 如权利要求 90 或 91 所述的方法, 其中 A) 包括所述至少一种附加钝化材料的 RF 溅射、DC 磁控溅射、热或电子束蒸镀或离子辅助沉积。

93. 如权利要求 90 或 91 所述的方法, 其中 A) 包括将所述至少一种附加钝化材料沉积至 400 至 600 埃的厚度。

94. 一种用于核酸序列测定的方法, 包括:

将多个模板核酸置于多个反应腔中, 其中所述多个反应腔接触传感器的阵列, 每个传感器在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积并且包括每个反应腔一个

的化学敏感场效应晶体管,并且其中每个所述模板核酸与序列测定引物杂交并结合至聚合酶,

通过在所述序列测定引物的 3' 端处顺序加入多种公知的核苷三磷酸来合成新的核酸链,

通过在所述阵列中的所述一个化学敏感场效应晶体管的电流变化来检测所述多种公知的核苷三磷酸的加入;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

95. 如权利要求 94 所述的方法,其中所述阵列包括多于 256 个传感器。

96. 一种用于核酸序列测定的方法,包括:

将多个模板核酸置于多个反应腔中,其中所述多个反应腔接触传感器的阵列,每个传感器在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积并且包括每个反应腔一个的化学敏感场效应晶体管,并且其中每个所述模板核酸与序列测定引物杂交并结合至聚合酶,

通过在所述序列测定引物的 3' 端处顺序加入多种公知的核苷三磷酸来合成新的核酸链,

通过序列测定反应副产物的生成来检测所述多种公知的核苷三磷酸的加入,

其中相邻的反应腔之间的中心距离是 $1 \sim 10 \mu\text{m}$;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

97. 一种用于核酸序列测定的方法,包括:

将多个模板核酸置于多个反应腔中,其中所述多个反应腔接触传感器的阵列,每个传感器在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积并且包括每个反应腔一个的化学敏感场效应晶体管,并且其中每个所述模板核酸与序列测定引物杂交并结合至聚合酶,

通过在所述序列测定引物的 3' 端处顺序加入多种公知的核苷三磷酸来合成新的核酸链,

直接检测无机焦磷酸盐的释放,无机焦磷酸盐为所述多种公知的核苷三磷酸的加入的指示剂;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

98. 一种用于测量多种分析物的装置,包括:

传感器阵列,每个传感器在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积并

且包括一个化学敏感场效应晶体管,所述化学敏感场效应晶体管具有设置在其表面上的焦磷酸盐受体;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

99. 一种与在有源半导体器件上的覆盖有保护层的传感器阵列一同使用的流体组合件,每个传感器在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积并且包括一个化学敏感场效应晶体管,所述流体组合件包括:

第一构件,其中具有用于匹配所述传感器阵列的孔;以及

第二构件,其以在所述第二构件和所述第一构件之间不漏流体密封的方式固定至所述第一构件,并且具有用于支持流体通道的第一和第二流体端口,所述第一和第二构件与所述传感器阵列限定流体腔,

由此,引入所述端口之一的流体在经由所述端口中的另一个离开之前流过所述阵列;

其中所述阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

100. 一种与在有源半导体器件上的覆盖有保护层的传感器阵列一同使用的流体组合件,每个传感器在所述阵列的表面上占据 10 微米乘 10 微米或更少的面积并且包括一个化学敏感场效应晶体管,所述流体组合件包括:

微孔腔阵列,其设置并排列为供流体进入所述保护层;

第一构件,其中具有与围绕所述微孔腔阵列的所述传感器阵列匹配的孔;以及

其以在所述第二构件和所述第一构件之间不漏流体密封的方式固定至所述第一构件,并且具有用于支持流体通道的第一和第二流体端口,当与所述传感器阵列匹配时,所述第一和第二构件与所述传感器阵列限定位于所述半导体器件的保护层上的流体腔,

由此,引入所述端口之一的流体在经由所述端口中的另一个离开之前流过所述微孔腔阵列,并且所述有源半导体器件感测所述微孔腔阵列中的至少一些微孔腔中的化学活动;

其中所述传感器阵列的至少一个第一传感器包括第一化学敏感场效应晶体管,所述第一化学敏感场效应晶体管设置为对至少一种第一分析物化学敏感;并且

所述传感器阵列的至少一个第二传感器包括第二化学敏感场效应晶体管,所述第二化学敏感场效应晶体管设置为对不同于所述至少一种第一分析物的至少一种第二分析物化学敏感。

101. 如权利要求 99 或 100 所述的流体组合件,还包括电极,所述电极形成在所述第一和第二端口之间的所述第二构件中或所述第二构件上,以接触沿所述流体腔的顶板的所述流体。

102. 如权利要求 99 或 100 所述的流体组合件,还包括具有传导毛细管的参比电极,所述传导毛细管安装在所述第二端口中以与通过所述端口流动的流体接触。

利用大规模 FET 阵列测量分析物的方法和装置

技术领域

[0001] 本公开内容一般性涉及与利用电子传感器检测和测量一种或多种分析物有关的发明方法和装置。

背景技术

[0002] 已经发现电子器件和元件在化学和生物学（一般称为“生命科学”）领域具有多种应用，特别适用于对化学反应和物质组成的各个方面的检测和测量。这些电子器件中的一种称作离子敏感场效应晶体管，其在有关文献中通常表示为 ISFET（或 pHFET）。ISFET 通常主要由学术和研究团体研发用以简化溶液的氢离子浓度（通常称为“pH”）的测量。

[0003] 更具体地，ISFET 是一种阻抗变换器件，其以类似于 MOSFET（金属氧化物半导体场效应晶体管）的方式工作，并特别设置为选择性测量溶液中的离子活性（例如溶液中的氢离子就是“分析物”）。“Thirty years of ISFETOLOGY: what happened in the past 30 years and what may happen in the next 30 years,” P. Bergveld, Sens. Actuators, 88 (2003), pp. 1-20 中给出了 ISFET 详细的工作原理，该出版物通过引用并入本文。

[0004] 图 1 示出利用常规 CMOS（互补金属氧化物半导体）工艺制造的 p 型（p 沟道）ISFET 50 的截面图。基于 p 型硅衬底 52 来制造 p 型 ISFET，其中形成构成晶体管“体”的 n 型阱 54。构成 ISFET 的源极 56 和漏极 58 的高掺杂 p 型（p+）区域 S 和 D 形成在 n 型阱 54 中。还在 n 型阱中形成高掺杂 n 型（n+）区域 B，以为 n 型阱提供导电体（或“块”）连接 62。氧化层 65 设置在源极、漏极和体连接区域上方，形成穿过这些区域的开口从而为这些区域提供电连接（经由电导体）。例如，作为导体的金属接触 66 为漏极 58 提供电连接，而作为导体的金属接触 68 通过高导电的体连接 62 为源极 56 和 n 型阱 54 提供公用连接。多晶硅栅极 64 形成在源极 56 和漏极 58 之间的 n 型阱 54 的区域 60 上方位置处的氧化层上。因为氧化层 65 设置在多晶硅栅极 64 和晶体管体（即 n 型阱）之间，所以其通常称为“栅极氧化物”。

[0005] 与 MOSFET 类似，ISFET 50 是基于由多晶硅栅极 64、栅极氧化物 65 和源极与漏极之间的 n 型阱 54 的区域 60 构成的 MOS（金属-氧化物-半导体）电容所引起的电荷浓度调制来工作的。当跨接栅极和源极区域施加负电压时（ $V_{GS} < 0$ 伏特），在栅极氧化物 65 和区域 60 的界面处通过耗尽该区域的电子而产生“p 沟道”63。p 沟道 63 在源极和漏极之间延伸，当栅极-源极电位 V_{GS} 负到足以从源极将空穴吸引到沟道中时，电流传导通过 p 沟道。沟道 63 开始传导电流时的栅极-源极电位称作晶体管的阈值电压 V_{TH} （当 V_{GS} 的绝对值大于阈值电压 V_{TH} 时，导通晶体管）。源极之所以称为源极是因为其是流过沟道 63 的电荷载流子（对于 p 沟道来说是空穴）的来源；类似地，漏极是电荷载流子离开沟道 63 的位置。

[0006] 在图 1 的 ISFET 50 中，如金属接触 68 同时连接源极 56 和体连接 62 所示，通过体连接 62 将 n 型阱 54（晶体管体）强制偏压到与源极 56 相同的电位（即 $V_{SB} = 0$ 伏特）。这种连接避免了 p+ 源极区域和 n 型阱的正向偏压，并因此有助于将电荷载流子限制到其中可形成沟道 63 的区域 60 的区域中。根据非线性关系，源极 56 和体 / n 型阱 54 之间的任何电

位差（非零源－体电压 V_{SB} ）都会影响 ISFET 的阈值电压 V_{TH} ，且其通常称作“体效应”，这在许多应用中是不希望出现的。

[0007] 图 1 中还示出 ISFET 的多晶硅栅极 64 连接到设置在一个或多个置于栅极氧化物 65 上以构成“浮栅”结构 70 的附加氧化物层 75 中的多层金属层。之所以称为浮栅结构，是因为其与 ISFET 有关的其他导体电绝缘；即，其夹在栅极氧化物 65 和钝化层 72 之间。在 ISFET 50 中，钝化层 72 构成产生器件离子敏感性的离子敏感膜；即，接触钝化层 72，特别是接触浮栅结构 70 上的敏感区域 78 中的钝化层 72 的“分析溶液”74（包含目标离子的溶液）中离子的存在改变了 ISFET 的电特性，从而调节流过源极 56 和漏极 58 之间 p 沟道 63 的电流。钝化层 72 可以包含有助于对特定离子敏感的各种不同材料中的任意一种；例如，包含氮化硅或氮氧化硅的钝化层通常提供对于分析物溶液 74 中的氢离子浓度（pH）的敏感性，而包含含有缬氨霉素的聚氯乙烯的钝化层提供对于分析物溶液中的钾离子浓度的敏感性（例如适用于钝化层并对诸如钠、银、铁、溴、碘、钙和硝酸根的其他离子敏感的材料是公知的）。

[0008] 对于离子敏感性来说，由于化学反应（例如通常包括由敏感区域 78 附近的分析物溶液中的离子导致的氧化表面基团的分解），使得在钝化层 72 和分析物溶液 74 的固/液界面处出现的通常称作“表面电势”的电势差成为敏感区域 78 中离子浓度的函数。这种表面电势进而影响 ISFET 的阈值电压 V_{TH} ；因此，ISFET 的阈值电压 V_{TH} 随着敏感区域 78 附近的分析物溶液 74 中的离子浓度的改变而变化。

[0009] 图 2 示出图 1 所示的 p 沟道 ISFET 50 的等效电路。再次参考图 1，分析物溶液 74 中的参比电极 76（常规 Ag/AgCl 电极）测定分析物溶液本身的本体电位，并类似于常规 MOSFET 的栅极接线端，如图 2 所示。在 ISFET 的线性或不饱和工作区域中，漏电流 I_D 由下式给出：

$$[0010] \quad I_D = \beta (V_{GS} - V_{TH} - \frac{1}{2} V_{DS}) V_{DS}, \quad (1)$$

[0011] 其中 V_{DS} 是漏极和源极之间的电压，且 β 是跨导参数（单位为安培/伏特²），其由下式给出：

$$[0012] \quad \beta = \mu C_{ox} \left(\frac{W}{L} \right), \quad (2)$$

[0013] 其中 μ 表示载流子迁移率， C_{ox} 是每单位面积的栅极氧化物电容，比率 W/L 是沟道 63 的宽长比。如果参比电极 76 提供基准电压或接地电压（ $V_G = 0$ 伏特），且漏电流 I_D 和漏极－源极电压 V_{DS} 保持恒定，则根据等式 (1)，ISFET 的源极电压 V_S 的变化直接跟踪阈值电压 V_{TH} 的变化；这可以通过重排等式 (1) 观察到：

$$[0014] \quad V_S = -V_{TH} - \left(\frac{I_D}{\beta V_{DS}} + \frac{V_{DS}}{2} \right). \quad (3)$$

[0015] 如上所述，因为 ISFET 的阈值电压 V_{TH} 对离子浓度敏感，所以根据等式 (3)，源极电压 V_S 提供了与 ISFET 的敏感区域 78 附近的分析物溶液 74 中的离子浓度直接相关的信号。在使用氮化硅或氮氧化硅的钝化层 72 用于检测 pH 灵敏度的典型常规 ISFET 中，已经观察到阈值电压灵敏度 ΔV_{TH} （即随着分析物溶液的 pH 变化而变化的阈值电压）为约 30mV/pH 至 50mV/pH（298 绝对温度下，理论最高灵敏度为 59.2mV/pH）。

[0016] 先前的研究致力于制造基于常规 CMOS 工艺技术的用于 pH 测量的 ISFET，其通常

旨在实现 1-14 的 pH 的范围下的高信号线性度。具有约 50mV/pH 的典型阈值灵敏度,并考虑到上文的等式 (3),这就要求源极电压 V_s 具有约 700mV 的线性工作范围。如结合图 1 的以上讨论,ISFET (以及 MOSFET) 的阈值电压 V_{th} 受到源极和体 (n 型阱 54) 之间的任意电压 V_{SB} 的影响。更具体地,阈值电压 V_{th} 是非零源-体电压 V_{SB} 的非线性函数。因此,为了避免由于源极和体电位之间的差异而导致的折衷线性度 (即缓和“体效应”),如图 1 所示,ISFET 50 的源极 56 和体连接 62 通常通过金属接触 68 连接至公用电位。这种体-源连接还在图 2 所示的 ISFET 50 的等效电路中示出。

[0017] 制造基于图 1 的 ISFET 设计的 ISFET 的二维阵列的先前工作已经制造出最大 256 的 ISFET 传感元件或阵列中的“像素”(即 16 乘 16 的像素阵列)。ISFET 阵列制造的典型研究在出版物“A large transistor-based sensorarray chip for direct extracellular imaging”, M. J. Milgrew, M. O. Riehle, and D. R. S. Cumming, Sensors and Actuators, B:Chemical, 111-112, (2005), pp. 347-353, 和“The development of scalable sensor arrays using standard CMOS technology”, M. J. Milgrew, P. A. Hammond, and D. R. S. Cumming, Sensors and Actuators, B:Chemical, 103, (2004), pp. 37-42 中报道,这些出版物通过引用并入本文并在下文中简称为“Milgrew 等人”。其他与实现 ISFET 阵列有关的研究工作在出版物“A very large integrated pH-ISFET sensor array chip compatible with standard CMOS processes”, T. C. W. Yeow, M. R. Haskard, D. E. Mulcahy, H. I. Seo and D. H. Kwon, Sensors and Actuators B:Chemical, 44, (1997), pp. 434-440, 以及“Fabrication of a two-dimensional pH image sensor using a charge transfer technique”, Hizawa, T., Sawada, K., Takao, H., Ishida, M., Sensors and Actuators, B:Chemical 117(2), 2006, pp. 509-515 中报道,这些出版物也通过引用并入本文。

[0018] 图 3 示出根据 Milgrew 等人的设计的二维 ISFET 阵列的一列 85_j。该列 85_j 包括十六 (16) 个像素 80₁ 至 80₁₆, 并且如下文参考图 7 进一步讨论的,完整的二维阵列包括十六 (16) 个并排排列的这种列 85_j ($j = 1, 2, 3, \dots, 16$)。如图 3 中所示,给出的列 85_j 包括电流源 $I_{SOURCEj}$, 其由该列中所有像素共用, 且 ISFET 的偏置/读出电路 82_j (包括电流宿 I_{SINKj}) 也由该列中所有像素共用。ISFET 像素 80₁ 至 80₁₆ 中的每一个都包括具有电连接源极和体的 p 沟道 ISFET 50 (如图 1 和 2 所示), 加上对十六个行选择信号 (RSEL₁ 至 RSEL₁₆, 以及它们的补码) 之一响应的开关 S1 和 S2。如下文参考图 7 所讨论的,行选择信号及其补码同时产生“启用”或选择列 85_j 中的一个给定像素, 且这种信号对以某种序列产生从而每次一个地顺序启用列中的不同像素。

[0019] 如图 3 中所示, Milgrew 等人的设计中的各个像素 80 的开关 S2 如常规 n 沟道 MOSFET 的情况一样执行, 即当接收到相应的行选择信号时将电流源 $I_{SOURCEj}$ 连接至 ISFET 50 的源极。各个像素 80 的开关 S1 如传输门电路 (transmission gate) 即包括 n 沟道 MOSFET 和 p 沟道 MOSFET 的 CMOS 对的情况一样执行, 即当接收到相应的行选择信号及其补码时将 ISFET 50 的源极连接至偏置/读出电路 82_j。图 4 中示出像素 80₁ 的开关 S1₁ 的一个实例, 其中传输门的 p 沟道 MOSFET 表示为 S1_{1P}, n 沟道 MOSFET 表示为 S1_{1N}。在 Milgrew 等人的设计中, 各个像素的开关 S1 都使用传输门电路, 因而对于启用的像素而言, 在 V_{DD} 至 V_{SS} 的电源范围内的任何 ISFET 源极电压都可以施加到偏置/读出电路 82_j, 并且按列输出为信号 V_{Sj} 。从上述内容中可以认识到 Milgrew 等人的 ISFET 传感器阵列设计中的各个像素 80 都包括

四个晶体管,即 p 沟道 ISFET、包括 n 沟道 MOSFET 和 p 沟道 MOSFET 的用作开关 S1 的 CMOS 对传输门电路、以及用作开关 S2 的 n 沟道 MOSFET。

[0020] 还如图 3 中所示,偏置/读出电路 82_j 使用了开尔文电桥形式的源-漏极跟踪器构造,以保持恒定漏-源极电压 V_{DSj} 并使源极电压 V_{Sj} 的测量与列 85_j 中的启用像素的 ISFET 的恒定漏电流 $I_{SOURCEj}$ 隔离。为此,偏置/读出电路 82_j 包括两个运算放大器 A1 和 A2、电流宿 I_{SINKj} 和电阻 R_{SDj} 。运算放大器迫使由于电流 I_{SINKj} 流过电阻产生的跨电阻 R_{SDj} 发展的电压表现为跨越启用像素的 ISFET 的漏极和源极而成为恒定漏-源极电压 V_{DSj} 。因此,再次参考等式 (3),由于恒定的 V_{DSj} 和恒定的 $I_{SOURCEj}$,所以启用像素的 ISFET 的源极电压 V_{Sj} 提供对应于 ISFET 阈值电压 V_{TH} 的信号,并因此实现 ISFET 的敏感区域附近的 pH 的测量(参见图 1)。通过传输门 S1 提供给源极电压 V_{Sj} 宽的动态范围,确保了可以测量从 1-14 的 pH 的全量程,且各个 ISFET 的源-体连接确保 ISFET 阈值电压在全 pH 量程范围下的足够线性度。

[0021] 在如图 3 中所示的 Milgrew 等人的列设计中,应当认识到对于发挥适当功能的列偏置/读出电路 82_j 的开尔文电桥构造来说,必须在每个像素中使用如图 1 所示的 p 沟道 ISFET 50;更具体地,基于开尔文电桥构造的替代实现方式不可能使用 n 沟道 ISFET。再次参考图 1,对于基于常规 CMOS 工艺的 n 沟道 ISFET 来说,无需 n 型阱 54,并且将在 p 型硅衬底 52(其将构成晶体管体)中直接形成用于漏极和源极的高掺杂 n 型区域。对于 n 沟道 FET 器件来说,晶体管体通常连接至电接地端。由于体效应的原因,所以 Milgrew 等人的设计中的 ISFET 的源极和体需要电连接在一起以缓和非线性特性,这将致使 n 沟道 ISFET 的源极也连接到电接地端(即 $V_s = V_b = 0$ 伏特),由此从启用的像素中排除了任何有用的输出信号。因此,图 3 中所示的 Milgrew 等人的列设计需要 p 沟道 ISFET 正常工作。

[0022] 还可以认识到,在图 3 中所示的 Milgrew 等人的列设计中,需要在各个像素中实现开关 S1 和 S2 的两个 n 沟道 MOSFET 不能形成在图 1 中所示的 n 型阱 54 中,其中形成用于像素的 p 沟道 ISFET;相反,n 沟道 MOSFET 直接形成在 p 型硅衬底 52 中,超出了 ISFET 的 n 型阱 54 的范围。图 5 是与图 1 类似的图,示出与图 3 中所示的列 85_j 的一个像素 80 对应的 p 型硅衬底 52 的一部分的宽截面图,其中在对应于开关 S2 的第一 n 沟道 MOSFET 和构成图 4 中所示的传输门 S1₁ 的两个晶体管中一个的第二 n 沟道 MOSFET S1_{1N} 的旁边示出了包含 ISFET 50 的漏极 58、源极 56 和体连接 62 的 n 型阱 54。

[0023] 而且,在 Milgrew 等人的设计中,在各个像素中实现传输门 S1 所需的 p 沟道 MOSFET(例如参见附图 4 中的 S1_{1P}) 不能形成在其中形成有用于像素的 p 沟道 ISFET 50 的同一 n 型阱中。具体而言,因为 p 沟道 ISFET 的体和源极电连接在一起,所以在与 p 沟道 ISFET 50 相同的 n-阱中实现 p 沟道 MOSFET S1_{1P} 将导致传输门不可预测的操作,或阻碍整体的操作。因此,Milgrew 等人的设计中,需要两个隔离的 n 型阱来实现各个像素。图 6 是与图 5 类似的图,示出对应于一个像素 80 的 p 型硅衬底 52 的另一部分的截面,其中在形成有构成图 4 中所示的传输门 S1₁ 的两个晶体管之一的 p 沟道 MOSFET S1_{1P} 的第二 n 型阱 55 旁边示出对应于 ISFET 50 的 n 型阱 54。应当认识到图 5 和 6 中的图示并未按比例绘制,并且不能完全代表 Milgrew 等人的设计中的特定像素的实际布局;相反地,这些附图是概念性的,主要是为了说明 Milgrew 等人的设计中对于多个 n-阱以及在 n-阱之外制造隔离的 n 沟道 MOSFET 的需求。

[0024] Milgrew 等人的阵列设计利用 0.35 微米(μm) 常规 CMOS 制造工艺来实现。在这

种工艺中,各种设计规则规定了特征之间的最小间隔距离。例如,根据 $0.35\ \mu\text{m}$ CMOS 设计规则,参考图 6,相邻 n- 阱之间的距离“a”必须为至少三 (3) 微米。图 6 中还示出到 n- 阱 54 的左边和到 n- 阱 55 的右边的距离“a/2”,其表示将图 6 所示的像素 80 与左右分别相邻的其他列中的像素隔离所需的最小距离。而且,根据 $0.35\ \mu\text{m}$ CMOS 设计规则,图 6 中所示的表示 n 型阱 54 的截面宽度的距离“b”和表示 n 型阱 55 的截面宽度的距离“c”都为约 $3\ \mu\text{m}$ 至 $4\ \mu\text{m}$ (在 n 型阱中, n- 阱边缘与源极和漏极之一间的公差为 $1.2\ \mu\text{m}$,且源极和漏极本身的宽度为约 $0.7\ \mu\text{m}$)。因此,图 6 中所示的表示截面图中的像素 80 的宽度的总距离“d”大致为约 $12\ \mu\text{m}$ 至 $14\ \mu\text{m}$ 。在一个实现方式中,Milgrew 等人报道了一种基于图 3 中所示的列 / 像素设计的阵列,其包括几何方形的像素,每个像素都具有 $12.8\ \mu\text{m} \times 12.8\ \mu\text{m}$ 的尺寸。

[0025] 总之, Milgrew 等人的 ISFET 像素设计旨在确保在 1-14 的 pH 范围内的氢离子浓度的精确测量。为了确保测量的线性度,各个像素的 ISFET 的源极和体电连接在一起。为了确保 pH 测量的全量程,在各个像素中使用传输门 S1 来传送启用像素的源极电压。因此, Milgrew 的阵列中的各个像素都需要四个晶体管 (p 沟道 ISFET、p 沟道 MOSFET 和两个 n 沟道 MOSFET) 以及两个隔离的 n- 阱 (图 6)。基于 $0.35\ \mu\text{m}$ 常规 CMOS 制造工艺和相应的设计规则,这种阵列中的像素具有略大于 $10\ \mu\text{m}$ 的最小尺寸,即为约 $12\ \mu\text{m}$ 至 $14\ \mu\text{m}$ 。

[0026] 图 7 示出了根据 Milgrew 的设计的完整的二维像素阵列 95 以及附带的列译码器电路和测量读出电路。阵列 95 包括从 85_1 至 85_{16} 的十六个列像素,各列都具有上文中结合图 3 所讨论的十六个像素 (即 16 像素乘 16 像素的阵列)。行译码器 92 提供十六对互补码行选择信号,其中各对行选择信号都同时启用列 85_1 至 85_{16} 各列中的一个像素,以基于 ISFET 的启用行的各个源极电压 V_{s1} 至 V_{s16} ,从阵列 95 提供一组列输出信号。行译码器 92 如常规四至十六位译码器 (即,四位二进制输入 ROW_1 - ROW_4 ,以选择 2^4 输出中的一个) 那样执行。用于阵列的启用行的列输出信号组 V_{s1} 至 V_{s16} 施加到开关逻辑电路 96,其包括十六个传输门 S1 至 S16 (一个传输门对应一个输出信号)。如上所述,利用 p 沟道 MOSFET 和 n 沟道 MOSFET 来实现开关逻辑电路 96 的各个传输门电路,以确保各个输出信号 V_{s1} 至 V_{s16} 足够的动态范围。列译码器 94 与行译码器 92 类似,如常规四至十六位译码器那样执行,并通过四位二进制输入 COL_1 - COL_4 来控制,以在任何给定时间处启用开关逻辑电路 96 的传输门 S1 至 S16 中的一个,从而从开关逻辑电路 96 提供一个输出信号 V_s 。该输出信号 V_s 施加到 10 位模 - 数转换器 (ADC) 98,以提供相应于阵列的给定像素的输出信号 V_s 的数字表示 D_1 - D_{10} 。

[0027] 如前所述,与前述相类似的独立 ISFET 和 ISFET 的阵列在涵盖化学和生物学的各种应用中已经用作传感装置。具体而言, ISFET 已在涵盖诸如 DNA 的核酸的各种处理过程中用作 pH 传感器。下列出版物给出了在各种与生命科学有关的应用中使用 ISFET 的一些实例,这些出版物通过引用并入本文: Massimo Barbaro, Annalisa Bonfiglio, Luigi Raffo, Andrea Alessandrini, Paolo Facci and Imrich Barak, “Fully electronic DNA hybridization detection by a standard CMOS biochip,” *Sensors and Actuators B: Chemical*, Volume 118, Issues 1-2, 2006, pp. 41-46; Toshinari Sakurai and Yuzuru Husimi, “Real-time monitoring of DNA polymerase reactions by a micro ISFET pH sensor,” *Anal. Chem.*, 64 (17), 1992, pp. 1996-1997; S. Purushothaman, C. Toumazou, J. Georgiou, “Towards fast solidstate DNA sequencing,” *Circuits and Systems*, vol. 4, 2002, pp. IV-169 to IV-172; S. Purushothaman, C. Toumazou, C. P. Ou, “Protons and

singlenucleotide polymorphism detection: A simple use for the Ion Sensitive FieldEffect Transistor,” Sensors and Actuators B: Chemical, Vol. 114, no. 2, 2006, pp. 964-968 ;A. L. Simonian, A. W. Flounders, J. R. Wild, “FET-Based Biosensors for The Direct Detection of Organophosphate Neurotoxins,” Electroanalysis, Vol. 16, No. 22, 2004, pp. 1896-1906 ;C. Toumazou, S. Purushothaman, “Sensing Apparatus and Method,” United States Patent Application 2004-0134798, published July 15, 2004 ;and T. W. Koo, S. Chan, X. Su, Z. Jingwu, M. Yamakawa, V. M. Dubin, “Sensor Arrays and Nucleic Acid Sequencing Applications,” United States Patent Application 2006-0199193, published September 7, 2006.

[0028] 通常,使用自动 DNA 定序器的快速且灵敏的核酸序列分析方法的发展已经显著推进了对于生物学的理解。术语“序列分析”是指无支链生物高分子的一级结构(或一级序列)的测定,其产生一种象征性的线性描述,称为“序列”,其简明地归纳了序列分子大量的原子级结构。“DNA 序列测定”具体是指测定给定 DNA 碎片的核苷酸顺序的过程。现在,对于病毒、细菌、真菌、动物和植物的完整基因组的分析已经成为可能,但是由于序列测定的成本和容许能力的原因,这种分析通常受到限制。更具体而言,目前的常规序列测定方法在定序准确率、可以定序的独立模板的长度、定序的成本和序列测定速度方面受到限制。

[0029] 尽管在样本制备和序列测定技术方面已经得到了改进,但是目前的常规序列测定策略,包括迄今可能涵盖 ISFET 的那些,已经提供了将容许能力提高到分析大量个体人类基因组所需的水平而需要的成本降低。有必要对大量个体基因组进行序列测定以了解疾病和衰老的遗传基础。此外,需要对大量的癌症进行序列测定以了解在癌症下的身体变化。近来的一些研究工作已经在制备用于序列测定的基因组的能力和同时对大量模板进行定序的能力方面取得了明显进步。但是,这些和其他研究工作仍然受到制备这些系统可检测的模板所需的相对大尺寸的反应体积的限制,以及对用以读出碱基的复杂的生化酶或荧光方法和特定核苷酸类似物的需要。

发明内容

[0030] 申请人已经验证并认识到可特别地设置并应用大规模 ISFET 阵列以促进基于监测与 DNA 合成有关的化学过程中的变化的 DNA 序列测定技术。一般来说,申请人已经验证并认识到化学敏感 FET 的大规模阵列可用于检测和测量在许多化学和 / 或生物学过程(化学反应、细胞培养、神经活动、核酸序列测定等)中的各种分析物(例如氢离子、其他离子、非离子的分子或化合物、结合相互作用等等)的浓度 / 水平,其中基于这种分析物的测量可以获得有价值的信息。

[0031] 因此,本公开内容的各个实施方案一般性涉及与用于测量一种或多种分析物的大规模 FET 阵列有关的发明方法和装置。在本文公开的各个实施方案中,FET 阵列包括作为化学传感器的多个“化学 FET”或化学敏感场效应晶体管。上述的 ISFET 是一种设置用于离子检测的特定类型的化学 FET,且 ISFET 可用于本文公开的各个实施方案中。由本公开内容所披露的其他类型的化学 FET 包括 ENFET,其设置用于特定酶的感测。但是应当认识到,本公开内容并不限于 ISFET 和 ENFET,而是更一般地涉及设置用于某些类型的化学敏感性的任意 FET。

[0032] 根据其他实施方案,本公开内容一般性涉及与将合适的化学样本递送至上述大规模化学 FET 阵列以引起相应响应有关的发明方法和装置。化学样本可以包括小反应体积的(液体)分析物样本,以有助于对分析物进行高速、高密度的化学物(例如离子或其他组分)浓度或其他测量的检测。

[0033] 例如,一些实施方案涉及“非常大规模”二维化学 FET 传感器阵列(例如大于 256k 个传感器),其中构成这种阵列的传感器的一个或多个包含化学 FET 的元件或“像素”设置用以监测在阵列的像素附近发生的一个或多个独立的化学反应或事件。在一些示例性实施方式中,阵列可以连接到一个或多个在阵列的独立传感器或传感器组上形成一个或多个反应腔或“孔腔(well)”或“微孔腔(microwell)”的微流体结构和在测量过程之间将分析物样本递送到所述孔腔并将其从所述孔腔移除的装置。即使未使用微孔腔,传感器阵列也可以连接到用于在测量过程之间将一种或多种分析物递送到像素并移除该分析物的一个或多个微流体结构。因此,本公开内容的希望被保护的发明方面包括可以用于使试剂/分析物流动到孔腔或像素中以及使其从孔腔或像素中流出的各种微流体结构、孔腔阵列的制造方法、用于使阵列的像素与孔腔连接的方法和结构以及用于在装置用于 DNA 序列测定或相关分析时将负载 DNA 的微珠装载到孔腔中的方法和装置。

[0034] 还示出一种独特的参比电极及其与流动腔的连接。

[0035] 在各个实施方案中,特别关心的分析物是氢离子,并且根据本公开内容的大规模 ISFET 阵列特别设置为测量 pH。在其他实施方案中,被监测的化学反应可以与 DNA 合成过程或其他化学和/或生物学过程有关,并且化学 FET 阵列可特别地设置为测量 pH 或一种或多种提供涉及感兴趣的特定化学过程的有关信息的其他分析物。在各个方面中,利用常规 CMOS 工艺技术制造化学 FET 阵列,并且化学 FET 阵列特别地设置为有助于快速获取来自整个阵列的数据(扫描所有像素以获得相应的像素输出信号)。

[0036] 对于分析物检测和测量来说,应当认识到在下文详细讨论的各个实施方案中,根据本公开内容通过化学 FET 测量的一种或多种分析物可以包括提供关于所感兴趣的一个或多个化学过程(例如,多个核酸链的结合、抗体与抗原的结合等)的相关信息的任意多种化学物质。在某些方面中,除了仅检测分析物的存在之外,测量一种或多种分析物的水平或浓度的能力提供了与一个或多个化学过程有关的有价值的信息。在其他方面中,仅对所感兴趣的一种或多种分析物是否存在的检测可以提供有价值的信息。

[0037] 根据本公开内容的各个发明实施方案的化学 FET 阵列可以设置为对任意一种或多种不同分析物/化学物质具有敏感性。在一个实施方案中,阵列的一个或多个化学 FET 可以特别设置为对代表一种或多种结合事件(例如,与核酸序列测定过程有关的事件)的一种或多种分析物具有敏感性,并且在其他实施方案中,给定阵列的不同化学 FET 可以设置为对不同分析物具有敏感性。例如,在一个实施方案中,阵列的一个或多个传感器(像素)可以包括设置为对第一分析物化学敏感的第一类型化学 FET,并且阵列的一个或多个其他传感器可以包括设置为与第一分析物不同的第二分析物化学敏感的第二类型化学 FET。在一个示例性实施方式中,第一分析物可以代表与核酸序列测定过程有关的第一结合事件,第二分析物可以代表与核酸序列测定过程有关的第二结合事件。当然,应当认识到可以在任意给定的阵列中使用多于两种的不同类型的化学 FET 以检测和/或测量不同类型的分析物/结合事件。一般来说,应当认识到,本文讨论的传感器阵列的任意实施方案中,给

定的传感器阵列可以是“同质”的并且包括用以检测和 / 或测量相同类型的分析物（例如 pH 或其他离子浓度）的基本类似或相同类型的化学 FET，或者传感器阵列可以是“异质”的并且包括用以检测和 / 或测量不同分析物的不同类型的化学 FET。

[0038] 在另外的方面中，申请人特别对与图 1-7 有关的上述 Milgrew 等人的 ISFET 阵列设计以及其他常规 ISFET 阵列设计加以改进，以便显著降低像素尺寸，并因此增加对于给定半导体芯片尺寸的化学 FET 阵列的像素数量（即增加像素密度）。在各个实施方案中，在实现像素密度增加的同时，增加对应于涉及所监测的化学过程的相应测量的输出信号的信噪比（SNR）以及增加从阵列读取这种输出信号的速度。特别地，申请人已经验证并认识到通过放松对化学 FET 线性度的要求并将注意力集中在进一步限制测量输出信号范围（例如对应于从约 7 至 9 而不是从 1 至 14 的 pH 范围的输出信号），可以显著降低独立像素的复杂性和尺寸，由此有助于实现非常大规模密集的化学 FET 阵列。申请人还验证并认识到针对化学 FET 阵列中的像素选择的替代性简单方法（可替代如图 7 中所示的 Milgrew 等人的设计中所使用的复杂性成比例的行列译码器的方法）有助于快速获取来自非常大和密集的阵列中的数据。

[0039] 对于化学 FET 阵列的制造来说，申请人进一步验证并认识到常规 CMOS 制造工艺中使用的各种技术以及各种后制造工艺步骤（晶片传送、清洗、切割、封装等）会在某些情况下对所得的化学 FET 阵列的性能产生不利影响。例如，再次参考图 1，一个潜在的问题涉及到俘获电荷，其可能在与浮栅结构 70 有关的金属的蚀刻期间在栅极氧化物 65 中产生，以及这种俘获电荷会怎样影响化学 FET 的阈值电压 V_{TH} 。另一个潜在的问题涉及到由在铝基金属 CMOS 制造中所通常使用的低温材料沉积工艺制得的化学 FET 钝化层（例如参见图 1 中的 ISFET 钝化层 72）的密度 / 孔隙度。虽然这种低温工艺通常为常规 CMOS 器件提供适宜的钝化层，但是它们可能导致可观的低密度和多孔的钝化层，其可能对接触分析物溶液的化学 FET 构成潜在的问题；特别是随着时间的流逝，低密度多孔钝化层会吸附溶液中的分析物或其他物质并被其饱和，这进而可能导致不希望的化学 FET 的阈值电压 V_{TH} 的时变漂移。这种现象进而又阻碍所感兴趣的一种或多种特定分析物的精确测量。鉴于前述情况，本文公开的其它发明实施方案涉及用于减少对化学 FET 性能具有潜在不利影响的方法和装置，这可从化学 FET 阵列的制造和后制造工艺 / 处理的不同方面获得。

[0040] 因此，本发明的一个实施方案涉及一种装置，其包括 CMOS 制造的传感器阵列，每个传感器包括一个化学敏感场效应晶体管（化学 FET）并且在阵列表面上占据 10×10 微米或更小的面积。

[0041] 另一实施方案涉及一种传感器阵列，其包括二维电子传感器阵列，该阵列包括至少 512 行和至少 512 列的电子传感器，每个传感器包括一个化学敏感场效应晶体管（化学 FET），其设置为提供表示二维阵列的表面附近的分析物的存在和 / 或浓度的至少一个输出信号。

[0042] 另一实施方案涉及一种装置，其包括 CMOS 制造的传感器阵列，每个传感器包括一个化学敏感场效应晶体管（化学 FET）。CMOS 制造的传感器阵列包括多于 256 个传感器，并且来自阵列的所有化学 FET 的化学 FET 输出信号的集合构成数据帧。该装置还包括控制电路，其连接到阵列并设置为产生至少一个阵列输出信号从而以至少 1 帧每秒的帧速提供来自阵列的多个数据帧。在一个方面中，帧速可以是至少 10 帧每秒。在另一方面中，帧速可

以是至少 20 帧每秒。在其他方面中,帧速可以是至少 30、40、50、70 或直至 100 帧每秒。

[0043] 另一实施方案涉及一种装置,其包括 CMOS 制造的传感器阵列,每个传感器包括化学敏感场效应晶体管(化学 FET)。该化学 FET 包括浮栅结构以及具有第一半导体类型并制造在具有第二半导体类型的区域中的源极和漏极,其中不存在将具有第二半导体类型的区域电连接至源极或漏极中任意其一的电导体。

[0044] 另一实施方案涉及一种装置,其包括电子传感器阵列,每个传感器由包括一个化学敏感场效应晶体管(化学 FET)的三个场效应晶体管(FET)构成。

[0045] 另一实施方案涉及一种装置,其包括电子传感器阵列,每个传感器包括三个或更少的场效应晶体管(FET),其中所述三个或更少的场效应晶体管(FET)包括一个化学敏感场效应晶体管(化学 FET)、

[0046] 另一实施方案涉及一种装置,其包括电子传感器阵列,每个传感器包括多个场效应晶体管(FET),所述多个场效应晶体管(FET)包括一个化学敏感场效应晶体管(化学 FET),并且多个电导体电连接到所述多个 FET,其中所述多个 FET 设置为使得所述多个电导体包括横穿被阵列的各个传感器所占据的区域并互连多个传感器的不多于四个电导体。

[0047] 另一实施方案涉及一种装置,其包括 CMOS 制造的传感器阵列,每个传感器包括多个场效应晶体管(FET),所述多个场效应晶体管(FET)包括一个化学敏感场效应晶体管(化学 FET),其中每个传感器中所有的 FET 都具有相同的沟道类型并且在阵列衬底的单一半导体区域中实现。

[0048] 另一实施方案涉及一种传感器阵列,其包括排列成多个行和多个列的多个电子传感器。每个传感器包括一个化学敏感场效应晶体管(化学 FET),其设置为提供表示阵列的表面附近的分析物的存在和/或浓度的至少一个输出信号。对多个列中的每一列来说,阵列还包括列电路,其设置为对该列中相应的化学 FET 提供恒定的漏电流和恒定的漏-源极电压,列电路包括两个运算放大器和与相应的化学 FET 排列成开尔文电桥构造的二极管连接 FET 以提供恒定的漏-源极电压。

[0049] 另一实施方案涉及一种传感器阵列,其包括排列成多个行和多个列的多个电子传感器。每个传感器包括一个化学敏感场效应晶体管(化学 FET),其设置为提供表示阵列的表面附近的分析物中离子浓度的至少一个输出信号。该阵列还包括用以开启多个行中相应的行的至少一个行选择移位寄存器,以及用以从多个列中相应的列获取化学 FET 输出信号的至少一个列选择移位寄存器。

[0050] 另一实施方案涉及一种装置,其包括 CMOS 制造的传感器阵列,每个传感器包括化学敏感场效应晶体管(化学 FET)。该化学 FET 包括浮栅结构以及具有第一半导体类型并制造在具有第二半导体类型的区域中的源极和漏极,其中不存在将具有第二半导体类型的区域电连接至源极或漏极的电导体。该阵列包括至少 512 行和至少 512 列的 CMOS 制造的传感器的二维阵列。每个传感器由包括化学 FET 的三个场效应晶体管(FET)构成,并且每个传感器包括电连接到所述三个 FET 的多个电导体。所述三个 FET 设置为使得所述多个电导体包括横穿过被阵列的各个传感器所占据的区域并互连多个传感器的不多于四个电导体。各个传感器中所有的 FET 都具有相同的沟道类型并且在阵列衬底的单一半导体区域中实现。来自阵列中所有化学 FET 的化学 FET 输出信号的集合构成数据帧。该装置还包括连接到阵列的控制电路并且设置为产生至少一个阵列输出信号,从而以至少 20 帧每秒的帧速提供

来自阵列的多个数据帧。

[0051] 另一实施方案涉及一种加工 CMOS 制造的传感器的阵列的方法,每个传感器包括一个化学敏感场效应晶体管(化学 FET)。该方法包括:A)切割包括阵列的半导体晶片以形成包括阵列的至少一个切割部分;以及 B)对所述至少一个切割部分实施合成气体(forming gas)退火。

[0052] 另一实施方案涉及一种加工 CMOS 制造的传感器的阵列的方法。每个传感器包括一个化学敏感场效应晶体管(化学 FET),其具有通过等离子体增强化学气相沉积(PECVD)而沉积的氮化硅和/或氮氧化硅的化学敏感钝化层。该方法包括:A)在化学敏感钝化层上沉积至少一种附加钝化材料以降低钝化层的孔隙度和/或增加钝化层的密度。

[0053] 另一方面,本发明提供一种用于核酸序列测定的方法,其包括将多个模板核酸设置在多个反应腔中,其中所述多个反应腔接触化学敏感场效应晶体管(化学 FET)阵列,该阵列包括每个反应腔至少一个的化学 FET,其中每个模板核酸与序列测定引物杂交并结合至聚合酶,通过在序列测定引物的 3' 端处顺序加入一种或多种公知的核苷三磷酸来合成新的核酸链,通过所述至少一个化学 FET 的电流变化来检测一种或多种公知的核苷三磷酸的加入。

[0054] 另一方面,本发明提供一种用于核酸序列测定的方法,其包括将多个模板核酸设置在多个反应腔中,其中所述多个反应腔接触化学敏感场效应晶体管(化学 FET)阵列,该阵列包括每个反应腔至少一个的化学 FET,其中每个模板核酸与序列测定引物杂交并结合至聚合酶,通过在序列测定引物的 3' 端处顺序加入一种或多种公知的核苷三磷酸来合成新的核酸链,通过至少一个化学 FET 的电流变化来检测一种或多种公知的核苷三磷酸的加入,其中该化学 FET 阵列是前述阵列中的任意一种。

[0055] 另一方面,本发明提供一种用于核酸序列测定的方法,其包括将多个模板核酸设置在多个反应腔中,其中所述多个反应腔接触化学敏感场效应晶体管(化学 FET)阵列,该阵列包括每个反应腔至少一个的化学 FET,其中每个模板核酸与序列测定引物杂交并结合至聚合酶,通过在序列测定引物的 3' 端处顺序加入一种或多种公知的核苷三磷酸来合成新的核酸链,通过序列测定反应副产物的产生来检测一种或多种公知的核苷三磷酸的加入,其中(a)化学 FET 阵列包括多于 256 个传感器,或(b)相邻反应腔之间的中心距离(或“间距”)是 $1 \sim 10 \mu\text{m}$ 。

[0056] 为了简要起见,等同适用于本文所公开的方法的各种实施方案只叙述一次。在某些实施方案中,相邻反应腔之间的中心距离是 $2 \sim 9 \mu\text{m}$ 、约 $2 \mu\text{m}$ 、约 $5 \mu\text{m}$ 或约 $9 \mu\text{m}$ 。在某些实施方案中,化学 FET 阵列包括多于 256 个传感器(且任选地多于 256 个对应的反应腔(或孔腔)、多于 10^3 个传感器(且任选地多于 10^3 个对应的反应腔)、多于 10^4 个的传感器(且任选地多于 10^4 个对应的反应腔)、多于 10^5 个的传感器(且任选地多于 10^5 个对应的反应腔)、或多于 10^6 个的传感器(且任选地多于 10^6 个对应的反应腔))。在某些实施方案中,化学 FET 阵列包括至少 512 行和至少 512 列的传感器。

[0057] 在某些实施方案中,序列测定反应副产物是无机焦磷酸盐(PPi)。在某些实施方案中,PPi 是直接测量的。在某些实施方案中,在不存在 PPi 受体的情况下测量 PPi。在某些实施方案中,序列测定反应副产物是氢离子。在某些实施方案中,序列测定反应副产物是无机磷酸盐(Pi)。在某些实施方案中,化学 FET 检测副产物任选地与如本文所述的其他参数

组合的任意组合而变化。

[0058] 在另一方面中,本发明提供一种用于核酸序列测定的方法,其包括将多个模板核酸设置在多个反应腔中,其中所述多个反应腔接触化学敏感场效应晶体管(化学 FET)阵列,该阵列包括每个反应腔至少一个的化学 FET,其中每个模板核酸与序列测定引物杂交并结合至聚合酶,通过在序列测定引物的 3' 端处顺序加入一种或多种公知的核苷三磷酸来合成新的核酸链,直接检测作为一种或多种公知核苷三磷酸的加入的指示剂的无机焦磷酸盐 (PPi) 的释放。

[0059] 在某些实施方案中,通过结合至固定在化学 FET 上的 PPi 受体来直接检测 PPi。在某些实施方案中,在不存在 PPi 受体的情况下通过化学 FET 直接检测 PPi。

[0060] 在另一方面中,本发明提供一种用于核酸序列测定的方法,包括使模板核酸片段化以产生多个核酸片段,将来自多个核酸片段中每一个的一个链单独附着至微珠,以产生各自附着有单链核酸片段的多个微珠,将附着有单链核酸片段的多个微珠递送至化学 FET 阵列,该阵列具有在同一区域中用于各个传感器的分离的反应腔,其中每个反应腔中仅有一个微珠,并且同时在多个腔中实施序列测定反应。

[0061] 在另一方面中,本发明提供一种装置,其包括在其表面上设置有 PPi 受体的化学敏感场效应晶体管(化学 FET)。

[0062] 在某些实施方案中,PPi 选择性受体是图 11B 中所示的化合物 1、化合物 2、化合物 3、化合物 4、化合物 5、化合物 6、化合物 7、化合物 8、化合物 9 或化合物 10。在某些实施方案中,化学 FET 存在于化学 FET 的阵列中,其中每一个化学 FET 的表面上都设置有 PPi 选择性受体。在某些实施方案中,在阵列的每个化学 FET 上设置相同的 PPi 选择性受体。在某些实施方案中,阵列包括多于 256 个传感器。在某些实施方案中,阵列包括至少 512 行和至少 512 列的传感器。在某些实施方案中,化学 FET 位于反应腔的底部。

[0063] 在另一方面中,本发明提供一种装置,其包括在其表面上设置有生物阵列的化学敏感场效应晶体管(化学 FET)。

[0064] 该生物阵列可以是核酸阵列、包括但不限于酶阵列、抗体阵列和抗体片段阵列的蛋白质阵列、细胞阵列等。化学阵列可以是有机小分子阵列或无机分子阵列,但并不限于此。化学 FET 阵列可以包括至少 5、10、 10^2 、 10^3 、 10^4 、 10^5 、 10^6 或更多的传感器。在某些实施方案中,生物或化学阵列可设置在多个“隔室”或空间限定的区域中,且这些区域中的每一个均位于化学 FET 阵列中的不同传感器上。

[0065] 在又一方面中,本发明提供一种用于测定核酸的方法,包括使设置在化学 FET 阵列上的核酸阵列与样本接触,并检测来自样本的核酸与核酸阵列上的一个或多个区域的结合。

[0066] 在另一方面中,本发明提供一种用于检测蛋白质的方法,包括使设置在化学 FET 阵列上的蛋白质阵列与样本接触,并检测来自样本的蛋白质与蛋白质阵列上的一个或多个区域的结合。

[0067] 在又一方面中,本发明提供一种用于检测核酸的方法,包括使设置在化学 FET 阵列上的蛋白质阵列与样本接触,并检测来自于样本的核酸与蛋白质阵列上的一个或多个区域的结合。

[0068] 在另一方面中,本发明提供一种用于检测抗原的方法,包括使设置在化学 FET 阵

列上的抗原阵列与样本接触,并检测来自样本的抗原与抗原阵列上的一个或多个区域的结合。

[0069] 在另一方面中,本发明提供一种用于检测酶底物或抑制剂的方法,包括使设置在化学 FET 阵列上的酶阵列与样本接触,并检测来自样本的部分与酶阵列上的一个或多个区域的结合。

[0070] 应当认识到上述概念和将要在下文详细讨论的其他概念(假定这些概念相互之间不矛盾)的所有组合都视为本文公开的发明主题的一部分。特别是,本文最后记载的权利要求的主题的所有组合都视为本文公开的发明主题的一部分。还应当认识到,还可以出现在通过引用并入本文的任何公开内容中的本文明确引入的术语的含义应当与本文公开的特定概念的含义最大限度的一致。

附图说明

[0071] 附图中,相同的附图标记一般指的是所有不同附图中的相同部分。而且,附图不必按比例绘制,其重点在于普遍反映本文公开的各种概念。

[0072] 图 1 示出利用常规 CMOS 工艺制造的 p 型(p 沟道)离子敏感场效应晶体管(ISFET)的截面图。

[0073] 图 2 示出图 1 中所示的 p 沟道 ISFET 的等效电路图。

[0074] 图 3 示出基于图 1 中所示的 ISFET 的二维 ISFET 的一列。

[0075] 图 4 示出应用在图 3 中所示的阵列列的各个像素中的包括 p 沟道 MOSFET 和 n 沟道 MOSFET 的传输门电路。

[0076] 图 5 是与图 1 相似的示意图,其示出对应于图 3 中所示的阵列列的一个像素的衬底的一部分的宽截面图,其中 ISFET 示出在也包括在像素中的两个 n 沟道 MOSFET 旁边。

[0077] 图 6 是与图 5 相似的示意图,其示出对应于图 3 中所示的阵列列的一个像素的衬底的另一部分的截面图,其中 ISFET 示出在图 4 中所示的传输门电路的 p 沟道 MOSFET 旁边。

[0078] 图 7 示出基于图 3 的列设计的完整二维 ISFET 像素阵列连同附属的行和列译码器电路和测量读出电路的实例。

[0079] 图 8 一般性示出一种核酸处理系统,其包括根据本公开内容的一个发明实施方案的大规模化学 FET 阵列。

[0080] 图 9 示出根据本公开内容的一个发明实施方案,与图 8 中所示类似的化学 FET 阵列的一列。

[0081] 图 9A 示出根据本公开内容的一个发明实施方案,用在图 9 中所示的阵列列中的示例性放大器的电路图,图 9B 是放大器偏压对带宽的曲线图。

[0082] 图 10 示出根据本公开内容的一个发明实施方案,图 9 中所示的化学 FET 阵列的列的像素的芯片布图设计的俯视图。

[0083] 图 11A 示出沿着图 10 中所示的像素的 I-I 线的复合截面图,包括在 II-II 线和 III-III 线之间的图 10 右半部的其他元件,其示出根据本公开内容的一个发明实施方案的像素制造的层叠结构图。

[0084] 图 11B 提供十个 PPI 受体的化学结构(化合物 1 至 10)。

[0085] 图 11C 是图 11B 中化合物 4 的合成过程的示意图。

[0086] 图 11D 是示出可应用于钝化层以结合分子识别化合物（例如但不限于 PPI 受体）的各种化学反应的示意图。

[0087] 图 11E 是图 11B 中的化合物 10 与金属氧化物表面结合的示意图。

[0088] 图 12A 至 12L 提供根据本公开内容的一个发明实施方案，图 11A 中所示的各个制造层的俯视图。

[0089] 图 13 示出根据本公开内容的一个发明实施方案，基于图 9-12 中所示的列和像素设计实现类似于图 8 中所示的化学 FET 传感器阵列的一个示例性 CMOS IC 芯片的框图。

[0090] 图 14 示出根据本公开内容的一个发明实施方案，图 13 中所示的阵列的行选择移位寄存器。

[0091] 图 15 示出根据本公开内容的一个发明实施方案，图 13 中所示的阵列的两个列选择移位寄存器中的一个。

[0092] 图 16 示出根据本公开内容的一个发明实施方案，图 13 中所示的阵列的两个输出驱动器中的一个。

[0093] 图 17 示出根据本公开内容的一个发明实施方案，连接到阵列控制器的图 13 的化学 FET 传感器阵列的框图。

[0094] 图 18 示出根据本公开内容的一个发明实施方案，由图 17 的阵列控制器提供的不同信号的示例性时序图。

[0095] 图 19-20 示出根据本公开内容的其他发明实施方案，实现化学 FET 传感器阵列的可替代 CMOS IC 芯片的框图。

[0096] 图 20A 示出根据本公开内容的另一发明实施方案，图 20 中所示的化学 FET 阵列的一个像素的芯片布图设计的俯视图。

[0097] 图 21-23 示出根据本公开内容的其他发明实施方案，实现化学 FET 传感器阵列的另一可替代 CMOS IC 芯片的框图。

[0098] 图 24 示出根据本公开内容的另一发明实施方案，利用 n 沟道化学 FET 和附属的 n 沟道 MOSFET 实现的图 9 的像素设计。

[0099] 图 25-27 示出根据本公开内容的其他发明实施方案，用于化学 FET 阵列的可替代像素设计和相关的列电路。

[0100] 图 28A 和 28B 是如本文使用的微孔腔阵列的部分的等比例示图，其示出了圆孔腔和矩形孔腔，以帮助理解阵列结构的三维显象。

[0101] 图 29 是显示 CMOS 芯片上的独立 ISFET 的阵列的芯片布图的一个角（即左下角）的俯视图的图解说明。

[0102] 图 30 是对应于图 29 中所示的芯片的部分，用于上述传感器阵列的每孔腔一个传感器的实施方案的（典型地为铬）掩模的一部分的布图的实例图解。

[0103] 图 31 是用于每孔腔 4 个传感器的实施方案的掩模的布图。

[0104] 图 32 是用于掩蔽围绕阵列的区域，以构建围绕衬底上的传感器的有源阵列的光刻胶的凸缘或壁（或使用地理学意义中的术语：盆形构造）的第二掩模的图解，如图 33A 中所示。

[0105] 图 33 是所得的盆形构造的图解。

[0106] 图 33A 是用于制造微孔腔阵列的三层 PCM 工艺的图解。

[0107] 图 34-37 图解示出将流体界面与传感器阵列合并的合适的试验装置的第一实例，图 35 提供沿着 35-35' 线的图 34 的装置的截面图，且图 36 是放大了图 35 的一部分的透视图，图 37 进一步放大了该结构的一部分以使流体流动变得更直观。

[0108] 图 38 是开始形成特定构造的实例流动腔的具有蚀刻光刻胶层的衬底的示意图。

[0109] 图 39-41 是适于制造与图 38 一致的流动腔的第一构造的掩模的图。

[0110] 图 42-54 和 57-58 是实例装置及其放大的成对局部等比例的截面图，其示出了引入参比电极至流动腔和流动室中的方式和利用诸如塑料和 PDMS 的材料形成流动腔和流动室。

[0111] 图 55 和 56 是用于如本文所教导的应用的制造安装在芯片上的流体装置的双层玻璃（或塑料）设置的示意截面图。

[0112] 图 59A-59C 是用于形成流动腔的两件式注塑件的两个实例的部件的图解。

[0113] 图 60 是将作为电极的不锈钢毛细管引入诸如图 59A-59C 中的流动腔或其他流动腔的流动腔下游端口的示意截面图。

[0114] 图 61 是示出 dNTP 并入合成核酸链中伴随无机焦磷酸盐 (PPi) 释放的示意图。

[0115] 图 62-70 示出装载进本发明的微流体阵列的微珠。

[0116] 图 71A 是屏幕截图，其示出具有在添加（第一次）dATP 导致模板 4 中的 4 碱基延伸（参见表 1 和 2）之后出现的信号的像素（左侧的屏幕），以及标以箭头的像素的电压对帧（或时间）的曲线图（右侧的屏幕）。

[0117] 图 71B 是屏幕截图，其示出具有在再次添加 dCTP 导致模板 1 中的 4 碱基延伸（参见表 1 和 2）之后出现的信号的像素（左侧的屏幕），以及标以箭头的像素的电压对帧（或时间）的曲线图（右侧的屏幕）。

[0118] 图 71C 是屏幕截图，其示出具有在再次添加 dCTP 导致模板 1、2 和 4 延伸（参见表 1 和 2）之后出现的信号的像素（左侧的屏幕），以及标以箭头的像素的电压对帧（或时间）的曲线图（右侧的屏幕）。

[0119] 图 71D 是屏幕截图，其示出具有在添加 dTTP 并且在所有 4 个模板中发生全长转录 (run-off)（由于存在所有 4 种 dNTP）（参见表 1、2）之后出现的信号的像素（左侧的屏幕），以及标以箭头的像素的电压对帧（或时间）的曲线图（右侧的屏幕）。

具体实施方式

[0120] 以下内容是涉及与用于分析物检测的大规模化学 FET 有关的发明方法和装置的各种概念及其实施方案的更详细的说明。应当认识到，上文引入的且在下文更详细说明的各种概念可以任意多种方式来实施，所公开的概念并不限于实施方式任何特定模式。特定实施方式和应用的实例主要用于说明性的目的。

[0121] 根据本公开内容的各个发明实施方案至少部分涉及半导体基 / 微流体混合系统，其结合了微电子动力和微流体系统的生物相容性。在下文中的某些实例中，为了说明的目的，混合系统的微电子部分由 CMOS 技术实现。但是应当认识到，本公开内容并不限制在这方面，其他的半导体基技术也可用于实现本文所讨论的系统的微电子部分的各个方面。

[0122] 本文公开的一个实施方案涉及一种化学敏感场效应晶体管（化学 FET）的大规模传感器阵列（例如二维阵列），其中阵列的单个化学 FET 传感器元件或“像素”设置为检测发

生在阵列附近的大量的化学和 / 或生物学过程 (化学反应、细胞培养、神经活动、核酸序列测定过程等) 中的分析物浓度的变化。下文详细讨论的各个实施方案所设想的化学 FET 的实例包括但不限于离子敏感场效应晶体管 (ISFET) 和酶敏感场效应晶体管 (ENFET)。在一个示例性实施方式中,在化学 FET 传感器阵列上制造一个或多个微流体结构,以为可能生成所感兴趣的分析物的化学反应提供容器和 / 或密封。例如,在一个实施方式中,微流体结构可构造为设置在阵列的一个或多个传感器上的一个或多个“孔腔”(例如小的反应腔),以使其上设置有给定孔腔的一个或多个传感器检测和测量在给定孔腔中的分析物浓度。

[0123] 在某些实施方案中,这种化学 FET 阵列 / 微流体混合结构可用于分析包含核酸的感兴趣的溶液 / 材料。例如,这种结构可用于以大批量序列测定核酸的方式来处理核酸。在不同方面中,这种序列测定可实施来检测核酸序列的同一性,用于核酸片段的单核苷酸同质多晶检测、用于核酸表达谱绘制 (在两个或更多状态之间比较核酸表达谱,例如在患病和正常组织之间比较或在未经治疗的组织和用药物、酶、射线或化学处理方式治疗的组织之间比较)、用于单体型 (比较存在于人对象中的两等位基因的每一个上的基因和变异基因)、用于染色体组型 (识别比较测试组织 (典型的是从受孕前的胚胎 / 胎儿获得以检测出生缺陷) 中的一种或多种基因和从“正常”的染色体组型体获得的相同基因) 以及用于基因型 (比较一个物质的第一个体中的一种或多种基因和相同物质的其他个体中的相同基因))。但是应当认识到,虽然本文公开的概念的某些说明性实例适用于核酸处理范畴,但是本文公开的涉及化学 FET 传感器阵列的概念的应用并不局限于这些实例。

[0124] 图 8 一般性示出根据本公开内容的一个发明实施方案,包括大规模化学 FET 阵列的核酸处理系统 1000。在以下讨论中,为了说明的目的,将阵列的化学 FET 传感器描述为对氢离子浓度敏感的 ISFET。但是,应当认识到,本公开内容并不限于这个方面,且本文讨论的任何实施方案中的 ISFET 都用作说明性实例,其他类型的化学 FET 也可以类似地用于替代性的实施方案中,如下文进一步详细讨论的那样。一方面,系统 1000 包括半导体 / 微流体混合结构 300,其包括 ISFET 传感器阵列 100 和微流体流动腔 200。另一方面,流动腔 200 设置为通过使多个序列测定试剂 272 (例如基质 dATP, dCTP, dGTP, dTTP 和其他试剂) 可控地进入流动腔来促进设置在流动腔中的核酸模板的序列测定。如图 8 中所示,序列测定试剂进入到流动腔 200 可通过由计算机 260 控制的一个或多个阀 270 和一个或多个泵 274 来实现。

[0125] 在图 8 的系统 1000 中,根据一个实施方案,ISFET 传感器阵列 100 监测发生在流动腔 200 的不同部位的 pH 的变化,这种变化是由一种或多种构成序列测定试剂 272 的基质和核酸模板之间的化学反应引起的。在下文详细讨论的其他实施方案中, FET 传感器阵列可特别地设置成对可以提供与感兴趣的化学反应有关的相关信息的其他分析物具有敏感性。通过阵列控制器 250 (也受控于计算机 260), 可以控制 ISFET 阵列以便获得与分析物测量有关的数据,并且可通过计算机 260 来处理所采集的数据,以得到与核酸模板的处理有关的有意义的信息。例如,在一个实施方式中, pH 的变化量通常与添加到核酸模板的特定类型的基质 (例如 dATP, dCTP, dGTP, dTTP 中的一种) 的数量成比例。这种 pH 的变化可由在给定类型的基质和模板之间反应附近的阵列 100 的一个或多个 ISFET 的输出电压的变化来表示。因此,阵列的给定像素的输出信号的电压变化量可用于检测添加到设置在位于给定像素上方的流动腔内的模板中的特定类型的基质的数量。

[0126] 一方面,图 8 中所示的系统 1000 的流动腔 200 可以包括设置在 ISFET 阵列 100 的相应传感器上的多个孔腔(图 8 中未示出)。许多技术都可用于将多种处理材料导入这种流动腔的孔腔中。例如,流动腔可以首先装载通过将包含核酸模板的“微珠”离心进孔腔中来进行测序的核酸模板;作为替代方案,这种微珠可以依靠重力而进入孔腔中。在另一实例中,没有使用微珠,而是用一组引物对来覆盖孔腔,并且用适配器将核酸模板提供到流动腔以补足引物对(可将固定材料添加到传感器阵列 100 或添加到作为芯片封装一部分的分立芯片或可正好在核酸处理之前添加)。包括溶胶凝胶的其他方法可用于将核酸模板固定到 ISFET 阵列 100 的表面附近。

[0127] 一旦核酸模板装载进流动腔 200 的相应孔腔中,接着就可在孔腔中实施桥接扩增,接着通过合成或连接反应来实施产物变性和序列测定。可以预见孔腔中的其他扩增方法(和在孔腔中俘获产物的方法),其包括滚环扩增或其他利用诸如 PCR 的等温或非等温扩增技术的方法。如图 8 中所示,包含基质的试剂可导入流动腔(例如通过计算机控制的阀 270 和泵 274),并扩散进孔腔中,或者试剂可通过诸如喷墨打印的其他方法添加到流动腔。在另一实例中,流动腔 200 可不包含任何孔腔,且可采用试剂的扩散特性来限制 ISFET 阵列 100 的各个传感器之间的串扰。

[0128] 总之,图 8 的系统中的流动腔 200 可采取任意方式设置为在 ISFET 阵列 100 附近提供一种或多种分析物;例如,核酸模板(DNA)可直接固定或施加到适当接近传感器阵列 100 的一个或多个像素的位置处,或在位于传感器阵列上的载体材料(例如一个或多个“微珠”)上。处理试剂(例如酶)还可以直接置于传感器上或阵列附近的一个或多个固相载体上,用于多种生物传感器应用的未使用孔腔或微珠的装置中的酶产生传感器可检测到的产物(例如离子浓度的变化)。

[0129] 对于图 8 中所示的系统 1000 的 ISFET 阵列 100 来说,一个实施方案中,阵列 100 是作为利用标准 CMOS 工艺(例如 0.35 微米工艺、0.18 微米工艺)设计和制造的集成电路而实现的,其包括需要用于检测/测量一种或多种分析物的所有传感器和电子装置。再次参考图 1,用于连接 ISFET 阵列 100 的一个或多个参比电极 76 可置于流动腔 200 中(例如设置在流动腔的“未使用”的孔腔中),或其可暴露于参比物(例如一种或多种序列测定试剂 172)以建立基线,以用来比较阵列 100 的相应 ISFET 附近的分析物浓度的变化。参比电极 76 可电连接到阵列 100、阵列控制器 250 或直接连接到计算机 260,以利于进行基于从阵列 100 获得的电压信号的分析物测量;在某些实施方式中,参比电极可连结至电接地或其他预定电位,或者可测量相对于地电位的参比电极电压,从而为 ISFET 输出信号的测量建立电基准,如下文进一步讨论的那样。

[0130] 作为一维或二维阵列,ISFET 阵列 100 并不限于任何特定尺寸,包括少至 2-256 像素(例如在二维实施方式中的 16×16 像素)或多至 54 兆像素(例如在二维实施方式中的 7400×7400 像素)或更大,且可用于依照本文公开的概念的各种化学/生物检测目的。在图 8 所示的典型系统的一个实施方案中,阵列的单个 ISFET 传感器可以设置为对氢离子敏感;但是,还应当认识到本公开内容并不限于这方面,例如 ISFET 传感器阵列的单个传感器可特别设置为对用于各种应用(例如对公知的诸如钠、银、铁、溴、碘、钙和硝酸盐的其他离子敏感的材料)的其他类型离子浓度具有敏感性。

[0131] 一般地说,根据本公开内容的各个实施方案的化学 FET 阵列可设置为对各种分析

物 / 化学物质中的任意一种或多种具有敏感性。在一个实施方案中,阵列的一个或多个化学 FET 可特别设置为对表示一种或多种结合事件(例如与核酸序列测定有关)的一种或多种分析物具有敏感性,且在其他实施方案中,给定阵列的不同化学 FET 可设置为对不同分析物具有敏感性。例如,在一个实施方案中,阵列的一个或多个传感器(像素)可包括第一类型的化学 FET,其设置为对第一分析物化学敏感,而阵列的一个或多个其他传感器包括第二类型的化学 FET,其设置为对不同于第一分析物的第二分析物化学敏感。在一个典型实施方式中,第一分析物可以表示与核酸序列测定处理有关的第一结合事件,第二分析物可以表示与核酸序列测定有关的第二结合事件。当然,应当认识到,可以在任何给定阵列中使用多于两种不同类型的化学 FET,以检测和 / 或测量不同类型的分析物 / 结合事件。通常,应当认识到在本文讨论的传感器阵列的任何实施方案中,给定的传感器阵列可以是“同质”的并且包括用以检测和 / 或测量相同类型的分析物(例如 pH 或其他离子浓度)的基本类似或相同类型的化学 FET,或者传感器阵列可以是“异质”的并且包括用以检测和 / 或测量不同类型的分析物的不同类型的化学 FET。为了简化所讨论的内容,在下文的传感器阵列的各个实施方案中,再次用 ISFET 作为实例,但是本公开内容并不限于这方面,并且对于分析物敏感性的几个其他选择将进一步在下文讨论(例如结合图 11A)。

[0132] 在基于 0.35 微米 CMOS 工艺技术(或具有更小特征尺寸的 CMOS 工艺技术)的典型实施方式中,ISFET 阵列 100 的各个像素可包括 ISFET 和附属的启用 / 选择部件,并且可以占据阵列表面上的约十微米乘十微米(即 100 微米²)或更小的面积;换句话说,可以获得具有约 10 微米或更小间距(像素到像素的间隔)的阵列。相对于使得像素尺寸至少为 12 微米或更大的制造 ISFET 的现有尝试来说,利用 0.35 微米 CMOS 工艺技术的约 10 微米的阵列间距在尺寸缩小方面取得了显著的进步。

[0133] 更具体地说,在根据本公开内容的发明概念在下文进一步讨论的某些实施方案中,约九(9)微米的阵列间距使 ISFET 阵列可以包括 256000 以上的像素(即 512 乘 512 的阵列),该阵列与相应的行和列选择和偏置 / 读出电子器件可制造在 7 毫米乘 7 毫米的半导体晶片上,而包括四百万个像素(即 2048 乘 2048 的阵列,大于 4 兆像素)的类似传感器阵列可制造在 21 毫米乘 21 毫米的半导体晶片上。在其他实例中,约 5 微米的阵列间距使得 ISFET 阵列可以包括 1.55 兆个像素(即 1348 乘 1152 的阵列),该阵列与相应的电子器件可制造在 9 毫米乘 9 毫米的晶片上,并且包括大于 14 兆个像素的 ISFET 传感器阵列和相应的电子器件可制造在 22 毫米乘 20 毫米的晶片上。在其他实施方式中,利用小于 0.35 微米的特征尺寸的 CMOS 制造工艺(例如 0.18 微米的 CMOS 工艺技术)可以制造具有显著低于 5 微米的间距的 ISFET 传感器阵列(例如 2.6 微米的阵列间距或小于 8 或 9 微米²的像素面积),其用于非常密集的 ISFET 阵列。当然,应当认识到,大于 10 微米的像素尺寸(例如约 20、50、100 微米或更大)也可在根据本公开内容的化学 FET 阵列的各个实施方案中实现。

[0134] 在图 8 所示的系统的其他方面中,一个或多个阵列控制器 250 可用于操纵 ISFET 阵列 100(例如选择 / 启用阵列的相应像素以获得表示分析物测量的输出信号)。在各个实施方式中,构成一个或多个阵列控制器的一个或多个部件可与这些阵列的像素元件一起实现在与阵列相同的同一集成电路(IC)芯片上但在 IC 芯片的不同部分中,或者在芯片外实现。就阵列控制而言,ISFET 的输出信号的模 - 数转换可通过在与 ISFET 阵列相同的集成

电路芯片上但位于传感器阵列区域之外实现的电路来实施（将模-数转换电路设置在传感器阵列区域之外获得了更小的间距并因此既实现了更大数量的传感器又降低了噪声）。在下文进一步讨论的各个示例性实施方式中，模-数转换可以是4位、8位、12位、16位或根据所需的信号动态范围的其他的位分辨率。

[0135] 已经提供了用于测量与核酸处理有关的一个或多个分析物的示例性系统 1000 中的化学 FET（例如 ISFET）阵列 100 的一般概述，以下将对根据本公开内容的示例性化学 FET 阵列进行更详细的说明，该化学 FET 阵列可用于各种应用中，其包括但不限于核酸处理。此外，为了说明的目的，以下利用 ISFET 阵列的特定实例来讨论根据本公开内容的化学 FET 阵列，但其他类型的化学 FET 也可用于其他实施方案中。

[0136] 如上所述，本文公开的各个发明实施方案都是特别地针对与图 1-7 有关的上述 Milgrew 等人的 ISFET 阵列设计以及其他现有 ISFET 阵列设计所作的改进，以便明显降低像素尺寸和阵列间距，且由此对于给定半导体晶片尺寸增加 ISFET 阵列的像素数量（即像素密度）。在某些实施方式中，在像素密度增加的同时伴随有对应于涉及一种或多种分析物的一种或多种化学性质的相应测量的输出信号的信噪比（SNR）的增加以及可从阵列读取的这种输出信号的速度增加。特别是，申请人已经验证并认识到通过放松对 ISFET 线性度的要求，而将重点集中在进一步限制信号输出 / 测量的范围（例如对应于从约 7 至 9 而不是 1 至 14 的 pH 范围的信号输出）上，可以显著降低单个像素的复杂度和尺寸，由此有助于实现非常大规模密集的 ISFET 阵列。

[0137] 为此，图 9 示出了根据本公开内容的一个发明实施方案的 ISFET 阵列 100 的一列 102_j，其中明显简化了 ISFET 像素设计以利于实现小的像素尺寸。列 102_j 包括 n 个像素，其中第一和最后一个像素在图 9 中示出为像素 105₁ 和 105_n。如结合图 13 在下文进一步讨论的，基于图 9 中所示的列设计的完整二维 ISFET 阵列 100 包括 m 个这种列 102_j（j = 1, 2, 3, ..., m），其一般是并排排列的连续像素列。

[0138] 在图 9 中所示的实施方案的一个方面中，列 102_j 的像素 105₁ 至 105_n 中的每一个仅包括三个部件，即 ISFET150（也标记为 Q1）和两个 MOSFET 开关 Q2 和 Q3。MOSFET 开关 Q2 和 Q3 响应于 n 个行选择信号（ $\overline{\text{RowSel}}_1$ 至 $\overline{\text{RowSel}}_n$ ，逻辑低激活）中的一个，以启用或选择列 102_j 的一个给定像素。用像素 105₁ 作为应用于列的所有像素的实例，在经由线 118₁ 接收到相应的行选择信号后，晶体管开关 Q3 通过线 112₁ 将可控电流源 106_j 连接到 ISFET150 的源极。在接收到相应的行选择信号后，晶体管开关 Q2 通过线 114₁ 将 ISFET 150 的源极连接到列偏置 / 读出电路 110_j。ISFET 150 的漏极通过线 116₁ 直接连接到偏置 / 读出电路 110_j。因此，每个像素只需要四条信号线，即线 112₁、114₁、116₁ 和 118₁ 来操作像素 105₁ 的三个部件。在 m 列的阵列中，给定的行选择信号同时施加到各列的一个像素（例如在相应列的相同位置）上。

[0139] 如图 9 所示，根据一个实施方案的列 102_j 的设计是基于与图 3 中所示的 Milgrew 等人的列设计有关的基本原则。具体而言，当各个像素的 ISFET 启用时，其设置具有恒定的漏电流 I_{Dj} 和恒定的漏-源极电压 V_{DSj} ，以便根据上述等式 (3) 来获得来自于启用像素的输出信号 V_{Sj} 。为此，列 102_j 包括一个可控电流源 106_j，其连接到模拟电路的正电源电压 V_{DDA} 且响应于偏压 V_{B1} ，该偏压 V_{B1} 由列中的所有像素共享，从而为启用像素的 ISFET 提供恒定的漏电流 I_{Dj} 。一方面，电流源 106_j 执行实现为电流镜像，其包括两个长沟道长度且高输出

阻抗的 MOSFET。列还包括偏置 / 读出电路 110_j, 其也由列中的所有像素共享, 以向启用像素的 ISFET 提供恒定的漏 - 源极电压。偏置 / 读出电路 110_j 是基于开尔文电桥构造的, 且包括两个运算放大器 107A(A1) 和 107B(A2), 上述两个运算放大器设置为缓冲放大器并连接到模拟电路正电源电压 VDDA 和模拟电源接地电压 VSSA。偏置 / 读出电路还包括可控电流源 108_j (类似于电流源 106_j) 和连接二极管的 MOSFET Q6, 可控电流源 108_j 连接到模拟接地电压 VSSA 且响应于偏置电压 VB2。设定 / 控制偏置电压 VB1 和 VB2 以协同提供互补源和反向电流。由于电流源 108_j 拉电流所产生的跨连接二极管的 MOSFET Q6 的电压被运算放大器强制产生在启用像素的 ISFET 的漏极和源极两端, 成为恒定的漏 - 源极电压 V_{DSj} 。

[0140] 通过在图 9 的偏置 / 读出电路 110_j 中使用连接二极管的 MOSFET Q6, 而不是图 3 中示出的 Milgrew 等人的设计中所示的电阻 R_{SDj} , 从而在 CMOS 制造工艺中提供了明显的优点。具体而言, 匹配电阻一般可以制造为具有约 $\pm 20\%$ 的容错率, 然而与 CMOS 制造工艺匹配的 MOSFET 的容错率为约 $\pm 1\%$ 或更好。负责提供恒定的 ISFET 漏 - 源极电压 V_{DSj} 的部件的匹配程度可从列到列显著影响从列到列的测量精度 (例如偏差)。因此, 使用 MOSFET Q6 而不使用电阻明显降低了从列到列的测量偏差。而且, 尽管电阻和 ISFET 的热偏移特性可以略微不同, 但是 MOSFET 和 ISFET 的热偏移特性即便不是实质上相等也是基本类似的; 因此, MOSFET Q6 中的任意热偏移实质上消除了 ISFET Q1 的任意热偏移, 这就导致在阵列温度变化时更好的测量稳定性。

[0141] 图 9 中, 列偏移 / 读出电路 110_j 还包括采样 / 保持和缓冲电路, 用于提供来自列的输出信号 V_{COLj} 。具体而言, 在通过各个像素中的晶体管 Q2 和 Q3 启用或选择像素 105₁ 至 105_n 中的一个之后, 放大器 107A(A1) 的输出, 即缓冲的 V_{Sj} 通过响应于列取样和保持信号 COL SH 的开关 (例如传输门电路) 操作存储到列取样和保持电容 C_{sh} 中。用于取样和保持电容的合适电容值的实例包括但不限于从约 500fF 至 2pF 的范围。取样电压通过列输出缓冲放大器 111_j (BUF) 被缓冲并提供作为列输出信号 V_{COLj} 。还如图 9 中所示的, 基准电压 VREF 可通过响应于控制信号 CAL 的开关而施加到缓冲放大器 111_j, 以利于由于缓冲放大器 111_j 造成的列到列的非均匀性的特性化, 且因此允许后读出数据校正。

[0142] 图 9A 示出了用于偏置 / 读出电路 110_j 的放大器 107A 的其中一个的示例性电路图 (与放大器 107B 的电路图相同), 且图 9B 是放大器 107A 和 107B 的放大器偏压对带宽的曲线图。如图 9A 中所示, 放大器 107A 使用了基于九个 MOSFET (M1 至 M9) 的多电流镜像的设置, 且设置为统一增益缓冲器, 其中放大器的输入和输出分别概括标记为 IN+ 和 VOUT。偏压 VB4 (表示相应的偏置电流) 控制放大器的互阻抗并作为带宽控制 (即随着电流的增大而增加带宽)。再次参照图 9, 由于采样和保持电容 C_{sh} 的存在, 当采样和保持开关关闭时, 放大器 107A 的输出实质上驱动滤波器。因此, 为了实现可观地高数据速度, 可以调节偏压 VB4 以提供较高的偏置电流并增加放大器带宽。从图 9B 中可以观察到, 在某些示例性实施方式中, 可以实现至少 40MHz 甚至更大的放大器带宽。在某些实施方式中, 高达 100MHz 的放大器带宽可适于容易获得高数据采集速度和相对低的像素采样或“暂停”时间 (例如约 10 至 20 微秒)。

[0143] 在图 9 中所示的实施方案的另一方面中, 与图 3 中所示的 Milgrew 等人的像素设计不同的是, 像素 105₁ 至 105_n 都不包括任何同时需要 n 沟道和 p 沟道 FET 部件的传输门电路或其他器件; 具体而言, 本实施方案中的像素 105₁ 至 105_n 仅包括同一类型 (仅为 n 沟道

或仅为 p 沟道) 的 FET 器件。为了说明的目的, 图 9 中示出的像素 105₁ 至 105_n 都表示为仅包括 p 沟道部件, 即两个 p 沟道 MOSFET Q2 和 Q3 以及 p 沟道 ISFET 150。不通过使用传输门电路将 ISFET 的源极连接到偏置 / 读出电路 110_j, 这可能会牺牲 ISFET 输出信号 (即 ISFET 源极电压 V_s) 的某些动态范围。但是, 申请人验证并认识到, 通过上述潜在的某些输出信号动态范围 (由此潜在地限制了给定化学特性例如 pH 的测量范围), 可以消除对各个像素中的不同类型 (n 沟道和 p 沟道) 的 FET 器件的需求, 且减少了像素部件的数量。如结合附图 10-12 进一步在下文讨论的, 这明显有助于像素尺寸的降低。因此, 在一个方面中, 这是一种在减小的动态范围和较小的像素尺寸之间有益的权衡。

[0144] 在图 9 所示的实施方案的另一方面中, 与 Milgrew 等人的像素设计不同的是, 各个像素 105₁ 至 105_n 的 ISFET 150 都没有将其体连接连接到其源极 (即, 没有连接 ISFET 的体连接和源极的电导体, 这种电导体迫使 ISFET 的体连接和源极在工作期间处于相同的电位)。相反, 阵列的所有 ISFET 的体连接都彼此连接且连接到体偏压 V_{BODY}。虽然没有在图 9 中明确示出, 但是用于 MOSFET Q2 和 Q3 的体连接同样也没有连接到它们各自的源极, 而是连接到体偏压 V_{BODY}。在基于具有所有 p 沟道部件的像素的一个示例性实施方式中, 体偏压 V_{BODY} 连接到阵列可具有的最高电压电位 (例如 VDDA), 如结合附图 17 在下文进一步讨论的那样。

[0145] 通过将各个 ISFET 的体连接都不连接到它们的源极, 某些非零的源至体电压 V_{SB} 有可能会产生“体效应”, 如结合附图 1 在上文所讨论的那样, 其根据非线性关系而影响 ISFET 的阈值电压 V_{TH} (因此, 根据等式 (3), 会影响诸如 pH 的化学性质的测量)。但是, 申请人已经验证并认识到, 通过将重点集中在降低 ISFET 输出信号的动态范围上, 因非零的源至体电压而可能发生在 ISFET 中的任何体效应都可被相对地最小化。因此, 可能导致降低的动态范围的任何测量的非线性度可因不重要而被忽略或予以考虑并补偿 (例如通过阵列校准和数据处理技术, 如结合图 17 在下文进一步讨论的那样)。申请人还验证并认识到, 通过将各个 ISFET 的体连接都不连接到它们的源极, 构成像素的所有 FET 都可以共享一个公用的体连接, 由此进一步促进像素尺寸的削减, 如结合图 10-12 在下文进一步讨论的那样。因此, 在另一方面中, 这是一种在减小的动态范围和较小的像素尺寸之间有益的权衡。

[0146] 图 10 示出了根据本公开内容的一个发明实施方案的图 9 中所示的像素 105₁ 的芯片布图设计的俯视图。图 11A 示出了沿着图 10 中所示的像素的 I-I 线的组合截面图, 包括在 II-II 线和 III-III 线之间的图 10 右半部的其他元件, 其示出像素制造的层叠结构图, 并且图 12A 至 12L 提供了图 11A 中所示的各个制造层的俯视图 (图 12A 至 12L 中的各个图象顺序叠置以形成图 10 中所示的像素芯片的布图设计)。在一个示例性实施方式中, 图 10-12 中示出的像素设计可利用标准的 4- 金属、2- 多晶硅的 0.35 微米 CMOS 工艺来实现, 以提供几何正方形的像素, 其具有在图 10 中示出为约 9 微米的尺寸“e”, 以及对应于 ISFET 的敏感区域的约为 7 微米的尺寸“f”。

[0147] 在图 10 的俯视图中, ISFET 150 (在图 10 中标记为 Q1) 通常占据了像素图示的右中部, 且 ISFET 的栅极、源极和漏极区域的相应位置表示为 Q1_c、Q1_s 和 Q1_d。MOSFET Q2 和 Q3 通常占据了像素图示的左中部; MOSFET Q2 的栅极和源极表示为 Q2_c 和 Q2_s, MOSFET Q3 的栅极和源极表示为 Q3_c 和 Q3_s。在图 10 所示的布图的一个方面中, MOSFET Q2 和 Q3 共用漏极, 其表示为 Q2/3_d。在另一方面中, 通常从图 10 的俯视图中可以观察到 ISFET 形成为其沟道

位于沿着像素的第一轴的方向（例如平行于线 I-I），而 MOSFET Q2 和 Q3 形成为它们的沟道位于沿着垂直于第一轴的第二轴的方向。图 10 还示出了四条用于操作像素的线，即，连接到 Q3 的源极的线 112₁、连接到 Q2 的源极的线 114₁、连接到 ISFET 的漏极的线 116₁ 和连接到 Q2 和 Q3 的栅极的行选择线 118₁。参考图 9，可以认识到给定列中的所有像素都共用线 112、114 和 116（例如图 10 中垂直跨过像素的线），且给定行中的所有像素都共用线 118（例如图 10 中水平跨过像素的线）；因此，根据图 9 的像素设计和图 10 中所示的布图，仅需要四条横跨各个像素的金属线。

[0148] 现在参考图 11A 的截面图，n- 阱 154 中的高掺杂 p 型区域 156 和 158（沿着图 10 中线 I-I 设置）构成了 ISFET 的源极（S）和漏极（D），它们之间设置 n- 阱的区域 160，在该区域中 ISFET 的 p 沟道形成在 ISFET 的多晶硅栅极 164 和栅极氧化物 165 下方。根据图 10 和 11 中所示的发明实施方案的一个方面，像素 105₁ 的所有 FET 部件都制造为 p 沟道 FET，其形成在 p 型半导体衬底 152 中的单一 n 型阱 154 中。能够实现这种与 Milgrew 等人的设计不同的结构是因为，1) 在像素中不需要传输门电路；以及 2) ISFET 的源极没有连接到 n- 阱的体连接。更具体地说，高掺杂的 n 型区域 162 为 n- 阱 154 提供了体连接（B），且如图 10 中所示，体连接 B 连接到围绕像素 105₁ 周边的金属导体 322。但是，体连接既没有直接电连接到 ISFET 的源极区域 156（即，没有连接体连接和源极以使它们在工作期间具有相同电位的电导体），也没有直接电连接到像素中任何部件的栅极、源极或漏极。因此，像素的其他 p 沟道 FET 部件，即 Q2 和 Q3，可制造在同一 n- 阱 154 中。

[0149] 在图 11A 的组合截面图中，还可观察到对应于 MOSFET Q2 和 Q3 的共用漏极（D）的高掺杂 p 型区域 159（沿着图 10 中的线 I-I 设置）。为了说明的目的，在图 11A 中还可观察到 MOSFET Q3 的多晶硅栅极 166，虽然这个栅极没有沿着图 10 中的线 I-I 设置，但是其设置在沿着线 I-I 的截面的“平面之后”。但是，为了简化，图 10 中所示的 MOSFET Q2 和 Q3 的各个源极，以及 Q2 的栅极都未在图 11A 中示出，因为它们由于共用漏极因而都沿着相同的轴（即，垂直于图示的平面）设置（如果在图 11A 中示出它们，则这些元件将使图 11A 的组合截面图变得非常复杂）。

[0150] 除图 11A 中所示的衬底、栅极氧化物和多晶硅层之外，提供多个附加层来为不同的像素部件建立电连接，其包括从中穿过形成导电通孔的交替的金属层和氧化层。根据 4- 金属 CMOS 工艺，图 11A 中的这些层标记为“接触”、“金属 1”、“通孔 1”、“金属 2”、“通孔 2”、“金属 3”、“通孔 3”和“金属 4”。为了特别有助于对 ISFET 的电连接的理解，图 11A 的组合截面图示出了像素制造的其他元件，这些其他的元件位于图 10 线 II-II 和 III-III 之间的俯视图的右侧。对于 ISFET 的电连接来说，最上面的金属层 304 对应于 ISFET 的敏感区域 178，在该敏感区域上设置有分析物敏感的钝化层 172。最上面的金属层 304 以及 ISFET 的多晶硅栅 164 和中间导体 306、308、312、316、320、326 和 338 一同构成了 ISFET 的“浮栅”结构 170，其模式与在上文讨论的结合图 1 中所示的常规 ISFET 设计类似。通过连接到线 116₁ 的导体 340、328、318、314 和 310 为 ISFET 的漏极提供电连接。通过导体 334 和 336 以及导体 324 将 ISFET 的源极连接到 MOSFET Q2 和 Q3 的共用漏极（其沿着图 10 中的线 I-I 设置）。通过导体 330 和 332 将连接到 n- 阱 154 的体连接 162 电连接到“金属 1”层上的像素的外周周围的金属导体 322。

[0151] 如上所指出的，图 12A 至 12L 提供了图 11A 中所示的各个制造层的俯视图（图 12A

至 12L 中的各个图象顺序叠置形成图 10 中所示的像素芯片布图设计), 图 12 中, 各个层的印有字母的俯视图和图 11A 的截面图之间的对应关系如下: A) n 型阱 154; B) 注入; C) 扩散; D) 多晶硅栅极 164 (ISFET) 和 166 (MOSFET Q2 和 Q3); E) 接触; F) 金属 1; G) 通孔 1; H) 金属 2; I) 通孔 2; J) 金属 3; K) 通孔 3; L) 金属 4 (接触 ISFET 栅极的顶电极)。图 12A 至 12L 中表示的各个附图标记都对应于图 11A 的组合截面图中存在的相同的部件。

[0152] 因此, 图 10、11 和 12A 至 12L 中所示的像素芯片布图设计示出了, 根据一个实施方案, 相同类型的 FET 器件可用于像素的所有部件, 且所有部件都可以在单一阱中实现。这显著降低了像素所需的面积, 由此有助于增加给定区域中的像素密度。

[0153] 在一个示例性实施方式中, ISFET 的栅极氧化物 165 可制造为具有约 75 埃的厚度, 导致每单位面积的栅极氧化物电容 C_{ox} 为 $4.5 \text{ fF}/\mu\text{m}^2$ 。而且, 多晶硅栅极 164 可制造为具有对应 $1.2 \mu\text{m}$ 的沟道宽度 W 和从 0.35 至 $0.6 \mu\text{m}$ 的沟道长度 L (即 W/L 的范围从约 2 至 3.5) 的尺寸, 且区域 160 的掺杂可以选择为使得 p 沟道的载流子迁移率为 $190 \text{ cm}^2/\text{V}\cdot\text{s}$ (即 $1.9 \times 10^4 \mu\text{m}^2/\text{V}\cdot\text{s}$)。从上文的等式 (2) 可知, 这导致 ISFET 的跨导参数 β 为约 170 至 $300 \mu\text{A}/\text{V}^2$ 。在本示例性实施方式的其他方面中, 模拟电源电压 V_{DDA} 为 3.3 伏特, 且偏置 $VB1$ 和 $VB2$ 以提供约 $5 \mu\text{A}$ 的恒定 ISFET 漏电流 I_{Dj} (在某些实施方式中, 可以调整 $VB1$ 和 $VB2$ 以提供从约 $1 \mu\text{A}$ 至 $20 \mu\text{A}$ 的漏电流)。而且, MOSFET Q6 (参见图 9 中的偏置 / 读出电路 110j) 的尺寸设置为其沟道宽长比 (例如 W/L 为约 50) 使得在 $5 \mu\text{A}$ 的给定电流 I_{Dj} 下, Q6 两端的电压为 800 mV (即 $V_{DSj} = 800 \text{ mV}$)。从等式 (3) 可知, 基于这些示例性参数, 这提供了在约 0.5 至 2.5 伏特范围内的像素输出电压 V_{Sj} 以及在约 0 至 2 伏特范围内的 ISFET 阈值电压变化。

[0154] 对于图 11A 中所示的分析物敏感钝化层 172 来说, 在示例性的 CMOS 实现过程中, 钝化层可特别对氢离子浓度敏感, 并且可包括氮化硅 (Si_3N_4) 和 / 或氮氧化硅 ($\text{Si}_2\text{N}_2\text{O}$)。在常规 CMOS 工艺中, 钝化层可通过一次或多次连续沉积这些材料而形成, 且通常用来处理或覆盖器件以保护器件免受污染和增加电稳定性。氮化硅和氮氧化硅所具有的材料性质使得包括这些材料的钝化层提供划伤保护并作为对水和钠的扩散能够起到有效阻挡的阻挡层, 而水和钠的扩散会导致器件的金属化结构被腐蚀和 / 或器件的运行变得不稳定。包括氮化硅和 / 或氮氧化硅的钝化层还在 ISFET 器件中提供离子敏感性, 这是由于钝化层包含的表面基团可给予或接受来自与其接触的分析物溶液的质子, 由此改变了表面电势和器件的阈值电压 V_{TH} , 正如结合图 1 在上文所讨论的那样。

[0155] 对于利用铝 (其熔点约为 650 摄氏度) 作为金属的 CMOS 工艺来说, 一般通过等离子体增强化学气相沉积 (PECVD) 来形成氮化硅和 / 或氮氧化硅的钝化层, 其中在 250 – 350 摄氏度的辉光放电使得形成氮化硅或氮氧化硅的组分气体被离子化, 产生了在晶片表面反应的活性种, 从而形成了相应材料的叠层。在一个示例性工艺中, 可通过氮氧化硅薄层的初始沉积 (约 0.2 至 $0.4 \mu\text{m}$), 随后执行氮氧化硅的较厚层的沉积 (约 $0.5 \mu\text{m}$) 以及氮化硅的最后沉积 (约 $0.5 \mu\text{m}$) 来形成具有约 1.0 至 $1.5 \mu\text{m}$ 厚度的钝化层。因为 PECVD 工艺中采用低沉积温度, 所以铝金属化不会受到不利影响。

[0156] 但是, 申请人已经验证并认识到, 虽然低温 PECVD 工艺为常规 CMOS 器件提供了充分的钝化, 但是低温工艺通常产生低密度且略微多孔的钝化层, 其在某些情况下会不利地影响 ISFET 的阈值电压的稳定性。特别是在 ISFET 器件的工作期间, 随着时间的流逝, 低密度多孔钝化层会从溶液中吸附离子并被这些离子所饱和, 这进而会导致不希望出现的

ISFET 阈值电压 V_{th} 的时变偏移,从而使精密测量面临挑战。

[0157] 鉴于上述情况,在一个实施方案中,用金属钨代替铝的 CMOS 工艺可用来制造根据本公开内容的 ISFET 阵列。钨的高熔点(3400 摄氏度以上)允许使用具有较高温度的低压化学气相沉积(LPCVD)工艺(例如约 700 至 800 摄氏度)来制造氮化硅或氮氧化硅钝化层。通常,LPCVD 工艺会产生用于钝化层的较大密度和较少孔隙的膜,由此缓解从分析物溶液吸附离子导致 ISFET 的阈值电压偏移的潜在不利影响。

[0158] 在使用铝基 CMOS 工艺制造根据本公开内容的 ISFET 阵列的另一实施方案中,图 11A 中所示的钝化层 172 可以包括除用于常规 CMOS 工艺中的典型的沉积方法和/或材料之外的其他沉积方法和/或材料。例如,钝化层 172 可包括如上所述的氮化硅和/或氮氧化硅的初始低温等离子体辅助沉积(PECVD);对本讨论内容来说,图 11A 中说明的这些常规的沉积物作为钝化层 172 的第一部分 172A。在一个实施方案中,第一部分 172A 形成之后,沉积一种或多种其他钝化材料以形成至少第二部分 172B,以增加整个钝化层 172 的密度并降低孔隙度(和吸附性)。但是所示的附加部分 172B 主要用于对图 11A 的说明,应当认识到本公开内容不局限于这方面,因为整个钝化层 172 可包括两个或多个组成部分,其中各个部分都可包括由相同或不同材料构成的一个或多个层,并且相应的部分可具有相似或不同的结构。

[0159] 适用于钝化层 172 的第二部分 172B(或其他部分)的对氢离子特别敏感的材料实例包括但不限于氮化硅、氮氧化硅、氧化铝(Al_2O_3)、氧化钽(Ta_2O_5)、氧化锡(SnO_2)和二氧化硅(SiO_2)。一方面,可通过各种相对低温的工艺来沉积第二部分 172B(或其他部分),其包括但不限于 RF 溅射、DC 磁控溅射、热或电子束蒸发和离子辅助沉积。另一方面,可在第二部分 172B 的沉积之前使用预溅射蚀刻工艺,以移除第一部分 172A 上的任何天然氧化物(作为替代方案,诸如高温氢氛围的还原性氛围可用于移除第一部分 172A 上的天然氧化物)。又一方面,如上所述,第二部分 172B 的厚度可为约 $0.04\mu m$ 至 $0.06\mu m$ (400 至 600 埃),且第一部分的厚度可为约 1.0 至 $1.5\mu m$ 。在某些实施方式中,第一部分 172A 可包括氮氧化硅和氮化硅的多层,该多层的组合厚度为 1.0 至 $1.5\mu m$,且第二部分 172B 可包括氧化铝或氧化钽的单层,该单层厚度约为 400 至 600 埃。此外,应当认识到提供上述示例性的厚度主要用于说明的目的,且本公开内容并不限于这些方面。

[0160] 因此,可以理解的是,本文说明的化学 FET 阵列可用于检测多种分析物,且通过这种检测可以监测各种反应和/或相互作用。还可以理解的是,着重于氢离子的检测(以 pH 的变化的形式进行)是为了简便和简洁起见,其他分析物(包括其他离子)可代替这些说明中的氢。

[0161] 本文公开的包括 ISFET 的化学 FET 能够检测任何其本身能够诱发电场变化的分析物。分析物无需为了被传感器检测而带电。例如,根据一个实施方案,分析物可以带正电(即阳离子)、带负电(即阴离子)、为两性离子(即能够具有两电量相等且电性相反的电荷,但整体呈电中性)以及为极化但仍呈中性。这个列表并不完备,本领域技术人员根据本文的公开内容可以预期其他分析物质类以及每个种类中的物质。

[0162] 在本发明的最广泛地意义中,钝化层可以覆盖或不覆盖,且分析物可以结合或可以不结合钝化层。作为一个实例,钝化层可由氮化硅构成,且分析物可以是除氢离子外的其他物质。作为一个特定实例,钝化层可由氮化硅构成,且分析物可以是无机焦磷酸盐(PPI)。

在这些实例中,直接检测 PPi (即,没有直接或间接附着到钝化层的 PPi 受体)。

[0163] 如果所要检测的分析物是氢(或可替换为氢氧化物),则优选使用弱缓冲剂,以便在钝化层处可检测到离子物质的任何变化。如果所要检测的分析物是除氢(或氢氧化物)以外的其他物质,但在反应或检测步骤期间存在 pH 变化的某些可能性,则优选使用强缓冲剂,以便 pH 的变化不会干扰对分析物的检测。缓冲剂是一种抵抗 pH 变化的离子分子。缓冲剂能够中和添加到或产生于溶液中的酸或碱,这致使溶液中没有显著的 pH 变化。可以理解的是只要具有所需范围内的 pKa,则任意缓冲剂都是适当的。合适的缓冲剂是能在约 6 至 9 的 pH 范围内发挥功能的缓冲剂,且更优选地在 6.5 至 8.5 的范围内。缓冲剂的强度是相对的,因为其取决于添加到或产生于感兴趣的溶液中的酸或碱的性质、强度和浓度。弱缓冲剂是一种允许检测(因此不能控制)至少约为 ± 0.005 、0.01、0.015、0.02、0.03、0.04、0.05、0.10、0.15、0.20、0.25、0.30、0.35、0.45、0.50 或更大的 pH 变化的缓冲剂。在某些实施方案中,pH 的变化大约为 0.005(例如每个核苷酸合并),且优选为 pH 增加。强缓冲剂是一种控制至少约为 ± 0.005 、0.01、0.015、0.02、0.03、0.04、0.05、0.10、0.15、0.20、0.25、0.30、0.35、0.45、0.50 或更大的 pH 变化的缓冲剂。可通过改变缓冲物质本身的浓度来改变缓冲剂强度。因此低浓度缓冲剂可以是低强度缓冲剂。实例包括那些具有小于 1mM(例如 50–100 μ M) 缓冲物质的缓冲剂。适用于本文说明的读出 pH 变化的序列测定反应的弱缓冲剂的一个非限制实例是 0.1mM Tris 或 Tricine。实例中提供的可适用的弱缓冲剂的实例在本领域也是公知的。缓冲剂浓度越高则缓冲剂的强度可能越强。其实例包括具有 1–25mM 缓冲物质的那些。适用于本文说明的 PPi 直接读出的序列测定反应的强缓冲剂的一个非限制实例是 1.5 或 25mM(或更大)Tris 或 Tricine。本领域技术人员将能确定用于本发明所涵盖的反应和检测方法的最优缓冲剂。

[0164] 在某些实施方案中,钝化层和/或覆盖在其上的分子指示出阵列读出装置的分析物特异性。

[0165] 氢离子(以 pH 的形式)的检测可利用由氮化硅(Si_3N_4)、氮氧化硅($\text{Si}_2\text{N}_2\text{O}$)、氧化硅(SiO_2)、氧化铝(Al_2O_3)、五氧化二钽(Ta_2O_5)、氧化锡或二氧化锡(SnO_2)等制成的钝化层来实施。

[0166] 钝化层还能直接检测的其他离子物质包括但不限于钙、钾、钠、碘、镁、氯、锂、铅、银、镉、硝酸根、磷酸根、二氢磷酸根等。

[0167] 在某些实施方案中,钝化层覆盖有用于所感兴趣的分析物的受体。受体选择性结合目标分析物。如这里使用的,选择性结合分析物的受体是优先结合该分析物(即,其对该分析物的结合亲和力大于其对任何其他分析物的结合亲和力)的分子。其对于目标分析物的结合亲和力可以是对任何其他分析物的结合亲和力的 2 倍、3 倍、4 倍、5 倍、6 倍、7 倍、8 倍、9 倍、10 倍、15 倍、20 倍、25 倍、30 倍、40 倍、50 倍、100 倍或更大。除其相对结合亲和力之外,受体还必须具有绝对结合亲和力,该绝对结合亲和力是足以有效结合目标分析物的结合亲和力(即,其必须具有足够的灵敏度)。具有在皮摩尔至微摩尔范围内的结合亲和力的受体是适宜的。优选地,这种相互作用是可逆的。

[0168] 受体可以是任何自然物质(例如,化学物、核酸、肽、脂类、其组合等等)。分析物也可以是任何自然物质,只要存在选择性与其结合且在某些情况下特特异性与其结合的受体即可。但是可以理解的是,本发明还考虑到了在不存在受体的情况下分析物的检测。这样

的一个实例是不存在 PPi 或 Pi 受体的情况下通过钝化层对 PPi 和 Pi 的检测。

[0169] 一方面,本发明所关注的受体是离子载体。如这里所使用的,离子载体是一种选择性结合离子物质无论是阳离子或阴离子的分子。在本发明的范畴中,离子载体是受体,与其结合的离子是分析物。本发明的离子载体包括本领域公知的来源于微生物的载流子离子载体(即,结合到特定离子的小脂类可溶分子)。可从例如 Calbiochem 的来源那里市购各种离子载体。

[0170] 可通过利用钝化层本身或通过利用覆盖在钝化层上的受体来实现某些离子的检测。例如,利用聚硅氧烷、缬氨霉素或盐霉素可选择性地检测钾;利用莫能菌素、制霉菌素或 SQI-Pr 可选择性地检测钠;利用 ionomycin、钙霉素(A23187)或 CA 1001(ETH 1001)可选择性地检测钙。

[0171] 在某些情况下,还可使用能够结合多于一种离子的受体。例如,白僵菌毒素可用于检测钙和/或钡离子,尼日利亚菌素可用于检测钾、氢和/或铅离子,克杀汀(gramicidin)可用于检测氢、钠和/或钾离子。本领域技术人员将能认识到这些化合物可用于不要求单一离子特异性或其中不会(或不可能)存在或产生与化合物结合的其他离子的应用中。

[0172] 其他实施方案包括但不限于核酸序列测定应用,可利用选择性结合无机焦磷酸盐(PPi)的受体。PPi 受体的实例包括图 11B 中所示的化合物(化合物 1-10)。化合物 1 记载于 Angew Chem Int Ed 200443:4777-4780 和 US2005/0119497A1 中,称为 p-萘基-二[(二(2-氮苯基甲基)氨基)甲基]酚。化合物 2 记载于 J Am Chem Soc 2003 125:7752-7753 和 US2005/0119497 A1 中,称为 p-(p-硝基苯偶氮基)-二[(二(2-氮苯基甲基-1)氨基)甲基]酚(或其双核 Zn 配合物)。化合物 3 记载于 Sensors and Actuators B1995 29:324-327 中。化合物 4 记载于 Angew Chem Int Ed 200241(20):3811-3814 中。化合物 5 记载于 WO 2007/002204 中,其中称为二-Zn²⁺-二吡啶甲基胺(Zn²⁺-DPA)。化合物 1 和 2 的合成方案在 US2005/0119497 A1 中提供并示出。图 11C 中示出化合物 4 的示例性合成。图 11E 中示出化合物 10 与金属氧化物表面的附着。

[0173] 作为另一实例,用于神经毒素的受体记载于 SimonianElectroanalysis 2004,16:1896-1906。

[0174] 受体可以共价的或非共价的连接到钝化层。受体对钝化层的共价连接可以是直接的或间接的(例如,通过连接剂)。图 11D 示出利用硅烷醇化学将受体共价结合到钝化层。受体例如可以利用脂族伯胺(左下部)或芳基异硫氰酸盐(右下部)而固定在钝化层上。在这些和其他实施方案中,钝化层本身可由氮化硅、氧化铝、氧化硅、五氧化二钽等构成,并通过其反应表面基团而结合到硅烷层。为了更详细描述用于共价结合到 FET 表面的硅烷醇的化学处理,至少下列公开内容可作为参考:对于氮化硅来说,参见 Sensors and Actuators B 1995 29:324-327, Jpn J Appl Phys 199938:3912-3917 and Langmuir 2005 21:395-402;对于氧化硅来说,参见 Protein Sci 1995 4:2532-2544 and Am Biotechnol Lab 200220(7):16-18;且对于氧化铝来说,参见 Colloids and Surfaces 1992 63:1-9, Sensors and Actuators B 2003 89:40-47,以及 Bioconjugate Chem 1997 8:424-433。接着将受体共轭到硅烷化层的反应基团。这种后续的结合可通过利用双官能团连接剂而直接或间接发生,如图 11D 中所示的那样。双官能团连接剂是一种具有可以结合两个部分的至少两个反应基团的化合物。在某些情况下,反应基团位于连接剂的两端。在某些实施方案

中,双官能团连接剂是通用双官能团连接剂,如图 11D 中示出的那些。通用连接剂是能用于连接多种部分的连接剂。应当认识到图 11D 中所示的化学处理旨在说明而不是限制。

[0175] 双官能团连接剂可以是同质双官能团连接剂或异质双官能团连接剂,这取决于所要结合的分子的性质。同质双官能团连接剂具有两个相同的反应基团。异质双官能团连接剂具有两个不同的反应基团。可市购的各种连接剂可与下列基团的一种或多种反应:伯胺、仲胺、巯基、羧基、羰基和炔。胺特异性连接剂的实例是辛二酸二(硫代琥珀酰亚胺)酯、二[2-(琥珀酰亚胺氧基羰氧基)乙基]砒、辛二酸二琥珀酰亚胺酯、酒石酸二琥珀酰亚胺酯、二亚胺代己二酸二甲酯二盐酸盐(dimethyl adipimate • 2 HCl)、庚二亚氨酸二甲酯二盐酸盐、辛二亚氨酸二甲酯二盐酸盐和双-[琥珀酰亚胺基-[琥珀酸]]乙二醇酯。可与巯基反应的连接剂包括二马来酰亚胺基己烷、1,4-二-[3'-(2'-吡啶基二巯基)-丙酰胺基]丁烷、1-[p-叠氮基水杨酰胺基]-4-[碘代乙酰胺基]丁烷以及 N-[4-(p-叠氮基水杨酰胺基)丁基]-3'-(2'-吡啶基二巯基)丙酰胺。优先与炔发生反应的连接剂包括叠氮基苯甲酰肼。优选地,优先与羧基发生反应的连接剂包括 4-[p-叠氮基水杨酰胺基]丁胺。

[0176] 与胺和巯基反应的异质双官能团连接剂包括丙酸 N-琥珀酰亚胺基-3-[2-吡啶基二巯基]脂、[4-碘代乙酰]氨基苯甲酸琥珀酰亚胺酯、4-[N-马来酰亚胺基甲基]环己烷-1-羧酸琥珀酰亚胺酯、m-马来酰亚胺基苯甲酰基-N-羟基琥珀酰亚胺脂、6-[3-[2-吡啶基二巯基]丙酰胺基]己酸硫代马来酰亚胺酯和 4-[N-马来酰亚胺基甲基]环己烷-1-羧酸硫代马来酰亚胺酯。与羧基和胺基反应的异质双官能团连接剂包括 1-乙基-3-[3-二甲基氨丙基]碳二亚胺盐酸盐。与炔和巯基反应的异质双官能团连接剂包括 4-[N-马来酰亚胺基甲基]环己烷-1-羧基酰肼二盐酸盐、4-(4-N-马来酰亚胺基苯基)丁酸酰肼二盐酸盐和 3-[2-吡啶基二巯基]丙酰肼。

[0177] 作为替代方案,受体可以是非共价地覆盖在钝化层上。受体在钝化层上非共价沉积可以包括利用聚合物母体。聚合物可以天然存在或非天然存在,且可以包括但不限于核酸(例如 DNA、RNA、PNA、LNA 等或其模拟物、衍生物或其组合)、氨基酸(例如缩氨酸、蛋白质(天然的或变性的)等,或者其模拟物、衍生物或其组合)、类脂、多糖和功能化嵌段共聚物的任何类型。受体可吸附在聚合母体上和/或嵌入在聚合母体内。

[0178] 作为替代方案,受体可共价共轭或交联到聚合物(例如,其可以“接枝”到功能化聚合物上)。

[0179] 合适的缩氨酸聚合物的一个实例是聚赖氨酸(例如聚左旋赖氨酸)。其他聚合物的实例包括嵌段共聚物,其包括聚乙二醇(PEG)、聚酰胺、聚碳酸酯、聚环烷、聚亚烷基二醇、聚环氧烷、聚对苯二甲酸亚烷基二醇酯、多乙烯醇、聚乙基醚、聚乙烯酯、聚卤乙烯、聚乙烯吡咯烷酮、聚二醇、聚硅氧烷、聚氨酯、烷基纤维素、羟烷基纤维素、纤维素醚、纤维素酯、硝基纤维素、丙烯酸和甲基丙烯酸酯的聚合物、甲基纤维素、乙基纤维素、羟丙基纤维素、羟丙甲基纤维素、羟丁甲基纤维素、乙酸纤维素酯、丙酸纤维素酯、丁酸乙酸纤维素酯、邻苯二甲酸乙酸纤维素酯、羧乙基纤维素、三乙酸纤维素酯、纤维素硫酸钠盐、聚(甲基丙烯酸甲酯)、聚(甲基丙烯酸乙酯)、聚(甲基丙烯酸丁酯)、聚(甲基丙烯酸异丁酯)、聚(甲基丙烯酸己酯)、聚(甲基丙烯酸异癸酯)、聚(甲基丙烯酸月桂酯)、聚(甲基丙烯酸苯酯)、聚(丙烯酸甲酯)、聚(丙烯酸异丙酯)、聚(丙烯酸异丁酯)、聚(丙烯酸十八烷基酯)、聚乙烯、聚丙烯、聚(乙二醇)、聚(环氧乙烷)、聚(对苯二甲酸乙二醇酯)、聚(乙烯醇)、聚乙

酸乙酯、聚氯乙烯、聚苯乙烯、聚透明质酸、酪朊、凝胶、明胶、聚酐、聚丙烯酸、藻酸盐、壳聚糖、聚(甲基丙烯酸甲酯)、聚(甲基丙烯酸乙酯)、聚(甲基丙烯酸丁酯)、聚(甲基丙烯酸异丁酯)、聚(甲基丙烯酸己酯)、聚(甲基丙烯酸异癸酯)、聚(甲基丙烯酸月桂酯)、聚(甲基丙烯酸苯酯)、聚(丙烯酸甲酯)、聚(丙烯酸异丙酯)、聚(丙烯酸异丁酯)、聚(丙烯酸十八烷基酯)、聚(丙交酯-乙交酯)、草酸盐共聚物、聚己内酯、聚酯酰胺、聚原酸酯、聚羟基丁酸、聚酐、聚(苯乙烯-嵌段-异丁烯-嵌段-苯乙烯)(SIBS)嵌段共聚物、乙酸乙烯酯、聚(甲基)丙烯酸、乳酸和乙醇酸的聚合物、聚酐、聚(原酸)酯、聚氨酯、聚(丁酸)、聚(戊酸)、和聚(丙交酯-己内酯),和天然聚合物如藻酸盐,以及其他多糖包括葡聚糖和纤维素、胶原蛋白、白蛋白、和其他亲水蛋白质、玉米蛋白和其他醇溶谷蛋白和疏水蛋白质、共聚物和其混合物,及其化学衍生物包括化学基团的取代和/或添加,例如烷基化、亚烷基化、羟基化、氧化和其他本领域技术人员进行的常规改性。

[0180] 与 ISFET 的阈值电压稳定性和/或可预见性有关的另一问题包括俘获电荷会在用 CMOS 工艺制造的金属层上积累,这是由于阵列制造期间或之后的各种工艺活动(例如生产线后段工艺,例如等离子体金属蚀刻、晶片清洗、切割、封装、输送等)造成的。特别是,参照图 11A,在某些情况下,俘获电荷会在构成 ISFET 浮栅结构 170 的一个或多个不同导体 304、306、308、312、316、320、326、338 和 164 上积累。这种现象在有关文献中还称作“天线效应”。

[0181] 积累俘获电荷的一个机会包括最顶端金属层 304 的等离子体蚀刻。申请人已经验证并认识到俘获电荷在浮栅结构的一个或多个导体上积累的其他机会包括期间切割晶片的划片机的研磨过程会产生静电的晶片切割和/或各个后处理晶片输送/封装步骤,其中装卸/输送晶片的自动化机械可以是对浮栅结构的导体静电放电(ESD)的来源。如果没有为硅衬底(或其他半导体衬底)提供连接以构成移除这种电荷积聚的电通路,则电荷会增加到导致栅极氧化物 165 发生不期望的变化或损坏的程度(例如电荷注入进氧化物或击穿低级氧化物到达下方衬底)。栅极氧化物中或栅极氧化物-半导体界面处的俘获电荷还会导致不期望的和/或不可预见的 ISFET 操作和性能的变化。

[0182] 考虑到上述原因,本公开内容的其他发明实施方案涉及通过减少俘获电荷或缓解天线效应而提升 ISFET 性能的方法和装置。在一个实施方案中,可在传感器阵列制造完成之后减少俘获电荷,而在其他实施方案中,可以改进制造工艺本身来减少由某些常规工艺步骤感生的俘获电荷。在另外的实施方案中,可以组合使用“制造期间”和“后制造”技术来减少俘获电荷,且由此提升 ISFET 的性能。

[0183] 对于改变制造工艺本身而减少俘获电荷来说,在一个实施方案中,可以特定地选择图 11A 中所示的栅极氧化物 165 的厚度,以利于移除衬底的积累电荷;特别是,较薄的栅极氧化物会使大量产生的电荷穿过栅极氧化物直至其下的衬底而不被俘获。在根据这种观点的另一实施方案中,可将像素设计为包括一个额外的“牺牲”器件,即,具有比 ISFET 的栅极氧化物 165 还薄的栅极氧化物的另一晶体管。然后,ISFET 的浮栅结构可连接到牺牲器件的栅极,以使其用为“电荷移除晶体管”。当然,应当认识到某些包括这种牺牲器件的折中方案包括增加像素尺寸和复杂度。

[0184] 在另一实施方案中,在等离子体蚀刻之前,可用电介质覆盖图 11A 中所示的 ISFET 浮栅结构 170 的最顶端金属层 304,以减少俘获电荷。如上所述,在某些情况下,浮栅结构上积累的电荷与用于金属蚀刻的等离子体有关。通常,光刻胶施加到待蚀刻的金属上,接着根

据下方金属的所需几何图形而被图案化。在一个示例性实施方式中,在光刻胶施加之前,覆盖介电层(例如氧化物)可沉积到待蚀刻的金属上,以在金属表面提供用来阻挡等离子蚀刻工艺产生的电荷的一个额外的阻挡层。一方面,覆盖介电层可在后续工艺中继续保留,且其构成钝化层 172 的一部分。

[0185] 在另一实施方案中,用于最顶端金属层 304 的金属蚀刻工艺可改进为包括湿化学或离子束研磨,而不是等离子蚀刻。例如,可用对下方电介质具有选择性的水性化学处理来蚀刻金属层 304(例如参见 <http://www.transene.com/aluminum.html>,在此其全部内容通过引用并入本文)。另一替代方法是对金属层 304 使用离子研磨而不是等离子体蚀刻。离子研磨通常用于蚀刻不能容易地利用常规等离子体或湿化学处理移除的材料。离子研磨工艺不使用等离子体工艺中的振荡电场,因此不会在金属层中产生电荷。另一金属蚀刻替代方法包括最优化等离子体条件以降低蚀刻速度(即较小的功率密度)。

[0186] 在另一实施方案中,可以改变金属层的构造以利于在制造浮栅期间完全电绝缘。一方面,将金属设计为层叠的,以便大面积 ISFET 浮栅在其可能需要作为“跳线”的后续金属层以实现晶体管浮栅的电连接的最终制造期间没有连接任何结构。这种“跳线”连接设计避免了电荷从大的浮栅流至晶体管。这种方法可通过以下步骤实现(M=金属层):i) M1 接触多晶硅栅电极;ii) M2 接触 M1;iii) M3 限定浮栅且利用隔离岛与 M2 断开连接;iv) 具有非常小的面积的 M4 跳线,其在隔离岛上被蚀刻且连接浮栅 M3,将 M3 浮栅连接到与正好在晶体管有源区域上的多晶硅栅连接的 M1/M2/M3 叠层;以及 v) 仅移除浮栅上的 M3 和 M4 之间的层间电介质,以便暴露出裸露的 M3 浮栅。在上述方法概述中,可以不需要实施步骤 v),因为根据上文讨论的某些实施方案的 ISFET 构造将 M4 的钝化层留在 M4 的浮栅上。一方面,移除仍然可以在其他方面提升 ISFET 的性能(即灵敏度)。总之,最终形成的化学敏感钝化层可以是薄的溅射沉积离子敏感金属氧化物层。应当认识到上文讨论的表层跳线构造可以在标准 CMOS 制造流程中实现,从而使得最初的三个金属层中的任意金属层用作浮栅(即 M1、M2 或 M3)。

[0187] 对于减少俘获电荷的后制造工艺来说,在一个实施方案中,“合成气体退火”可用作后制造工艺,以减小俘获电荷的潜在的不利影响。在合成气体退火中,在氢气和氮气混合物的氛围下热处理由 CMOS 制造的 ISFET 器件。混合物中的氢气扩散进栅极氧化物 165 且中和特定形式存在的俘获电荷。一方面,合成气体退火没必要解决由俘获电荷造成的所有栅极氧化物损伤;而是在某些情况下,对某些俘获电荷的部分中和已经足以显著提升 ISFET 的性能。在根据本公开内容的示例性退火处理中,ISFET 可在包括 10%至 15%的氢气的氢/氮混合气体中,在 400 至 425 摄氏度下热处理约 30 至 60 分钟。在一个特定的实施方式中,在包括 10%的氢气的氢/氮混合气体中,在 425 摄氏度下热处理约 30 分钟,可以观察到对提升 ISFET 的性能特别有效。对于铝 CMOS 工艺来说,退火温度应保持在 450 摄氏度或低于该温度,以避免破坏铝冶金性。在根据本公开内容的退火工艺的另一方面中,在切割制造好 ISFET 阵列的晶片之后实施合成气体退火,以便确保可有效地改善因为切割工艺本身引起的俘获电荷和/或其他预切割工艺步骤(例如金属的等离子体蚀刻)而造成的缺陷。

[0188] 在根据本公开内容的实施方案的用于减小俘获电荷潜在不利影响的另外的工艺中,可在任意多种晶片后制造输送/封装步骤期间采用各种“静电放电(ESD)-敏感方案”。例如,在一个示例性工艺中,可以使用抗静电切割带来将晶片衬底固定在适当位置(例如

切割处理期间)。而且,虽然高电阻率(例如 $10\text{M}\Omega$)的去离子水通常使用在划片机的冷却中,但是根据本公开内容的一个实施方案,较小电阻率/较大传导性的水可用于此目的,以利于电荷经水传导;例如,可用二氧化碳来处理去离子水,以降低电阻率并提高对于切割工艺所产生电荷的传导性。而且,可在各个晶片切割/输送/封装步骤期间使用具有良好接地的晶片弹出工具,再次为任意这些步骤中所产生的电荷提供有效的传导路径,由此减小阵列的各个 ISFET 的浮栅结构的一个或多个导体上积累电荷的机会。

[0189] 在涉及减少俘获电荷的后制造工艺的另一实施方案中,可用 UV 辐射来照射 ISFET 的栅极氧化物区域。再次参考图 11A,在基于本实施方案的一个示例性实施方式中,在 ISFET 阵列的制造过程中,阵列的各个像素的顶金属层 304 中可包括一个任选的孔或窗口 302,其接近 ISFET 的浮栅结构。当 UV 辐射产生时,这个窗口旨在将 UV 辐射引入 ISFET 的栅极区域;特别是,如图 11 和 12A-L 中所示的像素 105_i 的各个层设置为使进入窗口 302 的 UV 辐射得以基本无阻碍地撞击多晶硅栅极 164 和栅极氧化物 165 附近的区域。

[0190] 为了利于降低俘获电荷的 UV 辐射工艺,申请人已经验证并认识到通常需要在图 11A 中所示的钝化层 172 中使用除氮化硅和氮氧化硅外的其他材料,这是因为氮化硅和氮氧化硅严重吸收 UV 辐射。鉴于上述问题,这些材料需要被其他对 UV 辐射非常透明的材料替换,这些可替换的材料实例包括但不限于磷硅酸盐玻璃 (PSG) 和硼掺杂磷硅酸盐玻璃 (BPSG)。但是 PSG 和 BPSG 能透过氢和氢氧离子;因此,为了使其能够使用在对 pH 敏感的 ISFET 设计的钝化层中,PSG 和 BPSG 可与离子可透过材料一同使用而形成钝化层,该离子可透过材料例如氧化铝 (Al_2O_3) 也对 UV 辐射非常透明。例如,再次参考图 11A,可在钝化层 172 的第一区域 172A 中使用 PSG 或 BPSG 来代替氮化硅或氮氧化硅,并可在钝化层 172 的第二部分 172B 中使用氧化铝薄层(例如 400 至 600 埃)(例如,可利用后 CMOS 剥离光刻工艺来沉积氧化铝)。

[0191] 在包括 UV 辐射的实施方案的另一方面中,传感器阵列的各个 ISFET 必须在 UV 辐射处理期间适当地偏置,以利于俘获电荷的减少。特别地,撞击其中形成 ISFET 的传导沟道的本体硅区域 160 的来源于 UV 辐射的高能光子产生电子空穴对,其有助于在电流流过 ISFET 的传导沟道时中和栅极氧化物中的俘获电荷。为此,结合图 17 在下文进一步讨论的阵列控制器在 UV 辐射处理期间产生适当的用于偏置阵列的 ISFET 的信号。特别地,再次参考图 9,产生 $\overline{\text{RowSel}}_1$ 至 $\overline{\text{RowSel}}_n$ 的各个信号以便同时启用/选择(即开启)传感器阵列的所有行,且由此将阵列的所有 ISFET 连接至各个列中的相应的可控电流源 106_j 。随着各个列的所有像素同时被选择,来自给定列的电流源 106_j 被列中的所有像素所共享。通过移除偏置电压 VB4 而关闭列放大器 107A 和 107B,同时,通过对应于控制信号“UV”的开关将连接到给定列中的各个 ISFET 的漏极的放大器 107B 的输出接地。而且,用于阵列的所有 ISFET 的共用体电压 V_{BODY} 连接到电接地(即 $V_{\text{BODY}} = 0$ 伏特)(如上所述,在阵列的一般操作中,体偏置电压 V_{BODY} 连接到可用于阵列的最高电压电位,例如 VDDA)。在一个示例性过程中,用于所有可控电流源 106_j 的偏置电压 VB1 设置为使各个像素的 ISFET 传导约 $1\mu\text{A}$ 的电流。在 ISFET 阵列如此偏置之后,利用足够辐射量的 UV 辐射来辐射阵列(例如,在距阵列约一英寸的距离处,利用来自于产生约 $20\text{milliWatts}/\text{cm}^2$ 辐射的 EPROM 擦除器照射约 1 小时)。照射处理之后,在用于诸如离子浓度的化学性质的测量之前,使阵列静止并稳定几小时以上。

[0192] 图 13 示出了根据结合图 9-12 在上文讨论的列和像素设计的 ISFET 传感器阵列

100 的示例性 CMOS IC 芯片实施方式的框图。在本实施方案的一个方面中,阵列 100 包括 512 个列 102_1 至 102_{512} ,这些列都具有相应的列偏置 / 读出电路 110_1 至 110_{512} (每一个对应一个列,如图 9 中所示),其中各个列包括 512 个几何正方形像素 105_1 至 105_{512} ,各个像素都具有约 9 微米乘 9 微米的尺寸 (即阵列是 512 列乘 512 行)。另一方面,整个阵列 (包括像素以及相应行和列选择电路和列偏置 / 读出电路) 可制造在作为具有约 7 毫米乘 7 毫米尺寸的专用集成电路 (ASIC) 的半导体芯片上。当 512 乘 512 像素的阵列在图 13 的实施方案中示出时,应当认识到,根据其他实施方案,可用不同数目的行和列以及不同的像素尺寸来实现该阵列,正如结合图 19-23 在下文进一步讨论的那样。

[0193] 而且,如上所述,应当认识到根据本发明的各个实施方案的阵列都可根据常规 CMOS 制造技术以及改进的 CMOS 制造技术 (例如有助于实现本文讨论的化学 FET 阵列的各个功能化特性,诸如钝化材料的额外沉积、减少俘获电荷的工艺步骤等) 以及除了在这些常规 CMOS 制造中使用的技术之外的其他半导体制造技术来制造。因此,可以使用各种光刻技术来作为阵列制造工艺的一部分。例如,在一个示例性实施方式中,可使用一种光刻技术,其中通过交叠台阶的边缘和在距晶片衬底约 0.2 微米的位置处反复光刻曝光而使适当设计的区块“缝合”在一起。在单次曝光中,最大的芯片尺寸示例性地为约 21 毫米乘 21 毫米。通过选择性曝光不同的区块 (侧面、顶部和底部、核心等),可在晶片上限定很大的芯片 (最大为每晶片一个芯片的极端最大尺寸,通常称为“晶片规模集成”)。

[0194] 在图 13 中所示的阵列 100 的一方面中,头两列和后两列 102_1 、 102_2 、 102_{511} 和 102_{512} ,以及各个列 102_3 至 102_{510} 的头两个像素 105_1 和 105_2 以及最后两个像素 105_{511} 和 105_{512} (例如围绕阵列周长的两行和两列像素) 可设置为“基准”或“假”像素 103。参考图 11A,对于阵列的假像素来说,各个假像素 ISFET 的最顶部金属层 304 (最后连接到 ISFET 多晶硅栅极 0164) 连接到其他假像素的相同金属层并且可作为芯片的终端进入,其进而可以连接到参比电压 VREF。如结合图 9 在上文所讨论的那样,参比电压 VREF 也可施加到阵列的相应的列的偏置 / 读出电路。在下文进一步讨论的某些示例性实施方式中,初始测试 / 评估数据可基于施加的参比电压 VREF 和选择并读出假像素和 / 或基于直接施加 VREF 至相应的列缓冲器 (例如通过 CAL 信号) 读出列而从阵列获得数据,以有助于偏移检测 (例如像素到像素和列到列的偏差) 以及阵列校正。

[0195] 图 13 中,阵列操作 (如结合图 9 在上文所讨论的) 所需的各个电源和偏置电压通过电连接 (例如引脚、金属衬垫) 而提供给阵列,且为简单起见,在方框 195 中标记为“电源和偏置连接”。图 13 的阵列 100 还包括行选择移位寄存器 192、两组列选择移位寄存器 $194_{1,2}$ 以及两个输出驱动器 198_1 和 198_2 ,以提供来自阵列的两个表示传感器测量的并行输出信号 Vout1 和 Vout2。通过阵列控制器提供图 13 所示的各个电源和偏置电压、用于行和列移位寄存器的控制信号以及用于列偏置 / 读出电路的控制信号,正如结合图 17 在下文进一步讨论的那样,阵列控制器还从阵列 100 读取输出信号 Vout1 和 Vout2 (以及其他可选的状态 / 识别信号)。在图 13 中所示的阵列实施方案的另一方面中,阵列设置为使阵列的多个区域 (例如多个列) 可通过有助于增加数据采集速度的多个并行阵列输出 (例如 Vout1 和 Vout2) 同时读取,正如结合图 17 和 18 在下文进一步讨论的那样。虽然图 13 示出了具有两个列选择寄存器以及用来同时从两列获得数据的并行输出信号 Vout1 和 Vout2 的阵列,但是应当认识到,在其他实施方案中,根据本公开内容的阵列可设置为仅具有一个测量

信号输出,或多于两个测量信号输出;特别地,如结合图 19-23 在下文进一步讨论的,根据其他发明实施方案的更加密集的阵列可设置为具有四个以上的并行测量信号输出且可通过该四个以上的输出来同时启用阵列的不同区域以提供数据。

[0196] 根据一个示例性实施方式,图 14 示出了行选择移位寄存器 192,图 15 示出了其中一个列选择移位寄存器 194₂ 以及图 16 示出了图 13 中所示的阵列 100 的其中一个输出驱动器 198₂。如图 14 和 15 中所示,行和列选择移位寄存器实施为一系列的 D 型触发器,其连接到数字电路正电源电压 VDDD 和数字电源接地 VSSD。在行和列移位寄存器中,数据信号施加到各个串联序列中的第一触发器的 D 输入,时钟信号同时施加到串联序列中所有触发器的时钟输入。对于各个触发器来说,“Q”输出当时钟信号转变(例如下降沿)时复制 D 输入的状态。参考图 14,行选择移位寄存器 192 包括 512 个 D 型触发器,其中第一触发器 193 接收垂直数据信号 DV 而所有触发器接收垂直时钟信号 CV。第一触发器 193 的“Q”输出提供了第一行选择信号 RowSel₁ 且其连接到串联序列中的下一触发器的 D 输入。连续的触发器的 Q 输出连接到串联序列中的下一触发器的 D 输入且随着垂直时钟信号 CV 的连续下降沿转变而提供行选择信号 RowSel₂ 至 RowSel₅₁₂,正如结合图 18 在下文所讨论的那样。最后一个行选择信号 RowSel₅₁₂ 还被当作阵列 100 的任选输出作为信号 LSTV(末级垂直),其提供一个阵列的最后一行已经被选择的指示(例如用于识别目的)。虽然在图 14 中没有明确示出,但是各个行选择信号 RowSel₁ 至 RowSel₅₁₂ 都施加到相应的反相器,反相器的输出用于启用各个列中的已知像素(如图 9 中说明的,通过信号 $\overline{\text{RowSel}}_1$ 至 $\overline{\text{RowSel}}_n$)。

[0197] 关于列选择移位寄存器 194₁ 和 194₂,它们都以与行选择移位寄存器相类似的方式来实施,各个列选择移位寄存器都包括 256 个串联的触发器,且负责启动对阵列的奇数列或阵列的偶数列的读出。例如,图 15 示出了列选择移位寄存器 194₂,其设置为通过列选择信号 ColSel₂、ColSel₄、...、ColSel₅₁₂ 而连续地启动对阵列的所有偶数列的读出,然而,另一列选择移位寄存器 194₁ 设置为连续地启动对阵列的所有奇数列的读出(通过列选择信号 ColSel₁、ColSel₃、...、ColSel₅₁₁)。上述两个列选择移位寄存器同时受水平数据信号 DH 和水平时钟信号 CH 的控制,以提供相应的列选择信号,正如结合图 18 在下文进一步讨论的那样。如图 15 中所示,最后的列选择信号 ColSel₅₁₂ 还可当作阵列 100 的一个可选输出作为信号 LSTH(末级水平),其提供了一个阵列的最后列已经被选择的指示(例如用于识别的目的)。

[0198] 暂时再次参考图 7,申请人已经验证并认识到,如结合图 13-15 在上文所讨论的,基于移位寄存器的用于阵列的行和列选择的实施方式是对于使用在包括了图 7 中所示的 Milgrew 等人的设计在内的各个现有技术的 ISFET 阵列设计中的行和列译码器方法的重大改进。特别地,对于图 7 中所示的行译码器 92 和列译码器 94 来说,在集成电路阵列设计中这些部件的实现复杂度急剧增加同时增大阵列的尺寸,这是由于需要连接到上述两个译码器的额外输入。例如,如果这种设计用于行和列选择的话,则结合图 13 在上文讨论的具有 512 行和列的阵列的每个行和列译码器都将需要九个输入($2^9 = 512$);类似地,如结合其他实施方案在下文讨论的具有 7400 行和 7400 列的阵列的每个行和列译码器都将需要 13 个输入($2^{13} = 8192$)。相反,随着阵列尺寸的增加,图 14 和 15 中所示的行和列选择移位寄存器却不需要额外的输入信号,而只是需要额外的 D 型触发器(其在 CMOS 工艺中常规实现)。因此,图 14 和 15 中所示的移位寄存器的实施方式提供了一种针对阵列行和列选择的简易

地可缩放的解决方案。

[0199] 在图 13 的实施方案中,“奇数”列选择移位寄存器 194_1 将奇数列选择信号提供给“奇数”输出驱动器 198_1 ,而偶数列选择移位寄存器 194_2 将偶数列选择信号提供给“偶数”输出驱动器 198_2 。这两个输出驱动器具有类似的设置,图 16 中示出偶数输出驱动器 198_2 的一个实例。特别地,图 16 示出了相应的偶数列输出信号 $V_{COL2}, V_{COL4}, \dots, V_{COL512}$ (参见图 9 的一般列信号输出 V_{COLj}) 施加到对列选择寄存器 194_2 提供的偶数列选择信号 $ColSel_2, ColSel_4, \dots, ColSel_{512}$ 响应的相应开关 $191_2, 191_4, \dots, 191_{512}$, 以将偶数列输出信号通过总线 175 而连续连接到缓冲放大器 199 (BUF) 的输入。图 16 中,缓冲放大器 199 接收来自输出缓冲正电源电压 VDDO 和输出缓冲电源接地 VSSO 的电力,并响应于输出缓冲偏置电压 VB00, 以对缓冲输出设定相应的偏置电流。对于具有高阻抗输入的缓冲放大器 199, 将响应于偏置电压 VB3 的电流宿 197 连接到总线 175, 以为选定列的列输出缓冲器的输出 (参见图 9 的缓冲放大器 111j) 提供合适的驱动电流 (例如约 $100 \mu A$)。缓冲放大器 199 基于阵列的选定偶数列来提供 V_{out2} ; 同时,参考图 13, “奇数”输出驱动器 198_1 的相应缓冲放大器基于阵列的选定奇数列提供输出信号 V_{out1} 。

[0200] 在一个示例性实施方式中,偶数和奇数输出驱动器 198_1 和 198_2 的开关 (例如如图 16 中所示的开关 $191_2, 191_4, \dots, 191_{512}$) 可实现为 CMOS 对传输门电路 (包括了 n 沟道 MOSFET 和 p 沟道 MOSFET, 参见图 4), 且可使用反相器以使各个列选择信号及其补码可施加到给定的传输门电路开关 191 而启用开关动作。各个开关 191 都具有串联电阻, 其在启用或“开启”时将相应的列输出信号连接到总线 175; 同样地, 当开关关闭时, 各个开关将电容加至总线 175。较大的开关减小串联电阻并使较高的驱动电流得以用于总线 175, 这通常使总线 175 更迅速地置位; 另一方面, 当开关关闭时, 较大的开关增加了总线 175 的电容, 这进而增加了总线 175 的置位时间。因此, 这是一种开关的串联电阻和与开关尺寸有关的电容之间的权衡。

[0201] 在启用连续开关之后总线 175 迅速置位的能力又有利于从阵列快速获取数据。为此, 在某些实施方案中, 输出驱动器 198_1 和 198_2 的开关 191 特别地设置为显著降低总线 175 的置位时间。给定开关的 n 沟道和 p 沟道 MOSFET 都加到总线 175 的电容; 但是, n 沟道 MOSFET 通常具有比 p 沟道 MOSFET 更好的频率响应以及电流驱动能力。鉴于上述内容, 申请人已经验证并认识到, 通过实现其中给定开关的 n 沟道 MOSFET 和 p 沟道 MOSFET 的对应尺寸不同的“非对称”开关, n 沟道 MOSFET 的某些优良的特性可用于提升总线 175 的置位时间。

[0202] 例如, 在一个实施方案中, 参考图 16, 电流宿 197 可设置为当所有开关 $191_2, 191_4, \dots, 191_{512}$ 都开启或关闭 (不导电) 时, 总线 175 通常被“拉低”。假定基于 ISFET 的测量而为列输出信号设定被略微限制的期望信号动态范围, 当给定的开关启用或开启 (导电) 时, 在大多数情况下, 通过构成开关的 CMOS 对的 n 沟道 MOSFET 来实现大部分传导。因此, 在本实施方案的一个方面中, 各个开关 191 的 n 沟道 MOSFET 和 p 沟道 MOSFET 具有不同的尺寸; 即, 在一个示例性实施方式中, n 沟道 MOSFET 的尺寸明显大于 p 沟道 MOSFET 的尺寸。更具体地, 鉴于相等尺寸的 n 沟道和 p 沟道 MOSFET 被视为参考点, 在一个实施方式中, n 沟道 MOSFET 的尺寸可增加到约 2 至 2.5 倍, 且 p 沟道 MOSFET 的尺寸可减小到约 8 至 10 倍, 以使 n 沟道 MOSFET 为 p 沟道 MOSFET 的约 20 倍。由于明显减小了 p 沟道 MOSFET 的尺

寸且相对适度的增加了 n 沟道 MOSFET 的尺寸,所以明显降低了处在关闭状态下的开关的总电容,并相应地显著降低了总线 175 的电容;同时,由于具有较大尺寸的 n 沟道 MOSFET,所以显著增加了开关的电流驱动能力、频率响应和跨导,这又导致明显降低了总线 175 的置位时间。

[0203] 虽然上述实例说明了用于输出驱动器 198_1 和 198_2 的其中 n 沟道 MOSFET 大于 p 沟道 MOSFET 的非对称开关 191,但是应当认识到在另一实施方案中,可以执行与之相反的设置,即,具有 p 沟道 MOSFET 大于 n 沟道 MOSFET 的非对称开关。在本实施方案的一个方面中,再次参考图 16,电流源 197 还可以作为电流源以适当地驱动选定列的列输出缓冲器(参见图 9 的缓冲放大器 111j)的输出,且该电流源 197 设置为当所有开关, $191_2, 191_4, \dots, 191_{512}$ 都开启或关闭(不导电)时,总线 175 通常被“拉低”。在这种情况下,可由构成开关的 CMOS 对的 p 沟道 MOSFET 来实现大部分开关的传导。可在本实施方案中得到降低开关电容(并因此降低了总线电容)的益处,虽然降低总线 175 的置位时间的总体有益的效果可能会略小于上文说明的情况,这是由于与 n 沟道 MOSFET 相比, p 沟道 MOSFET 具有较低的频率响应。然而,基于较大的 p 沟道 MOSFET 的非对称开关仍然有助于显著降低总线置位时间,还可以提供一种电路实施方式,其中列输出缓冲放大器(图 9 的 111j)可以是具有显著增加的增益的体连接源极跟随器。

[0204] 在又一涉及利于图 16 中所示的总线 175 的快速置位的实施方案中,可以认识到连接到总线 175 的开关 191 越少则产生的总线电容就越小。鉴于此,并再次参考图 13,在又一实施方案中,可在 ISFET 阵列 100 中使用大于两个的输出驱动器 198_1 和 198_2 ,以便各个输出驱动器可以处理阵列的更少量的列。例如,不是用一个驱动器处理所有的偶数列而用另一驱动器处理所有奇数列,而是该阵列可包括四个列选择寄存器 $194_{1,2,3,4}$ 以及相应的输出驱动器 $198_{1,2,3,4}$,因而各个输出驱动器可处理阵列的所有列中的四分之一,而不是所有列中的一半。因此,在这个实施方式中,与结合图 16 在上文讨论的实施方案相比,各个输出驱动器将具有一半数量的开关 191,且各个输出驱动器的总线 175 将具有相应的较低电容,由此改善了总线置位时间。虽然在本实例中出于说明目的讨论了四个输出驱动器的方案,但是可以认识到本公开内容并不限制在这方面,实际上,在上述方案中,大于两个的任何数量的输出驱动器都可用于改善总线置位时间。以下将详细讨论其中使用多于两个输出驱动器以利于从阵列快速获取数据的其他阵列实施方案(例如结合图 19-23)。

[0205] 在结合图 13-16 在上文讨论的阵列设计的一个方面中,在阵列上提供分离的模拟电源电压连接(用于 VDDA、VSSA)、数字电源电压连接(用于 VDDD、VSSD)和输出缓冲器电源电压连接(用于 VDDO、VSSO),以有助于噪声隔离以及降低各个阵列部件之间的信号串扰,由此增加了输出信号 V_{out1} 和 V_{out2} 的信噪比(SNR)。在一个示例性实施方式中,正电源电压 VDDA、VDDD 和 VDDO 都可以是约 3.3 伏特。另一方面,这些电压分别可通过一个或多个可编程电压源而“芯片外(off-chip)”提供,正如结合图 17 在下文进一步讨论的那样。

[0206] 图 17 示出了根据本公开内容的一个发明实施方案,连接到阵列控制器 250 的图 13 的传感器阵列 100 的框图。在各个示例性实施方式中,阵列控制器 250 可制造为“自立式”控制器或制造为构成计算机 260 的一部分的计算机可兼容“卡”,正如结合图 8 在上文所讨论的那样。一方面,阵列控制器 250 的功能可由计算机 260 通过接口部件 252(例如串行接口,通过 USB 端口或 PCI 总线,以太网连接等)来控制,如图 17 中所示。在一个实施方案

中,阵列控制器 250 制造为印刷电路板,其中插入与常规 IC 芯片类似的阵列 100(例如阵列 100 设置为插入阵列控制器的 ASIC)。在这个实施方案的一个方面中,所有或部分阵列控制器 250 可实施作为现场可编程门阵列 (FPGA),其设置为实现进一步在下文详细讨论的各种阵列控制器功能。

[0207] 通常,阵列控制器 250 为阵列 100 提供各个电源电压和偏置电压,以及与行和列选择有关的各个信号、像素输出的采样和数据采集。具体而言,阵列控制器 250 读取两个包括来自于阵列 100 的多路相应像素电压信号的模拟输出信号 V_{out1} (奇数列)和 V_{out2} (偶数列),接着数字化这些相应的像素信号以将测量数据提供给计算机 260,计算机 260 进而可存储和 / 或处理该数据。在某些实施方式中,阵列控制器 250 还可以设置为实施或利于各种阵列校正和识别功能,以及结合图 11A 在上文讨论的可选的 UV 照射处理。

[0208] 如图 17 中说明的,阵列控制器 250 一般为阵列 100 提供模拟电源电压和接地 (V_{DDA} 、 V_{SSA})、数字电源电压和接地 (V_{DDD} 、 V_{SSD}) 以及缓冲器输出电压和接地电压 (V_{DDO} 、 V_{SSO})。在一个示例性实施方式中,各个电源电压 V_{DDA} 、 V_{DDD} 和 V_{DDO} 都是约 3.3 伏特。如上所述,一方面,这些电源电压中的每一个都通过分离的传导路径提供给阵列 100 以有助于噪声隔离。另一方面,这些电源电压可来自于各个电源 / 调节器,或一个或多个这些电源电压可来自于阵列控制器 250 的电源 258 的公用源。电源 258 还为阵列操作提供多个偏置电压(例如, V_{B1} , V_{B2} , V_{B3} , V_{B4} , V_{B00} , V_{BODY})以及参比电压 V_{REF} 用于阵列识别和校正。另一方面,电源 258 包括一个或多个数-模转换器 (DAC),其可通过计算机 260 来控制,以使任何或全部偏置电压、参比电压和电源电压在软件的控制下变化(即可编程偏压设定)。例如,响应于计算机控制的电源 258 可有助于调整用于像素漏电流的偏压 V_{B1} 和 V_{B2} 、用于列总线驱动的 V_{B3} 、用于列放大器带宽的 V_{B4} 和用于列输出缓冲器电流驱动的 V_{B00} 。在某些方面中,可以调整一个或多个偏压来最优化来自启用像素的信号的位置时间。而且,用于阵列的所有 ISFET 的共用体电压 V_{BODY} 可在用来降低俘获电荷的可选后制造 UV 照射处理期间接地,接着在用于测量 / 数据采集的阵列的识别分析、校正和一般操作期间连接到较高的电压(例如 V_{DDA})。同样地,可改变参比电压 V_{REF} 以利于实现各种识别和校正功能。

[0209] 还如图 17 中所示,通常用在通过阵列 100 进行的分析物溶液的测量方面的参比电极 76(结合图 1 在上文所讨论的)可连接到电源 258,从而为像素输出电压提供参比电位。例如,在一个实施方式中,参比电极 76 可连接到电源接地(例如模拟接地 V_{SSA}),从而为基于上述等式 (3) 的像素输出电压提供基准。在其他实施方式中,可通过将具有给定 pH 水平的目标溶液 / 样本放置于传感器阵列 100 附近来设置参比电极的电压,并调整参比电极的电压直至阵列输出信号 V_{out1} 和 V_{out2} 提供处于所需基准水平的像素电压,像素电压相对于基准水平的后续变化反映了相对于已知参比 pH 水平的局部变化。通常,应当认识到虽然在某些实施方式中,由电源 258 提供的参比电压 V_{REF} 可用于设定参比电极 76 的电压,但是与参比电极 76 有关的电压不必与上文所述的参比电压 V_{REF} (其可用于各种阵列识别和校正功能)相同。

[0210] 对于从阵列 100 采集数据来说,在一个实施方案中,图 17 的阵列控制器 250 可包括一个或多个前置放大器 253,以进一步缓冲来自传感器的输出信号 V_{out1} 和 V_{out2} 并提供可选择的增益。一方面,阵列控制器 250 可包括一个用于各个输出信号的前置放大器(例如,用于两个模拟输出信号的两个前置放大器)。其他方面中,前置放大器可设置为接收从

0.0 至 3.3 伏特的输入电压,可具有可编程 / 计算机可选择的增益 (例如 1、2、5、10 和 20 以及低噪声输出 (例如 $< 10\text{nV}/\sqrt{\text{Hz}}$),并且可提供低通滤波 (例如 5MHz 和 25MHz 的带宽)。另一方面,前置放大器可具有用于输入和 / 或输出电压信号的可编程 / 计算机可选择的偏置,从而为任意所需范围设定一个标称水平。

[0211] 图 17 的阵列控制器 250 还包括一个或多个模拟 - 数字转换器 254 (ADC), 以将传感器阵列输出信号 V_{out1} 和 V_{out2} 转换为数字输出 (例如 10 位或 12 位), 从而将数据提供给计算机 260。一方面,一个 ADC 可用于传感器阵列的各个模拟输出,并且各个 ADC 都可连接到相应的前置放大器的输出 (如果前置放大器用于给定实施方式中)。另一方面,ADC 可具有计算机可选择的输入范围 (例如 50mV、200mV、500mV、1V), 以有利于与阵列输出信号和 / 或前置放大器参数的不同范围的兼容性。又一方面,ADC 的带宽可大于 60MHz, 且数据采集 / 转换速度大于 25MHz (例如高达 100MHz 或更大)。

[0212] 在图 17 的实施方案中,可通过时序发生器 256 来控制 ADC 采集时序和阵列的行和列选择。特别地,时序发生器将数字垂直数据和时钟信号 (DV、CV) 提供给控制行选择,并将数字水平数据和时钟信号 (DH、CH) 提供给列选择,并且提供列采样和保持信号 COL SH 以对启用行采样相应像素电压,正如结合图 9 在上文所讨论的那样。在某些实施方式中,时序发生器 256 可通过执行代码的微处理器来实现,设置为多路数字模式发生器,以提供适当地定时控制信号。在一个示例性实施方式中,时序发生器 256 可实施为现场可编程门阵列 (FPGA)。

[0213] 图 18 示出了如时序发生器 256 提供的用来从传感器阵列 100 采集像素数据的这种信号的示例性时序图。对下述讨论来说,“帧”定义为包括阵列中各个像素的数值 (例如输出信号或电压 V_s) 的数据集,且“帧频”定义为可从阵列采集连续帧的速度。在图 18 的实例中,选择 20 帧 / 秒的示例性帧频来说明阵列的操作 (即行和列选择以及信号采集);但是,应当认识到根据本公开内容的阵列及其控制器并不局限在这方面,也可以采用包括了较低帧频 (例如 1 至 10 帧 / 秒) 或较高帧频 (例如 25、30、40、50、60、70 至 100 帧 / 秒等) 的不同帧频和具有相同或更多像素的阵列。在某些示例性应用中,可以采集包括对给定的一种或多种分析物进行几秒以上试验的多帧的数据集。可连续实施若干这种试验,在某些情况下,在试验期间停顿以允许数据传送 / 处理和 / 或传感器阵列 ASIC 的清洗以及后续试验的试剂制备。

[0214] 在一个实施方式中,阵列控制器 250 控制阵列 100 一次一行地顺序启用行。例如,再次暂时参考图 9,通过行选择信号 $\overline{\text{RowSel}}_1$ 启用像素的第一行。允许启用的像素停留一段时间,这之后, COL SH 信号被暂时中断以关闭各个列中的采样 / 保持开关并存储到列采样 / 保持电容 C_{sh} , 通过列中的第一像素输出电压值。接着这个电压可作为施加到两个阵列输出驱动器 198_1 和 198_2 (奇数和偶数列) 中的一个的列输出电压 V_{colj} (参见图 16)。接着禁用 COL SH 信号,由此开启各个列中的采样 / 保持开关并将列输出缓冲器 111_j 与列放大器 $107A$ 和 $107B$ 断开。不久之后,通过行选择信号 $\overline{\text{RowSel}}_2$ 启用像素的第二行。在像素的第二行允许设置期间,一次产生两个列选择信号 (一个奇数一个偶数;奇数列选择信号连续施加到奇数输出驱动器,偶数列选择信号连续施加到偶数输出驱动器) 来读取与第一行有关的列输出电压。因此,在启用和设置阵列中的给定行的同时,一次两列,读取前一行。通过交错行选择以及取样 / 读出,并通过一次读取给定行的多个列,可以通过明显改进的方式

从阵列采集数据帧。

[0215] 图 18 示出了用于 20 帧 / 秒的示例性帧频的上述处理的详细时序。假设阵列中具有这种帧频和 512 行, 每一行必须在约 98 微秒内读出, 如图 18 中的垂直区分所表示。因此, 垂直时钟信号 CV 具有 98 微秒的周期 (即超过 10kHz 的时钟频率), 且在 CV 信号的下降沿 (负转变) 启用一个新的行。图 18 的左侧反映了一个新的帧周期的开始, 在该点, 在 CV 信号的第一下降沿之前垂直数据信号 DV 有效, 在 CV 信号的下一下降沿之前无效 (对于来自连续帧的数据采集来说, 仅在行 512 启用之后垂直数据信号再次有效)。而且, 在 CV 信号的各个下降沿 (即新的行被启用) 之前, COL SH 信号有效 2 微秒, 且离 CV 信号的下降沿约 50 纳秒。

[0216] 图 18 中, COL SH 信号的第一次出现实际上是采样阵列的行 512 的像素值。因此, 根据 CV 信号的第一下降沿, 启用了第一行且将其保持 (约 96 微秒) 直至 COL SH 信号第二次出现。在第一行的保持时间期间, 行 512 的像素值经由列选择信号而被读取。因为同时产生两个列选择信号来读取 512 列, 所以水平时钟信号 CH 必须在这个周期中产生 256 个循环。CH 信号的各个下降沿产生一个奇数和一个偶数列选择信号。如图 18 中所示, 给定行中的 CH 信号的第一下降沿在行选择之后的两微秒发生, 以允许设置储存在采样 / 保持电容 C_{sh} 上并由列输出缓冲器提供的电压值。而且对于各个行来说, 水平数据信号 DH 在 CH 信号的第一下降沿之前是有效的, 且在 CH 信号的下一下降沿之前禁用。在 COL SH 信号出现之前选择最后两列 (例如 511 和 512), 如上所述, 该 COL SH 信号出现在下一行启用之前的约两微秒。因此, 在约 94 微秒 (即每行 98 微秒, 减去各个行开始和结束的两微秒) 的周期内, 每次读取两个 512 列。这使得各个阵列输出信号 Vout1 和 Vout2 的数据速度约为 2.7MHz。另一方面, 可通过时序发生器 256 控制 ADC254, 以在明显较高的速度下采集输出信号 Vout1 和 Vout2, 从而对各个像素测量提供多重数字采样, 接着可取其平均值 (例如, ADC 数据采集速度可约为 100MHz 以对 2.7MHz 的阵列输出信号采样, 由此对每个像素测量提供多达约 35-40 次采样)。

[0217] 除了控制传感器阵列和 ADC 之外, 时序发生器 256 还可设置为有助于各种阵列校正和识别功能以及可选的 UV 照射处理。为此, 时序发生器可利用指示阵列的最后一行的选择的信号 LSTV 和信号 LSTH 来表示阵列的最后一列的选择。时序发生器 256 还可负责用于产生将参比电压 VREF 施加到列缓冲放大器的 CAL 信号, 以及产生在 UV 照射工艺期间将阵列中所有 ISFET 的漏极接地的 UV 信号 (参见图 9)。时序发生器还可在各种校正和识别功能或 UV 照射期间为电源 258 提供某些控制功能, 来适当地控制电源或偏置电压; 例如, 在 UV 照射期间, 时序发生器可控制连接到体电压 V_{BODY} 的电源接地, 同时激活 UV 信号以将 ISFET 的漏极接地。对于阵列校正和识别以及 UV 照射来说, 在某些实施方式中, 时序发生器可接收来自计算机 260 的特定程序以提供适当的控制信号。一方面, 计算机 260 可使用各种从阵列的假像素获得的数据以及基于 CAL 信号和参比电压 VREF 的应用获得的列信息, 来确定与给定阵列有关的各种校正参数和 / 或用于校正和识别功能的特定程序。

[0218] 对于阵列控制器 250 的计算机接口 252 来说, 在一个示例性实施方式中, 接口设置为有助于计算机 260 的约 200MB/sec 的数据速度, 且可以包括高达 400MB 或更大的本地存储器。计算机 260 设置为以 200MB/sec 的速度接收数据, 并处理该数据以重构像素图象 (例如, 其可以假彩色的形式显示在监视器上)。例如, 计算机可设置为执行用 C++ 或 Visual

Basic 编写的常规通用程序以处理数据并根据需要进行显示。

[0219] 根据本公开内容,已经讨论了示例性 ISFET 阵列和阵列控制器的若干方面,图 19-23 说明了根据其他发明实施方案的具有较大数量像素的 ISFET 传感器阵列的另一 CMOS IC 芯片实现方式的框图。一方面,结合图 19-23 在下文进一步讨论的各个 ISFET 阵列可由类似于图 17 中所示的阵列控制器来控制,在某些情况下,可以改进监视器来适应较高数量的像素(例如附加前置放大器 253 和模-数转换器 254)。

[0220] 图 19 示出了根据一个发明实施方案的基于结合图 9-12 在上文讨论的列和像素设计以及 0.35 微米 CMOS 制造工艺的 ISFET 传感器阵列 100A 的框图。阵列 100A 包括 2048 个列 102_1 至 102_{2048} ,其中每个列都包括 2048 个几何正方形的像素 105_1 至 105_{2048} ,其中的每一个都具有约 9 微米乘 9 微米的尺寸。因此,该阵列包括超过四百万个像素($> 4M$ 像素),并且在一个示例性实施方式中,整个阵列(ISFET 像素和有关电路)可制造为具有约 20.5 毫米乘 20.5 毫米尺寸的集成电路芯片。

[0221] 在图 19 中所示的实施方案的一个方面中,阵列 100A 可至少部分地设置为可分别控制的多组像素。例如,像素的各列可分成顶部和底部半区,并且在列的相应的顶部半区的像素集合可形成第一行组 400_1 (例如顶部组,行 1-1024),且在列的相应的底部半区的像素集合可形成第二行组 400_2 (例如底部组,行 1025-2048)。而第一和第二行组中的每一个(例如顶部和底部)都与相应的行选择寄存器、列偏置/读出电路、列选择寄存器和输出驱动器相关联。以这种方式,从第一和第二组行 400_1 和 400_2 中每一个的像素选择和数据采集都基本上与图 13 中所示的整个阵列 100 的像素选择和数据采集类似;换句话说,一方面,图 19 的阵列 100A 基本上包括两个被同时控制的具有不同像素组的“子阵列”,从而为较高数量的像素提供显著改进的数据采集。

[0222] 特别地,图 19 示出了第一行组 400_1 的行选择可由第一行选择寄存器 192_1 控制,第二行组 400_2 的行选择可由第二行选择寄存器 192_2 控制。一方面,各个行选择寄存器 192_1 和 192_2 都可设置为如结合图 14 在上文讨论的那样,来接收垂直时钟(CV)和垂直数据(DV)信号且产生信号 $\overline{\text{RowSel}}_1$ 至 $\overline{\text{RowSel}}_{1024}$,且第二行选择寄存器 192_2 会产生信号 $\overline{\text{RowSel}}_{1025}$ 至 $\overline{\text{RowSel}}_{2048}$ 。另一方面,行选择寄存器 192_1 和 192_2 都可同时接收共用垂直时钟和数据信号,以在任何给定时间下启用阵列的两行,其中一个来自于顶部组,而另一个来自于底部组。

[0223] 对于第一和第二行组中的每一个来说,图 19 的阵列 100A 还包括列偏置/读出电路 110_{1T} - 110_{2048T} (用于第一行组 400_1)以及 110_{1B} - 110_{2048B} (用于第二行组 400_2),以使各个列都包括两个图 9 中所示的偏置/读出电路 110_j 的实例。阵列 100A 还包括用于第二行组 400_2 的两个列选择寄存器 $192_{1,2}$ (奇数和偶数)以及两个输出驱动器 $198_{1,2}$ (奇数和偶数),以及用于第一行组 400_1 的两个列选择寄存器 $192_{3,4}$ (奇数和偶数)以及两个输出驱动器 $198_{3,4}$ (奇数和偶数)(即,总共四个列选择寄存器和四个输出驱动器)。列选择寄存器接收水平时钟信号(分别用于第一行组和第二行组的 CHT 和 CHB)以及水平数据信号(分别用于第一行组和第二行组的 DHT 和 DHB)来控制奇数和偶数列选择。在一个实施方式中,CHT 和 CHB 信号可提供为共用信号,且 DHT 和 DHB 可提供为共用信号,以每次同时从阵列读出四列(即从各个行组中读出一个奇数和一个偶数列);特别地,如结合图 13-18 在上文所讨论的那样,对于每个启用的行来说可同时读取两个列,且相应的像素电压提供为两个输出信号。因此,通过在任意给定时间的两个行的启用,以及在任意给定时间的两列每行的读取,阵列

100A 可提供四个同时的输出信号 Vout1、Vout2、Vout3 和 Vout4。

[0224] 在图 19 的阵列 100A 的一个示例性实施方式中,其中以 20 帧 / 秒的帧频获得完整数据帧 (来自第一和第二行组 400_1 和 400_2 的所有像素),在每个约 49 微秒的周期内连续启用 1024 对行。对于各个启用的行来说,在约 45 微秒的时间内由各个列选择寄存器 / 输出驱动器来读出 1024 个像素 (在各个行开始和结束处容许 2 微秒,正如结合图 18 在上文所讨论的那样)。因此,在本实例中,各个阵列输出信号 Vout1、Vout2、Vout3 和 Vout4 都具有约 23MHz 的数据速度。此外,应当认识到在其他实施方式中,可不以 20 帧 / 秒的帧频来从图 19 的阵列 100A 中获取数据 (例如 50 ~ 100 帧 / 秒)。

[0225] 与图 13 的阵列 100 相同,在其他方面中,图 19 的阵列 100A 可包括围绕阵列周边的假像素或参比像素 103 的多个行和列,以有助于初始测试 / 评估数据、偏移测定和 / 或阵列校正。而且,用于阵列操作的各个电源和偏置电压 (如结合图 9 在上文讨论的那样) 都以与结合图 13 在上文描述的相似的方式提供给方框 195 中的阵列 100A。

[0226] 图 20 示出了根据另一发明实施方案的基于 0.35 微米 CMOS 制造工艺并具有与图 19 中讨论的阵列 100A 的构造相类似的 ISFET 传感器阵列 100B 的框图。虽然阵列 100B 一般还基于结合图 9-12 在上文讨论的列和像素设计,但阵列 100B 中的像素尺寸 / 间距小于图 10 中所示的像素尺寸 / 间距。特别地,再次参考图 10 和 11,图 10 中所示的尺寸“e”实质上在图 20 的实施方案中从约 9 微米减小至约 5 微米,但没有影响设置于像素的中心区域中的有源像素部件的完整性;类似地,图 10 中所示的尺寸“f”从约 7 微米减小到约 4 微米。换句话说,围绕有源部件的像素的某些外围区域实际上相对于图 10 中的给定尺寸被减小了,但是没有影响如图 10 和 11 中所示的像素有源部件的俯视图和截面图及其设计。图 20A 中示出这种像素 105A 的俯视图,其中尺寸“e”是 5.1 微米且尺寸“f”是 4.1 微米。在这种像素设计的一方面中,为了有助于尺寸削减,与图 10 中所示的包括存在于围绕像素的整个周边的若干体连接 B 的像素相比,像素 105A 包括较少的体连接 B (例如像素的各个角落都有一个)。

[0227] 如图 20 中所标注的,阵列 100B 包括 1348 个列 102_1 至 102_{1348} ,其中每个列都包括 1152 个几何正方形的像素 $105A_1$ 至 $105A_{1152}$,其中的每一个都具有约 5 微米乘 5 微米的尺寸。因此,该阵列包括超过 150 万个像素 ($> 1.5M$ 像素),且在一个示例性实施方式中,整个阵列 (ISFET 像素和有关电路) 可制造为具有约 9 毫米乘 9 毫米尺寸的集成电路芯片。与图 19 的阵列 100A 相同,在一个方面中,图 20 的阵列 100B 分成两个行组 400_1 和 400_2 ,正如结合图 19 在上文所讨论的那样。在一个示例性实施方式中,以 50 帧 / 秒的帧频获取完整数据帧 (第一和第二行组 400_1 和 400_2 的所有像素),由此需要在每个约 35 微秒的周期内连续启用 576 对行。对于各个启用的行来说,在约 31 微秒的时间内,由各个列选择寄存器 / 输出驱动器读取 674 个像素 (在各个行开始和结束处容许 2 微秒,正如结合图 18 在上文所讨论的那样)。因此,在本实例中,各个阵列输出信号 Vout1、Vout2、Vout3 和 Vout4 都具有约 22MHz 的数据速度。此外,应当认识到在其他实施方式中,可不以 50 帧 / 秒的帧频来从图 20 的阵列 100B 中获得数据。

[0228] 图 21 示出了根据另一个发明实施方案的基于 0.35 微米 CMOS 制造工艺并引入了结合图 20 和 20A 在上文讨论的较小像素尺寸 (5.1 微米正方形像素) 的 ISFET 传感器阵列 100C 的框图。如图 21 中所标注的,阵列 100C 包括 4000 个列 102_1 至 102_{4000} ,其中各个列都

包括 3600 个几何正方形的像素 $105A_1$ 至 $105A_{3600}$, 其中的每一个都具有约 5 微米乘 5 微米的尺寸。因此, 该阵列包括超过 1400 万个像素 ($> 14M$ 像素), 且在一个示例性实施方式中, 整个阵列 (ISFET 像素和有关电路) 可制造为具有约 22 毫米乘 22 毫米尺寸的集成电路芯片。与图 19 和 20 的阵列 100A 和 100B 相同, 在一个方面中, 图 21 的阵列 100C 分成两个行组 400_1 和 400_2 , 但是, 与阵列 100A 和 100B 不同, 对于各个行组来说, 阵列 100C 包括十六个列选择寄存器和十六个输出驱动器, 以一次同时在一个启用行中读取十六个像素, 以提供来自阵列 100C 的三十二个输出信号 V_{out1} – V_{out32} 。在一个示例性实施方式中, 以 50 帧/秒的帧频获取完整数据帧 (第一和第二行组 400_1 和 400_2 的所有像素), 由此需要在每个约 11 微秒的周期内连续启用 1800 对行。对于各个启用的行来说, 在约 7 微秒的时间内, 由各个列选择寄存器/输出驱动器读取 250 个 ($4000/16$) 像素 (在各个行开始和结束处容许 2 微秒)。因此, 在本实例中, 各个阵列输出信号 V_{out1} – V_{out32} 都具有约 35MHz 的数据速度。如同上述实施方案那样, 应当认识到在其他实施方式中, 可不以 50 帧/秒的帧频来从阵列 100C 中获取数据。

[0229] 虽然结合图 13-21 在上文讨论的示例性阵列都基于 0.35 微米常规 CMOS 制造工艺, 但是应当认识到, 根据本公开内容的阵列并不限制在这方面, 因为可以使用具有小于 0.35 微米的特征尺寸的 CMOS 制造工艺 (例如 0.18 微米 CMOS 制造工艺) 来制造这种阵列。因此, 可以制造具有显著低于 5 微米的像素尺寸/间距的 ISFET 传感器阵列, 由此提供非常密集的 ISFET 阵列。例如, 图 22 和 23 分别示出了根据另外的实施方案的基于 0.18 微米 CMOS 制造工艺的 ISFET 传感器阵列 100D 和 100E 的框图, 其中可以实现 2.6 微米的像素尺寸。该像素本身的设计基本基于图 20A 中所示的像素 $105A$, 除了具有由于 0.18 微米 CMOS 制造工艺的原因而产生的小尺寸以外。

[0230] 图 22 的阵列 100D 包括 2800 个列 102_1 至 102_{2800} , 其中各个列都包括 2400 个几何正方形的像素, 其中的每一个都具有约 2.6 微米乘 2.6 微米的尺寸。因此, 该阵列包括超过 650 万个像素 ($> 6.5M$ 像素), 且在一个示例性实施方式中, 整个阵列 (ISFET 像素和有关电路) 可制造为具有约 9 毫米乘 9 毫米尺寸的集成电路芯片。与图 19-21 的阵列 100A、100B 和 100C 相同, 在一个方面中, 图 22 的阵列 100D 分成两个行组 400_1 和 400_2 , 但是, 与阵列 100A、100B 和 100C 不同, 对于各个行组来说, 阵列 100D 包括八个列选择寄存器和八个输出驱动器, 以一次同时在一个启用行中读取八个像素, 以提供来自阵列 100D 的十六个输出信号 V_{out1} – V_{out16} 。在一个示例性实施方式中, 以 50 帧/秒的帧频获取完整数据帧 (第一和第二行组 400_1 和 400_2 的所有像素), 由此需要在每个约 16-17 微秒的周期内连续启用 1200 对行。对于各个启用的行来说, 在约 14 微秒的时间内, 由各个列选择寄存器/输出驱动器读取 350 个 ($2800/8$) 像素 (在各个行开始和结束处容许 1 至 2 微秒)。因此, 在本实例中, 各个阵列输出信号 V_{out1} – V_{out16} 都具有约 25MHz 的数据速度。如同上述实施方案那样, 应当认识到在其他实施方式中, 可不以 50 帧/秒的帧频来从阵列 100D 中获取数据。

[0231] 图 23 的阵列 100E 包括 7400 个列 102_1 至 102_{7400} , 其中各个列都包括 7400 个几何正方形的像素, 其中的每一个都具有约 2.6 微米乘 2.6 微米的尺寸。因此, 该阵列包括超过 5400 万个像素 ($> 54M$ 像素), 且在一个示例性实施方式中, 整个阵列 (ISFET 像素和有关电路) 可制造为具有约 21 毫米乘 21 毫米尺寸的集成电路芯片。与图 19-22 的阵列 100A-100D 相同, 在一个方面中, 图 23 的阵列 100E 分成两个行组 400_1 和 400_2 , 但是, 与阵列 100A-100D

不同的是,对于各个行组来说,阵列 100E 包括三十二个列选择寄存器和三十二个输出驱动器,以一次同时在一个启用行中读取三十二个像素,以提供来自阵列 100E 的六十四输出信号 V_{out1} – V_{out64} 。在一个示例性实施方式中,以 100 帧 / 秒的帧频获取完整数据帧 (第一和第二行组 400_1 和 400_2 的所有像素),由此需要在每个约 3 微秒的周期内连续启用 3700 对行。对于各个启用的行来说,在约 700 纳秒的时间内,由各个列选择寄存器 / 输出驱动器读取 230 个 ($7400/32$) 像素。因此,在本实例中,各个阵列输出信号 V_{out1} – V_{out64} 都具有约 328MHz 的数据速度。如同上述实施方案那样,应当认识到在其他实施方式中,可不以 100 帧 / 秒的帧频来从阵列 100D 中获得数据。

[0232] 因此,在根据本文公开的发明概念的 ISFET 阵列的各个实例中,具有约九 (9) 微米的阵列间距 (例如,小于十微米乘十微米的表面面积的传感器) 使得 ISFET 阵列包括 256000 个像素 (即 512 乘 512 的阵列),同时相应的行和列选择和偏置 / 读出电子器件可制造在 7 毫米乘 7 毫米的半导体晶片上,并且包括超过四百万像素 (即 2048 乘 2048 的阵列,大于 4Mega- 像素) 的类似传感器阵列可制造在 21 毫米乘 21 毫米的晶片上。在其他实例中,具有约 5 微米间距的阵列使得 ISFET 包括约 1.55M 像素 (即 1348 乘 1152 的阵列) 且相应的电子器件可制造在 9 毫米乘 9 毫米的半导体晶片上,且可以制造包括超过 14M 像素的 ISFET 传感器阵列并以及在 22 毫米乘 20 毫米的晶片上制造与之相应的电子器件。在其他实施方式中,能够使用小于 0.35 微米 (例如 0.18 微米 CMOS 工艺技术) 的特征尺寸的特征尺寸的 CMOS 制造工艺,可以制造具有显著低于 5 微米的像素尺寸 / 间距的 ISFET 传感器阵列 (例如 2.6 微米的阵列间距或小于 8 或 9 微米² 的像素 / 传感器面积),以提供非常密集的 ISFET 阵列。

[0233] 在本文讨论的 ISFET 的实施方案中,阵列像素使用 p 沟道 ISFET,正如结合图 9 在上文所讨论的那样。但是应当认识到,根据本公开内容的 ISFET 阵列并不限制在这方面,用于 ISFET 像素设计的其他实施方案可以基于 n 沟道 ISFET。特别地,结合图 13 和 19–23 在上文讨论的任何阵列都可根据 n 沟道 ISFET 的像素来实现。

[0234] 例如,图 24 示出了根据本公开内容的另一发明实施方案的利用 n 沟道 ISFET 及其附带的 n 沟道 MOSFET 来实现图 9 的像素设计。更具体地,图 24 示出了阵列的一个示例性像素 105_1 (即列的第一像素),以及列偏置 / 读出电路 110_j ,其中 ISFET $150(Q1)$ 是 n 沟道 ISFET。与图 9 的像素设计相同,图 24 的像素设计包括三个部件,即,ISFET 150 和两个 n 沟道 MOSFET 开关 $Q2$ 和 $Q3$,其响应于 n 行选择信号 ($RowSel_1$ 至 $RowSel_n$,逻辑高有效) 的其中一个。图 24 的像素中不需要传输门电路,并且像素的所有器件都是“同一类型”的,即 n 沟道器件。而且与图 9 的像素设计相同,每个像素仅有四个需要操作图 24 中所示的像素 105_1 的三个部件的信号线,即线 112_1 、 114_1 、 116_1 和 118_1 。在其他方面中,图 9 和图 24 的像素设计是类似的,这是因为它们都设置了恒定漏电流 I_{Dj} 和恒定漏 – 源极电压 V_{DSj} ,以从启用的像素获取输出信号 V_{Sj} 。

[0235] 图 24 的 n 沟道 ISFET 像素设计与图 9 的 p 沟道 ISFET 设计的主要区别在于电流流过像素的方向相反。为此,在图 24 中,元件 106_j 是连接到模拟电路电源接地电压 $VSSA$ 的可控电流源,而偏置 / 读出电路 110_j 的元件 108_j 是连接到模拟正电源电压 $VDDA$ 的可控电流源。而且,ISFET 150 的体连接未连接到它的源极,而是连接到阵列的其他 ISFET 的体连接,其又连接到模拟接地 $VSSA$,如图 24 中所标示的那样。

[0236] 除了图 9 和 24 中所示的像素设计（基于恒定 ISFET 漏电流和恒定 ISFET 漏-源极电压）之外，根据本公开内容的其他发明实施方案，可以预期用于 ISFET 阵列的基于 p 沟道 ISFET 和 n 沟道 ISFET 的其他像素设计，如图 25-27 中所说明的。如下所述，某些其他的像素设计需要来自阵列控制器 250 的额外和 / 或改变的信号，以有助于数据获取。特别地，图 25-27 中所示的像素设计的共有特征包括除了用于阵列的各个列的采样和保持电容之外，各个像素本身还具有采样和保持电容。虽然图 25-27 的替代像素设计通常包括大于图 9 和 24 的像素设计的部件数量，但是像素采样和保持电容能够用于“瞬象”型阵列，其中该阵列的所有像素都可以同时启用，以采样一个完整的帧并获取代表阵列的各个 ISFET 附近的一种或多种分析物测量的信号。在某些应用中，这可以提供较高的数据采集速度和 / 或改善的信号灵敏度（例如较高信噪比）。

[0237] 图 25 示出了这种单一像素 105C 以及有关的列电路 110j 的一个这种替代设计。像素 105C 利用 n 沟道 ISFET 且其一般基于在 ISFET Q1 的两端提供基于反馈放大器（Q4、Q5 和 Q6）的恒定电压的前提。特别地，晶体管 Q4 构成了反馈放大器的负载，并由偏压 VB1（由阵列控制器提供）来设定放大器的电流。晶体管 Q5 是共用栅极放大器，晶体管 Q6 是共用源极放大器。而且，使用反馈放大器的目的是通过调节由晶体管 Q3 提供的电流而保持 ISFET Q1 上的电压恒定。晶体管 Q2 限制了 ISFET Q1 能够引起的最大电流（例如，用以避免像素的大规模阵列过热引起的损坏）。这个最大电流由偏压 VB2（也由阵列控制器提供）设定。在图 25 中所示的像素设计的一方面中，施加到像素 105C 的电压可通过将偏压 VB2 设定为 0 伏特且偏压 VB1 设定为 3.3 伏特而关闭。这样，提供到这种像素的大规模阵列的电压可被调制（短时间周期被开启且接着被阵列控制器关闭），以获取离子浓度测量，同时降低阵列的总功耗。施加到像素的调制功率还减小了阵列的热耗散以及对分析物溶液的潜在加热，由此还降低了由于样本加热而导致的任意潜在有害效应。

[0238] 图 25 中，反馈放大器的输出（晶体管 Q3 的栅极）由 MOS 开关 Q7 采样并储存在像素本身的像素采样和保持电容 Csh 中。开关 Q7 由像素采样和保持信号 pSH（通过阵列控制器提供到阵列芯片）控制，该信号 pSH 同时施加到阵列的所有像素，以便同时存储对各个采样和保持电容的所有像素的读数。这样，根据图 25 的像素设计可被认为是“瞬象”阵列，因为在任意给定时间采样完整的数据帧，而不是顺序采样阵列的行。在各个像素值存储在相应的像素采样和保持电容 Csh 中之后，各个像素 105C（ISFET 和反馈放大器）能够自由获取另一 pH 读数或其通过关闭而节电。

[0239] 图 25 中，存储在所有像素采样和保持电容 Csh 上的像素值通过源极跟随器 Q8 而被一次一行的施加到列电路 110j，源极跟随器 Q8 通过响应于行选择信号（例如 RowSel11）的晶体管 Q9 而启用。特别地，在选定行且已经设定后，存储在像素采样和保持电容中的值接着又存储在列采样和保持电容 Csh2 上，因为其通过列采样和保持信号 COL SH 而被启用，并提供作为列输出信号 V_{COLj} 。

[0240] 图 26 示出了根据本公开内容的一个实施方案的单一像素 105D 及相关的列电路 110j 的另一设计。在本实施方案中，ISFET 示出为 p 沟道器件。在数据采集循环开始的时候，关闭由信号 pSH（像素采样 / 保持）以及 pRST（像素复位）控制的 CMOS 开关（这些信号由阵列控制器提供）。这将 ISFET（Q1）的源极拉到电压 VRST。此后，开启由信号 pRST 控制的开关，ISFET Q1 的源极将像素采样和保持电容 Csh 拉至由 pH 设定的水平之下的阈值。

接着开启由信号 pSH 控制的开关, 且将像素输出值通过响应于行选择信号 RowSel1 的开关的操作而连接到列电路 110j, 以提供列输出信号 $V_{col,j}$ 。与图 25 中说明的实施方案中的像素设计相同, 基于像素 105D 的阵列是“瞬象”型阵列, 因为阵列的所有像素可被同时操作。一方面, 这种设计使得在对所有像素进行长时间同步积分之后, 进行整个数据帧的高度读取。

[0241] 图 27 示出了根据本公开内容的一个实施方案的用于单一像素 105E 及相关的列电路 110j 的另一设计。在本实例中, ISFET 再次示出为 p 沟道器件。在数据采集循环开始的时候, 由控制信号 p1 和 pRST 操作的开关被暂时关闭。这就清除了存储在采样电容 Csh 上的值, 并使得电荷存储在 ISFET(Q1) 上。此后, 关闭由信号 pSH 控制的开关, 使得存储在 ISFETQ1 上的电荷存储到像素采样和保持电容 Csh 上。接着开启由信号 pSH 控制的开关, 将像素输出值通过响应于行选择信号 RowSel1 的开关的操作而连接到列电路 110j, 以提供列输出信号 $V_{col,j}$ 。通过 ISFET 电容与 Csh 电容的比率, 即增益 = C_{q1}/C_{sh} , 或通过多次启用像素 (即取得分析物测量的多个样本) 并在没有将电容复位的情况下, 求施加到像素采样和保持电容 Csh 的 ISFET 输出的和 (即增益是积累数量的函数), 可在像素 105E 中提供增益。与图 25 和 26 的实施方案相同, 基于像素 105D 的阵列是“瞬象”型阵列, 因为阵列的所有像素可被同时操作。

[0242] 从传感器的讨论中转移出来, 现在我们将探讨 ISFET 阵列和微孔腔阵列的组合以及相应的微流体学。因为微孔腔阵列结构的大多数附图都以截面图的方式存在或仅仅将阵列示出为简图中的一个框图, 所以提供了图 28A 和 28B 以协助读者开始直观化所得的三维装置。图 28A 示出排列成阵列的一组圆柱体孔腔 2810, 同时图 28B 示出排列成阵列的一组矩形柱体孔腔 2830。将可以看到, 通过形成孔腔壁的材料 2840 而将阱彼此分开 (隔离)。虽然确定能够制造具有其他截面的孔腔, 但是具有其他截面的孔腔未必可以方便地制造。这种微孔腔阵列位于上文讨论的 ISFET 阵列上, 每个孔腔具有一个或多个 ISFET。在后续附图中, 当微孔腔阵列都相同时, 可以仅绘出这些阵列中的一个。

[0243] 流体系统: 与高密度电子传感器阵列一同使用的装置和方法

[0244] 对于多种应用来说, 为了实现利用上述高密度电子阵列来完成用于感测化学反应或化学物的系统, 需要将包含用于感测的化学或生物学试剂的流体传送到阵列元件 (称为“像素”) 的技术和装置。在本节中, 将说明示例性的技术和方法, 这些技术和方法都适用于这个目的, 并具有令人满意的特性。

[0245] 因为可能需要系统高速工作, 所以优选流体传送系统在尽可能的限度内不会限制整体系统的工作速度。

[0246] 因此, 在足够小的反应量实质上促进了对于各种感测的检测速度和质量的情况下, 不仅需要高速、高密度的 ISFET 阵列或其他对离子浓度或其他化学属性或化学属性变化敏感的元件, 而且还需要用于将待评估的样本供应至阵列元件的有关机械的装置和技术。

[0247] 提供两种或有时三种部件或子系统及其相关方法, 其包括将对象化学样本递送给阵列元件: (1) 试剂与洗涤流体的供应和适宜的阀和辅助装置的微流体系统, (2) 流动腔, 以及 (3) 许多应用中的微孔腔阵列。将讨论这些子系统中的一个, 但讨论顺序相反。

[0248] 微孔腔阵列

[0249] 如在别处所讨论的那样, 对于诸如 DNA 序列测定的多种应用来说, 希望在半导体

传感器阵列上提供相应的微孔腔阵列,每个微孔腔足够小,优选仅能容纳一个负载 DNA 的微珠,与微孔腔相连接的阵列中的下方像素将提供相应的输出信号。

[0250] 这种微孔腔阵列的使用包括三个制造和制备阶段,分别讨论其中的每一个阶段:(1) 制造微孔腔阵列以形成具有包括微孔腔阵列层的涂层的芯片;(2) 在 DNA 序列测定的情况下,将被涂覆的芯片安装到流体界面,(3) 在孔腔中装载负载有 DNA 的一个或多个微珠。当然,可以理解的是,在其他应用中微珠可以是非必需的或可以使用具有不同特性的微珠。

[0251] 微孔腔阵列的制造

[0252] 可采用多种方法实现微孔腔的制造。制造的实际细节会需要某些试验过程,并随着可获得的处理能力而变化。

[0253] 一般来说,微孔腔的高密度阵列的制造包括使用蚀刻工艺在诸如光刻胶(有机或者无机)、电介质的材料的一层或多层上光刻图案化孔腔阵列的构造。可用传感器阵列上的材料来实现或可独立地实现图案化,接着将其转移到传感器阵列芯片上,或者组合上述两种方法来实现图案化。但是,光刻之外的技术如果能够提供可接受的结果,则这些技术不能被排除在外。

[0254] 现在讨论用于形成微孔腔阵列的方法的一个实例,首先参考图 29,其图解示出了芯片布图一角(即左下角)的俯视图,其示出了 CMOS 晶片 2914 上的分立的 ISFET 传感器 2912 的阵列 2910。信号线 2916 和 2918 用于寻址阵列并读取其输出。方块 2920 代表如上所述的用于阵列的某些电子器件,层 2922 代表成为微流体结构、流动腔的一部分的壁的一部分,如下文更全面解释的那样;流动腔是为使流体直接流过微孔腔阵列或如果没有微孔腔结构则流过传感器表面的结构。在芯片表面上,例如图 29 的下部左侧处所示的图案 2922 的图案可在加工半导体以形成 ISFET 及其相关电路期间形成,用作在电介质已经覆盖芯片表面时在传感器像素上定位孔腔的对准标记。

[0255] 如图所示的半导体结构形成之后,将微孔腔结构施加到芯片。即,微孔腔结构可形成在芯片上的右侧,或可独立地形成微孔腔结构,接着将其安装到芯片上,这两种方法都是可取的。为了在芯片上形成微孔腔结构,可利用多种工艺。例如,可以利用例如 Microchem's SU-8 2015 的负光刻胶或例如 HD Microsystems HD8820 的正光刻胶/聚酰亚胺来旋涂整个芯片直至达到微孔腔所需的高度。微孔腔在光刻胶层中的所需高度(例如,在每个孔腔一个像素的实例中为约 4-12 μm ,虽然没有特别限制为一般情况)可通过在一个或多个层中以预定速度(通过参考相关文献和制造商说明书或通过经验来确定)旋涂适当的光刻胶来实现(示例性地,孔腔的高度可选择为与传感器像素的横向尺寸对应,优选为标称 1:1~1.5:1 的纵横比,高:宽或直径。鉴于对信噪比的考虑,尺寸和所需数据采样率之间存在一个关系,以实现所需的性能等级。因此存在为给定应用选择最优参数的多个因素。作为替代方案,可以施加不同光刻胶的多层或可沉积另一形式的介电材料。还可将各种类型的化学气相沉积方法用于构建适于微孔腔形成的材料层。

[0256] 一旦在适当的位置形成了光刻胶层(未加数量词修饰的“层”也用于包括累积的多层),通过在覆盖光刻胶的芯片上设置掩模(例如铬)并将光刻胶暴露于交联(示例性地为 UV)辐射可生成单独的孔腔(示例性地,绘制成每个孔腔具有一个或四个 ISFET)。暴露于辐射的所有光刻胶都(即掩模不阻挡辐射的位置处)变得交联,结果将形成结合到芯片表面的永久塑性层。没有反应的光刻胶(即未曝光区域中的光刻胶,这是由于掩模阻挡了

光使之不能到达光刻胶从而阻碍了交联)可通过在适当溶剂(例如显影剂)中清洗芯片而移除,适当的溶剂例如是甲基乙基丙烯酸丙二醇酯(PGMEA)或其他适当的溶剂。所产生的结构限定了微孔腔阵列的壁。

[0257] 图 30 示出了用于每孔腔一个传感器的实施方案的铬掩模 3010 的一部分的布图的实例,该部分对应于图 29 中所示的芯片的部分。灰色区域 3012、3014 遮挡 UV 辐射。白色部分 3016 中的对准标记位于图 30 的左下部象限中,在灰色区域 3012 中,对准标记用于在芯片表面上将孔腔的布图与 ISFET 对准。位于掩模右上象限的圆形阵列 3014 阻挡辐射到达孔腔区域,以留下能够溶解形成壁的未反应的光刻胶。

[0258] 图 31 示出用于每孔腔四传感器的实施方案的掩模 3020 的相应布图。注意,仍然使用对准图案 3016 并且阵列 2910 中的单个孔腔掩蔽圈 3014A 是图 30 中的孔腔 3014 直径的两倍,这就满足了每孔腔四传感器而不是每孔腔一个传感器。

[0259] 在将芯片/光刻胶暴露于 UV 辐射之后,光刻胶的第二层可涂覆到芯片的表面上。光刻胶的第二层可相对地加厚,示例性地,例如约 $400 \sim 450 \mu\text{m}$ 厚。也可由铬构成的第二掩模 3210(图 32)用于掩蔽围绕阵列的区域 3220,以构建光刻胶的卡圈或壁(或者使用地质学中的术语,盆地)3310,其围绕衬底 3312 上的传感器的有源阵列,如图 33 中所示。在所描述的特定实例中,在阵列的每侧上,在 x 的方向上,卡圈比传感器阵列宽 $150 \mu\text{m}$,且在 y 方向上,在阵列的每侧上,比阵列宽 $9 \mu\text{m}$ 。掩模 3210 上的对准标记(大部分未示出)与第一层上的对准标记以及 CMOS 芯片本身相匹配。

[0260] 当然,其他的光刻方法可用于形成微孔腔阵列,上述内容仅仅是其中的一个实例。

[0261] 例如,可以使用各种分辨率的接触光刻以及各种蚀刻剂和显影剂。其中形成微孔腔的层可以同时使用有机和无机材料。可在芯片上蚀刻该层,该芯片具有位于传感器阵列中的像素结构上的介电层,例如钝化层,或者可以单独形成该层并接着施加到传感器阵列之上。特定的选择和处理方法取决于诸如阵列尺寸、孔腔尺寸、可利用的制造设备、可接受的成本等因素。

[0262] 在可以用于某些实施方案中以形成微孔腔层的各种有机材料中,包括上述的 SU-8 型负性光刻胶、常规的正性光刻胶和正性光可限定的聚酰亚胺。其中每一个都有优点和缺点,这些都是熟悉光刻技术的本领域技术人员所熟知的。

[0263] 当然,在生产环境中,可进行适当地改进。

[0264] 接触光刻具有局限性,并且其不能作为制造最大密度的孔腔的制造方法,即,其会在横向上产生大于所需最小间距极限的距离。其他技术,例如深 UV 分步和重复工艺,能够提供较高的光刻分辨率且可用于制造小的间距以及可能更小的孔腔直径。当然,对于不同的所需技术条件(例如每个芯片的传感器和孔腔的数量)来说,可以使用不同技术中最佳的技术。而且,实际因素例如制造商可利用的制造工艺,可以推动特定制造方法的应用。虽然讨论了上述新方法,但是本发明的各个方面都限于这些新方法的应用。

[0265] 优选地,具有 ISFET 的 CMOS 晶片将在最后的金属化工艺之后被平坦化。氮化硅钝化之前进行化学机械电介质平坦化。这将使得后续光刻步骤在非常平坦的表面上进行,从而避免后端 CMOS 形貌。

[0266] 通过利用深 UV 分步和重复光刻系统,能够解析具有高分辨率、对准和重复精度的小特征。但是,这些系统的高分辨率和大数值孔径(NA)阻碍它们具有大的焦深。同样地,

当使用这种制造系统时,有必要使用较薄的光可限定旋涂层(即使用约 $1\sim 2\mu\text{m}$ 的光刻胶而不是用于接触光刻中的较厚层)来实施图案转移,接着蚀刻微孔腔特征至下方的一个或多个层。例如,可以顺序实施四个 $1\mu\text{m}$ 等离子体增强化学气相薄膜沉积(标准工厂工艺)以提供厚度为 $4\mu\text{m}$ 的目标微孔腔。接着可将高分辨率光刻工艺用于图案化微孔腔结构并且可以使用常规 SiO_2 蚀刻化学物—其每次可用于键合焊垫区域接着用于微孔腔区域—具有选择性蚀刻停止;接着可分别在铝键合焊垫和氮化硅钝化层(等)上停止蚀刻。作为替代方案,可以使用其他合适的替代图案转移和蚀刻工艺,以提供无机材料的微孔腔。

[0267] 另一方法用于形成有机材料的微孔腔。例如,可以使用双光刻胶“软掩模”工艺,由此在较厚的有机材料(例如,固化聚酰亚胺或相反性质的光刻胶)顶部上使用薄的高分辨率深UV光刻胶。图案化顶部光刻胶层。该图案可利用氧等离子体反应离子蚀刻工艺转移。这种工艺步骤有时也称为“可移植保形掩模”(portable conformable mask, PCM)技术。参见 See B. J. Lin et al., “Practicing the Novolac deep-UV portable conformable masking technique”, Journal of Vacuum Science and Technology 19, No. 4, 1313-1319(1981); 和 A. Cooper et al., “Optimization of a photosensitive spin-on dielectric process for copper inductor coil and interconnect protection in RF SoC devices”。

[0268] 作为替代方案,可以使用“钻孔聚焦”技术,由此实现不同聚焦深度的连续分步和重复曝光,以在图案化厚光刻胶层时,补偿高分辨率步进机的聚焦深度(DOF)限制。这种技术取决于步进机NA和DOF以及光刻胶材料的对比度特性。

[0269] 另一PCM技术可适于这些目的,例如参见Edwards等人的美国专利申请公报第2006/0073422号。这是一种三层PCM工艺并示于图33A中。如图所示,基本上需要六个主要步骤来制造微孔腔阵列并且结果与接触光刻所产生的结果非常相似。

[0270] 在第一步3320中,诸如Shipley InterVia Photodielectric Material 8021(IV8021)类型的高对比度负性光刻胶层3322旋涂到晶片表面上,我们假设该晶片提供图33的衬底3312(其中制造传感器阵列),并且实施软烘烤操作。接着,在步骤3324中,施加阻挡抗反射涂层(BARC)3326并软烘烤。步骤3330中,在这种结构的顶部上旋涂薄光刻胶层3328并软烘烤,薄层光刻胶适于细微特征的限定。在步骤3332中,接着使光刻胶层3328图案化、曝光并显影,并移除不再被光刻胶3328保护的曝光区域3329中的BARC。这就打开了区域3329向下直至未处理的IV8021层。BARC层可用作保形接触掩模。在步骤3334中,用满片曝光工具进行全面曝光,交联曝光的IV8021,其现在显示为与3322中未处理的IV8021不同。接着实施一个或多个显影剂步骤3338,移除区域3336中除交联的IV8021以外的所有东西。这样,区域3336构成微孔腔壁。

[0271] 虽然如上所述,ISFET的钝化层的顶部是孔腔的下限(即终点),但是如果活性微珠保持为略微高于ISFET钝化层,则可以相信这样可以提升ISFET传感器的性能(即,例如信噪比)。一种实现上述内容的方法是在像素微孔腔的边界内设置间隔物“凸块”。提供这种结构的实例是不蚀刻掉用于形成微孔腔结构的一个或多个层的一部分(即,两个光刻步骤来形成微孔腔—一个是部分蚀刻,另一个是图案化凸块且完成至底部的蚀刻),这是通过在实现微孔腔之后将永久光可限定材料用于凸块或通过沉积和光刻限定并蚀刻分离层来形成“凸块”而实现的。如图33B中的3350示出了凸块的特征。一个替代的(或额外的)

非综合方法是在装载含有 DNA 微珠之前,用一层或两层非常小封装的微珠来加载孔腔。

[0272] 将涂覆的芯片安装到流动腔(流体界面)

[0273] 利用芯片上传感器阵列与微孔腔阵列组合的组合件对样本中的 DNA 进行序列测定的工艺称为“试验”。执行这种试验需要将结合 DNA 的微珠装载到孔腔并使若干不同的溶液(即试剂和洗涤剂)流过孔腔。需要与流体界面连接的流体传送系统,其以可控层流的方式使不同的溶液流过孔腔,同时具有可接受的小的死体积和在序列测定溶液之间的小的交叉污染。流体界面有时称作“流动腔”。

[0274] 可使用多种构造的流动腔设计;这里呈现的系统和方法不取决于特定流动腔构造的使用。虽然希望适当的流动腔基本与下列目标相符:

[0275] ●与流体传送系统的适当互联-例如,通过适当尺寸的管道;

[0276] ●孔腔上的适当的液面上空间(对于 DNA 序列测定来说,约 300 μm);

[0277] ●使流体进入腔之前流体遇到的死体积(即,微孔腔阵列上的封闭空间)最小化。

[0278] ●消除接触液体的小空间但不通过流动腔来扫除(以最小化交叉污染)。

[0279] ●从连接入口处的宽阔/平坦正面的入口管流到流动腔的流动的均匀扩展。

[0280] ●层流特性,使得宽阔/平坦正面的轮廓在其从入口侧至出口侧穿越芯片时得到保持。

[0281] ●适于将可移除的参比电极置于流动腔内部或尽可能接近流动腔。

[0282] ●容易装载微珠。

[0283] ●可以可接受的成本制造。

[0284] ●容易将流动腔及其附属装置组装到芯片封装。

[0285] 为了说明这些标准,将讨论若干实例设计中的每一个。在各个实例中,本领域技术人员通常可以选择一种或两种方法实现这些设计:通过将流动腔固定到框架上且将框架粘合到(或其他固定方法)芯片,或者通过将框架集成进流动腔结构并将这种一体化组合件固定到芯片。而且,设计可通过参比电极集成进配置的方式而加以分类。根据设计,参比电极可集成进流动腔(例如形成流动腔的顶盖的一部分)或设置于流动路径内(通常设置到流动路径出口或下游侧,在传感器阵列后方)。

[0286] 图 34-37 中示出引入这种流体界面的适当试验设备 3410 的第一实例,其制造和构造将在下文详细讨论。

[0287] 该设备包括半导体芯片 3412(虽然未示出,但通常是示出的),其上或其中形成孔腔和传感器的阵列,且芯片顶部上的流体组合件 3414 将样本传送到芯片来读取。流体组合件包括用于引入包含样本的流体的部分 3416,用于使流体排出的部分 3418,以及用于使流体从入口流动到出口并沿着这个路径与孔腔中的材料相互作用的流体腔部分 3420。这三个部分通过包含载玻片 3422 的界面而一体化(例如 Erie Scientific Company, Portsmouth, NH 的 Erie 微阵列 Cat#C22-5128-M20,切割为约 25mm $\times$ 25mm 的三分之一)。

[0288] 安装到载玻片的顶表面上的是两个管道配件 3424 和 3426,例如 Upchurch Scientific of Oak Harbor, WA 的纳米管道配件 #N-333。一个端口(例如 3424)用作下文描述但这里未示出的泵/阀系统传送液体的入口。第二个端口(例如 3426)是出口,其将液体排放到废物采集区。各个端口都连接例如具有适当内径的挠性管路的导管 3428、3432。安装纳米端口,以致管路可贯穿载玻片中的对应孔。管道的孔径应与载玻片的底表面齐平。

[0289] 载玻片的底部上,流动腔 3420 可包括多种用于促进基本层流流过微孔腔阵列的结构。例如,从入口管向流动腔的边缘分散的一系列微流体管道可利用诸如 MicroChem Corp. of Newton, MA 的 SU-8 光刻胶的正光刻胶通过接触光刻而图案化。将在下文讨论其他结构。

[0290] 芯片 3412 进而安装到用于封装并连接接线引脚 3432 的载体 3430。

[0291] 为了简便说明,从图 38 开始讨论制造过程,将载玻片 3422 相对于图 34-37 中的载玻片的方向倒置。

[0292] 光刻胶层 3810 施加到载玻片的“顶部”(当翻转该载玻片及其附加层并将其上的微孔腔阵列安装到 ISFET 阵列传感器组合件时,该“顶部”将变成“底部”)。本实例中,层 3810 可以是约 $150\ \mu\text{m}$ 厚,其将构成从纳米端口的管路端至传感器阵列芯片的边缘的主要流体载运层。利用例如图 39 的掩模 3910 的掩模来图案化层 3810(“图案化”的意思是用辐射源使光刻胶通过掩模曝光,接着移除非塑化的光刻胶)。掩模 3910 具有示为白色的辐射可透过区域以及示为阴影的辐射阻挡区域 3920。辐射阻挡区域位于 3922-3928。区域 3926 将形成围绕传感器组合件的通道;其形成在掩模 3920 的外边界之内 0.5mm 的位置处,以避免典型的边界微珠。区域 3922 和 3924 将阻挡辐射,从而移除光刻胶的相应区域以形成所示的空隙形状。各个区域 3922、3924 都具有圆末端,其尺寸设计为容纳相应的管道 3428、3432 的其中一个,管道 3428、3432 穿过相应的纳米端口 3424、3426。区域 3922、3924 在传感器阵列的方向上从圆末端分散,以使得液体可以扩散开来,以使流过阵列的流体基本上是层流的。区域 3928 是一个简单地对准图案,并且可以是任何合适的对准图案或用适当的替代对准装置来替换。已经提供了图 38 中的虚线来说明在掩模区域 3922 和 3924 下放的空隙 3822 和 3824 的形成。

[0293] 完全分离地形成光刻胶的第二层,其没有位于光刻胶 3810 或载玻片 3422 上。优选地,其形成在平坦柔性表面上(未示出),以形成可剥离的图案化塑性层。光刻胶的该第二层可利用诸如掩模 4010 的掩模来形成,掩模 4010 在图案化之后将留在柔性衬底上,将在下文讨论边缘下方区域 4012、两个缝隙下方区域 4014、4016 的使用,并且由图案化的区域 4018 和 4022 来形成对准标记。接着利用一个对准标记或一组对准标记将光刻胶的第二层施加到光刻胶的第一层,例如用图案 4018 来生成对准标记以对准这些层。接着,将第二层从其柔性衬底上剥离并移除柔性衬底。

[0294] 由图案 4022 制造的其他对准标记或标记组用于与下文讨论的后续层的对准。

[0295] 优选地,第二层约为 $150\ \mu\text{m}$ 深,并且在区域 4014 和 4016 下方,在传感器阵列芯片的相应边缘处覆盖除约 $150\ \mu\text{m}$ 长的缝隙之外的流体载运通道。

[0296] 一旦光刻胶的第二层设置在第一层上,就利用诸如图 41 中所示的掩模 4110 的掩模在第二层上形成光刻胶的第三图案化层。第三层在区域 4112 下方提供挡板构件,其与传感器芯片阵列上的卡圈 3310 的宽度相同(参见图 33),但比其短约 $300\ \mu\text{m}$,以与第一层的流体流体载运通道相一致。第三层可为约 $150\ \mu\text{m}$ 厚,且朝着由此形成的盆地的底板穿入芯片卡圈 3310 中 $150\ \mu\text{m}$ 。这种构造将在传感器阵列芯片上的孔腔上留下约 $300\ \mu\text{m}$ 的顶部空间。液体穿过 4014、4016 下方的 $150\ \mu\text{m}$ 的缝隙沿着传感器阵列的整个宽度流过孔腔。

[0297] 图 36 按比例示出微流体和传感器装置的上述实施方案的局部截面图,其还在图 34 和 35 中示出了放大的图,以使流体流通路径更直观。(图 37 中示出半个流通路径进一步

放大的示意图),这里可以看到流体通过入口管 3428 进入入口端口 3424。在管道 3428 的底部,流体流过由掩模区域 3922 形成的扩大腔 3610,流体在卡圈 3310 上流动接着进入盆地的底部 3320,并穿过芯片 3412 及其微孔腔阵列。穿过阵列之后,流体接着在卡圈 3310 的远端壁处垂直拐弯,并流过卡圈的顶部到达或流过由掩模区域 3924 形成的流动集中腔 3612,通过出口端口 3426 中的出口管 3432 流出。图 37 的示意图中也可看到从阵列中部流到出口的这种流动的一部分,其中箭头表示流体流动的方向。

[0298] 流体组合件可通过将粘合剂施加到这两个组合件的接触面的匹配部分并对准压合到一起从而固定到传感器阵列芯片。

[0299] 虽然图 34-36 中没有示出,但是可以理解的是,参比电极可以是金属化层 3710,如图 37 中所示,其位于流动腔的顶板处。

[0300] 图 42 中示出了另一种引入参比电极的方法。其中,在流动腔的顶板中提供孔 4210,并且将垫圈 4212(例如硅树脂材料)安装到孔中,从而提供中心通道或钻孔,参比电极 4220 可插入其中。挡板或其他微特征(未示出)可被图案化进入流动通道以促进微孔腔阵列上的层流。

[0301] 图 43-44 示出了另一替代流动腔设计 4310。这种设计依靠固定到芯片的单一塑料片或构件 4320 的模制而形成流动腔。通过在 4330 和 4340 处,在塑料片中接进线状图案的连接而形成流体系统的连接。或者,如果构件 4320 由诸如聚二甲基硅氧烷(PDMS)的材料制成,则可通过将管路简单地插入构件 4320 中适当尺寸的孔中来形成连接。图 43-44 中示出这种设计的垂直截面图,这种设计可利用凸出的塑料卡圈 4350(其可以是所示的实心壁或一系列形成向下延伸的栅状壁的间隔分开的支脚)以封闭芯片封装并使塑料片与芯片封装对准,或其他合适的结构,由此将芯片框架与流动腔形成构件 4320 对准。液体经由孔 4330、4340 中的一个导入流动腔,从那里起朝着流动腔向下流。

[0302] 在所说明的实施方案中,参比电极通过构件 4320 中的钻孔 4325 引入到流动腔的顶部。通过硅树脂套管 4360 和环氧树脂停止环 4370(参见图 44 中的放大部分)使可移除参比电极的设置变得更方便。硅树脂套管提供紧密密封,环氧树脂停止环避免电极插入流动腔太深。当然,其他结构可用于相同的目的,并且可能无需使用停止电极的结构。如果诸如 PDMS 的材料用于形成构件 4320,则在插入电极时,材料本身会形成水密密封,这就无需硅树脂套管。

[0303] 图 45 和 46 示出了一种类似的设置,除了构件 4510 没有用于容纳参比电极的钻孔之外。作为替代方案,参比电极 4515 形成在中心部分 4520 的底部上或固定到中心部分 4520 的底部并构成流动腔顶板的至少一部分。例如,金属化层可在构件 4510 安装到芯片封装上之前施加到中心部分 4520 的底部。

[0304] 图 47-48 示出了另一实例,其是图 43-44 中所述的实施方案的一个变型,但是其中框架制造为流动腔的一部分,而不是将流动端口结构在连接到芯片表面之前连接到框架。在这种类型的设计中,组合件会更精密,这是因为芯片的引线键合不受封装芯片的环氧树脂的保护。这种设计的成功之处取决于准确布局和将一体化“框架”固定粘合至芯片表面。图 49-50 示出了图 45-46 的对应实施方案,其中参比电极 4910 位于流动腔的顶板上,并且框架制造为流动腔的一部分。

[0305] 如图 51-52 中所示,用于流体组合件的另一替代实施方案具有从芯片封装 5130 的

顶部凸起约 5.5mm 的位于支座 5120 上的流体构件 5110。这使得操作者得以目测观察塑料片 5140 和芯片表面之间的键合质量,并可以根据需要来强化外部键合。

[0306] 上述某些替代实施方案还可在混合塑料 /PDMS 构造中实现。例如,如图 53-54 所示,塑料部分 5310 可构成框架和流动腔,其放置在 PDMS“基底”部分 5320 上。塑料部分 5310 还可以为阵列提供区域 5330,用于入口端口的流体流动的扩展;接着,PDMS 部分可包括连通缝隙 5410、5412,液体通过其从 PDMS 部分流至下部的流动腔并从下部的流动腔通过。

[0307] 流体结构还可由上述玻璃来形成,例如光可限定 (PD) 玻璃。这种玻璃一旦选择性暴露于 UV 光就可具有增强的氢氟酸中蚀刻速度,并因此可以是位于顶侧和背侧的微型机械结构,当粘合到一起时,其可形成三维低纵横比的流动腔。

[0308] 图 55 中示出一个实例,第一玻璃层或片 5510 已经被图案化且被蚀刻,以在顶侧形成纳米端口流体孔 5522 和 5524 以及在背侧形成流体扩展通道 5526 和 5528。第二玻璃层或片 5530 已经被图案化并被蚀刻,以提供约 300 μm 高度 (层的厚度) 的下向流体输入 / 输出通道 5532 和 5534。层 5530 的底表面减薄至通道 5532 和 5534 的外部,以使层 5530 位于芯片框架上,并且具有适当高度的突出部分 5542 形成流体通道的顶部。这需要两个玻璃层或晶片,以及四个光刻步骤。晶片都应被对准并键合 (例如,利用适当的胶,未示出),以使下向流体输入 / 输出端口适当地对准流体扩展通道。对准标记可蚀刻进玻璃,以有助于对准工艺。

[0309] 纳米端口可固定在纳米端口流体孔上以有助于输入和输出管路的连接。

[0310] 中心钻孔 5550 可蚀刻通过玻璃层,以容纳参比电极 5560。该电极可用硅树脂卡圈 5570 或类似结构固定并密封在适当位置;或者电极可一体化配备合适的垫圈来达到相同的目的。

[0311] 通过利用玻璃材料用于两层流动腔,参比电极还可以是导电层或沉积在第二玻璃层表面上的图案 (未示出)。或者,如图 56 中所示,可蚀刻突出部分来在涂覆银 (或其他材料) 薄膜 5620 的顶部上形成可透玻璃膜 5610,以形成集成的参比电极。孔 5630 可蚀刻进上层,用于进入电极,如果孔足够大的话,也可作为氯化银的储存器。可用任何适当的方法来形成薄膜银电极的电连接,例如通过利用夹式连接器或作为替代方案引线键合到陶瓷 ISFET 封装。

[0312] 图 57-58 中示出了流体装置的另一实施方案。这种设计限于结合了框架并直接固定到芯片表面的塑料片 5710,并且限于第二片 5720,其用于连接来自流体系统的管路并与上述 PDMS 片类似,将来自小口径管的液体分配到宽且平坦的缝隙中。这两个片胶粘到一起并且可使用多个 (例如 3 个) 对准标记 (未示出) 在粘合处理期间精确对准两个片。可在底板中提供一个孔,该孔用于利用环氧树脂 (例如) 来填充空腔,以保护芯片的引线键合以及填充框架 / 芯片接触中的任何潜在的间隙。在所说明的实例中,参比电极在流动腔外部 (通过输出端口在排放流的下游 - 见下文),当然也可使用参比电极的其他构造。

[0313] 图 59-60 示出了流动腔结构的另一实例。图 59A 包括用于流动腔流体界面的注塑成型的底层或底板 5910 的八个图 (A-H),而图 59B 包括匹配的注塑成型的顶板或层 5950 的七个图 (A-G)。板 5910 的底部具有设置并配置为封闭传感器芯片的下向支撑圈 5912 和用于使顶板 5610 沿着其外边缘紧密结合的上向延伸圈 5914。在它们之间形成两个流体腔 (一个入口腔和一个出口腔)。顶板 5950 的阶梯式下向支撑部分 5960 分隔入口腔和出口

腔。用顶板 5950 的剩余部分整体模制入口管 5970 和出口管 5980。从在由顶板 5910 的顶部中的凹陷 5920 形成的入口腔的小端部处是空的的入口管 5970,至入口腔的呈扇形展开的出口边缘,引导流体流过整个阵列。

[0314] 无论是玻璃或塑料或其他材料用于形成流动腔,尤其是对于大阵列,希望包括在入口导管和阵列的前沿之间的流动腔的入口腔中,而不只是逐步扩展(扇形展开)的空间,但也可以是有助于流过作为适当层的阵列的某种结构。利用注塑成型的流动腔的底层 5990 作为例子,图 59C 中示出用于此目的的结构类型的实例,其是从流动腔的入口位置到微孔腔阵列或传感器阵列前沿的通道的树状结构 5992,其应当理解为其在 5994 处位于该结构的出口侧下方。

[0315] 各种其他方式也可提供用于载运适当的流体流过微孔腔和传感器阵列组合件的流体组合件,因此上述实例并非意图是排他性的。

[0316] 参比电极

[0317] 商用流动型流体电极,例如氯化银质子渗透电极,可以串联插入流体管线中,且通常设计为沿着流体管线为各种电化学目的提供稳定的电位。但是在上文讨论的系统中,这种电位必须维持在与微孔腔 ISFET 芯片接触的流体体积的水平上。对于常规氯化银电极而言,由于芯片表面和电极之间(通过流动腔中的小通道)长的电流体路径,所以难于实现稳定的电位。这导致芯片电子器件中存在噪声。而且,电极的流动空腔内的大体积会俘获并积累气泡,这就劣化了对于流体的电连接。参考图 60,已经发现了这个问题的一个解决方案是使用不锈钢毛细管电极 6010,将其直接连接到芯片的流动腔出口端口 6020 和通过屏蔽电缆 6030 连接到电压源(未示出)。金属毛细管 6010 具有小的内径(例如约 0.01”),这就不会俘获可观程度的气体,并且如其他微流体管路一样,可以有效地输送流体和气体。而且,因为毛细管可直接插入进流动腔端口 6020,所以其接近芯片表面,这就减小了通过流体的可能的电损失。毛细管的大的内表面面积(通常约 2”长)还可有助于其性能的提升。不锈钢结构是一种具有高度化学抗性的结构,应该不会遭受由于系统中使用非常低的电流($< 1 \mu A$)而造成的电化学反应。流体配件 6040 连接到未插入流动腔端口的毛细管的一端,用于连接流体输送和移除子系统的管路。

[0318] 流体系统

[0319] 根据应用,用于传感器阵列的完整系统将包括合适的流体源、阀和用于操作阀来使试剂和洗涤剂下流过微阵列或传感器阵列的控制器。这些元件都容易由通用部件组装并且控制器可容易地编程以实施所需试验。

[0320] 如已经讨论的那样,本发明的装置和系统可用于检测和/或监测不同部分之间的相互作用。这些相互作用包括化学或酶促反应,其中底物和/或试剂被消耗和/或生成副产物。根据本发明,可监测的酶促反应的一个实例是核酸序列测定,其将在本文详细讨论。在序列测定反应中,本文提供的装置和系统能够基于化学 FET 的电流的变化而检测核苷酸合并。电流变化可以是单独或组合发生的一种或多种下列事件的结果:PPi 的产生、Pi 的产生(例如存在焦磷酸酶的情况下)、氢的产生(以及例如在低强度缓冲剂存在下所伴随的 pH 变化)、在化学 FET 的表面处未加入的 dNTP 浓度的降低、在化学 FET 的表面处 dNTP 的延迟到达等等。可以理解的是,本文提供的方法并不取决于电流改变受其影响的机械装置。因此,本发明考虑基于化学 FET 的电流改变的核酸序列测定。本文提供的关于序列测定的

方法可与包括 Pourmand 等人, PNAS 2006103(17):6466-6470 的文献中的内容相反。

[0321] 图 61 示出了新合成的核酸链中核苷酸加入所导致的 PPi 生成。作为核酸链中核苷酸加入的反应副产物生成的 PPi 即使在不存在 PPi 受体（例如图 11B 提供的那些物质）以及在不存在可检测的 pH 变化（例如本文所定义的发生在强缓冲剂存在的情况下）时也能被直接检测到。在某些情况下，仅仅存在 PPi 就足以使化学 FET 的表面发生电学变化，由此产生电流变化。电流的变化可由单独产生 PPi 或与诸如那些上文描述的其他事件结合而引起。

[0322] 因此，一方面，本发明考虑利用诸如 ISFET 阵列的化学 FET 阵列来进行核酸序列测定。本发明的方法是一种“通过合成来测序”的方法，因为其需要合成与被测序的链互补的新核酸链。

[0323] 图 61 中示出新合成的核酸链中核苷酸加入之后的 PPi 的释放。dNTP 并入核酸链释放出 PPi，其接着被水解为两个正磷酸盐 (Pi) 和一个氢离子。因此，基于 pH 的变化，氢离子的产生会有利于核苷酸加入的检测。作为替代方案，如本文所讨论的，基于 pH 的变化，PPi 的产生（如存在或不存在 PPi 受体的情况下检测）可有利于核苷酸加入的检测。在另一实施方案中，可利用焦磷酸酶将 PPi 转化为 Pi，并且可直接或间接检测 Pi。任意或所有这些事件与（以及更多，如本文所讨论的）可涉及引起与核苷酸加入有关的化学 FET 中的电流变化。

[0324] 序列测定反应旨在对于任何给定 dNTP 最大化遍及所有孔腔的完整加入，减少或降低残留在孔腔中未加入的 dNTP 的数量，并且实现尽可能高的信噪比。

[0325] 被测序的核酸在本文中称为目标核酸。目标核酸包括但不限于 DNA 和 RNA，DNA 例如是但不限于染色体组 DNA、线粒体 DNA、cDNA 等，RNA 例如是但不限于 mRNA、miRNA 等。可从包括天然存在源或合成源的任意来源获取核酸。核酸可以是 PCR 产物、粘粒、质粒、天然存在或合成的库等。本发明并不限于此。这里提供的方法可用于测序任何长度的核酸。为了清楚起见，实例提供了对已知序列的四个模板进行序列测定的原理演示的证据。这种人工模型旨在示出能够读取与模板的已知序列关联的核苷酸加入的装置和系统。这并不代表该方法或系统在本领域内的典型应用。下文是这些方法的简要说明。

[0326] 利用任何本领域已知的方法来制备目标核酸。例如，根据本领域公知的技术，可从样本获取基因组 DNA（例如参见 Sambrook 等人的“Maniatis”）。获取之后，可片段化 DNA 以得到具有较小长度的核酸。所得到的片段可以是长度为约几百、几千或几个万个核苷酸。在某些实施方案中，片段为 200 ~ 1000 个碱基对的规模或 300 ~ 800 个碱基对的规模，但并不限于此。可通过任何手段来片段化核酸，这些手段包括但不限于机械、酶或化学的方法。实例包括剪切、超声波、雾化和内切核酸酶（例如脱氧核糖核酸酶 I）消化或本领域公知的任何其他生成优选具有所需长度的核酸片段的技术。片段化之后可以是尺寸选择技术，其可用于浓缩或分离特定长度或尺寸的片段。这种技术在本领域也是公知的，包括但不限于凝胶电泳或 SPRI。

[0327] 在某些实施方案中，选定尺寸的核酸在 5' 和 3' 端连接至接头序列。这些接头序列包括用于扩增目标核酸的扩增引物序列。一个接头序列还可包括与测序引物互补的序列。相反的接头序列可包括利于使核酸结合到固相载体例如但不限于微珠的部分。这种部分的一个实例是生物素分子（或双生物素分子，如由 Diehl 等人的 Nature Methods, 2006，

3(7):551-559 所述),并且这种标记的核酸因此能结合到具有抗生物素蛋白或抗生蛋白链菌素基团的固相载体。这种所得的核酸在这里称为模板核酸。模板核酸至少包括目标核酸且通常包括除目标以外的核苷酸序列。

[0328] 在某些实例中,间隔物用于使模板核酸(特别是包括在其中的目标核酸序列)与微珠隔离。这有助于最接近微珠的目标端部的序列测定。本领域公知(参见 Diehl et al. *Nature Methods*, 2006, 3(7):551-559)的合适的连接剂包括但不限于碳-碳连接剂,例如但不限于 iSp18。

[0329] 结合模板核酸的固相载体在本文中称为“俘获固相载体”。如果固相载体是微珠,则这种微珠在本文中就称为“俘获微珠”。微珠可由任意材料制成,材料包括但不限于纤维素、纤维素衍生物、明胶、丙烯酸树脂、玻璃、硅胶、聚乙烯基吡咯烷(PVP)、乙烯基和丙烯酰胺的共聚物、聚苯乙烯、与二乙烯基苯等交联的聚苯乙烯(参见 Merrifield *Biochemistry* 1964, 3, 1385-1390)、聚丙烯酰胺、乳胶、葡聚糖、交联葡聚糖(例如 Sephadex™)、橡胶、硅、塑料、硝基纤维素、天然海绵、金属和琼脂胶(Sepharose™)。在一个实施方案中,微珠是涂覆抗生蛋白链菌素的微珠。微珠的直径取决于 ISFET 和孔腔阵列的密度,使用较大规模的阵列(因此,较小尺寸的孔腔)需要较小的微珠。一般地,微珠尺寸可为约 1~10 μm,更优选为 2~6 μm。在某些实施方案中,微珠为约 5.91 μm,而在其他实施方案中,微珠为约 2.8 μm。可以理解的是,微珠可以是或可以不是理想的球形。可以理解的是,可以使用其他微珠,且可以利用用于将核酸固定到微珠的其他机械装置。

[0330] 如本文所讨论的,在位于化学 FET 上的孔腔中实施序列测定反应。在阵列之间的孔腔(这里可替换地称为反应腔或微孔腔)可以大小不同。优选地,孔腔的宽度与高度的比例是 1:1 至 1:1.5。优选地,微珠对孔腔的尺寸在 0.6-0.8 的范围内。

[0331] 扩增核酸的同质群配对结合到一个或多个微珠,其前提是各个微珠将最终结合多个相同的核酸序列。模板核酸在微珠上的负载程度取决于多个因素,包括微珠尺寸和核酸的长度。在大部分方面中,希望微珠具有最大负载。可用多种方法实现核酸扩增并共轭到诸如微珠的固相载体上,该方法包括但不限于由 Margulies 等人, *Nature* 2005437(15):376-380 记载的乳液 PCR 以及附属的辅助材料。在某些实施方案中,扩增是一种代表性扩增。代表性扩增是一种不改变任何核酸物质的相对表示的扩增。

[0332] 微珠置于流动腔的孔腔中之前和/或置于流动腔的孔腔中时,利用结合到位于模板核酸的 3'端部上的其互补序列的测序引物(即,在扩增引物序列中或在另一结合到目标核酸的 3'端部的接头序列中)并且暂时利用聚合酶以及在促进引物与其互补序列的杂交和促进聚合酶与模板核酸结合的条件下孵育微珠。引物实际上可以是任意的长度足以使其唯一的序列。杂交条件为使得引物仅与其模板的 3'端上的真正补码杂交。合适的条件披露于 Margulies 等人的 *Nature* 2005437(15):376-380 以及所附的补充材料中。

[0333] 合适的聚合酶包括但不限于 DNA 聚合酶、RNA 聚合酶或其亚单位,只要从引物开始能够合成基于模板的新的核酸链即可。一种合适的聚合酶亚单位是 *E. coli* DNA 聚合酶 I 的克列诺片段的外切版本,其缺乏 3'至 5'外切核酸酶活性。因此,这种酶结合到微珠(或相应的固相载体)而不是结合到 ISFET 表面本身。置于孔腔中之前和/或处于孔腔中时,还与模板核酸接触的其他试剂和/或辅助因子包括但不限于缓冲剂、清洁剂、诸如二硫苏糖醇(DTT, Cleland 试剂)的还原剂、单链结合蛋白质等。在一个实施方案中,模板核酸在

引入流动腔及其孔隙之前接触引物和聚合酶。

[0334] 将负载核酸的微珠引入流动腔并最终引入位于 ISFET 阵列上方的孔隙中。该方法需要流动腔中的各个孔隙都仅包含一个负载核酸的微珠,因为每个孔隙存在两个微珠将产生一个来自两种不同核酸的无用测序信息。该实例提供了在磁微珠背景下的示例性微珠负载方案的简要说明。应当理解的是,类似的方法可用于负载其他微珠类型。该方案已经证明降低了流动腔的孔隙中的俘获空气的可能性和发生频率,负载核酸的微珠在流动腔的所有孔隙中均匀分布,以及避免流动腔中存在和 / 或积累过量的微珠。

[0335] 芯片上被占据的孔隙的百分数可根据所实施的方法而变化。如果该方法针对的是在尽可能短的时间内提取最大序列数据,则需要较高的占用率。如果速度和处理能力不是那么重要的话,则可以允许较低的占用率。因此,根据实施方案,合适的占用率百分比可以为孔隙的至少 10%、至少 20%、至少 30%、至少 40%、至少 50%、至少 60%、至少 70%、至少 80%、至少 90% 或 100%。如本文所使用的,占用率是指孔隙中存在一个负载核酸的微珠,百分比占用率是指被单一微珠占据的芯片上总的孔隙的比例。被多于一个微珠占据的孔隙不能用于本发明所考虑的分析。

[0336] 最终模板核酸的同质群放置于多个孔隙中的一个或多个中,各个孔隙都位于 ISFET 上并因此对应于至少一个 ISFET。如本文所讨论的,优选地,孔隙包含至少 10 个、至少 100 个、至少 1000 个、至少 10^4 个、至少 10^5 个、至少 10^6 个或更多的相同模板核酸的样板。相同的模板核酸是指在最小量下模板在序列上是相同的。多数且优选地,位于孔隙中的全部模板核酸都与引物均匀杂交。模板核酸与引物的均匀杂交是指如孔隙中每一个其他的引物-模板杂交体一样,引物与模板在模板的相同位置杂交(即,沿模板的序列与引物互补)。每个模板上引物的均匀定位使孔隙中所有新的核酸链得以配位合成,由此导致较大的信噪比。

[0337] 接着将核苷酸加入流体,或者通过任何其他适当的方法,顺序添加进流动腔以及孔隙。核苷酸可以任何已知顺序添加,为了简便起见,在整个运行过程中保持不变。如果核苷酸的加入是基于 PPi 检测而不是检测由于释放 PPi 而导致 pH 变化,则优选在整个反应和清洗过程中,使核苷酸保持相对恒定的水平和浓度。实现这种操作的一种方法是将 ATP 添加到清洗缓冲剂,以使流入孔隙的 dNTP 从孔隙中置换 ATP。ATP 与进入孔隙中的 dNTP 的离子强度相匹配,并且其还具有与 dNTP 相类似的扩散性质。这样,在序列测定反应期间 dNTP 的输入通量和输出通量不会干扰化学 FET 处的测量。所使用的 ATP 的浓度相当于所使用的 dNTP 的浓度。

[0338] 一种典型测序循环进程如下:用含 ATP 的清洗缓冲剂来清洗流动腔(和孔隙),将第一 dNTP 物质引入(例如 dATP)流动腔(和孔隙),释放并检测 PPi(通过本文描述的任何机制),用含 ATP 的清洗缓冲剂清洗流动腔(和孔隙),用含腺苷三磷酸双磷酸酶的清洗缓冲剂清洗流动腔(和孔隙),用含 ATP 的清洗缓冲剂清洗流动腔(和孔隙),以及引入第二 dNTP 物质。持续这个过程直至所有 4 种 dNTP(即 dATP, dCTP, dGTP 和 dTTP)都流过腔并得以加入新的合成链。这种 4-核苷酸循环可以重复任意次数,包括但不限于 10、25、50、100、200 或更多次。循环的次数将取决于所测序的模板的长度和反应试剂补充的需要,尤其是 dNTP 储液和清洗缓冲剂。

[0339] 对于部分序列测定反应来说,如果 dNTP 的互补核苷酸存在于模板核酸上的相同

位置,则 dNTP 将结合到(或如本文所使用的“加入”)新的合成链的 3' 端(或在第一次加入 dNTP 的情况下,结合到序列测定引物的 3' 端)。因此,引入的 dNTP 的加入(以及伴随的 PPi 的释放)指示模板核酸中相应的核苷酸的同一性。如果 ISFET 没有检测到电场变化,则 dNTP 尚未加入并且可以推断在模板中的该位置处不存在互补核苷酸。如果检测到电场变化,则引入的 dNTP 已经加入新的合成链。在 dNTP 加入和 PPi 释放与 ISFET 响应之间存在正相关,并因此还可以定量测定加入的 dNTP 的数量。也就是说,ISFET 处记录的电压变化与加入的 dNTP 的数量有关。因此,通过对模板中的均聚物伸展(例如聚 A、聚 T、聚 C 或聚 G)的序列测定,没有丢失任何序列信息。作为一个实例,如果模板核酸包括序列 5' CAAAAG 3',则 ISFET 将在加入 dCTP 后记录一个信号(例如根据毫伏电压变化),接着在加入 dTTP 后其将记录一个更大幅值的信号,继而在加入 dGTP 后记录另一信号。在引入 dCTP 和 dTTP 后产生的信号的幅值将基本上相等并将与由单一核苷酸加入而产生的毫伏电压变化相关联。在引入 dTTP 后而产生的信号的幅值将大于由单一 dNTP 加入而产生的信号的幅值。这些信号的幅值可以相加并取决于均聚物伸展的长度,可能不容易在电压对时间(或帧)的图示中表现出来(例如图 71A-D 中右侧所示)。可利用得自电压对时间(或帧)的曲线图中的峰值强度或曲线下面积来测量信号。

[0340] 腺苷三磷酸双磷酸酶是一种在过程中降解残余未加入的核苷酸而使其转化为单磷酸盐并释放无机磷酸盐的酶。这对于降解在任意和全部孔隙中的未加入和/或过量的 dNTP 是有用的。重要的是,在引入后续的 dNTP 之前,将过量的和/或未反应的 dNTP 从任意和所有孔隙中清洗掉。因此,在合成反应期间和在不同的 dNTP 引入之间添加腺苷三磷酸双磷酸酶有利于移除过量的 dNTP,否则过量的 dNTP 会导致测序数据模糊。

[0341] 可在整个反应过程中引入诸如前文所述的额外序列测定反应试剂,尽管在某些情况下这是不必要的。如果需要,则可以添加例如额外的聚合酶、DTT、SBB 等。

[0342] 因此,本发明考虑同时实施多种不同的序列测定反应。多个相同的序列测定反应同时发生在各个被占据的孔隙中。这种在各个孔隙中的 dNTP 的同时且相同的加入增加了噪声比,由此能够检测序列测定反应副产物。通过同时在多个孔隙中实施序列测定反应,还可同时实施多个不同的序列测定反应。

[0343] 序列测定反应可在一定的温度范围内进行。通常,该反应在 30-60℃、35-55℃或 40-45℃的范围内进行。优选在防止在核酸中形成二级结构的温度下进行反应。但是这必须与引物(新的合成链)与模板核酸的结合以及在较高温度下腺苷三磷酸双磷酸酶的半衰期下降进行平衡。合适的温度为约 41℃。包含清洗缓冲剂的溶液和 dNTP 溶液通常加热到这些温度以便不改变孔隙中的温度。但是含腺苷三磷酸双磷酸酶的清洗缓冲剂优选保持在较低温度下,以便延长酶的半衰期。通常,这种溶液保持在约 4-15℃,更优选为 4-10℃。

[0344] 核苷酸加入反应可非常迅速地发生。因此,在某些情况下,可能希望降低反应速度以确保在反应期间的最大数据采集。可以使用多种方法来降低试剂和/或副产物的扩散,上述方法包括但不限于在孔隙中添加填料微珠。填料微珠还旨在增加化学 FET 表面的试剂和/或副产物的浓度,由此增加信号的电位。填料微珠的存在通常允许较长时间的采样(例如,为 2 或 4 倍)。

[0345] 数据采集率可以变化并且例如是每秒 10-100 帧,该速率的使用选择通常至少部分地受孔隙尺寸和填料微珠存在的支配。孔隙尺寸越小通常就需要越快的数据采集率。

[0346] 在基于流动并且孔腔的顶面开放并连通整个芯片上的流体的本发明的某些方面中,重要的是在扩散出孔腔之前检测释放的 PPI 或其他副产物(例如 H⁺)。任何一个反应副产物扩散出孔腔都会导致错误否定(因为副产物不在那个孔腔中被检测到)以及导致在相邻或下游的孔腔中的潜在错误否定,因此应当避免。填料微珠还可帮助降低孔腔之间的扩散和/或交联的程度。

[0347] 因此,在某些实施方案中,除了使用负载核酸的微珠之外还使用填料微珠。填料微珠可以是磁性的(包括顺磁性的),但并不限于此。在某些实施方案中,填料微珠和俘获微珠由相同材料制成(例如都是磁性的,都是聚苯乙烯等),而在其他实施方案中,它们由不同的材料制成(例如填料微珠是聚苯乙烯,但俘获微珠是磁性的)。填料微珠通常比俘获微珠小。尺寸上的差异可以变化并且可以是 5 倍、10 倍、15 倍、20 倍或更多倍。作为一个实例,0.35 μm 直径的填料微珠与 5.91 μm 的俘获微珠一同使用。这种填料微珠可以从例如 Bang Labs 的来源市购。可以改变填料微珠相对于俘获微珠的位置。例如,填料微珠可以包围俘获微珠,由此避免俘获微珠与 ISFET 表面接触。作为另一实例,填料微珠可在俘获微珠之后装载到孔腔中,这种情况下,俘获微珠与 ISFET 的表面接触。俘获微珠和 ISFET 表面之间存在填料微珠会降低诸如 PPI 的副产物的扩散,因此有利于数据采集。

[0348] 本发明还考虑将填料微珠或其变型应用于化学 FET 以防止接触,因此防止结合到俘获微珠的模板核酸干扰化学 FET 表面。0.1 ~ 0.5 μm 深度或高度的填料微珠层将排除这种干扰。

[0349] 序列测定反应可先于阵列的分析以确定微珠的位置。发现在没有流动的情况下,背景信号(即噪声)小于或等于约 0.25mV,但是在存在负载 DNA 的俘获微珠的情况下,信号增加到约 1.0mV = +/-0.5mV。这种增加足以确定具有微珠的孔腔。

[0350] 本发明还考虑包括实施序列测定反应所必要的各种试剂和根据本文阐述的方法的使用指导的试剂盒。

[0351] 一种优选的试剂盒包括一个或多个容纳清洗缓冲剂的容器,一个或多个分别含有以下试剂之一的容器:dATP 缓冲剂、dCTP 缓冲剂、dGTP 缓冲剂或 dTTP 缓冲剂、dATP, dCTP, dGTP 和 dTTP 储液、腺苷三磷酸双磷酸酶、SSB、聚合酶、填料微珠和任选的焦磷酸酶。重要的是,试剂盒仅包含天然存在的 dNTP。

[0352] 应该理解,还可利用化学 FET 阵列来检测受体和配体之间或结合对的两个成员之间或分子配合物的组分之间的相互作用。这种相互作用的实例包括核酸彼此之间的杂交、蛋白质-核酸的结合、蛋白质-蛋白质的结合、酶-底物的结合、酶-抑制剂的结合、抗原-抗体的结合等。根据本发明,可以检测任何在 FET 界面处引起半导体电荷密度变化的结合或杂交事件,并因此改变从本文描述的传感器的源极至漏极的电流。

[0353] 在这些实施方案中,钝化层(或可能的是,覆盖在钝化层上的中间层)是用核酸(例如 DNA, RNA, miRNA, cDNA 等)、抗原(其可以具有任意性质)、蛋白质(例如酶、辅助因子、抗体、抗体片段等)等进行官能化的。可以直接或间接将这些部分配对结合到钝化层上(例如,利用双官能团接头来结合钝化层反应基团和待结合的部分)。

[0354] 作为一个实例,诸如胺或硫醇基的反应基团可在合成过程中添加到任意核苷酸处的核酸,以提供用于双官能团连接剂的连接点。作为另一实例,可通过加入诸如 Uni-Link AminoModifier、3'-DMT-C6-Amine-ONCPG、AminoModifier II、N-TFA-C6-AminoModifier、

C6-ThiolModifier、C6-Disulfide Phosphoramidite和C6-Disulfide CPG(Clontech,Palo Alto, CA) 的配对竞争试剂来合成核酸。下文讨论其他用于连接核酸的方法。

[0355] 在本发明的一个方面中,化学 FET 阵列与核酸阵列组合提供。短核酸(例如低核苷酸)或长核酸(例如全长 cDNA)形式的核酸可提供到本文所述的阵列的化学 FET 的表面上。核酸阵列通常包括在平坦表面上的多个物理限定区域(例如“斑点”),其中的每一个都已经配对结合一个或多个核酸,优选多个核酸。核酸通常是单链的。配对结合到已知斑点的核酸一般是相同的。在寡核苷酸阵列中,这些核酸的长度可以是小于约 100 个核苷酸(包括长度为约 10, 20, 25, 30, 40, 50, 60, 70, 80, 90 或 100 个核苷酸)。如果阵列用于检测特定基因(包括这种基因的突变或这种基因的表达水平),则该阵列可包括多个核酸,其中的每一个核酸都含有跨越基因的已定义且潜在在不同的序列的寡核苷酸。接着这些斑点位于横跨平坦表面的位置处,以排除与影响阵列的杂交和读取手段有关的位置。

[0356] 阵列可与检测样本接触。样本可以是基因组 DNA 样本、来源于细胞的 cDNA 样本、组织或团块(例如肿瘤)。生长在阵列上的细胞群,其潜在位于对应于下方传感器阵列的二维阵列中。因此这种阵列可用于测量特定基因或其表达的存在和/或水平、测定特定基因中的突变(例如但不限于缺失、增加、替换,包括单核苷酸多态性)等。

[0357] 样本核酸和固定核酸的结合或杂交通常在严格的杂交条件下进行,术语“严格的杂交条件”是本领域公知的(例如参见 Sambrook 等人,“Maniatis”)。相关条件的实例包括(为了增加严格性):25℃、37℃、50℃和 68℃的孵育温度;10X SSC,6X SSC,4X SSC,1X SSC,0.1X SSC 的缓冲剂浓度(SSC 是 0.15M NaCl 和 15mM 柠檬酸盐缓冲剂)以及它们的使用其他缓冲剂系统的等同物;0%、25%、50%和 75%的甲酰胺浓度;从 5 分钟至 24 小时的孵育时间;1 个、2 个或更多的清洗步骤;1、2 或 15 分钟的清洗孵育时间;以及 6X SSC、1X SSC、0.1X SSC 或去离子水的清洗溶液。例如,杂交可在 50%的甲酰胺和 4X SSC,随后在 50℃下用 2X SSC/甲酰胺和的 1X SSC 清洗的条件下实施。

[0358] 核酸包括其中在阵列上的特定位置处沉积(或“点样”)已经形成的核酸如 cDNA。可通过压电沉积、核酸 UV 交联至聚合物层,例如但不限于,交联至聚-L-赖氨酸或聚吡咯、如公开的美国专利申请 2003/0186262 中所述的配对结合至 SiO₂ 涂覆的硅、如 Uslu 等人的 Biosensors and Bioelectronics 2004, 19:1723-1731 所记载的直接配对结合到硅烷化的 d 的化学 FET 表面(例如用 3-氨基丙基三乙氧基甲硅烷(APTES)处理的表面),将核酸点样到表面上。

[0359] 核酸阵列还包括直接合成到阵列上的核酸(例如公知序列的寡核苷酸)。核酸可利用本领域公知技术合成在阵列上,例如但不限于用细尖大头针印刷到载玻片上、利用预制掩模的光刻、利用动态微镜像装置(例如 DLP 镜)的光刻、喷墨印刷或微电极阵列上的电化学方法。也可参考 Nuwaysir 等人的 2002 "Gene expression analysis using oligonucleotide arrays produced by maskless photolithography." .Genome Res 12: 1749-1755。这种较新型的阵列类型的商业来源包括 Agilent、Affymetrix 和 NimbleGen。

[0360] 因此,化学 FET 钝化层可用反应分子(及其反应基团)的中间层来涂覆,核酸可以结合到该中间层和/或该中间层由核酸合成。

[0361] 本发明考虑这种核酸阵列与化学 FET 阵列、尤其是本文描述的“大规模”化学 FET 阵列的组合。化学 FET/核酸阵列可用于多种应用中,其中的一些应用并不需要孔隙(或微

孔隙或反应腔,它们在本文中可互换使用)。因为仍然需要在流动中、包括在“封闭”系统中(即,试剂和清洗溶液等的流动都是自动的)实施分析,所以需要一个或多个位于阵列上并与之接触的流动腔。多个流动腔的使用允许同时分析多个样本(或核酸库)。可具有 2,3,4,5,6,7,8,9,10 或更多的流动腔。这种构造等同地应用于其他生物阵列,包括本文所讨论的那些,例如蛋白质阵列、抗体阵列、酶阵列、化学阵列等。

[0362] 因为结合双方之间或配合物的组分之间的结合事件通过下方的 FET 来电子检测,所以这些分析可在不需要操作(例如排他性的标签)所分析的样本的情况下实施。这是有利地,因为这种操作总是致使样本的损失且通常需要增加时间和工作量。而且,本方法使得可以实时研究结合相互作用。

[0363] 本发明还考虑与化学 FET 阵列组合使用的蛋白质阵列。蛋白质阵列包括蛋白质或肽或其他氨基酸,该其他氨基酸包括以有组织或预定的方式结合到平坦表面的生物部分。这种蛋白质包括但不限于酶、抗体和抗体片段或抗体模拟物(例如单链抗体)。

[0364] 在一个实施方案中,蛋白质阵列可包括多个不同的蛋白质(或其他含有生物部分的氨基酸)。各个蛋白质且优选多个蛋白质存在于阵列的预定区域或“腔”中。这种区域(或腔)与传感器阵列中的传感器对准,使得每个区域(或腔)存在一个传感器。可以根据蛋白质尺寸和区域(或腔)的尺寸来改变在单一区域(或腔)中的多个蛋白质的数量,该数量可以是但不限于至少 10、50、100、500、 10^3 、 10^4 或更多。阵列本身可以具有任意数量的腔,包括但不限于至少 10、 10^2 、 10^3 、 10^4 、 10^5 、 10^6 、 10^7 或更多。在一个应用中,阵列暴露于已知含有或怀疑含有接合至蛋白质的分析物的样本中。如果蛋白质是酶,则分析物可以是底物或抑制剂。分析物可以是结合至蛋白质的任意分子,包括另一蛋白质、核酸、化学物质(合成的或天然存在的)等。

[0365] 应该理解的是,与本文考虑的核酸阵列相同,从蛋白质阵列的读取将是通过化学 FET 的电流的变化,并因此在这些阵列方法中无需标记和/或标记物检测的额外步骤。

[0366] 在另一实施方案中,蛋白质阵列可包括多个相同的蛋白质(或其他含有生物部分的氨基酸)。相同的蛋白质可均匀分布在平坦表面上,或它们可有组织地分布在表面上的离散区域(或腔)中。在这些后续的实施方案中,区域(或腔)与传感器阵列中的传感器对准,使得每个区域(或腔)存在一个传感器。

[0367] 蛋白质可以是芯片外合成的,随后纯化并固定至阵列。作为替代方案,它们可以是芯片上合成的,与本文讨论的核酸类似。利用无细胞 DNA 表达的蛋白质的合成或化学合成都适用于芯片上合成。利用无细胞 DNA 表达,一旦合成之后,蛋白质就固定到固相载体。作为替代方案,蛋白质可利用固相肽合成而化学合成在固相载体上。通过光刻方法或通过 SPOT-合成来实施选择性的去保护。至少可参考 MacBeath and Schreiber, Science, 2000, 289:1760-1763 或 Jones 等人的 Nature, 2006, 439:168-174。还可参考 Fodor 等人的美国专利 6919211。

[0368] 还可利用化学化合物微阵列与化学 FET 阵列的组合。化学化合物微阵列的制备可通过以下方法实现:可,其方法为利用多变连接技术(文献中可称为“小分子微阵列”)在固体表面上共价固定化合物(例如有机化合物)、通过点样或干燥固体表面上的化合物(例如有机化合物)而不是固定(文献中可称为“微阵列化合物筛选”(μ ARCS))、或通过点样同质溶液中的有机化合物而没有固定和干燥效果(Reaction Biology Corporation 的商业化

DiscoveryDot™ 技术)。

[0369] 本发明还考虑与化学 FET 阵列组合的组织微阵列。在 Battifora Lab Invest 1986, 55 :244-248 ;Battifora and Mehta Lab Invest 1990, 63 :722-724 ;以及 Kononen 等人的 Nat Med 1998, 4 :844-847 中详细讨论了组织微阵列。

[0370] 化学 FET 阵列和生物或化学阵列的构造在各个实例中都相似, 并且所讨论的一个组合阵列将应用于本文描述的其它引用或本领域公知的其它应用中。

[0371] 在另一方面中, 本发明考虑分析细胞培养(例如二维细胞培养)(参见 Baumann 等人, Sensors and Actuators B 55 1999 77 :89) 和接触化学 FET 阵列的组织切片。作为一个实例, 大脑切片可与本发明的化学 FET 接触, 并且可在刺激存在或不存在下检测切片中的变化, 所述刺激例如是但不限于神经毒素等。因此可分析神经过程的转导和 / 或刺激。在这些实施方案中, 化学 FET 可操作为检测钙和 / 或钾的通量, 这是通过钝化层本身或通过涂覆在钝化层上用于这些离子的受体来进行的。

[0372] 在另一方面中, 本发明考虑化学 FET 阵列的应用, 该应用是如本文所述的官能化或以另一种方式应用于活体。这种阵列可引入对象(例如, 在经受离子通量的脑或其他区域中), 然后基于对象状态来分析变化。

[0373] 虽然本文中描述和示出了本发明的若干实施方案, 但本领域技术人员将易于想到多种实现本文中所述功能和 / 或获得本文中所述结果和 / 或一种或多种本文中所述优点的其他措施和 / 或结构, 各个这类变化方案和 / 或改变均被视为在本发明的范围之内。更一般地说, 本领域技术人员将易于理解本文中所描述的所有参数、尺寸、材料和 / 或构造是示例性的, 实际的参数、尺寸、材料和 / 或构造将取决于使用本发明的教导的具体应用。本领域技术人员会认识到或能用常规实验方法确定本文所述本发明的具体实施方案的许多等价物。因此, 应理解前述实施方案仅是以实例的方式给出的, 在附随的权利要求书及其等价物的范围内, 本发明可以采取除了具体描述和要求保护的方式之外的方式实施。本发明旨在提供本文中所述的各个特征、系统、制品、材料、成套元件和 / 或方法。此外, 两种或多种这类特征、系统、制品、材料、成套元件和 / 或方法的组合也包括在本发明的范围之内, 如果这类特征、系统、制品、材料、成套元件和 / 或方法互不矛盾的话。

[0374] 本文中定义和使用的所有定义应理解为优先于字典的定义、通过引用并入文件中的定义、和 / 或所定义术语的通常含义。

[0375] 除非有明确的相反指示, 否则本说明书和权利要求书中没有限定数量词应理解为指“至少一个”。

[0376] 本说明书和权利要求书中用到的表述“和 / 或”应理解为指所连结的要素之“任一或二者”, 即要素有时连在一起出现、有时分开出现。用“和 / 或”罗列的多个要素应以相同的方式理解, 即这样连结起来的要素之“一者或多者”。除“和 / 或”从句明确指出的要素外, 其他要素也可任选存在, 无论与那些明确指出的要素相关还是不相关。因此, 作为非限制性的实例, 当与开放式语言如“包含”一起使用时, “A 和 / 或 B”的提及在一个实施方案中可仅指 A(任选包括 B 之外的要素); 在另一个实施方案中可仅指 B(任选包括 A 之外的要素); 而在另一个实施方案中可指 A 和 B(任选包括其他要素); 等等。

[0377] 本说明书和权利要求书中用到的“或”应理解为具有与上面定义的“和 / 或”相同的含义。例如, 在列表中分开列举项目时, “或”或“和 / 或”应理解为包括性的, 即包括许多

要素或要素列表中的至少一个但也包括一个以上,并任选包括另外的未列出的项目。只有明确指出相反的术语例如“仅一个”或“正好一个”或当在权利要求书中使用“由……组成”时将指包括许多要素或要素列表中的正好一个要素。一般而言,当前面有排他性的术语如“任一”、“其中之一”、“仅其中之一”或“正好其中之一”时,本文中用到的术语“或”应理解为指排他的或者(即“一个或另一个而非二者”)。权利要求书中用到的“基本由……组成”应具有专利法领域中所用的其通常含义。

[0378] 本说明书和权利要求书中关于一个或多个要素的列表所用到的表述“至少一个”应理解为指选自要素列表中任何一个或多个要素中的至少一个要素,但不一定包括要素列表内明确列出的至少每一个要素,也不排除要素列表中要素的任何组合。在该定义下,除要素列表内由表述“至少一个”所明确指出的要素外的要素也可任选存在,而无论其与那些明确指出的要素相关还是不相关。因此,作为非限制性的实例,“A 和 B 中的至少一个”(或等价于“A 或 B 中的至少一个”或等价于“A 和 / 或 B 中的至少一个”在一个实施方案中可指至少一个、任选包括一个以上 A 而无 B 存在(并任选包括 B 之外的要素);在另一个实施方案中可指至少一个、任选包括一个以上 B 而无 A 存在(并任选包括 A 之外的要素);而在另一个实施方案中可指至少一个、任选包括一个以上 A 和至少一个、任选包括一个以上 B(并任选包括其他要素);等。

[0379] 还应理解,除非有明确相反的指示,否则本文中要求保护的涉及一个以上步骤或行动的任何方法中,方法的步骤或行动顺序不一定限于所给的方法的步骤或行动顺序。

[0380] 在权利要求书和以上说明书中,所有过渡性表述如“包含”、“包括”、“具有”、“有”、“含有”、“涉及”、“持有”、“包括”等均应理解为开放式的,即指包括但不限于。仅过渡表述“由……组成”和“基本由……组成”分别对应于封闭或半封闭式的过渡表述,如美国专利局专利审查程序手册第 2111.03 部分中所规定的。

实施例

[0381] 下文是一个实施例,其为利用 ISFET 阵列快速序列测定单链寡核苷酸的原理的证明。

[0382] 1.1 单链寡核苷酸结合到涂有抗生蛋白链菌素的磁珠

[0383] 从 IDT(Integrated DNA Technologies, Coralville, IN) 订购具有 5' 双生物素标记(HPLC 纯化)的单链 DNA 寡核苷酸模板以及 20- 碱基通用引物。模板的长度为 60 个碱基,并且设计为在 3' 端包括 20 个碱基,它们与 20 个碱基的引物(表 1 中的斜体字)互补。将冻干的和生物素化的模板和引物再悬浮于 TE 缓冲剂中(10mM Tris-HCl, 1mM EDTA, pH 8),分别作为 40 μ M 储液和作为 400 μ M 储液,且保存在 -20°C 待用。

[0384] 对于各个模板来说,60 μ l 的 5.91 μ M 的涂有抗生蛋白链菌素的磁珠储存为水性缓冲悬浮液(8.57×10^4 珠/ μ L),在 4°C 下,通过利用 120 μ l 微珠清洗缓冲剂清洗三次而制备,接着分别孵育在 5' 端具有生物素的模板 1、2、3 和 4(T1, T2, T3, T4: 表 1)。

[0385] 由于抗生蛋白链菌素对生物素有强共价结合亲和力($K_d \sim 10^{-15}$),所以这些磁珠用于将模板固定到固相载体上,如下文所述。已经报导的这些微珠对于游离生物素的结合能力为 0.650 pmol/ μ L 的微珠储液。对于小的(< 100 碱基)生物素化单链 DNA 模板来说,适当计算可知每个微珠结合 9.1×10^5 个模板。利用简单的磁体可容易地富集微珠,如

利用 Dynal 磁粒选矿机或 MPC-s (Invitrogen, Carlsbad, CA)。MPC-s 用于所述试验中。

[0386] 在每次清洗之间,使用 MPC-s 富集微珠一分钟,接着添加缓冲剂并使微珠再悬浮。第三次清洗之后,将微珠再悬浮在 120 μ L 微珠清洗缓冲剂加 1 μ l 的各个模板 (40 μ M) 中。微珠旋转 (Labquake Tube Rotator, Barnstead, Dubuque, IA) 孵育 30 分钟。孵育后,微珠接着在 120 μ L 热处理缓冲剂 (20mM Tris-HCl, 5mM 乙酸镁, pH 7.5) 中清洗三次,并在 60 μ L 的相同缓冲剂中再悬浮。

[0387] 表 1. 模板 1、2、3 和 4 的序列

[0388]

**T1: 5'/52Bio/GCA AGT GCC CTT AGG CTT CAG TTC AAA
AGT CCT AAC TGG GCA AGG CAC ACA GGG GAT AGG-3'
(SEQ ID NO:1)**

**T2: 5'/52Bio/CCA TGT CCC CTT AAG CCC CCC CCA TTC
CCC CCT GAA CCC CCA AGG CAC ACA GGG GAT AGG-3'
(SEQ ID NO:2)**

**T3: 5'/ 52Bio/AAG CTC AAA AAC GGT AAA AAA AAG CCA
AAA AAC TGG AAA ACA AGG CAC ACA GGG GAT AGG-3'
(SEQ ID NO:3)**

**T4: 5'/ 52Bio/TTC GAG TTT TTG CCA TTT TTT TTC GGT
TTT TTG ACC TTT TCA AGG CAC ACA GGG GAT AGG-3'
(SEQ ID NO:4)**

[0389] 测序引物的热处理

[0390] 在 5' 端结合到 5.91 μ m 磁珠的固定模板接着被热处理到与模板的 3' 端 (表 1) 互补的 20 碱基引物。然后加入代表引物对固定的模板过量 20 倍的 400 μ M 引物储液的 1.0 μ L 的等分试样,接着在 95°C 下用引物孵育微珠加模板 15 分钟,然后缓慢降低温度至室温。接着如上所述利用 MPC-s 用 120 μ L 的 25mM Tricine 缓冲剂 (25mM Tricine, 0.4mg/ml PVP, 0.1% Tween 20, 8.8mM 乙酸镁 ;ph 7.8) 清洗微珠 3 次。微珠在 25mM Tricine 缓冲剂中再悬浮。

[0391] 1.3 用 DNA 聚合酶培养杂交的模板 / 引物

[0392] 利用聚合酶来孵育模板和引物杂交体,该聚合酶基本上如 Margulies 等人, Nature 2005437 (15) :376-380 以及附属补充材料所述。

[0393] 2. 在 ISFET 传感器阵列上装载制备好的测试样本

[0394] ISFET 阵列以及位于其上的微流体的尺寸和密度可根据应用而改变。一个非限制实例是 512 $\times$ 512 的阵列。这种阵列的每一个棚格 (262144 个) 都具有一个 ISFET。各个棚格还具有位于 ISFET 上的孔腔 (或它们在本文中可互换地称为“微孔腔”)。孔腔 (或微

孔隙)可具有任何形状,包括柱形、锥形、方形、矩形等。在一个示例性构造中,孔隙是尺寸为 $7 \times 7 \times 10 \mu\text{m}$ 的方形孔隙。孔隙之间的中心距离在本文中称为“间距”。该间距可为任意距离,尽管优选具有较小的间距以提供尽可能大的阵列。间距可小于 $50 \mu\text{m}$ 、小于 $40 \mu\text{m}$ 、小于 $30 \mu\text{m}$ 、小于 $20 \mu\text{m}$ 或小于 $10 \mu\text{m}$ 。在一个实施方案中,间距为约 $9 \mu\text{m}$ 。阵列上的整个腔(其中设置有孔隙)可具有等于或小于约 $30 \mu\text{L}$ 、等于或小于约 $20 \mu\text{L}$ 、等于或小于约 $15 \mu\text{L}$ 或等于或小于约 $10 \mu\text{L}$ 的体积。因此这些体积对应于腔中溶液的体积。

[0395] 2.1 在“开放”系统中装载微珠

[0396] 具有模板 1-4 的微珠装载到芯片上(每个模板 $10 \mu\text{L}$)。简而言之,各个模板的等分试样都利用 Eppendorf 移液管添加到芯片上。接着用磁铁将微珠拉到孔隙中。

[0397] 2.2 在“封闭”系统中装载微珠。

[0398] 俘获微珠和填充微珠都利用流动来装载。微珠溶液体积的微升精度以及通过流体连接定位微珠溶液是利用微珠装载装置如图 62 中所示实现的,微珠装载装置包括主储器(约 1mL 容量)、次储器(约 $10 \mu\text{L}$ 容量)以及用于输送小容量微珠溶液的微流体通道。这种方法还实现由精密移液管实现的流体应用的微升精度。

[0399] 包括了 ISFET 阵列和流动腔的芯片位于装料工具的 ZIF(零插入力)插口中,接着将不锈钢毛细管连接到流动腔的一个端口,而另一端口连接挠性尼龙管路。这两种材料都是微流体型流体路径(例如约 $< 0.01''$ 的内径)。装料工具由主储器和次储器构成,其连接到毛细管的端部。用缓冲剂溶液填充通用塑料注射器,接着将注射器连接到尼龙管路的自由端。从芯片底部突出的电引线插入夹具单元(未示出)的顶部上的插口中。

[0400] 如图 63 所示,推动注射器注入缓冲剂溶液,使其通过管路,穿过流动腔(以及芯片表面)且向上通过毛细管。这个过程叫做装填,并确保流体通路中没有空气。注入缓冲剂直至通过透明的主储器而在次储器的顶部处可以看到液面。

[0401] 接着,利用精确移液管将含涂覆核酸的微珠的溶液施加到次储器,如图 64 所示。这种操作在储器顶部产生了大液滴。所添加的溶液的体积等于流动腔的体积(例如约 $10 \mu\text{L}$),并且含有浓缩的微珠,因而当最初在次储器中添加缓冲剂溶液容积时,产生待递送到流动腔的所需浓度的微珠。收回移液管,小心且缓慢地推动注射器,直至液滴滴落到次储器的顶部,再次通过图 65 中所示的透明的主储器来观察。因为从次储器向下延伸的微流体通道非常小(例如约 $0.01''$ 的直径),所以在这个过程中,在流体路径中的微珠溶液和缓冲剂溶液之间发生非常少的混合。

[0402] 就此而言,微珠溶液装载进了流体通路,但并未到达流动腔的位置。在流体通路中输送微珠溶液栓塞或微珠溶液体积之前,次储器中的溶液是清澈的。首先,将约 1mL 的缓冲溶液注入主储器,以有效稀释留在次储器中的微珠溶液,如图 66 中所示。接着,通过将移液管尖端沿着主储器底部边缘设置来将溶液移出。图 67 中示出次储器中的溶液液位留在其顶部位置。

[0403] 接着,如图 68 所示,如先前的微珠溶液施加一样,大量缓冲溶液以液滴的形式加到次储器上。这种溶液的体积等于次储器和流动池的流动腔之间的流体路径的体积(即,在流到流动腔之前为微流体通道的体积加毛细管的体积加流动池的体积)。再次推动注射器直至液滴缩回到次储器的顶部,如图 69 中所示。这样,微珠溶液栓塞装载进流动池的流动腔。

[0404] 现在,升起装料工具且放置于锥形基座上,该基座包括在其顶点的磁体,如图 70 所示。磁体将微珠从微珠溶液中拉到芯片的微孔腔中。几秒钟之后,从基座移除该装料工具。如果需要的话,除了含有缓冲溶液的流体的最初充填之外,整个过程可重复以将小的填料微珠装载进微孔腔。

[0405] 应该认识到,可以其他方式来使微珠进入流动腔的孔腔中,包括利用离心分离或重力。本发明并不限于这方面。

[0406] 3. 使用 ISFET 传感器阵列的 DNA 序列测定

[0407] 3.1 在“开放”系统中的 DNA 序列测定

[0408] 所示的结果代表在“开放”系统中实施的试验(即,将 ISFET 芯片置于 ISFET 装置平台上,然后以下列顺序手工添加各个核苷酸(5 μ L 得到每个 6.5 μ M):dATP,dCTP,dGTP 和 dTT(100mM 储液,Pierce,Milwaukee,WI)),通过将给定的核苷酸吸入移入已经在芯片表面上的液体中,并以 2.5mHz 的速度收集来源于芯片的数据。这导致以约 18 帧/秒的速度进行数据采集超过 7.5 秒。接着利用 LabView 来分析数据。

[0409] 给定模板序列,dATP 的添加致使模板 4 中延伸(extension)4 碱基。dCTP 的添加致使模板 1 中延伸 4 碱基。dGTP 的添加致使模板 1、2 和 4 如表 2 所述延伸,并且 dTTP 的添加导致流出(所有模板如所指示那样延伸)。

[0410] 图 71(A-D) 示出了延伸反应。在左边的板区中,示出所有像素的一个瞬态图,且在右边的板区中,示出从左边的板区中选出的四个像素的 mV 对时间的曲线图。白色箭头表示发生延伸处的有源像素。在逃逸中(图 71D),除了在图 71C 中标记的孔腔之外,另外的箭头表示在添加 dGTP 之后没有发生延伸的孔腔,而添加 dATP 之后又在逃逸期间观察到了延伸。

[0411] 优选地,当以非自动方式实施该方法(即,没有自动流动和试剂引入),各个孔腔包含腺苷三磷酸双磷酸酶以降解未加上的 dNTP。应该理解的是,腺苷三磷酸双磷酸酶可在本实施本文方案或本文所讨论的任意其他实施方案中被替换为另一种能够降解 dNTP 的化合物(或酶)。

[0412] 表 2. 试验的建立和核苷酸添加的顺序

[0413]

	dATP	dCTP	dGTP	dTTP
T1	0	(3 :C ; 1 :A) 4	1	25 逃逸 (25)
T2	0	0	4	逃逸 (26)
T3	0	0	0	逃逸 (30)
T4	4	0	2	逃逸 (24)

[0414] 3.2 利用传感器芯片上的微流体来进行 DNA 序列测定

[0415] 流动状态下的序列测定是一种对加入 DNA 的核苷酸试剂的开放应用的扩展。但不是将试剂添加进 ISFET 芯片上的本体溶液,而是使试剂以顺序方式流过芯片表面,一次延伸单一的 DNA 碱基。dNTP 顺序地流过,首先是 dTTP,接着是 dATP、dCTP 和 dGTP。由于芯片

上流体运动的层流性质,核苷酸扩散进入微孔腔并最终包围负载核酸的微珠是主要的递送机制。流动状态还确保大多数的核苷酸溶液在应用之间被清洗掉。这包括在每个核苷酸流动之后,用缓冲剂溶液和腺苷三磷酸双磷酸酶来清洗芯片。核苷酸和清洗溶液储存在系统中的化学试剂瓶中,并利用流体管路和自动阀在芯片上流动。激活 ISFET 芯片来感测核苷酸流动期间 DNA 延伸的化学产物。

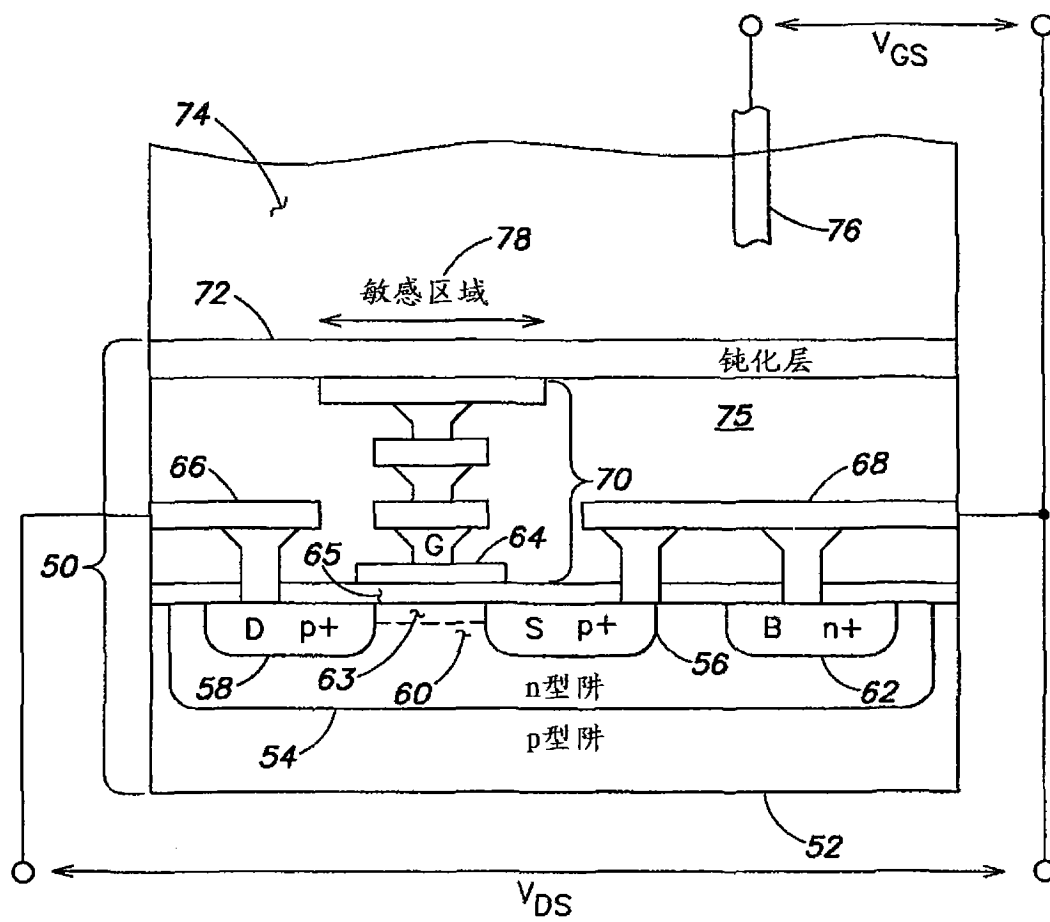


图 1

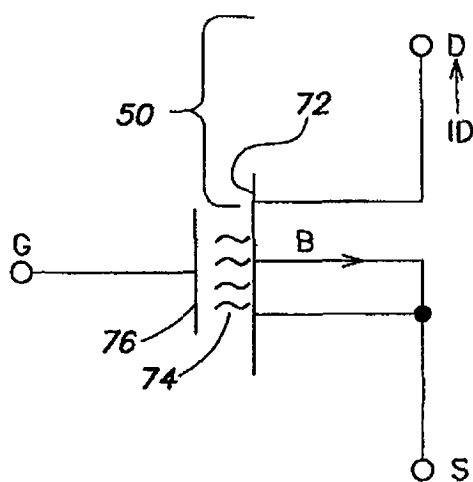


图 2

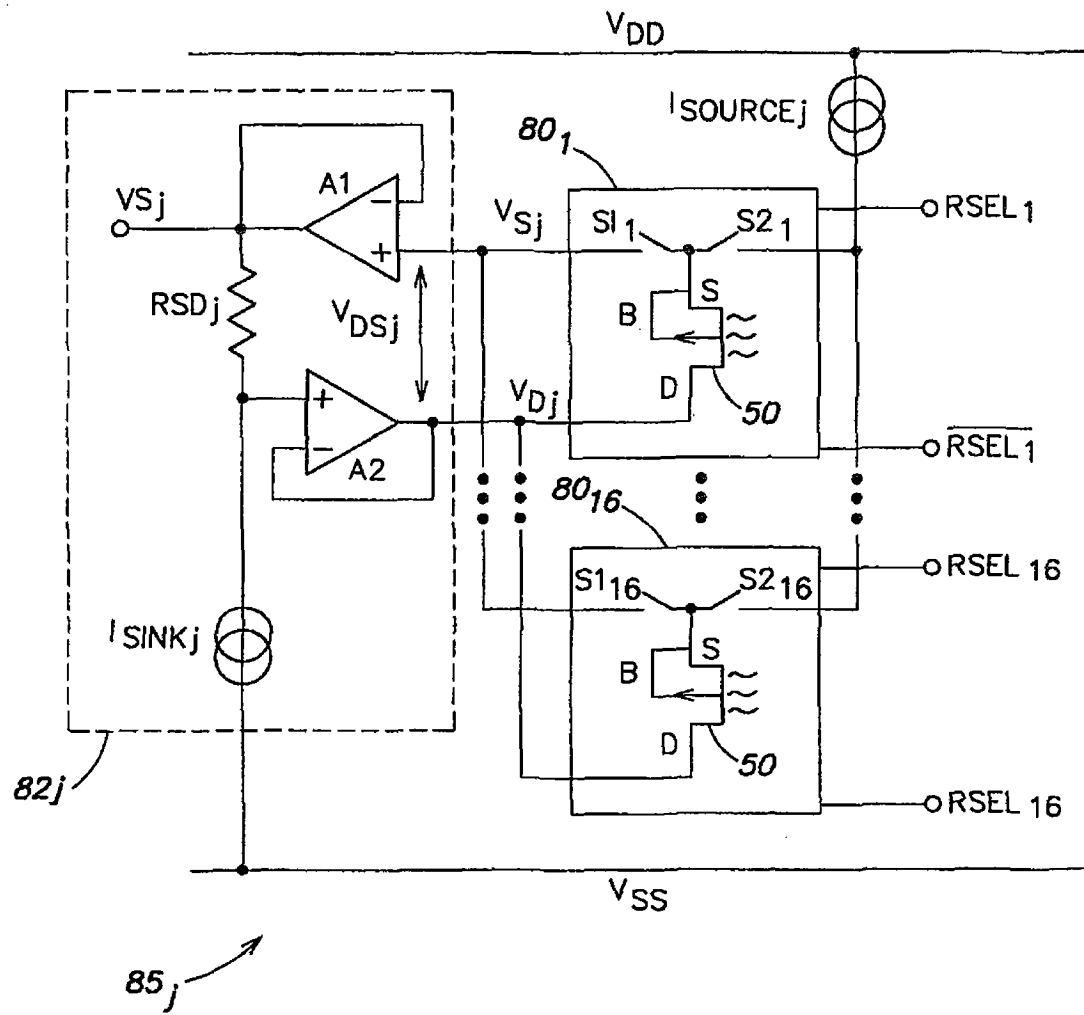


图 3

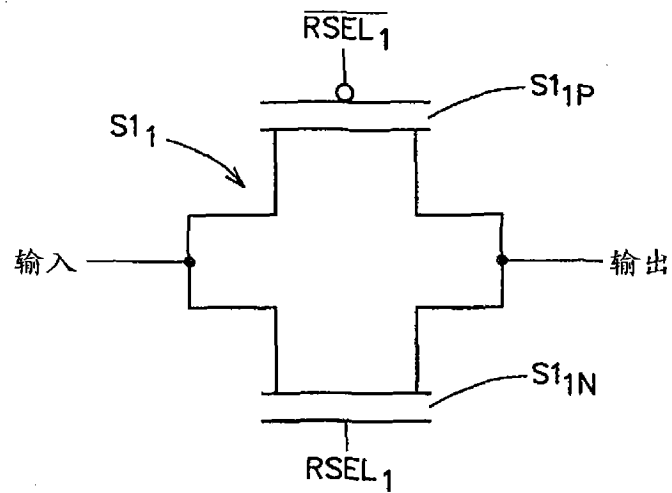


图 4

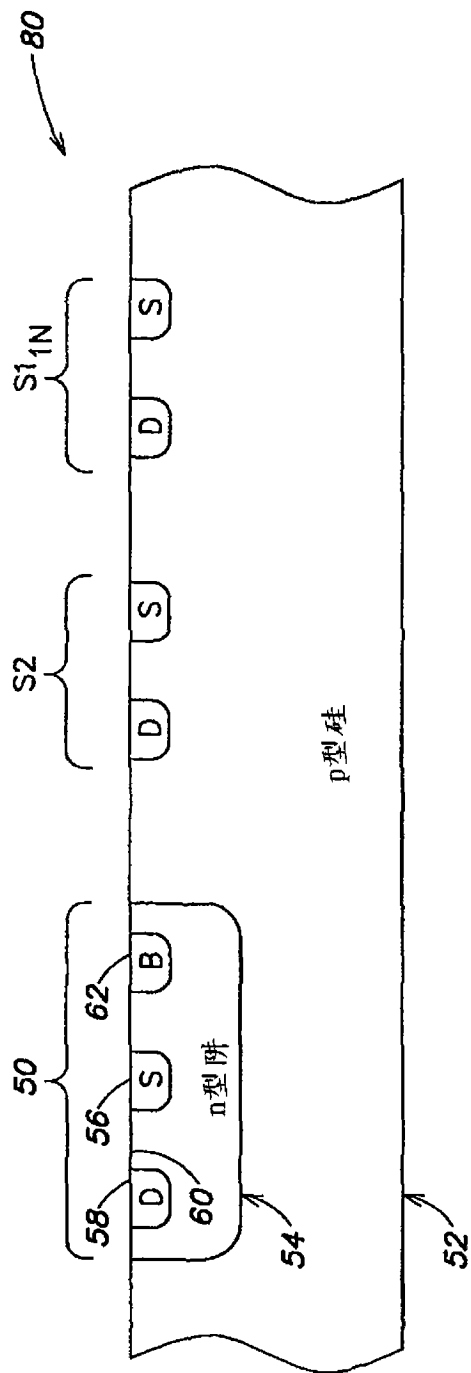


图 5

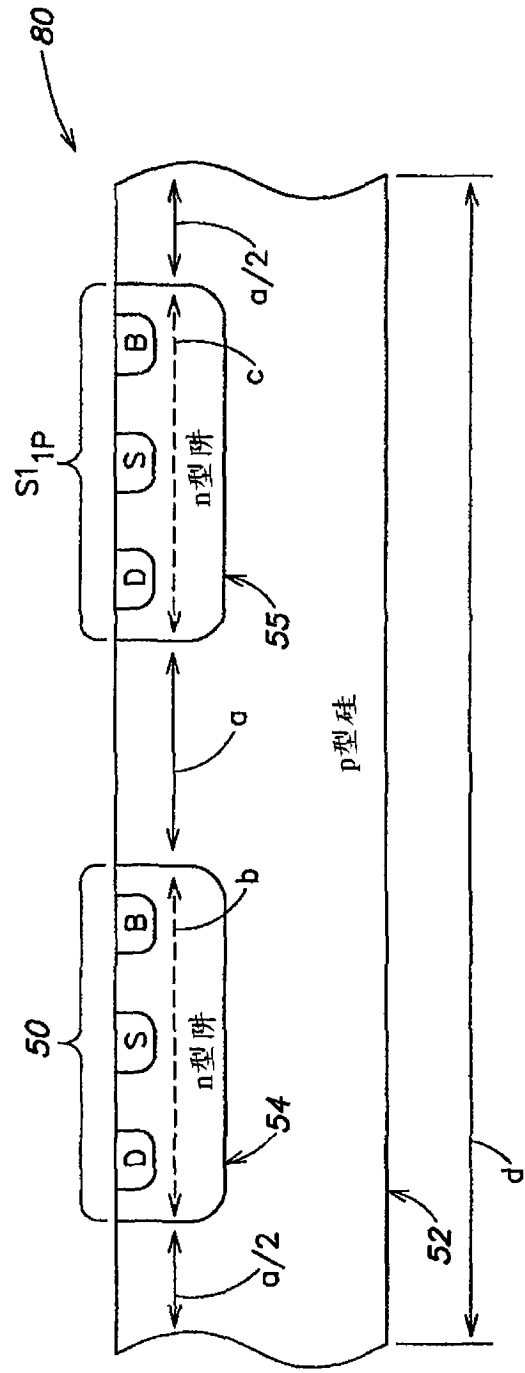


图 6

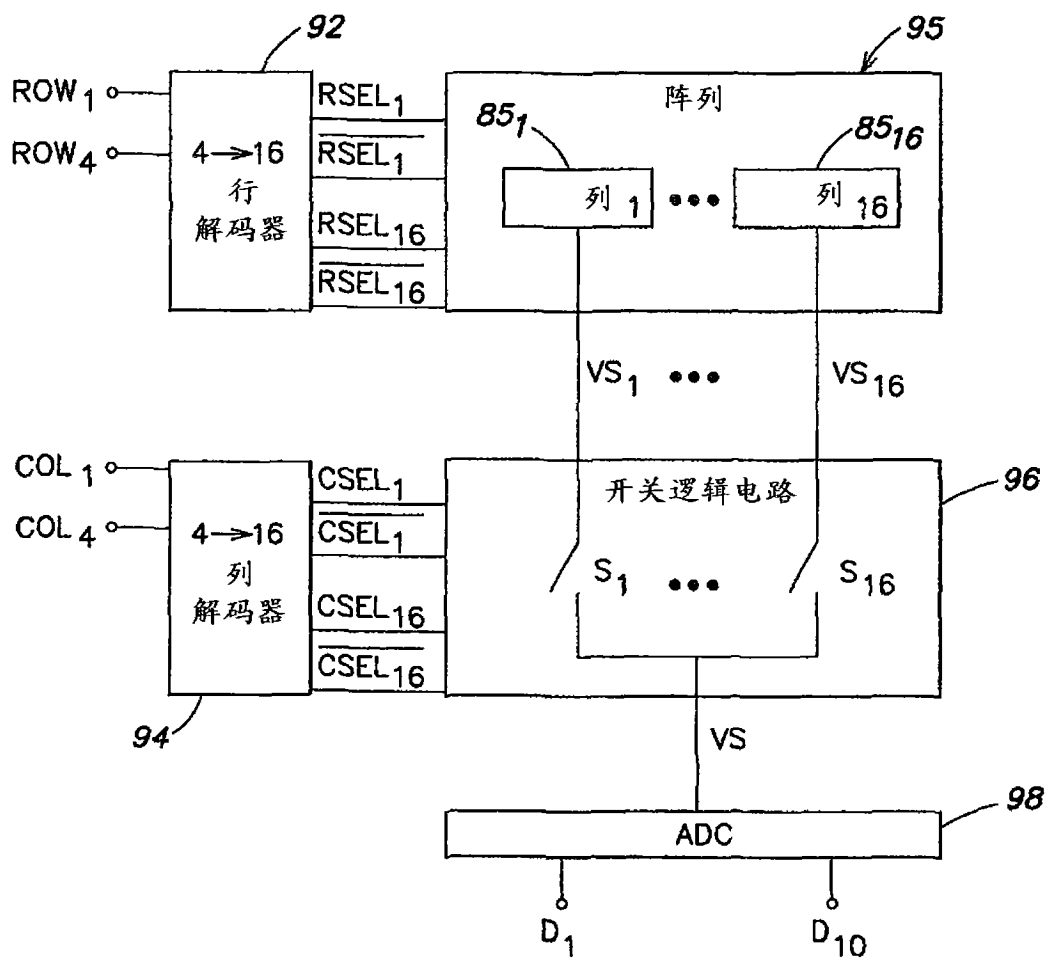


图 7

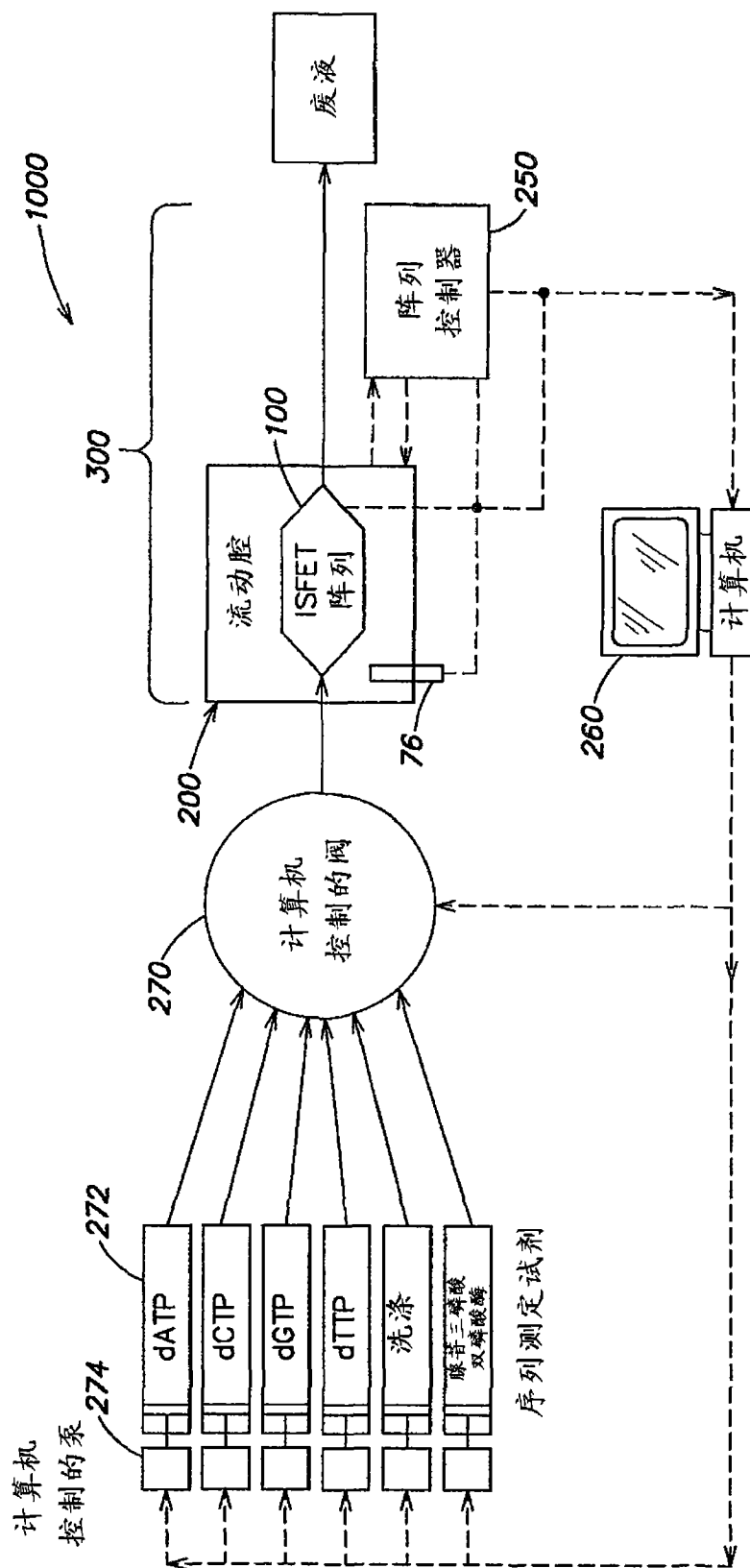


图 8

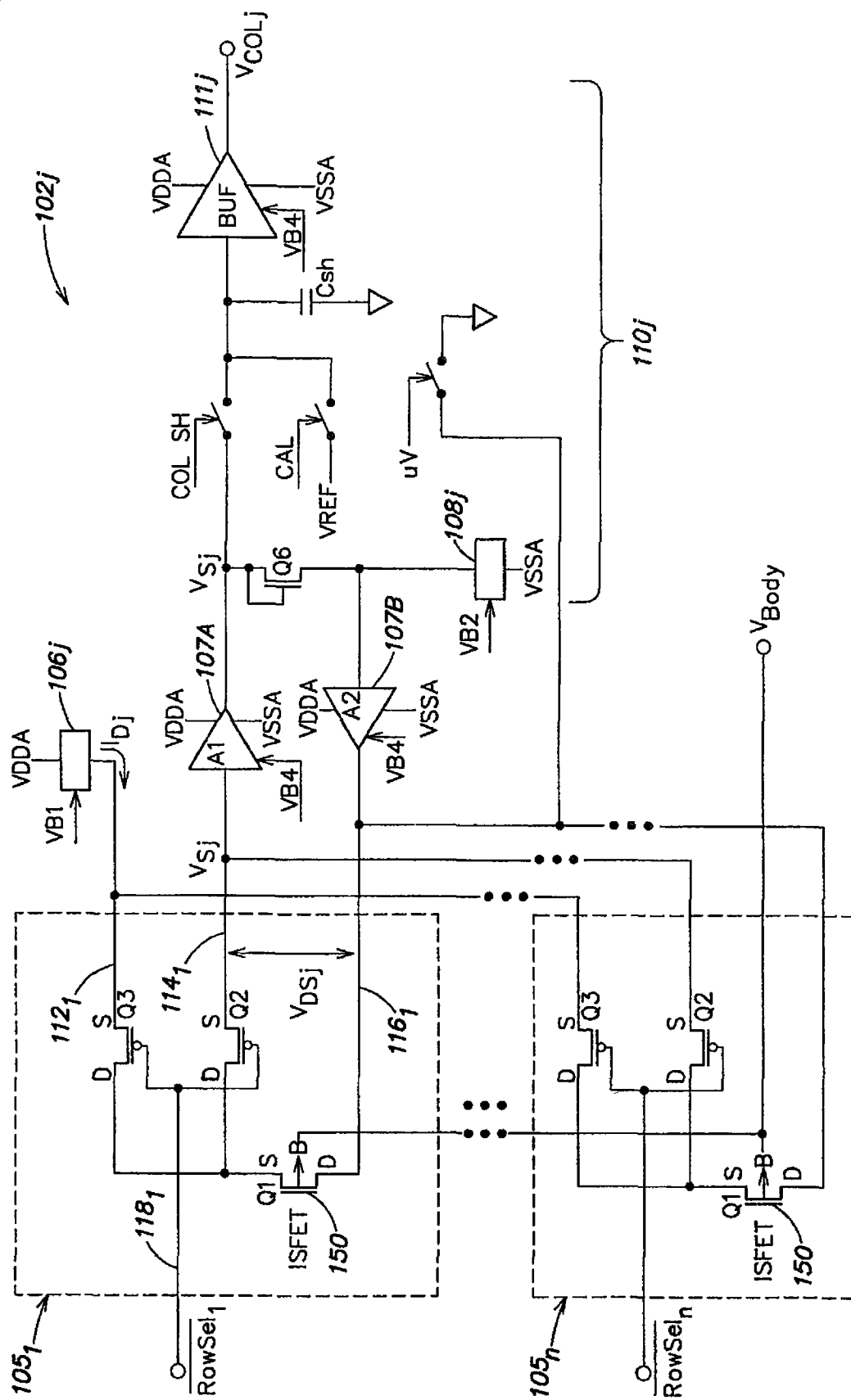


图 9

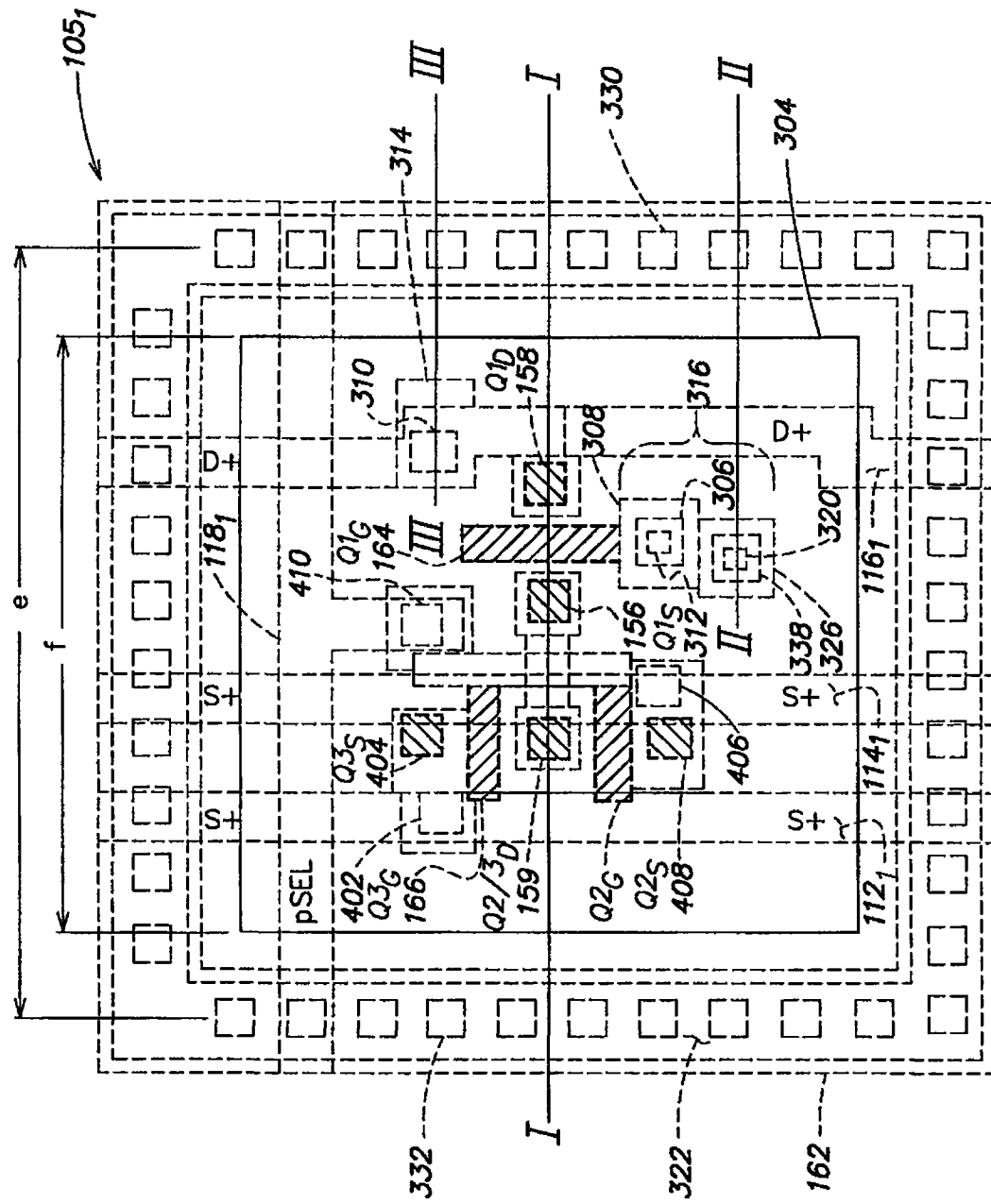


图 10

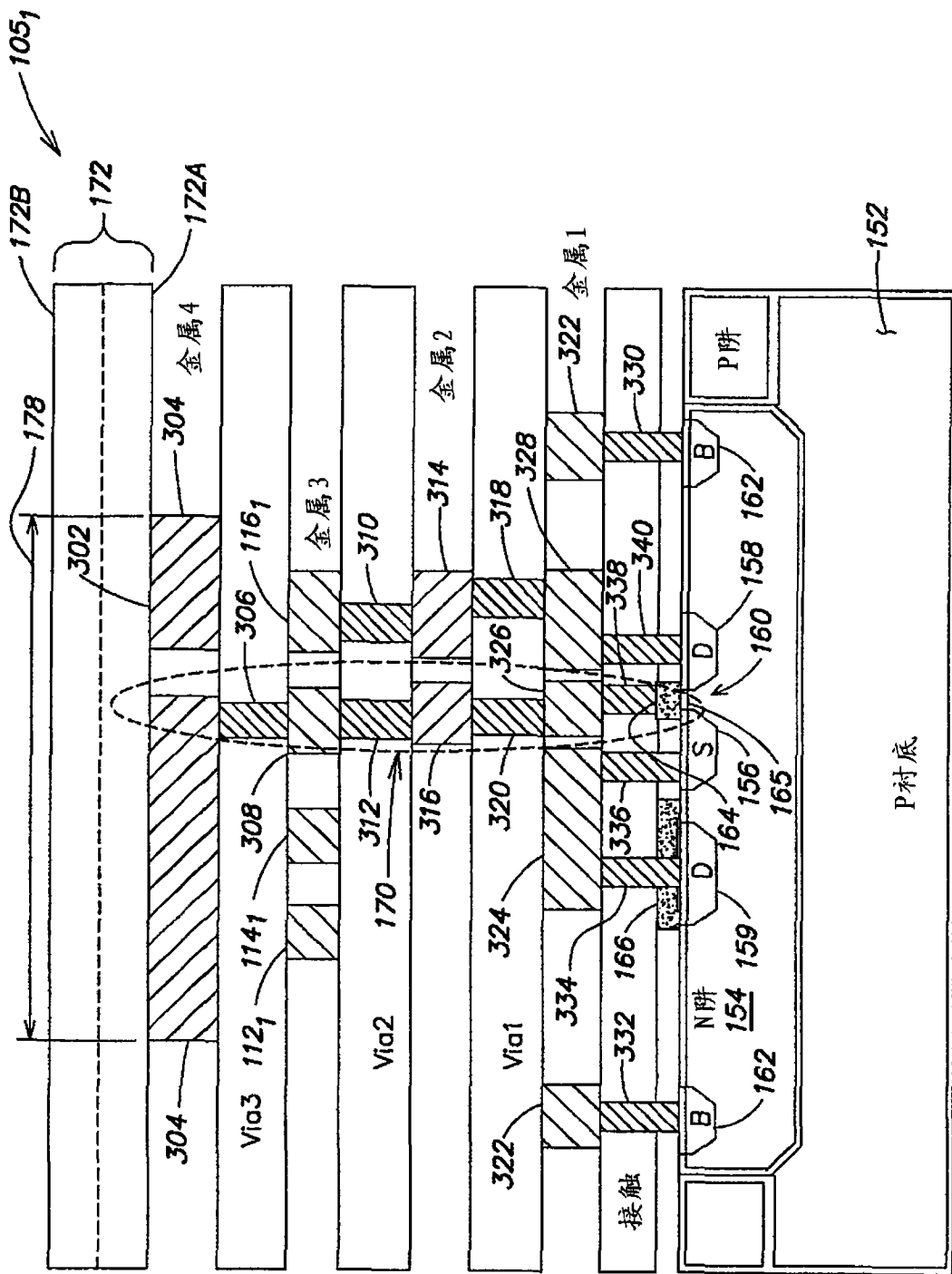


图 11A

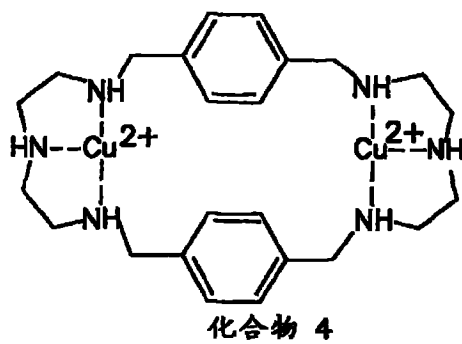
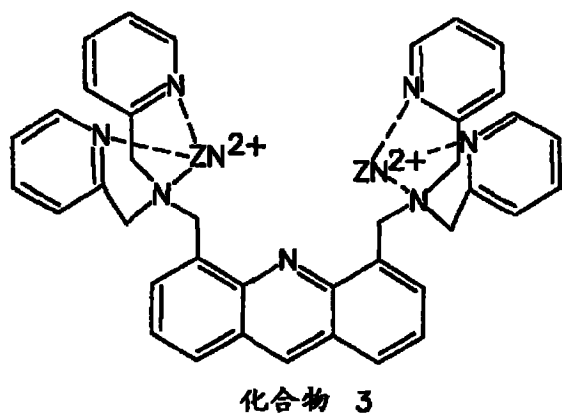
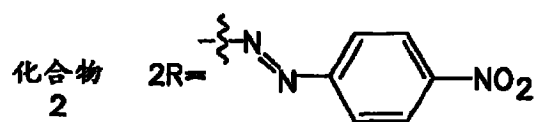
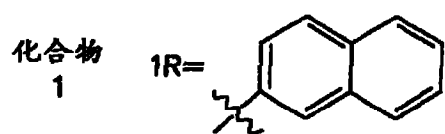
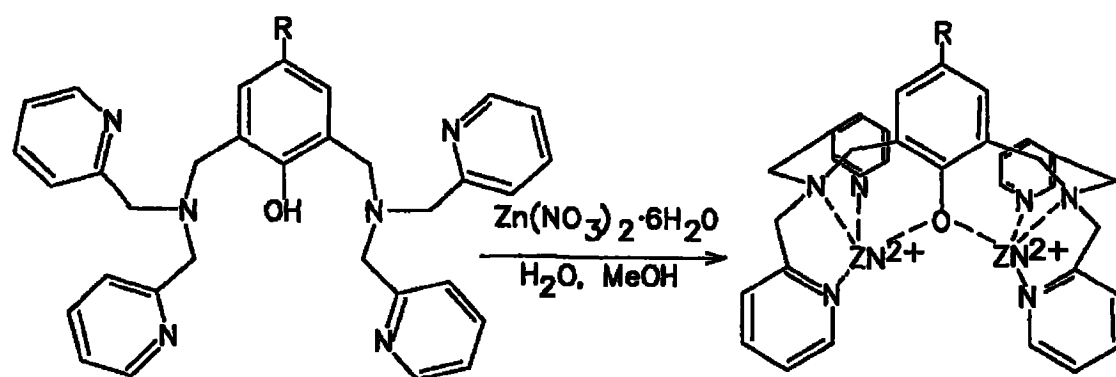
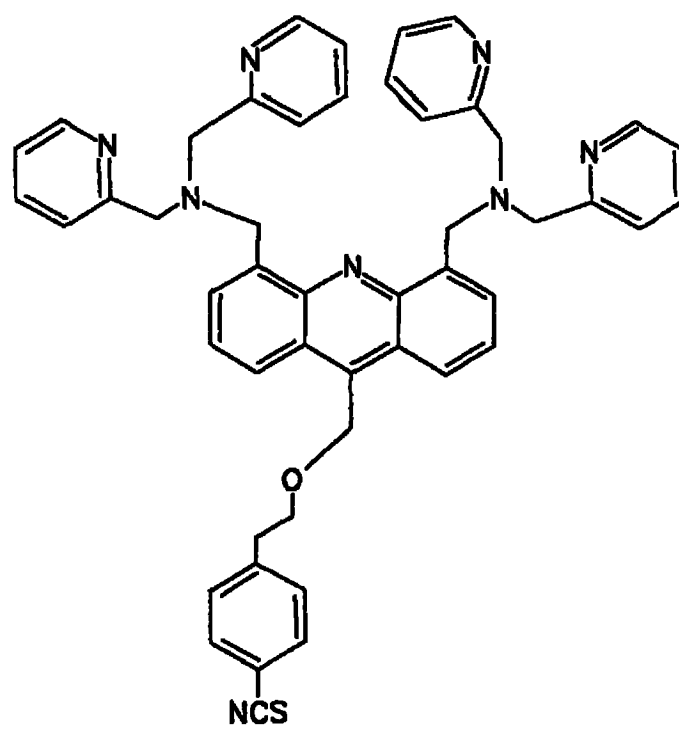


图 11B(1)



化合物 10

图 11B(2)

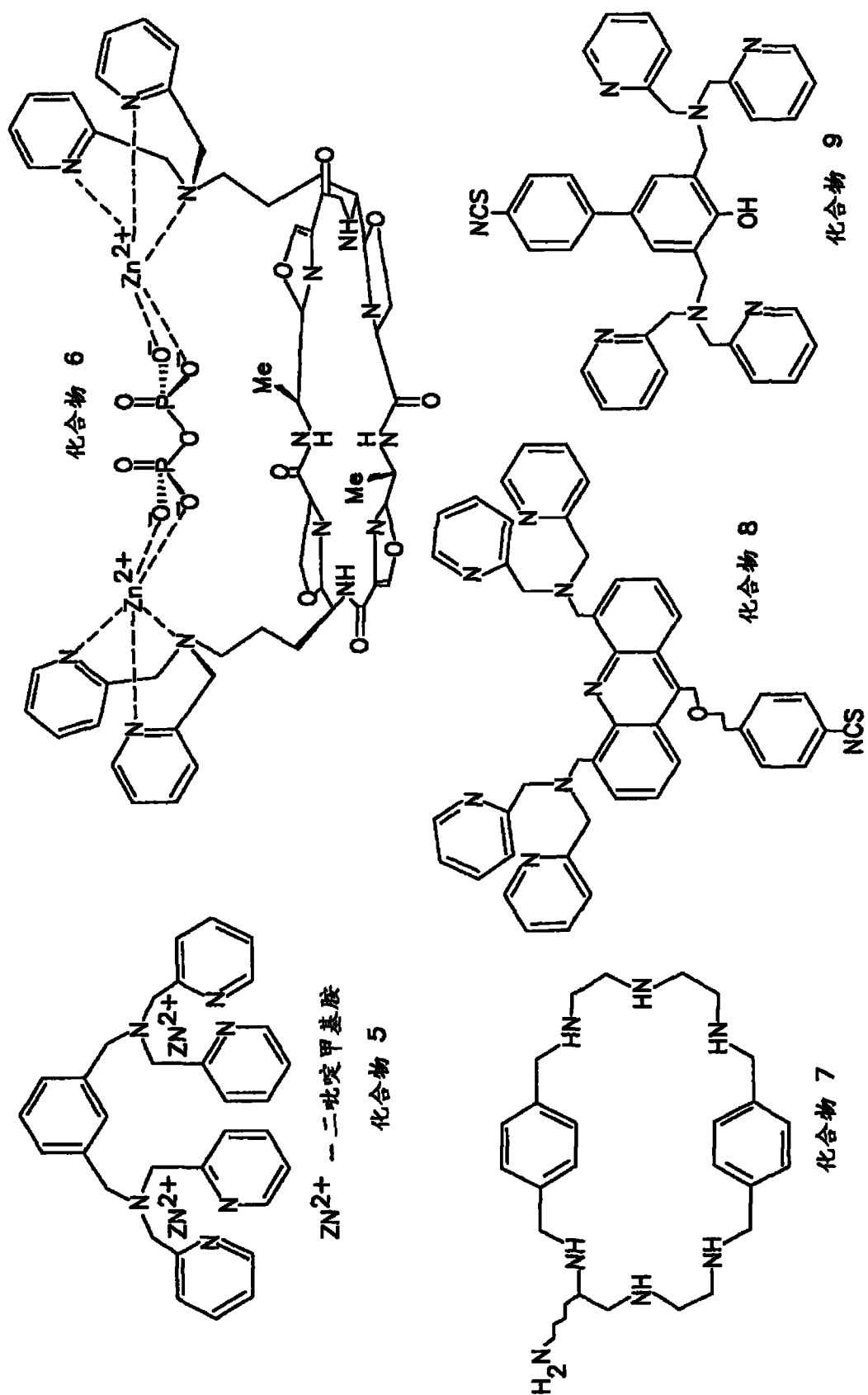


图 11B(3)

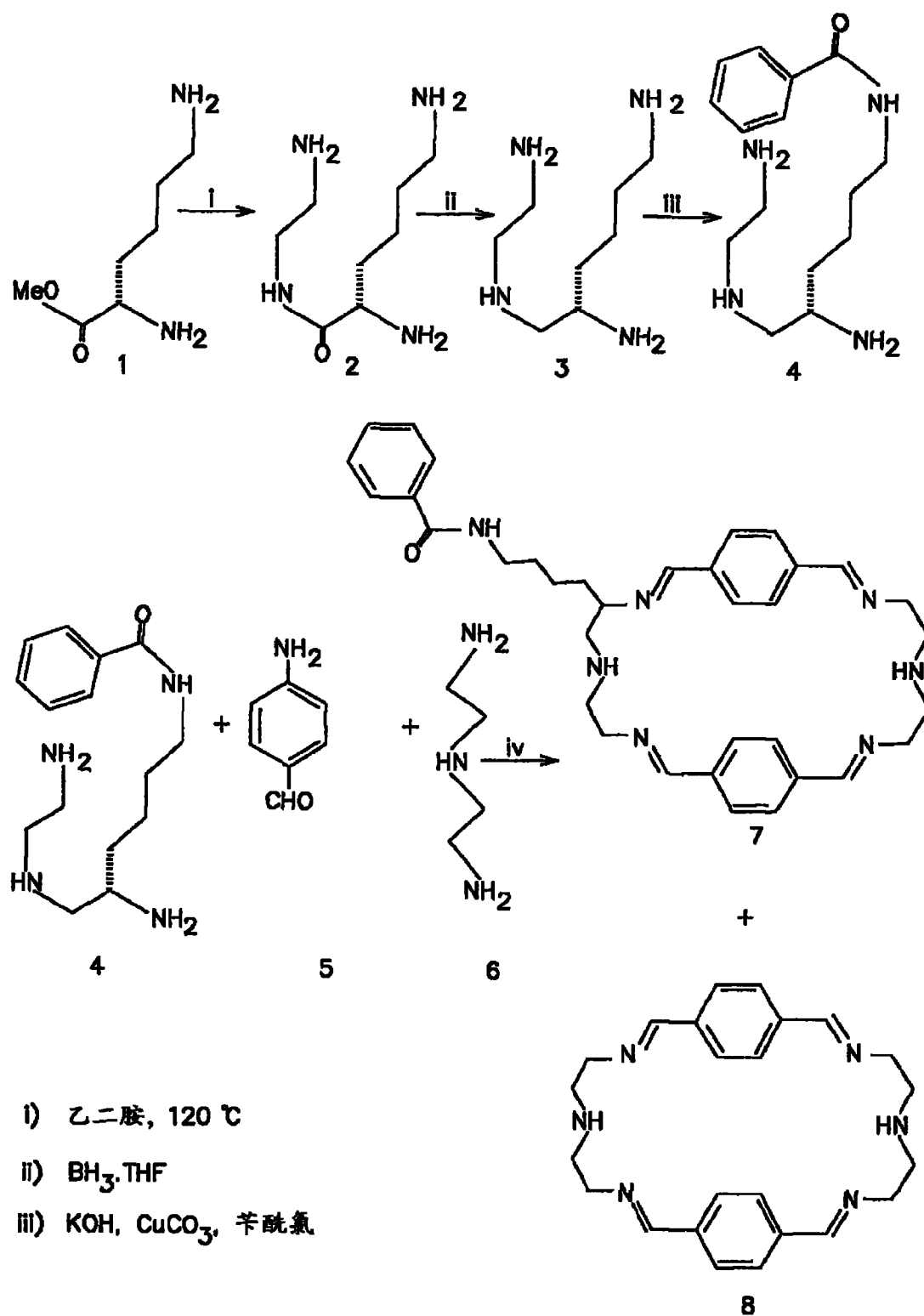
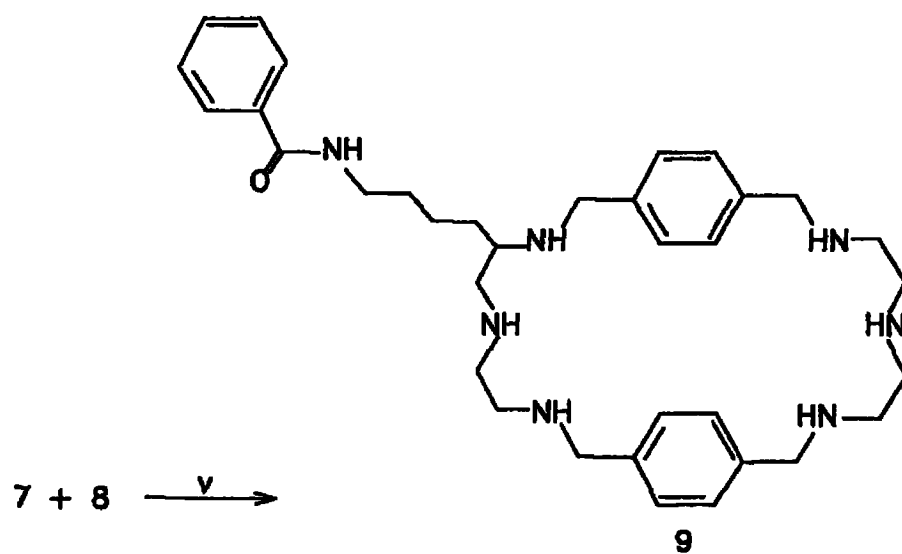


图 11C(1)

iv) 4: 6的比为1: 3, MeOH, r.t.



v) NaBH_3 , MeOH

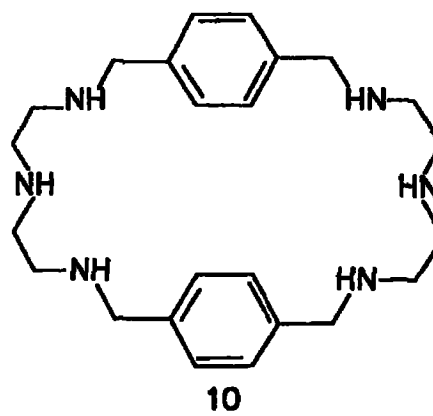


图 11C(2)

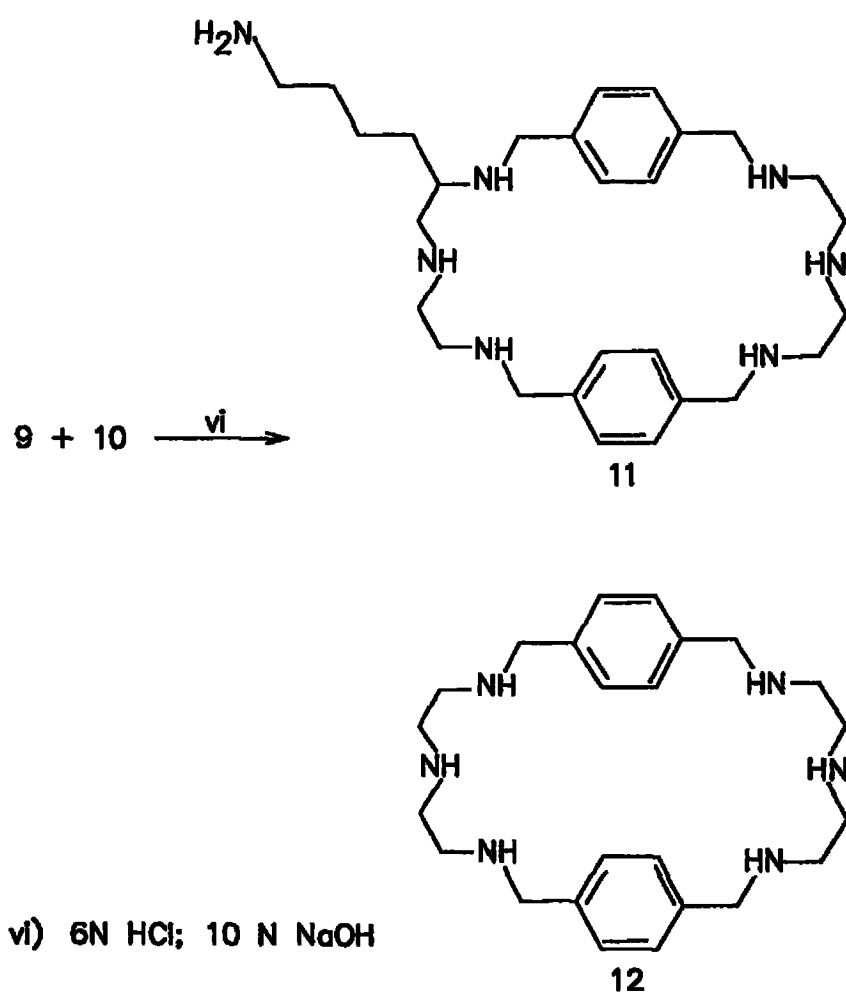


图 11C(3)

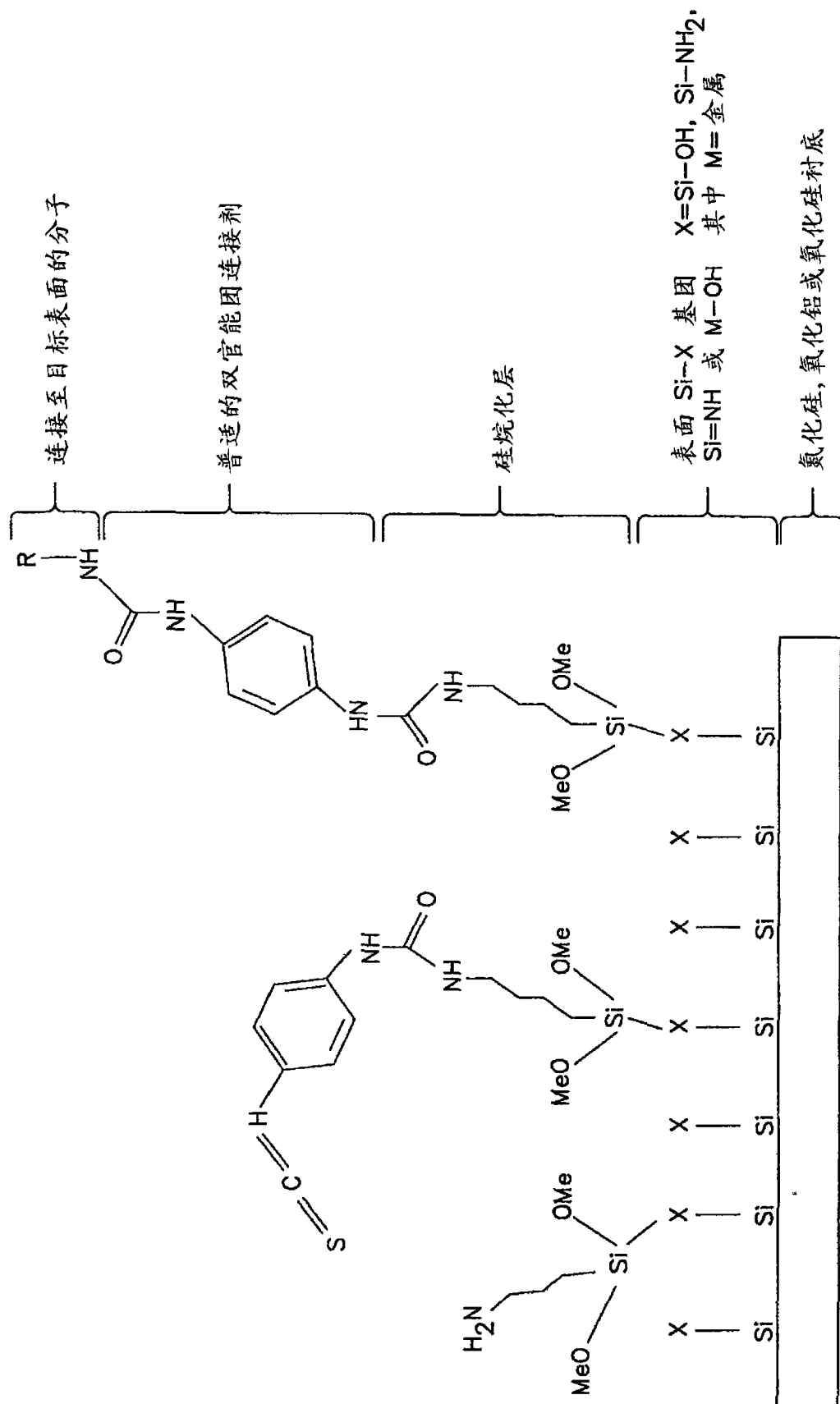


图 11D(1)

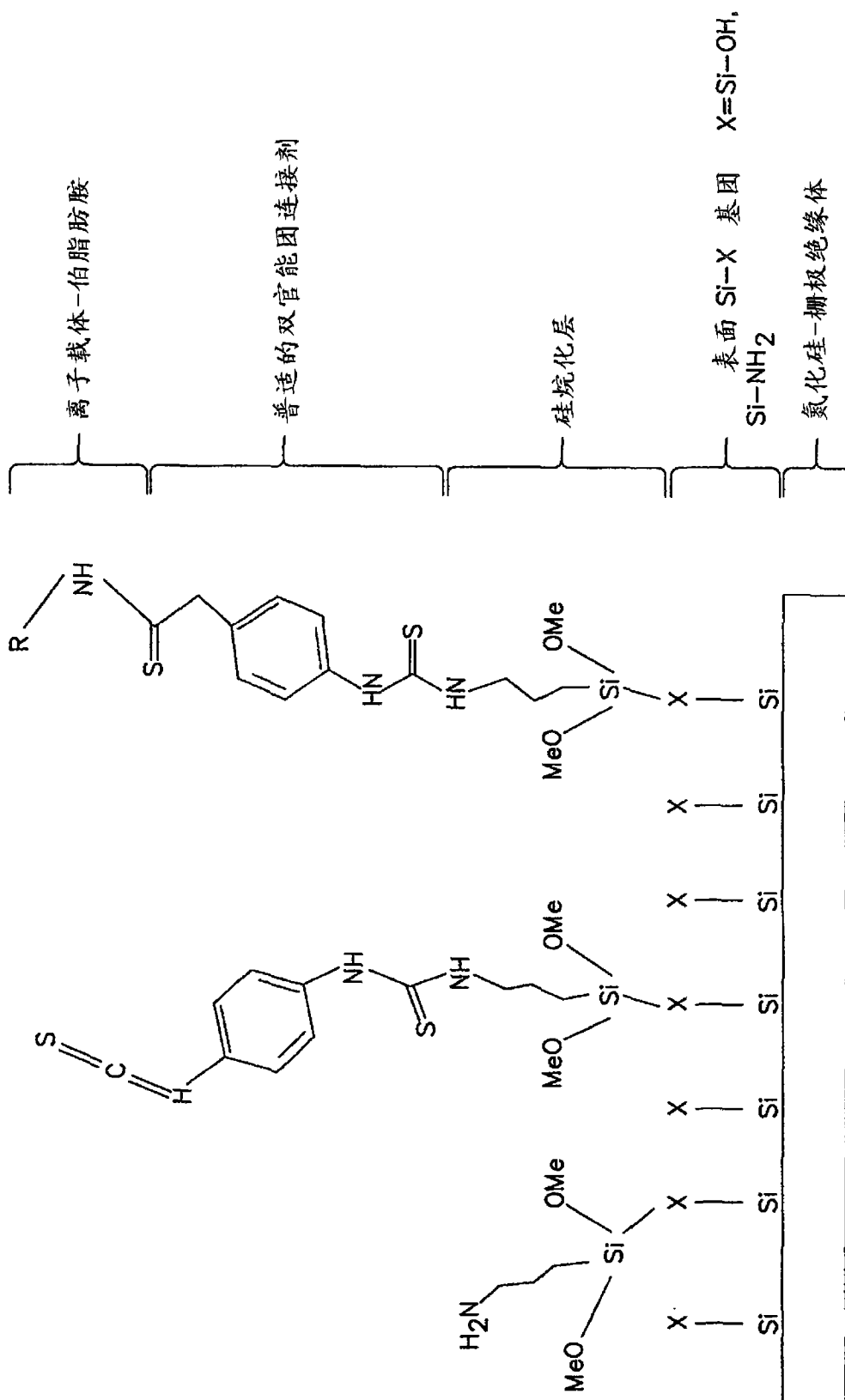


图 11D(2)

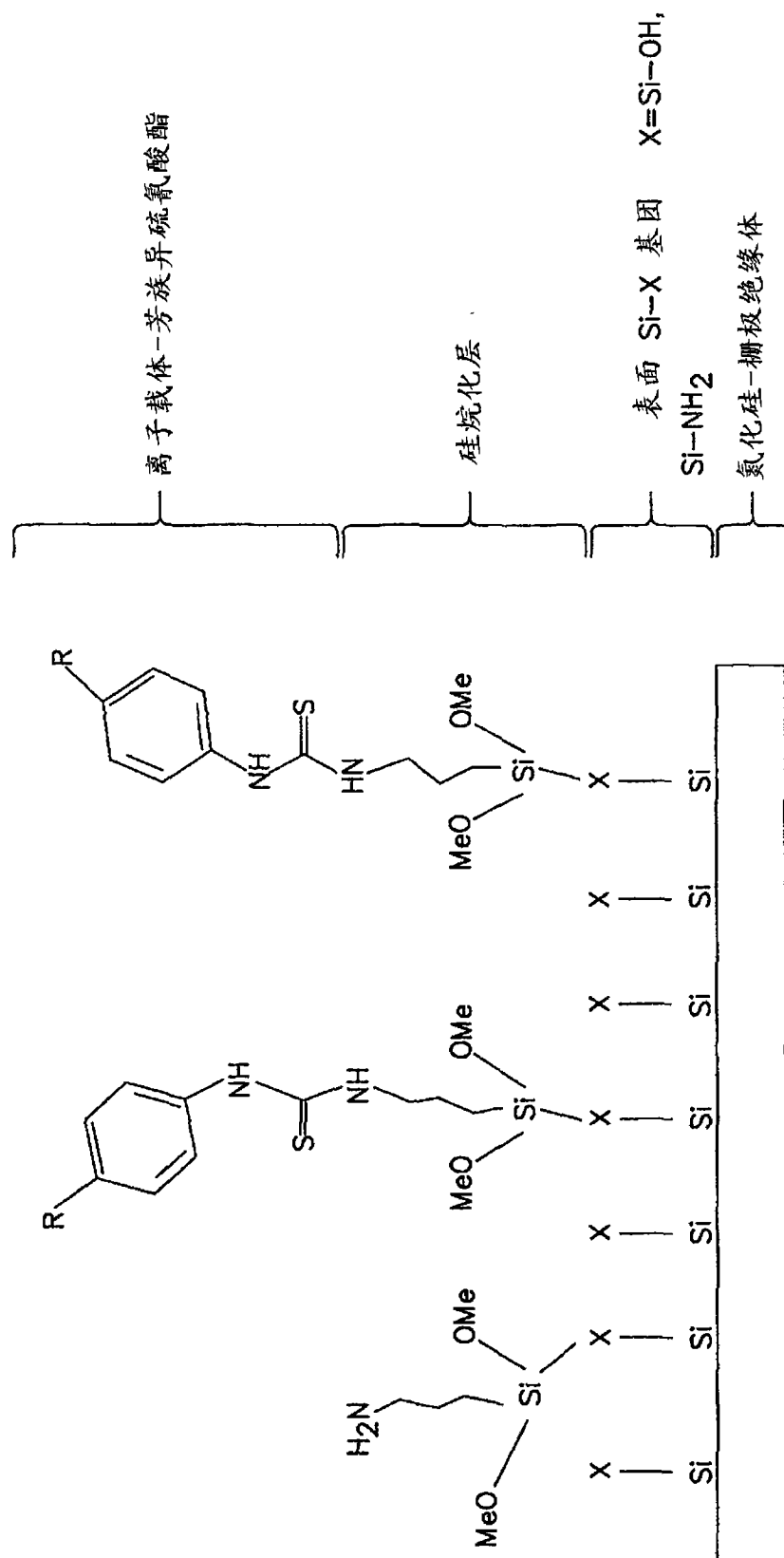


图 11D(3)

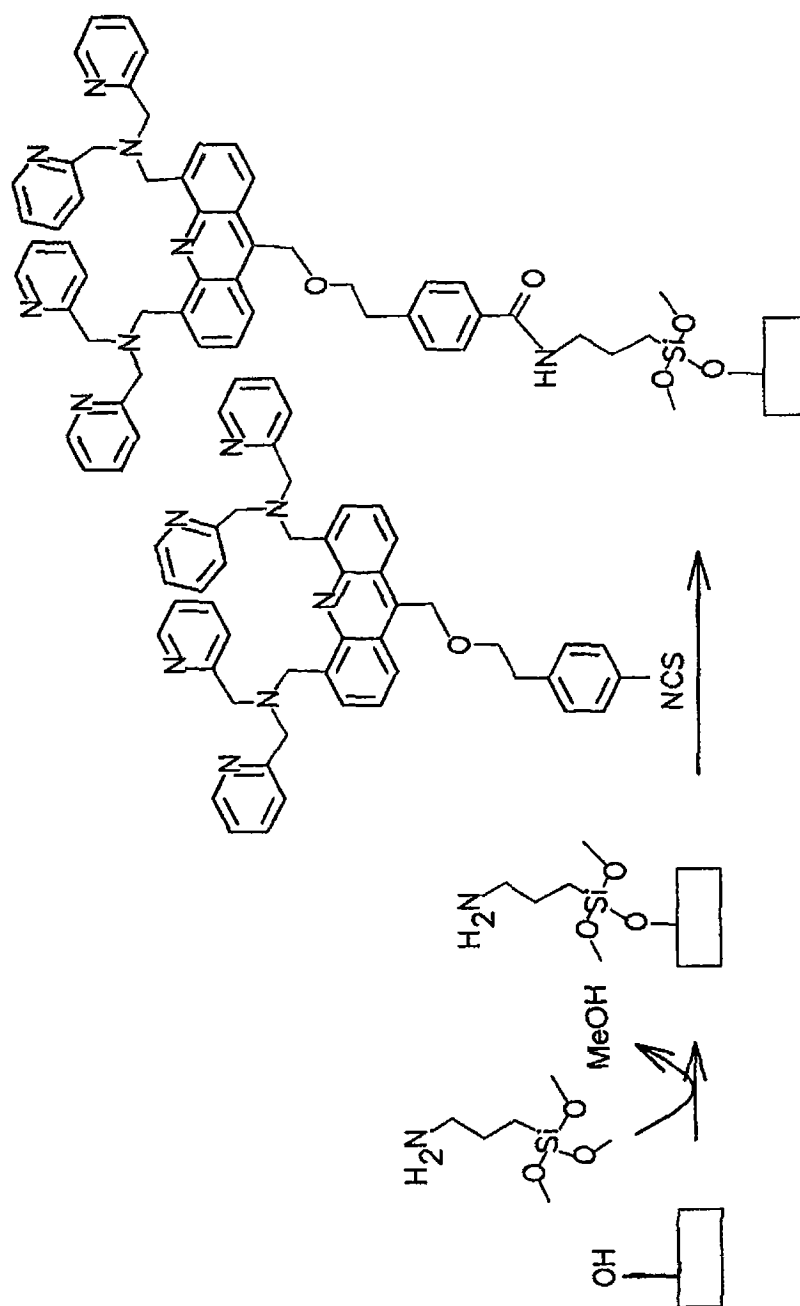


图 11E

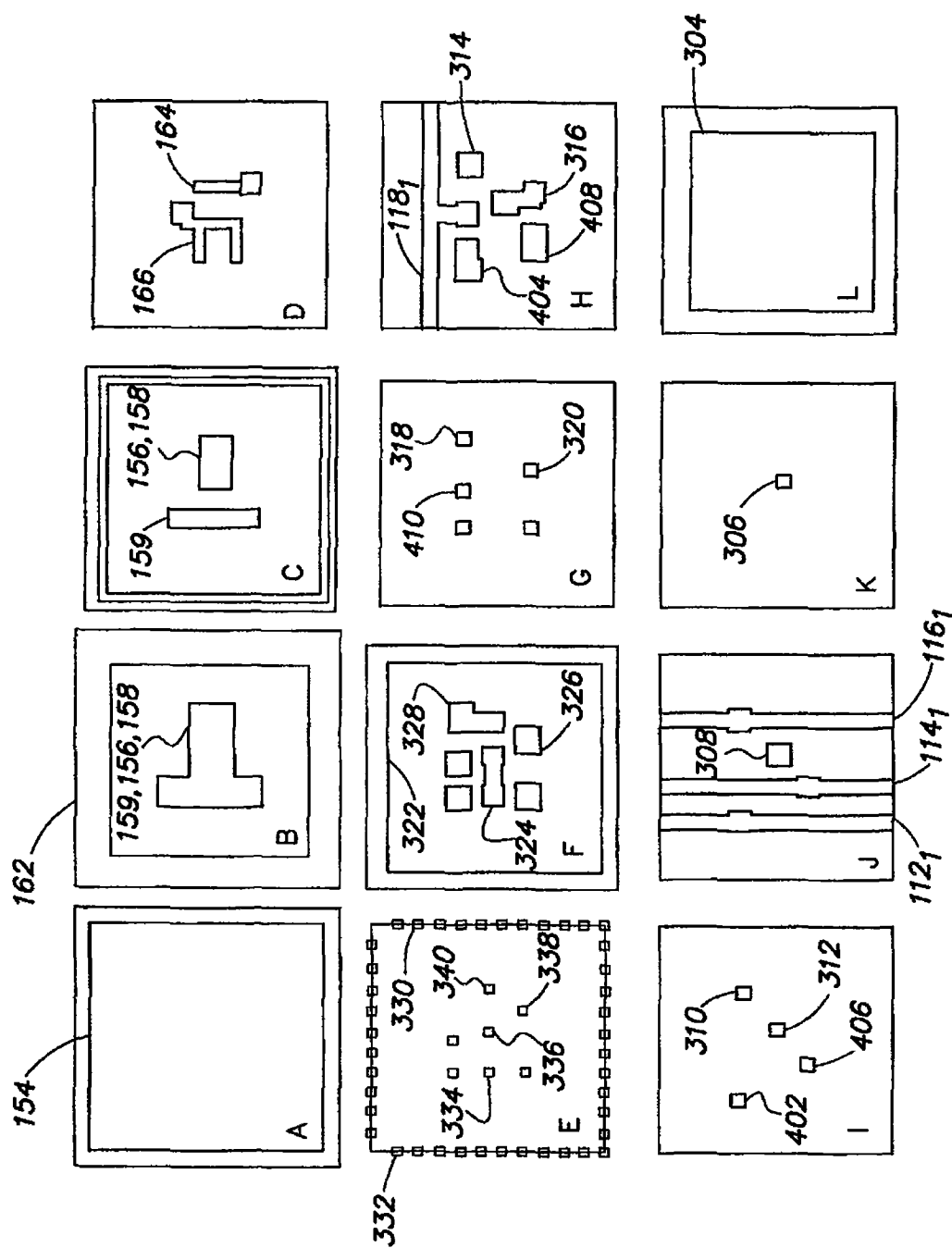


图 12

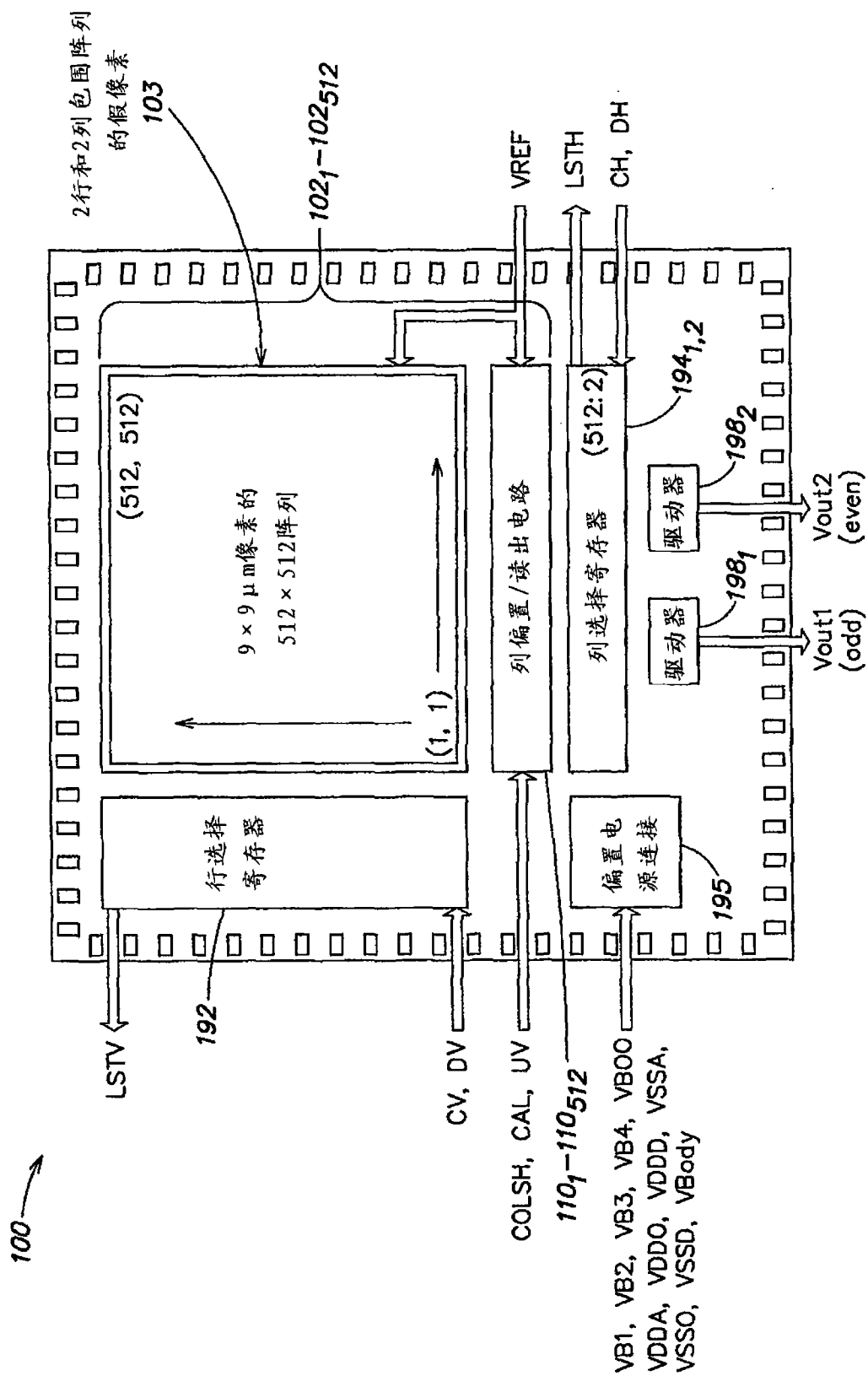


图 13

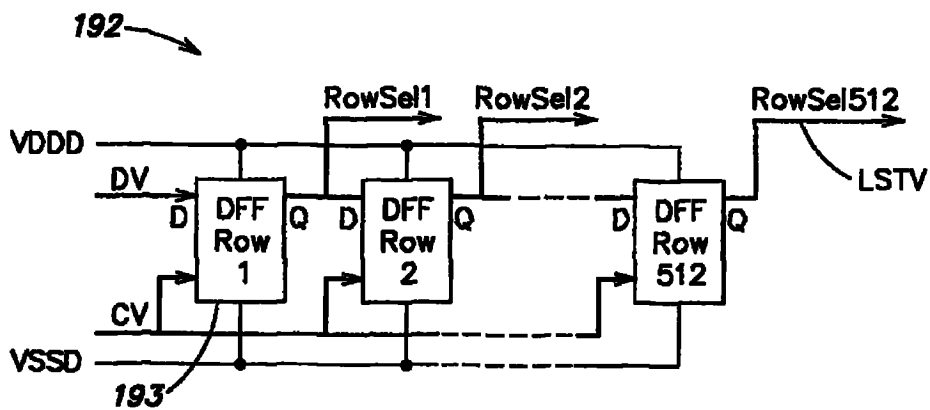


图 14

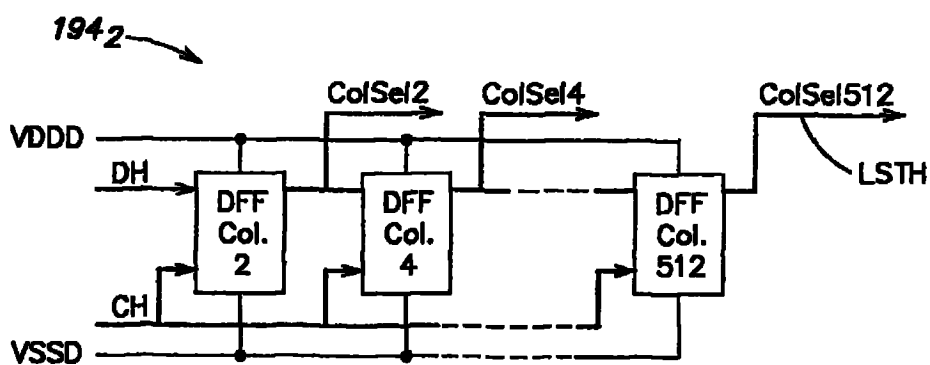


图 15

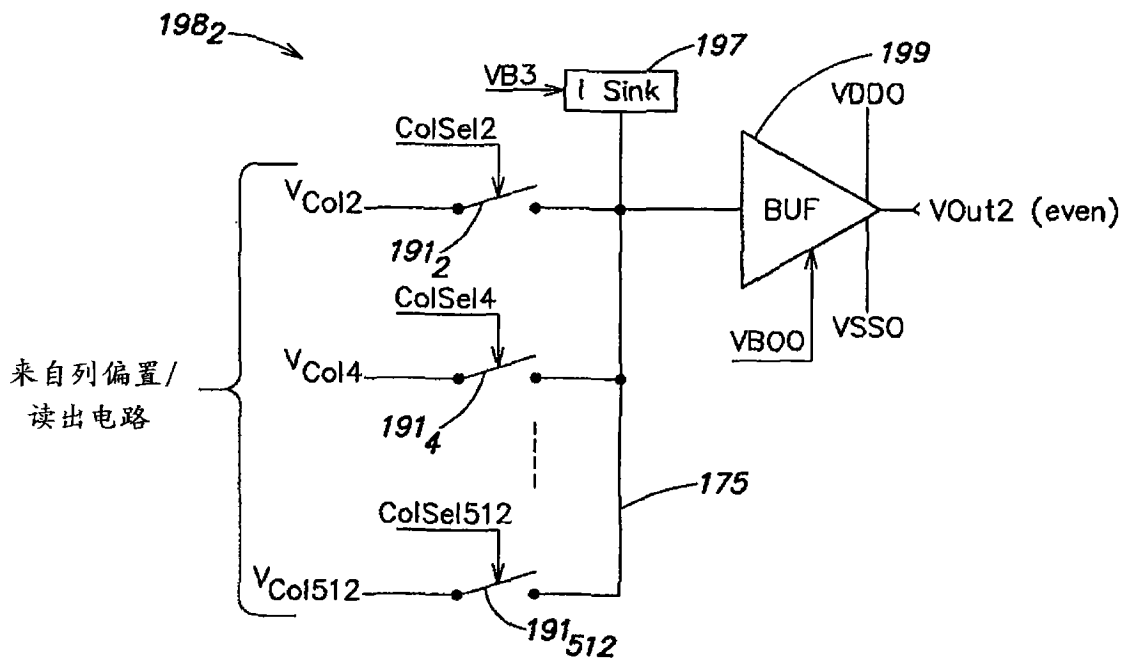


图 16

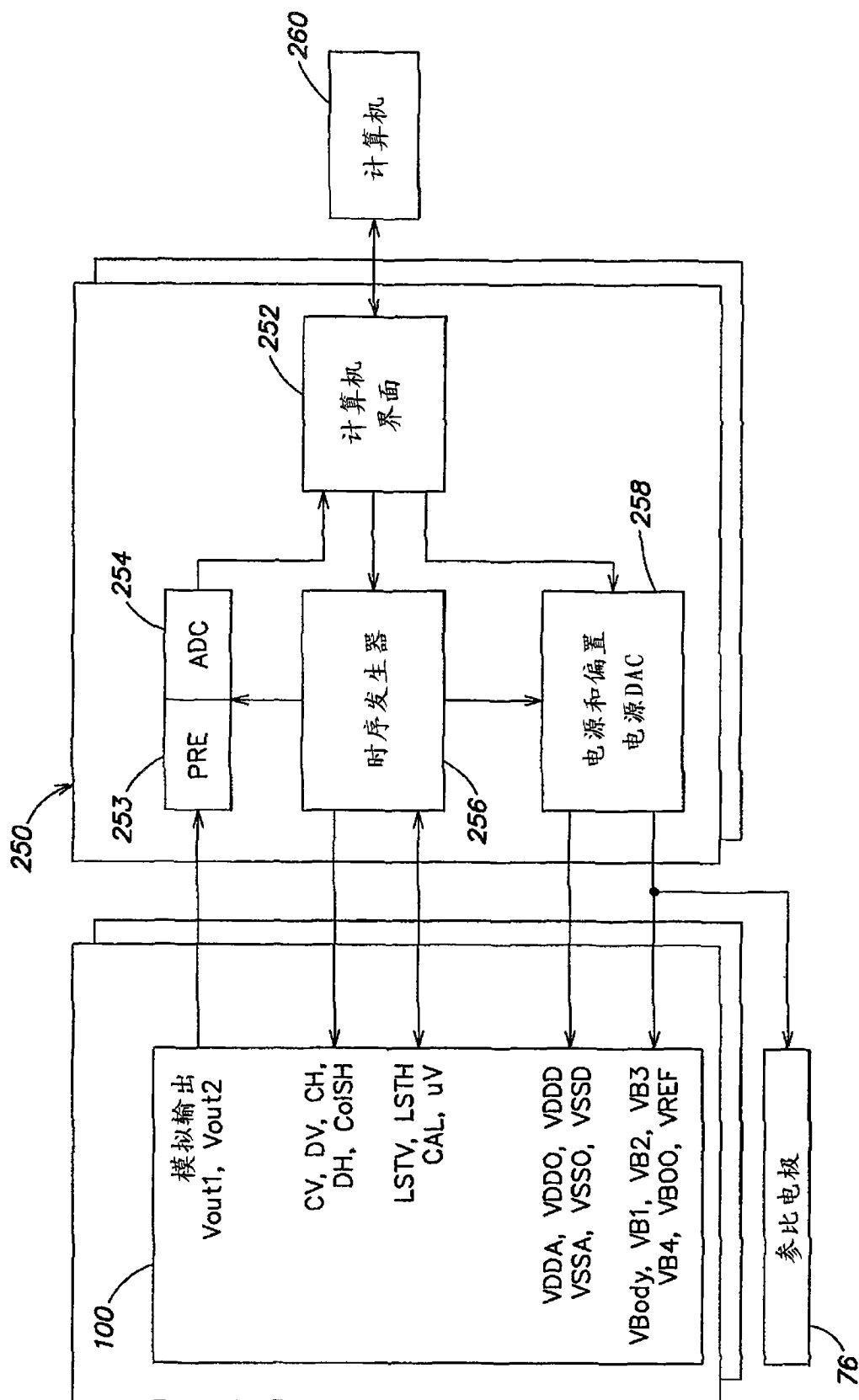


图 17

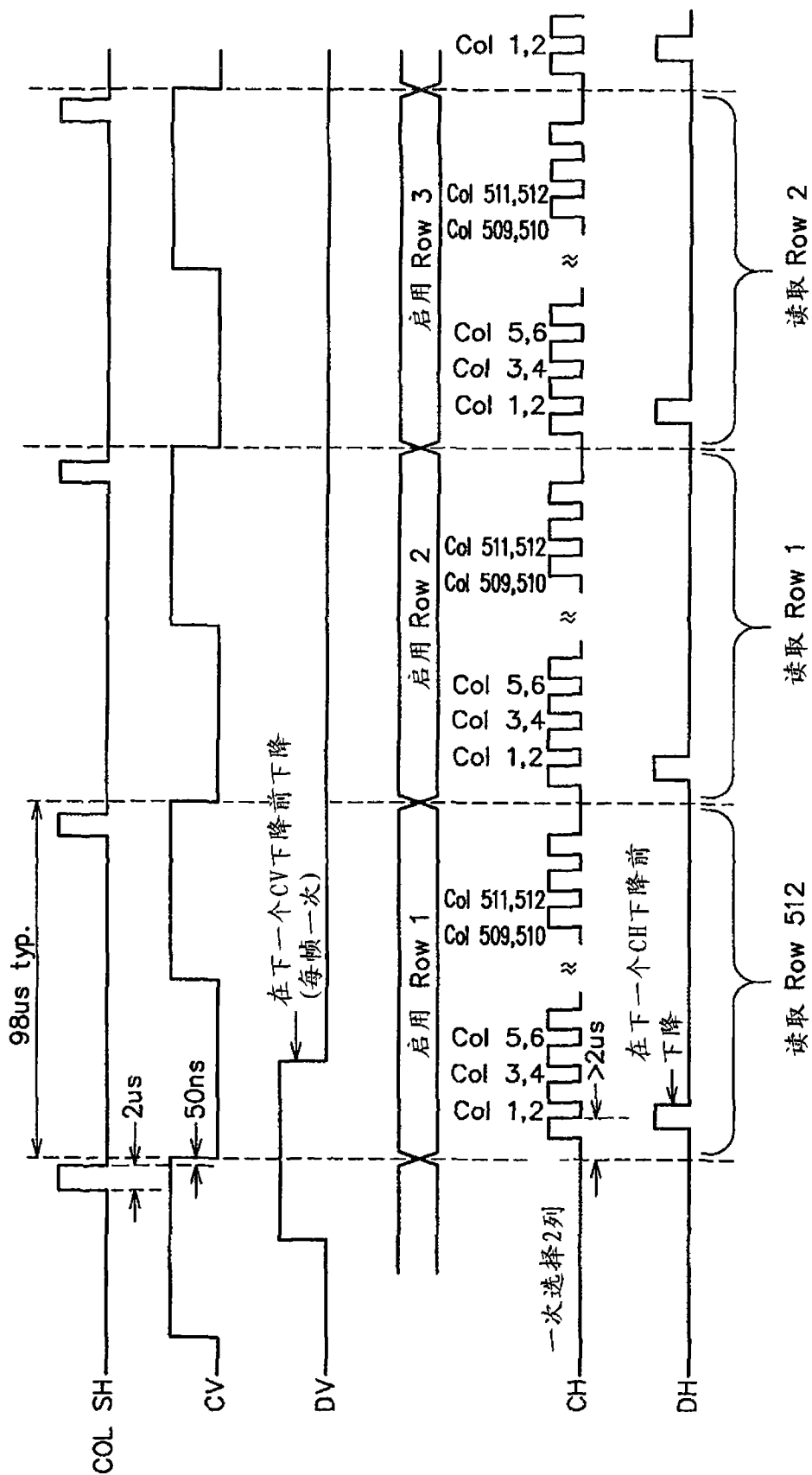


图 18

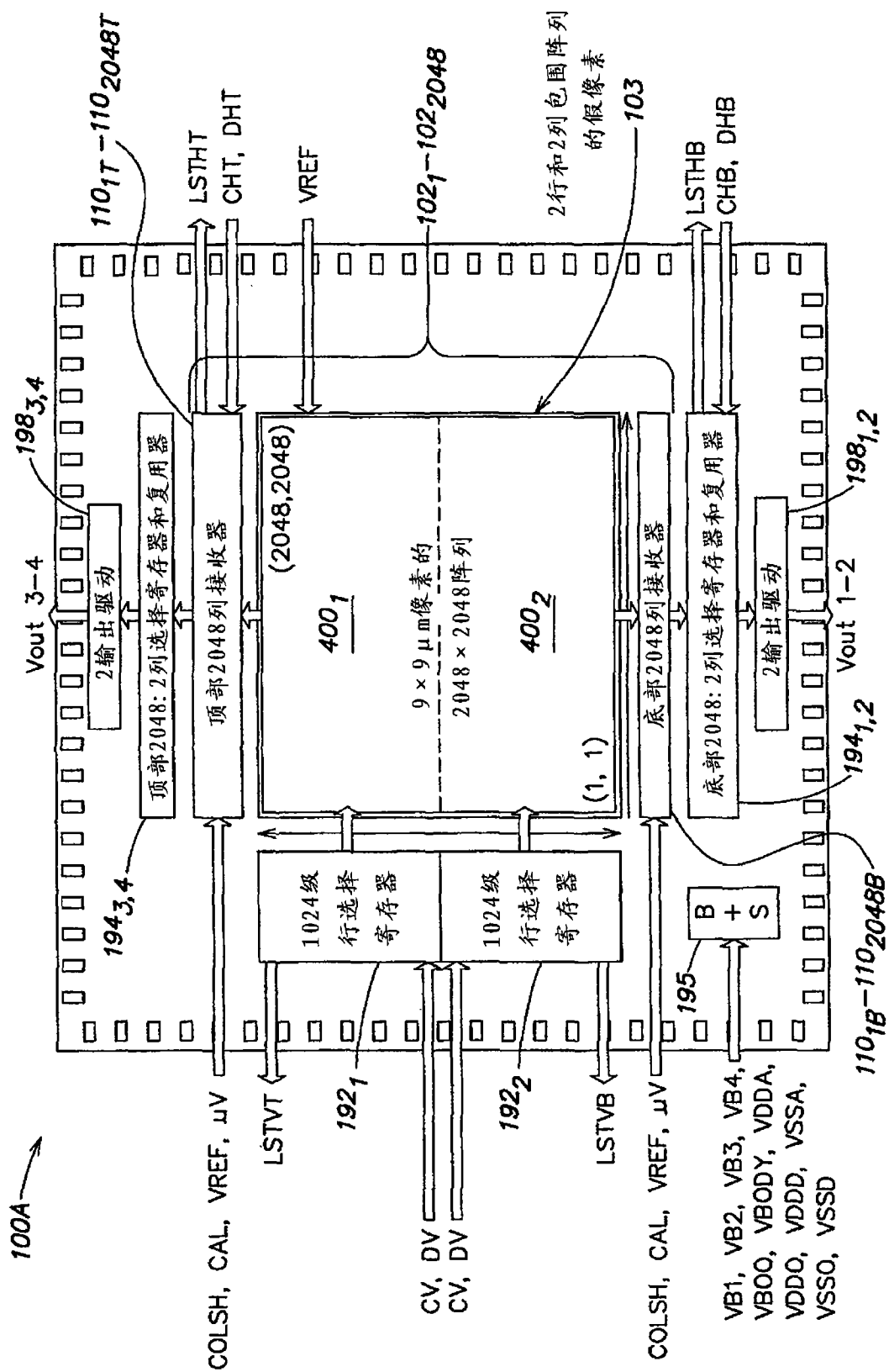


图 19

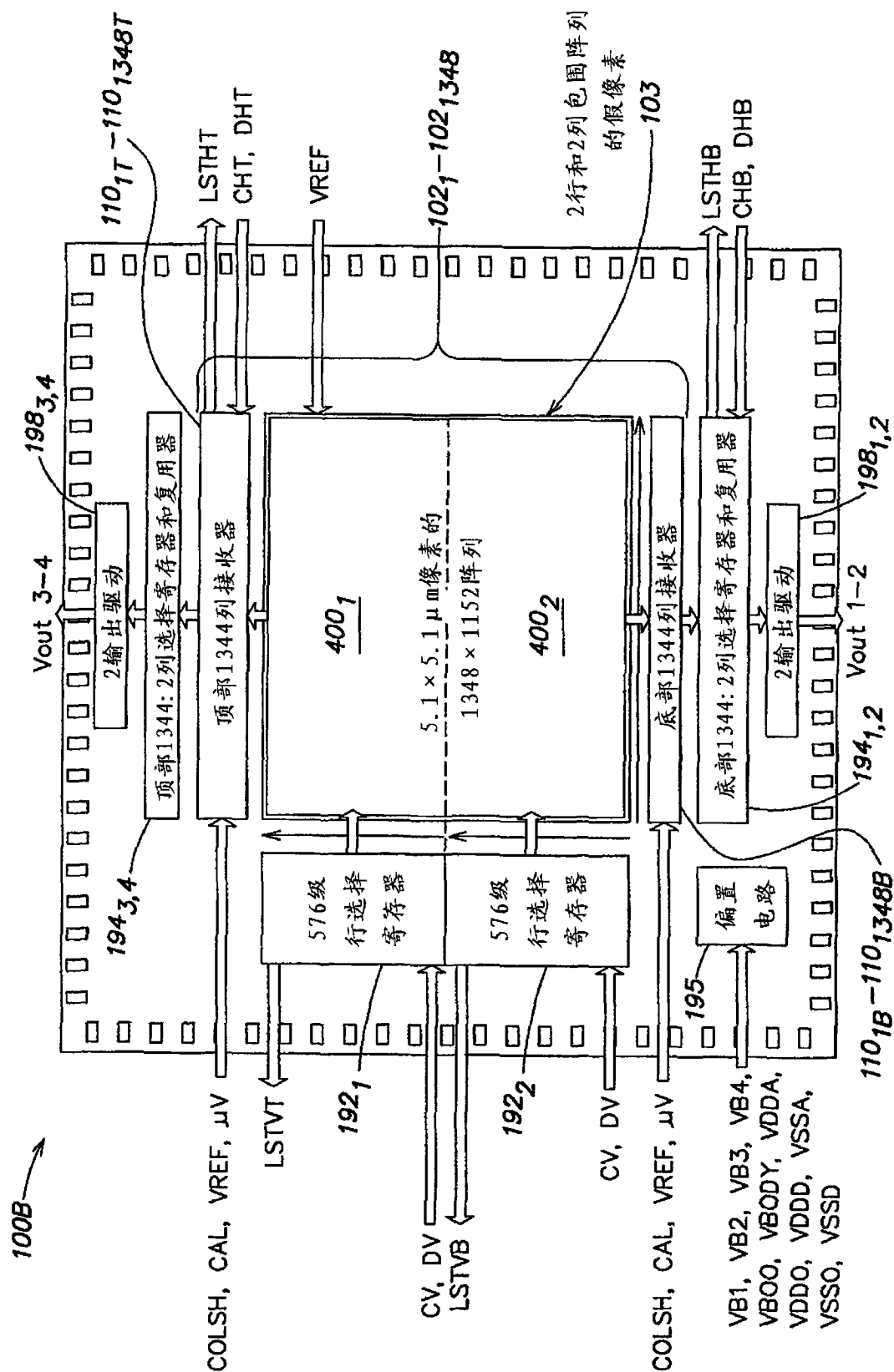


图 20

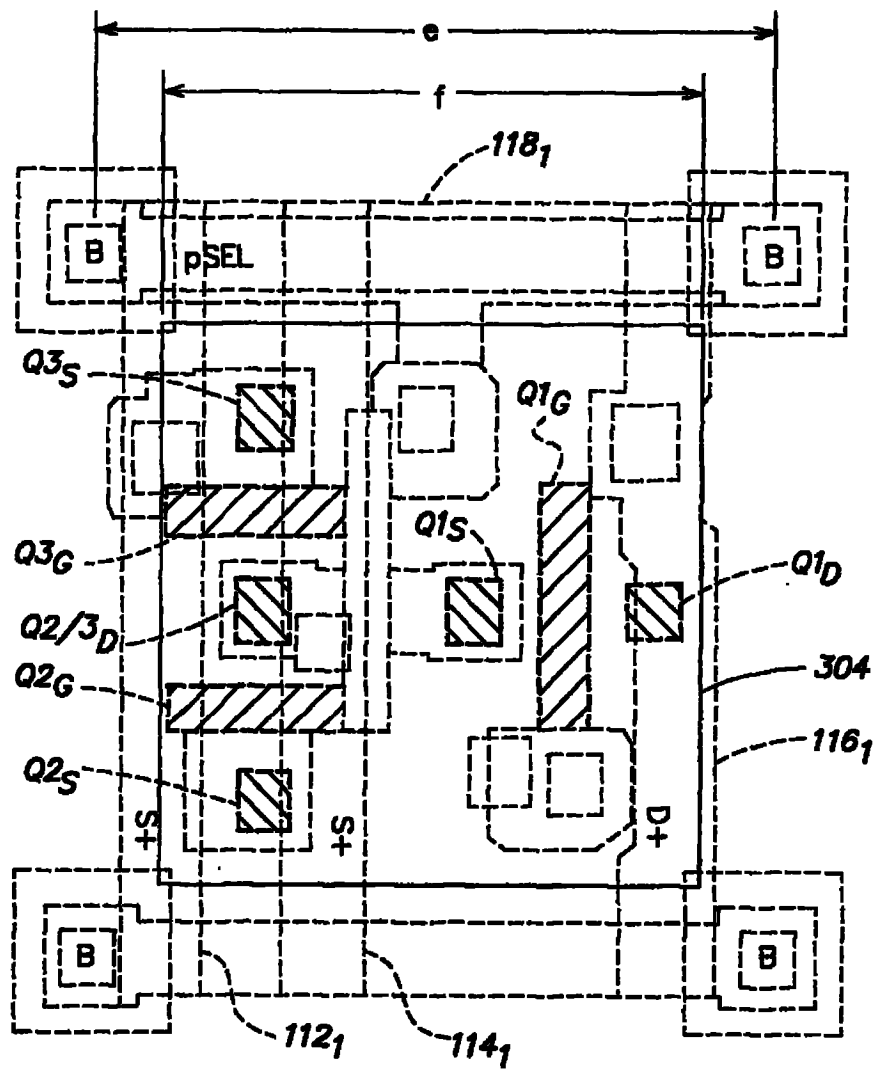


图 20A

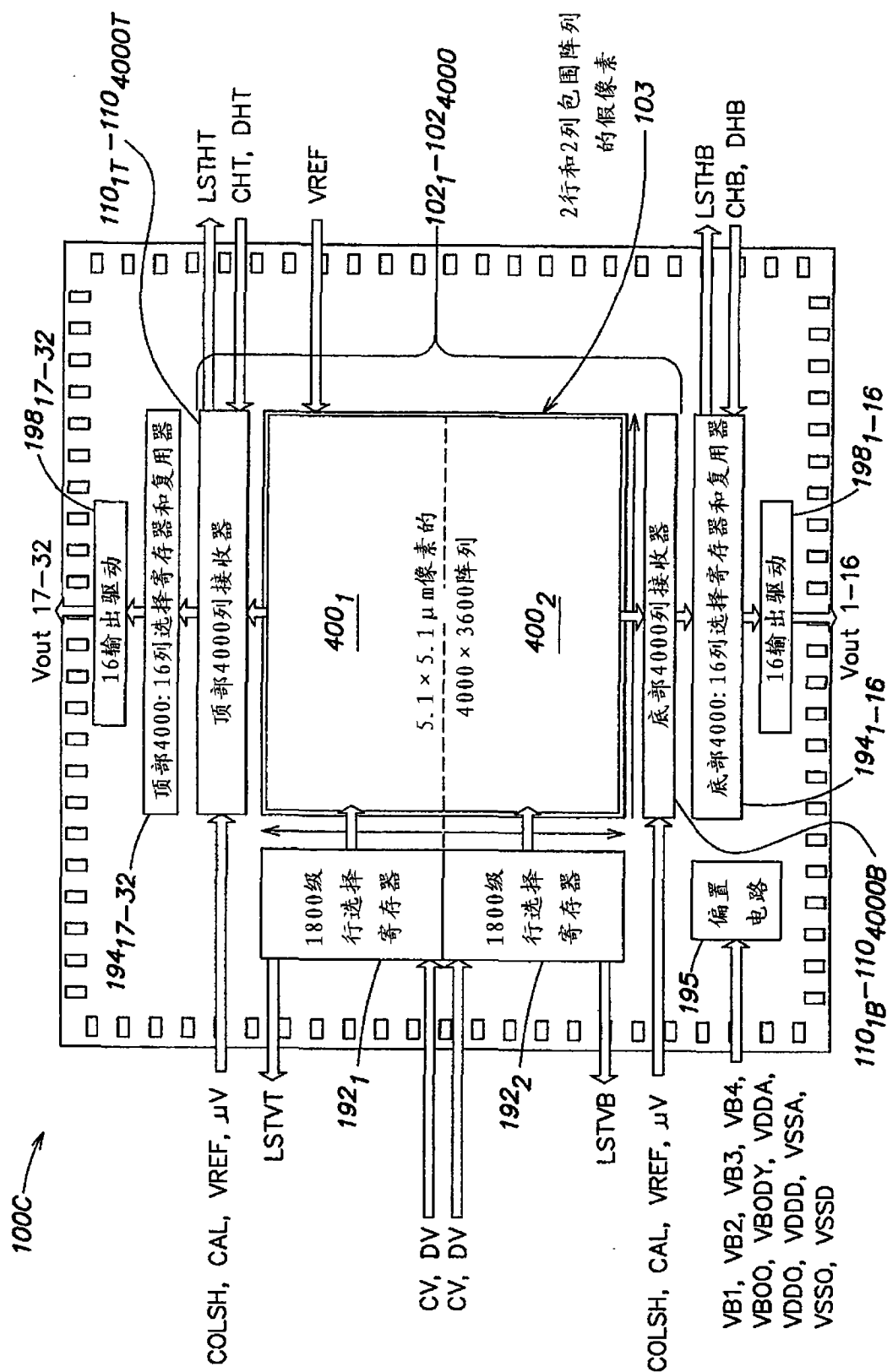


图 21

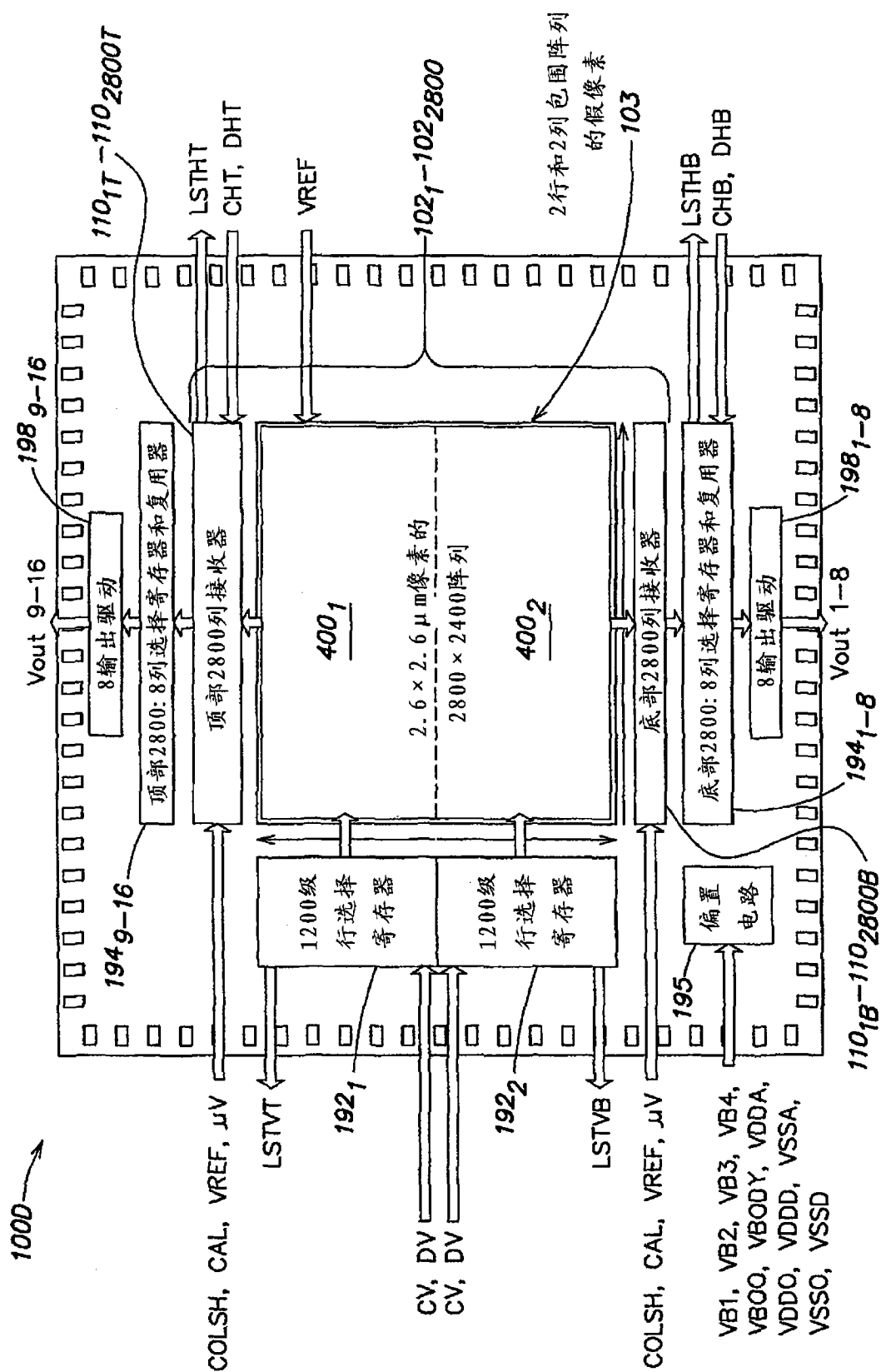


图 22

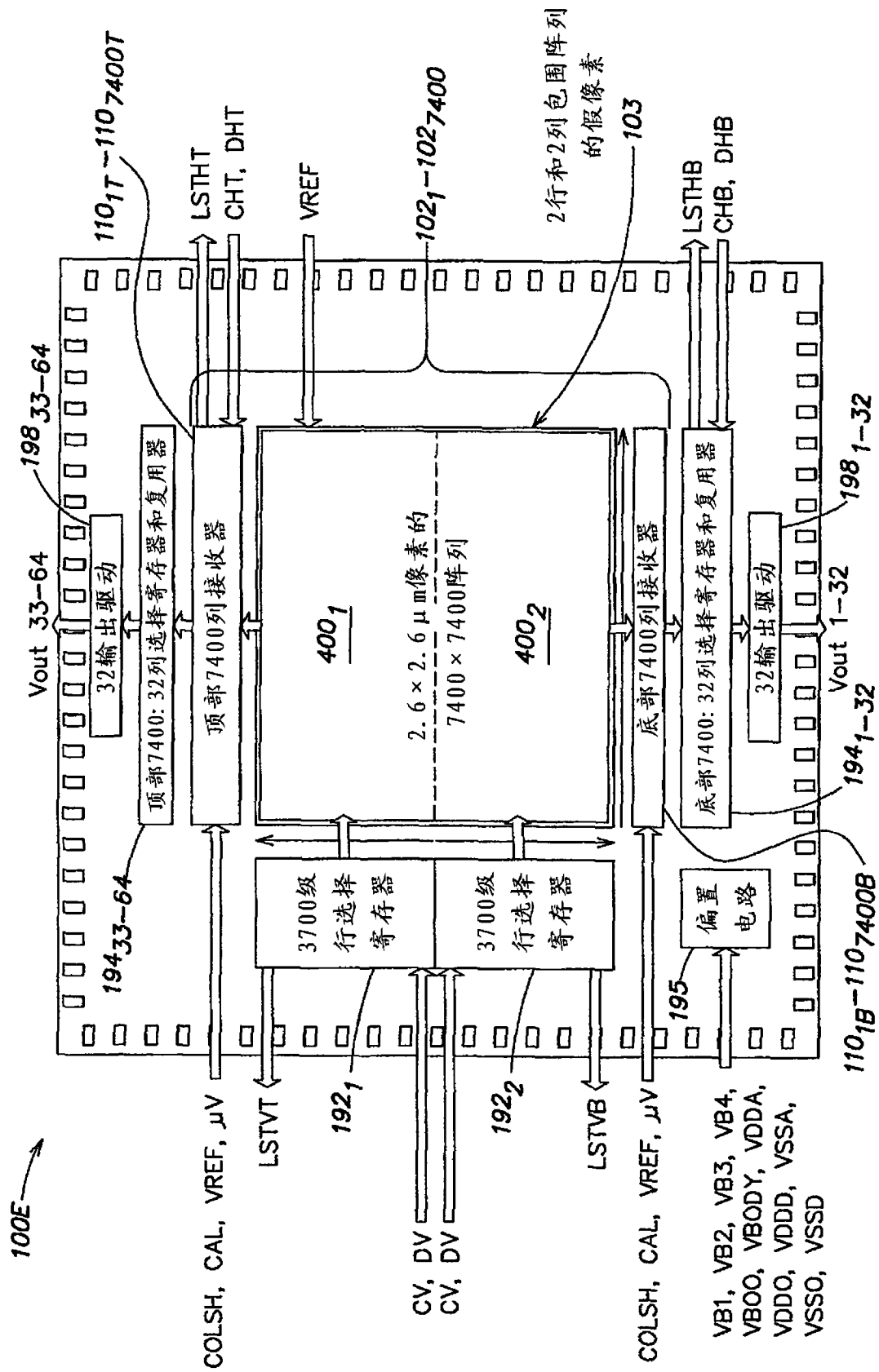


图 23

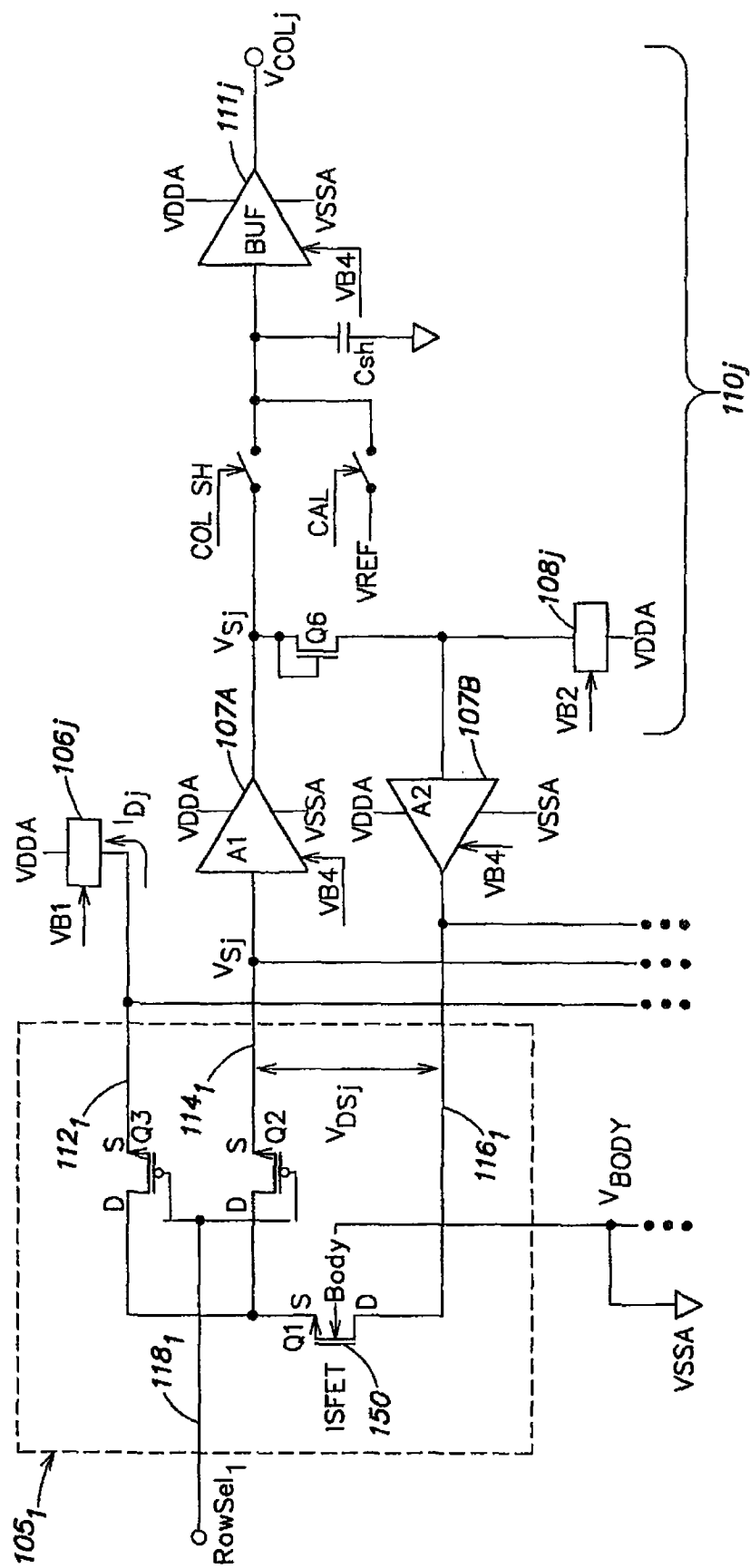


图 24

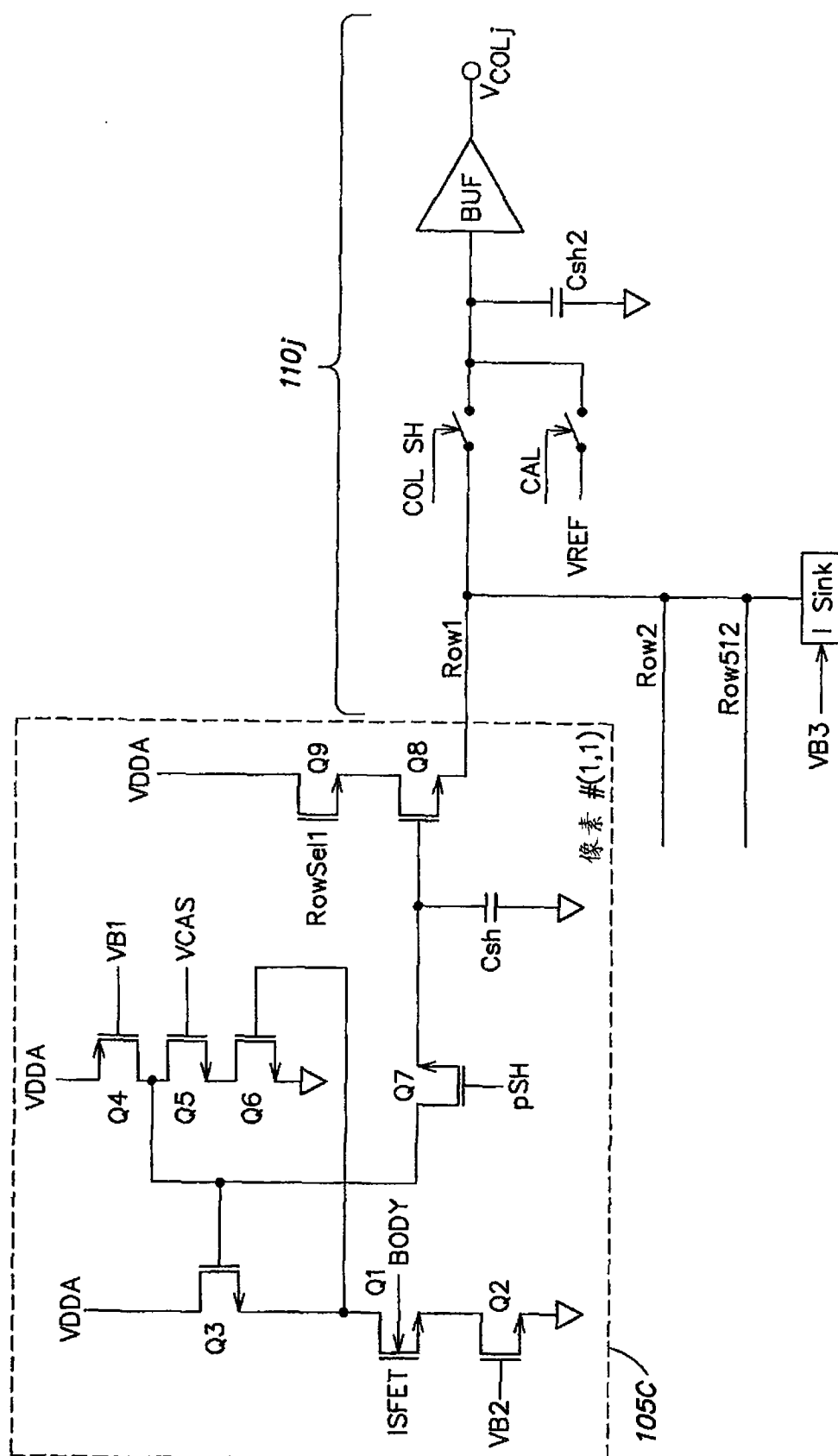


图 25

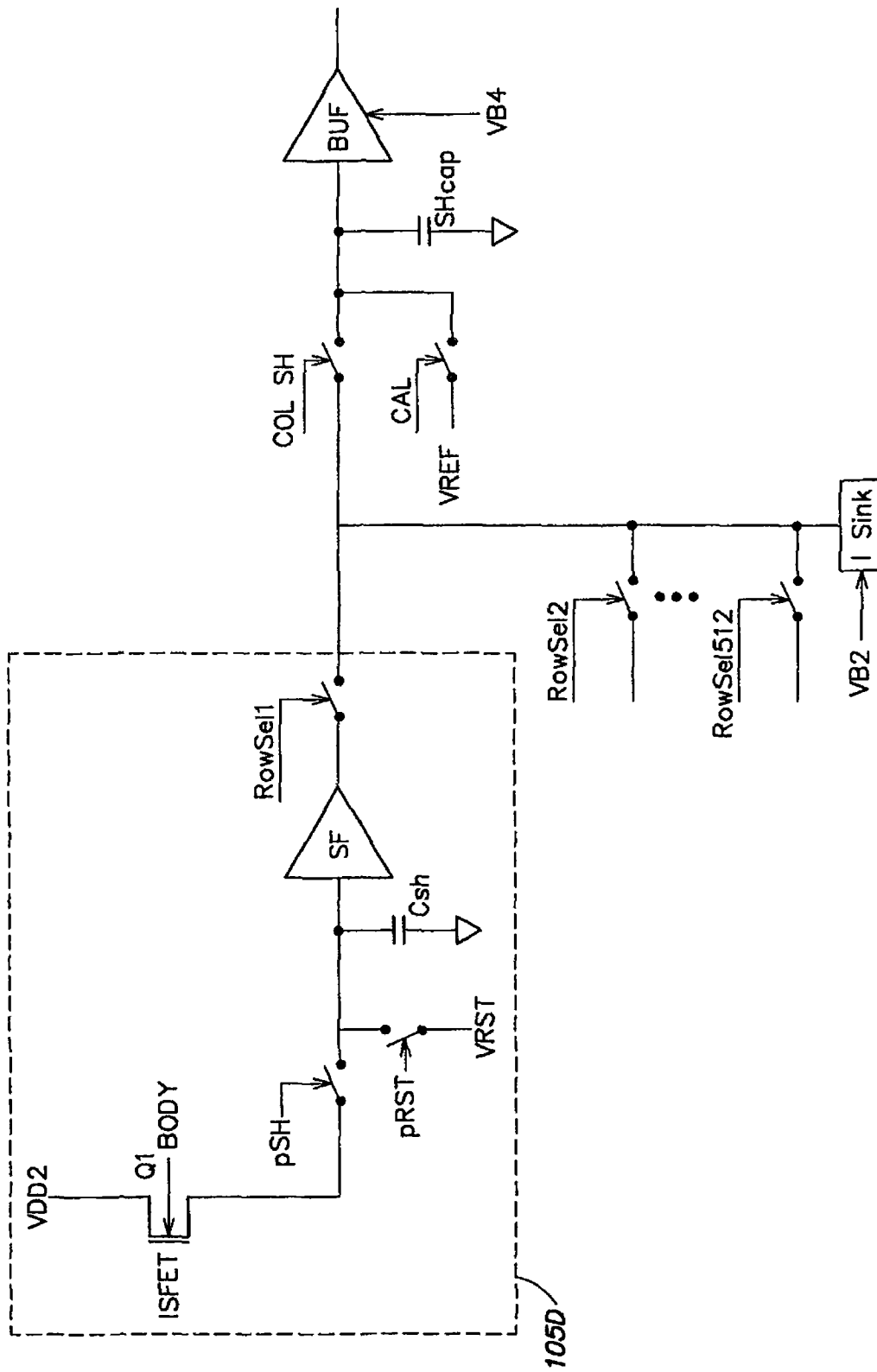


图 26

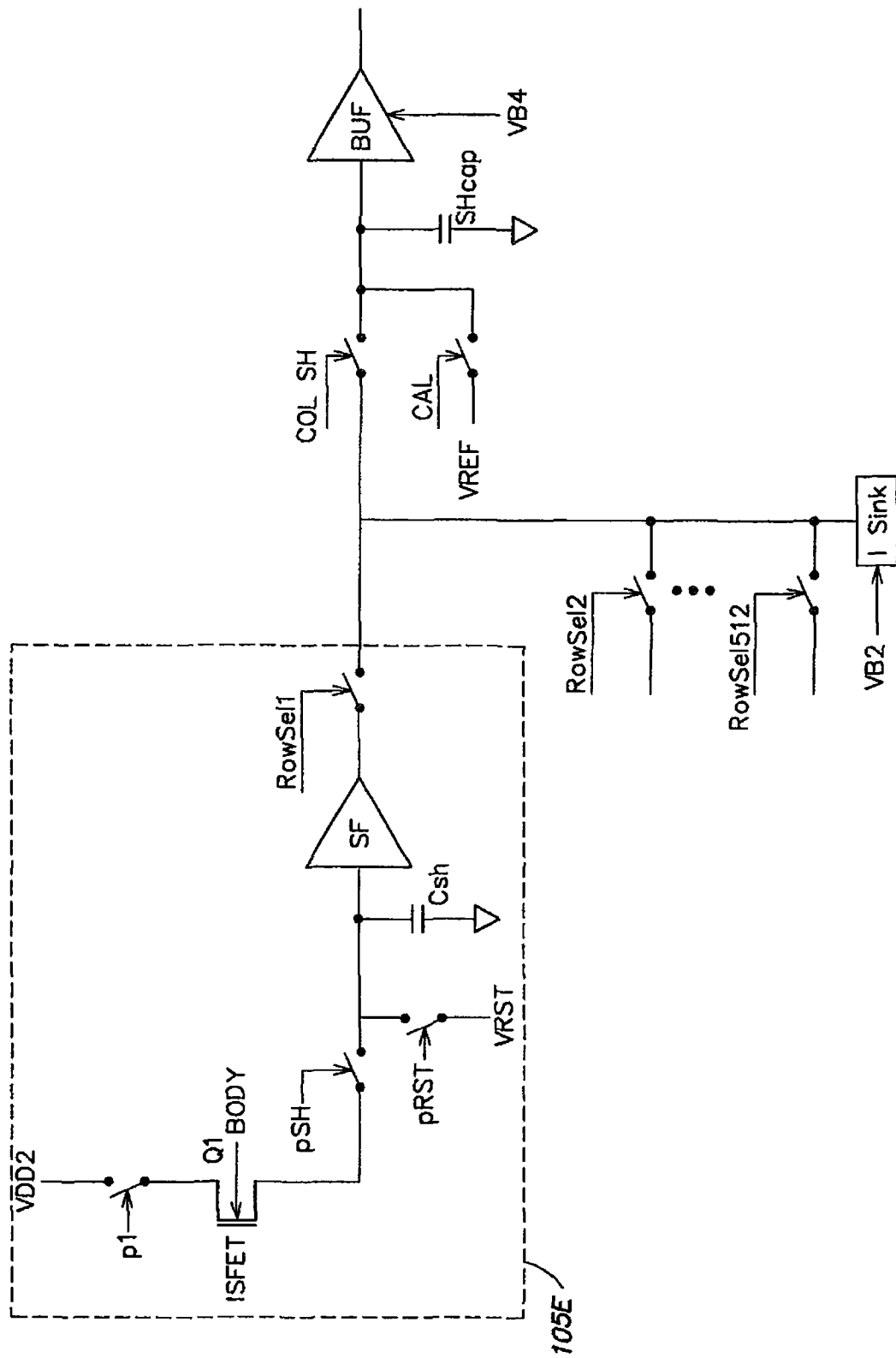


图 27

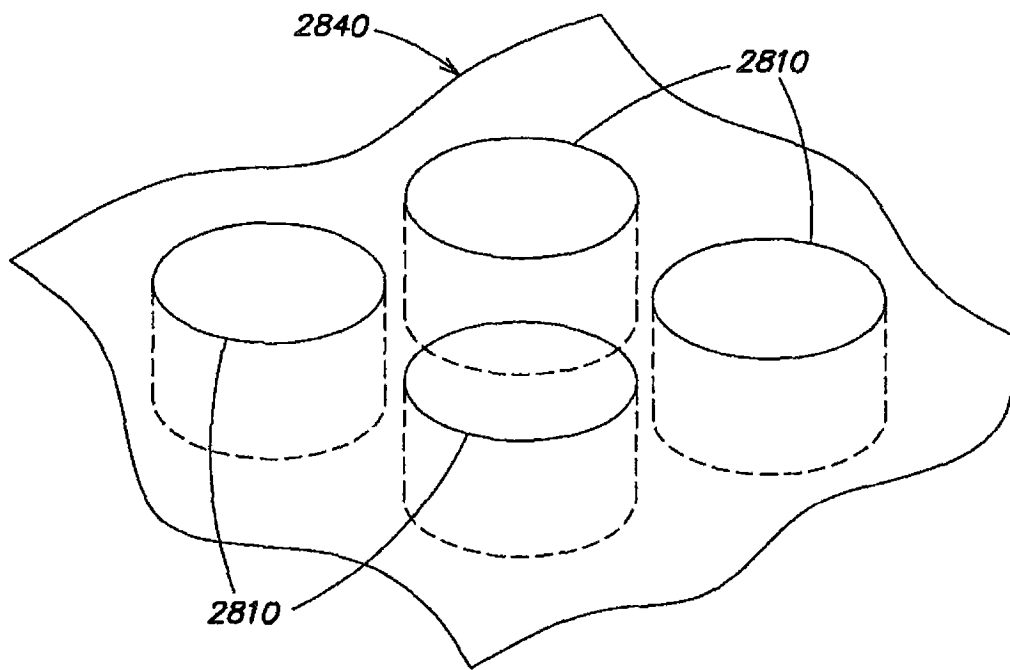


图 28A

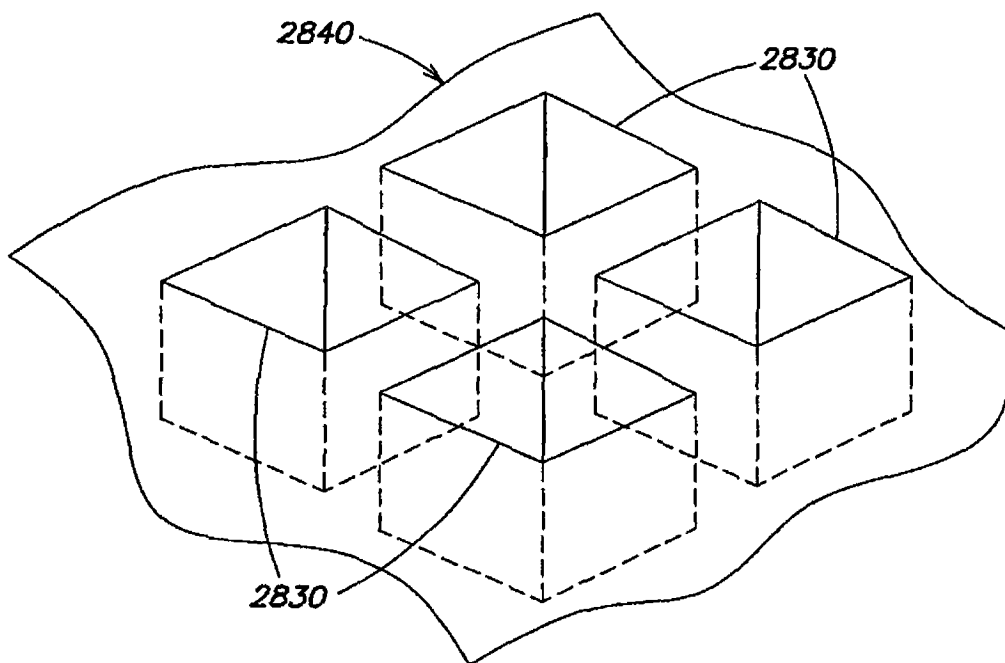


图 28B

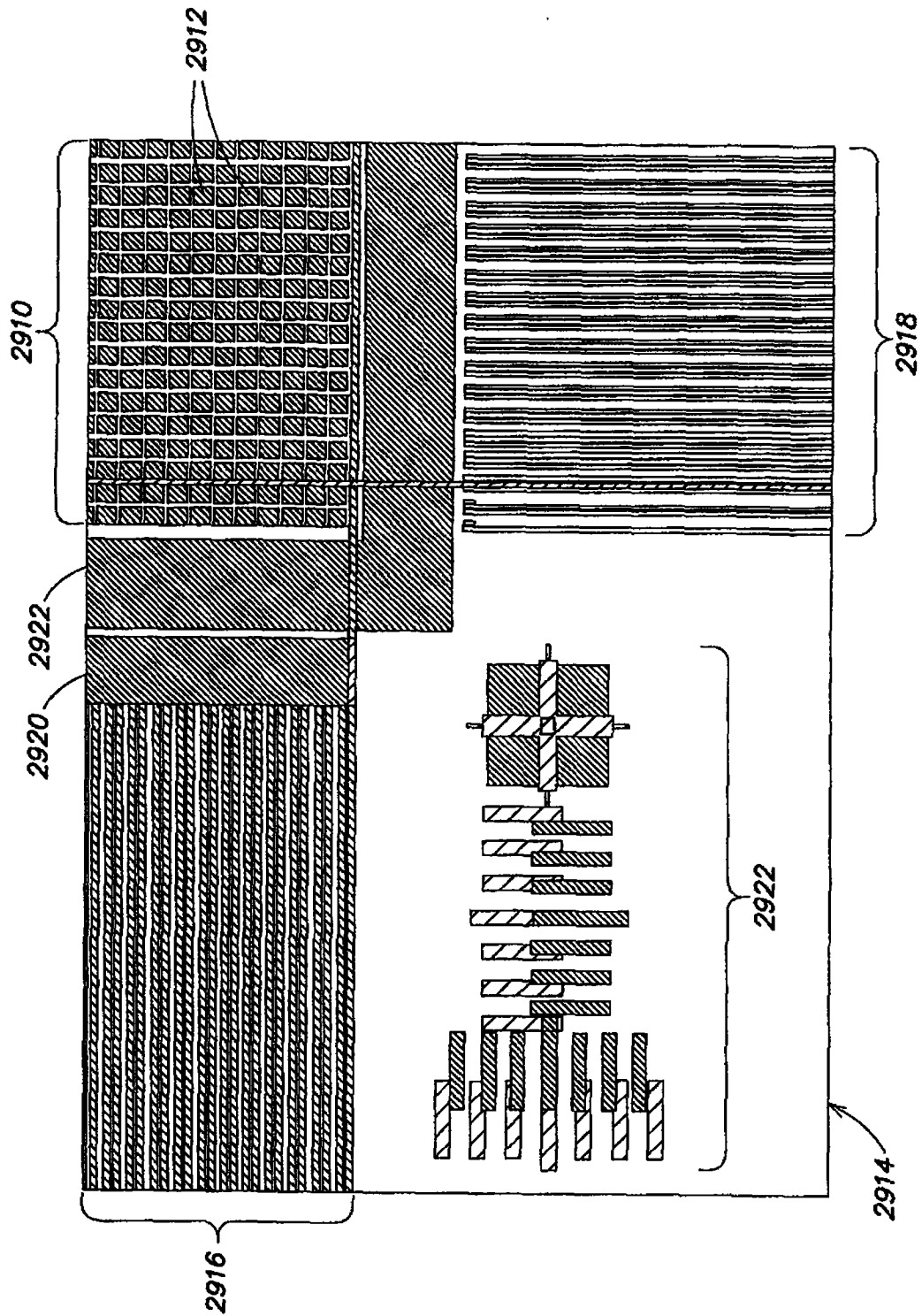


图 29

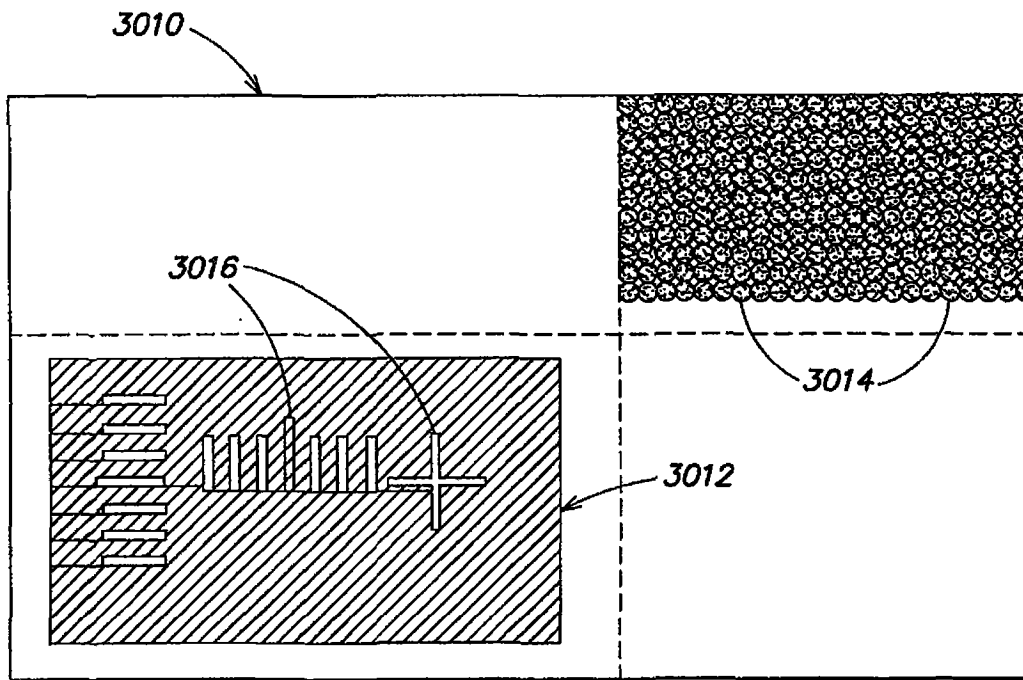


图 30

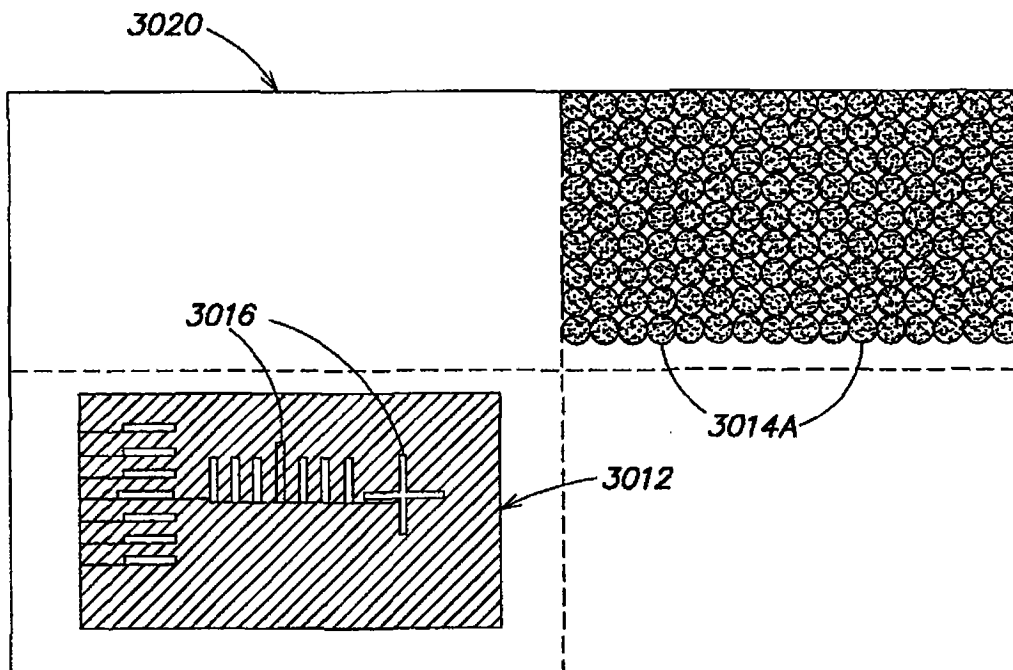


图 31

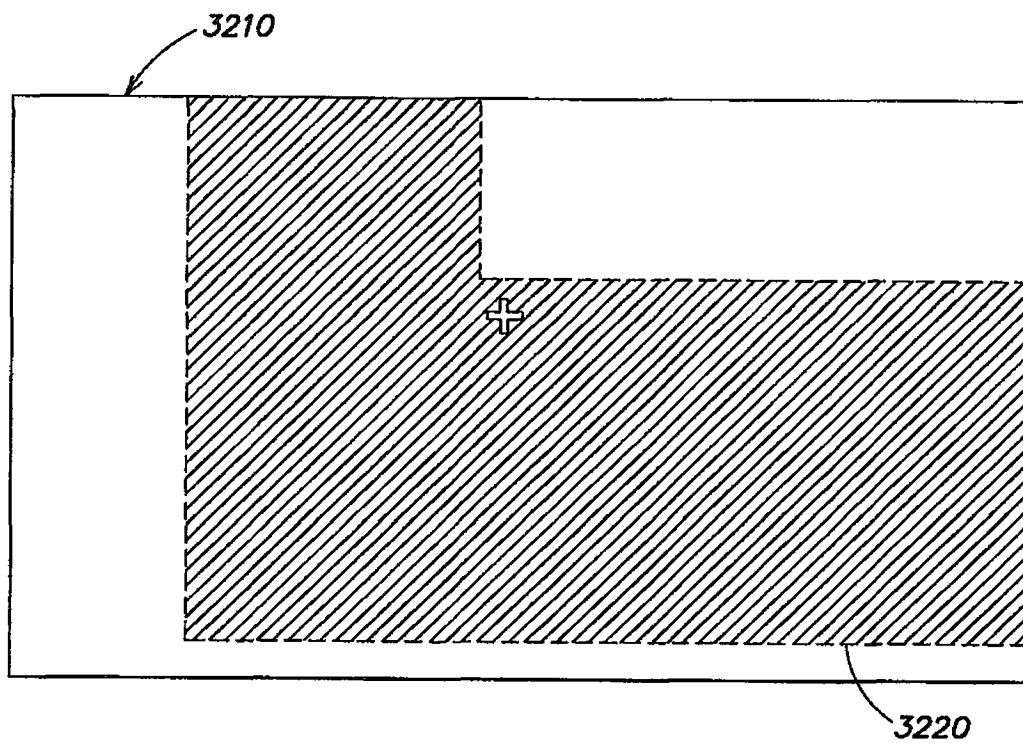


图 32

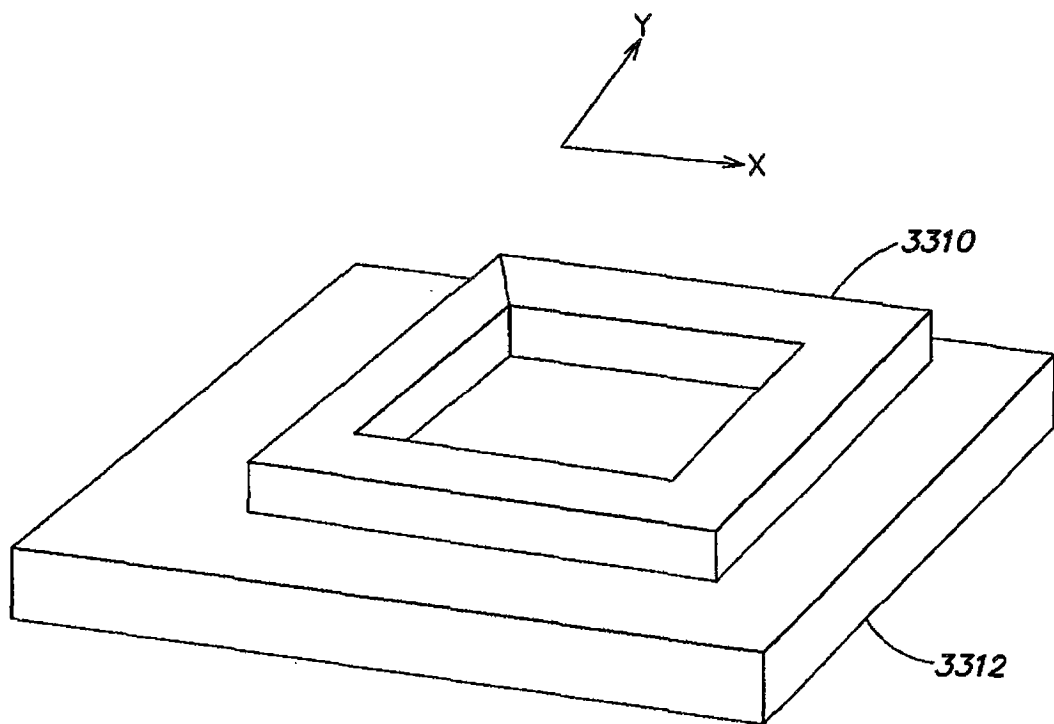


图 33

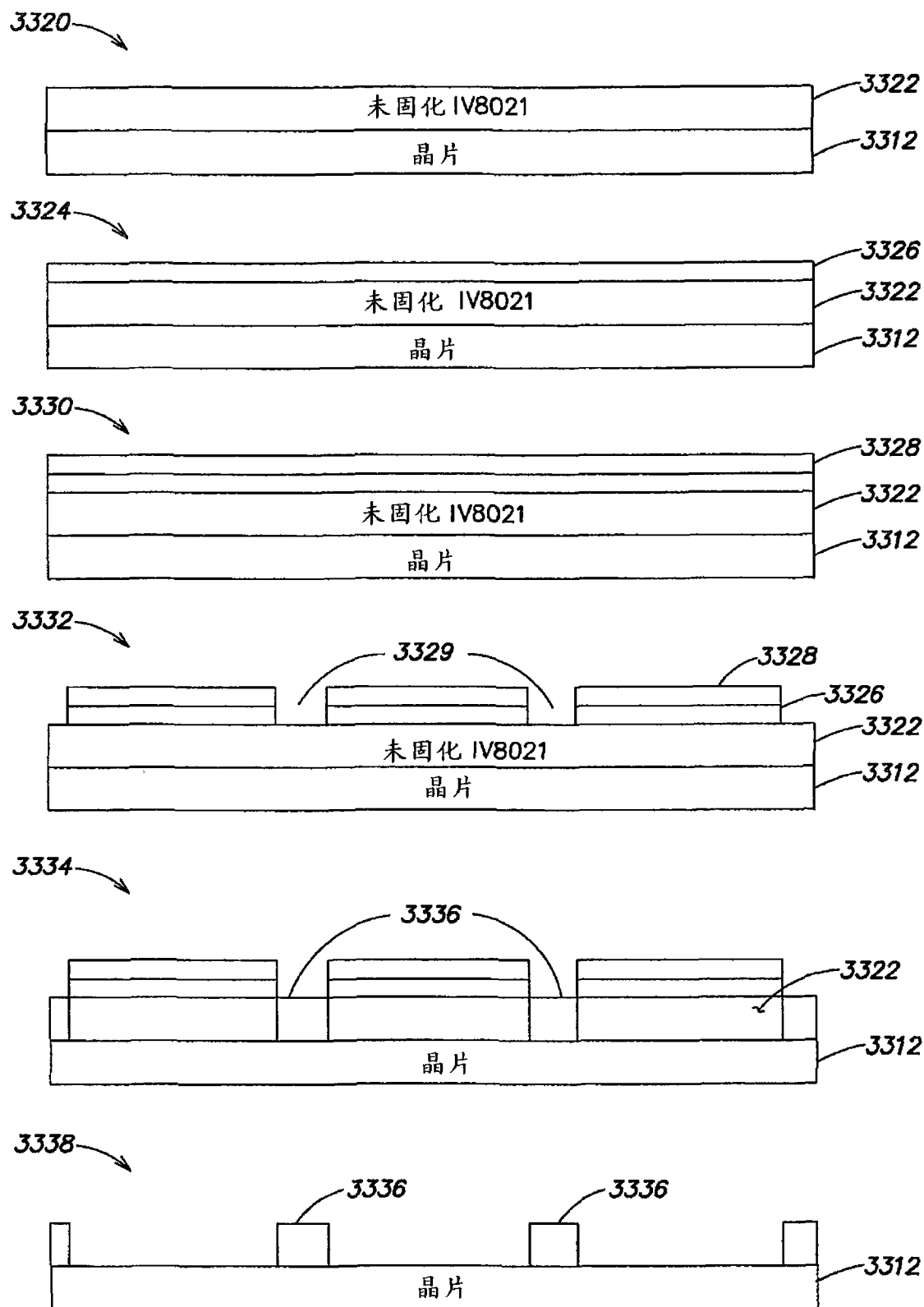


图 33A

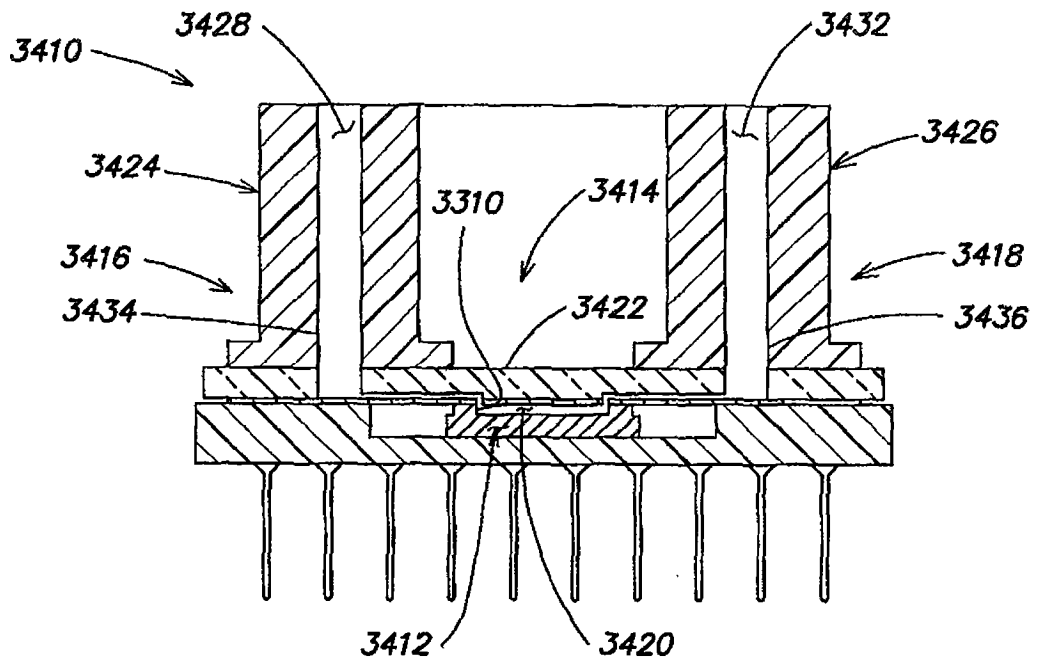


图 35

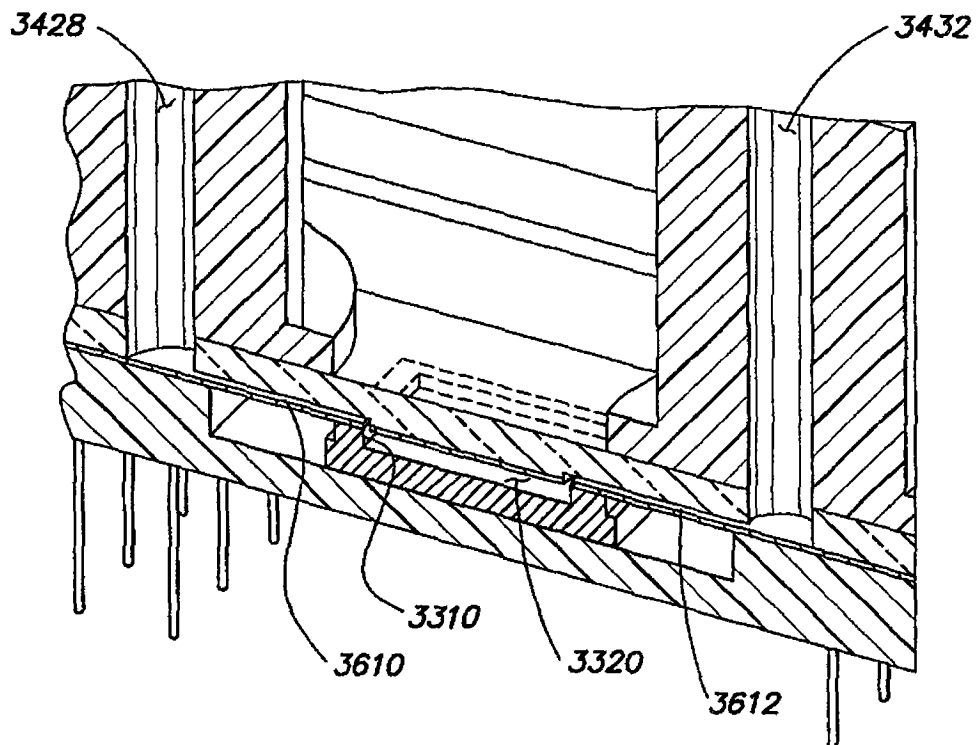


图 36

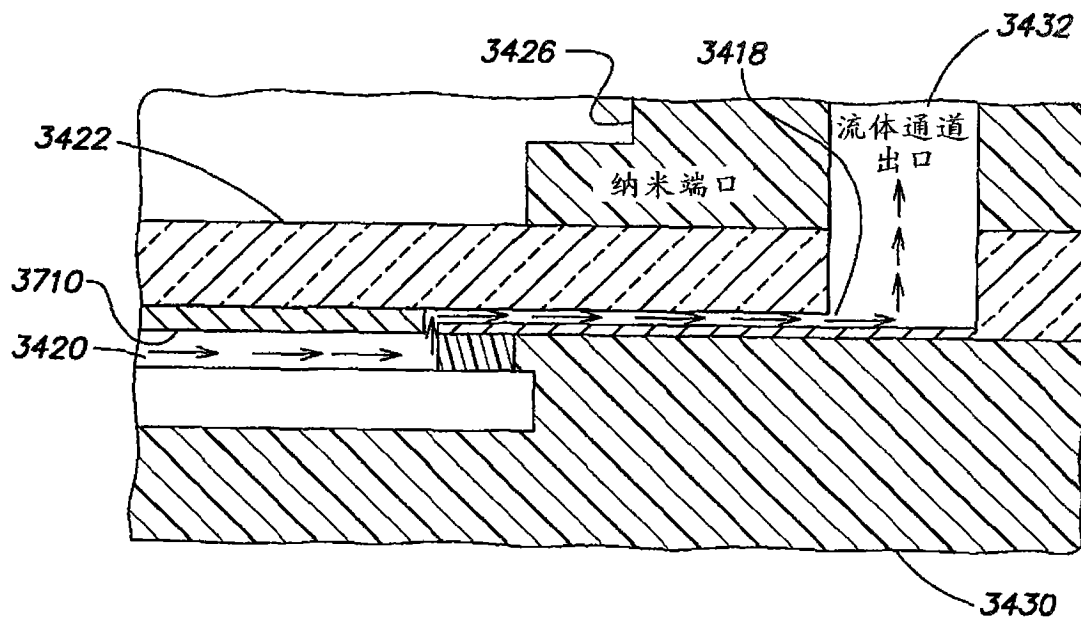


图 37

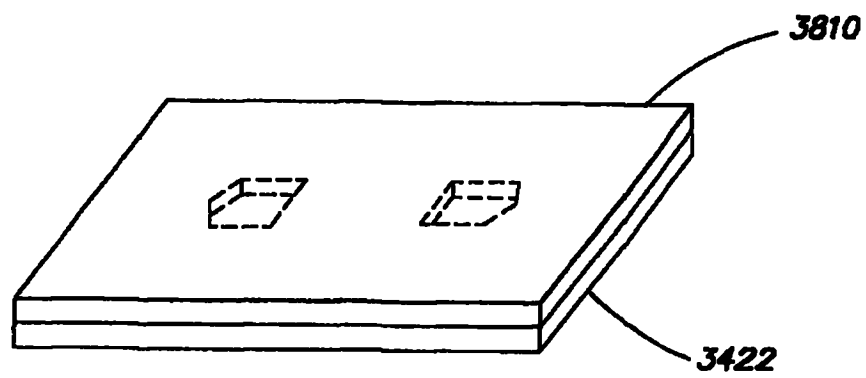


图 38

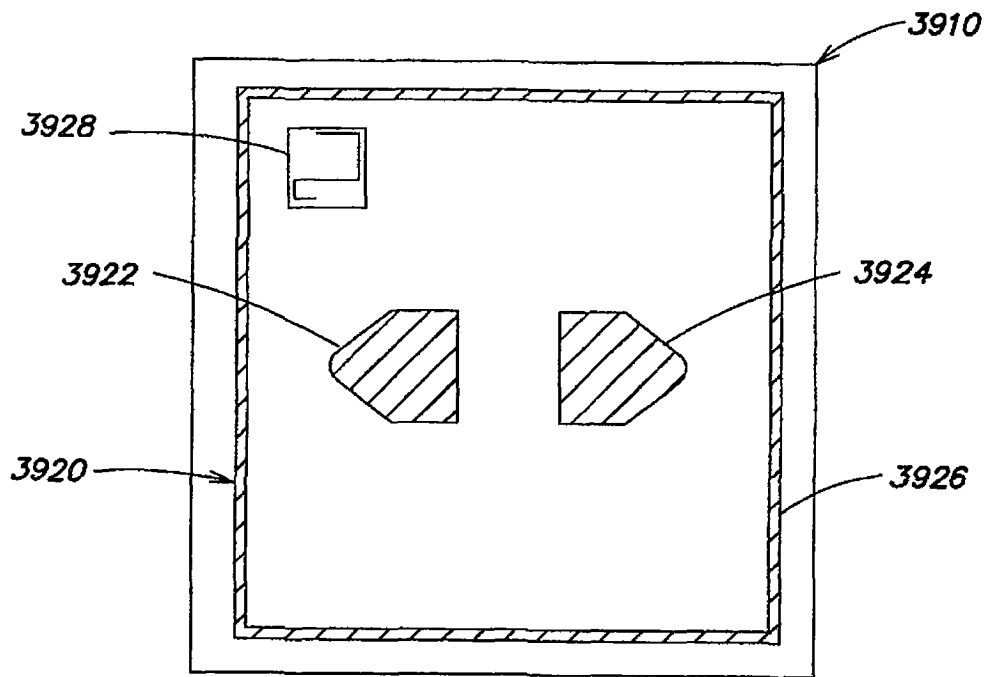


图 39

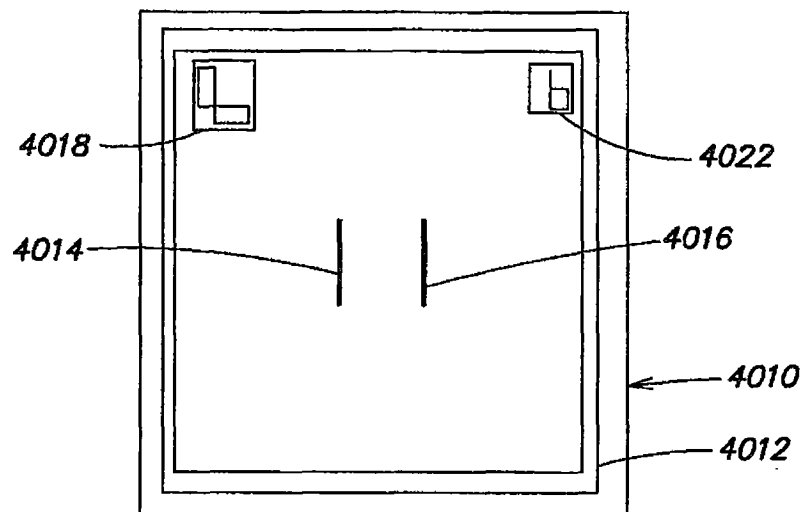


图 40

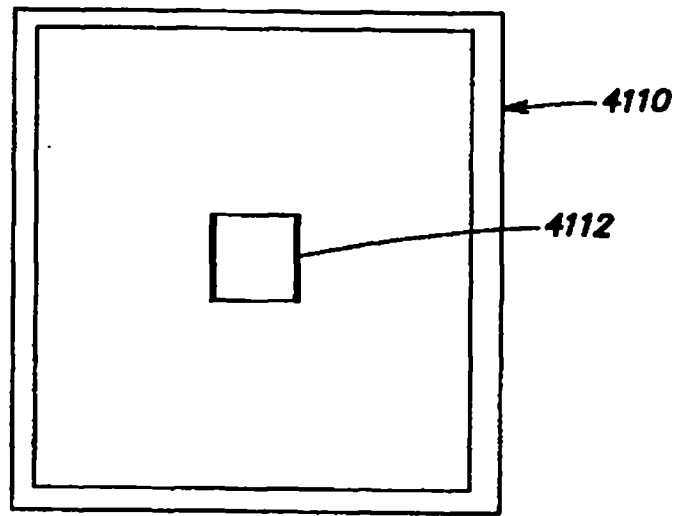


图 41

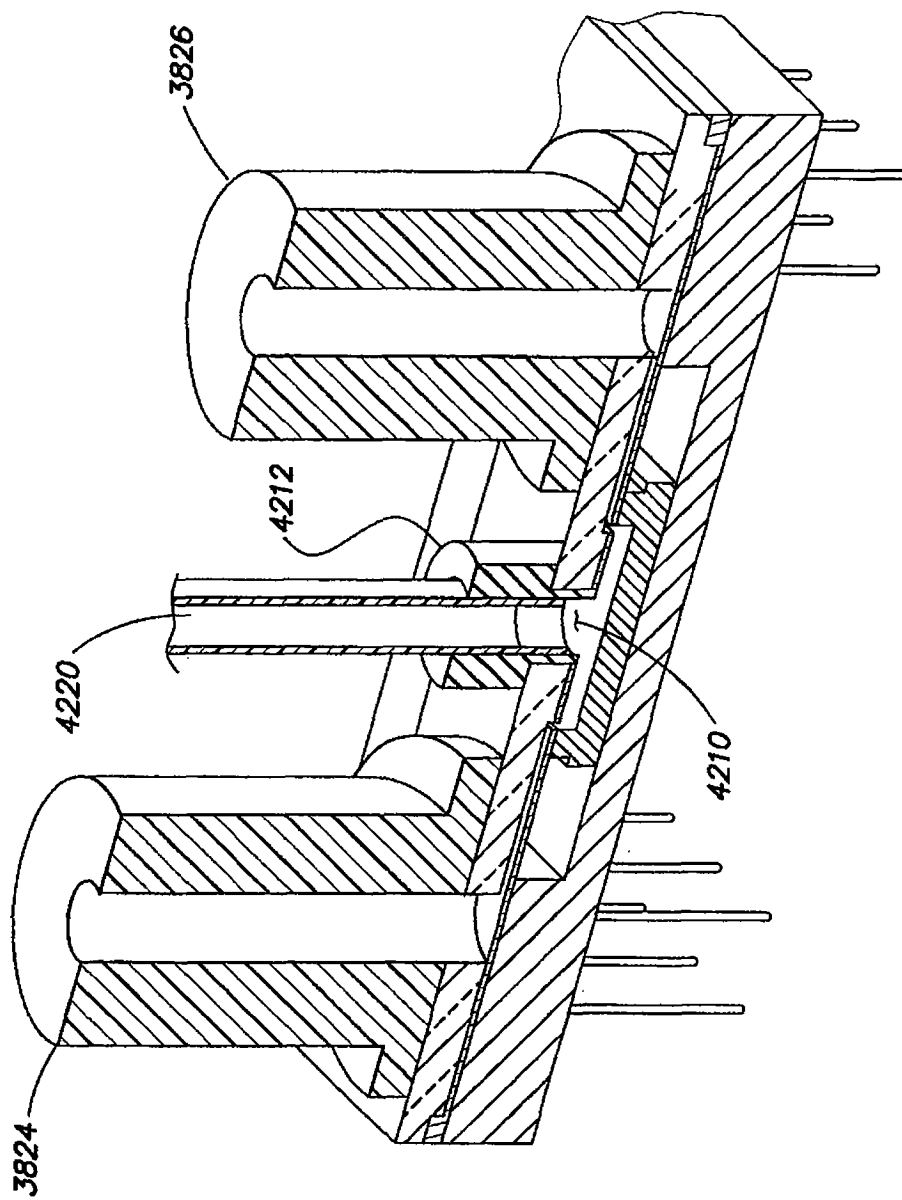


图 42

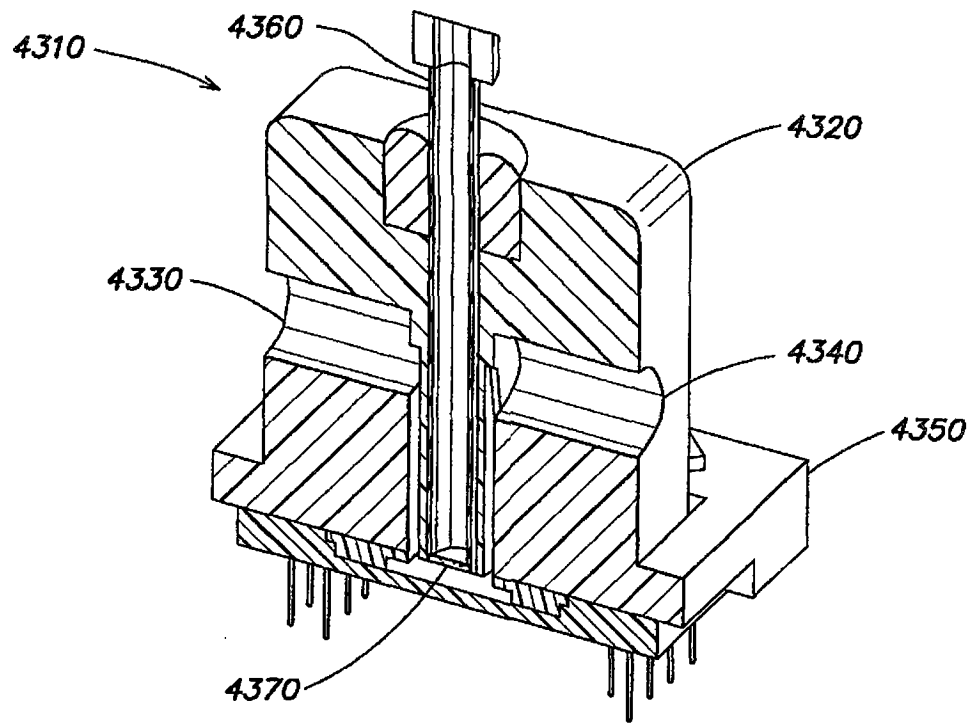


图 43

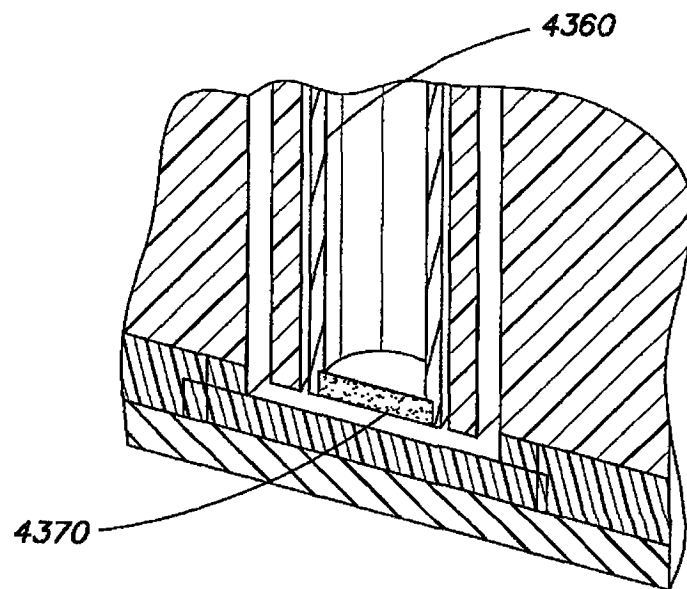


图 44

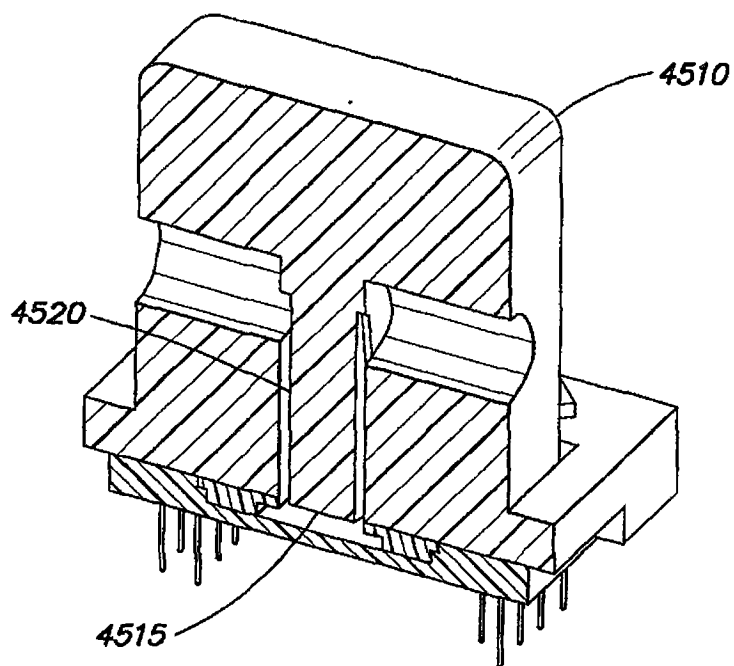


图 45

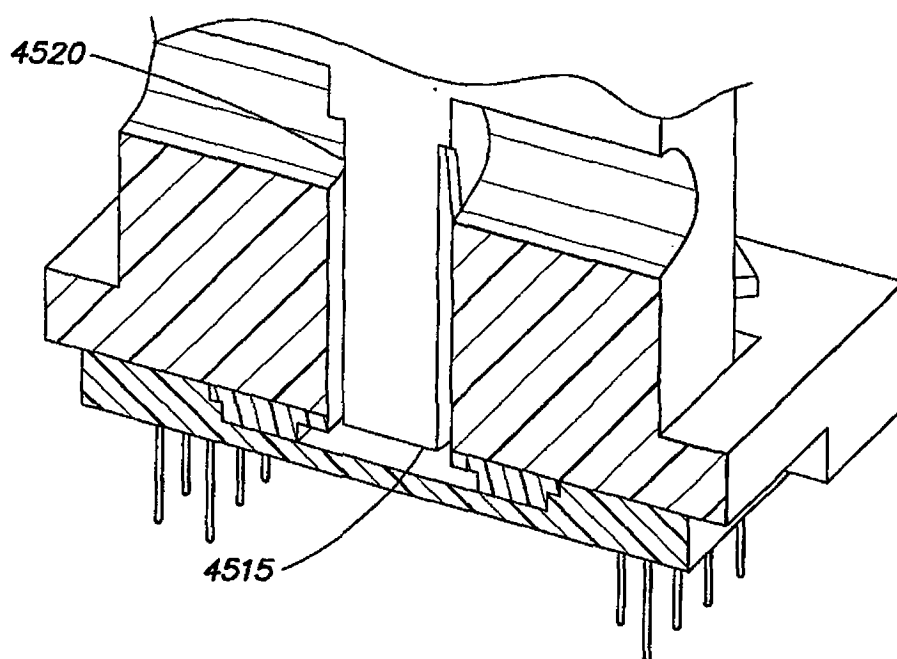


图 46

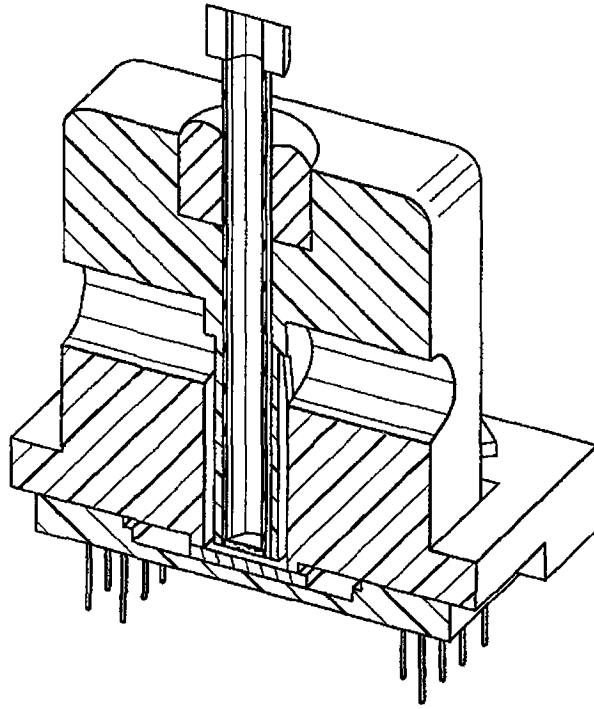


图 47

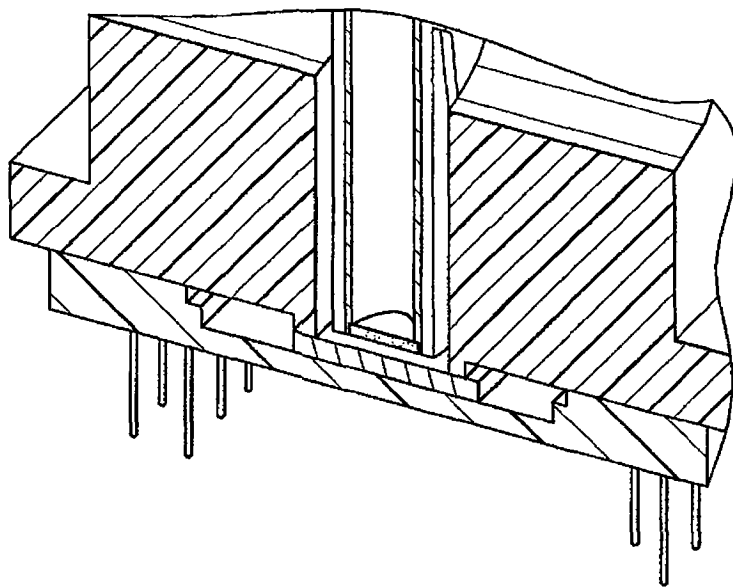


图 48

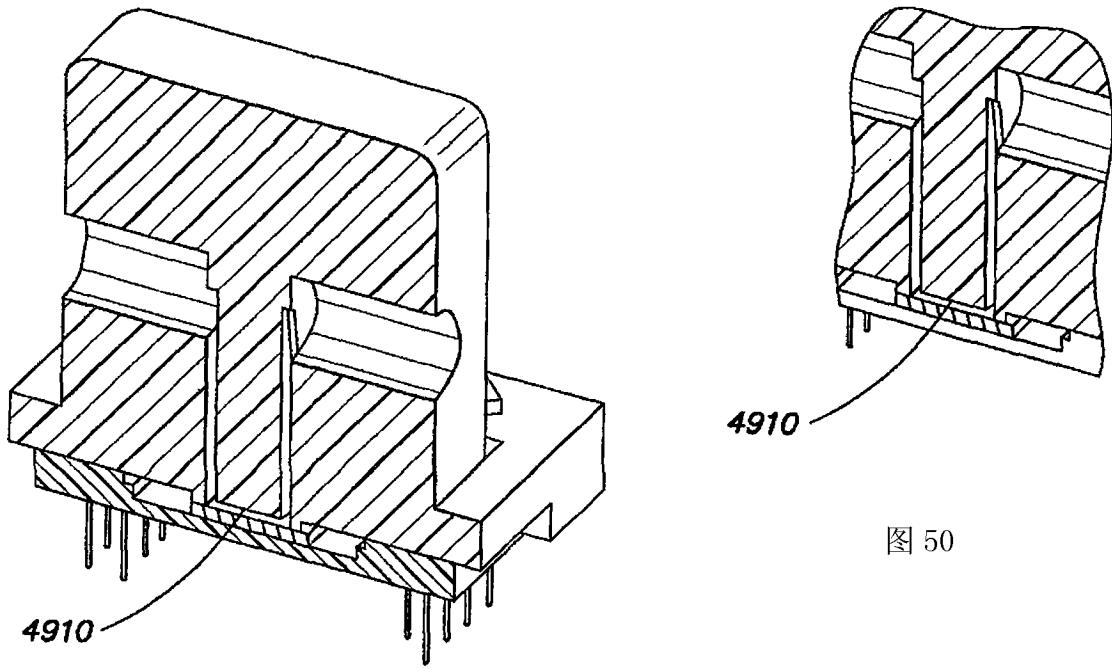


图 50

图 49

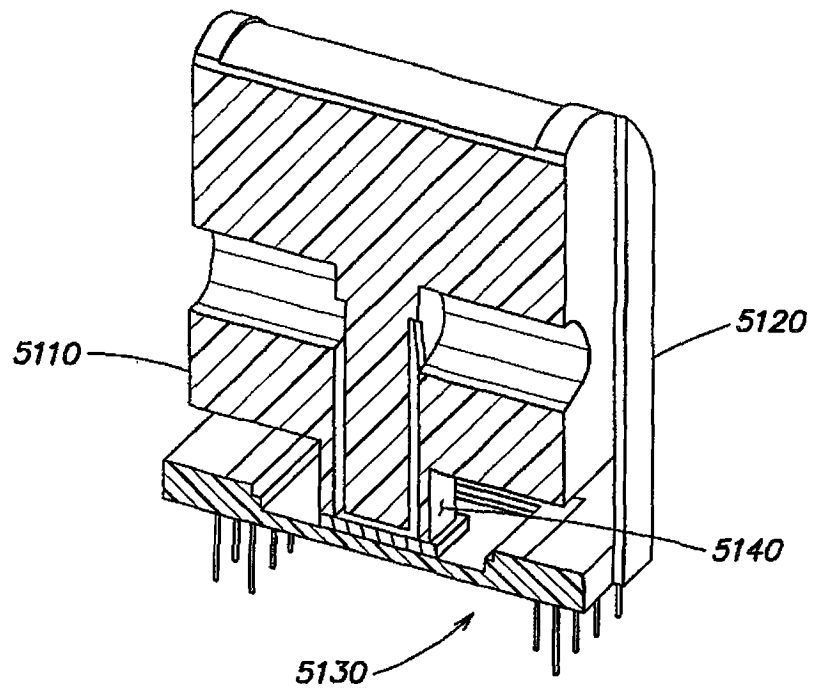


图 51

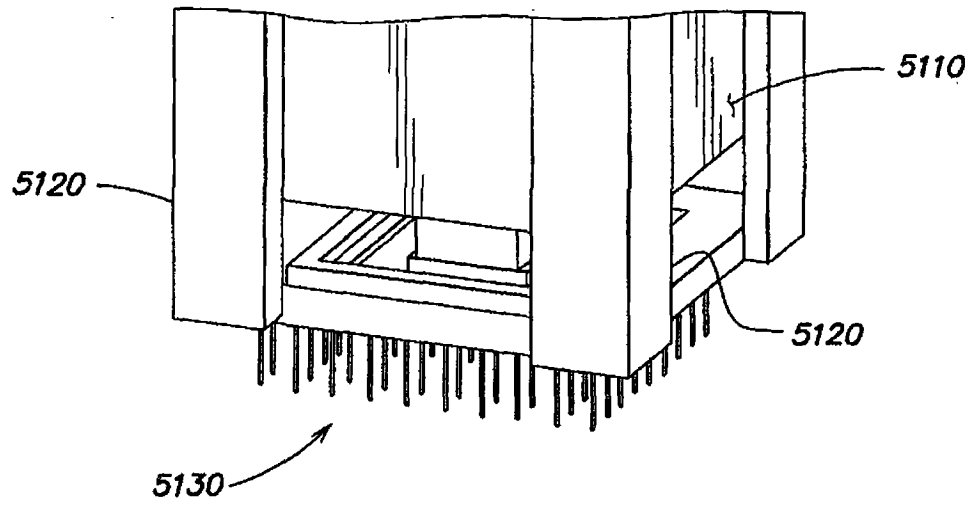


图 52

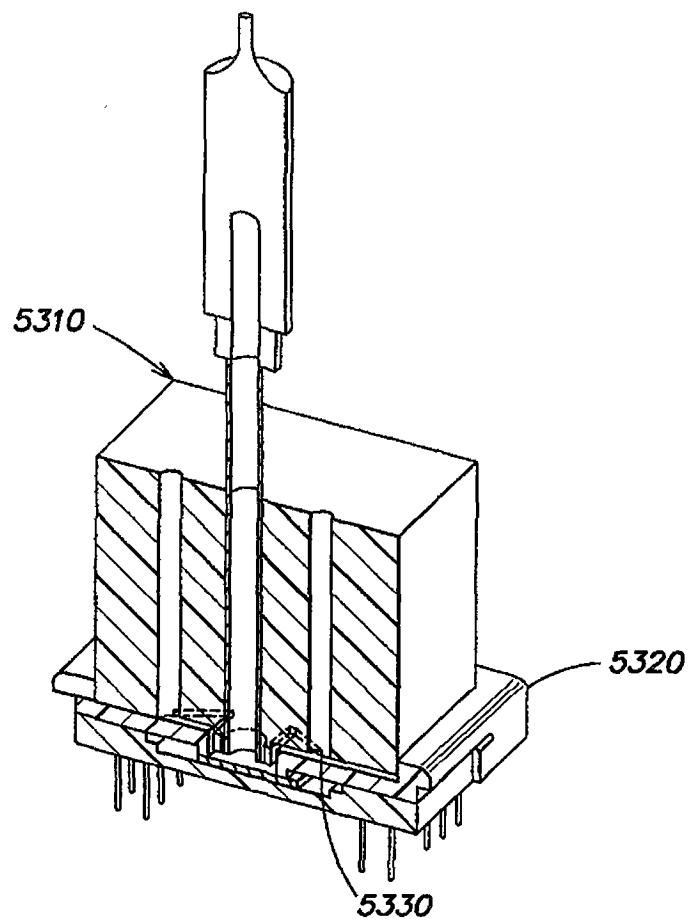


图 53

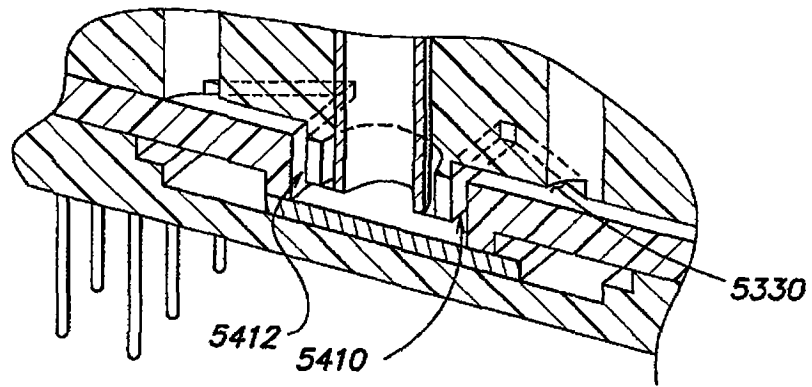


图 54

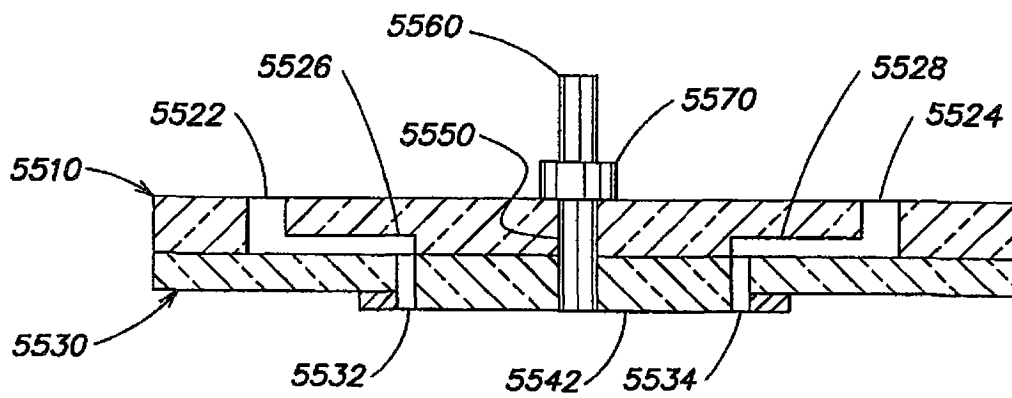


图 55

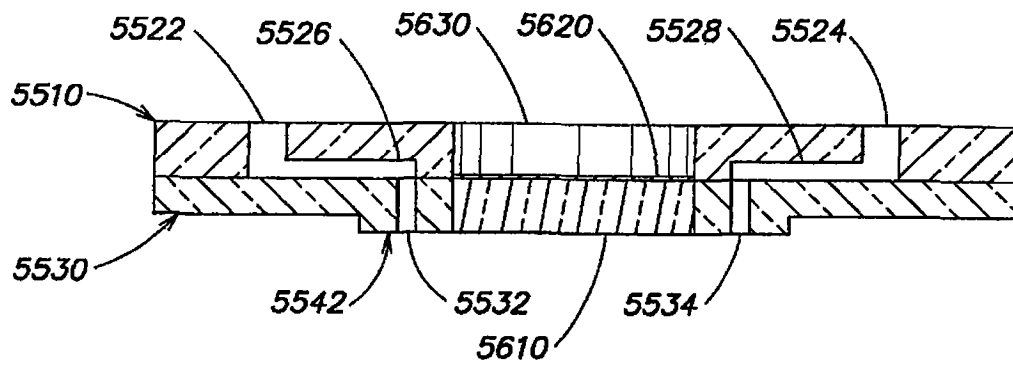


图 56

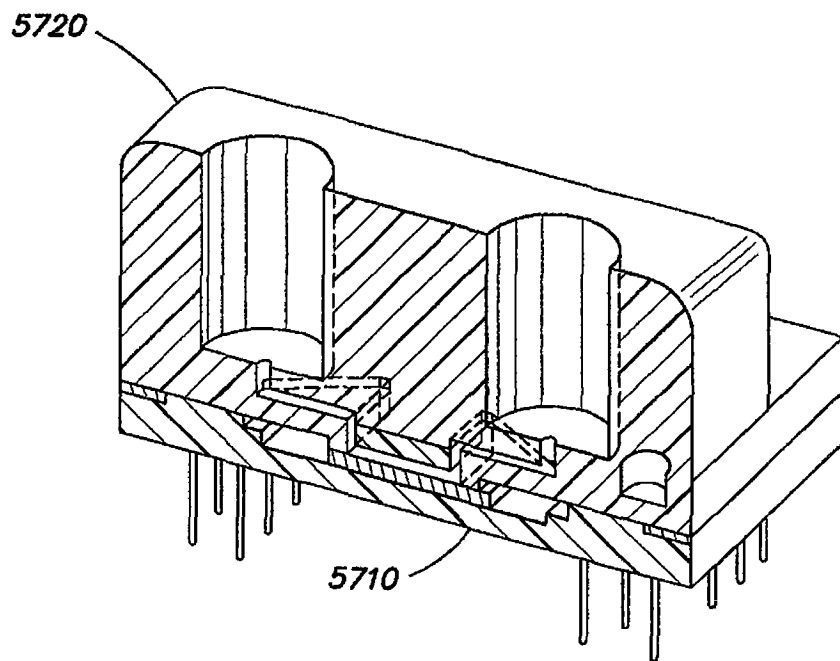


图 57

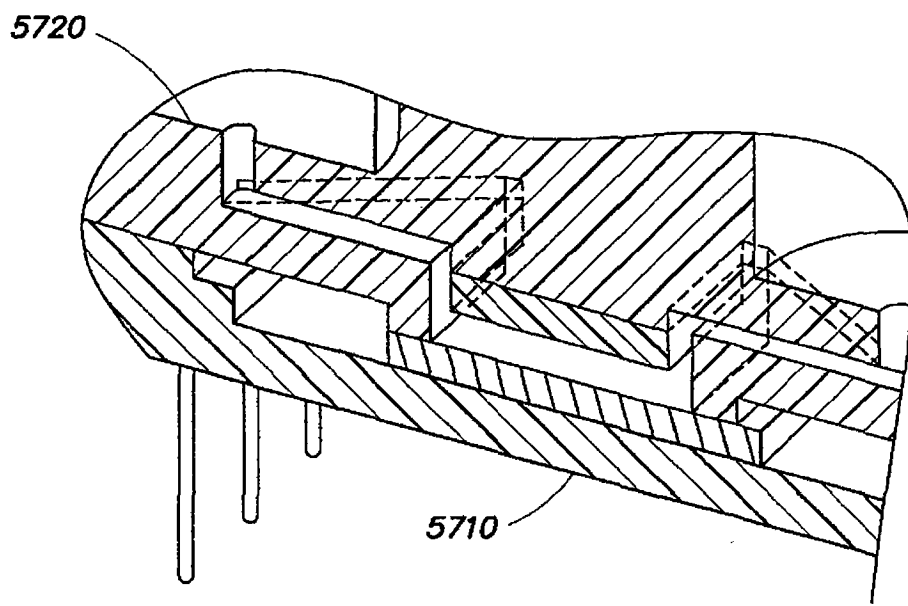


图 58

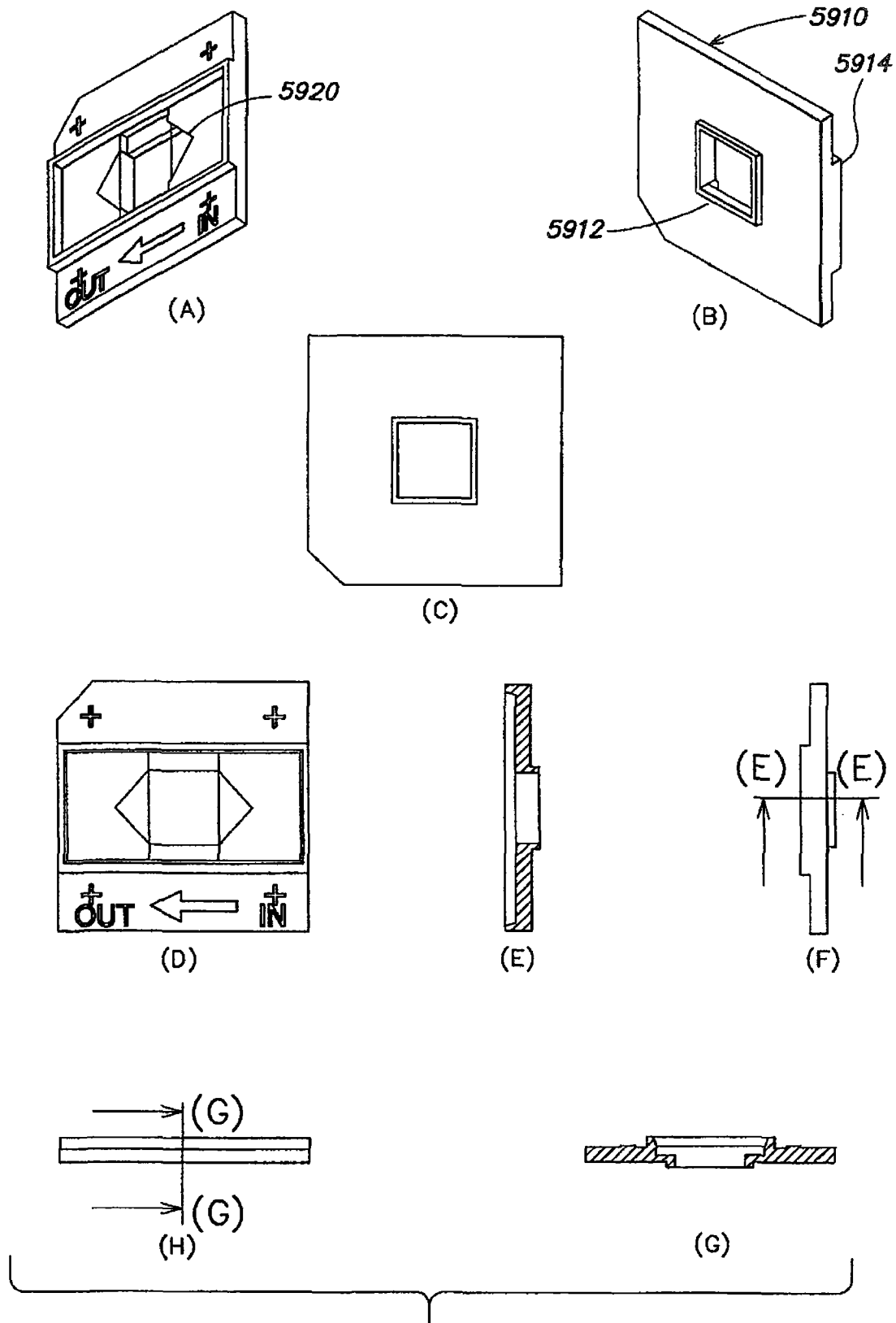


图 59A

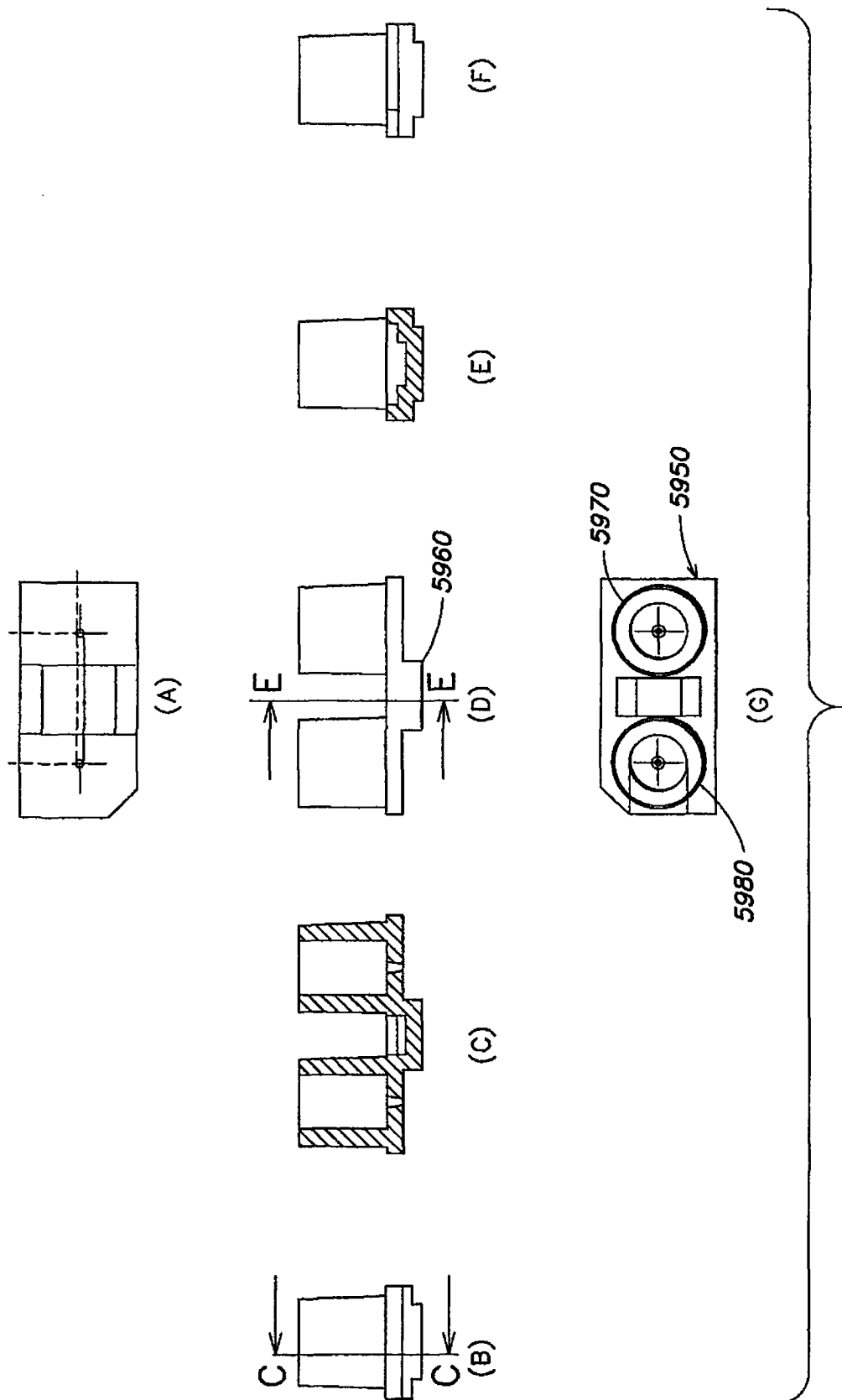


图 59B

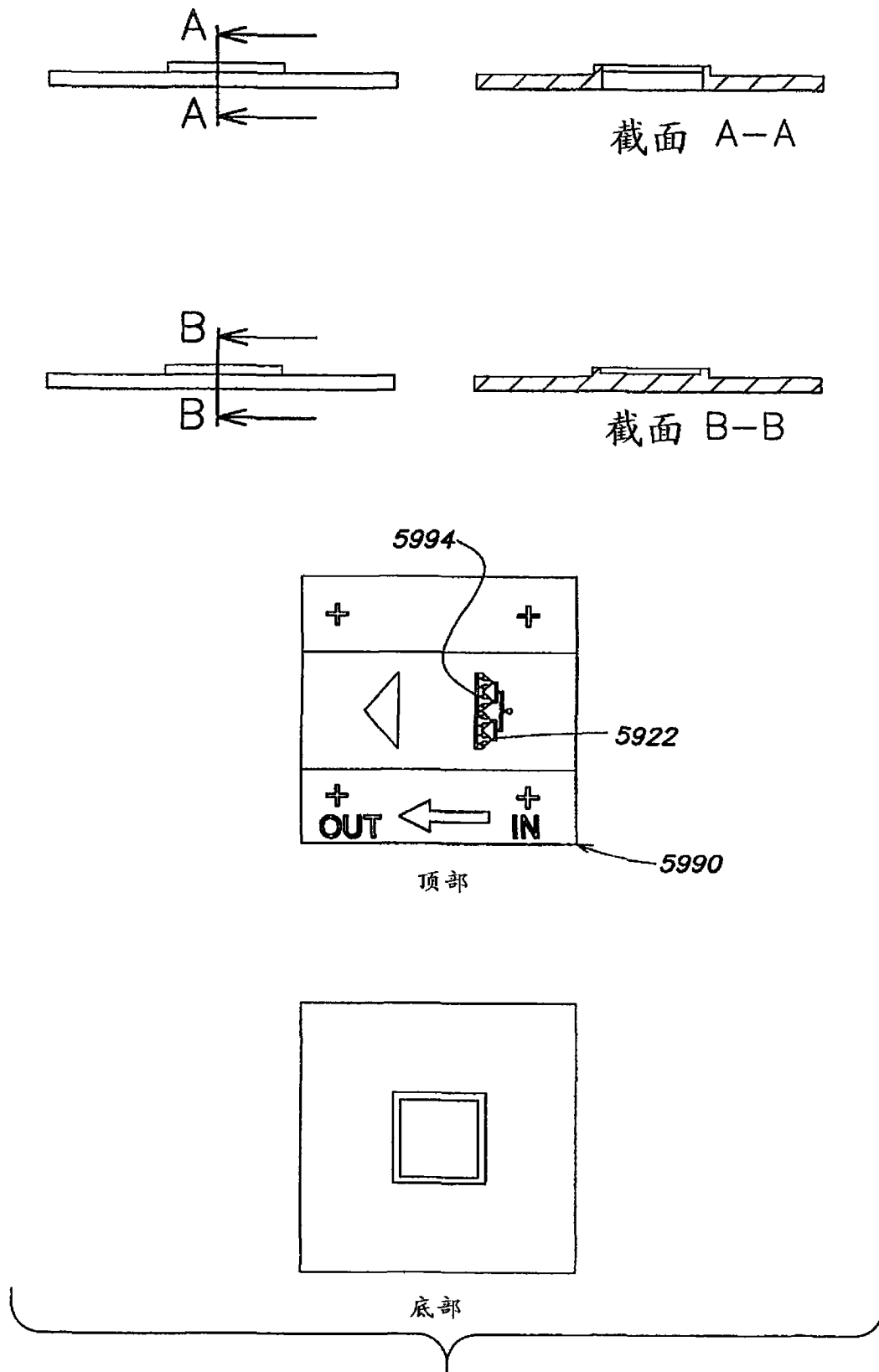


图 59C

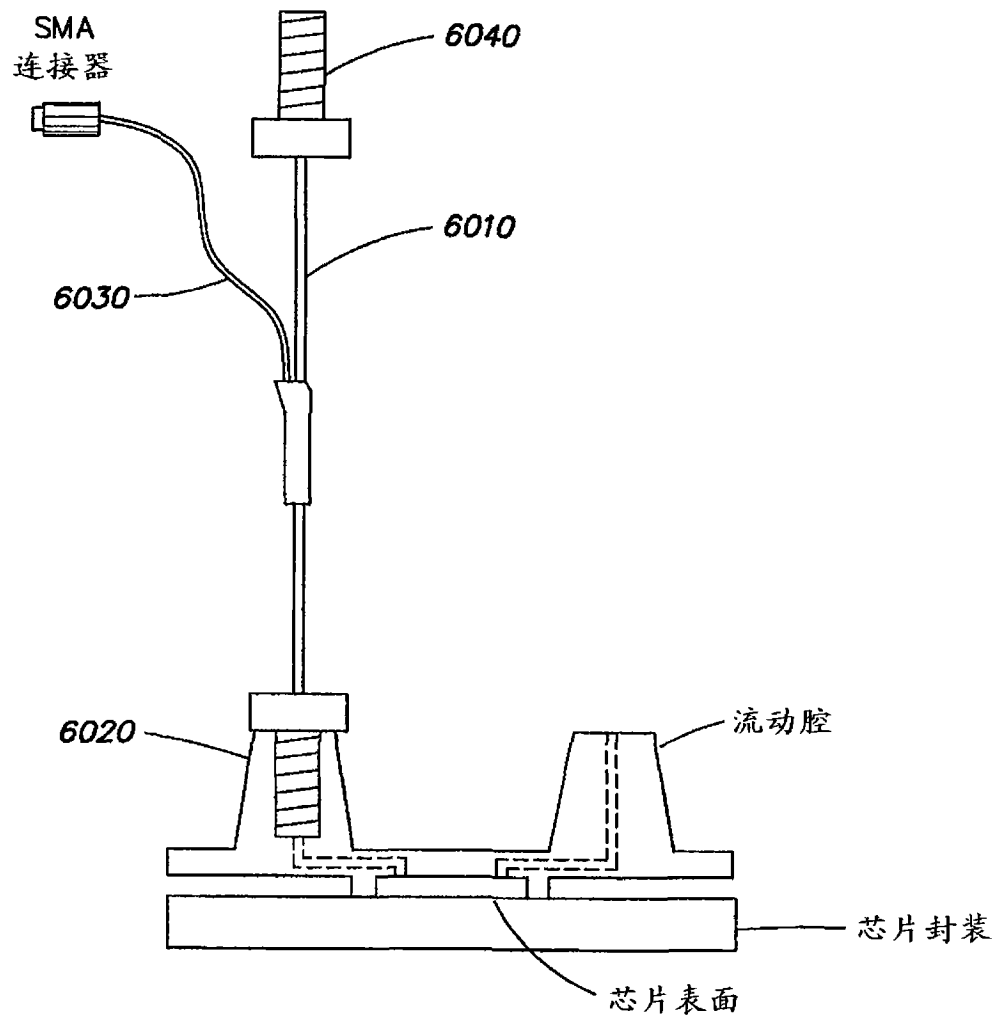


图 60

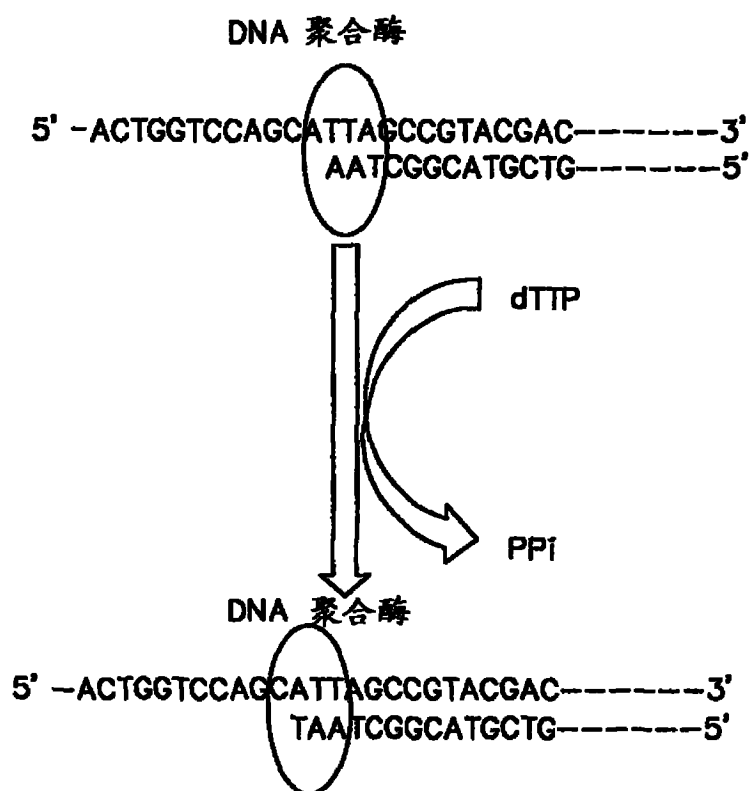


图 61

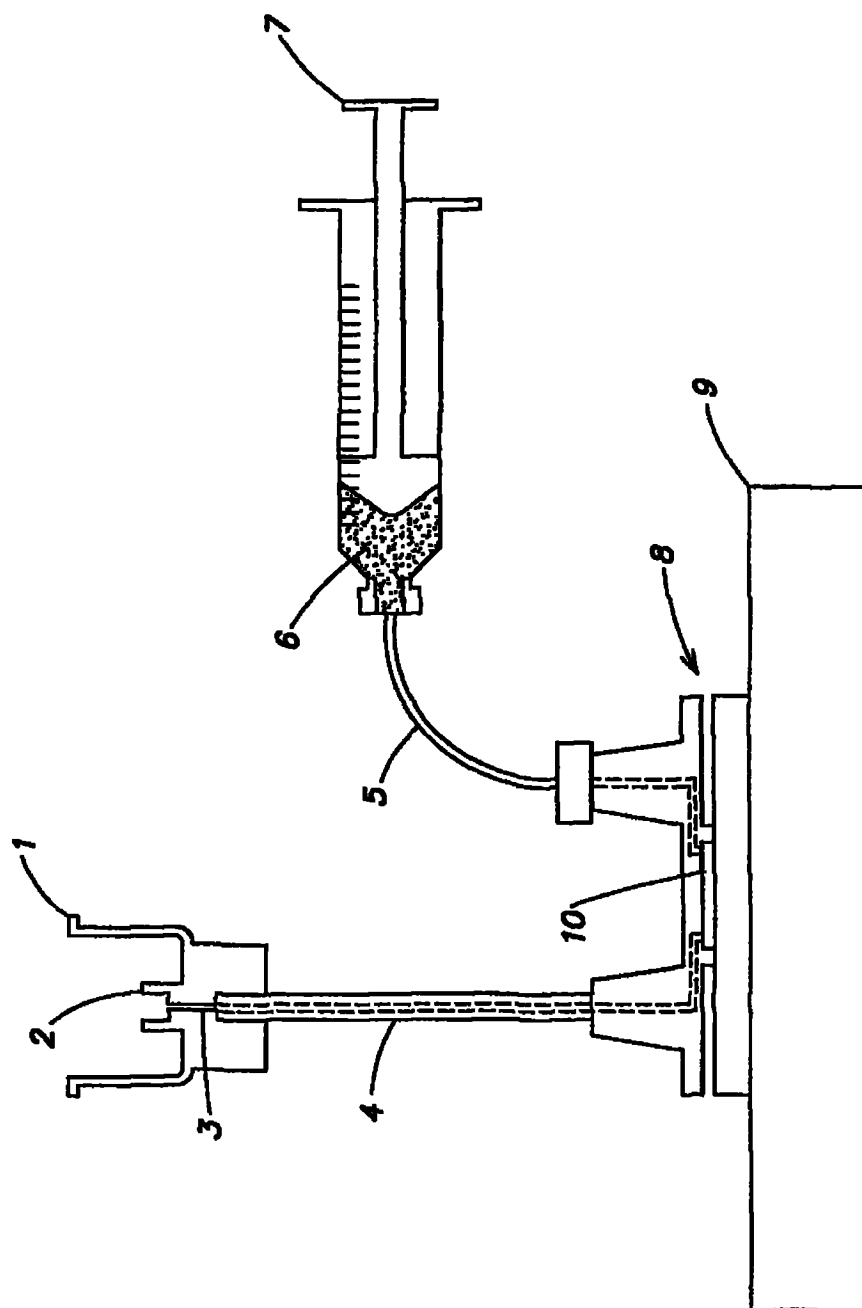


图 62

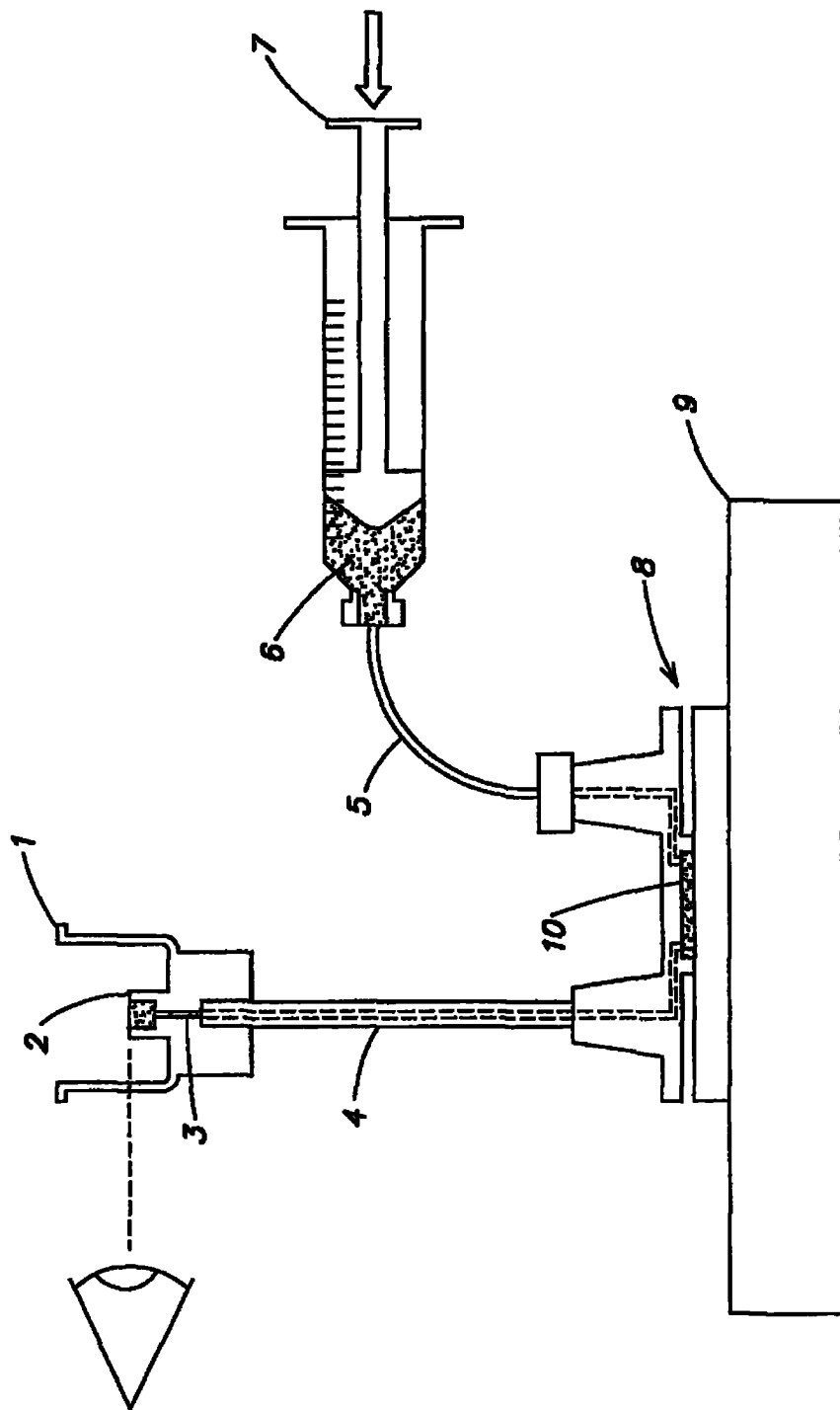


图 63

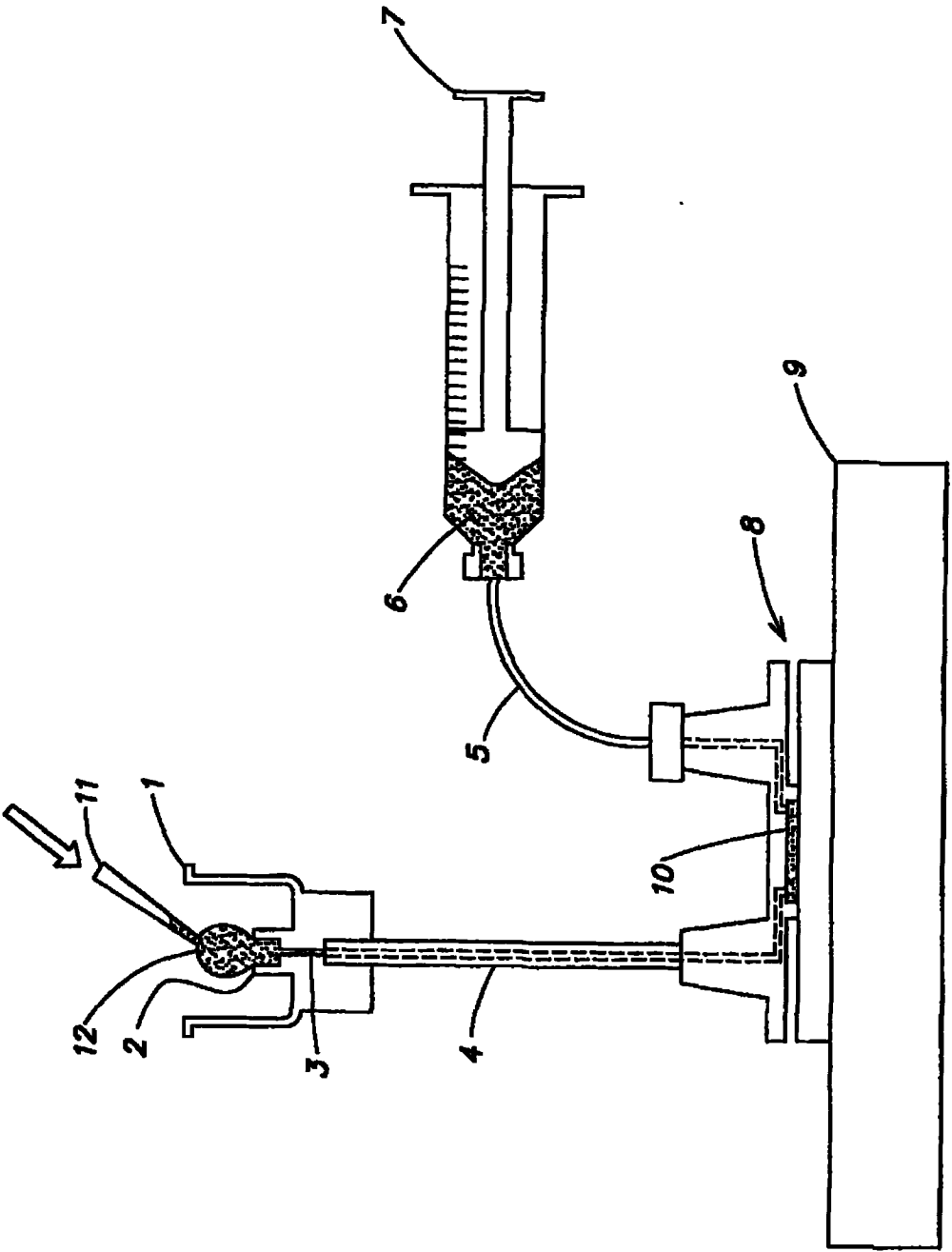


图 64

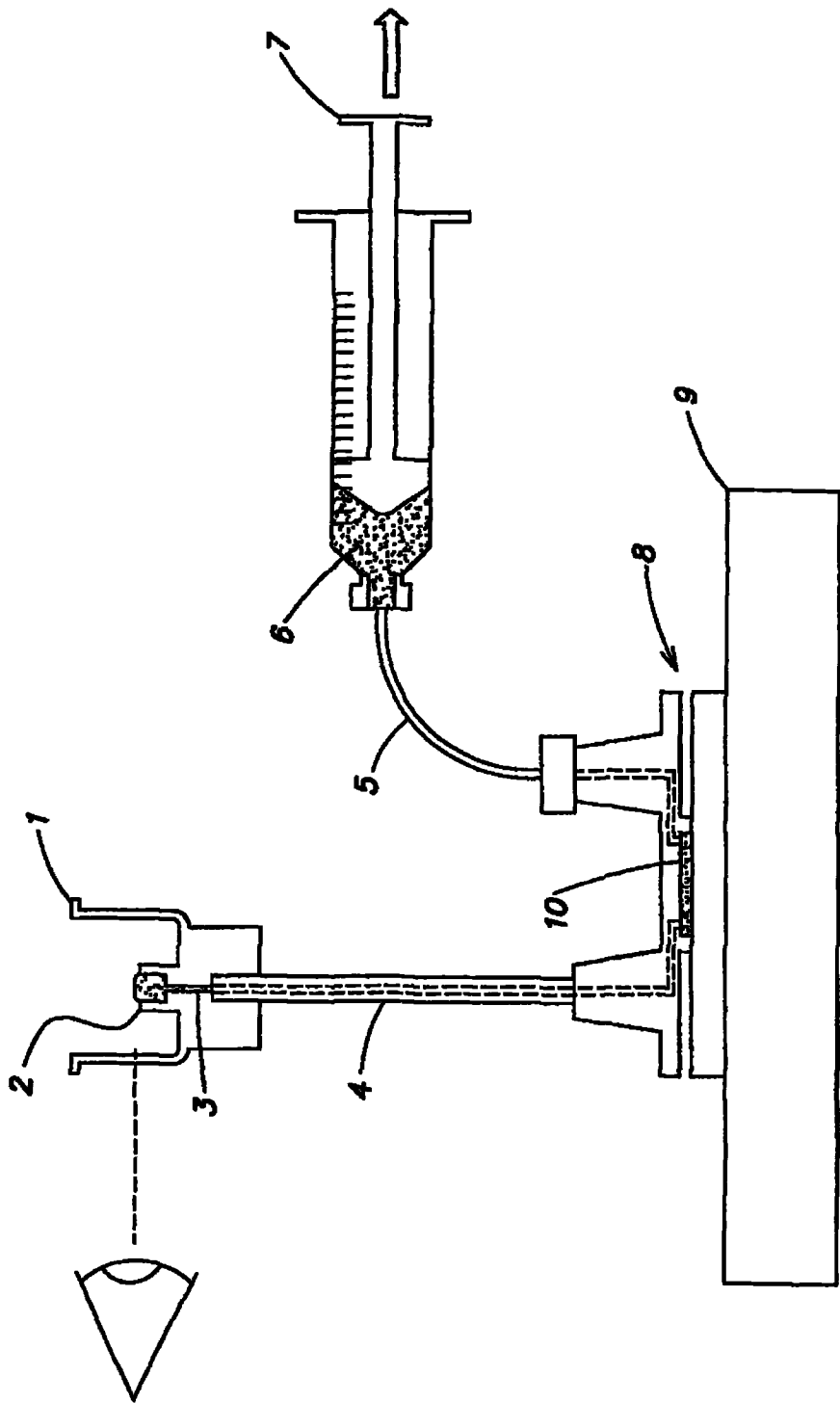


图 65

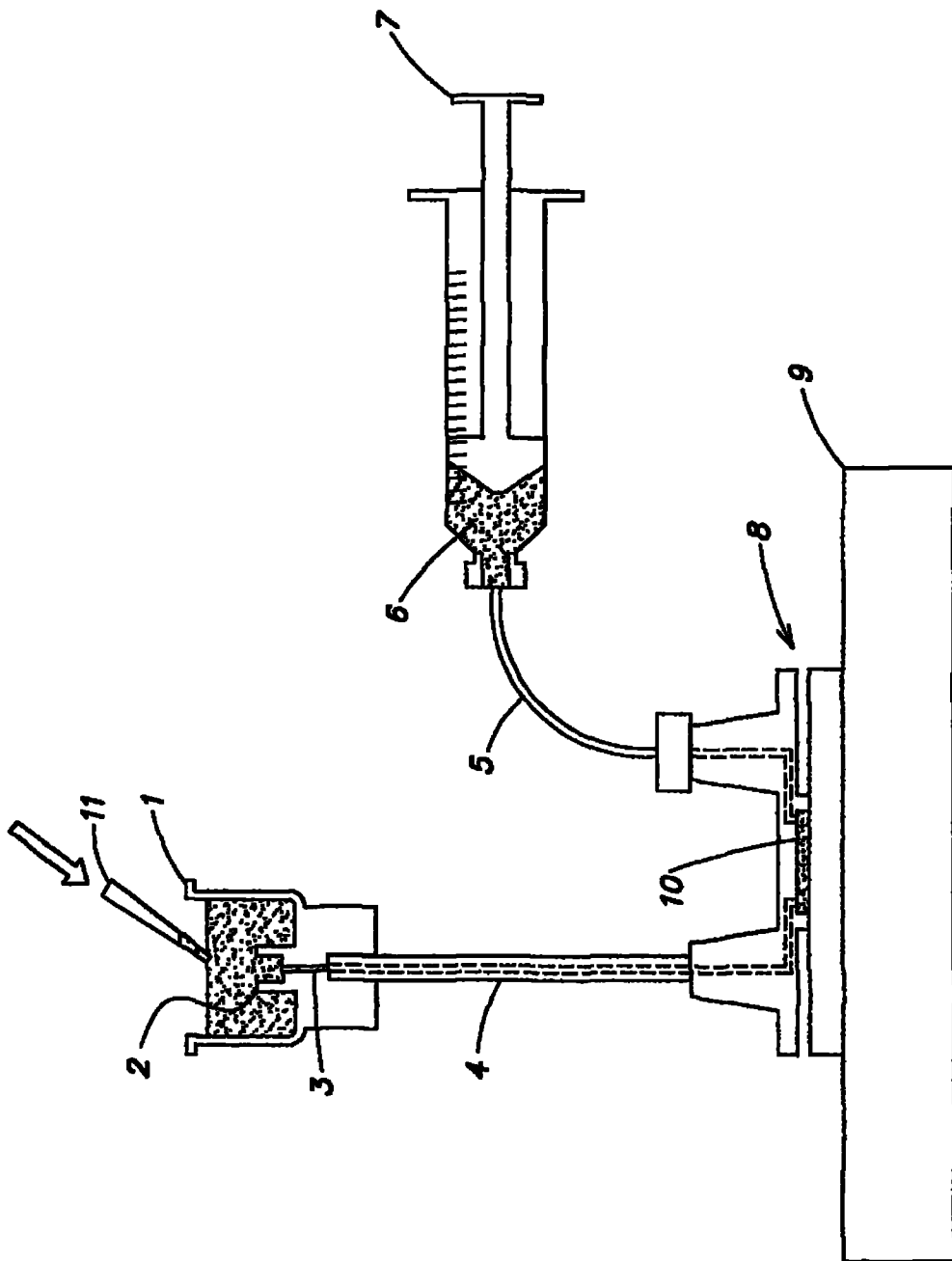


图 66

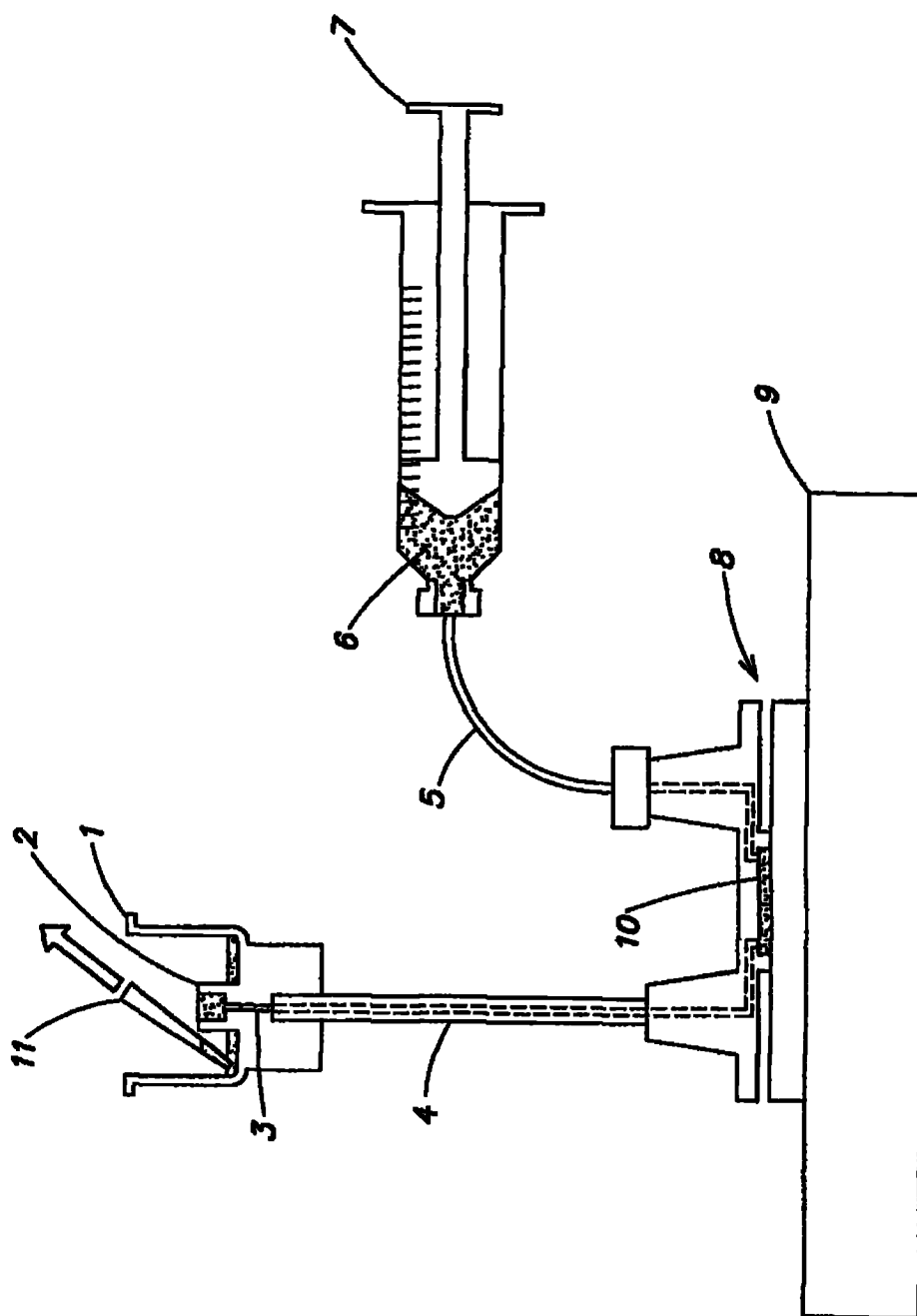


图 67

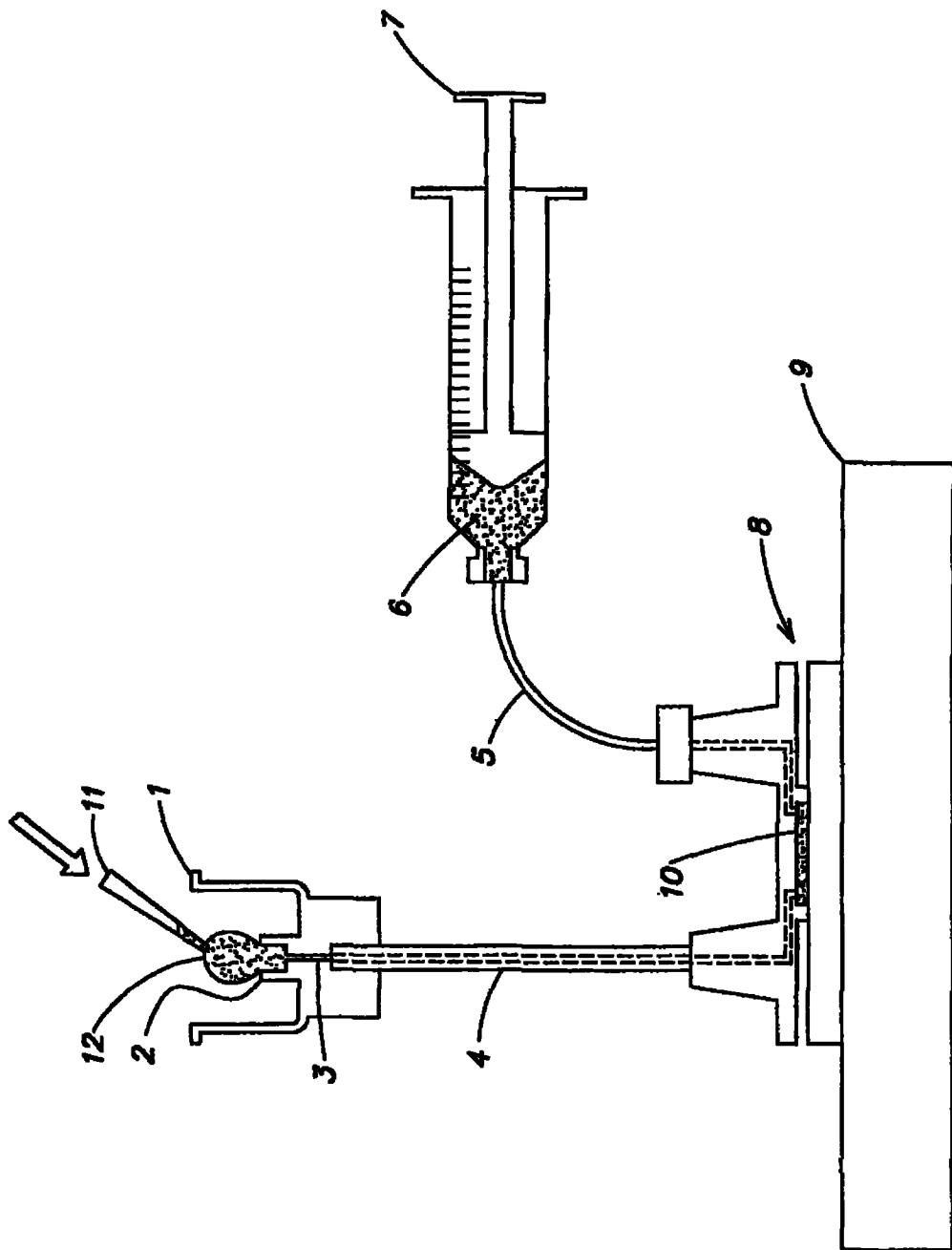


图 68

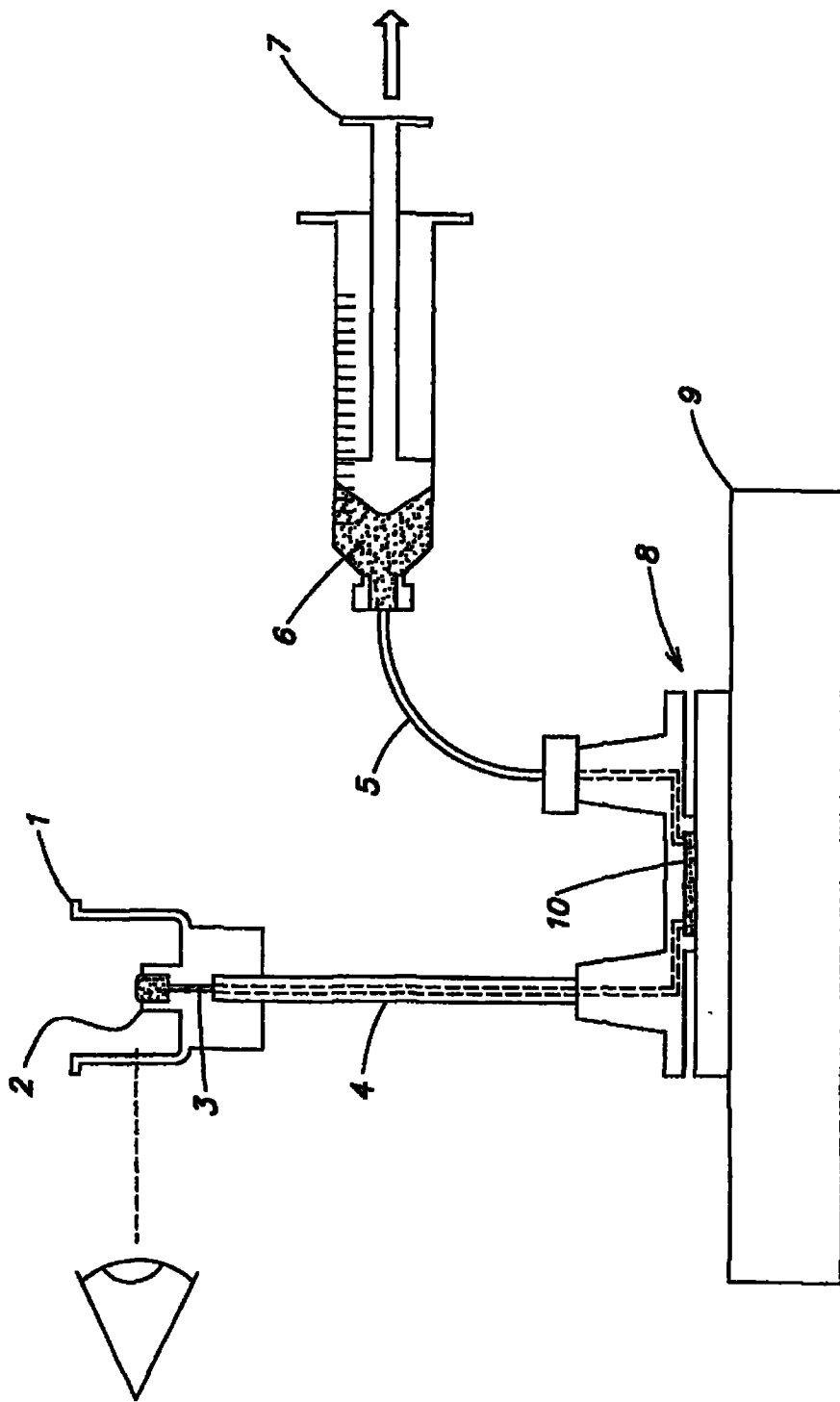


图 69

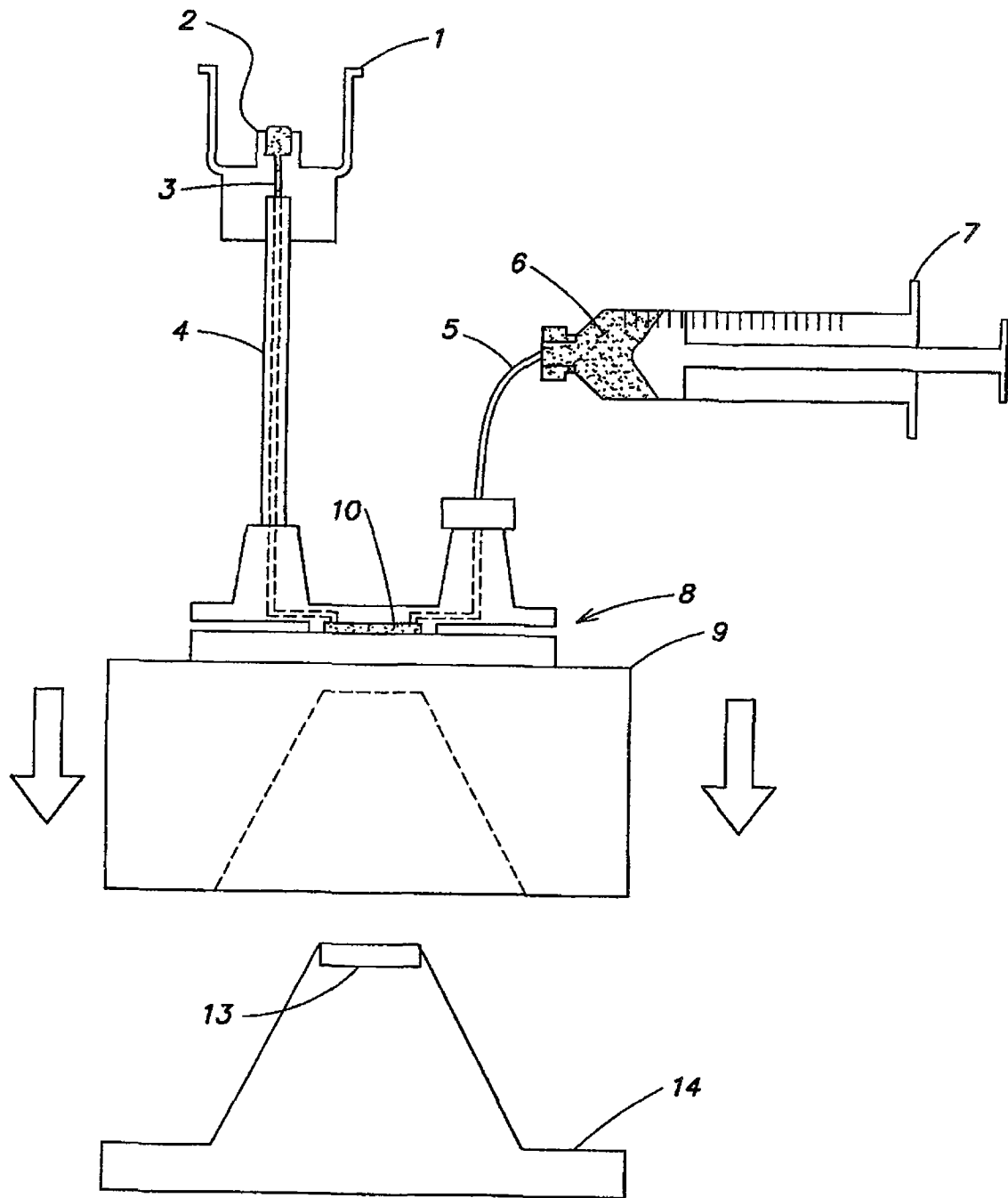


图 70

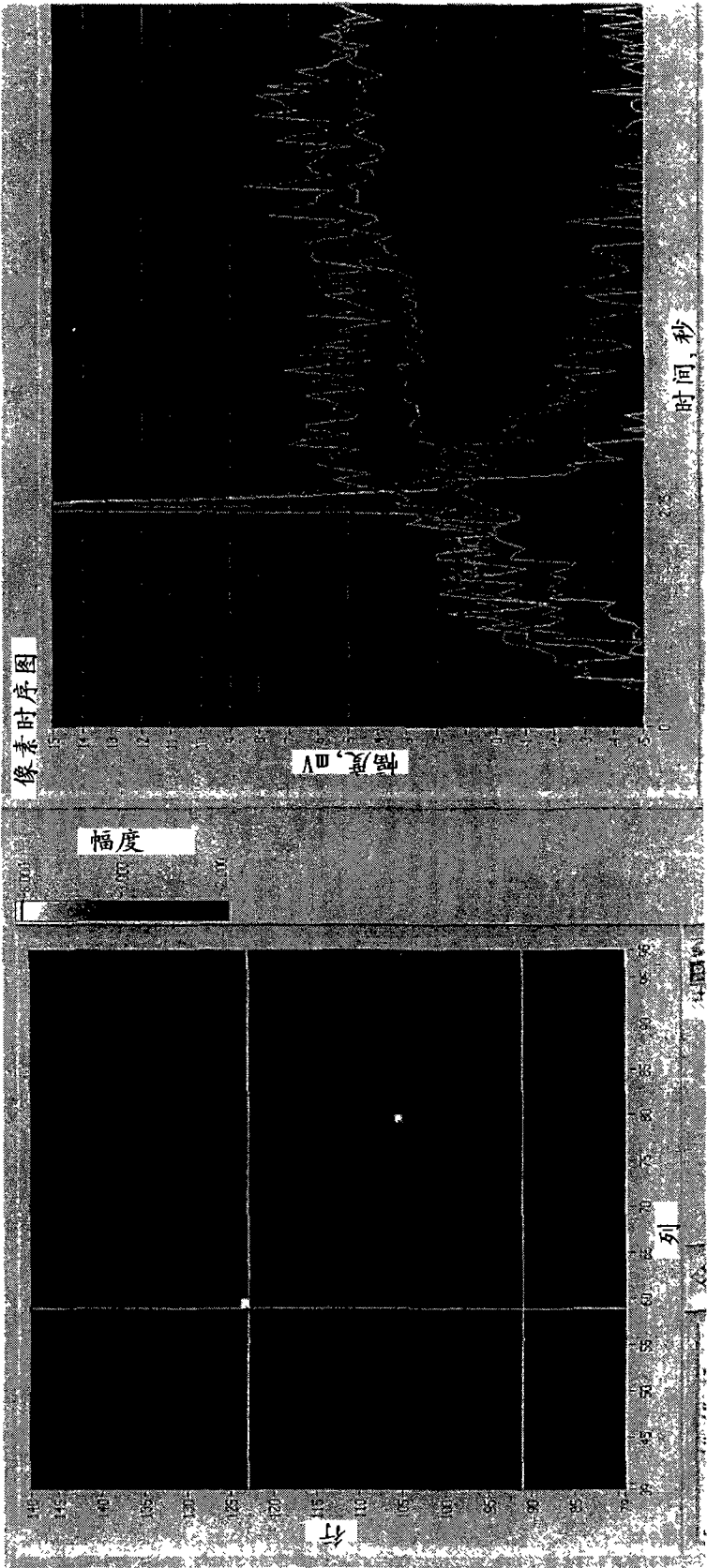


图 71A

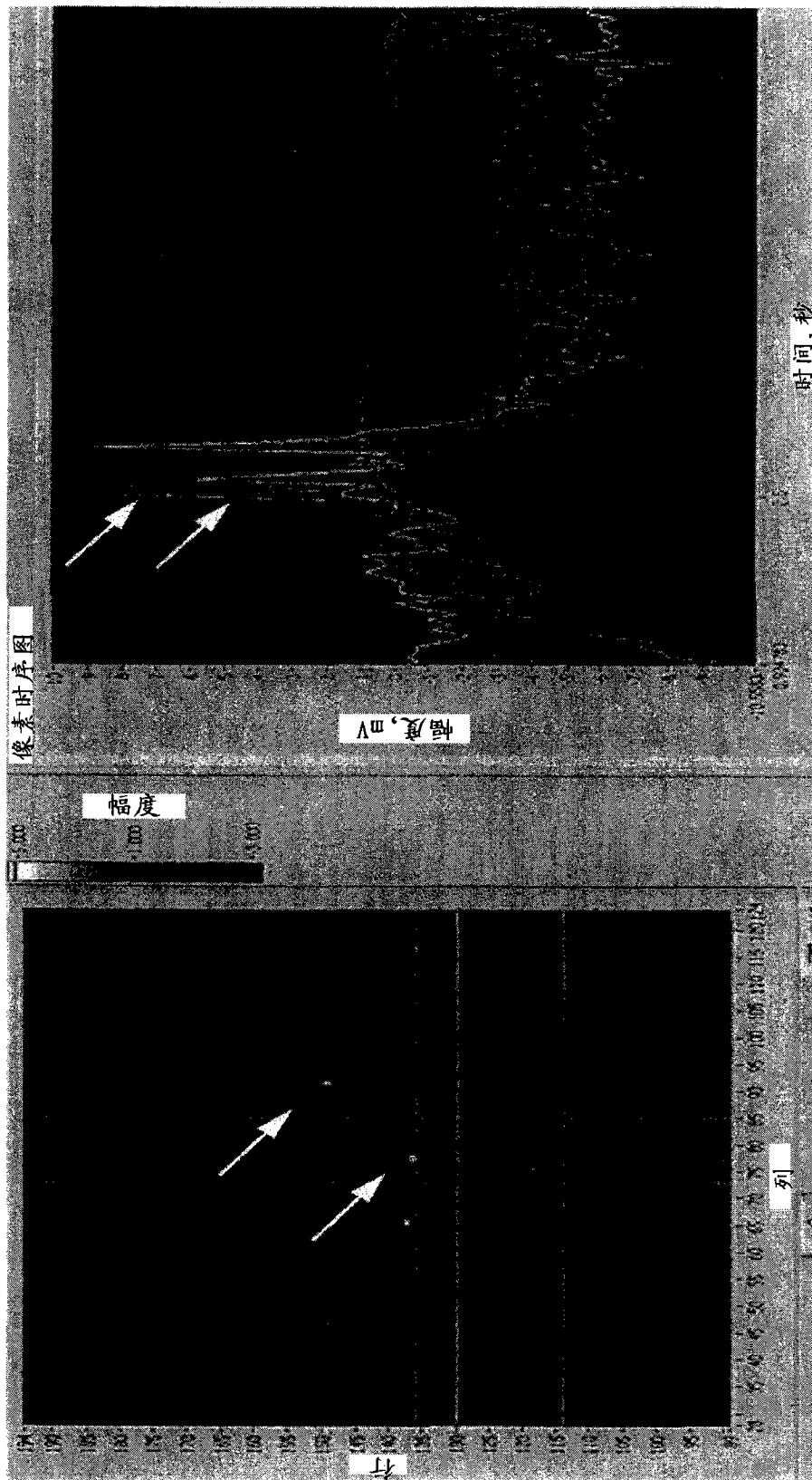


图 71B

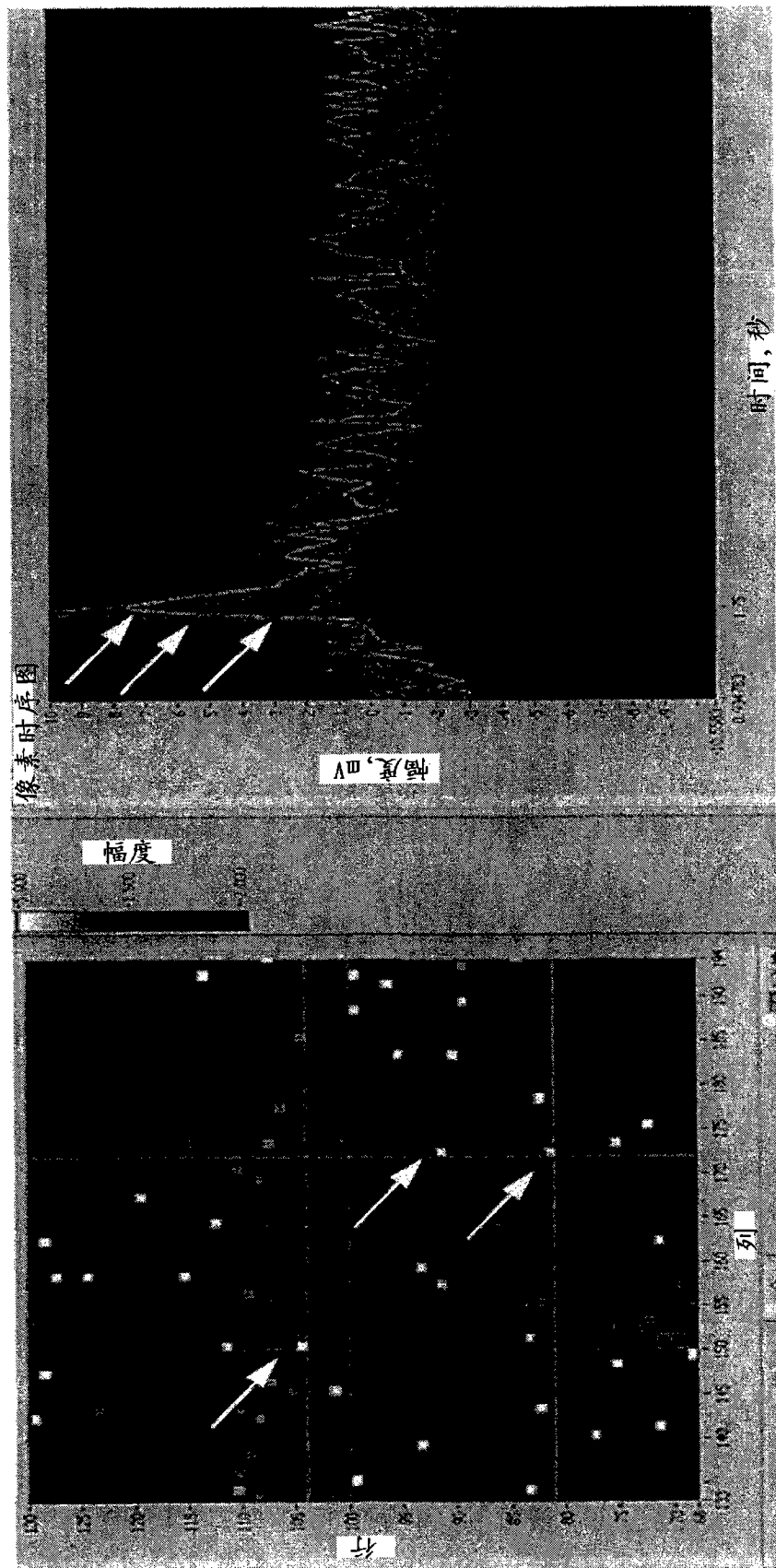


图 71C

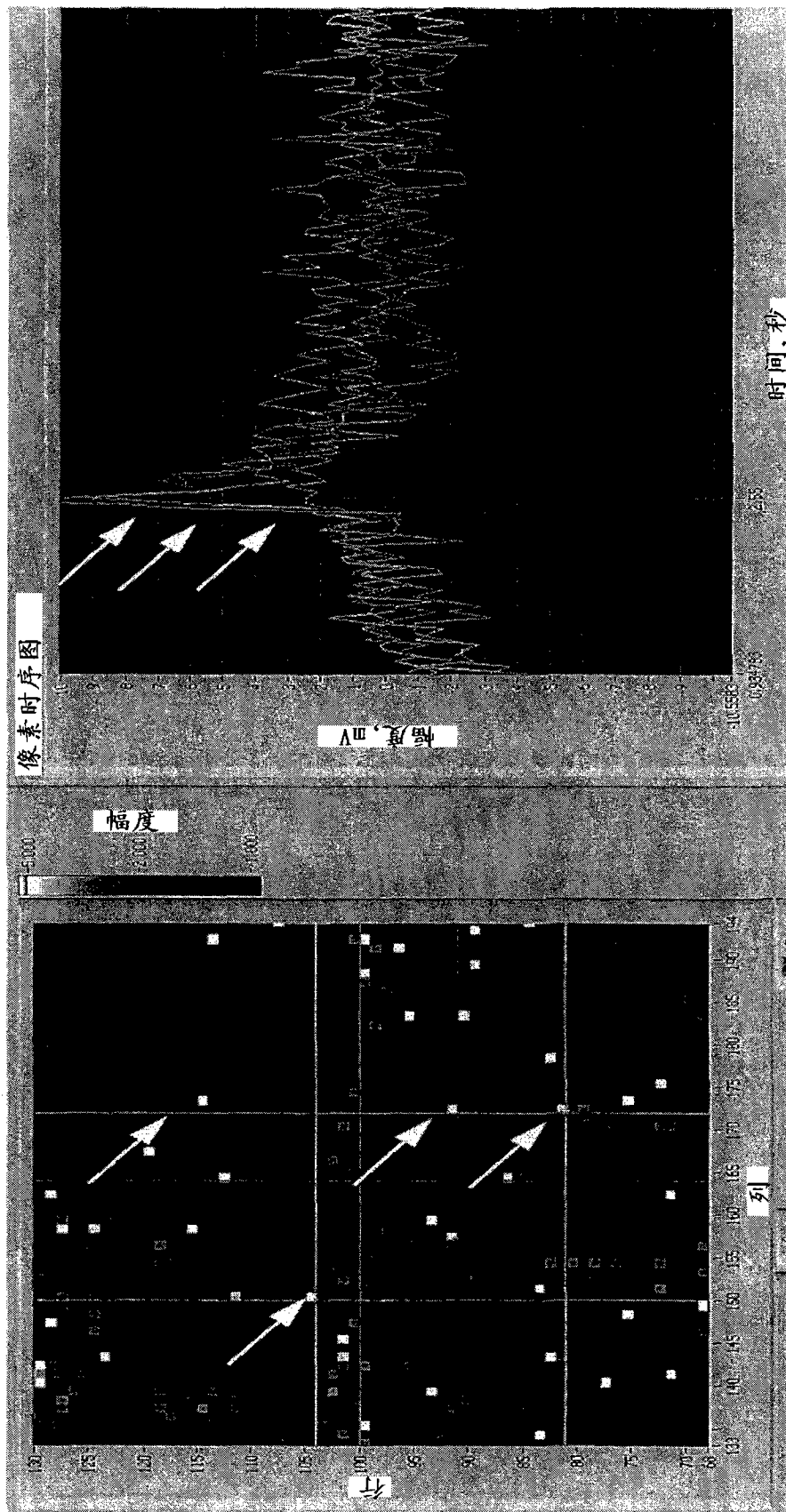


图 71D