

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>6</sup> G11C 11/407	(11) 공개번호 특1995-0004277	(43) 공개일자 1995년02월17일
(21) 출원번호 특1993-0014016	(22) 출원일자 1993년07월23일	
(71) 출원인 현대전자산업 주식회사 김주용	(72) 발명자 이재진	
(74) 대리인 손경한, 이권희, 서종완	(77) 우송지 충청북도 청원군 옥산면 가락리 136-4번지	

심사청구 : 있음

(54) 데이터 출력 장치

요약

본 발명은 다비트 데이터 출력 버퍼를 갖는 반도체 기억소자에서, 동시에 두개 이상의 데이터 출력 버퍼로 리드 데이터를 출력하는 경우에 발생하는 전원선의 노이즈를 감소시키기 위하여, 출력되는 리드 데이터를 검색하여 리드 데이터가 동일한 경우에는 작은 크기의 출력 드라이버를 이용하고, 리드 데이터가 다른 경우에는 큰 크기의 출력 드라이버를 이용하여 데이터를 출력하도록 데이터 출력 버퍼를 구현한 데이터 출력 장치에 관한 기술이다.

대표도

도3

명세서

[발명의 명칭]

데이터 출력 장치

[도면의 간단한 설명]

제3도는 본 발명의 데이터 검색회로와 데이터 출력 버퍼의 실시예를 도시한 회로도, 제4A도 내지 제4B도는 본 발명의 데이터 출력 버퍼가 동작할 때에 발생하는 전원선의 노이즈 시뮬레이션도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체 기억소자의 다비트 데이터 출력 장치에 있어서, 출력하고자 하는 데이터를 검색하는 데이터 검색회로와, 상기 데이터 검색회로의 출력을 입력으로 하는 각각의 데이터 출력 버퍼에서 풀-업 드라이버는 서로 다른 신호에 의해 게이트가 제어되는 두개의 트랜지스터로 이루어져 있으며, 두개의 트랜지스터는 리드되는 다비트 출력 데이터가 서로 동일한 경우에는 하나만 동작을 하고, 다비트 출력 데이터가 서로 다른 경우에는 두개의 트랜지스터가 모두 동작하도록 구현한 두개이상의 데이터 출력 버퍼로 이루어진 것을 특징으로 하는 데이터 출력 장치.

청구항 2

제1항에 있어서, 상기 데이터 검색회로는 데이터 출력 버퍼로 출력하고자 하는 리드 데이터(D31, D32)를 입력으로 하여 제1출력(AA)을 출력하는 낸드 게이트(NAND Gate)와, 데이터 출력 버퍼로 출력하고자 하는 리드 데이터(D31, D32)를 입력으로 하여 제2출력(BB)을 출력하는 노아 게이트(NOR Gate)로 구성된 것을 특징으로 하는 데이터 출력 장치.

청구항 3

제1항에 있어서, 상기 데이터 출력 버퍼의 풀-업 드라이버는, 리드 데이터(D31)에 의해 출력된 풀-업 리드 데이터(D31a)가 반전된 신호에 의해 게이트가 제어되는 제1PMOS 트랜지스터(T1)와, 상기 풀-업 리드 데이터(D31a)와 데이터 검색회로의 제1출력(AA)을 입력으로 한 게이트(G2)의 출력에 의해 제어되는 제2PMOS 트랜지스터(T2)로 이루어지는 것을 특징으로 하는 데이터 출력 장치.

**청구항 4**

반도체 기억소자의 다비트 데이터 출력 장치에 있어서, 출력하고자 하는 데이터를 검색하는 데이터 검색 회로와, 상기 데이터 검색회로의 출력을 입력으로 하는 각각의 데이터 출력 버퍼에서 풀-다운 드라이버는 서로 다른 신호에 의해 게이트가 제어되는 두개의 트랜지스터로 이루어져 있으며, 두개의 트랜지스터는 리드되는 다비트 출력 데이터가 서로 동일한 경우에는 하나만 동작을 하고, 다비트 출력 데이터가 서로 다른 경우에는 두개의 트랜지스터가 모두 동작하도록 구현한 두개 이상의 데이터 출력 버퍼로 이루어진 것을 특징으로 하는 데이터 출력 장치.

**청구항 5**

제4항에 있어서, 상기 데이터 검색회로는 데이터 출력 버퍼로 출력하고자 하는 리드 데이터(D31,D32)를 입력으로 하여 제1출력(AA)을 출력하는 낸드 게이트(NAND Gate)와, 데이터 출력 버퍼로 출력하고자 하는 리드 데이터(D31,D32)를 입력으로하여 제2출력(BB)을 출력하는 노아 게이트(NOR Gate)로 구성된 것을 특징으로 하는 데이터 출력 장치.

**청구항 6**

제4항에 있어서, 상기 데이터 출력 버퍼의 풀-다운 드라이버는, 리드 데이터(D31)에 의해 출력된 풀-다운 리드 데이터(D31b)가 반전된 신호에 의해 게이트가 제어되는 제1NMOS 트랜지스터(T3)와, 상기 풀-다운 리드 데이터(D31b)와 데이터검색회로의 제2출력(BB)을 입력으로 한 게이트(G4)의 출력에 의해 제어되는 제2NMOS 트랜지스터(T4)로 이루어지는 것을 특징으로 하는 데이터 출력 장치.

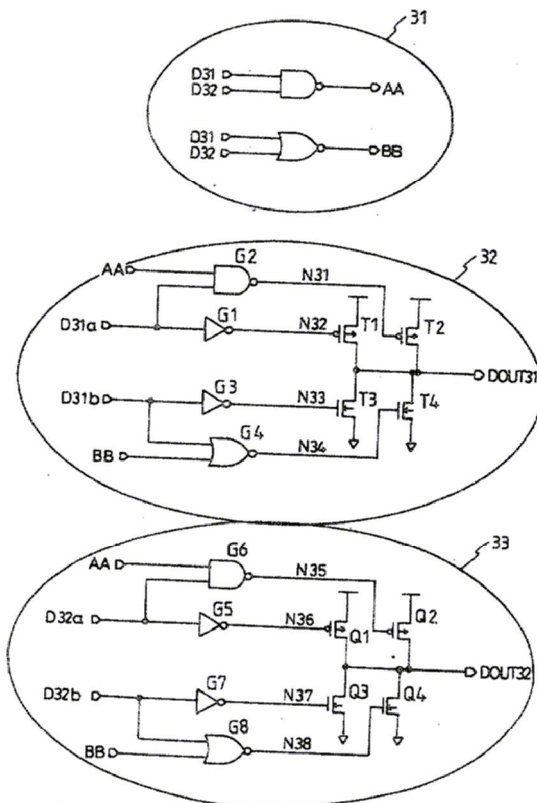
**청구항 7**

반도체 기억소자의 데이터 출력 장치에 있어서, 출력하고자 하는 데이터를 검색하는 데이터 검색회로와, 상기 데이터 검색회로의 출력을 입력으로 하는 각각의 데이터 출력 버퍼에서 풀-업 드라이버는 서로 다른 신호에 의해 게이트가 제어되는 두개의 트랜지스터로 이루어져 있으며, 두개의 트랜지스터는 리드되는 다비트 출력 데이터가 서로 동일한 경우에는 하나만 동작을 하고, 다비트 출력 데이터가 서로 다른 경우에는 두개의 트랜지스터가 모두 동작하도록 구현하고, 풀-다운드라이버는 서로 다른 신호에 의해 게이트가 제어되는 두개의 트랜지스터로 이루어져 있으며, 두개의 트랜지스터는 리드되는 다비트 출력 데이터가 서로 동일한 경우에는 하나만 동작을 하고, 다비트 출력 데이터가 서로 다른 경우에는 두개의 트랜지스터가 모두 동작하도록 구현한 두개 이상의 데이터 출력 버퍼로 이루어진 것을 특징으로 하는 데이터 출력 장치.

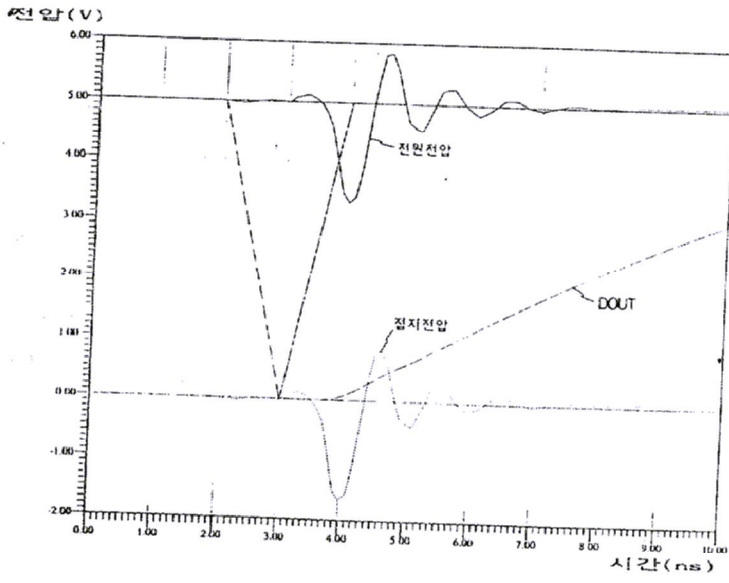
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

**도면**

**도면3**



도면4a



도면4b

