

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
H01L 23/495

(45) 공고일자 2003년01월24일

(11) 등록번호 10-0357757

(24) 등록일자 2002년10월09일

(21) 출원번호	10-1998-0050017	(65) 공개번호	특1999-0045471
(22) 출원일자	1998년11월20일	(43) 공개일자	1999년06월25일
(30) 우선권 주장	97-321303 1997년11월21일 일본(JP) 028156 1998년02월10일 일본(JP) 230620 1998년08월17일 일본(JP) 232635 1998년08월19일 일본(JP)		
(73) 특허권자	로무 가부시키키가이샤		
(72) 발명자	일본 교토시 우교구 사이잉 미조사키쵸 21 미야타 오사무 일본국 교토후 교토시 우교구 사이인 미조사키쵸 21반지 로무 가부시키키가이샤 내 시바타 가즈타카 일본국 교토후 교토시 우교구 사이인 미조사키쵸 21반지 로무 가부시키키가이샤 내 우에다 시게유키 일본국 교토후 교토시 우교구 사이인 미조사키쵸 21반지 로무 가부시키키가이샤 내		
(74) 대리인	이후동		

심사관 : 유환철

(54) 반도체장치및그제조방법

요약

필름상 기판과 이 필름상 기판의 상면에 적층상으로 접합된 반도체칩을 포함하는 반도체장치이다.

상기한 반도체칩은 복수의 단자패드가 형성된 주면을 갖고 있고, 상기한 필름상 기판은 그 하면에 매트릭스상으로 배치된 복수의 외부접속용단자부를 가짐과 동시에 그 상면에 상기한 각 외부접속용단자부와 도통하는 복수의 배선패턴이 형성되어 있으며, 또한 상기한 필름상 기판의 상면의 각 배선패턴은 상기한 반도체칩의 주면에 형성된 단자패드와 각각 전기적으로 도통되어 있다.

대표도

도1

명세서

도면의 간단한 설명

- <1> 도 1은 본 발명의 제1의 실시형태에 관한 반도체장치의 분해사시도
- <2> 도 2는 도 1의 주요부 확대단면도
- <3> 도 3은 필름상 기판의 구멍에 납땜볼을 장전시킨 상태를 나타내는 확대단면도.
- <4> 도 4는 도 3의 상태에서부터 가열공정을 경유해서 납땜볼형상의 외부접속용 단자부가 형성된 상태를 나타내는 확대단면도.
- <5> 도 5는 본 발명의 제1의 실시형태에 관한 반도체장치의 사시도.
- <6> 도 6은 도 5의 주요부 확대단면도.
- <7> 도 7은 본 발명의 제2의 실시형태에 관한 반도체장치의 전체사시도.
- <8> 도 8은 상기한 반도체장치를 이면측으로부터 본 전체사시도.
- <9> 도 9는 도 7의 9-9선에 따른 단면도.
- <10> 도 10은 상기한 반도체장치의 제조에 사용되는 필름형상 집합기판의 일예를나타내는 주요부 사시도.

- <11> 도 11은 상기한 반도체장치의 제조방법을 설명하기 위한 단면도.
- <12> 도 12는 상기한 반도체장치의 제조방법을 설명하기 위한 단면도.
- <13> 도 13은 상기한 반도체장치의 제조방법을 설명하기 위한 단면도.
- <14> 도 14는 상기한 반도체장치의 제조방법을 설명하기 위한 주요부를 확대한 단면도.
- <15> 도 15는 상기한 반도체장치의 제조방법을 설명하기 위한 주요부를 확대한 단면도.
- <16> 도 16은 본 발명의 제3의 실시형태에 관한 반도체장치를 나타내는 전체사시도.
- <17> 도 17은 상기한 반도체장치를 이면측으로부터 본 전체사시도.
- <18> 도 18은 도 16의 18-18선에 따른 단면도.
- <19> 도 19는 본 발명의 제4의 실시형태에 관한 반도체장치를 나타내는 전체사시도.
- <20> 도 20은 상기한 반도체장치를 이면측으로부터 본 전체사시도.
- <21> 도 21은 도 19의 21-21선에 따른 단면도.
- <22> 도 22는 제조방법의 일부를 설명하기 위한 단면도.
- <23> 도 23은 본 발명의 제5의 실시형태에 관한 반도체장치를 나타내는 세로단면도.
- <24> 도 24는 본 발명의 제6의 실시형태에 관한 반도체장치를 나타내는 전체사시도.
- <25> 도 25는 도 24의 25-25선에 따른 단면도.
- <26> 도 26은 도 25의 A부분확대도.
- <27> 도 27은 이 실시형태의 변형예를 나타내는 주요부확대단면도.
- <28> 도 28은 본 발명의 제7의 실시형태에 관한 반도체장치를 나타내는 전체사시도.
- <29> 도 29는 상기한 반도체장치를 이면측으로부터 본 사시도.
- <30> 도 30은 도 28의 30-30선에 따른 단면도.
- <31> 도 31은 상기한 반도체장치의 제조에 사용되는 집합기판의 일예를 나타내는 전체사시도.
- <32> 도 32는 상기한 집합기판을 이면측으로부터 본 확대 사시도.
- <33> 도 33은 상기한 집합기판에 반도체칩을 접합한 상태를 나타내는 주요부 사시도.
- <34> 도 34는 상기한 집합기판상의 배선패턴과 반도체칩을 와이어에 의해 결선한 상태를 나타내는 주요부 사시도
- <35> 도 35는 상기한 집합기판에 다시 또 수지패키지를 형성한 상태를 나타내는 주요부 사시도.
- <36> 도 36은 본 발명의 제8의 실시형태에 관한 반도체장치를 나타내는 전체 취지도.
- <37> 도 37은 상기한 반도체장치를 이면측으로부터 본 전체 사시도.
- <38> 도 38은 도 36의 38-38선에 따른 단면도.
- <39> 도 39는 상기한 반도체장치의 제조방법을 설명하기 위한 도면이며, 판상강성부재와 필름상 집합기판을 나타내는 사시도.
- <40> 도 40은 상기한 판상강성부재와 필름상 집합기판이 상호 점착된 상태를 나타내는 주요부 확대도.
- <41> 도 41은 틀형상보강부재를 부착시키는 공정의 설명도.
- <42> 도 42는 반도체칩의 본딩공정의 설명도.
- <43> 도 43은 와이어본딩공정의 설명도.
- <44> 도 44는 수지패키징공정의 설명도.
- <45> 도 45는 수지패키징공정의 설명도.
- <46> 도 46은 외부접속용단자부의 형성공정의 설명도.
- <47> (도면의 주요부분에 대한 부호의 설명)
- <48> 1. 반도체장치, 2. 필름상 기판
- <49> 3. 반도체칩, 4. 외부접속용단자부
- <50> 5. 이방성수지접착제, 6. 보호수지
- <51> 21. 배선패턴, 23. 원주돌레부
- <52> 24. 구멍, 26. 직4각형영역
- <53> 27. 걸어맞춤용구멍, 30. 단자패드
- <54> 40. 납땀볼, 50. 수지성분

<55> 51. 도전성분

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

- <56> 본 발명은 반도체장치 및 그 제조방법에 관한 것이며, 보다 상세하게는 패키지크기(package size)가 소형화되고, 이 패키지의 하면에 매트릭스(matrix)상으로 나란히 복수의 외부접속용단자부가 형성된 형태를 갖는 반도체장치 및 그 제조방법에 관한 것이다.
- <57> BGA(ball grid array)패키지, 혹은 에어리어어레이패키지(area array package)라 불리는 패키지 형태를 갖는 반도체장치는, 하면에 매트릭스상으로 나란히 복수의 외부접속용단자부가 형성된 절연기판상에 반도체칩이 적층 배치된 기본구조를 갖는다.
- <58> 종래에 절연기판으로서는 규사에폭시수지로 된 강성기판이 사용되는 것이 통상이었다.
- <59> 이 강성기판은 그 하면에 납땜볼(solder ball)로 된 외부접속용단자부가 매트릭스상으로 나란히 배치되는 한편, 그 상면에는 각 외부접속용단자부와 도통하고 또한 반도체칩의 각 단자패드(pad)와 각 외부접속용단자부와의 전기적 도통을 도모하기 위한 배선패턴(wiring pattern)이 형성된 것이다.
- <60> 외부접속용단자부의 형성은 절연기판에 매트릭스상으로 나란히 복수의 구멍을 형성함과 동시에 각 배선패턴의 일부가 기판의 하면으로부터 대응하는 구멍내로 임하도록 하는 한편, 각 구멍에 납땜볼을 장전시키고 또한 가열용융에 의해 땀납의 일부를 배선패턴으로 접속하므로서 행해진다.
- <61> 이에 의해 절연기판의 상면의 배선패턴에 도통하고 또한 절연기판의 하면으로부터 소정량 돌출하는 범프(bump)상의 외부접속용단자부가 형성된다.
- <62> 상기와 같이 하여 형성되는 복수의 외부접속용단자부는 패키지의 하면에 매트릭스상으로 나란히 되기 때문에 패키지 크기가 작게 되고, 따라서 이런 종류의 반도체장치는 모기판(mother circuit board)에 대한 고밀도 실장에 적합한 것이 된다.
- <63> 그러나 상기한 종래의 반도체장치는 반도체칩이 적층되는 절연기판이 규사에폭시수지로 된 강성기판이기 때문에 다음과 같은 해결해야 할 문제가 있다.
- <64> 첫째, 강성기판의 두께가 반도체장치 전체의 두께에서 점하는 비율이 크며 이 반도체장치를 두께 방향으로 보다 소형화하는 것에 한계가 있고 또 중량경감에도 한계가 있다.
- <65> 둘째로, 규사에폭시수지제의 강성기판과 반도체칩의 열팽창율의 차이가 크고 따라서 반도체장치를 모기판에 실장하는 경우 등에 주어지는 열의 영향에 의해 반도체칩과 절연기판 사이의 기계적인 접합이 떨어지거나 전기적인 도통이 차단되거나 하는 일이 있다.
- <66> 셋째로, 강성기판이 상당한 두께를 갖고 있기 때문에 이 강성기판의 하면측에 배치해야 할 외부접속용단자부의 배치밀도를 소정 이상으로 높이는 것이 곤란하다.
- <67> 즉, 전술한 바와같이 이 외부접속용단자부는 절연기판에 뚫은 구멍에 납땜볼을 장전시켜서 이것에 열을 가하여 구멍의 상면측의 배선패턴에 접합시키므로서 형성된다.
- <68> 따라서, 절연기판의 하면으로부터 소정량 돌출하는 형태로 이 외부접속용 단자부를 형성하기 위해서는 절연기판에 뚫어야 할 구멍을 크게 하고, 또한 구멍에 장전시켜야 할 납땜볼을 크게 할 필요가 있다.
- <69> 그 때문에 이 외부접속용단자부의 배치밀도를 높일수가 없으며 이것은 이런 종류의 반도체장치를 구성하기 위해 사용할 수 있는 반도체칩의 단자수에 한계가 생긴다는 것을 의미하여 고밀도실장의 요구에 충분히 대응할 수가 없다.
- <70> 또, 땀납의 사용량도 증가하여 가격상승으로 이어진다는 문제도 생긴다.

발명이 이루고자 하는 기술적 과제

- <71> 따라서 본 발명의 목적은, 패키지의 하면에 외부접속용단자부가 매트릭스상으로 배치된 형태를 갖고, 또한 두께방향의 치수의 소형화 및 경량화를 도모할 수가 있는 반도체장치를 제공하는데 있다.
- <72> 본 발명의 다른 목적은, 패키지의 하면에 외부접속용단자부가 매트릭스상으로 배치된 형태를 갖고, 내장되는 반도체칩으로서, 보다 단자수가 많은 것을 사용할 수가 있는 반도체장치를 제공하는데 있다.
- <73> 본 발명의 또 다른 목적은, 패키지의 하면에 외부접속용단자부가 매트릭스상으로 배치된 형태를 갖고 또한 두께방향의 치수의 소형화 및 경량화를 도모할 수가있고 혹은 내장되는 반도체칩으로서, 보다 단자수가 많은 것을 사용할 수가 있는 반도체장치를 보다 효율적으로 제조할 수가 있는 방법을 제공하는데 있다.

발명의 구성 및 작용

- <74> 본 발명의 제1의 형태에 의하면 다음의 구성을 갖는 반도체장치가 제공된다.
- <75> 즉, 이 반도체장치는 플렉시블(flexible)한 필름상 기판과 이 필름상 기판의 상면에 적층상으로

접합된 반도체칩을 포함하는 반도체장치로서, 상기한 반도체칩은 복수의 단자패드가 형성된 주면을 갖고 있고, 상기한 필름상 기판은 그 하면에 매트릭스상으로 배치된 복수의 외부접속용단자부를 가짐과 동시에, 그 상면에 상기한 각 외부접속용단자부와 도통하는 복수의 배선패턴이 형성되어 있으며, 또한 상기한 필름상 기판의 상면의 각 배선패턴은 상기한 반도체칩의 주면에 형성된 단자패드와 각각 전기적으로 도통되어 있는 것을 특징으로 하고 있다.

<76> 필름상 기판은, 예를 들면, 두께가 수 $10\mu\text{m}$ 의 폴리이미드 기초재료에 동등으로 배선패턴이 박막상으로 형성된 것이 아주 적당하게 사용된다.

<77> 이 기판은 필름상이기 때문에 유연하다.

<78> 따라서, 이 반도체장치는 절연기판이 상기와 같이 필름상이기 때문에 전체두께가 종래예에 비교해서 상당히 축소됨과 동시에 중량도 적어진다.

<79> 또, 외부접속용단자부의 배치를 조밀하게 하는 것도 가능하다.

<80> 또한, 예를 들면 이 기판과 반도체칩의 열팽창률에 차이가 있다고 해도 기판이 필름상이기 때문에 반도체장치의 실장시 등에 주어지는 열의 영향으로 반도체칩과 기판 사이에 박리가 일어나는 일도 없다.

<81> 바람직한 실시의 형태에 있어서, 상기한 각 외부접속용단자부는, 상기한 배선패턴의 일부를 필름상 기판의 하면측에 임하도록 해서 이 필름상 기판에 형성한 구멍에 납땜볼을 그 일부가 필름상 기판의 하면측으로 돌출하도록 장전시키고, 또한 이 납땜볼을 상기한 배선패턴에 용융접속하도록 형성되어 있다.

<82> 기판이 필름상이기 때문에 이 기판의 상면의 배선패턴에 도통시킴과 동시에 기판의 하면에 소정량 돌출시켜야 할 외부접속용단자부를 형성하는 납땜볼의 크기는 작아도 되고, 또한 납땜볼이 장전되는 구멍도 작아도 된다.

<83> 따라서, 이 외부접속용단자부를 조밀하게 배치할 수가 있다.

<84> 그리고 이것은 반도체칩으로서 단자수가 보다 많은 것을 사용할 수 있는 것을 의미한다.

<85> 바람직한 실시의 형태에 있어서, 또한 반도체칩의 각 단자패드는, 범프상으로 형성되어 있음과 동시에 상기한 반도체칩은 그 주면이 아래로 향하게 해서 상기한 필름상 기판의 상면에 접합되어 있고, 또한 상기한 각 범프상의 단자패드는 상기한 필름상 기판의 배선패턴에 대향해서 도통되어 있다.

<86> 이 형태에 있어서는 필름상 기판에 대해 반도체칩이 페이스다운(face down)방식으로 접합되어 있다.

<87> 이 경우, 반도체칩의 주면의 각 단자패드는 직접적으로 필름상 기판의 배선패턴에 도통되게 된다.

<88> 그리고 반도체칩의 주면이 필름상 기판으로 덮여 있는 것이 되기 때문에 칩전체를 밀봉하는 수지 패키지는 불필요하다.

<89> 따라서, 이 형태의 반도체장치의 평면적인 크기는 거의 반도체칩의 크기와 동등하게 된다.

<90> 바람직한 실시의 형태에 있어서는, 또한 상기한 반도체칩과 상기한 필름상 기판 사이에 수지접착제가 개재되어 있으므로, 상기한 반도체칩과 상기한 필름상 기판이 기계적으로 접합되어 있음과 동시에 상기한 반도체칩의 단자패드와 상기한 필름상 기판의 배선패턴이 전기적으로 접속되어 있다.

<91> 상기한 수지접착제로서는, 예를 들면 에폭시수지중에 도전입자가 분산된 소위 이방성도전시이트(sheet), 또는 이방성도전접착제를 사용할 수 있는 것이며, 따라서 이 형태에 있어서는 필름상 기판과 이 기판에 주면을 대향시킨 반도체칩 사이에 이방성도전시이트 또는 이방성도전접착제를 개재시킨 상태에서 양자를 상호 가열상태에 있어서 압축하는 것 만으로 반도체칩상의 단자패드와 기판상의 배선패턴간에 적당히 도통시킬 수가 있음과 동시에 양자간의 기계적인 접합도 달성된다.

<92> 바람직한 실시의 형태에 있어서는, 또한 상기한 수지접착제는 다공질성의 수지를 포함한 것이 사용된다.

<93> 상기한 수지접착제에는 다공질성의 수지가 포함되어 있기 때문에 수지접착제자체가 다공질성으로 되어 통기성이 우수한 것으로 되어 있다.

<94> 이 때문에 상기한 수지접착제의 내부에 수분이나 기포가 포함된 상태에서 수지접착제를 가열했다고 해도 체적 팽창한 수분이나 성장한 기포가 수지접착제 내에 잔존하는 일이 없이 이들이 수지접착제의 외부로 배출되게 된다.

<95> 즉, 상기한 수지접착제에 의해 접속된 반도체칩과 필름상 기판을 가열한 경우에 있어서도 수분의 체적팽창이나 기포의 성장에 의해 반도체칩에 응력이 작용하거나 혹은 반도체칩과 필름상 기판을 이탈시키는 응력이 작용하는 일은 없다.

<96> 바람직한 실시의 형태에 있어서는, 또한 상기한 수지접착제의 주위 및 상기한 반도체칩의 원주측면은 보호수지에 의해 둘러싸여 있다.

<97> 이 실시형태에 있어서는 반도체칩과 필름상 기판과의 접합부분(수지접착제)의 주위가 보호수지에 의해 둘러싸여 있기 때문에 상기한 접합부분(수지접착제내)에 불순물이 침입하는 것을 회피할 수가 있다.

<98> 또, 반도체칩의 원주측면이 보호수지에 의해 둘러싸여 있기 때문에 반도체칩의 원주측면이 보호되어 반도체칩의 외부힘에 대한 저항력이 크게 되어 있다.

<99> 물론, 상기한 보호수지로서 다공질성의 수지를 포함한 것을 채용할 수가 있어, 이 경우에는 상기

한 수지접착제의 주위를 보호수지에 의해 둘러싸므로써 상기한 수지접착제의 통기성이 손상되는 일도 없다.

- <100> 바람직한 실시의 형태에 있어서는, 또한 상기한 보호수지는 반도체칩의 상면까지 올라 있다.
- <101> 이와 같이 하면 반도체칩의 상부에 있어서의 각부가 보호수지에 의해 덮여 보호되게 된다.
- <102> 이에 의해 쌍칩(pair chip)의 상태에서 반도체칩이 상기한 필름기판상에 접합되어 있다고 해도 취급시에 외력이 작용해서 반도체칩이 빠져버리는 일이 없어진다.
- <103> 바람직한 실시의 형태에 있어서는, 또한 상기한 다공질성의 수지는 페놀계의 열경화성수지가 사용된다.
- <104> 여기서 말하는 페놀계의 열경화성수지에는 페놀수지나 페놀류를 원료로 하는 에폭시수지가 포함된다.
- <105> 바람직한 실시의 형태에 있어서는, 또한 상기한 배선패턴의 일단에 대해 전기적으로 접속되는 외부접속용단자부와 상기한 배선패턴의 타단에 대해 전기적으로 접속되는 반도체칩의 단자패드는 평면으로 보아 상호 편위되어 있다.
- <106> 바람직한 실시의 형태에 있어서는, 반도체칩의 각 단자패드는 반도체칩의 원주면에 있어서의 원주돌레부에 배치되어 있는 한편, 각 단자패드와 배선패턴을 거쳐서 전기적으로 접속되는 각 외부접속용단자부는 평면으로 보아 상기한 각 단자패드보다도 내측의 영역에 있어서 매트릭스상으로 배치되어 있다.
- <107> 바람직한 실시의 형태에 있어서는, 또한 상기한 필름상 기판의 상면에는 각 배선패턴에 있어서의 반도체칩의 단자패드와 대향해서 이에 대해 전기적으로 도통시켜지는 영역을 제외한 영역의 일부 또는 전부에 α 선 차단성 절연막이 형성되어 있다.
- <108> 보다 바람직하게는 상기한 α 선 차단성 절연막은 적어도 각 외부접속용단자부의 바로위 영역에 형성된다.
- <109> 또, 이 α 선 차단성 절연막은, 예를 들면 폴리이미드수지에 의해 형성된다.
- <110> 이 실시형태에서는 외부접속용단자부가 납(Pb)을 포함하는 땀납에 의해 형성되어 있다고 해도 이 외부접속용단자부로부터 발생하는 α 선에 의해 반도체칩이 폭로 된다고 하는 일은 없다.
- <111> 바람직한 실시의 형태에 있어서는, 또한 상기한 반도체칩은 메모리셀(memory cell)영역을 갖는 메모리칩이다.
- <112> 또 다른 바람직한 실시형태에 있어서는, 상기한 반도체칩의 상면은 실질적으로 외부로 노출되어 있고, 또한 그 상면의 원주돌레부의 일부 또는 전부에는 모떼기부가 형성되어 있다.
- <113> 즉, 이 실시형태에서는 반도체칩에 있어서의 외력이 작용해서 빠지기 쉬운 부분이 미리 제거되어 있다.
- <114> 이 때문에 반도체칩에 대해 무엇인가의 외력이 작용한다고 해도 반도체칩이 손상되어 버릴 가능성은 낮다.
- <115> 따라서, 이 실시형태에 관한 반도체장치에서는 반도체칩을 보호하기 위해 반도체칩을 밀봉하도록 해서 수지패키지를 형성하거나 할 필요가 없어 작업의 효율성에도 비용적으로도 유리하다.
- <116> 또 다른 바람직한 실시형태에 있어서는, 상기한 반도체칩의 상면은 실질적으로 외부로 노출되어 있음과 동시에 이 칩의 상면에는 미소한 요철(凹凸)이 형성되어 있고, 또한 이 칩의 상면에는 인쇄에 의한 표식이 부여되어 있다.
- <117> 이 미세한 요철은 평균 면조도가, 예를 들면 $2\sim 5\mu\text{m}$ 정도가 되도록 형성된다.
- <118> 또 다른 바람직한 실시의 형태에 있어서는, 반도체칩의 상면(주면과 반대측의 면)은 수지막에 의해 덮여 있고, 또한 이 수지막의 표면에는 인쇄에 의한 표식이 부여되어 있다.
- <119> 또 다른 바람직한 실시의 형태에 있어서는, 상기한 반도체칩은 그 주면이 위를 향하도록 해서 상기한 필름상 기판의 상면에 접합되어 있음과 동시에 상기한 필름상 기판의 각 배선패턴은 그 필름상 기판의 원주돌레부에 도출된 본딩패드(bonding pad)를 갖고 있고, 또한 상기한 반도체칩의 각 단자패드는 이 단자패드와 상기한 본딩패드간을 연결하는 와이어에 의해 상기한 배선패턴에 전기적으로 도통되어 있다.
- <120> 이 실시형태에 있어서는, 상기한 필름상 기판의 상면, 상기한 반도체칩 및 상기한 와이어는 수지패키지에 의해 밀봉된다.
- <121> 이 실시형태에 관한 반도체장치의 경우 반도체칩은 수지패키지에 의해 밀봉되지만 반도체칩은 필름상 기판의 상면에 접합되어 있고, 또한 필름상 기판의 하면은 노출되어 있으므로 패키지의 두께방향의 치수는 통상의 수지패키지형의 반도체장치보다도 작게 된다.
- <122> 또, 노출되어 있는 필름상 기판의 하면에는 외부접속용단자부가 매트릭스상으로 배치되어 있으므로 반도체칩으로서의 단자수가 많은 것이 사용가능하고, 또한 반도체장치의 평면적인 크기도 통상의 수지패키지형 반도체장치에 비해서 극단으로 작아진다.
- <123> 이 실시형태에 관한 반도체장치에 있어서는, 상기한 수지패키지에는 상기한 반도체칩을 둘러싸는 틀형상보강부재가 포함된다.
- <124> 이에 의해 반도체칩 내지 반도체칩과 필름상 기판을 연결하는 와이어에 대한 보호성능이 보다 높아진다.

- <125> 본 발명의 제2의 형태에 의하면, 필름상 기판에 반도체칩이 접합된 구조를 갖는 반도체장치를 본 발명의 제1의 형태에 관한 반도체장치를 효율적으로 제조할수 있는 다음과 같은 방법이 제공된다.
- <126> 즉, 이 방법은 매트릭스상으로 배치된 복수의 구멍과 하면으로부터 각 구멍에 일부가 임하도록 해서 상면에 형성된 복수의 배선패턴을 갖는 복수의 배선영역이 길이방향으로 반복해서 형성된 플렉시블한 필름상 집합기판을 사용하여 각 배선영역을 임하는 복수의 창구멍을 갖는 판상강성부재를 상기한 필름상 집합기판에 형성하는 공정과, 상기한 필름상 집합기판의 각 배선영역의 상면에 반도체칩을 접합시킴과 동시에, 반도체칩의 각 단자패드와 필름상 집합기판의 각 배선패턴간을 전기적으로 도통시키는 공정과, 상기한 필름상 집합기판의 하면측으로부터 상기한 구멍에 납땀볼을 장전시킴과 동시에 그 일부를 상기한 배선패턴에 용융접속시키므로써 상기한 필름상 집합기판의 각 배선영역의 하면으로 돌출하는 매트릭스상으로 배치된 외부접속용단자부를 형성하는 공정과, 상기한 필름상 집합기판으로부터 상기한 배선영역에 대응하는 부분을 절단해서 단위 반도체장치를 얻는 공정을 포함하는 것을 기본적 특징으로 하고 있다.
- <127> 이와 같은 방법에 의하면, 상기한 판상강성부재가 부설되므로써 이 판상강성부재를 포함한 집합기판전체에 소망의 강성이 확보되고, 또한 필름상 기판에 있어서의 처리를 실시해야 할 각 배선영역이 노출되어 있기 때문에 이 집합기판전체를 자동반송하면서, 더구나 집합기판의 휘어짐이 방지되어 각 공정을 소망대로 행할 수가 있다.
- <128> 따라서, 상기한 판상강성부재가 부설된 집합기판에서는 리드프레임으로부터 반도체장치를 제조하는 기존의 제조라인을 이용해서 상기한 본 발명의 제1의 형태에 관한 반도체장치를 효율적으로 제조하는 것이 가능하게 된다.
- <129> 또한, 이 방법은 상기한 본 발명의 제1의 형태에 관한 반도체장치의 각 형태, 즉 반도체칩을 그 주면을 하향으로 해서 필름상 기판에 접합하는 구조를 갖는 형태 및 반도체칩을 그 주면을 상향으로 해서 필름상 기판에 접합하고, 주면의 단자패드와 필름기판상의 배선패턴간을 와이어에 의해 접합하며, 또한 필름상 기판의 상면 내지 반도체칩을 수지패턴에 의해 밀봉하는 구조를 갖는 형태의 어느 형태에 대해서도 제조할 수가 있다.
- <130> 바람직한 실시형태에 있어서는, 상기한 방법은 매트릭스상으로 배치된 복수의 구멍과 하면으로부터 각 구멍에 일부가 임하도록 해서 상면에 형성된 복수의 배선패턴을 갖는 복수의 배선영역이 길이방향으로 반복해서 형성된 플렉시블한 필름상 집합기판을 사용하고, 각 배선영역을 임하는 복수의 창구멍을 갖는 판상강성부재를 상기한 필름상 집합기판에 부설하는 공정과, 상기한 필름상 집합기판의 상기한 각 배선영역의 상면에 틀형상의 보강부재를 부착시키는 공정과, 상기한 필름상 집합기판의 각 배선영역의 상면에 반도체칩을 접합시킴과 동시에 반도체칩의 각 단자패드와 필름상 집합기판의 각 배선패턴간을 전기적으로 도통시키는 공정과, 상기한 필름상 집합기판에 있어서의 각 배선영역의 상면 여기에 접합된 반도체칩, 및 상기한 보강부재를 수지패키지에 의해 밀봉하는 공정과 상기한 필름상 집합기판의 하면측으로부터 상기한 구멍에 납땀볼을 장전시킴과 동시에 그 일부를 상기한 배선패턴에 용융접속하므로써 상기한 필름상 집합기판의 각 배선영역의 하면에 돌출하는 매트릭스상으로 배치된 외부접속용단자부를 형성하는 공정과, 상기한 필름상 집합기판으로부터 상기한 배선영역에 대응하는 부분을 절단해서 단위반도체장치를 얻는 공정을 포함하는 구성으로 되어 있다.
- <131> 상기한 틀형상의 보강부재는 바람직하게는 상기한 수지패키지를 형성하는 수지와 동질의 수지에 의해 형성된다.
- <132> 이와 같이 하면 필름상 집합기판에 있어서의 판상강성부재의 창구멍에 임하는 배선영역의 면강성이 더욱 높아진다.
- <133> 따라서, 필름상 집합기판의 각 배선영역에 굴곡응력이 작용했다고 해도 이 틀형상보강부재에 의해 굴곡응력에 대응할 수가 있다.
- <134> 이 때문에 반도체칩을 본딩하는 때나 수지패키징 공정에 있어서 가열한 경우에 상기한 필름상 집합기판이 변형해 버려 반도체칩과 필름상 기판 사이의 기계적접합 및 전기적접합에 불합리함이 생기거나 하는 일이 회피될 수 있다.
- <135> 또한, 제품으로서의 반도체장치의 수지패키지내에 틀형상보강부재가 반도체칩을 둘러싸도록 잔존하기 때문에 수지패키지의 반도체칩에 대한 보호기능이 높아진다.
- <136> 본 발명의 제3의 형태에 의하면, 상기한 제2의 형태에 관한 방법에 사용되는 다음의 구성의 반도체장치 제조용프레임이 제공된다.
- <137> 즉, 이 반도체장치 제조용프레임은 매트릭스상으로 배치된 복수의 구멍과 하면으로부터 각 구멍에 일부가 임하도록 해서 상면에 형성된 복수의 배선패턴을 갖는 복수의 배선영역이 길이방향으로 반복 형성된 필름상 집합기판, 및 각 배선영역을 임하게 하는 복수의 창구멍을 갖고, 상기한 필름상 집합기판에 부설된 판상강성부재를 갖는 것을 특징으로 하고 있다.
- <138> 이미 제2의 형태에서 기술한 바와 같이 이 반도체장치 제조용프레임을 사용하므로써 필름상 기판의 상면에 반도체칩이 접합된 기본구조를 갖는 반도체장치의 제조에 있어서 불합리함이 발생하지 않고 또한 효율적으로 행할 수가 있다.
- <139> (실시예)
- <140> 다음으로 본 발명의 바람직한 실시의 형태에 대해 도면을 참조하여 구체적으로 설명한다.
- <141> 우선 도1~도6을 참조하여 본 발명에 관한 반도체장치(1)의 제1의 실시형태에 대해 설명한다.
- <142> 이 반도체장치(1)는 필름상 기판(2)의 상면에 반도체칩(3)이 페이스다운방식으로 접합된 기본구조를 갖고 있다.
- <143> 필름상 기판(2)은, 예를 들면 두께 수 10 μ m의 폴리이미드수지필름을 기초재료로 하는 기판이며,

그 상면에는 복수의 배선패턴(21)이 동등의 금속박에 의해 형성되어 있음과 동시에 하면에는 상기한 각 배선패턴(21)과 전기적으로 도통하는 복수의 외부접속용단자부(4)가 세로방향 및 가로방향으로 동일 피치(P)로 매트릭스상으로 배치 형성되어 있다.

- <144> 보다 구체적으로는 상기한 필름상 기판(2)에는 소정의 크기의 복수의 구멍 (24)이 매트릭스상으로 형성되는 한편, 이 필름상 기판(2)의 상면에 형성한 배선패턴(21)의 일단부(21a)가 필름상 기판(2)의 이면측으로부터 각 구멍(24)내로 임하도록 되어 있다.
- <145> 또, 각 배선패턴(21)의 타단부(21b)는 반도체칩(3)의 주면의 주변에 형성되는 단자패드(30)와 대응하도록 필름상 기판(2)의 주변부에 배치된다.
- <146> 필름상 기판(2)의 상면은 또한 각 배선패턴(21)에 있어서의 타단부(21b), 즉 반도체칩(3)의 단자패드(30)와 접속해야 할 부위를 남기고 에폭시수지 등으로 된 보호막(25)에 의해 덮여진다.
- <147> 또한, 상기한 필름상 기판(2)의 상면에 형성되는 배선패턴(21)은 폴리이미드수지필름의 상면에 형성한 동 등의 금속박을 포토에칭(photo etching)하므로서 형성된다.
- <148> 또, 상기한 필름상 기판(2)에 매트릭스상으로 형성되는 구멍(24)은 폴리이미드필름을 하면측으로부터 포토에칭하므로서 형성되는바, 이와 같이해서 포토에칭에 의한 구멍(24)의 형성방법을 채용하더라도 2에 나타내고 있는 바와 같이 상기한 구멍(24)을 그 내경이 필름상 기판(2)의 이면측일수록 크게 되도록 형성할 수가 있다.
- <149> 반도체칩(3)의 주면의 주변부에는 복수의 단자패드(30)가 배치되어 있다.
- <150> 이 단자패드(30)는 바람직하게는 칩의 주면에 형성되는 알루미늄전극에 도시하지 않은 격벽금속을 거쳐 금도금 등에 의해 적층하므로서 범프상으로 형성된다.
- <151> 상기한 필름상 기판(2)의 상면에 대해 반도체칩(3)은 그 주면을 아래로 해서 위치결정을 하면서 소정의 수지접착제(5)를 거쳐서 압축된다.
- <152> 이 수지접착제(5)로서는 에폭시수지중에 도전입자가 분산 혼합된 이방성도전시이트, 또는 이방성도전접착제 등의 이방성도전부재가 아주 적당히 사용된다.
- <153> 그때 필요에 따라 소정온도에 의한 가열이 행해진다.
- <154> 이와 같이 하므로서 반도체칩(3)의 범프상의 단자패드(30)와 필름상 기판(2)의 상면의 배선패턴(21)의 노출상의 타단부(21b) 사이에 상기한 이방성도전부재(5)가 압박되어 도전입자를 거쳐 상기한 단자패드(30)와 배선패턴(21)간의 전기적 도통이 달성된다.
- <155> 또, 이방성도전부재(5)는 상기와 같이 해서 압박되는 부위 이외는, 도전입자가 분산된 채이므로 절연성을 갖는 접착제로서 기능하여 필름상 기판(2)과 반도체칩(3)의 주면간을 기계적으로 접합한다.
- <156> 필름상 기판(2)의 이면측에 매트릭스상으로 배치되는 외부접속용단자부(4)는 다음과 같이 해서 형성된다.
- <157> 즉, 도 3에 나타내는 바와 같이 상기한 필름상 기판(2)에 있어서의 각 구멍 (24)내에 필름상 기판(2)의 이면측으로부터 납땜볼(40)을 도시하지 않은 플렉스와 함께 장전시킨다.
- <158> 이 납땜볼의 크기는 구멍(24)내에 장전시킨 상태에서 일부가 구멍(24)의 안으로 임하는 배선패턴(21)에 접촉하거나 또는 근접한 상태에 있어서 필름상 기판 (2)의 이면측에 소정치수 돌출하도록 설정된다.
- <159> 또, 구멍(24)의 크기도 또한 상기한 납땜볼(40)의 크기와 대응해서 적당한 크기로 설정된다.
- <160> 그리고 납땜의 용융 온도까지 가열해서 도 4에 나타내는 바와같이 납땜볼(40)의 일부를 상기한 배선패턴(21)에 접속하므로서, 도 5에 나타내는 바와같이 필름상 기판(2)의 이면측에 매트릭스상으로 배치되고, 또한 필름상 기판의 하면으로부터 소정량 돌출하는 땜납으로 된 외부접속용단자부(4)가 형성된다.
- <161> 또한, 이 외부접속용단자부(4)의 형성은 필름상 기판(2)에 상기한 반도체칩 (3)을 접합하기전 또는 후에 행해진다.
- <162> 필름상 기판(2)은 그 두께가 규사에폭시수지제의 기판에 비해서 그 두께가 훨씬 얇기 때문에 이 필름상 기판(2)에 형성하는 구멍(24)의 내경 및 이 구멍(24)에 장전시켜야 할 납땜볼(40)의 크기를 작게 할 수가 있다.
- <163> 그 결과 필름상 기판(2)의 이면측에 배치할 수 있는 외부접속용단자부(4)의 수를 많게 할 수가 있고, 이것은 단자수가 많은 반도체칩을 사용해서 집적도가 높은 반도체장치를 구성할 수 있다.
- <164> 또, 도면에 나타내는 실시형태에서는 필름상 기판(2)의 구멍(24)의 형태로서 하면측일수록 내경이 확대되도록 하고 있으므로, 이 구멍(24)에 납땜볼(40)을 장전시킨 상태에서의 볼의 착석이 좋아지고, 따라서 납땜볼의 외부접속용단자부(4)의 필름상 기판(2)의 하면으로부터의 돌출량이 충분히 되도록 납땜볼(40)의 크기를 선택할수 있게 된다.
- <165> 또한, 반도체칩(3)이 접합되는 기판으로서 필름상 기판(2)을 사용하고 있는 것 때문에 반도체장치 전체적으로 두께 및 중량이 경감된다.
- <166> 또, 필름상 기판(2)은 유연하기 때문에 반도체칩(3)과 필름상 기판(2)의 열팽창율이 차이가 있어도 가열시에 양자간의 박리가 발생하는 일이 없어진다.
- <167> 다음에 도 7~도 15를 참조해서 본 발명에 관한 반도체장치(1)의 제2의 실시형태에 대해 설명한

다.

- <168> 도 7~도 9에 나타내는 바와 같이 이 실시형태에 관한 반도체장치(1)에 대해서도 반도체칩(3)이 필름상 기판(2)상에 접합되고, 이방성도전점착제(5)를 거쳐서 상기한 반도체칩(3)과 필름상 기판(2)이 기계적으로 또한 전기적으로 접속된 구성으로 되어 있다.
- <169> 그리고 상기한 반도체칩(3)의 원주측면(3c)이 보호수지(6)에 의해 둘러싸여 있음과 동시에, 상기한 필름상 기판(2)의 이면측으로부터 돌출해서 복수의 외부접속용단자부(4)가 매트릭스상으로 배열형성되어 있다.
- <170> 상기한 반도체칩(3)은 IC칩이나 LSI칩 등의 쌍칩이며, 주면(3a)의 주변부에 복수의 전극패드(30)가 형성되어 있다.
- <171> 이들 전극패드(30)도 역시 반도체칩(3)의 주면(3a)에 일체적으로 조립된 알루미늄 전극상에 금도금 등을 시행하는 등으로 해서 주면(3a)으로부터 돌출하는 범프상으로 되어 있다.
- <172> 필름상 기판(2)은, 예를 들면 폴리이미드수지재이며, 도 8 및 도 9에 잘 표시되어 있는 바와 같이 평면으로 보아 직4각형으로 되어 있음과 동시에 평면으로 부터 본 면적이 상기한 반도체칩(3)보다도 약간 크게 되어 있다.
- <173> 이 때문에 반도체칩(3)을 필름상 기판(2)상에 접합한 상태에서는 필름상 기판(2)의 원주돌레부가 상기한 반도체칩(3)으로부터 비어져 나온 모양을 하고 있다.
- <174> 또, 상기한 필름상 기판(2)에는 복수의 구멍(24)이 매트릭스상으로 배열 형성되어 있음과 동시에 그 상면에는 또한 반도체칩(3)의 각 단자패드(30)의 각각과 도통하는 복수의 배선패턴(21)이 형성되어 있다.
- <175> 각 배선패턴(21)은 일단부(21b)가 상기한 각 단자패드(30)와 대향시켜지고 있음과 동시에 타단부(21a)는 각각 대응하는 구멍(24)까지 뻗어 각 구멍(24)의 상부개방구면을 폐쇄시키고 있다.
- <176> 즉, 상기한 필름상 기판(2)의 이면측으로부터는 각 구멍(24)을 거쳐서 각 배선패턴(21)의 일단부(21a)가 임하고 있다.
- <177> 그리고 도 9에 잘 나타내고 있는 바와 같이 각 구멍(24)을 매우도록, 또한 각 배선패턴(21)에 접촉하도록 해서 상기한 각 외부접속용단자부(4)가 각각 볼형상으로 형성되어 있다.
- <178> 상기한 이방성도전점착제(5)는 도 9에 잘나타내고 있는 바와 같이 열경화성의 수지성분(50)내에 볼형상으로 된 도전입자(51)가 분산된 구성으로 되어 있다.
- <179> 그리고 상기한 반도체칩(3)과 필름상 기판(2)은 상기한 수지성분(50)에 의해 기계적으로 접속되어 있음과 동시에 상기한 도전입자(51)에 의해 전기적으로 접속되어 있다.
- <180> 상기한 수지성분(50)은, 예를 들면 다공질성의 수지로서의 페놀계수지를 포함하고 있고, 다공질성의 수지만으로 구성해도 되며, 또 다른 수지를 포함해도 된다.
- <181> 또한, 여기서 말하는 페놀계수지에는 페놀수지의 다른 페놀류를 원료로 하는 에폭시수지 등이 포함된다.
- <182> 상기한 도전입자(51)는 상기한 반도체칩(3)의 각 단자패드(30)와 상기한 필름상 기판(2)의 배선패턴(21)의 일단부 사이에 개재해서 각 단자패드(30)와 각 배선패턴(21)을 전기적으로 접속하고 있다.
- <183> 상기한 도전입자(51)로서는, 예를 들면 수지볼의 표면에 니켈도금이나 금도금을 실시하는 등으로 하여 도전성을 부여한 것이 아주 적당히 채용되지만, 금속볼을 도전입자(51)로 해도 된다.
- <184> 상기한 보호수지(6)는 상기한 필름상 기판(2)의 원주돌레부(23)의 상면을 밀봉함과 동시에 반도체칩(3)의 돌레를 덮고, 또한 반도체칩(3)의 상면(3b)[주면(3a)와 반대측면]까지 올라가 있다.
- <185> 즉, 상기한 반도체칩(3)과 필름상 기판(2)의 접속부분[이방성수지점착제(5)]의 주위 및 상기한 반도체칩(3)의 원주측면(3c)을 둘러싸고 있고, 상기한 필름상 기판(2)의 원주돌레부(23)가 반도체칩(3)과 보호수지(6)를 거쳐서 일체화 되어 있다.
- <186> 또한, 상기한 보호수지(6)로서는 상기한 이방성도전점착제(5)의 수지성분(50)과 마찬가지로, 예를 들면 다공질성의 수지로서의 페놀계수지를 포함한 것이 아주 적당히 채용된다.
- <187> 이와 같이 상기한 반도체장치(1)에서는 반도체칩(3)의 원주측면(3c) 및 상면(3b)에 있어서의 원주돌레부가 상기한 보호수지(6)에 의해 직접적으로 보호되고 있다.
- <188> 이 때문에 상기한 반도체장치(1)의 취급시에 반도체칩(3)에 외력이 작용했다고 해도 반도체칩(3)에의 손상이 적게 되도록 되어 있다.
- <189> 또, 상기한 필름상 기판(2)의 원주돌레부(23)가 상기한 보호수지(6)에 의해 반도체칩(3)과 일체화 되어 있기 때문에 필름상 기판(2)의 원주돌레부(23)에 직접적으로 외력이 작용하기 어렵게 되어 있다.
- <190> 이에 의해 필름상 기판(2)의 원주돌레부(23)에 외력이 작용해서 반도체칩(3)으로부터 필름상 기판(2)이 박리되어 버리는 것이 보다 효과적으로 방지된다.
- <191> 다음에 상기한 반도체장치(1)의 제조방법에 대해서 도 10 내지 도 15를 참조해서 설명하는바, 편의상 상기한 반도체장치(1)의 제조에 사용되는 필름상 집합기판(2A)에 대해서 도 10을 참조해서 우선 설명한다.
- <192> 상기한 필름상 집합기판(2A)은 도 10에 나타내는 바와 같이 전체적으로 긴형상을 하고 있고, 동도면에 가상선으로 둘러싼 반도체칩(3)이 접합되는 직4각형 영역(26)이 길이방향으로 연속해서 복수개 형

성되어 있다.

- <193> 이 필름상 집합기판(2A)으로서는 폴리이미드수지 등의 절연필름소재에 의해 직4각 형상 또는 띠 형상으로 형성된 것이 아주 적당히 사용된다.
- <194> 각 직4각형영역(26)에는 복수의 구멍(24)이 매트릭스상으로 각각 배열형성되어 있음과 동시에 그 상면에는 복수의 배선패턴(21)이 각각 형성되어 있다.
- <195> 이들 배선패턴(21)은, 예를 들면 상기한 필름상 집합기판(2A)의 표면에 동 등의 금속막을 형성하고 혹은 금속막을 점착시킨후 에칭처리함으로써 형성되며, 또한 미리 패턴 형성한 금속막을 점착시켜서 형성해도 된다.
- <196> 상기한 각 배선패턴(21)은 그 일단부가 각 구멍(24)의 상부개방구면을 폐쇄시킴과 동시에 타단부가 반도체칩(3)에 형성된 단자패드(30)에 대응해서 형성되어 있다.
- <197> 또, 상기한 필름상 집합기판(2A)의 폭방향의 양단부에는 일정피치마다 걸어맞춤용구멍(27)이 연속해서 형성되어 있고, 이들 걸어맞춤용구멍(27)을 이용해서 상기한 필름상 집합기판(2A)을 적당한 지지대 등에 탑재시킨 상태에서 반송되도록 되어 있다.
- <198> 또한, 각 배선패턴(21)의 일단부를 노출시키도록 해서 상기한 각 직4각형영역(26)을 절연성의 보호막(도시생략)에 의해 덮어도 된다.
- <199> 필름상 집합기판(2A)의 직4각형영역(26)에는 도 10 및 도 11에 나타내는바와같이 상기한 직4각형영역(26)의 평면으로부터 본 면적에 대략 대응하는 시이트상의 이방성도전접착제(5)가 탑재되고, 이 이방성도전접착제(5)상에는 단자패드(30)를 배선패턴(21)의 일단부에 대향시키도록 해서 반도체칩(3)이 그 주면을 하향으로 해서 탑재된다.
- <200> 또한, 이방성도전접착제(5)로서는 수지성분(50)을 점액상으로 한 것을 사용해도 된다.
- <201> 그리고, 상기한 이방성도전접착제(5)를 가열함과 동시에 반도체칩(3)을 필름상 집합기판(2A)에 찍누르므로써 상기한 반도체칩(3)이 상기한 필름상 집합기판(2A)에 접합되어서 도 12에 나타내는 상태가 된다.
- <202> 상기한 이방성도전접착제(5)의 수지성분(50)은 열경화성수지이므로 이것을 가열한 경우에는 수지성분(50)이 연화된다.
- <203> 이 상태에서 반도체칩(3)을 필름상 집합기판(2A)에 찍 누른 경우에는 반도체칩(3)의 각 단자패드(30)와 필름상 집합기판(2A)의 각 배선패턴(21)간의 수지성분(50)이 퇴출되어 각 단자패드(30)와 각 배선패턴(21)간에 도전입자(51)가 선택적으로 개재되게 된다.
- <204> 이에 의해 각 단자패드(30)와 각 배선패턴(21) 사이가 전기적으로 접속된다. 또한, 상기한 반도체칩(3)을 필름상 집합기판(2A)에 찍 누르는 때에 초음파를 부여해도 된다.
- <205> 이 경우에는 각 단자패드(30)와 각 배선패턴(21) 사이에 개재되는 도전입자(51)가 각 단자패드(30) 및 각 배선패턴(21)의 각각과 합금화하여 기계적으로 강고히 양호한 전기적 접속상태가 얻어진다.
- <206> 또한, 가열을 계속하면 일단 연화한 수지성분이 경화하고, 이에 의해 반도체칩(3)과 필름상 집합기판(2A)이 기계적으로 접속된다.
- <207> 이어서 도 13에 나타내는 바와같이, 열경화성의 보호수지(6)에 의해 반도체칩(3)과 필름상 집합기판(2A)의 접속부분[이방성도전접착제(5)]의 주위, 및 반도체칩(3)의 원주측면(3c)을 둘러싼다.
- <208> 이 보호수지(6)로서는 점액상으로 된 것이 아주 적당히 사용되지만, 상기한 이방성도전접착제(5)를 보호수지로서 사용해도 되고, 또한 별도의 수지를 사용해도 된다.
- <209> 물론, 상기한 이방성도전접착제(5)의 수지성분을 경화시키기 전에 보호수지(6)에 의해 반도체칩(3)의 주위를 둘러싸도 된다.
- <210> 이 경우에는 상기한 이방성도전접착제(5)와 같은 공정에 있어서 상기한 보호수지(6)가 경화된다.
- <211> 다음에 도 14에 나타내는 바와 같이 상기한 필름상 집합기판(2A)의 표리를 반전시켜서 상기한 필름상 집합기판(2A)의 직4각형영역(26)에 형성된 각 구멍(24)에 대응시켜서 필름상 집합기판(2A)의 이면측에 복수의 외부접속용단자부(4)를 매트릭스상으로 배열형성한다.
- <212> 구체적으로는 이미 제1의 실시형태의 설명에서 기술한 바와 같이 납땜볼(40)을 납땜플럭스(도시생략)와 함께 각 구멍(24)내에 장전시키고, 납땜볼을 가열해서 용융시킨후에 이것을 냉각 고체화시키므로써 도 15에 나타내는 바와 같은 볼형상의 외부접속용단자부(4)가 각각 형성된다.
- <213> 이와 같이해서 각 처리가 종료된 경우에는 상기한 보호수지(6)의 단말둘레 근방에 있어서 절단해서 필름상 기판(2)이 될 영역을 상기한 필름상 집합기판(2A)으로부터 절단함으로써 도 7 내지 도 9에 나타내는 것과 같은 반도체장치(1)가 얻어진다.
- <214> 반도체장치(1)는, 예를 들면 다른 전자부품과 함께 소정의 배선이 형성된 모기판(도시생략)상에 실장되어서 사용된다.
- <215> 반도체장치(1)의 모기판에의 실장은 반도체장치(1)의 각 외부접속용단자부(4)를 모기판에 형성된 단자부에 대응시켜서 탑재시킨 후 이것을 가열로에 반입하는 등으로 해서 외부접속용단자부(4)(볼형상납땜)를 재용융시키므로써 실장된다.
- <216> 이때 외부접속용단자부(4)가 200℃ 내지 300℃정도까지 가열되지만, 상기한 이방성접착제(5)도 같은 정도의 온도까지 가열된다.

- <217> 이때 이방성접착제(5)에 포함되는 수분이 체적 팽창하여, 또한 기포가 성장해버려 이방성접착제(5)내에 응력이 발생해 버리는 것이 염려된다.
- <218> 그러나, 본 실시형태에 관한 반도체장치(1)에서는 상기한 이방성접착제(5)를 둘러싸는 보호수지(6)로서 다공질성의 수지를 포함하는 것이 사용되고 있다.
- <219> 즉, 이방성접착제(5) 및 보호수지(6)로서는 통기성이 우수한 수지가 채용되고 있다.
- <220> 이 때문에 가열에 의해 반도체장치(1)의 이방성접착제(5)내의 수분이 체적팽창하고, 기포가 성장하려고 해도 이들이 상기한 이방성접착제(5)의 외부로 배출되고, 또한 보호수지(6)의 외부로 배출되게 된다.
- <221> 따라서, 본 실시형태에 관한 반도체장치(1)에서는 상기한 반도체장치(1)를 모기판에 실장하는 때에 반도체장치(1)[이방성도전접착제(5)]를 가열했다고 해도 이방성도전접착제(5)내에 응력이 발생하는 일이 없어, 이 응력에 의해 반도체칩(3)이 손상을 받는 일이 없다.
- <222> 또, 반도체칩(3)으로부터 필름상 기판(2)을 떼어내는 것과 같은 힘이 작용하는 일도 없다.
- <223> 또한, 본 실시형태에 있어서는 접착체로서, 수지성분(50)내에 도전입자(51)가 분산된 이방성도전접착제가 채용되고 있으나, 수지성분만으로 구성된 접착체를 채용할 수도 있다.
- <224> 이 경우에는 반도체칩(3)은 필름상 기판(2)에 대해서 초음파 진동을 부여하면서 비교적 강하게 압축되고, 반도체칩(3)의 단자패드(30)와 필름상 기판(2)의 배선패턴(21)간의 전기적인 접촉은 양자의 직접 접촉에 의해 달성된다.
- <225> 다음에 도 16 내지 도 18를 참조하여 본 발명에 관한 반도체장치(1)의 제3의 실시형태에 관해 설명한다.
- <226> 이 실시형태에 관한 반도체장치(1)는 도 7~도 9에 나타난 제3의 실시형태에관한 반도체장치(1)와 유사하다.
- <227> 이 제3의 실시형태에 관한 반도체장치(1)에 있어서는, 반도체칩(3)을 둘러싸는 보호수지는 사용되고 있지 않다.
- <228> 또, 필름상 기판(2)의 상면에 형성되는 각 배선패턴(21)에 있어서의 각 외부접속용단자부(4)와 대응하는 일단부(21a)는 모두 반도체칩(3)의 각 단자패드(30)에대해서 평면으로 보아서 안쪽으로 편위된 영역내로 뻗어 나와있다.
- <229> 그 나머지의 구성은 상술한 제2의 실시형태와 실질적으로 동일하므로 대응하는 부재 또는 부분에는 동일한 부호를 부여하여 그 설명을 생략한다.
- <230> 또, 이 제3의 실시형태에 관한 반도체장치(1)도 제2의 실시형태에서 기술한것과 실질적으로 동일한 방법으로 제조할 수가 있다.
- <231> 이와 같이 구성하므로서 필름상 기판(2)에 반도체칩(3)을 접합하는데 있어서, 이방성도전접착제(5)를 거쳐서 반도체칩(3)을 필름상 기판(2)에 꼭 누르는 때에 반도체칩(3)의 범프상단자패드(30)에 의한 압력이 효과적으로 기판의 배선패턴 (21)에 수용되어서 이방성도전접착제(5)가 부분적으로 압박되는 것에 의한 단자패드(30)와 배선패턴(21)간의 전기적 접촉이 확실히 달성된다.
- <232> 이것은 가령 배선패턴(21)에 있어서의 필름상 기판의 구멍(24)을 폐쇄시키는 부위와 대응시켜서 반도체칩(3)의 단자패드(30)가 위치하는 때 바로 아래의 구멍 (24)의 존재에 의해 배선패턴(21)이 단자패드(30)로부터의 압력을 충분히 수용할 수가 없는 것을 고려하면 명백해질 것이다.
- <233> 다음에 도 19~도 22를 참조하여 본 발명에 관한 반도체장치(1)의 제4의 실시형태를 설명한다.
- <234> 이 실시형태에 관한 반도체장치(1)에 있어서는 반도체칩(3)의 상면(3b)[주면 (3a)와 반대측의 면]의 주변부에 모떼기부(33)가 형성되어 있는 점이 도 16 내지 도 18에 나타내는 제3의 실시형태에 관한 반도체장치(1)와 다르다.
- <235> 그 나머지의 구성에 대해서는 상술한 제3의 실시형태와 실질적으로 동일하므로 대응하는 부재 또는 부분에는 동일부호를 부여해서 설명을 생략한다.
- <236> 또, 이 제4의 실시형태에 관한 반도체장치(1)도 제2의 실시형태에서 기술한것과 실질적으로 동일한 방법으로 제조할 수가 있다.
- <237> 이와 같은 반도체칩(3)의 모떼기부(33)는 개개의 반도체칩(3)으로 되기 전의 웨이퍼(wafer)의 단계에서 형성된다.
- <238> 즉, 도22(a)에 나타내는 바와 같이 원주단말돌레의 단면형상이 테이퍼 (taper)상으로 된 블레이드(blade)(71)를 사용해서 웨이퍼(3A)의 하면(32a)으로부터 다이싱(dicing)을 행하므로서 웨이퍼(3A)에 단면이 3각형의 오목한 홈(33a)을 형성한다.
- <239> 그리고, 도 22(b)에 나타내는 바와 같이 단면이 직선상의 블레이드(71)를 사용해서 웨이퍼(3A)의 일면(30a)측에 있어서의 오목한홈(33a)의 반대측의 부분으로부터 통상의 다이싱을 행하므로서 개개의 반도체칩(3)이 얻어진다.
- <240> 페이스다운 방식으로 반도체칩(3)이 실장된 구조에서는 반도체칩(3)의 상면 (3b)측에 있어서의 원주돌레부가 열화해서 빠지게 되기 쉬우나 이와 같은 부분이 미리 모떼기 되어 있으면 반도체칩(3)에 대해서 무엇인가의 외력이 작용한다고 해도 반도체칩(3)이 손상되어 버릴 가능성은 적다.
- <241> 다음에 도 23를 참조해서 본 발명에 관한 반도체칩(1)의 제5의 실시형태를 설명한다.

- <242> 이 실시형태에 관한 반도체장치(1)에 있어서는 필름상 기판(2)의 각 배선패턴(21)에 있어서의 반도체칩(3)의 단자패드(30)와 대향해서 이에 대해 전기적으로 도통시켜지는 영역(21b)을 제외한 영역의 일부 또는 전부에 α 선 차단성 절연막 (25)이 형성되어 있다.
- <243> 보다 구체적으로는, 이 α 선 차단성 절연막(25)은 적어도 각 외부접속용단자부(4)의 바로 위 영역에 형성된다.
- <244> 또, 이 α 선 차단성 절연막(25)은, 예를 들면 폴리이미드수지에 의해 형성된다.
- <245> 이에 의해 땀납으로 된 외부접속용단자부(4)로부터 방사되는 α 선에 의해 반도체칩(3)의 주변(3a)의 회로소자가 폭로되는 것이 효과적으로 방지된다.
- <246> 또한, 이와 같은 구조의 채용은 반도체칩(3)으로서 특히 메모리칩이 사용되는 경우에 아주 적당하다.
- <247> 그 나머지의 구성에 대해서는 상술한 제3의 실시형태와 실질적으로 동일하므로 대응하는 부재 또는 부분에 동일한 부호를 부여해서 그 설명을 생략한다.
- <248> 또, 이 제5의 실시형태에 관한 반도체장치(1)도 제2의 실시형태에서 기술한 것과 실질적으로 동일한 방법으로 제조할 수가 있다.
- <249> 메모리칩이 탑재된 종래의 반도체장치에서는 메모리칩의 PN 접합계면에 α 선이 조사된 경우에 전하가 발생하여 이 전하에 의해 메모리셀의 정보파괴(소프트에러)가 발생하는 일이 있다.
- <250> 이에 대해서 본 실시형태에 관한 반도체장치에서는 α 선 차단성 절연막(25)에 의해 반도체칩(3)이 납땀볼로 된 외부접속용단자부(4)로부터의 α 선에 폭로되는 것이 회피되어, 결국 메모리셀의 정보파괴(소프트에러)의 발생이 회피된다.
- <251> 다음에 도 24~도 27을 참조해서 본 발명에 관한 반도체장치(1)의 제6의 실시형태에 관해 설명한다.
- <252> 우선, 도 24~도 26에 나타내는 반도체장치(1)에 있어서는 상기한 반도체칩 (3)의 상면(3b)[주면(3a)와 반대측의 면]는 실질적으로 외부로 노출되어 있음과 동시에 이 칩의 상면에는 미소한 요철(32)이 형성되어 있고, 또한 이 칩의 상면에는 인체에 의한 표식(M)가 부여되어 있다.
- <253> 이 미세한 요철(32)은 평균면조도가, 예를 들면 2~5 μ m정도가 되도록 형성되어 있다.
- <254> 그 나머지의 구성에 대해서는 전술한 제2의 실시형태와 같은 모양이므로 대응하는 부위 또는 부분에는 동일부호를 부여하여 그 설명을 생략한다.
- <255> 상기한 미소한 요철(32)을 형성하는 방법으로는, 웨이퍼의 단계에서 소정의 입자직경의 연마제에 의해 블라스트(blast)처리하는 방법, 소정의 입자직경의 스톱입자를 갖는 스톱돌로 연삭하는 방법, 혹은 금속성의 브러시 등을 사용해서 웨이퍼의 표면을 처리하는 방법 등이 있다.
- <256> 이와 같이하면 실리콘으로 된 반도체칩의 상면(주면과 반대측의 면)에 대한 인쇄용의 잉크의 부착력이 높아지고, 확실히 지우기 어려운 표식을 인쇄에 의해 형성할 수가 있게 된다.
- <257> 또, 도 27에 나타내는 반도체장치(1)에 있어서는 상기한 반도체칩(3)의 상면 (3b)(주면과 반대측의 면)은 수지막(35)에 의해 덮여있고, 또한 이 수지막(35)의 표면에는 인쇄에 의한 표식(M)이 부여되어 있다.
- <258> 이 수지막(35)의 두께는 대략 수10 μ m이다.
- <259> 실리콘 표면에는 수지제의 잉크 등을 사용해서 확실히 표식을 시행하는 것이 곤란하고, 간단히 표식이 지워질 수가 있으나, 수지막(35)의 표면이면 수지제의 잉크를 사용해도 확실히 표식을 부여할 수가 있다.
- <260> 또, 레이저 등을 사용해서 표식을 부여하는 일이 있으나, 이 경우에는 레이저로부터의 열이 수지막(35)에 있어서 어느 정도 흡수되어 반도체칩(3)에 직접적으로 가해지지 않기 때문에 수지막(35)을 형성하므로써 반도체칩(3)에 주어지는 손상을 경감시킬 수가 있다.
- <261> 또한, 수지막(35)은 잉크의 종류 등에 따라 적당한 수지를 선택하면 되고, 예를 들면 에폭시수지 등의 열경화성수지가 아주 적당히 채용된다.
- <262> 열경화성수지를 사용하는 경우에는, 예를 들면 점액상태로 된 열경화성수지를 웨이퍼상에 스프인코복해서 이것을 열경화시켜서 웨이퍼의 전면에 수지막을 형성한 후에 웨이퍼를 다이싱하므로써 상기한 수지막이 주면과 반대측의 면에 형성된 반도체칩이 얻어진다.
- <263> 에폭시수지 등을 사용한 경우에는 종래의 반도체장치에 있어서의 수지패키지에 표식을 실시하는 것과 그렇게 조건이 바뀌지 않기 때문에 기존의 설비를 이용해서 표식을 시행하는 것도 가능하다.
- <264> 다음에 도 28~도 35를 참조해서 본 발명에 관한 반도체장치(1)의 제7의 실시형태 및 제조방법에 대해 설명한다.
- <265> 도 28~도 30에 나타내는 바와 같이, 이 반도체장치(1)은 소정의 배선패턴 (21)이 형성된 필름상 기판(2)의 표면에 상기한 배선패턴(21)과 도통하도록 와이어 (8)를 거쳐서 반도체칩(3)이 탑재되어 있음과 동시에 그 이면에 다수의 불형상의 외부접속용단자부(4)가 매트릭스상으로 배열 형성되어서 구성되어 있다.
- <266> 도 28 및 도 29에 잘 나타내고 있는 바와 같이 상기한 필름상 기판(2)은 절연성을 갖는 폴리이미드 등의 수지필름에 의해 직4각 형상으로 형성되어 있고, 그 표면에는 복수의 단자부(21b)를 갖는 배선패

턴(21)이 형성되어 있다.

- <267> 이 필름상 기판(2)은 긴띠 형상 내지 직4각 형상을 하고 있고, 배선패턴이 길이방향으로 반복 형성된 집합기판(2A)에 대해 반도체칩(3)의 접합 등의 소정의 처리를 시행한 후에 상기한 집합기판(2A)으로부터 절단하므로서 형성된다.
- <268> 도 29 및 도 30에 잘 나타내고 있는 바와 같이 상기한 필름상 기판(2)의 중앙부에는 다수의 구멍(24)이 매트릭스상으로 배열 형성되어 있는 한편 상기한 각 단자부(21b)는 상기한 기판(2)의 원주돌레단 말에 배열되어있고 각 단자부(21b)로부터 연속해서 선단이 각각 대응하는 구멍(24)에 까지 이르도록 상기한 배선패턴(21)이 형성되어 있다.
- <269> 상기한 각 구멍(24)은 배선패턴(21)의 선단부(21a)에 의해 상부개방구가 폐쇄된 형상으로 되어 있고, 상기한 각 외부접속용단자부(4)가 형성되어 있지 않은 상태에서는 필름상 기판(2)의 이면측으로부터는 상기한 각 구멍(24)을 거쳐서 각 배선패턴(21)의 선단부(21a)가 임하고 있다.
- <270> 도 29 및 도 30에 잘 나타내고 있는 바와 같이 상기한 필름상 기판(2)의 중앙부, 즉 매트릭스상으로 배열된 구멍(24)이 형성된 영역에는 배선패턴(21)의 단자부 (21b)를 남기고 절연성을 갖는 보호막(25)으로 덮여 있다.
- <271> 상기한 보호막(25)은, 예를 들면 에폭시수지 등으로 형성되어 있고 이에 의해 상기한 기판(2)의 굴곡강성(면강성)이 높아지고 있다.
- <272> 도 30에 나타내는 바와 같이 반도체칩(3)은 상면으로 된 주면(3a)에 복수의 단자패드(도시생략)가 형성되어 있고, 또한 상기한 보호막(25)상에 수지재 등의 절연성을 갖는 에폭시수지 등의 접착제(50)를 거쳐서 주면을 위로해서 탑재되어 있으며, 상기한 필름상 기판(2)에 대해서 기계적으로 접합되어 있다.
- <273> 또한, 상기한 반도체칩(3)으로서는, 예를 들면 IC나 LSI등의 쌍칩을 사용할 수가 있고, 상기한 접착제(50)로서는 상온경화성 또는 열경화성의 것이라도 된다.
- <274> 도 28 및 도 30에 잘 나타내고 있는 바와 같이 상기한 반도체칩(3)은 상기한 단자패드와 각 단자부(21b) 사이가 금선 등의 와이어(8)를 거쳐서 접속되어 있고, 이 와이어(8)에 의해 상기한 반도체칩(3)과 각 단자부(21b)의 전기적인 도통이 도모 되고 있다.
- <275> 도 29 및 도 30에 나타내는 바와 같이 필름상 기판(2)의 이면에는 각 구멍 (24)에 대응해서 복수의 외부접속용단자부(4)가 매트릭스상으로 배열 형성되어 있다.
- <276> 이들 외부접속용단자부(4)는 전술한 각 실시형태와 마찬가지로, 예를 들면 땀납에 의해 불형상으로 형성되어 있다.
- <277> 이와 같이 해서 각 외부접속용단자부(4)가 반도체칩(3)의 각 단자패드와 도통시켜지고 있다.
- <278> 그리고, 상기한 필름상 기판(2)의 상면, 반도체칩(3), 및 와이어(8)를 밀봉하도록 해서, 예를 들면 에폭시수지를 사용한 금형성형에 의한 수지패키지(9)가 형성되어 있다.
- <279> 이와 같이 구성된 반도체장치(1)는, 예를 들면 회로기판 등에 실장되어 사용되지만 상기한 외부접속용단자부(4)가 납땀볼로 되어 있으므로 상기한 반도체장치 (1)에는 납땀리플로잉(reflowing)의 수법등이 아주 적당히 채용된다.
- <280> 다음에 상기한 반도체장치(1)의 제조방법에 대해서 도 31 내지 도 35를 참조해서 설명한다.
- <281> 반도체장치(1)는 도 31 및 도 32에 나타내는 바와 같이, 판상강성부재(10)가 부착된 필름상 집합기판(2A)로 제조된다.
- <282> 이 집합기판(2A)은 폴리이미드필름 등에 의해 직4각 형상으로 형성되어 있고 복수의 단자부(21b)를 갖는 배선패턴(21)이 형성된 영역(20A)이 길이방향으로 연속해서 반복 형성되어 있다.
- <283> 이들 배선패턴(21)은, 예를 들면 상기한 집합기판(2A)의 표면에 동박을 형성한 후에 포토에칭처리를 시행하므로서 형성할 수가 있다.
- <284> 각 배선패턴형성영역(20A)의 주위에는 이들 각 영역(20A)을 둘러싸도록 해서 개방구부(20c)가 형성되어 상기한 배선패턴형성영역(20A)이 직4각 형상으로 되어있고, 각 영역(20A)이 연락부(20b)를 거쳐서 네귀퉁이부에 있어서 지지된 형상, 즉, 섬형상으로 되어 있다.
- <285> 상기한 개방구부(20c)는 상기한 집합기판(2A)의 표면에 배선패턴(21)및 이것을 도통하는 통전선(20d)을 형성하고, 전해액 중에 있어서 상기한 배선패턴(21)에 통전시켜서 금 등에 의해 도금을 시행한 후에 형성된다.
- <286> 상기한 개방구부(20c)는, 예를 들면 소정의 금형을 사용한 프레스에 의해 형성되지만, 이 경우 배선패턴형성영역(20A)과 직접 연결되어 있는 통전선(20d)을 구멍을 뚫도록 해서 상기한 개방구부(20c)가 형성된다.
- <287> 즉, 상기한 개방구부(20c)를 형성한 상태에서는 배선패턴형성영역(20A)은 상기한 통전선(20d)과 전기적으로 단선되어 있다.
- <288> 이와 같이 해서 섬형상으로 지지된 배선패턴형성영역(20A)에는 복수의 구멍 (24)이 매트릭스상으로 배열 형성되어 있고, 각 단자부(21b)와 도통하는 배선패턴(21)의 선단부(21a)가 상기한 각 구멍(24)에 까지 이르러 각 구멍(24)의 상부개방구를 폐쇄시키고 있다.
- <289> 즉, 배선패턴형성영역(20A)의 이면측으로부터 각 구멍(24)을 거쳐서 각 배선패턴(21)의 선단부(21a)가 임하고 있다.

<290> 또, 상기한 배선패턴형성영역(20A)의 중앙부 즉, 각 구멍(24)이 형성된 영역 (20A)에는 각 단자부(20A)의 일단부 영역을 덮도록 해서 직4각 형상의 보호막(25)이 형성되어 있다.

<291> 물론, 이 보호막(25)은 절연성을 갖는 것으로 되어 있다.

<292> 한편, 상기한 판상강성부재(10)는 도 31에 잘 나타내고 있는 바와 같이, 예를들면 동 등에 의해 두께 0.25mm 정도의 판상으로 형성되어 있고, 평면으로 보아 상기한 집합기판(2A)보다도 한층 큰 형상으로 되어 있다.

<293> 또, 판상강성부재(10)에는 도 32에 나타내는 바와 같이 집합기판(2A)의 배선패턴형성영역(20A)에 대응해서 복수의 창부(18)가 형성되어 있다.

<294> 도 32에 나타내는 바와 같이 집합기판(2A)은, 예를 들면 에폭시수지재 등의 접착제에 의해 판상강성부재(10)의 이면측에 부착되지만, 집합기판(2A)을 부착시킨 상태에 있어서는 상기한 창부(18)로부터 집합기판(2A)에 있어서의 배선패턴형성영역(20A)의 이면측 즉, 매트릭스상으로 배열 형성된 구멍(24)이 형성된 영역이 임하고 있다.

<295> 그리고, 판상강성부재(10)의 폭방향의 양측부에는 일정간격마다 걸어맞춤구멍(17)이 각각 연속해서 형성되어 있다.

<296> 즉, 날부착로울러 등의 회전체의 날부가 상기한 걸어맞춤구멍(17)에 걸어맞추어짐과 동시에 상기한 회전체의 회전에 의해 집합기판(2A)과 함께 판상강성부재 (10)가 연속 또는 간헐적으로 반송되도록 되어 있다.

<297> 상기한 집합기판(2A)에는 판상강성부재(10)가 부착되어 있으므로 이 상태에있어서는 집합기판(2A)이 단독의 상태와 비교해 보면 극단적으로 강성이 향상되어있고, 더구나 상기한 배선패턴형성영역(20A)이 의연히 노출된 상태로 되어 있다.

<298> 배선패턴형성영역(20A)에는 반도체칩(3)이 실장되고 와이어(8)가 본딩되며 또한 수지패키지(9)가 형성되지만, 판상강성부재(10)에 의해 집합기판(2A)을 리드프레임과 같은 정도의 강성을 갖는 것으로 하는 것이 가능하므로 집합기판(2A)에서는 리드프레임을 사용한 기존의 제조라인을 이용해서 반도체장치(1)를 제조할 수가있다.

<299> 상기한 반도체칩(3)을 실장하는 공정은, 우선 예를 들면 각 배선패턴형성영역 (20A)에 액상 내지 고체상의 에폭시수지 등의 열경화성의 접착제를 도포 내지 탑재시켜두고, 주지의 칩장착기를 사용해서 접착제를 개재시킨 상태로 반도체칩(3)을 탑재시키므로써 행해진다.

<300> 그리고 가열기 등을 사용해서 접착제를 열경화시키므로써 반도체칩(3)이 집합기판(2A)상에 실장되어서 도 33에 나타내는 상태로 된다.

<301> 이때, 집합기판(2A)이 가열되어서 팽창하려고 하고 집합기판(2A)에 형성된 배선패턴(21)도 팽창하려 한다.

<302> 집합기판(2A)은 절연성을 갖는 수지에 의해 형성되어 있고, 배선패턴(21)은 도체금속에 의해 형성되어 있으므로 각각 열팽창율이 달라 집합기판(2A)의 휨이 염려 된다.

<303> 특히, 배선패턴형성영역(20A)이 휘어지면, 와이어본딩공정에 있어서의 본딩정밀도나 외부접속용 단자부 형성공정에 있어서의 외부단자형성정밀도에 영향을 주지 않을 수 없으므로 문제가 된다.

<304> 그러나, 상기한 집합기판(2A)은, 바람직하게는 폴리이미드수지필름에 의해 형성되어 있고, 바람직하게는 상기한 배선패턴(21)이 동에 의해 형성된다.

<305> 즉, 폴리이미드수지필름 및 동은 각각 열팽창율이 다르지만 비교적 근사하기 때문에 집합기판(2A)의 팽창량과 배선패턴(21)의 팽창량이 그리 큰 차이가 없기 때문에 집합기판(2A)이 가열되어서 휘어진다고 하는 사태가 어느 정도는 회피된다.

<306> 또, 상기한 집합기판(2A)이 상기한 판상강성부재(10)에 부착되어 집합기판 (2A)이 판상강성부재(10)에 대해서 구속되어 있으므로 이에 의해서도 집합기판(2A)의 가열에 의한 휘어짐이 회피되고 있다.

<307> 즉, 우선 판상강성부재(10)가 바람직하게는 동에 의해 형성되어 있으므로 가열시에 있어서는 집합기판(2A)과 판상강성부재(10)가 동일한 정도로 팽창하기 때문에 이에 의해 가열시에 있어서의 집합기판(2A)에 휘어짐이 회피된다.

<308> 또한, 상기한 배선패턴형성영역(20A)이 네귀통이부에서 지지된 섬형상으로 되어 있음과 동시에 집합기판(2A)이 판상강성부재(10)에 대해 점착되어 있으므로 상기한 배선패턴형성영역(20A)의 각 방향으로의 이동, 나아가서는 배선패턴형성영역(20A)의 휘어짐이 제한되고 있다.

<309> 이 때문에 상기한 배선패턴형성영역(20A)은, 예를 들면 집합기판(2A)이 가열되었다고 해도 배선패턴형성영역(20A)을 섬형상으로 지지하고 있는 연락부(20b)가 단락하지 않는 한 휘는 일은 없다.

<310> 상기한 반도체칩(3)의 실장공정이 종료된 경우에는, 배선패턴형성영역(20A)의 주변부에 배치된 각 단자부(21b)와 반도체칩에 형성된 단자패드(도시생략)가 와이어(8)에 의해 결선되어, 도 34에 나타내는 바와 같은 상태가 된다.

<311> 이 공정은 기존의 와이어본더를 사용해서 자동적으로 행할 수가 있다.

<312> 이 공정에 있어서도 소위 열압착 등에 의해 와이어본딩을 행하는 경우에는 상기한 반도체칩(3), 나아가서는 집합기판(2A)이 가열되지만, 상기한 반도체칩(3)의 실장공정과 마찬가지로 배선패턴형성영역(20A)이 휘는 일은 없다.

<313> 이 때문에 상기한 배선패턴형성영역(20A)에 있어서의 와이어본딩을 행하는 부위[단자부(21b)]가

배선패턴형성영역(20A)이 휘어버리므로서 초기에 설정된 상태에서부터 어긋나는 일도 없어, 정밀도 양호하게 소망대로의 와이어본딩을 행할 수가 있다.

<314> 다음에 상기한 반도체칩(3) 내지 본딩와이어(8)를 밀봉하도록 수지패키지를 형성하여 도 35에 나타내는 상태로 한다.

<315> 이 공정에는 소위 트랜스퍼성형(transfer molding)법 등이 아주 적당히 채용된다.

<316> 구체적으로는, 틀체결 상태에서 공동 공간을 형성하는 상하의 금형을 사용하여 상기한 공동공간 내에 반도체칩(3) 내지 본딩와이어(8)를 수용한 형상으로 집합기판(2A)을 끼워 갖게 해서 상기한 각 금형의 틀체결을 행하고, 상기한 공동 공간내에 에폭시수지 등을 용융 상태로 주입한 후에 경화시키므로서 배선패턴형성영역(20A)의 상면측에만 수지패키지(9)가 형성된다.

<317> 이와 같은 수지패키징 공정에 있어서도 용융수지가 주입되어 집합기판(2A)이 가열되지만 이 과정에 있어서도 집합기판(2A)이 휘는 일은 없다.

<318> 이어서 상기한 집합기판(2A)의 표리를 반전시켜 배선패턴형성영역(20A)의 이면측, 즉 매트릭스상으로 배열 형성된 복수의 구멍(24)의 각각에 전술한 각 실시형태에서 기술한 것과 같은 수법에 의해 외부접속용단자부(4)를 형성한다.

<319> 상기한 집합기판(2A)의 이면측에는 판상강성부재(10)가 점착되어 있으나, 상술한 바와 같이 판상강성부재(10)의 창부(18)로부터 각 구멍(24)에 임하고 있기 때문에 판상강성부재(10)를 점착시킨 상태에서 각 외부접속용단자부(4)를 형성할 수가 있다.

<320> 상술한 바와 같이 반도체칩 실장공정, 와이어본딩공정, 혹은 수지패키징공정에 있어서 집합기판(2A)이 가열되지만, 상기한 집합기판(2A)[배선패턴형성영역(20A)]의 가열시에 있어서의 휨이 회피되기 때문에 각 외부접속용단자부(4)를 형성하는 공정에 있어서 배선패턴형성영역(20A)에 휨이 잔존하는 일도 없다.

<321> 이 때문에 상기한 각 구멍(24)의 형성부위가 배선패턴형성영역(20A)이 휘어지므로서 초기에 설정된 상태에서부터 어긋나는 일도 없기 때문에 정밀도가 양호하게 소망대로 상기한 각 외부접속용단자부(4)를 형성할 수가 있다.

<322> 상기한 각 공정이 종료된 경우에는 최종적으로는 집합기판(2A)으로부터 반도체장치(1)가 되어야 할 부위[배선패턴형성영역(20A)]를 절단하므로서 도 28 내지 도 30에 나타내는 것과 같은 개개의 반도체장치(1)가 얻어진다.

<323> 집합기판(2A)의 경우에는 배선패턴형성영역(20A)의 주위에 개방구부(20c)가 형성되어 있으므로서 절단해야 할 부위가 적어도 된다.

<324> 상기한 집합기판(2A)에서는 배선패턴형성영역(20A)이 연락부(20b)에 의해 섬형상으로 지지된 형상으로 되어 있으므로 상기한 연락부(20b)를 절단하는 것만으로된다.

<325> 또, 상기한 개방구부(20c)는 배선패턴형성영역(20A)에 직접적으로 연결되는 통전선(20d)을 뚫도록 해서 형성되어 있으므로 상기한 연락부(20b)에는 동패턴이나 금 등의 도금이 시행되어 있지 않다.

<326> 이 때문에 반도체장치(1)가 되어야 할 부위를 절단하기 위해 상기한 연락부(20b)를 절단하는 경우에는 금형 등을 사용해서 절단할 필요 없이 레이저 등의 간단한 장치에 의해 절단할 수가 있고 편리하다.

<327> 또한, 상기한 제조방법은 도 28~도 30에 나타난 형태의 반도체장치의 제조외에 도 1~도 27를 참조해서 설명한 형태의 반도체장치 등 필름상 기판(2)의 상면에 반도체칩(3)을 접합하는 구조를 갖는 반도체장치의 제조 일반에 적용할 수가 있다.

<328> 또, 도시한 형태에서는 필름상 집합기판(2A)의 하면측에 판상강성부재(10)를 점착시켰으나, 필름상 집합기판(2A)의 상면측에 판상강성부재(10)를 점착시킨 구성의 것을 사용해도 된다.

<329> 다음에 도 36~도 46을 참조해서 본 발명에 관한 반도체장치의 제8의 실시형태 및 그 제조방법에 대해 설명한다.

<330> 이 실시형태에 관한 반도체장치(1)는 도 28~도 30에 나타난 제7의 실시형태에 관한 반도체장치(1)와 근사하다.

<331> 상이점은 수지패키지(9)내에 반도체칩(3)을 둘러싸는 틀형상보강부재(95)가 일체로 조립되어 있는 것이다.

<332> 이 틀형상보강부재(95)는 바람직하게는 수지패키지를 형성하는 수지재료와 동질의 수지재료로 형성된다.

<333> 기타의 구성은 상기한 제7의 실시형태와 같은 모양이므로 동일 또는 같은 부재에는 동일한 부호를 부여하여 상세한 설명은 생략한다.

<334> 이와 같은 구성에 의하면, 수지패키지(9)의 반도체칩 보호기능이 보다 향상된다.

<335> 다음에 반도체장치(1)의 제조방법에 대해 도 39 내지 도 46을 참조해서 설명한다.

<336> 반도체장치(1)는 판상강성부재(10)가 첨부된 필름상 집합기판(2A)으로 제조된다.

<337> 필름상 집합기판(2A)의 구성은 기본적으로 제7의 실시형태의 제조방법에서 설명한 것과 기본적으로 동일하다.

<338> 이 실시형태에 있어서는 이 필름상 집합기판(2A)의 상면측에 필름상 집합기판(2A)의 각 배선패턴

형성영역(20A)의 상면을 임하게 하는 창구멍(18)을 갖는 판상강성부재(10)가 부착된다.

- <339> 도 40에 나타내는 바와 같이 필름상 집합기판(2A)을 부착시킨 상태에서는 상기한 각 창구멍(18)으로부터 상기한 필름상 집합기판(2A)에 있어서의 배선패턴형성영역(20A)이 임하고 있다.
- <340> 그리고, 상기한 판상강성부재(10)의 폭방향의 양측부에는 일정간격마다 걸어맞춤구멍(17)이 연속해서 형성되어 있다.
- <341> 상기한 필름상 집합기판(2A)을 판상강성부재(10)에 접합한 상태에 있어서도 상기한 배선패턴형성영역(20A)이 의연히 노출된 상태로 되어 있기 때문에, 배선패턴형성영역(20A)에 반도체칩(3)을 실장시키고 와이어(8)를 본딩하며 또한 수지패키지(9)를 형성할 수가 있다.
- <342> 또, 필름상 집합기판(2A)이 판상강성부재(10)에 접합되어 있기 때문에 이 상태에 있어서는 상기한 필름상 집합기판(2A)이 단독의 상태일 때와 비교하면 상당히 강성이 향상되어 있다.
- <343> 이 때문에 상기한 판상강성부재(10)에 의해 필름상 집합기판(2A)을 리드프레임과 동일한 정도의 강성을 갖는 것으로 하는 것이 가능하므로 필름상 집합기판(2A)에서는 역시 리드프레임을 사용한 기존의 제조라인을 이용해서 반도체장치(1)를 제조할 수가 있다.
- <344> 본 실시형태에서는, 우선 필름상 집합기판(2A)의 배선패턴형성영역(20A)에 틀형상보강부재(95)가 부착된다.
- <345> 이 틀형상보강부재(95)는 도 41에 나타낸 바와 같이 판상강성부재(10)가 형성된 각 창구멍(18)내에 끼워넣도록 하면서 이것을 상기한 필름상 집합기판(2A)에 접촉 등에 의해 부착시킨다.
- <346> 또한, 상기한 틀형상보강부재(95)는 배선패턴형성영역(20A)의 적당한 장소를 덮도록 해서 형성되기 때문에 절연성을 갖는 소재가 채용되고, 또한 후술하는 수지패키지(9)와의 접합성을 고려해서 바람직하게는 수지패키지(9)와 동종의 수지가 채용된다.
- <347> 이어서 상기한 배선패턴형성영역(20A)에 반도체칩(3)이 실장된다.
- <348> 이 공정은 우선, 예를 들면 상기한 각 배선패턴형성영역(20A)에 액상 내지 고체상의 에폭시수지 등의 열경화성의 접착제를 도포내지 탑재시켜두고, 기존의 칩장착기 등을 사용해서 접착제를 개재시킨 상태에서 반도체칩(3)을 필름상 집합기판(2A)상에 탑재시킨다.
- <349> 그리고 가열기 등을 사용해서 상기한 접착제를 열경화시키므로써 반도체칩(3)이 상기한 필름상 집합기판(2A)에 실장되어 도 42에 나타내는 것과 같은 상태로 된다.
- <350> 이때 필름상 집합기판(2A)도 가열되어 팽창하려 하고 필름상 집합기판(2A)에 형성된 배선패턴(21)도 팽창하려 한다.
- <351> 상기한 필름상 집합기판(2A)은 절연성을 갖는 수지에 의해 형성되어 있고, 상기한 배선패턴형성영역(20A)은 도체금속에 의해 형성되어 있으므로 각각 열팽창율이 달라 필름상 집합기판(2A)이 휘어버리는 것이 염려된다.
- <352> 특히, 상기한 배선패턴형성영역(20A)이 휘어버리면 와이어본딩공정에 있어서의 본딩정밀도나 후술하는 외부단자부 형성공정에 있어서의 외부단자형성 정밀도에 영향을 주지 않을 수 없으므로 문제가 된다.
- <353> 그러나, 상기한 필름상 집합기판(2A)에서는 배선패턴형성영역(20A)의 외부원주부에 틀형상보강부재(95)가 형성되어 있기 때문에 제7의 실시형태의 제조방법에서 설명한 것 보다도 더욱 배선패턴형성영역(20A)의 면강성이 높아진다.
- <354> 이와 같이 상기한 필름상 집합기판(2A)에서는 배선패턴형성영역(20A)이 외력에 의해 휘기 어렵게 되어 있다.
- <355> 상기한 반도체칩(3)의 실장공정이 종료한 경우에는, 상기한 배선패턴형성영역(20A)의 주변부에 배치되는 각 단자부(21b)와 반도체칩에 형성된 전극패드(도시생략)를 와이어(8)에 의해 결선하여 도 43에 나타내는 것과 같은 상태로 된다.
- <356> 다음에 상기한 반도체칩(3), 보강부재(95), 및 본딩와이어(8)를 밀봉하도록 수지패키지(9)를 형성한다.
- <357> 이 공정에는 구체적으로는 도 44에 나타내는 바와 같이, 우선 공동공간(90)내에 반도체칩(3) 내지 본딩와이어(8)를 수용한 상태로 필름상 집합기판(2A)을 끼워맞추고 상하의 금형(9A), (9B)의 틀체결을 행한다.
- <358> 그리고, 그 공동공간(90)내에 에폭시수지 등을 용융상태로 주입한 후에 경화시키므로써 도 45에 나타내는 것과 같이 상기한 배선패턴형성영역(20A)의 상면측에만 상기한 수지패키지(9)가 형성된다.
- <359> 이어서 상기한 필름상 집합기판(2A)의 표리를 반전시켜 배선패턴형성영역(20A)의 하면측, 즉 매트릭스상으로 배열 형성된 복수의 구멍(24)의 각각에 외부접속용단자부(4)를 형성한다.
- <360> 이들 각 외부접속용단자부(4)의 형성방법은 이미 상술한 실시형태에서 기술한 것과 동일하다.
- <361> 상술한 바와 같이, 반도체칩 실장공정, 와이어본딩공정, 혹은 수지패키징공정에 있어서, 상기한 필름상 집합기판(2A)이 가열되지만 상기한 틀형상보강부재를 부착시킨 상태에서 각 공정처리가 행해지기 때문에 상기한 필름상 집합기판(2A)[배선패턴형성영역(20A)]의 가열시에 있어서의 휨이 회피되고, 각 외부접속용단자부(4)를 형성하는 공정에 있어서 배선패턴형성영역(20A)에 휨이 잔존하는 일도 없다.
- <362> 최후로 상기한 필름상 집합기판(2A)으로부터 반도체장치(1)가 되어야 할 부위[배선패턴형성영역

(20A)]를 절단하므로서 도 36 내지 도 38에 나타난 것과 같은 개개의 반도체장치(1)가 얻어진다.

발명의 효과

<363> 본 반도체장치는 절연기판이 상기와 같이 필름상이기 때문에 전체두께가 종래예와 비교해서 상당히 축소됨과 동시에 중량도 적어진다.

<364> 또, 외부접속용단자부의 배치를 조밀하게 하는 것도 가능하다.

<365> 또한, 예를 들면 이 기판과 반도체칩의 열팽창율에 차이가 있다고 해도 기판이 필름상이기 때문에 반도체장치의 실장시 등에 주어지는 열의 영향으로 반도체칩과 기판 사이에 박리가 일어나는 일이 없다.

(57) 청구의 범위

청구항 1

필름상 기판과 이 필름상 기판의 상면에 적층상으로 접합된 반도체칩을 구비하며,

상기 반도체칩은, 복수의 단자패드가 형성된 주면을 갖고 있고,

상기 필름상 기판은, 그 하면에 매트릭스상으로 배치된 복수의 외부접속용단자부를 가짐과 동시에, 그 상면에 상기 각 외부접속용단자부와 도통하는 복수의 배선패턴이 형성되어 있으며,

상기 필름상 기판의 상면의 각 배선패턴은, 상기 반도체칩의 주면에 형성된 단자패드와 각각 전기적으로 도통되어 있고,

상기 각 외부접속용단자부는, 상기 배선패턴의 일부를 필름상 기판의 하면측에 임하도록 해서 이 필름상 기판에 형성한 구멍에, 납땜볼을 그 일부가 필름상 기판의 하면측으로 돌출하도록 장전시키고, 또한 이 납땜볼을 상기 배선패턴에 용융접속하므로서 형성되어 있는 반도체장치로서,

상기 필름상 기판의 구멍은, 해당 필름상 기판의 상면측으로부터 하면측에 걸쳐 내경이 확대되도록 구성되어 있는 것을 특징으로 하는 반도체장치.

청구항 2

제1항에 있어서,

상기 반도체칩의 각 단자패드는 범프상으로 형성되어 있음과 동시에, 상기 반도체칩은 그 주면이 아래를 향하게 해서 상기 필름상 기판의 상면에 접합되어 있고, 또한 상기 범프상의 단자패드는 상기 필름상 기판의 배선패턴에 대향해서 도통되어 있는 것을 특징으로 하는 반도체장치.

청구항 3

제2항에 있어서,

상기 반도체칩과 상기 필름상 기판 사이에 수지접착제가 개재되어 있는 것에 의해 상기 반도체칩과 상기 필름상 기판이 기계적으로 접합되어 있음과 동시에, 상기 반도체칩의 단자패드와 상기 필름상 기판의 배선패턴이 전기적으로 접속되어 있는 것을 특징으로 하는 반도체장치.

청구항 4

제3항에 있어서,

상기 수지접착제가 절연성의 수지성분 중에 도전성분이 혼입된 이방성도전접착제인 것을 특징으로 하는 반도체장치.

청구항 5

제3항에 있어서,

상기 수지접착제가 다공질성의 수지를 포함한 것을 특징으로 하는 반도체장치.

청구항 6

제3항에 있어서,

상기 수지접착제의 주위 및 상기한 반도체칩의 원주측면이 보호수지에 의해 둘러싸여 있는 것을 특징으로 하는 반도체장치.

청구항 7

제6항에 있어서,

상기 보호수지가 다공질성의 수지를 포함한 것을 특징으로 하는 반도체장치.

청구항 8

제6항에 있어서,

상기 보호수지가 상기 반도체칩의 상면까지 올라가 있는 것을 특징으로 하는 반도체장치.

청구항 9

제5항 내지 제7항에 있어서,
상기 다공질성의 수지가 페놀계의 열경화성수지인 것을 특징으로 하는 반도체장치.

청구항 10

제1항에 있어서,
상기 배선패턴의 일단에 대해 전기적으로 접속되는 외부접속용단자부와 상기 배선패턴의 타단에 대해 전기적으로 접속되는 반도체칩의 단자패드는 평면으로 보아 상호 편위되어 있는 것을 특징으로 하는 반도체장치.

청구항 11

제10항에 있어서,
상기 반도체칩의 각 단자패드는, 해당 반도체칩의 주면에 있어서의 원주돌레부에 배치되어 있는 한편, 각 단자패드와 배선패턴을 거쳐서 전기적으로 접속되는 각 외부접속용단자부는, 평면으로 보아 상기 각 단자패드 보다도 내측의 영역에 있어서 매트릭스상으로 배치되어 있는 것을 특징으로 하는 반도체장치.

청구항 12

제1항에 있어서,
상기 필름상 기판의 상면에는, 각 배선패턴에 있어서의 반도체칩의 단자패드와 대향해서 이에 대해 전기적으로 도통시켜지는 영역을 제외한 영역의 일부 또는 전부에 α 선 차단성절연막이 형성되어 있는 것을 특징으로 하는 반도체장치.

청구항 13

제12항에 있어서,
상기 α 선 차단성절연막이 적어도 각 외부접속용단자부의 바로 위 영역에 형성되어 있는 것을 특징으로 하는 반도체장치.

청구항 14

제12항에 있어서,
상기 α 선 차단성절연막이 폴리이미드수지에 의해 형성되어 있는 것을 특징으로 하는 반도체장치.

청구항 15

제12항에 있어서,
상기 반도체칩은 메모리셀영역을 갖는 메모리칩인 것을 특징으로 하는 반도체장치.

청구항 16

제1항에 있어서,
상기 반도체칩의 상면은 실질적으로 외부로 노출되어 있고, 또한 그 상면의 원주돌레부의 일부 또는 전부에는 모떼기부가 형성되어 있는 것을 특징으로 하는 반도체장치.

청구항 17

제1항에 있어서,
상기 반도체칩의 상면은 실질적으로 외부로 노출되어 있음과 동시에, 이 칩의 상면에는 미소한 요철이 형성되어 있고, 또한 이 칩의 상면에는 인쇄에 의한 표식이 부여되어 있는 것을 특징으로 하는 반도체장치.

청구항 18

제1항에 있어서,
상기 반도체칩의 상면은 수지막에 의해 덮여 있고, 또한 이 수지막의 표면에는 인쇄에 의한 표식이 부여되어 있는 것을 특징으로 하는 반도체장치.

청구항 19

제1항에 있어서,
상기 반도체칩은, 그 주면이 위를 향하도록 하여 상기 필름상 기판의 상면에 접합되어 있음과 동시에, 상기 필름상 기판의 각 배선패턴은, 그 필름상 기판의 원주돌레부에 도출된 본딩패드를 갖고 있고, 또한 상기 반도체칩의 각 단자패드는 이 단자패드와 상기 본딩패드간을 연결하는 와이어에 의해 상기 배선패턴에 전기적으로 도통되어 있는 것을 특징으로 하는 반도체장치.

청구항 20

제1항에 있어서,

상기 필름상 기판의 상면, 상기 반도체칩 및 상기 와이어는 수지패키지에 의해 밀봉되어 있는 것을 특징으로 하는 반도체장치.

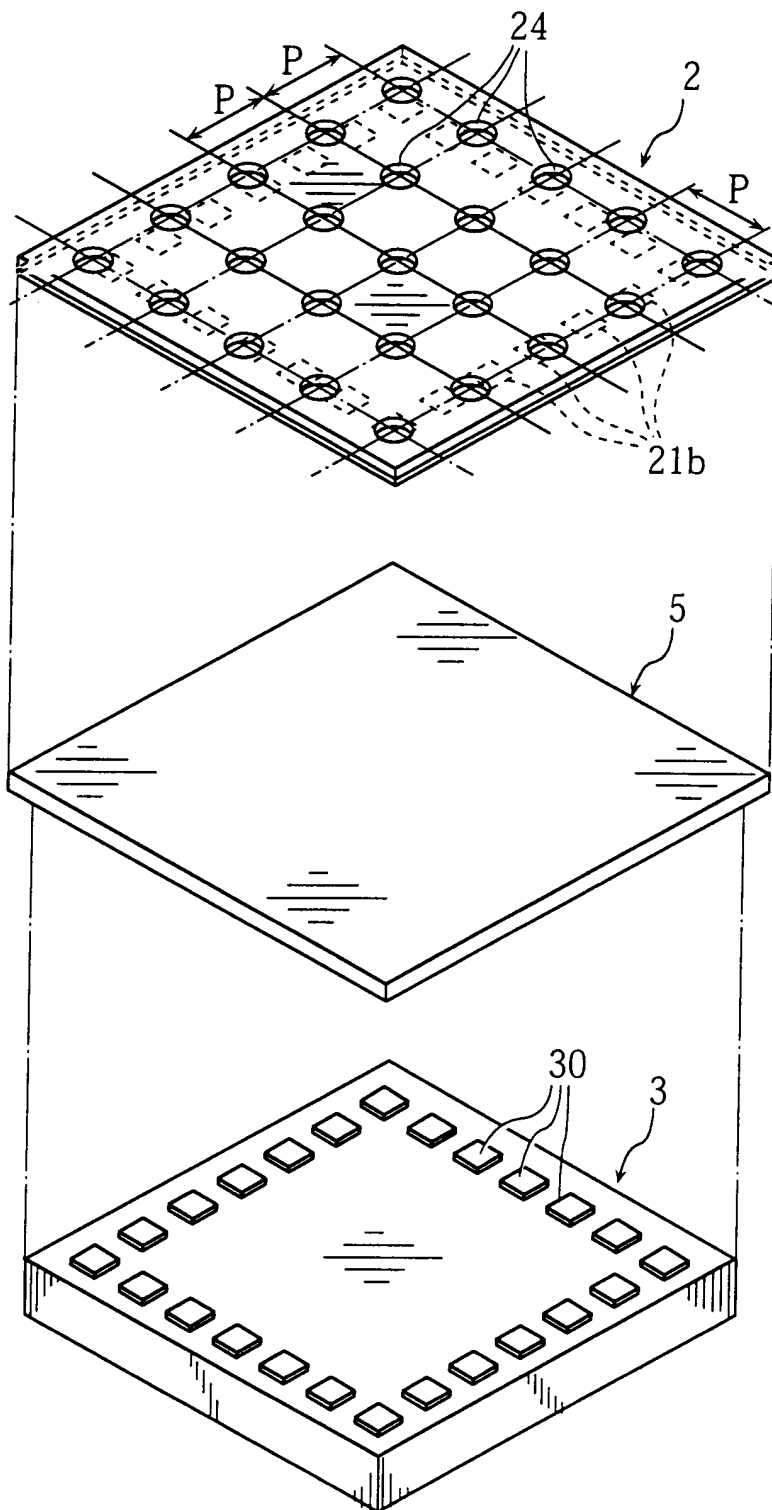
청구항 21

제20항에 있어서,

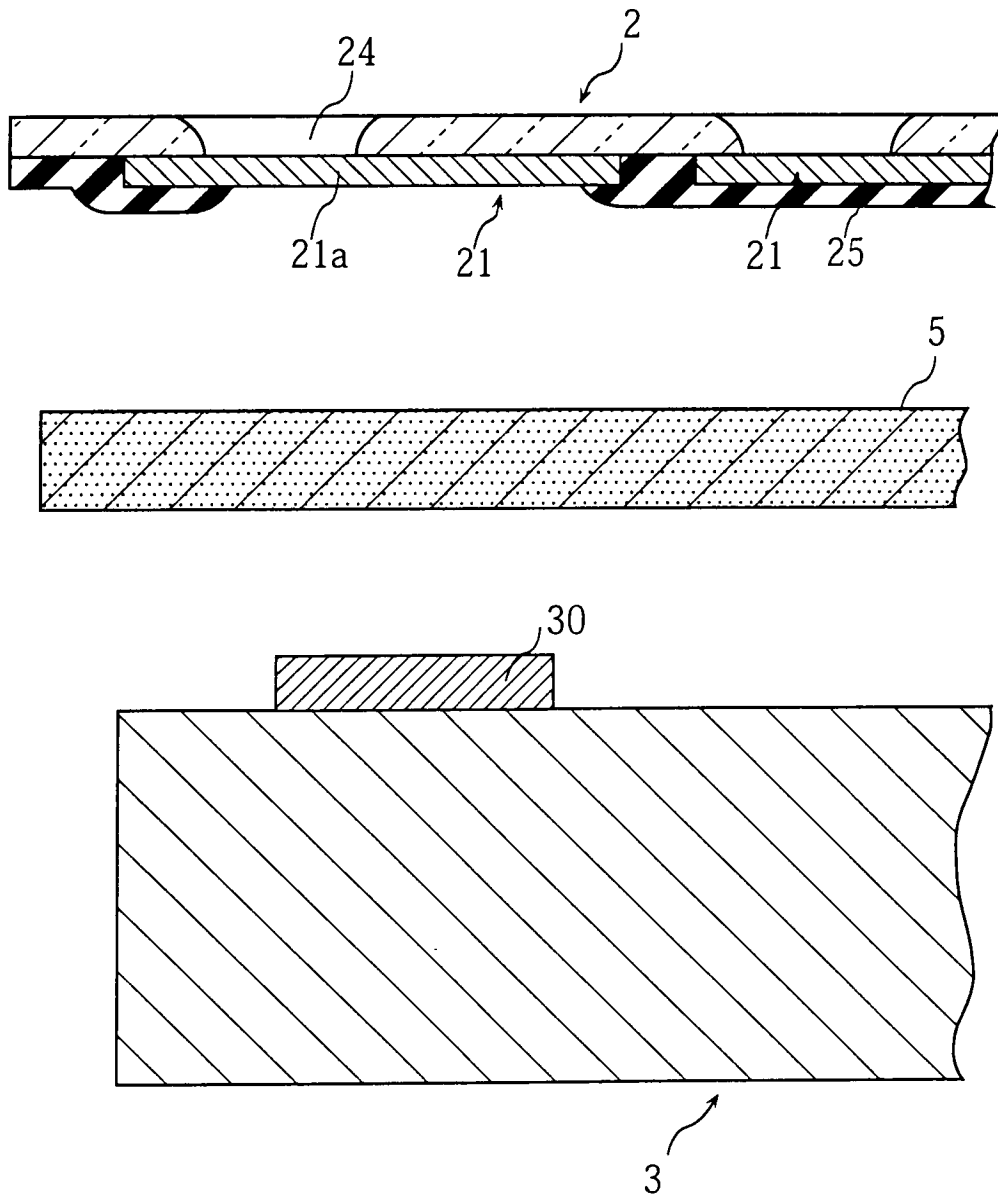
상기 수지패키지에는 상기 반도체칩을 둘러싸는 틀형상보강부재가 포함되어 있는 것을 특징으로 하는 반도체장치.

도면

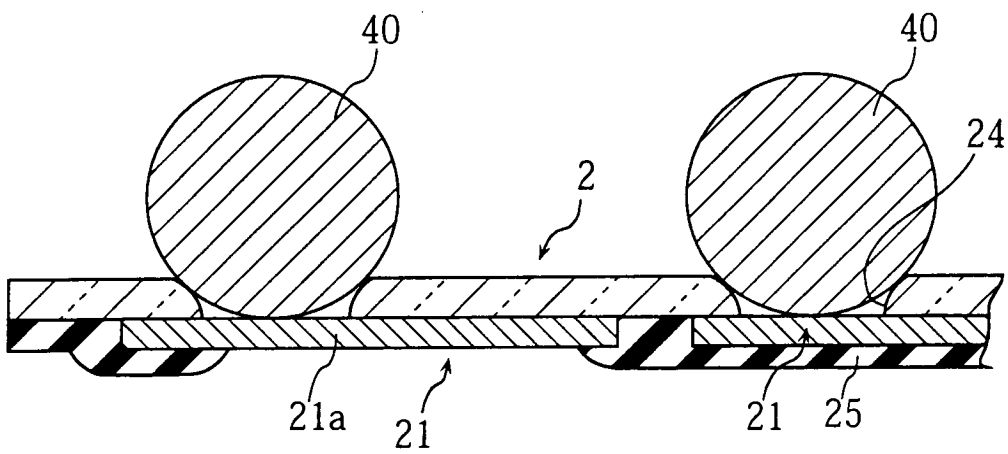
도면1



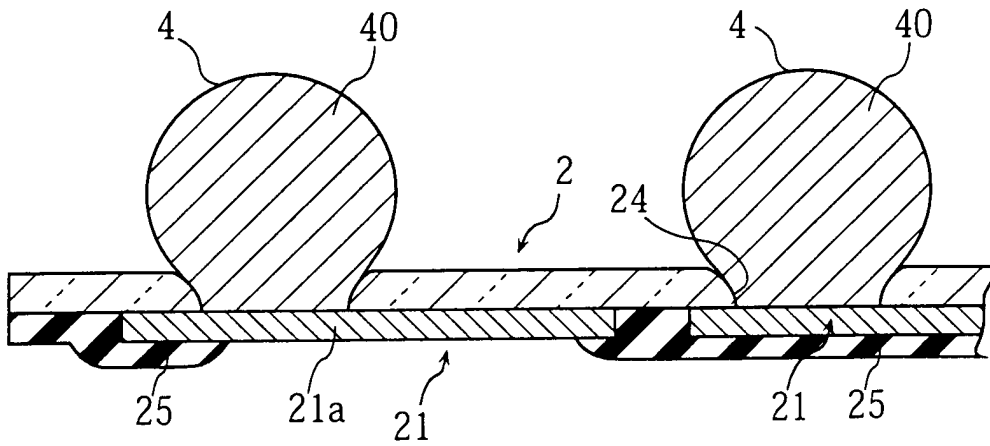
도면2



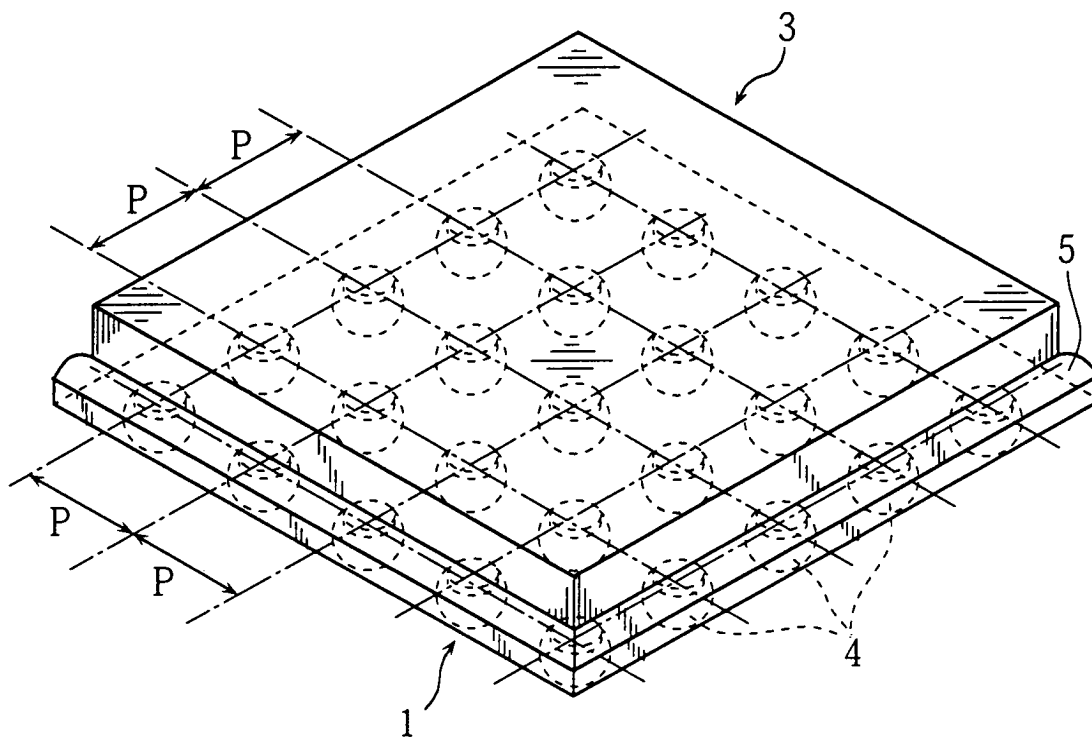
도면3



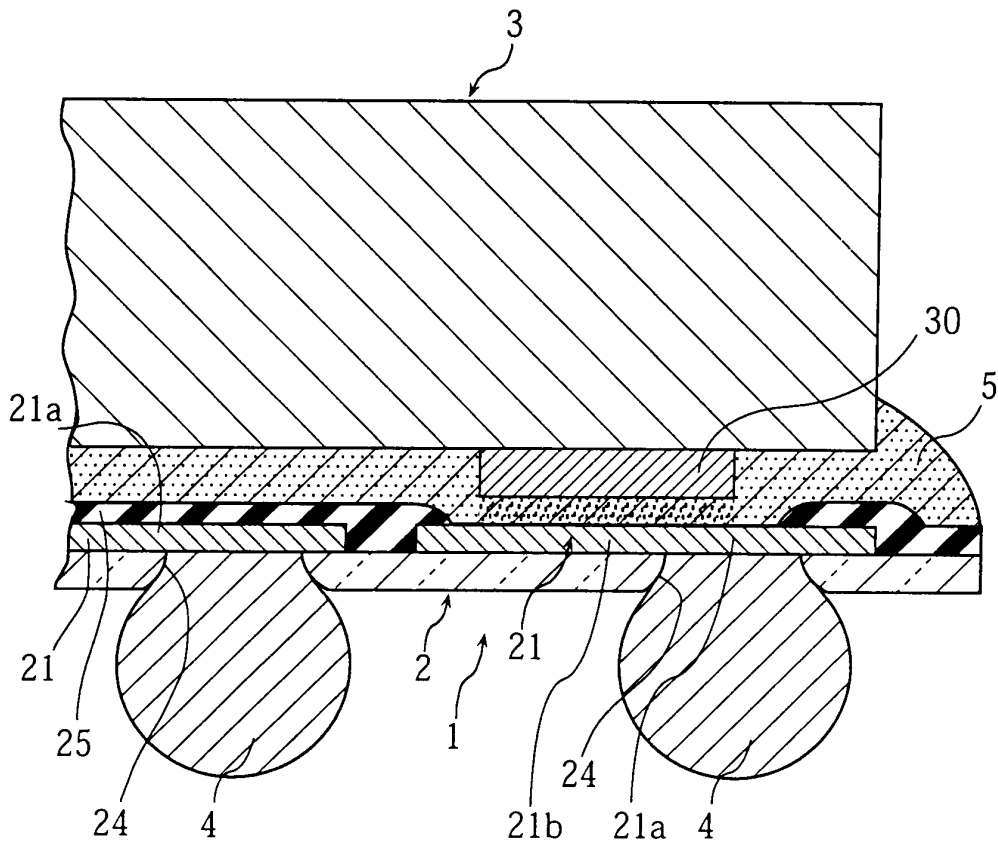
도면4



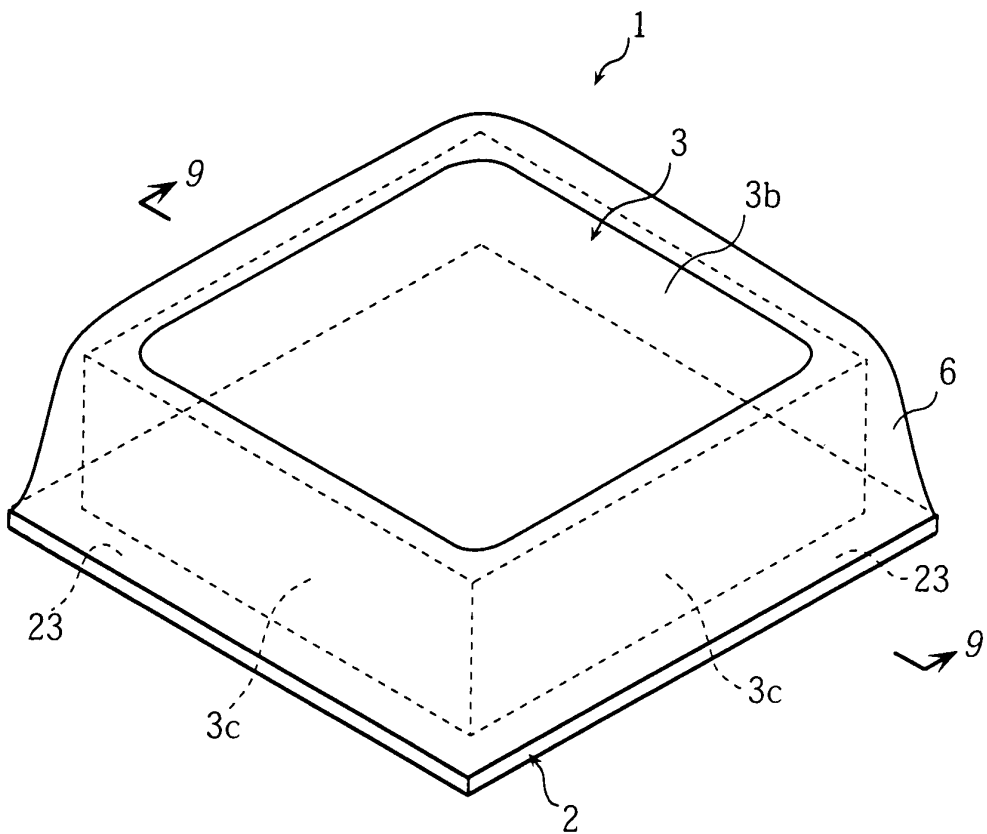
도면5



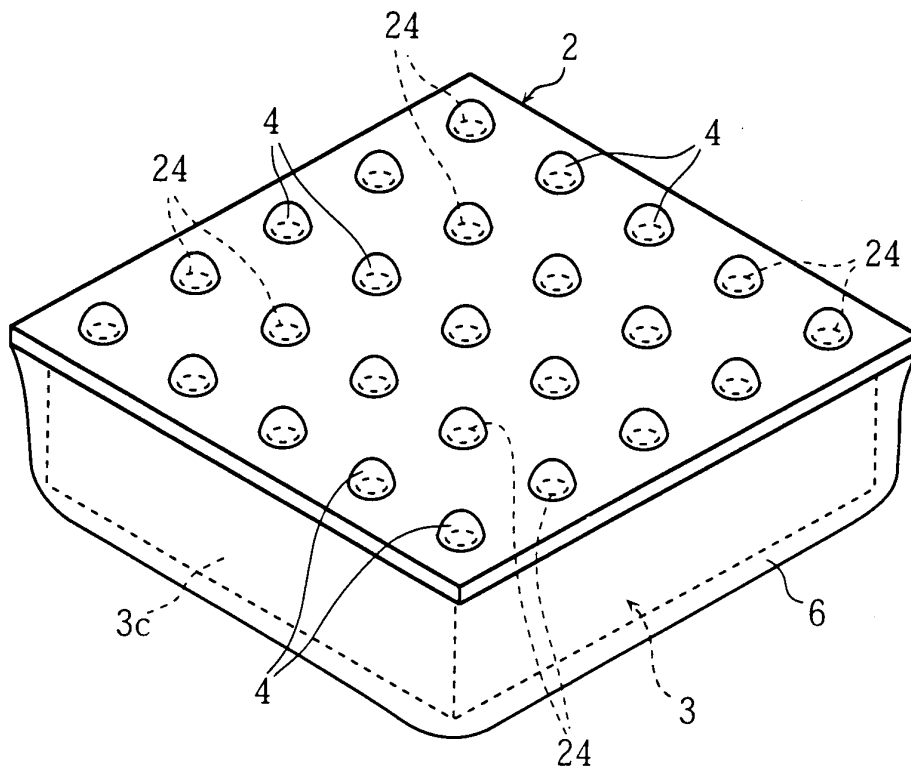
도면6



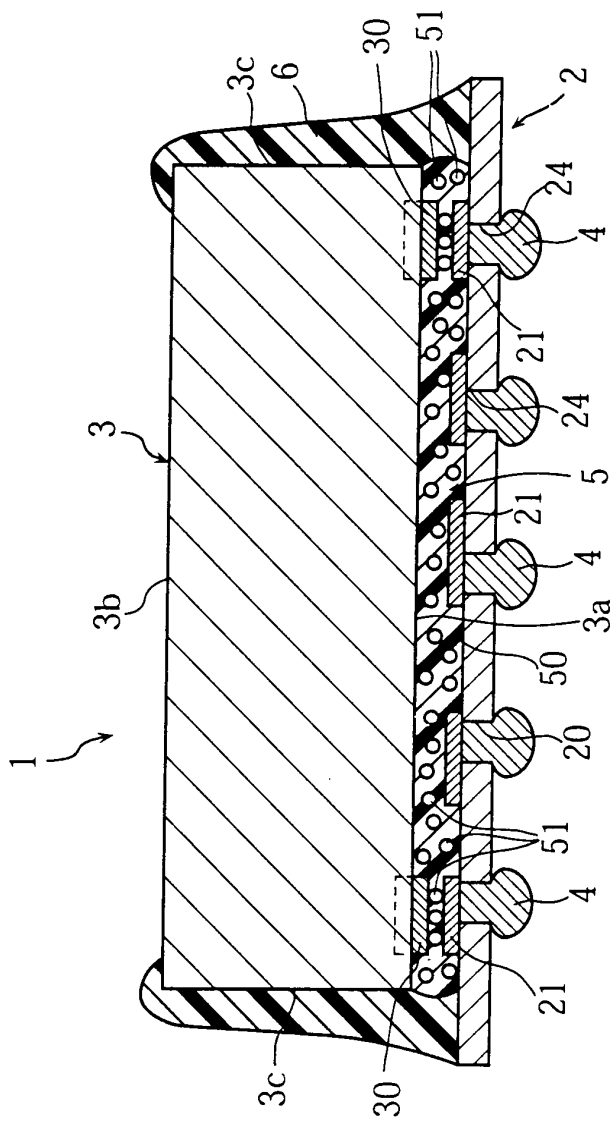
도면7



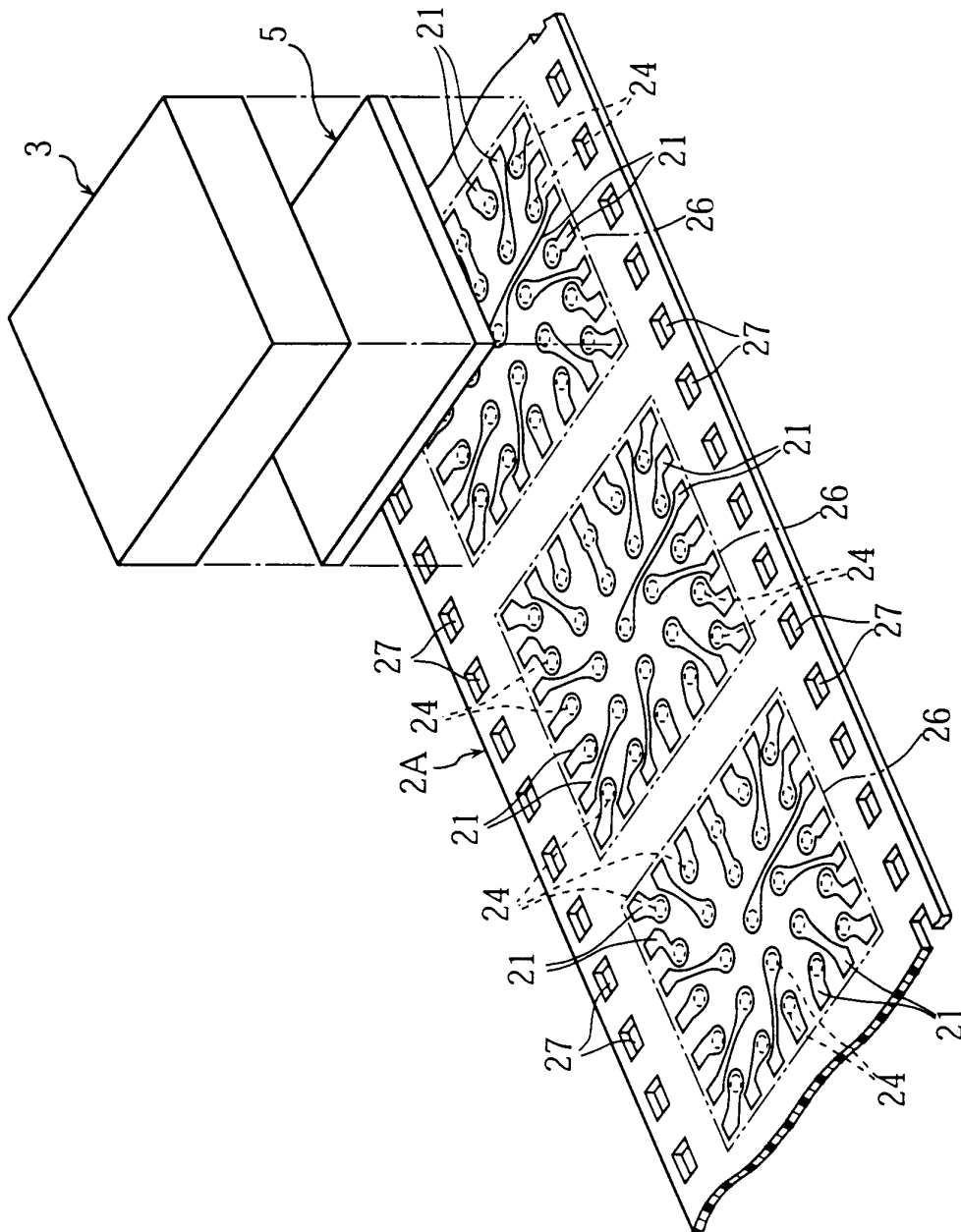
도면8



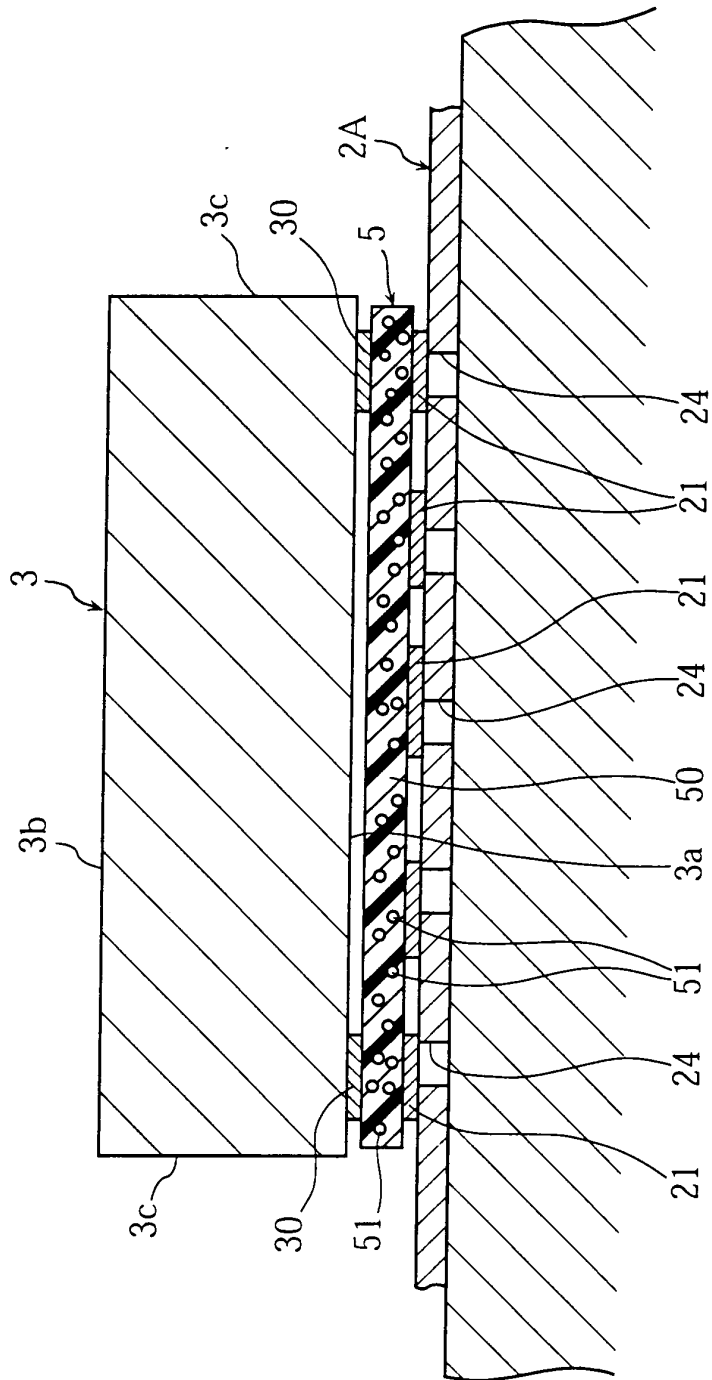
도면9



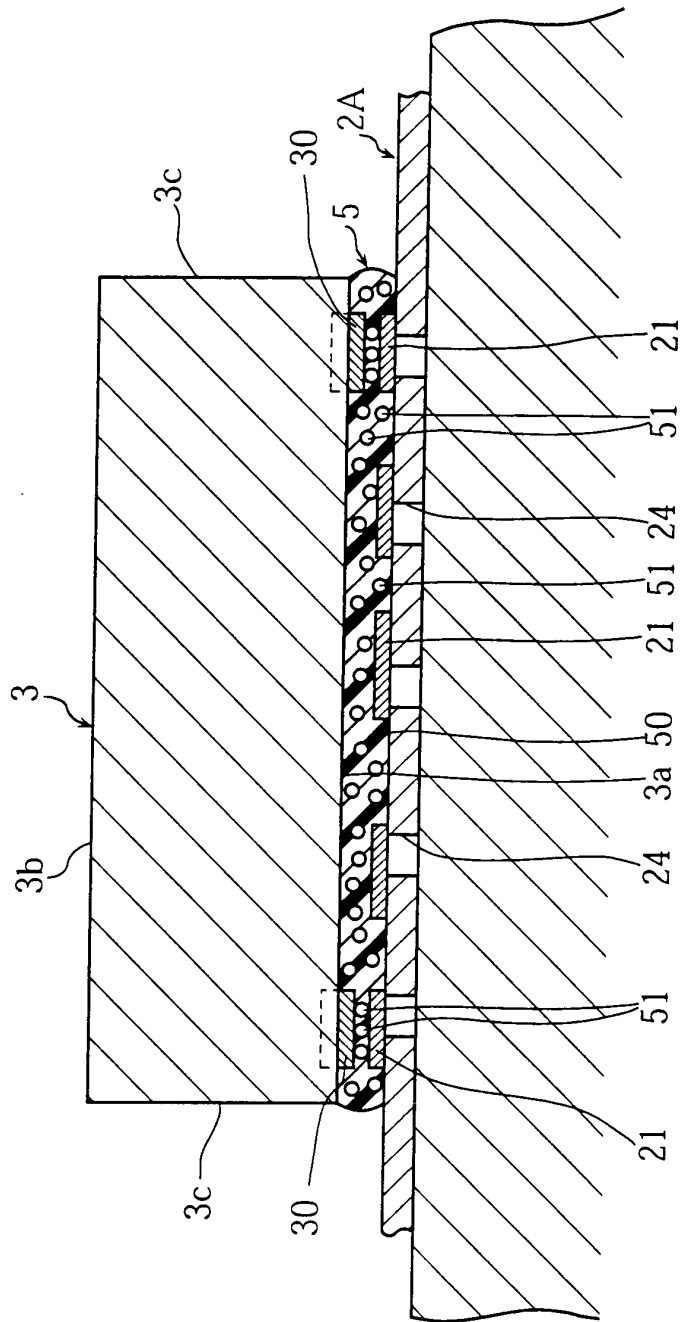
도면 10



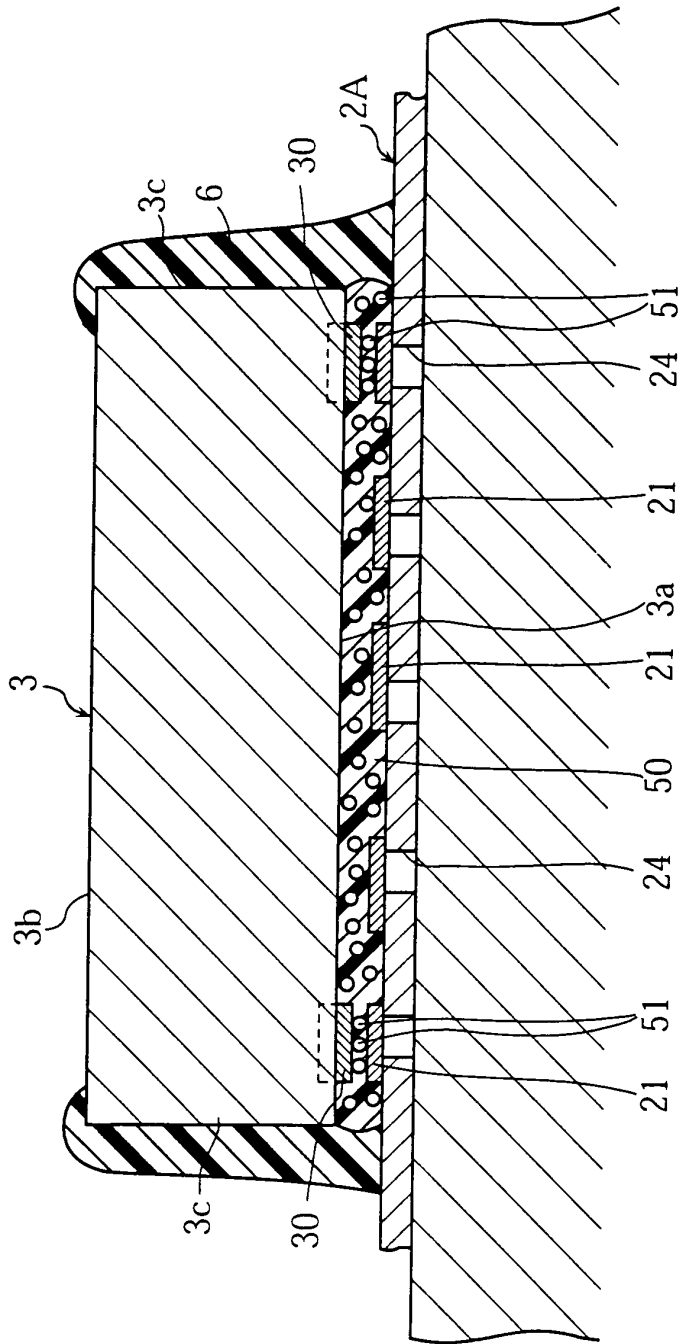
도면11



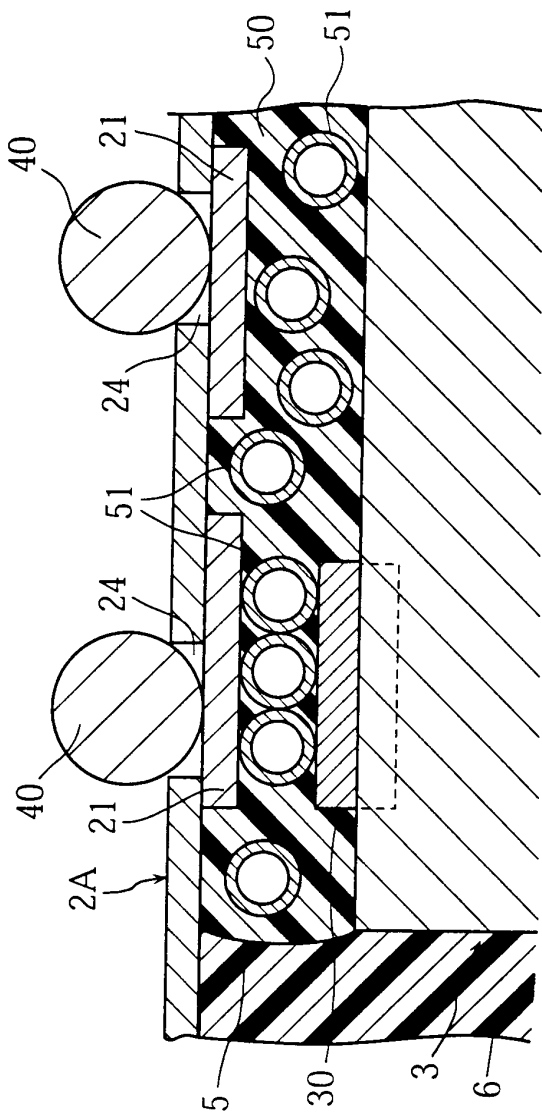
도면12



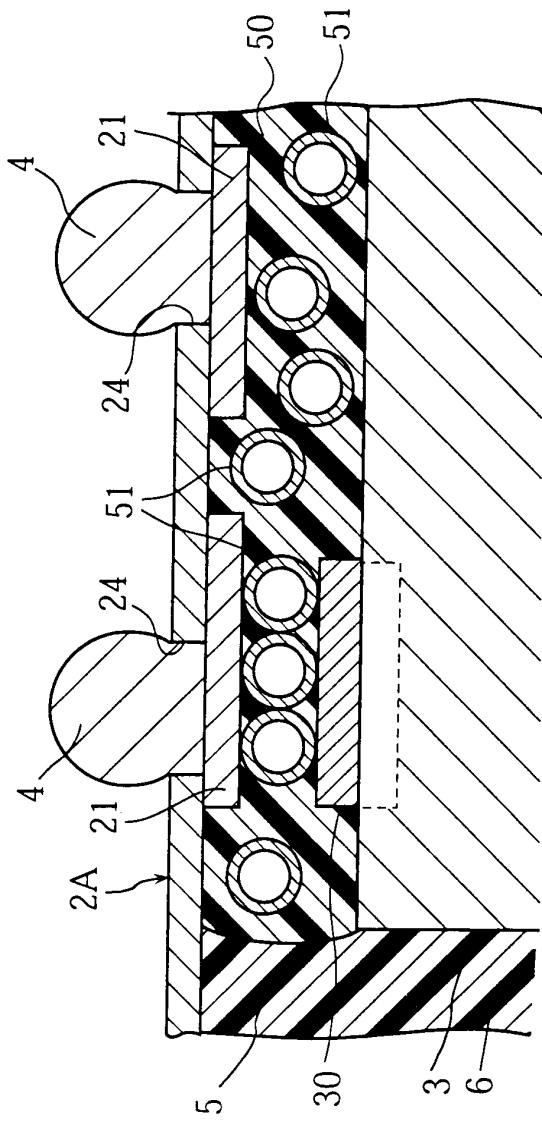
도면 13



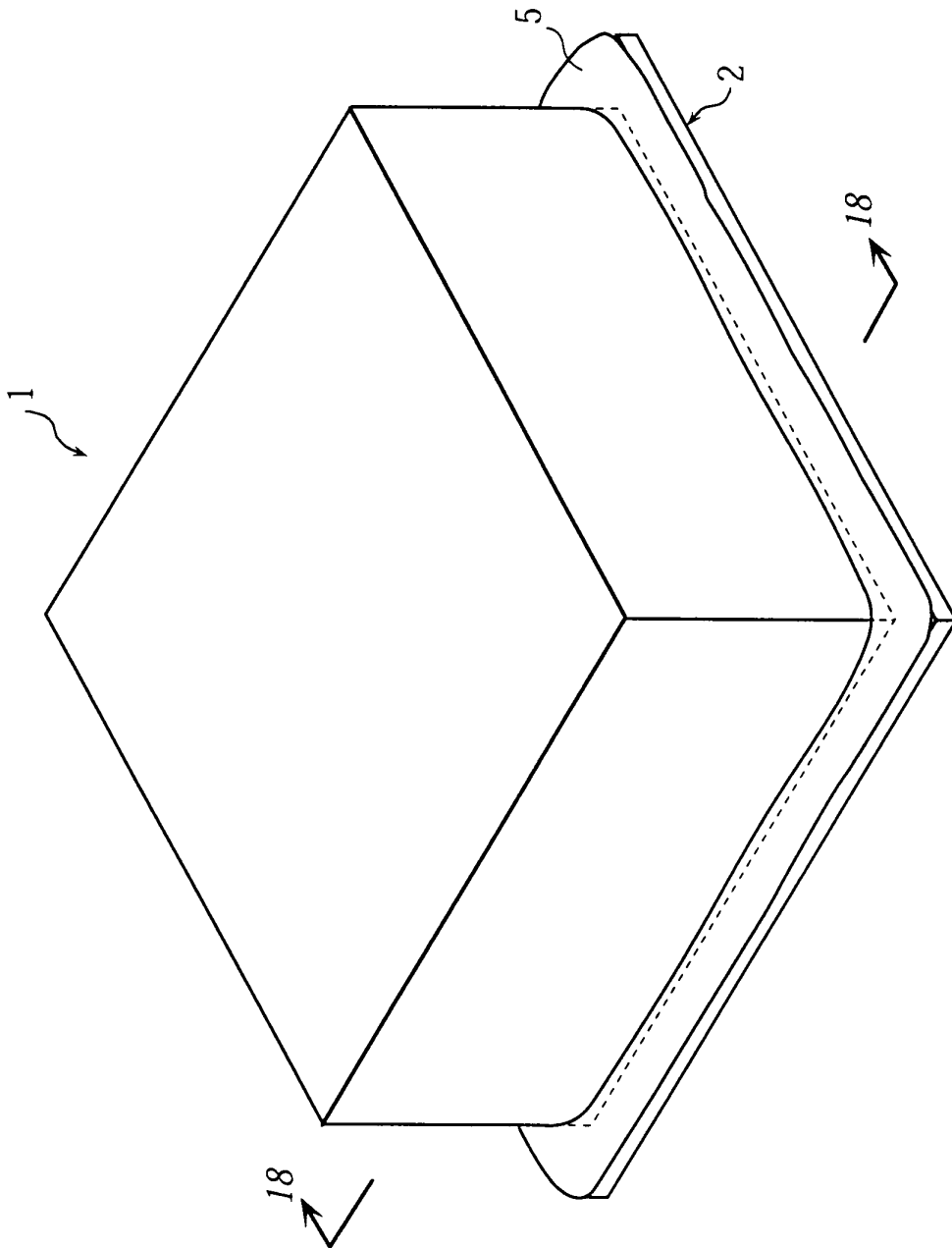
도면 14



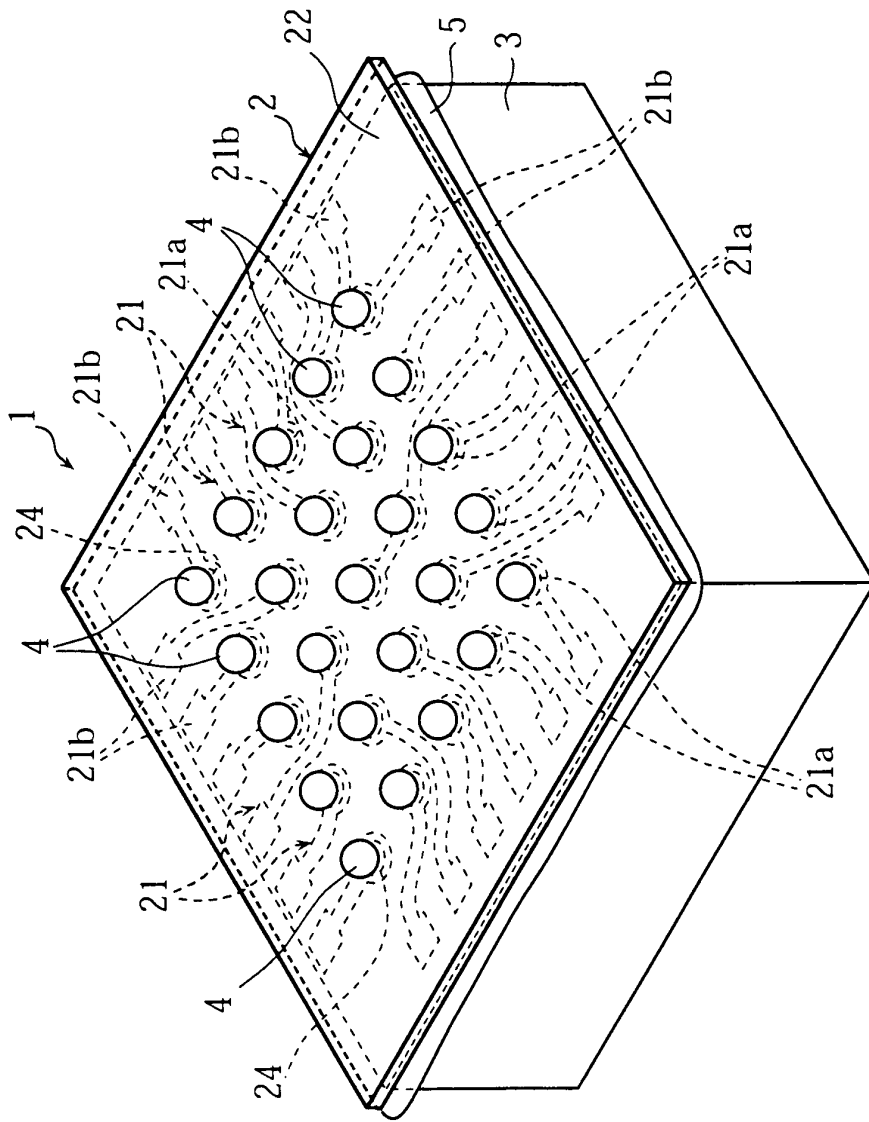
도면15



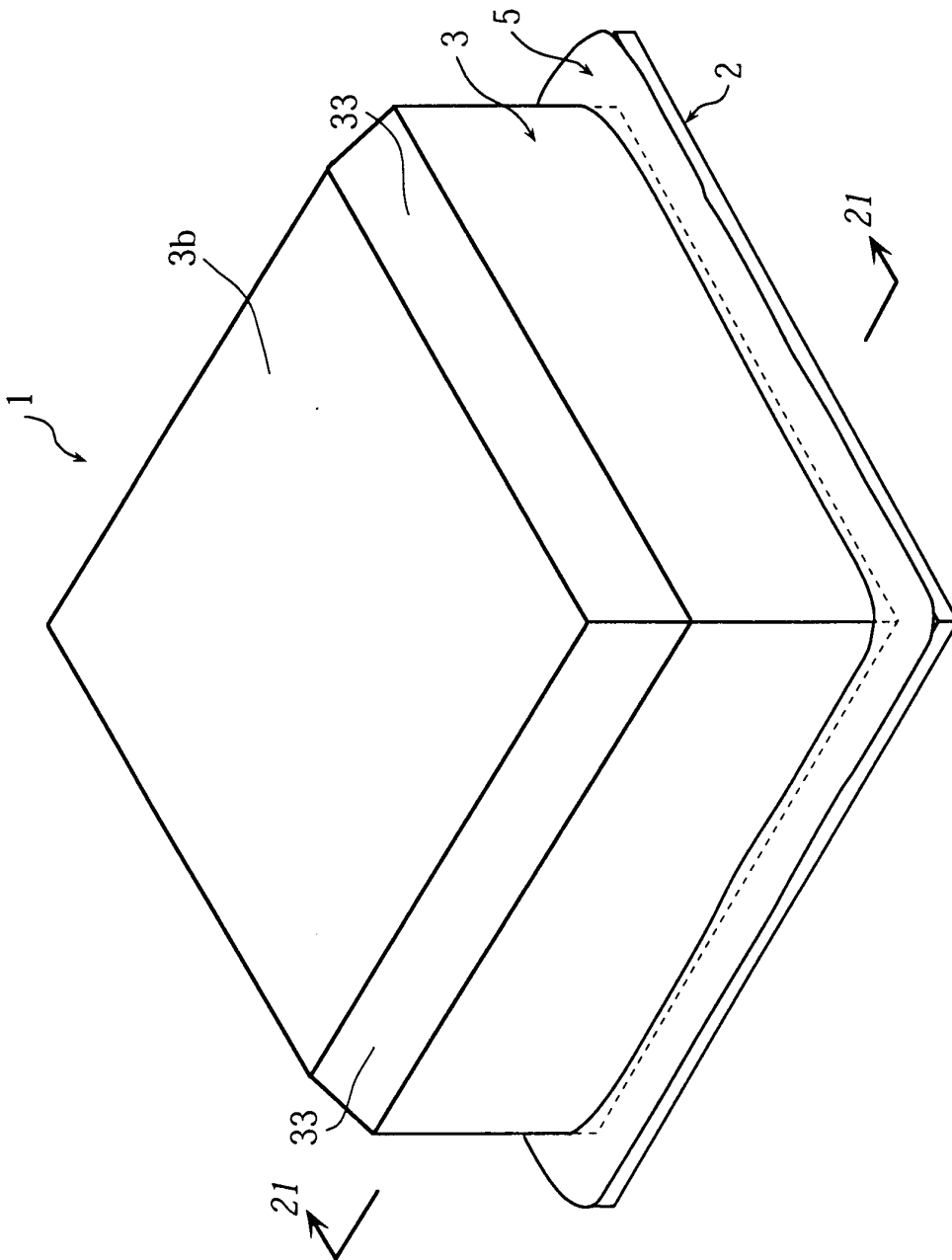
도면 16



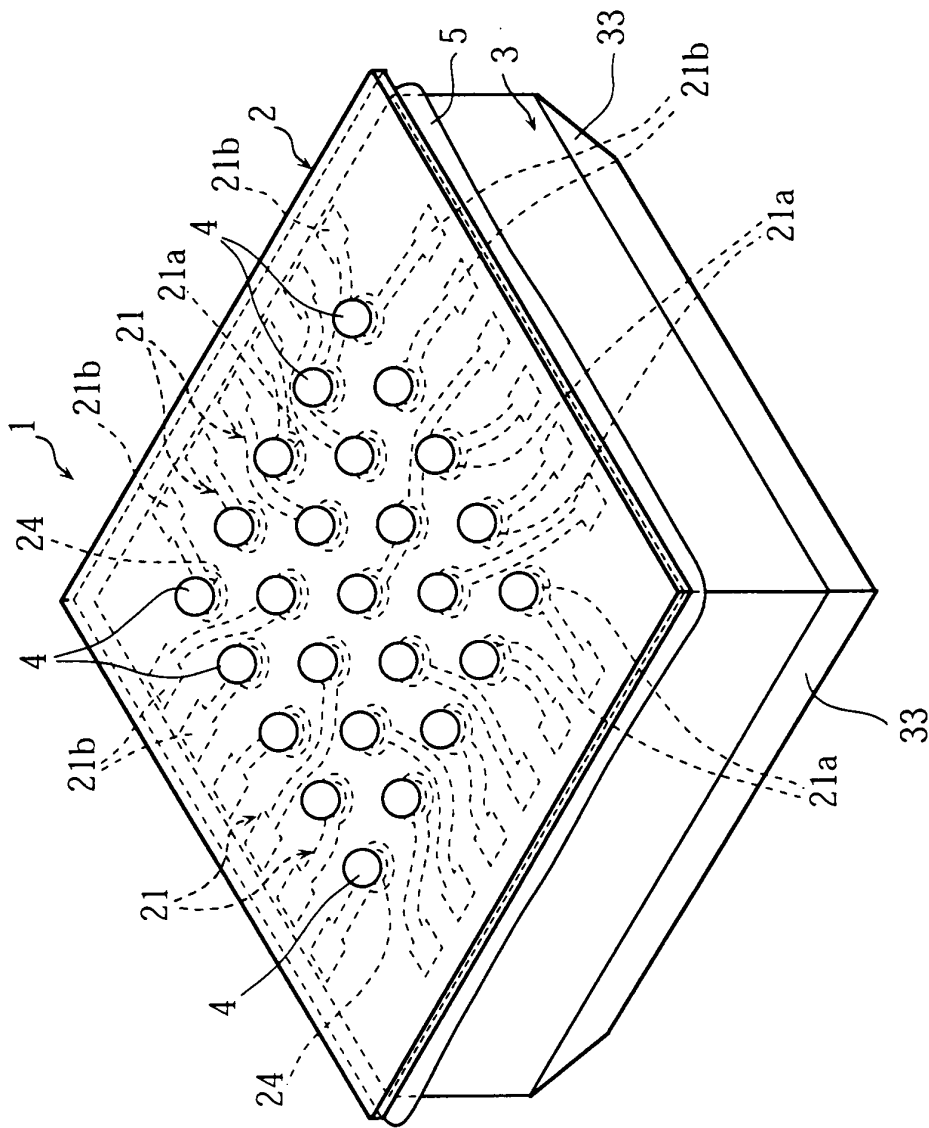
도면17



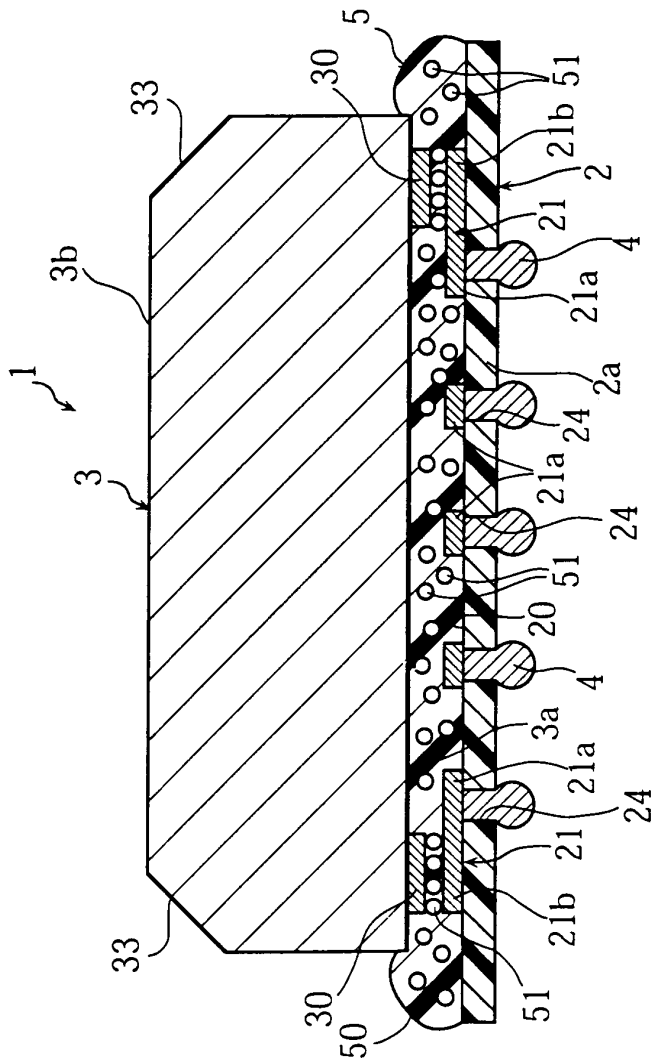
도면 19



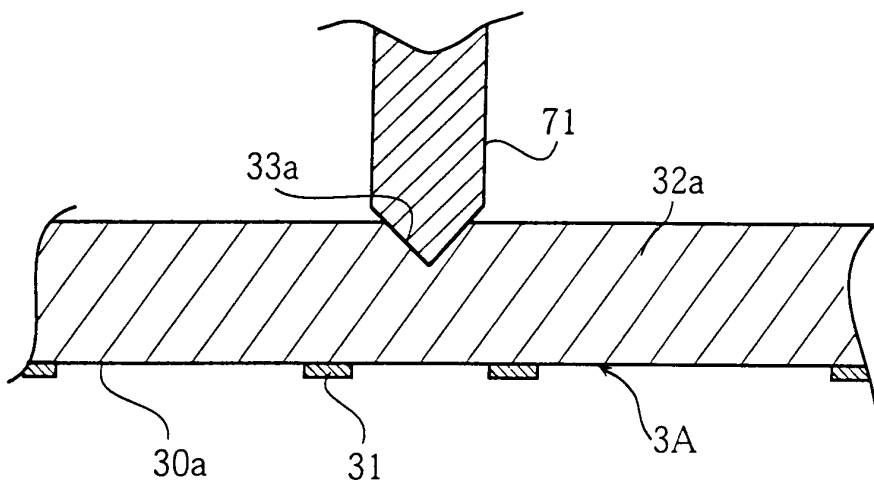
도면20



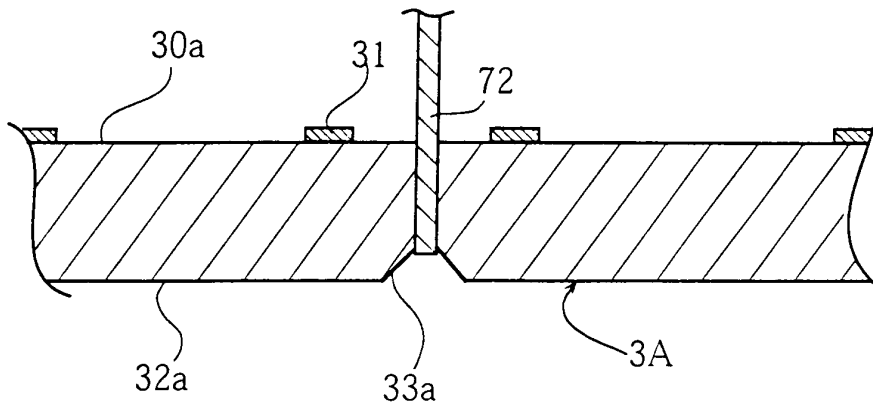
도면21



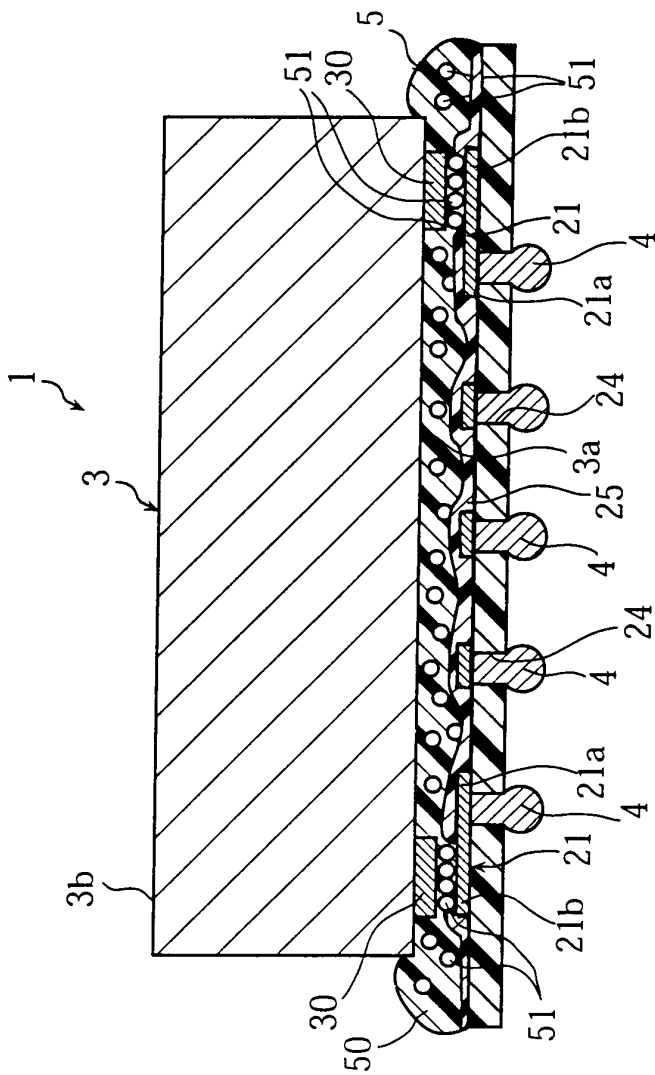
도면22a



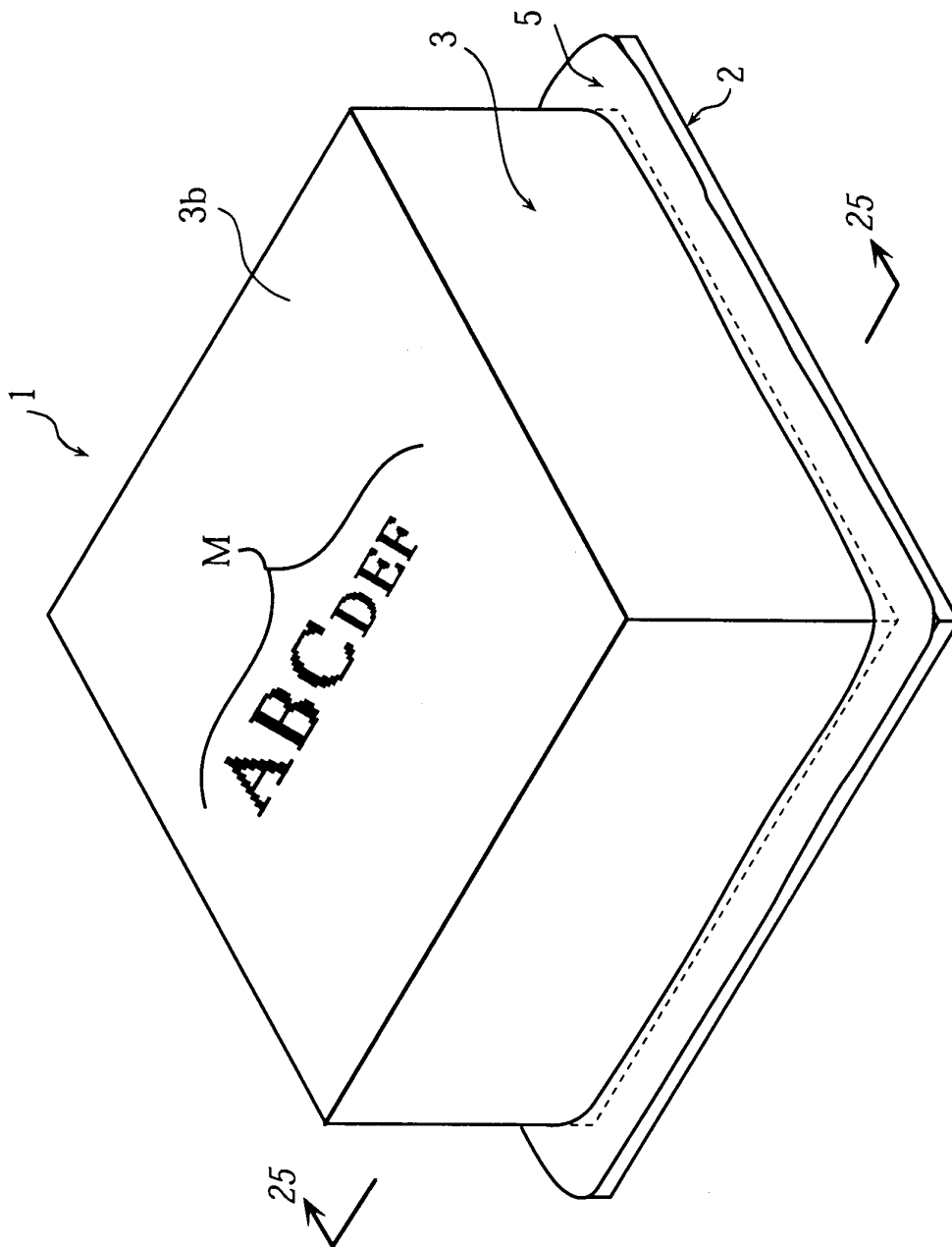
도면22b



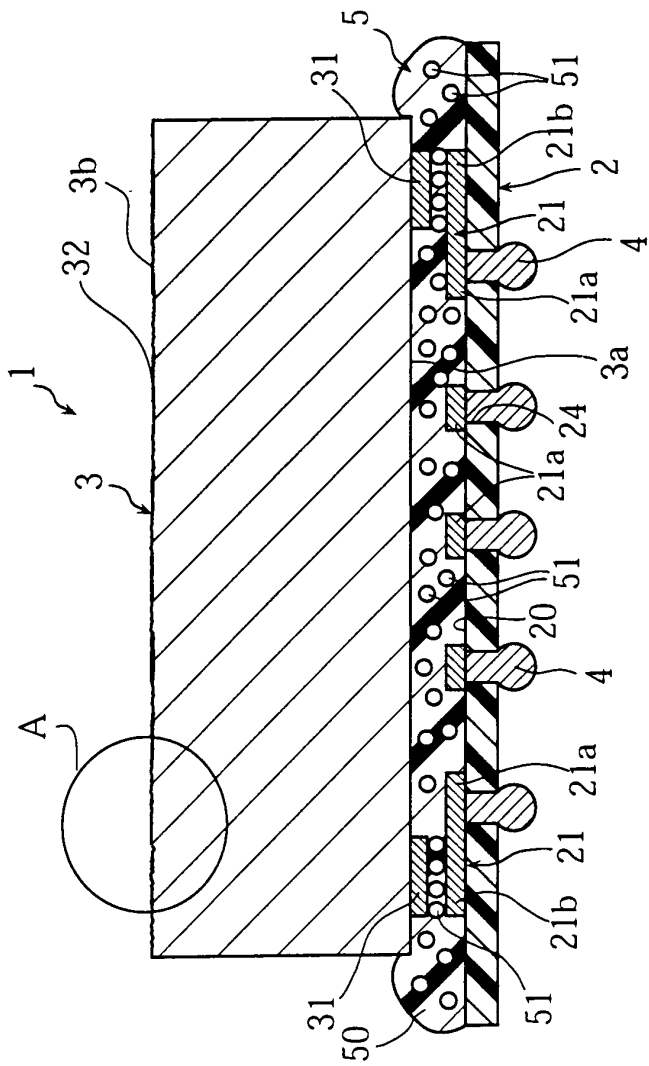
도면23



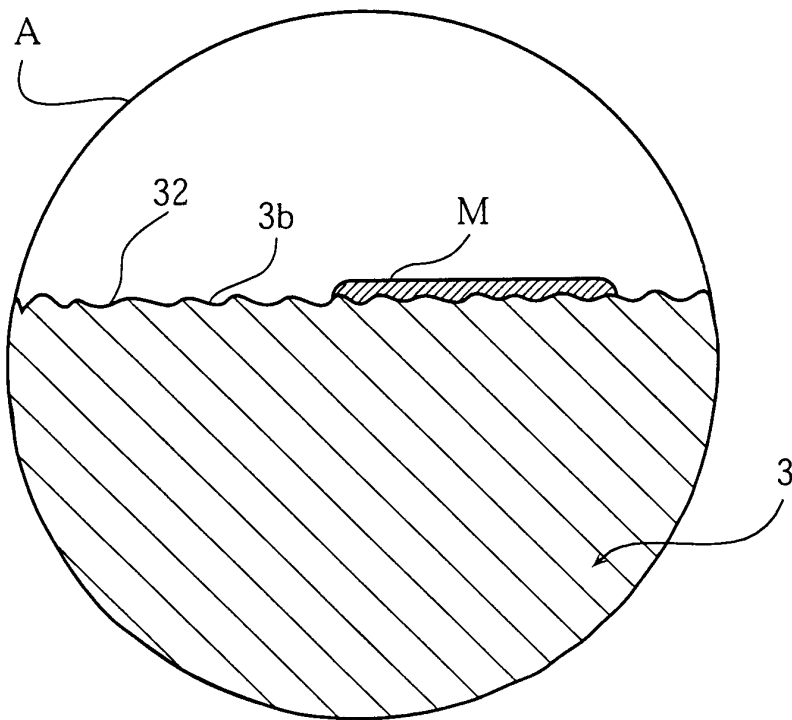
도면24



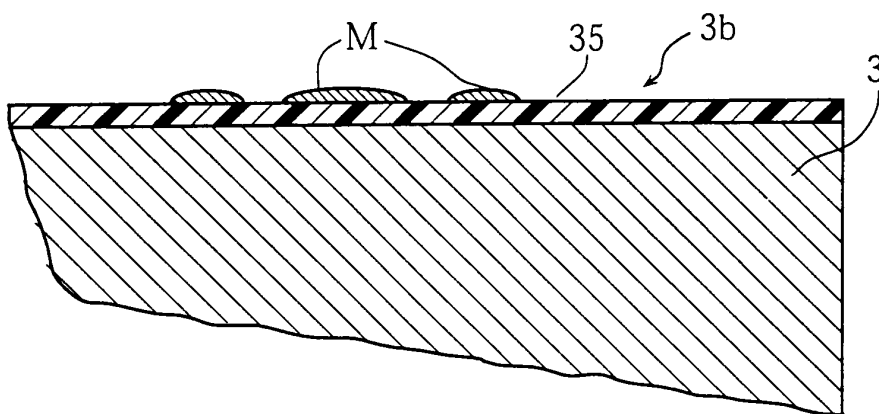
도면25



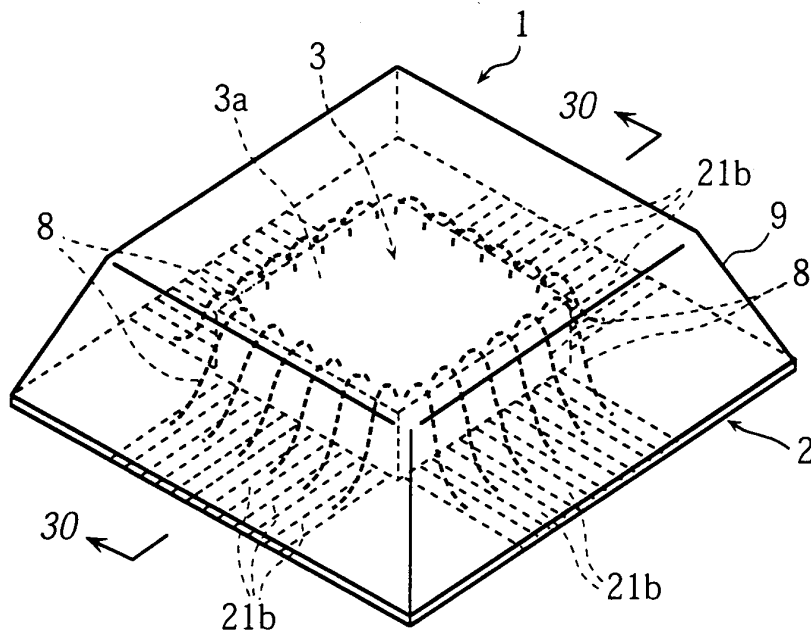
도면26



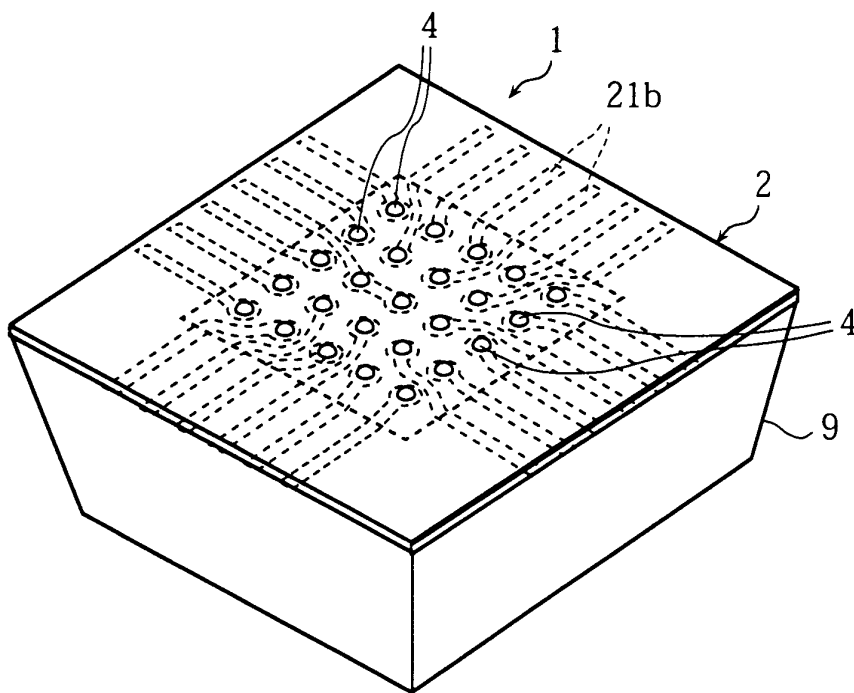
도면27



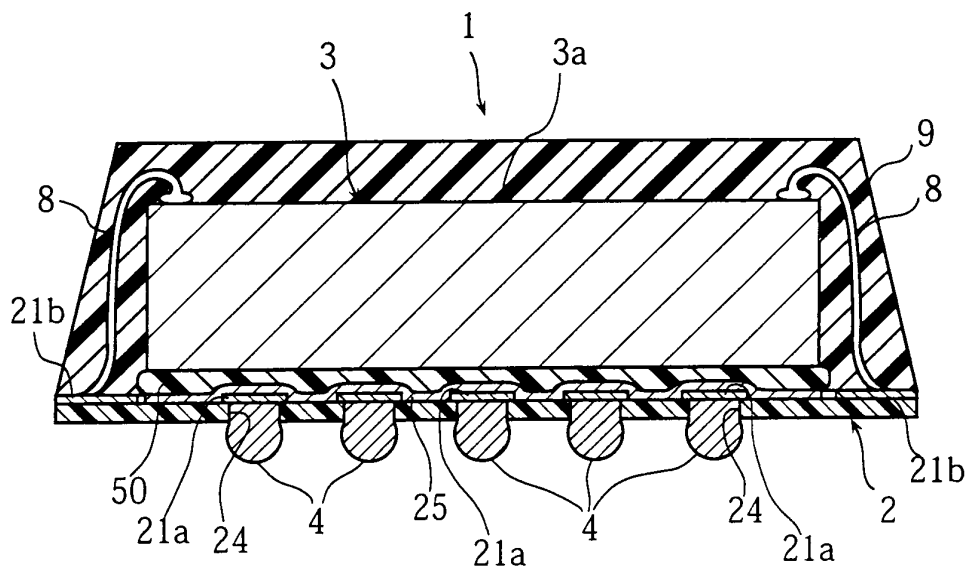
도면28



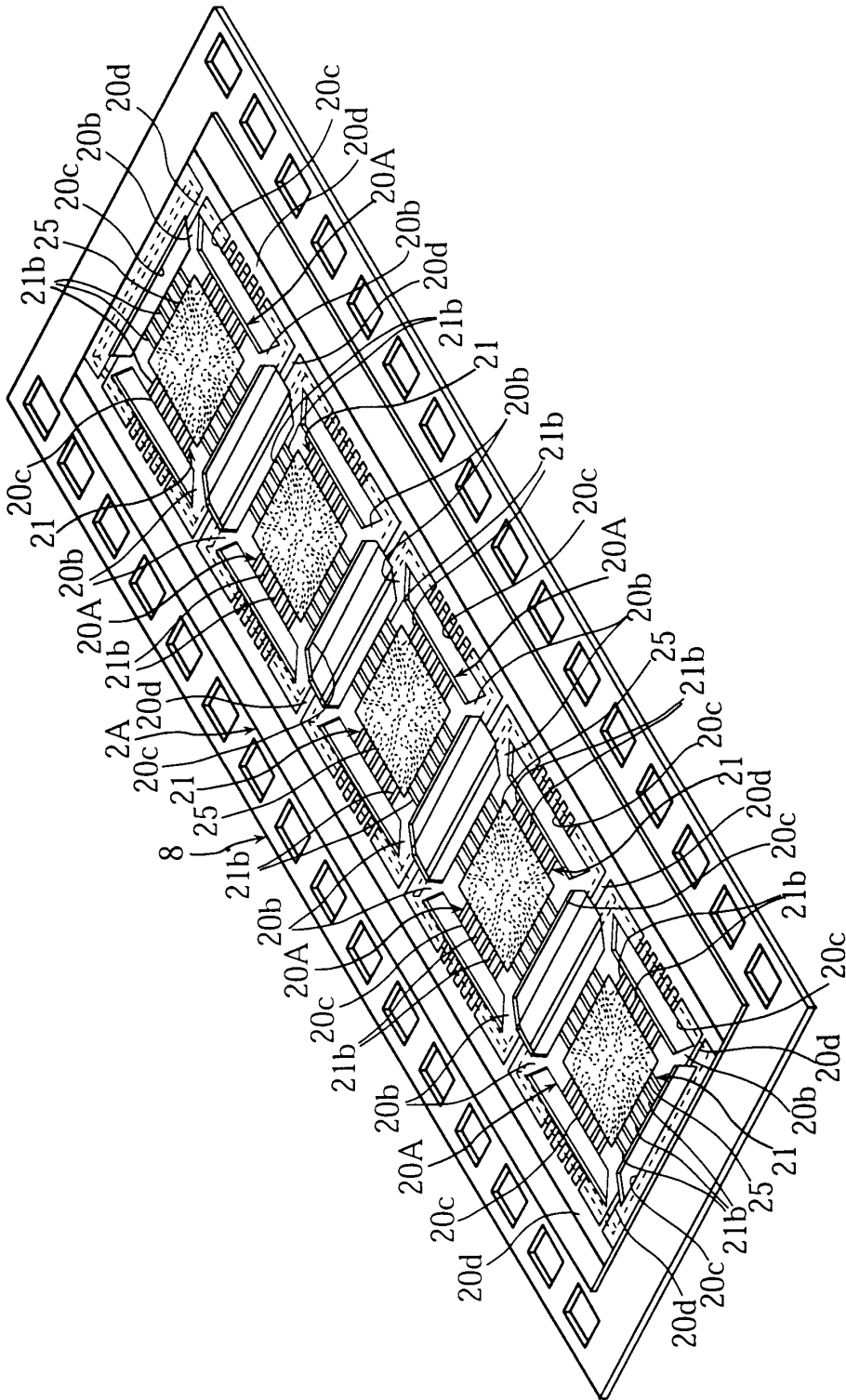
도면29



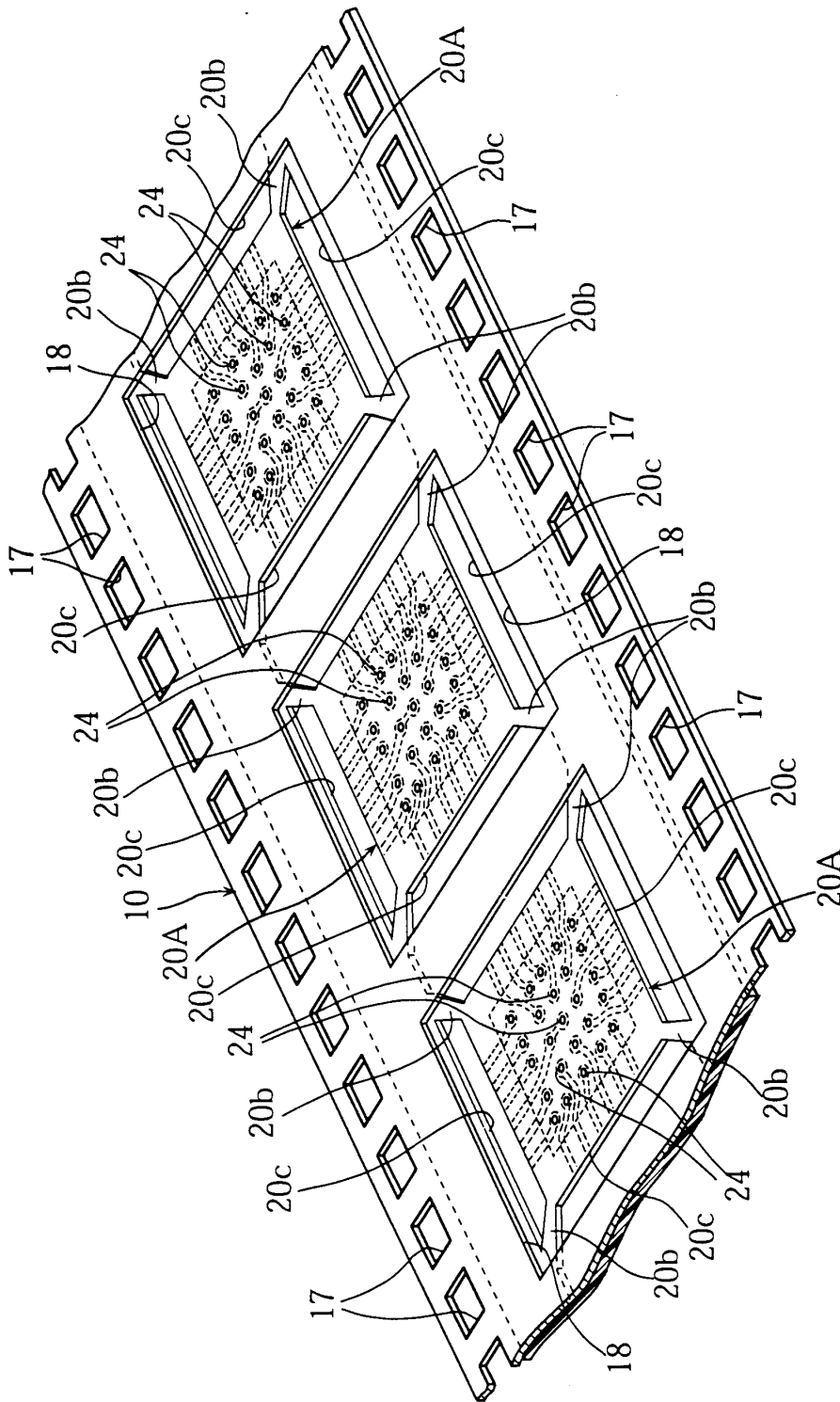
도면30



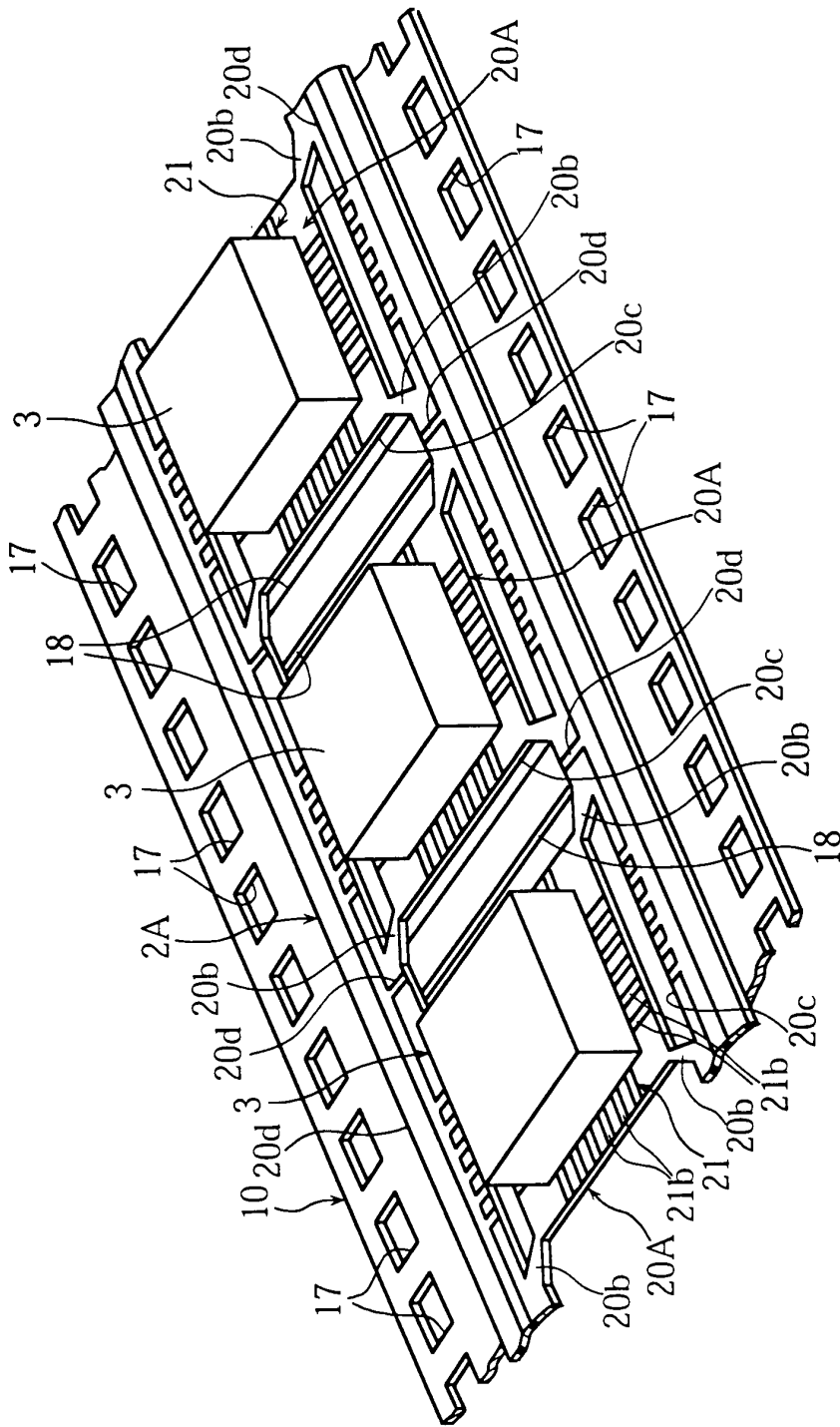
도면31



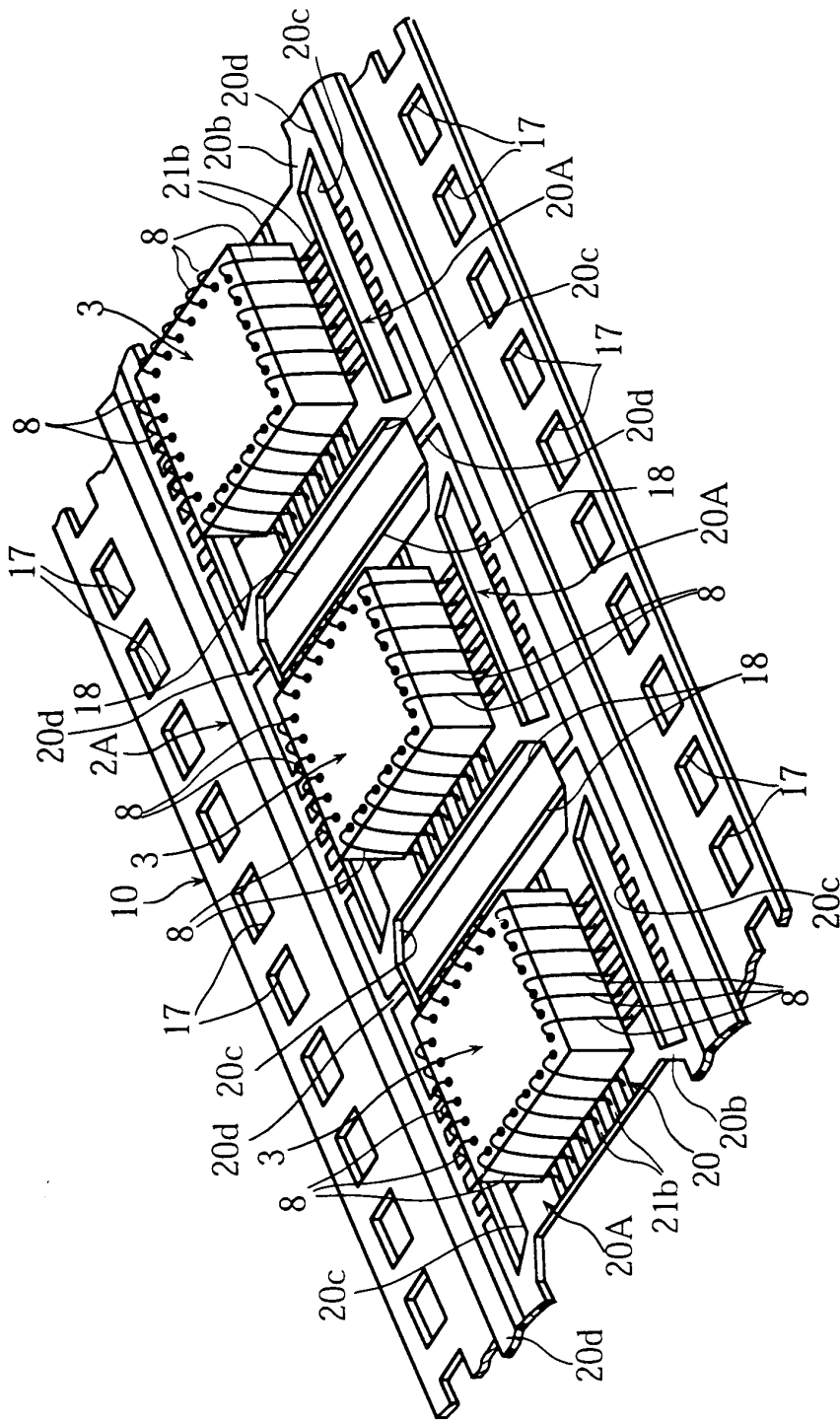
도면32



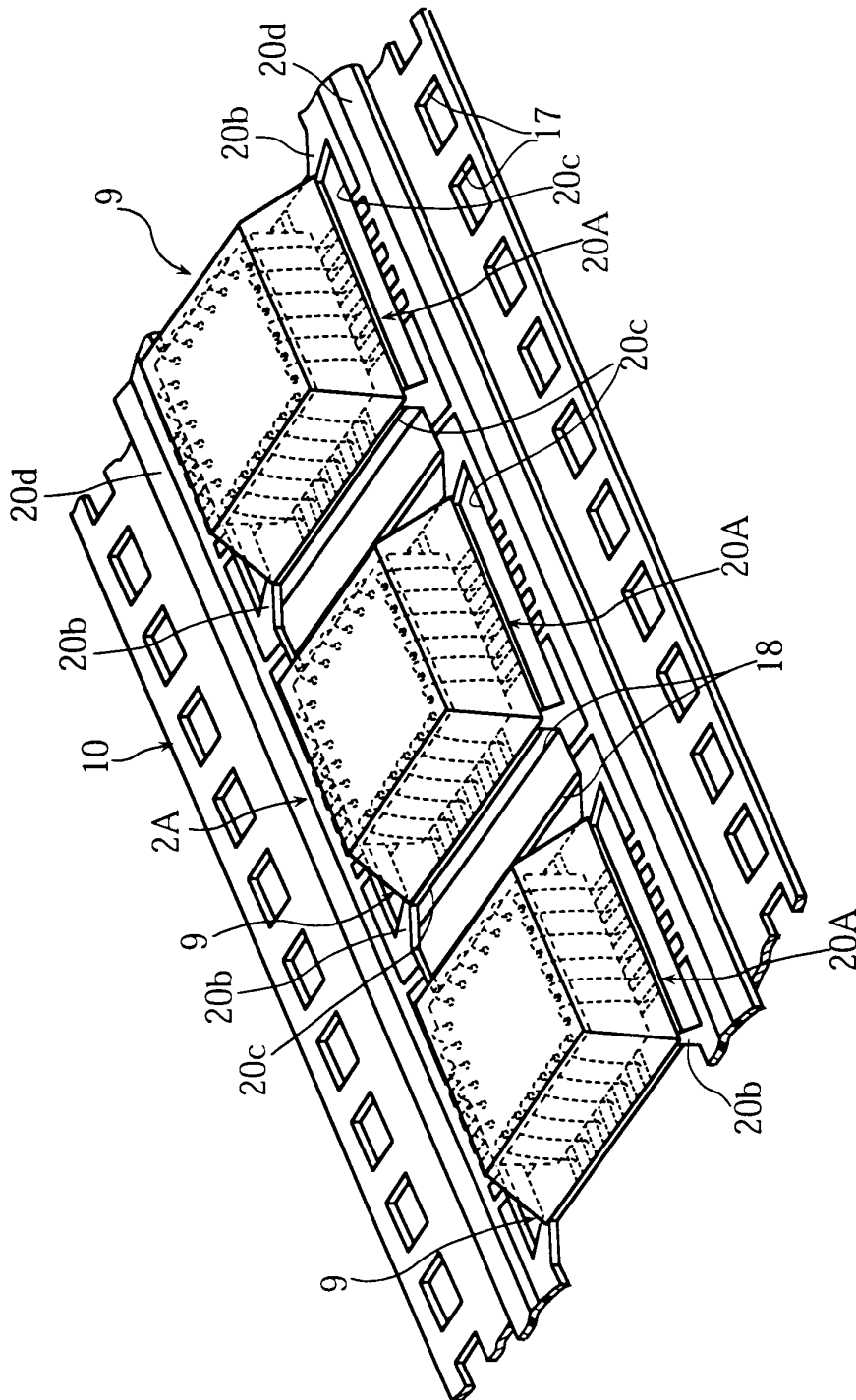
도면33



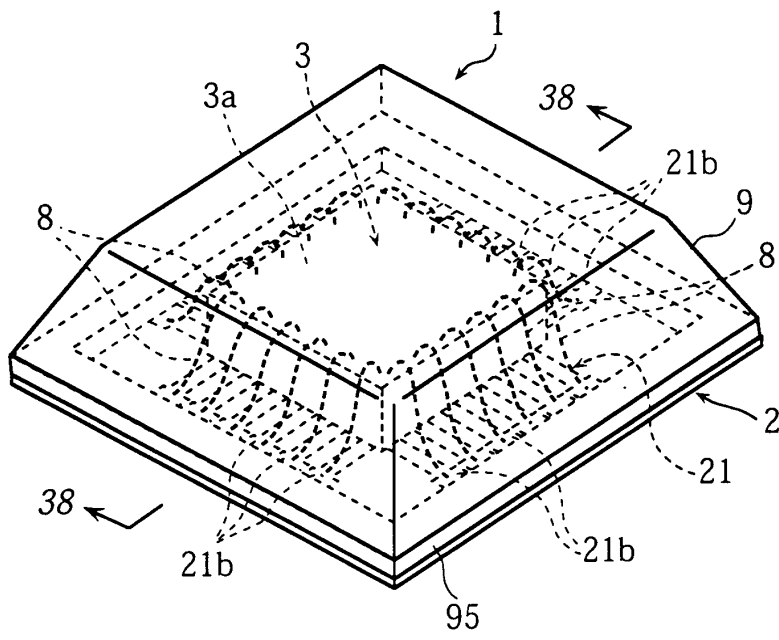
도면34



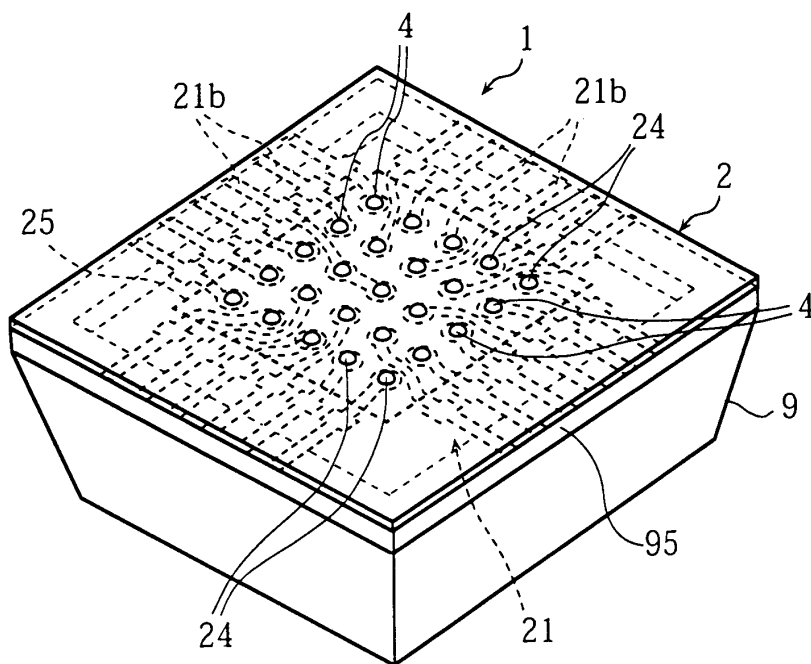
도면35



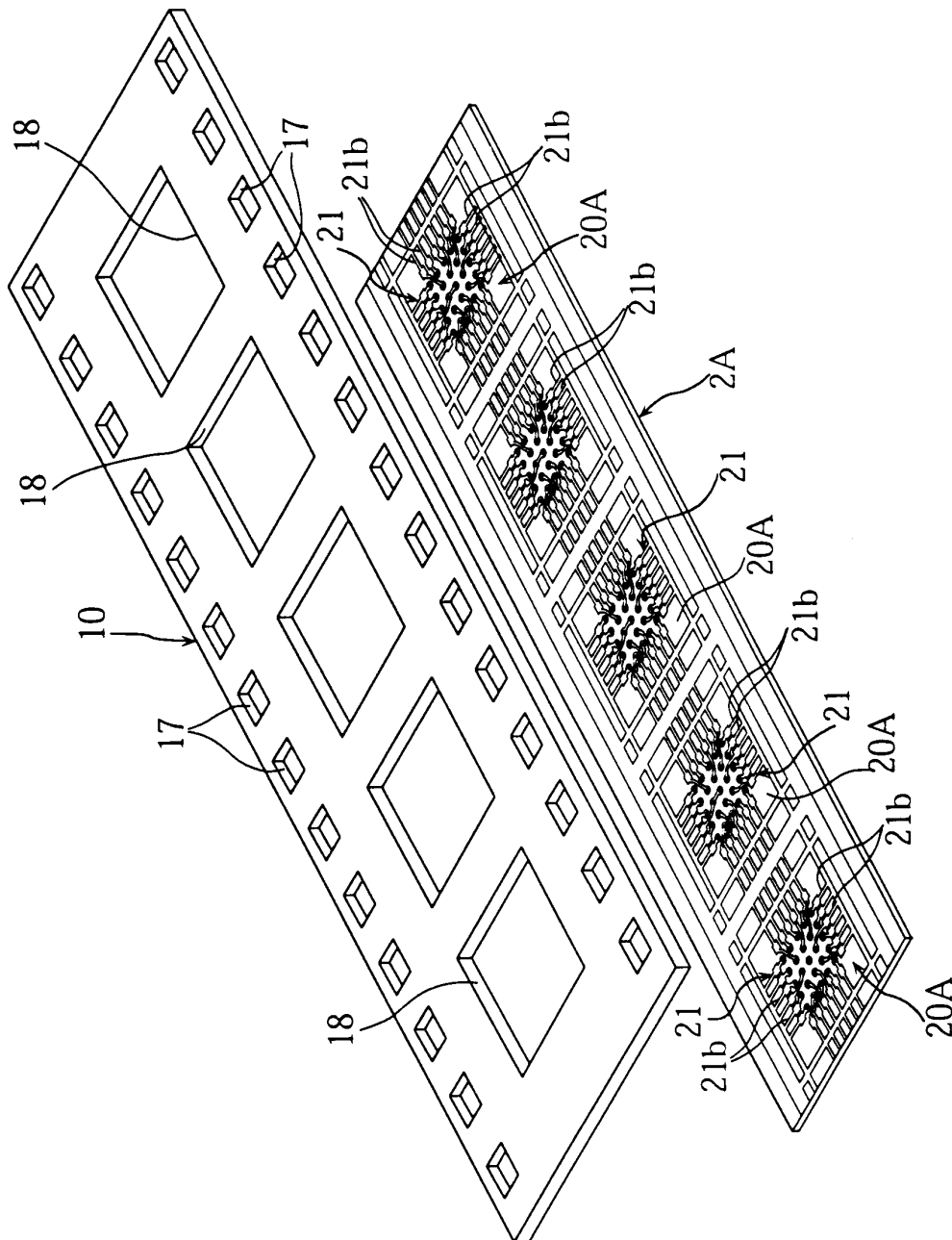
도면36



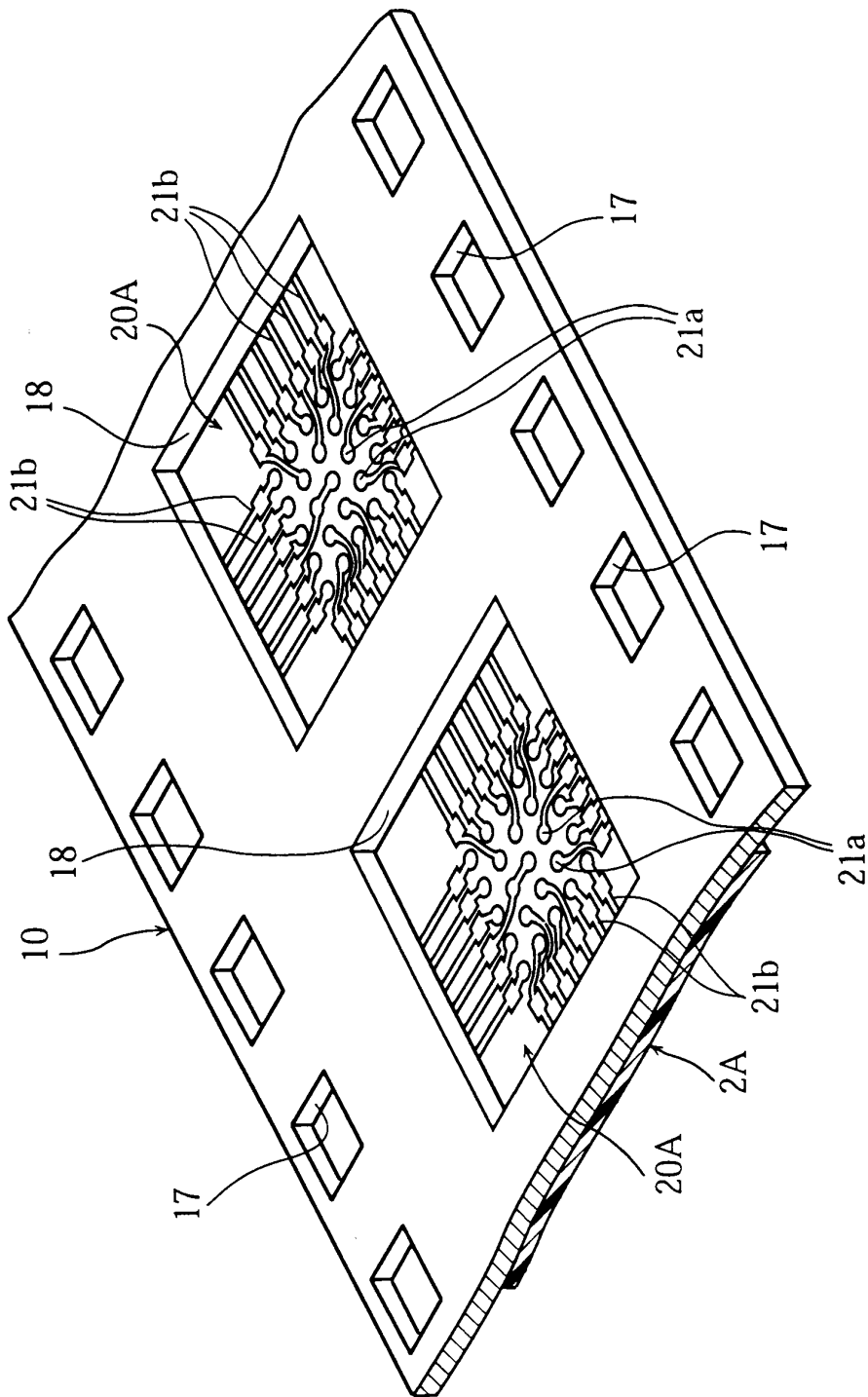
도면37



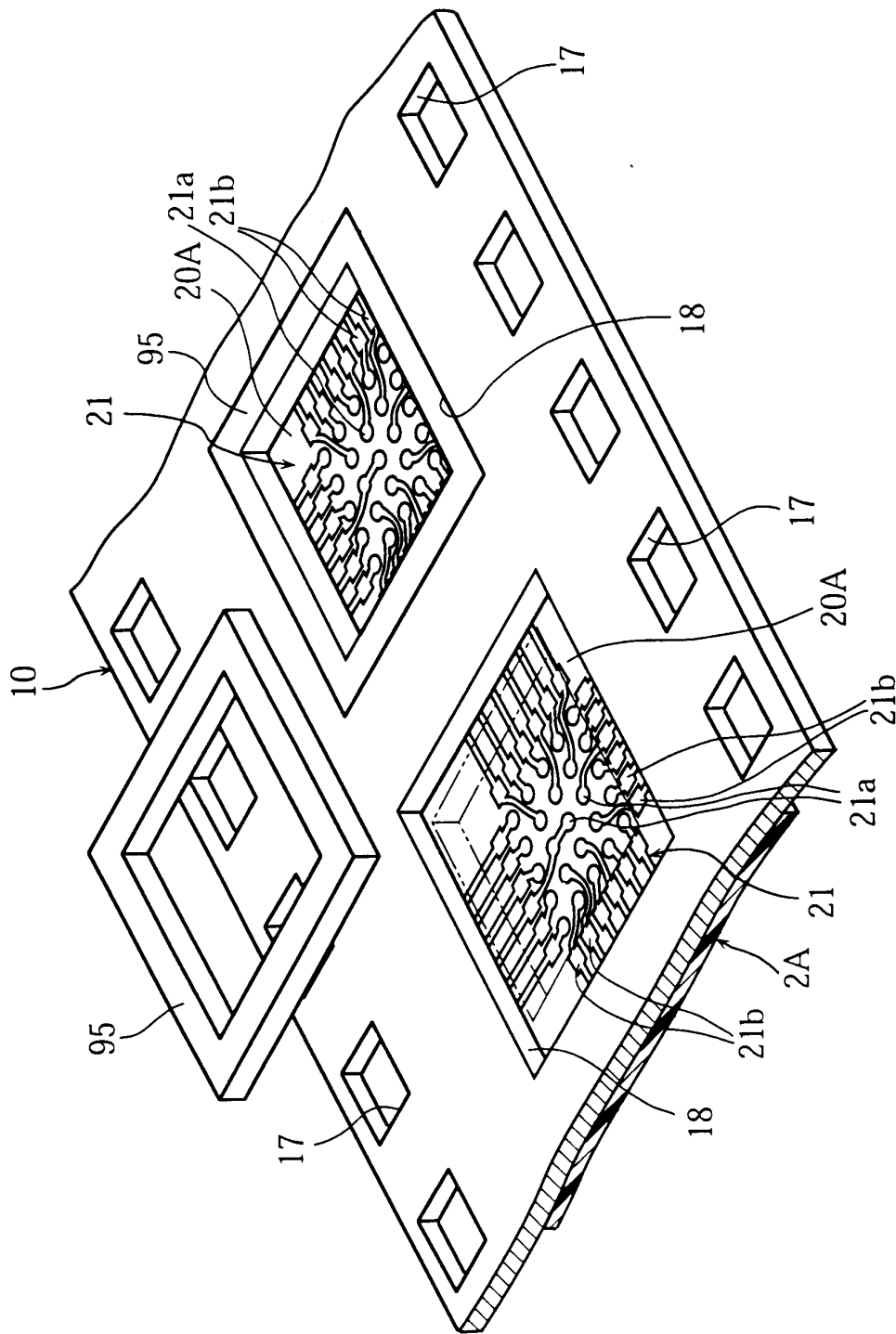
도면39



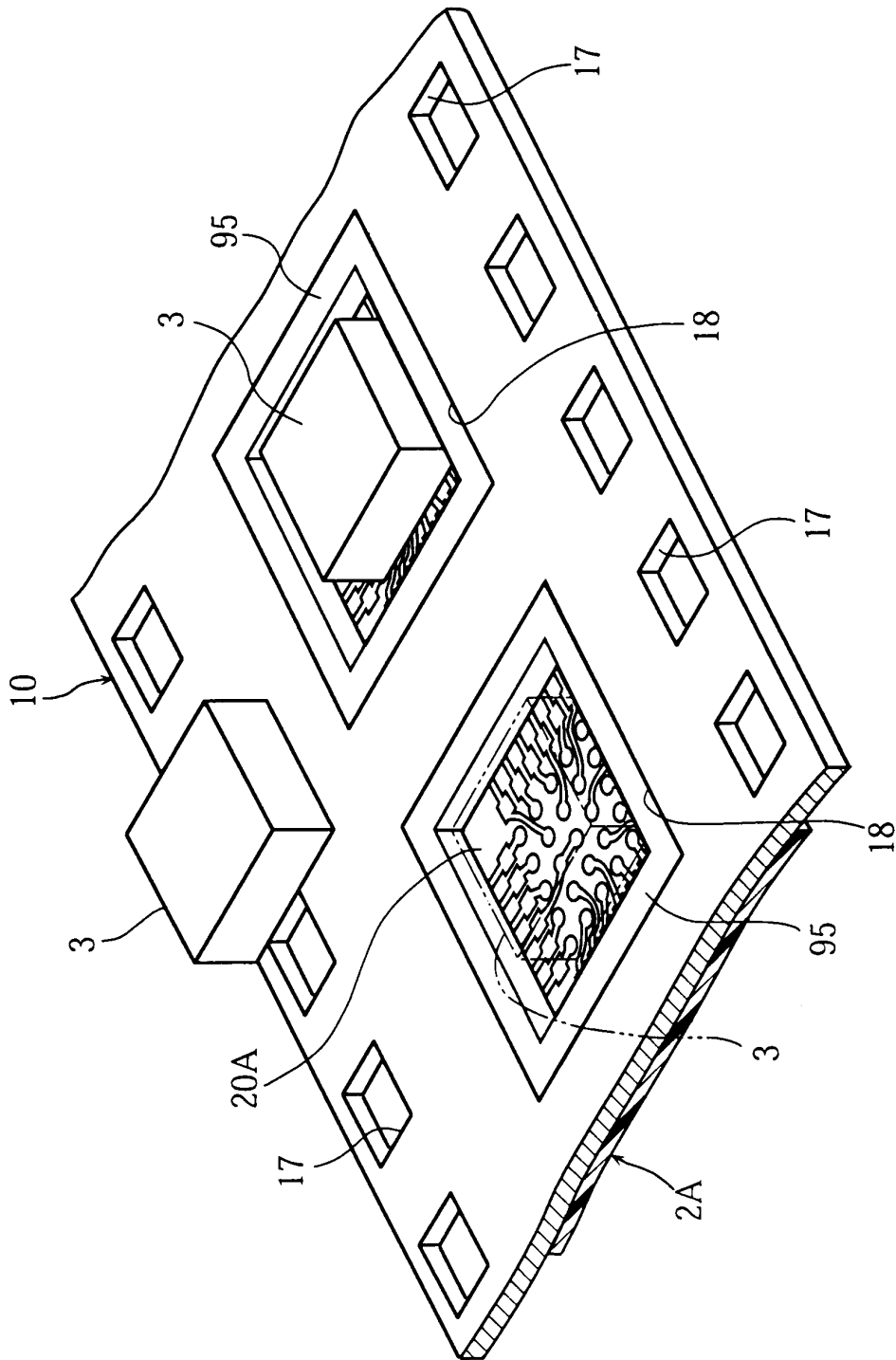
도면40



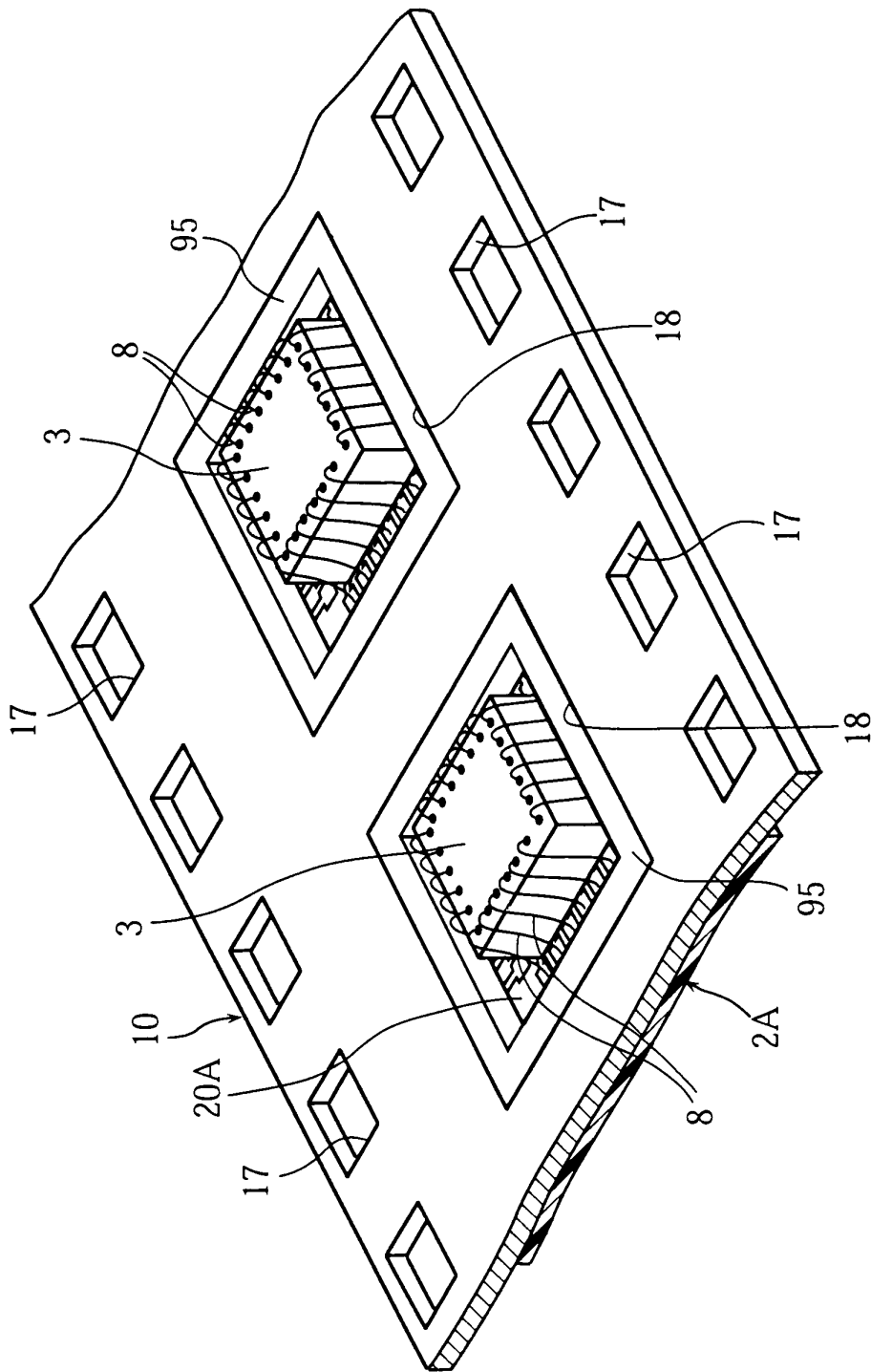
도면41



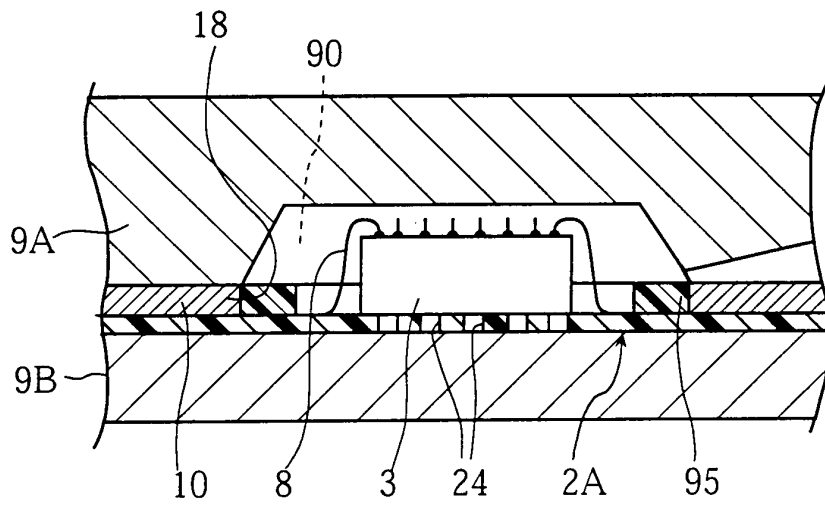
도면42



도면43



도면44



도면45

