



(21)申請案號：099142102

(22)申請日：中華民國 99 (2010) 年 12 月 03 日

(51)Int. Cl. : **H01L23/552 (2006.01)**
H01L21/60 (2006.01)

H01L23/498 (2006.01)

(71)申請人：海華科技股份有限公司 (中華民國) AZUREWAVE TECHNOLOGIES, INC. (TW)
新北市新店區寶中路 94 號 8 樓

(72)發明人：黃忠諤 HUANG, CHUNG ER (TW)；郭明泰 KUO, MING TAI (TW)

(74)代理人：莊志強

申請實體審查：有 申請專利範圍項數：10 項 圖式數：4 共 34 頁

(54)名稱

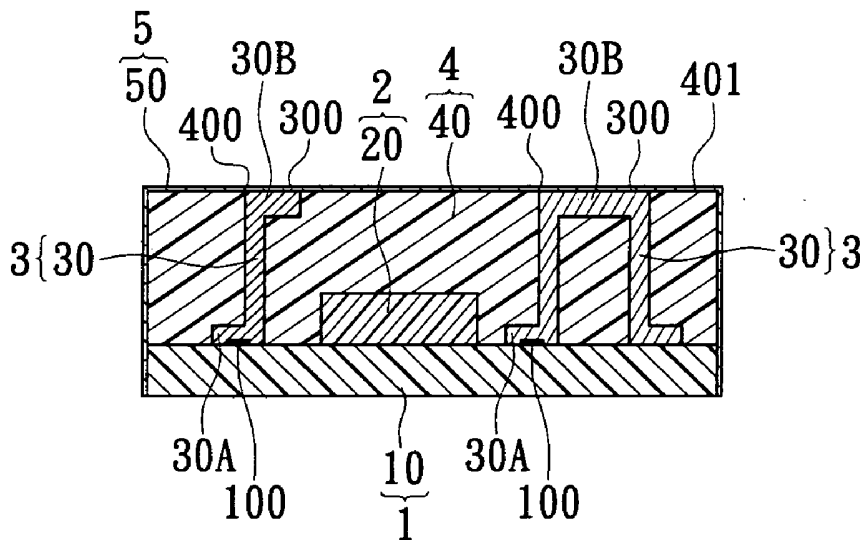
模組積體電路封裝結構及其製作方法

MODULE IC PACKAGE STRUCTURE AND METHOD OF MAKING THE SAME

(57)摘要

一種模組積體電路封裝結構，其包括：基板單元、電子單元、導電單元、封裝單元及屏蔽單元。基板單元具有至少一電路基板，其中電路基板具有至少一接地焊墊。電子單元具有多個設置且電性連接於電路基板上之電子元件。導電單元具有至少一設置於電路基板上之彈性導電元件，其中彈性導電元件的第一側端部電性連接於接地焊墊。封裝單元具有一設置於電路基板上且覆蓋上述多個電子元件與彈性導電元件的一部分之封裝膠體，其中彈性導電元件的第二側端部被裸露。屏蔽單元具有一披覆在封裝膠體的外表面上之金屬屏蔽層，其中金屬屏蔽層與彈性導電元件的第二側端部兩者彼此電性接觸。

Z



Z：模組積體電路封裝結構

1：基板單元

2：電子單元

3：導電單元

4：封裝單元

5：屏蔽單元

10：電路基板

20：電子元件

30：彈性導電元件

30A：第一側端部

30B：第二側端部

40：封裝膠體

50：金屬屏蔽層

100：接地焊墊

300：頂面

TW 201225242 A1

400：開口

401：上表面

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種模組積體電路(module IC)封裝結構及其製作方法，尤指一種具有電性屏蔽功能之模組積體電路封裝結構及其製作方法。

【先前技術】

近幾年來，科技的快速成長，使得各種產品紛紛朝向結合科技的應用，並且亦不斷地在進步發展當中。此外由於產品的功能越來越多，使得目前大多數的產品都是採用模組化的方式來整合設計。然而，在產品中整合多種不同功能的模組，雖然得以使產品的功能大幅增加，但是在現今講究產品小型化及精美外觀的需求之下，要如何設計出兼具產品體積小且多功能的產品，便是目前各行各業都在極力研究的目標。

而在半導體製造方面，便是不斷地透過製程技術的演進以越來越高階的技術來製造出體積較小的晶片或元件，以使應用的模組廠商相對得以設計出較小的功能模組，進而可以讓終端產品做為更有效的利用及搭配。而目前的習知技術來看，大部分的應用模組仍是以印刷電路板(PCB)、環氧樹脂(FR-4)基板或BT(Bismaleimide Triazine)基板等不同材質的基板來作為模組的主要載板，而所有晶片、元件等零件再透過表面黏著技術(Surface Mounted Technology, SMT)等打件方式來黏著於載板之表面。於是載板純粹只是用以當載具而形成電路連接之用，其中的結構也只是用以作為線路走線佈局的分層結構。

再者，隨著射頻通訊技術的發展，意謂著無線通訊元

件於電路設計上必須更嚴謹與效能最佳化。無線通訊產品大都要求重量輕、體積小、高品質、低價位、低消耗功率及高可靠度等特點，這些特點促進了射頻/微波積體電路之技術開發與市場成長。而無線通訊產品中無線模組之電磁屏蔽功能及品質要求相對顯得重要，以確保信號不會彼此干擾而影響到通訊品質。

習知無線模組或其他需要作電磁屏蔽的電路模組，其必須依據所需應用而加設電磁屏蔽的結構，例如電磁屏蔽金屬蓋體設計。而電磁屏蔽結構的尺寸大小又必須配合不同之模組，以使得線路中之訊號源能被隔離及隔絕。但此種習知的電磁屏蔽金屬蓋體必須針對不同的模組或裝置進行設計製作，使習知電磁屏蔽金屬蓋體需耗費較多的工時、人力與成本。

此外，上述習知電磁屏蔽金屬蓋體的另一缺點為需要作電磁屏蔽之電子電路或裝置的大小、形狀、區塊不一，如需針對每一個不同大小、形狀、區塊的模組予以製作手工模具、進行沖壓加工及逐步元件封裝，則使得電磁屏蔽金屬蓋體的製作困難且無法適用於快速生產的生產線上，而得使習知電磁屏蔽金屬蓋體生產的經濟效益與產業利用性降低。

【發明內容】

本發明實施例在於提供一種模組積體電路封裝結構，其可以具有電性屏蔽功能。

本發明實施例在於提供一種模組積體電路封裝結構的製作方法，其能夠產生電性屏蔽功能。

本發明實施例提供一種模組積體電路封裝結構，其包

括：一基板單元、一電子單元、一導電單元、一封裝單元、及一屏蔽單元。基板單元具有至少一電路基板，其中電路基板具有至少一接地焊墊。電子單元具有多個設置且電性連接於電路基板上之電子元件。導電單元具有至少一設置於電路基板上之彈性導電元件，其中彈性導電元件的第一側端部電性連接於接地焊墊。封裝單元具有一設置於電路基板上且覆蓋上述多個電子元件與彈性導電元件的一部分之封裝膠體，其中彈性導電元件的第二側端部被裸露。屏蔽單元具有一披覆在封裝膠體的外表面上之金屬屏蔽層，其中金屬屏蔽層與彈性導電元件的第二側端部兩者彼此電性接觸。

本發明實施例提供一種模組積體電路封裝結構的製作方法，其包括下列步驟：首先，提供至少一電路基板，其中電路基板具有至少一接地焊墊；接著，將多個電子元件設置且電性連接於電路基板上；然後，將至少一彈性導電元件設置於電路基板上，其中彈性導電元件的第一側端部電性連接於接地焊墊；接下來，成形一封裝膠體於電路基板上，以覆蓋上述多個電子元件與彈性導電元件；緊接著，移除彈性導電元件的一部分或封裝膠體的一部分，以形成一被裸露的頂面於彈性導電元件的第二側端部上；最後，成形一金屬屏蔽層於封裝膠體的外表面上及上述被裸露的頂面上，以使得金屬屏蔽層與彈性導電元件的第二側端部兩者彼此電性接觸。

本發明實施例提供一種模組積體電路封裝結構的製作方法，其包括下列步驟：首先，提供至少一電路基板，其中電路基板具有至少一接地焊墊；接著，將多個電子元

件設置且電性連接於電路基板上；然後，將至少一彈性導電元件設置於電路基板上，其中彈性導電元件的第一側端部電性連接於接地焊墊；接下來，成形一封裝膠體於電路基板上，以覆蓋上述多個電子元件與彈性導電元件的一部分，其中彈性導電元件的第二側端部的頂面被裸露；最後，成形一金屬屏蔽層於封裝膠體的外表面上及彈性導電元件的第二側端部的頂面上，以使得金屬屏蔽層與彈性導電元件的第二側端部兩者彼此電性接觸。

綜上所述，本發明實施例所提供的模組積體電路封裝結構及其製作方法，其可透過至少一電性連接且設置於電路基板的任何位置上的彈性導電元件，以將一由任何成形方式製成的金屬屏蔽層電性連接於至少一電性連接且設置於電路基板的任何位置上的接地焊墊，進而使得金屬屏蔽層自然能夠產生用於保護多個電子元件的電性屏蔽功能。

為使能更進一步瞭解本發明之特徵及技術內容，請參閱以下有關本發明之詳細說明與附圖，然而所附圖式僅提供參考與說明用，並非用來對本發明加以限制者。

【實施方式】

〔第一實施例〕

請參閱圖 1、圖 1A 至圖 1H 所示，其中圖 1 為第一實施例製作方法的流程圖，圖 1A、圖 1C、圖 1E 及圖 1G 顯示第一實施例的製作流程立體示意圖，圖 1B、圖 1D、圖 1F 及圖 1H 顯示第一實施例的製作流程剖面示意圖，且圖 1G 為第一實施例完成品的立體示意圖，圖 1H 為第一實施例完成品的剖面示意圖。由上述圖中可知，本發明第一實

施例提供一種模組積體電路封裝結構 Z 的製作方法，其至少包括下列幾個步驟（從步驟 S100 至步驟 S110）：

步驟 S100：首先，配合圖 1、圖 1A 與圖 1B(圖 1B 為圖 1A 中的 1B-1B 剖面示意圖)所示，提供至少一電路基板 10，其中電路基板 10 具有四個接地焊墊 100。舉例來說，設計者可於電路基板 10 的上表面預先成形一具有一預定圖案的電路(圖未示)及四個接地焊墊 100。當然，上述四個接地焊墊 100 的界定並非用以限定本發明，舉凡至少一個或超過兩個以上的接地焊墊 100 皆可應用於本發明。

步驟 S102：接著，配合圖 1、圖 1A 與圖 1B 所示，將多個電子元件 20 設置且電性連接於電路基板 10 上。舉例來說，上述多個電子元件 20 可為電阻、電容、電感、具有一預定功能的功能晶片、具有一預定功能的半導體晶片…等等。然而，上述對於多個電子元件 20 的描述只是用來舉例而已，其並非用以限定本發明，舉凡任何種類或型式的電子元件 20 皆可應用於本發明。

步驟 S104：然後，配合圖 1、圖 1A 與圖 1B 所示，將四個彈性導電元件 30(例如圖式中的彈片型導電元件 30)設置於電路基板 10 上，其中每一個彈性導電元件 30 的第一側端部 30A 電性連接於每一個接地焊墊 100。舉例來說，由於接地焊墊 100 設置於電路基板 10 的上表面，所以彈性導電元件 30 的第一側端部 30A 的底面可與接地焊墊 100 兩者彼此電性接觸。另外，每一個彈性導電元件 30 可為導電金屬或任何具導電性質的電子零件，且以接觸電路基板 10 的方式，每一個彈性導電元件 30 可為單腳式或雙腳式。當然，上述四個彈性導電元件 30 的界定並非用以

限定本發明，舉凡至少一個或超過兩個以上的彈性導電元件 30 皆可應用於本發明。

步驟 S106：緊接著，配合圖 1、圖 1C 與圖 1D(圖 1D 為圖 1C 中的 1D-1D 剖面示意圖)所示，成形一封裝膠體 40 於電路基板 10 上，以覆蓋上述多個電子元件 20 與每一個彈性導電元件 30 的一部分，其中每一個彈性導電元件 30 的第二側端部 30B 的頂面 300 被裸露。

步驟 S108：接下來，配合圖 1、圖 1E 與圖 1F(圖 1F 為圖 1E 中的 1F-1F 剖面示意圖)所示，沿著圖 1D 的 A-A 切割線，切割封裝膠體 40 及電路基板 10，以形成兩個封裝單元 P，其中每一個封裝單元 P 包括一電路基板 10、多個設置且電性連接於電路基板 10 上的電子元件 20、及兩個設置於電路基板 10 上的彈性導電元件 30，且電路基板 10 具有兩個分別電性連接於上述兩個彈性導電元件 30 的接地焊墊 100。舉例來說，封裝膠體 40 具有兩個開口 400，每一個彈性導電元件 30 的第二側端部 30B 的頂面 300 被每一個開口 400 所裸露，且每一個彈性導電元件 30 的第二側端部 30B 的頂面 300 與封裝膠體 40 的上表面 401 齊平。

步驟 S110：最後，配合圖 1、圖 1G 與圖 1H(圖 1H 為圖 1G 中的 1H-1H 剖面示意圖)所示，成形一金屬屏蔽層 50 於封裝膠體 40 的外表面上及每一個被裸露的頂面 300 上，以使得金屬屏蔽層 50 與每一個彈性導電元件 30 的第二側端部 30B 兩者彼此電性接觸。舉例來說，金屬屏蔽層 50 可覆蓋每一個開口 400，且金屬屏蔽層 50 覆蓋且電性接觸每一個彈性導電元件 30 的第二側端部 30B 的頂面 300

。此外，依據不同的設計需求，金屬屏蔽層 50 可為一透過噴塗方式(spraying)而形成之導電噴塗層、一透過濺鍍方式(sputtering)而形成之導電濺鍍層、一透過印刷方式(printing)而形成之導電印刷層、一透過電鍍方式(electroplating)而形成之導電電鍍層…等等。然而，上述對於金屬屏蔽層 50 的成形方式只是用來舉例而已，其並非用以限定本發明。

因此，配合上述圖 1G 與圖 1H 所示，本發明第一實施例提供一種模組積體電路封裝結構 Z，其包括：一基板單元 1、一電子單元 2、一導電單元 3、一封裝單元 4、及一屏蔽單元 5。基板單元 1 具有至少一電路基板 10，其中電路基板 10 具有至少一接地焊墊 100(第一實施例顯示兩個接地焊墊 100 為例子說明)。電子單元 2 具有多個設置且電性連接於電路基板 10 上之電子元件 20。導電單元 3 具有至少一設置於電路基板 10 上之彈性導電元件 30(第一實施例顯示兩個彈性導電元件 30 為例子說明)，其中彈性導電元件 30 的第一側端部 30A 電性連接於接地焊墊 100。封裝單元 4 具有一設置於電路基板 10 上且覆蓋上述多個電子元件 20 與彈性導電元件 30 的一部分之封裝膠體 40，其中彈性導電元件 30 的第二側端部 30B 被裸露。屏蔽單元 5 具有一披覆在封裝膠體 40 的外表面上之金屬屏蔽層 50，其中金屬屏蔽層 50 與彈性導電元件 30 的第二側端部 30B 兩者彼此電性接觸。

舉例來說，接地焊墊 100 設置於電路基板 10 的上表面，且彈性導電元件 30 的第一側端部 30A 的底面與接地焊墊 100 兩者彼此電性接觸。封裝膠體 40 的上表面具有

至少一開口 400，且彈性導電元件 30 的第二側端部 30B 被開口 400 所裸露。彈性導電元件 30 的第二側端部 30B 的頂面 300 與封裝膠體 40 的上表面 401 齊平，金屬屏蔽層 50 覆蓋開口 400，且金屬屏蔽層 50 覆蓋且電性接觸彈性導電元件 30 的第二側端部 30B 的頂面 300。再者，依據不同的設計需求，金屬屏蔽層 50 可為一導電噴塗層、一導電濺鍍層、一導電印刷層、一導電電鍍層…等等。

[第二實施例]

請參閱圖 2A 與圖 2B 所示，其中圖 2A 為第二實施例製作方法的流程圖，且圖 2A 顯示第二實施例的製作流程剖面示意圖，且圖 2B 中的步驟(D)為第二實施例完成品的剖面示意圖。由上述圖中可知，本發明第二實施例提供一種模組積體電路封裝結構 Z 的製作方法，其至少包括下列幾個步驟(從步驟 S200 至步驟 S212)：

步驟 S200：首先，配合圖 2A 與圖 2B 中的步驟(A)所示，提供至少一電路基板 10，其中電路基板 10 具有四個接地焊墊 100。

步驟 S202：接著，配合圖 2A 與圖 2B 中的步驟(A)所示，將多個電子元件 20 設置且電性連接於電路基板 10 上。

步驟 S204：然後，配合圖 2A 與圖 2B 中的步驟(A)所示，將四個彈性導電元件 30 設置於電路基板 10 上，其中每一個彈性導電元件 30 的第一側端部 30A 電性連接於每一個接地焊墊 100。

步驟 S206：接下來，配合圖 2A 與圖 2B 中的步驟(A)

所示，成形一封裝膠體 40 於電路基板 10 上，以覆蓋上述多個電子元件 20 與每一個彈性導電元件 30 的一部分。

步驟 S208：緊接著，配合圖 2A 與圖 2B 中的步驟(B)，移除每一個彈性導電元件 30 的一部分，以形成一被裸露的頂面 300 於每一個彈性導電元件 30 的第二側端部 30B 上。

步驟 S210：接續，配合圖 2A 與圖 2B 中的步驟(C)，沿著圖 2B 中的步驟(B)的 A-A 切割線，切割封裝膠體 40 及電路基板 10，以形成兩個封裝單元 P，其中每一個封裝單元 P 包括一電路基板 10、多個設置且電性連接於電路基板 10 上的電子元件 20、及兩個設置於電路基板 10 上的彈性導電元件 30，且電路基板 10 具有兩個分別電性連接於上述兩個彈性導電元件 30 的接地焊墊 100。舉例來說，封裝膠體 40 具有兩個開口 400，每一個彈性導電元件 30 的第二側端部 30B 被每一個開口 400 所裸露，且每一個彈性導電元件 30 的第二側端部 30B 的頂面 300 與封裝膠體 40 的上表面 401 齊平。

步驟 S212：最後，配合圖 2A 與圖 2B 中的步驟(D)所示，成形一金屬屏蔽層 50 於封裝膠體 40 的外表面上及每一個彈性導電元件 30 的第二側端部 30B 的頂面 300 上，以使得金屬屏蔽層 50 與每一個彈性導電元件 30 的第二側端部 30B 兩者彼此電性接觸。舉例來說，金屬屏蔽層 50 可覆蓋每一個開口 400，且金屬屏蔽層 50 覆蓋且電性接觸每一個彈性導電元件 30 的第二側端部 30B 的頂面 300。

因此，如同上述圖 2A 中的步驟(D)所示，本發明第二實施例提供一種模組積體電路封裝結構 Z，其包括：一基

板單元 1、一電子單元 2、一導電單元 3、一封裝單元 4、及一屏蔽單元 5。基板單元 1 具有至少一電路基板 10，其中電路基板 10 具有至少一接地焊墊 100(第二實施例顯示兩個接地焊墊 100 為例子說明)。電子單元 2 具有多個設置且電性連接於電路基板 10 上之電子元件 20。導電單元 3 具有至少一設置於電路基板 10 上之彈性導電元件 30(第二實施例顯示兩個彈性導電元件 30 為例子說明)，其中彈性導電元件 30 的第一側端部 30A 電性連接於接地焊墊 100。封裝單元 4 具有一設置於電路基板 10 上且覆蓋上述多個電子元件 20 與彈性導電元件 30 的一部分之封裝膠體 40，其中彈性導電元件 30 的第二側端部 30B 被裸露。屏蔽單元 5 具有一披覆在封裝膠體 40 的外表面上之金屬屏蔽層 50，其中金屬屏蔽層 50 與彈性導電元件 30 的第二側端部 30B 兩者彼此電性接觸。

舉例來說，接地焊墊 100 設置於電路基板 10 的上表面，且彈性導電元件 30 的第一側端部 30A 的底面與接地焊墊 100 兩者彼此電性接觸。封裝膠體 40 的上表面具有至少一開口 400，且彈性導電元件 30 的第二側端部 30B 被開口 400 所裸露。彈性導電元件 30 的第二側端部 30B 的頂面 300 與封裝膠體 40 的上表面 401 齊平，金屬屏蔽層 50 覆蓋開口 400，且金屬屏蔽層 50 覆蓋且電性接觸彈性導電元件 30 的第二側端部 30B 的頂面 300。再者，依據不同的設計需求，金屬屏蔽層 50 可為一導電噴塗層、一導電濺鍍層、一導電印刷層、一導電電鍍層…等等。

[第三實施例]

請參閱圖 3A 與圖 3B 所示，其中圖 3A 為第三實施例製作方法的流程圖，且圖 3A 顯示第三實施例的製作流程剖面示意圖，且圖 3B 中的步驟(D)為第三實施例完成品的剖面示意圖。由上述圖中可知，本發明第三實施例提供一種模組積體電路封裝結構 Z 的製作方法，其至少包括下列幾個步驟(從步驟 S300 至步驟 S312)：

步驟 S300：首先，配合圖 3A 與圖 3B 中的步驟(A)所示，提供至少一電路基板 10，其中電路基板 10 具有四個接地焊墊 100。

步驟 S302：接著，配合圖 3A 與圖 3B 中的步驟(A)所示，將多個電子元件 20 設置且電性連接於電路基板 10 上。

步驟 S304：然後，配合圖 3A 與圖 3B 中的步驟(A)所示，將四個彈性導電元件 30 設置於電路基板 10 上，其中每一個彈性導電元件 30 的第一側端部 30A 電性連接於每一個接地焊墊 100。

步驟 S306：接下來，配合圖 3A 與圖 3B 中的步驟(A)所示，成形一封裝膠體 40 於電路基板 10 上，以覆蓋上述多個電子元件 20 與每一個彈性導電元件 30。

步驟 S308：緊接著，配合圖 3A 與圖 3B 中的步驟(B)，移除封裝膠體 40 的一部分，以形成一被裸露的頂面 300 於每一個彈性導電元件 30 的第二側端部 30B 上。

步驟 S310：接續，配合圖 3A 與圖 3B 中的步驟(C)，沿著圖 3B 中的步驟(B)的 A-A 切割線，切割封裝膠體 40 及電路基板 10，以形成兩個封裝單元 P，其中每一個封裝單元 P 包括一電路基板 10、多個設置且電性連接於電路基

板 10 上的電子元件 20、及兩個設置於電路基板 10 上的彈性導電元件 30，且電路基板 10 具有兩個分別電性連接於上述兩個彈性導電元件 30 的接地焊墊 100。舉例來說，封裝膠體 40 具有兩個開口 400，每一個彈性導電元件 30 的第二側端部 30B 被每一個開口 400 所裸露，且每一個彈性導電元件 30 的第二側端部 30B 的頂面 300 與封裝膠體 40 的上表面 401 齊平。

步驟 S312：最後，配合圖 3A 與圖 3B 中的步驟(D)所示，成形一金屬屏蔽層 50 於封裝膠體 40 的外表面上及每一個彈性導電元件 30 的第二側端部 30B 的頂面 300 上，以使得金屬屏蔽層 50 與每一個彈性導電元件 30 的第二側端部 30B 兩者彼此電性接觸。舉例來說，金屬屏蔽層 50 可覆蓋每一個開口 400，且金屬屏蔽層 50 覆蓋且電性接觸每一個彈性導電元件 30 的第二側端部 30B 的頂面 300。

因此，如同上述圖 3A 中的步驟(D)所示，本發明第三實施例提供一種模組積體電路封裝結構 Z，其包括：一基板單元 1、一電子單元 2、一導電單元 3、一封裝單元 4、及一屏蔽單元 5。基板單元 1 具有至少一電路基板 10，其中電路基板 10 具有至少一接地焊墊 100(第三實施例顯示兩個接地焊墊 100 為例子說明)。電子單元 2 具有多個設置且電性連接於電路基板 10 上之電子元件 20。導電單元 3 具有至少一設置於電路基板 10 上之彈性導電元件 30(第三實施例顯示兩個彈性導電元件 30 為例子說明)，其中彈性導電元件 30 的第一側端部 30A 電性連接於接地焊墊 100。封裝單元 4 具有一設置於電路基板 10 上且覆蓋上述多個電子元件 20 與彈性導電元件 30 的一部分之封裝膠體 40

，其中彈性導電元件 30 的第二側端部 30B 被裸露。屏蔽單元 5 具有一披覆在封裝膠體 40 的外表面上之金屬屏蔽層 50，其中金屬屏蔽層 50 與彈性導電元件 30 的第二側端部 30B 兩者彼此電性接觸。

舉例來說，接地焊墊 100 設置於電路基板 10 的上表面，且彈性導電元件 30 的第一側端部 30A 的底面與接地焊墊 100 兩者彼此電性接觸。封裝膠體 40 的上表面具有至少一開口 400，且彈性導電元件 30 的第二側端部 30B 被開口 400 所裸露。彈性導電元件 30 的第二側端部 30B 的頂面 300 與封裝膠體 40 的上表面 401 齊平，金屬屏蔽層 50 覆蓋開口 400，且金屬屏蔽層 50 覆蓋且電性接觸彈性導電元件 30 的第二側端部 30B 的頂面 300。再者，依據不同的設計需求，金屬屏蔽層 50 可為一導電噴塗層、一導電濺鍍層、一導電印刷層、一導電電鍍層…等等。

當然，如圖 4A 與圖 4B 所示，上述導電單元 3 所使用的多個彈片型導電元件 30 亦可替換為螺旋型導電元件 30'。換言之，只是要具有彈性且導電的任何結構皆可應用於本發明中，而不局限於上述所舉的彈片型導電元件 30 或螺旋型導電元件 30'。

[實施例的可能功效]

綜上所述，本發明可透過至少一電性連接且設置於電路基板的任何位置上的彈性導電元件，以將一由任何成形方式製成的金屬屏蔽層電性連接於至少一電性連接且設置於電路基板的任何位置上的接地焊墊，進而使得金屬屏蔽層自然能夠產生用於保護多個電子元件的電性屏蔽功能。

以上所述僅為本發明之較佳可行實施例，非因此侷限本發明之專利範圍，故舉凡運用本發明說明書及圖式內容所為之等效技術變化，均包含於本發明之範圍內。

【圖式簡單說明】

圖 1 為本發明模組積體電路封裝結構的製作方法的第一實施例之流程圖；

圖 1A 顯示圖 1 中步驟 S100 至步驟 S104 的製作流程立體示意圖；

圖 1B 為圖 1A 中的 1B-1B 剖面示意圖；

圖 1C 顯示圖 1 中步驟 S106 的製作流程立體示意圖；

圖 1D 為圖 1C 中的 1D-1D 剖面示意圖；

圖 1E 顯示圖 1 中步驟 S108 的製作流程立體示意圖；

圖 1F 為圖 1E 中的 1F-1F 剖面示意圖；

圖 1G 顯示圖 1 中步驟 S110 的製作流程立體示意圖；

圖 1H 為圖 1G 中的 1H-1H 剖面示意圖；

圖 2A 為本發明模組積體電路封裝結構的製作方法的第二實施例之流程圖；

圖 2B 為本發明模組積體電路封裝結構的製作方法的第二實施例之製作流程剖面示意圖；

圖 3A 為本發明模組積體電路封裝結構的製作方法的第三實施例之流程圖；

圖 3B 為本發明模組積體電路封裝結構的製作方法的第三實施例之製作流程剖面示意圖；

圖 4A 為本發明螺旋型導電元件的立體示意圖；以及

圖 4B 為本發明螺旋型導電元件的前視示意圖。

【主要元件符號說明】

模組積體電路封裝結構	Z		
封裝單元	P		
基板單元	1	電路基板	10
		接地焊墊	100
電子單元	2	電子元件	20
導電單元	3	彈性導電元件	30
		第一側端部	30A
		第二側端部	30B
		頂面	300
		螺旋型導電元件	30'
封裝單元	4	封裝膠體	40
		開口	400
		上表面	401
屏蔽單元	5	金屬屏蔽層	50

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：99 142 102

H01L 23/552 (2006.01)

※ 申請日：

※IPC 分類：

H01L 23/498 (2006.01)

H01L 21/60 (2006.01)

一、發明名稱：(中文/英文)

模組積體電路封裝結構及其製作方法 / MODULE IC
PACKAGE STRUCTURE AND METHOD OF MAKING
THE SAME

二、中文發明摘要：

一種模組積體電路封裝結構，其包括：基板單元、電子單元、導電單元、封裝單元及屏蔽單元。基板單元具有至少一電路基板，其中電路基板具有至少一接地焊墊。電子單元具有多個設置且電性連接於電路基板上之電子元件。導電單元具有至少一設置於電路基板上之彈性導電元件，其中彈性導電元件的第一側端部電性連接於接地焊墊。封裝單元具有一設置於電路基板上且覆蓋上述多個電子元件與彈性導電元件的一部分之封裝膠體，其中彈性導電元件的第二側端部被裸露。屏蔽單元具有一披覆在封裝膠體的外表面上之金屬屏蔽層，其中金屬屏蔽層與彈性導電元件的第二側端部兩者彼此電性接觸。

三、英文發明摘要：

A module IC package structure includes a substrate unit, an electronic unit, a conductive unit, a package unit and a shielding unit. The substrate unit includes at least one circuit

substrate, and the circuit substrate has at least one grounding pad. The electronic unit includes a plurality of electronic elements disposed on and electrically connected to the circuit substrate. The conductive unit includes at least one conductive element disposed on the circuit substrate, and the conductive element has a first end portion electrically connected to the grounding pad. The package unit has a package body disposed on the circuit substrate to cover the electronic elements and one part of the conductive element, and the conductive element has a second end portion is exposed. The shielding unit includes a metal shielding layer formed on an external surface of the package body, thus both the metal shielding layer and the second end portion of the conductive element are electrically connected with each other.

七、申請專利範圍：

1. 一種模組積體電路封裝結構，其包括：
 - 一基板單元，其具有至少一電路基板，其中上述至少一電路基板具有至少一接地焊墊；
 - 一電子單元，其具有多個設置且電性連接於上述至少一電路基板上之電子元件；
 - 一導電單元，其具有至少一設置於上述至少一電路基板上之彈性導電元件，其中上述至少一彈性導電元件的第一側端部電性連接於上述至少一接地焊墊；
 - 一封裝單元，其具有一設置於上述至少一電路基板上且覆蓋上述多個電子元件與上述至少一彈性導電元件的一部分之封裝膠體，其中上述至少一彈性導電元件的第二側端部被裸露；以及
 - 一屏蔽單元，其具有一披覆在該封裝膠體的外表面上之金屬屏蔽層，其中該金屬屏蔽層與上述至少一彈性導電元件的第二側端部兩者彼此電性接觸。
2. 如申請專利範圍第 1 項所述之模組積體電路封裝結構，其中上述至少一接地焊墊設置於上述至少一電路基板的上表面，且上述至少一彈性導電元件的第一側端部的底面與上述至少一接地焊墊兩者彼此電性接觸；其中該封裝膠體的上表面具有至少一開口，且上述至少一彈性導電元件的第二側端部被上述至少一開口所裸露。
3. 如申請專利範圍第 1 項所述之模組積體電路封裝結構，其中上述至少一彈性導電元件的第二側端部的頂面與該封裝膠體的上表面齊平，該金屬屏蔽層覆蓋上述至少一開口，且該金屬屏蔽層覆蓋且電性接觸上述至少一彈性

導電元件的第二側端部的頂面。

4. 如申請專利範圍第 1 項所述之模組積體電路封裝結構，其中該金屬屏蔽層為一導電噴塗層、一導電濺鍍層、一導電印刷層、或一導電電鍍層。
5. 一種模組積體電路封裝結構的製作方法，其包括下列步驟：

提供至少一電路基板，其中上述至少一電路基板具有至少一接地焊墊；

將多個電子元件設置且電性連接於上述至少一電路基板上；

將至少一彈性導電元件設置於上述至少一電路基板上，其中上述至少一彈性導電元件的第一側端部電性連接於上述至少一接地焊墊；

成形一封裝膠體於上述至少一電路基板上，以覆蓋上述多個電子元件與上述至少一彈性導電元件；

移除上述至少一彈性導電元件的一部分或該封裝膠體的一部分，以形成一被裸露的頂面於上述至少一彈性導電元件的第二側端部上；以及

成形一金屬屏蔽層於該封裝膠體的外表面上及上述被裸露的頂面上，以使得該金屬屏蔽層與上述至少一彈性導電元件的第二側端部兩者彼此電性接觸。
6. 如申請專利範圍第 5 項所述之模組積體電路封裝結構的製作方法，其中上述至少一接地焊墊設置於上述至少一電路基板的上表面，且上述至少一彈性導電元件的第一側端部的底面與上述至少一接地焊墊兩者彼此電性接觸；其中該封裝膠體的上表面具有至少一開口，且上述至

少一彈性導電元件的第二側端部被上述至少一開口所裸露；其中上述至少一彈性導電元件的第二側端部的頂面與該封裝膠體的上表面齊平，該金屬屏蔽層覆蓋上述至少一開口，且該金屬屏蔽層覆蓋且電性接觸上述至少一彈性導電元件的第二側端部的頂面。

7. 如申請專利範圍第 5 項所述之模組積體電路封裝結構的製作方法，其中該金屬屏蔽層為一透過噴塗方式而形成之導電噴塗層、一透過濺鍍方式而形成之導電濺鍍層、一透過印刷方式而形成之導電印刷層、或一透過電鍍方式而形成之導電電鍍層。

8. 一種模組積體電路封裝結構的製作方法，其包括下列步驟：

提供至少一電路基板，其中上述至少一電路基板具有至少一接地焊墊；

將多個電子元件設置且電性連接於上述至少一電路基板上；

將至少一彈性導電元件設置於上述至少一電路基板上，其中上述至少一彈性導電元件的第一側端部電性連接於上述至少一接地焊墊；

成形一封裝膠體於上述至少一電路基板上，以覆蓋上述多個電子元件與上述至少一彈性導電元件的一部分，其中上述至少一彈性導電元件的第二側端部的頂面被裸露；以及

成形一金屬屏蔽層於該封裝膠體的外表面上及上述至少一彈性導電元件的第二側端部的頂面上，以使得該金屬屏蔽層與上述至少一彈性導電元件的第二側端部兩

者彼此電性接觸。

9. 如申請專利範圍第 8 項所述之模組積體電路封裝結構的製作方法，其中上述至少一接地焊墊設置於上述至少一電路基板的上表面，且上述至少一彈性導電元件的第一側端部的底面與上述至少一接地焊墊兩者彼此電性接觸；其中該封裝膠體的上表面具有至少一開口，且上述至少一彈性導電元件的第二側端部被上述至少一開口所裸露；其中上述至少一彈性導電元件的第二側端部的頂面與該封裝膠體的上表面齊平，該金屬屏蔽層覆蓋上述至少一開口，且該金屬屏蔽層覆蓋且電性接觸上述至少一彈性導電元件的第二側端部的頂面。
10. 如申請專利範圍第 8 項所述之模組積體電路封裝結構的製作方法，其中該金屬屏蔽層為一透過噴塗方式而形成之導電噴塗層、一透過濺鍍方式而形成之導電濺鍍層、一透過印刷方式而形成之導電印刷層、或一透過電鍍方式而形成之導電電鍍層。

八、圖式：

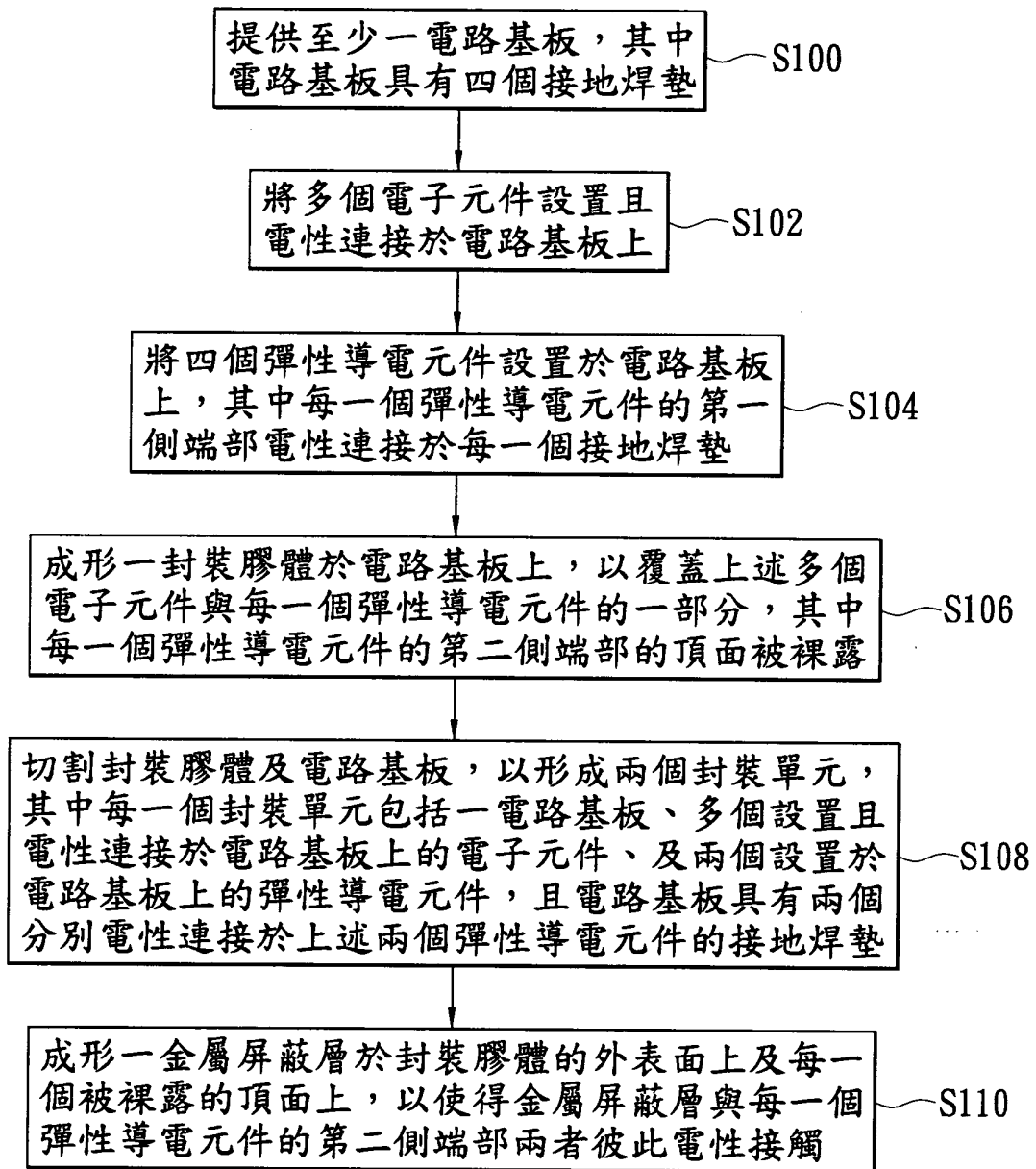


圖 1

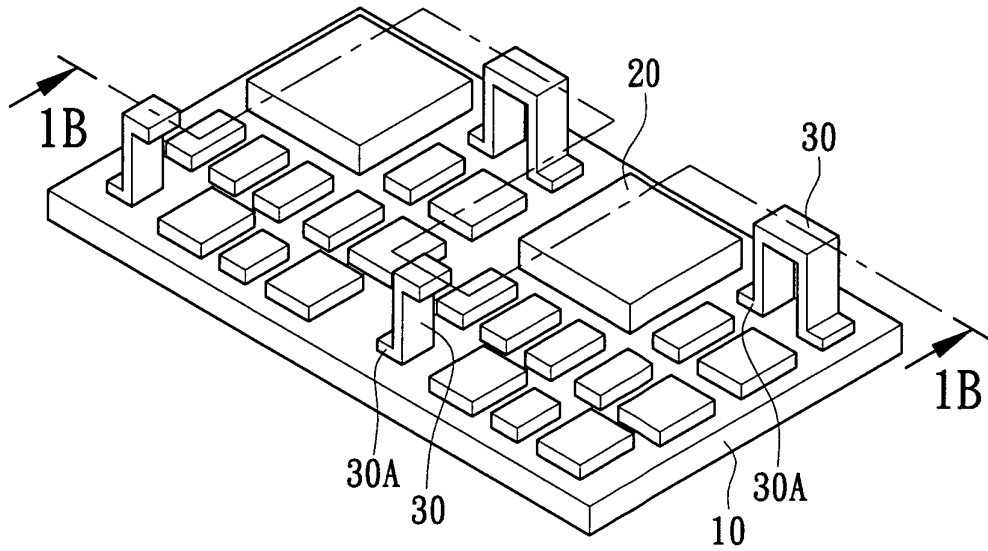


圖 1A

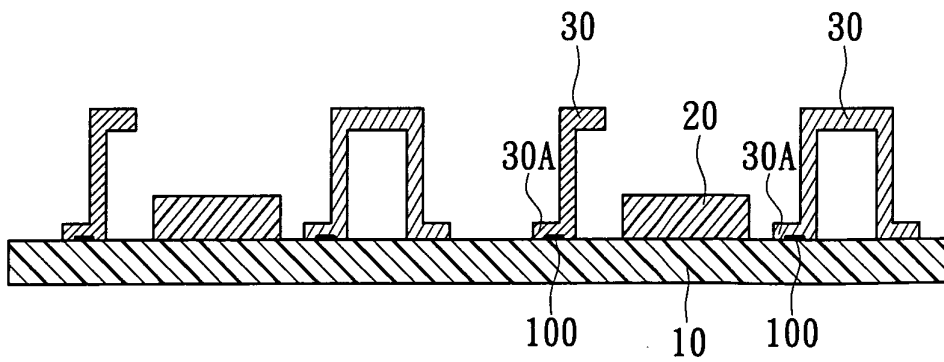


圖 1B

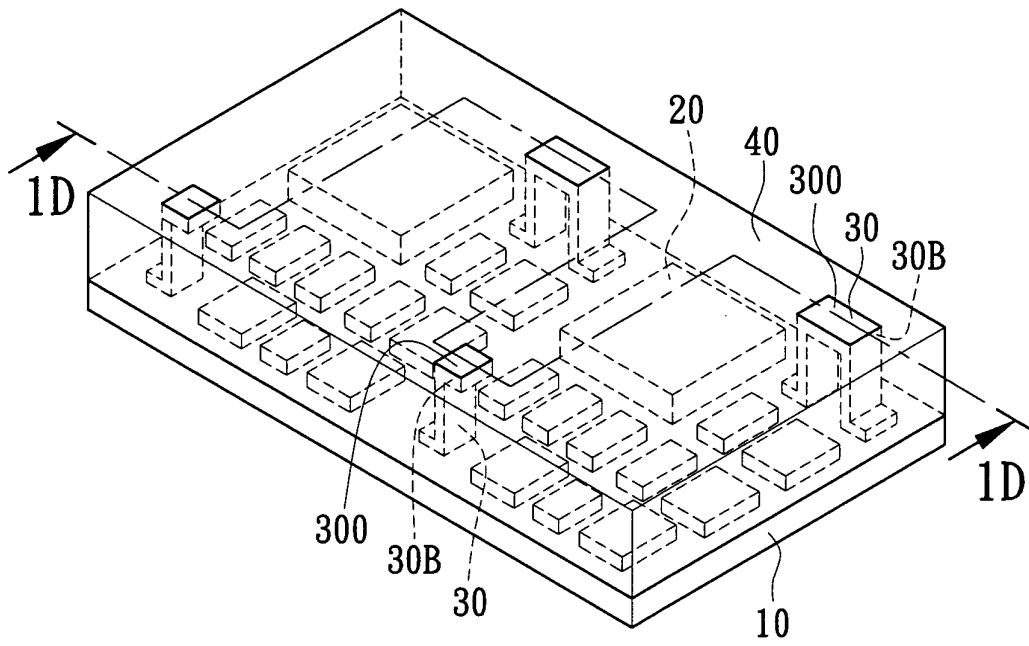


圖 1C

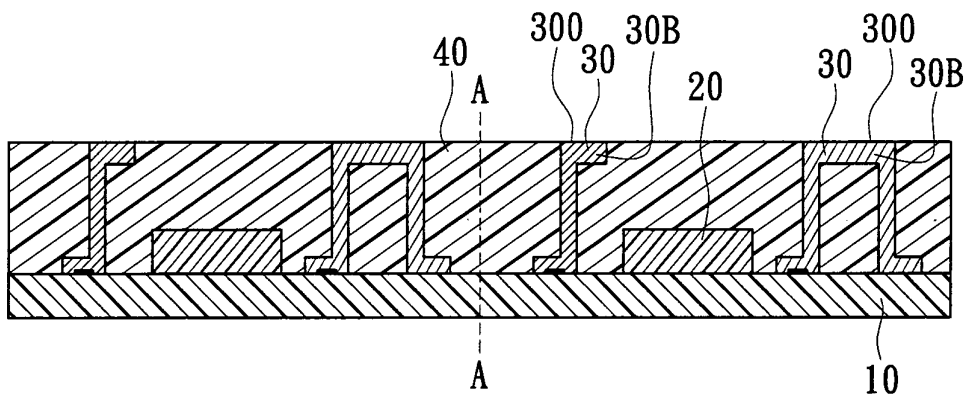


圖 1D

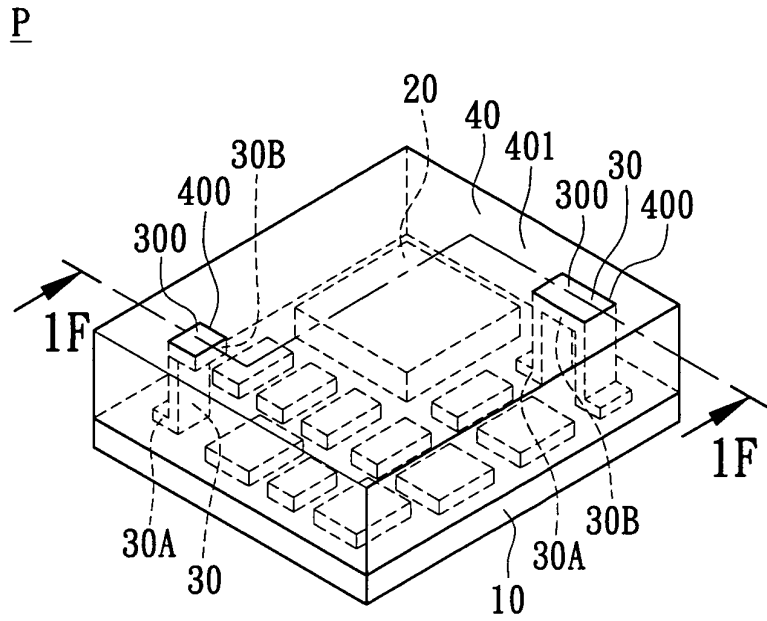


圖 1E

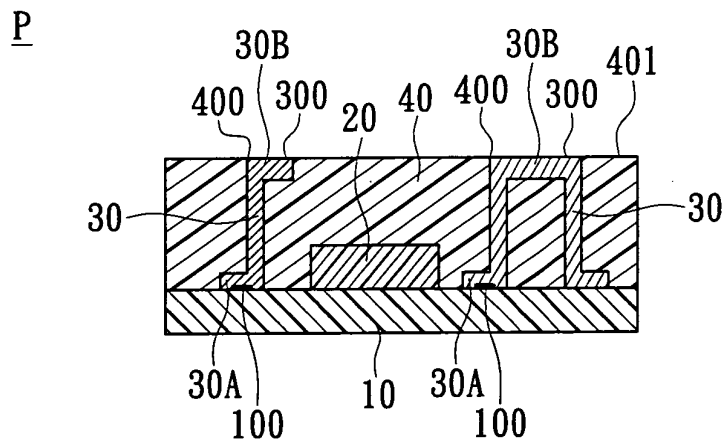


圖 1F

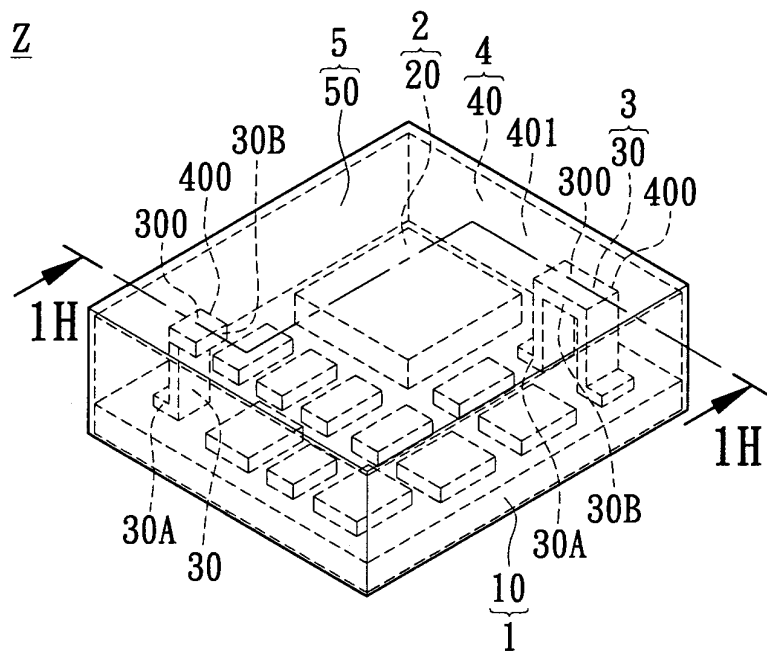


圖 1G

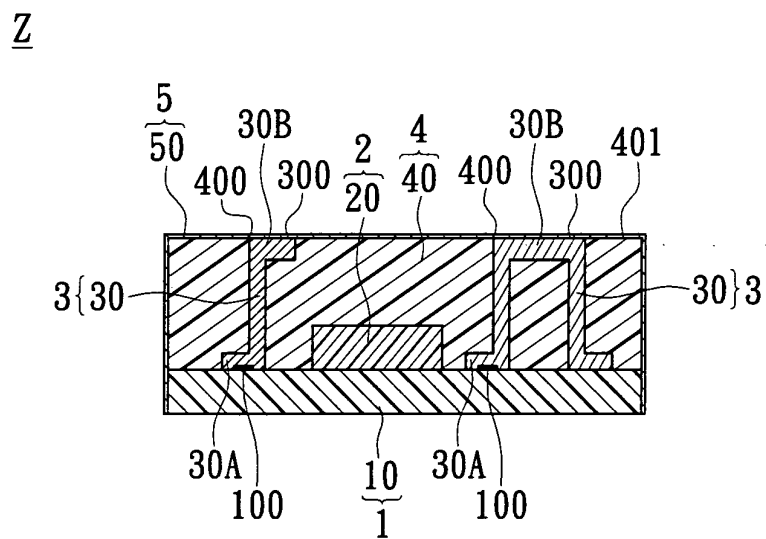


圖 1H

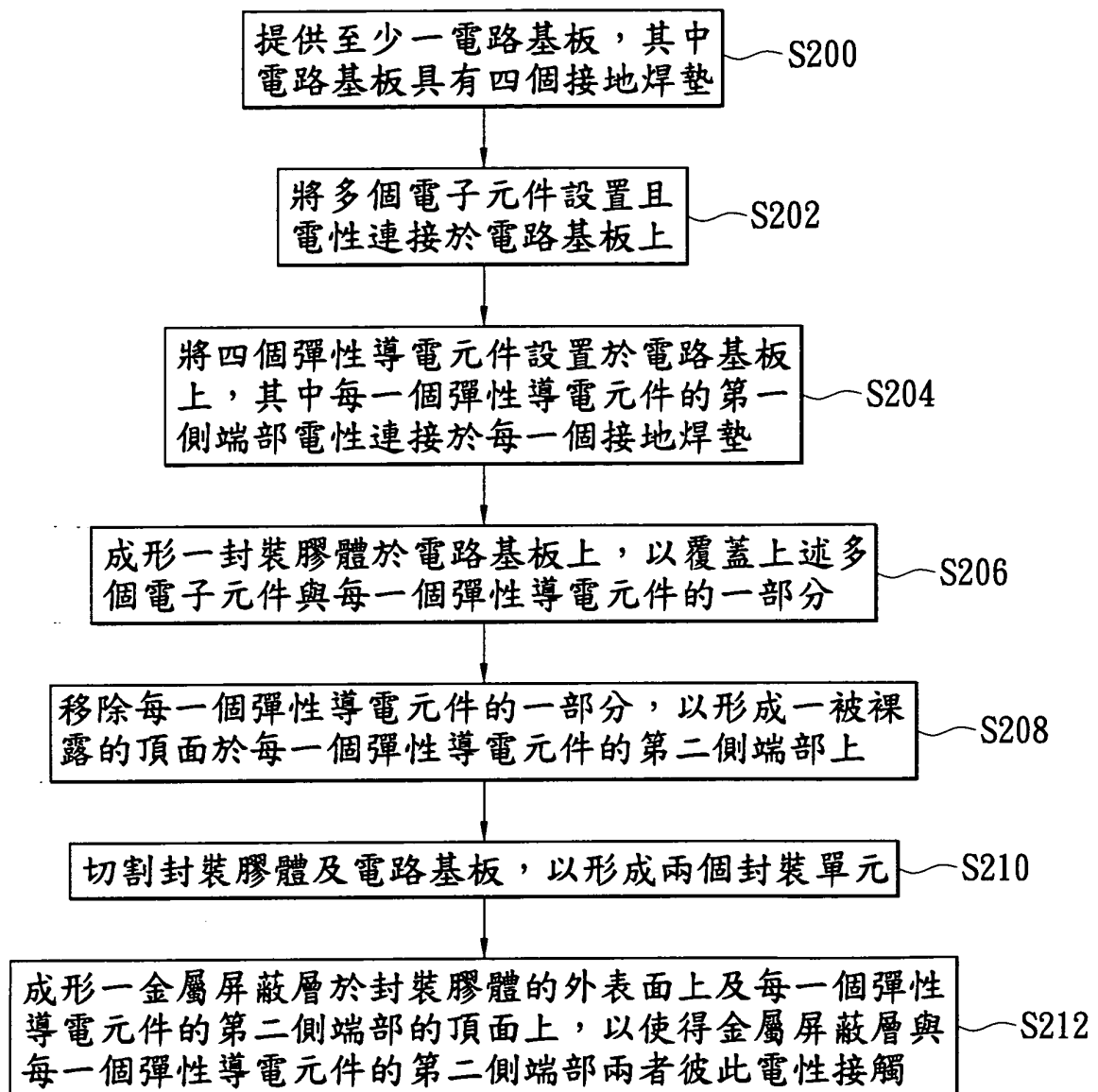


圖 2A

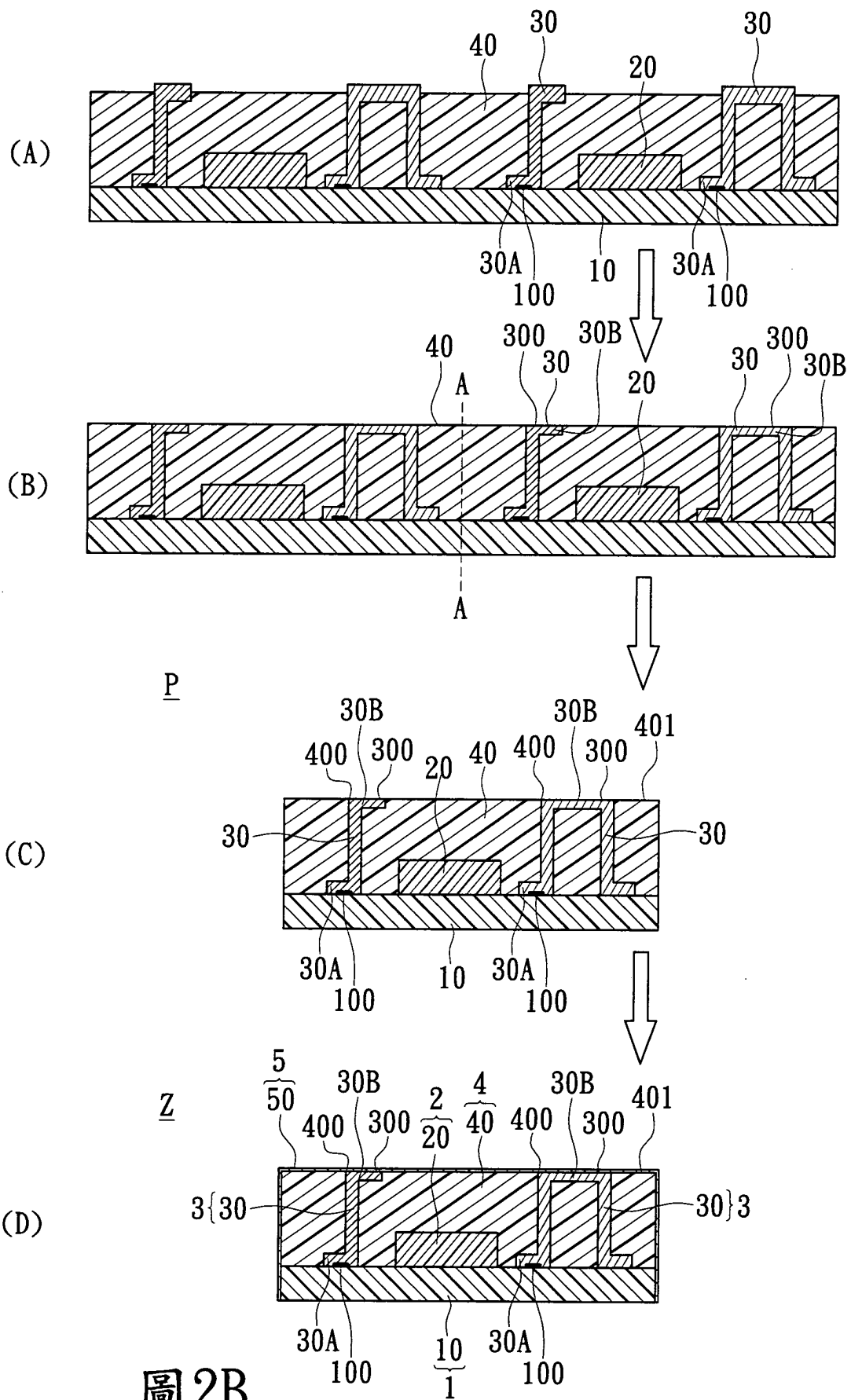


圖 2B

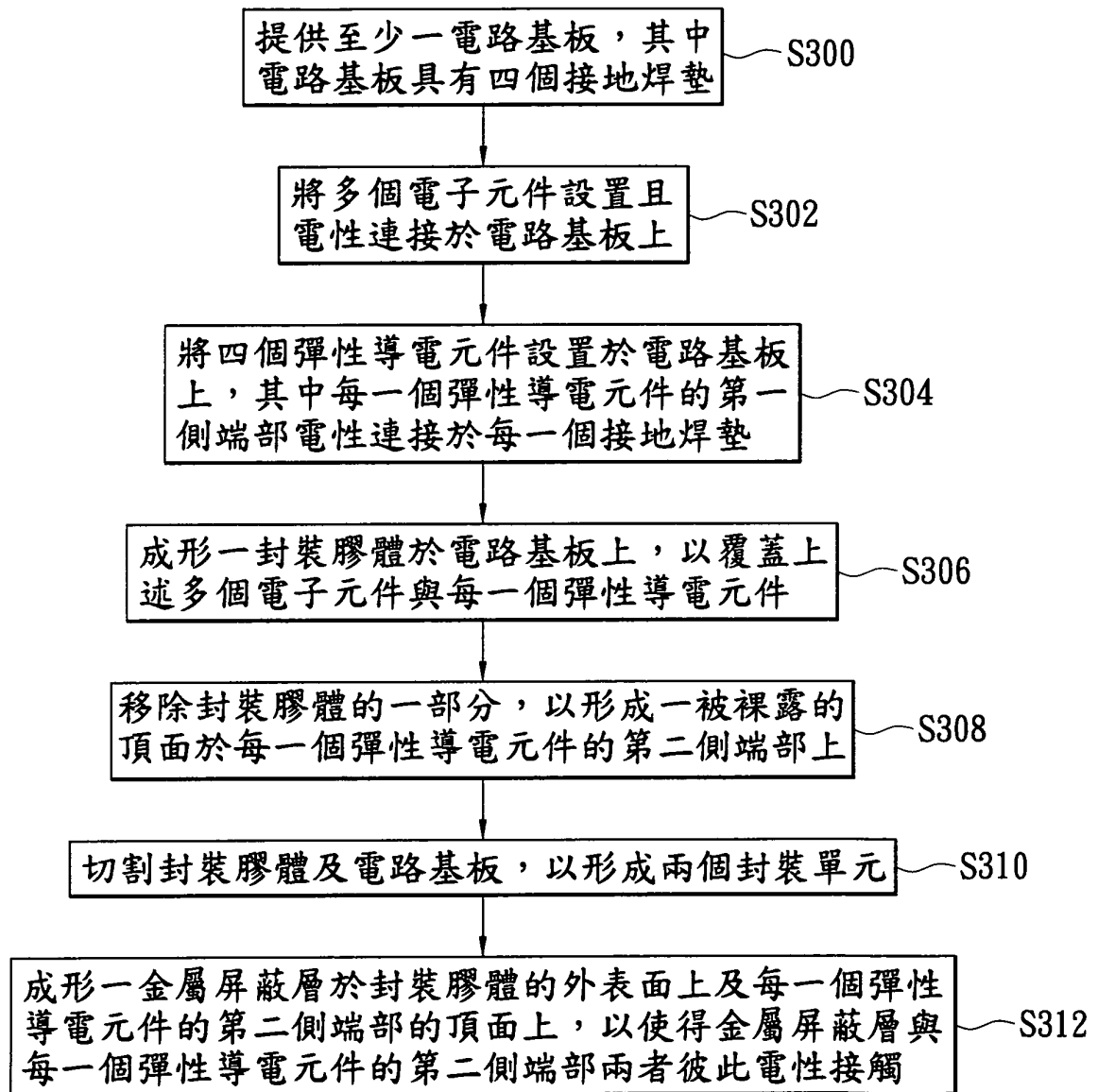
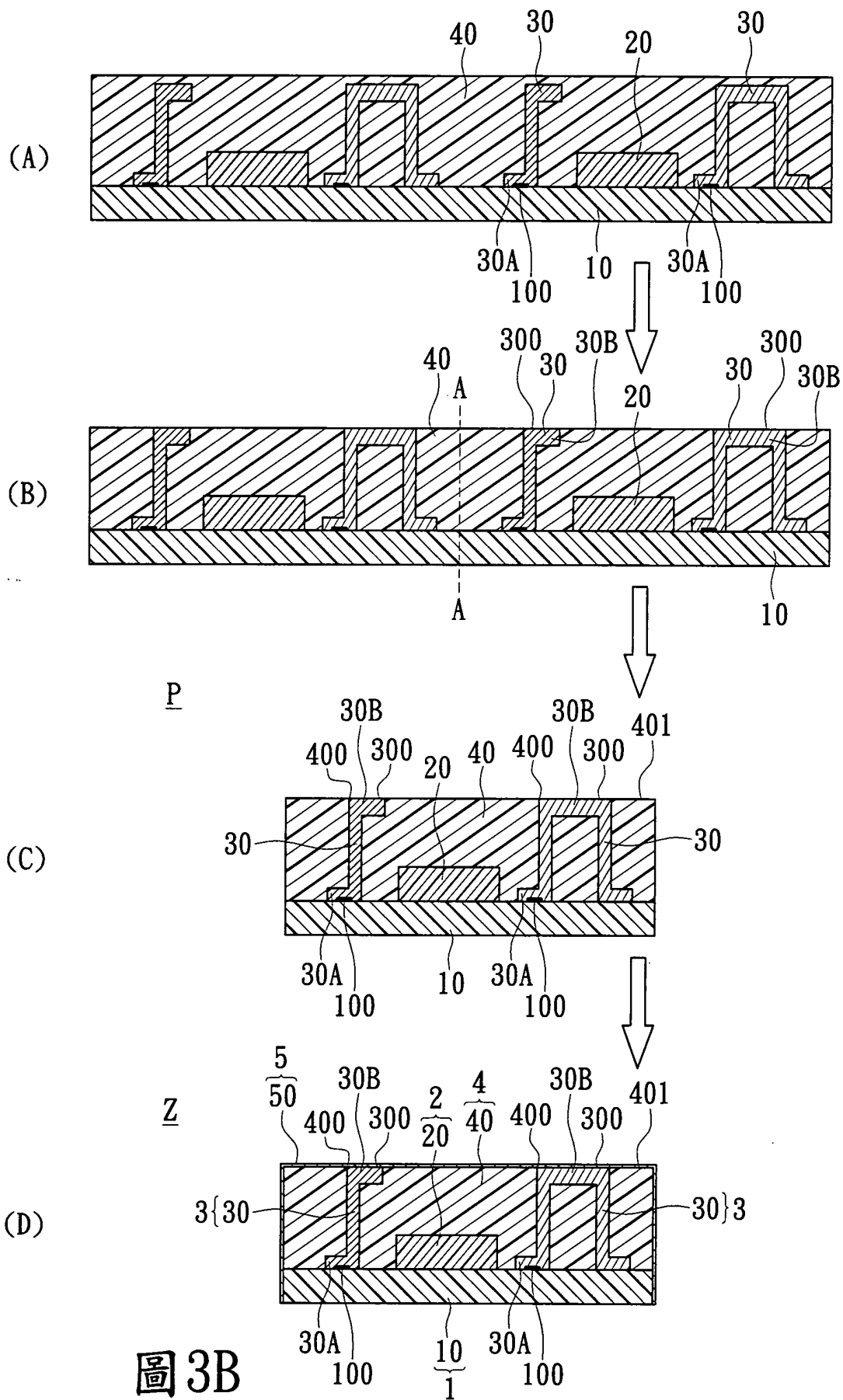


圖3A



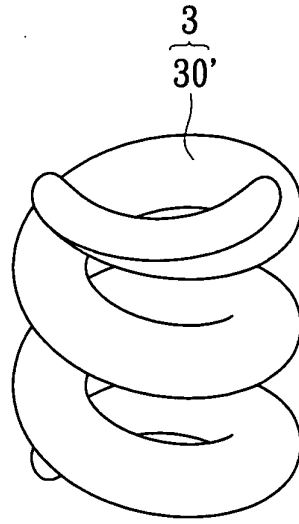


圖4A

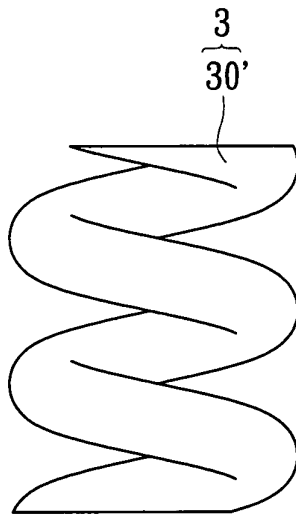


圖4B

四、指定代表圖：

(一)本案指定代表圖為：圖 1H。

(二)本代表圖之元件符號簡單說明：

模組積體電路封裝結構 Z

基板單元	1	電路基板	10
		接地焊墊	100
電子單元	2	電子元件	20
導電單元	3	彈性導電元件	30
		第一側端部	30A
		第二側端部	30B
		頂面	300
封裝單元	4	封裝膠體	40
		開口	400
		上表面	401
屏蔽單元	5	金屬屏蔽層	50

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：