



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I488340 B

(45)公告日：中華民國 104 (2015) 年 06 月 11 日

(21)申請案號：100104243

(22)申請日：中華民國 100 (2011) 年 02 月 09 日

(51)Int. Cl. : H01L33/48 (2010.01)

H01L33/62 (2010.01)

(30)優先權：2010/02/27 南韓

10-2010-0018277

(71)申請人：三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓(72)發明人：李守烈 LEE, SU YEOL (KR)；金龍泰 KIM, YONG TAE (KR)；李進馥 LEE, JIN
BOCK (KR)；金起範 KIM, GI BUM (KR)

(74)代理人：詹銘文

(56)參考文獻：

TW 200539490A

US 2005/0253155A1

US 2008/0179602A1

審查人員：湯欽全

申請專利範圍項數：40 項 圖式數：17 共 67 頁

(54)名稱

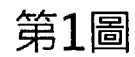
具多單元陣列之半導體發光裝置、發光模組，及照明設備

SEMICONDUCTOR LIGHT EMITTING DEVICE HAVING MULTI-CELL ARRAY, LIGHT
EMITTING MODULE, AND ILLUMINATION APPARATUS

(57)摘要

一種半導體發光裝置包含基板；配置在該基板上表面之複數個發光胞體，該發光胞體各具有主動層；形成在該基板上具有該發光胞體形成在其上以並聯或串-並聯組構之複數個連接部；以及形成在該發光胞體表面上防止該連接部與該發光胞體之間不希望之連接之絕緣層。該等發光胞體包括至少一個有缺陷的發光胞體，相關於該有缺陷的發光胞體之至少其中一個該連接部被斷接。

A semiconductor light emitting device includes a substrate; a plurality of light emitting cells disposed on the top surface of the substrate, the light emitting cells each having an active layer; a plurality of connection parts formed on the substrate with the light emitting cells formed thereon to connect the light emitting cells in a parallel or series-parallel configuration; and an insulation layer formed on the surface of the light emitting cell to prevent an undesired connection between the connection parts and the light emitting cell. The light emitting cells comprise at least one defective light emitting cell, and at least one of the connection parts related to the defective light emitting cell is disconnected.



- 10 . . . 多胞體陣列
半導體發光裝置
12a . . . 第一導電率
類型半導體層
12b . . . 第二導電率
類型半導體層
12c . . . 主動層
13a . . . 第一電極
13b . . . 第二電極
15 . . . 互連接部
18a . . . 第一連接部
18b . . . 第二連接部
19a . . . 第一焊盤
19b . . . 第二焊盤
C . . . 發光胞體
Co . . . 有缺陷的發
光胞體
O . . . 開路區
X1-X1' . . . 線

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：100104243

※ 申請日：100.2.9

※IPC 分類：H01L 31/48 (2010.01)
H01L 31/62 (2010.01)

一、發明名稱：(中文/英文)

具多單元陣列之半導體發光裝置、發光模組，及照明設備

SEMICONDUCTOR LIGHT EMITTING DEVICE
HAVING MULTI-CELL ARRAY, LIGHT EMITTING
MODULE, AND ILLUMINATION APPARATUS

二、中文發明摘要：

一種半導體發光裝置包含基板；配置在該基板上表面之複數個發光胞體，該發光胞體各具有主動層；形成在該基板上具有該發光胞體形成在其上以並聯或串-並聯組構之複數個連接部；以及形成在該發光胞體表面上防止該連接部與該發光胞體之間不希望之連接之絕緣層。該等發光胞體包括至少一個有缺陷的發光胞體，相關於該有缺陷的發光胞體之至少其中一個該連接部被斷接。

三、英文發明摘要：

A semiconductor light emitting device includes a substrate; a plurality of light emitting cells disposed on the top surface of the substrate, the light emitting cells each having an active layer; a plurality of connection parts formed on the substrate with the light emitting cells formed thereon to connect the light emitting cells in a parallel or series-parallel configuration; and an insulation layer formed on the surface of the light emitting cell to prevent an undesired connection between the connection parts and the light emitting cell. The light emitting cells comprise at least one defective light emitting cell, and at least one of the connection parts related to the defective light emitting cell is disconnected.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

10	多胞體陣列半導體發光裝置		
12a	第一導電率類型半導體層		
12b	第二導電率類型半導體層		
12c	主動層	13a	第一電極
13b	第二電極	15	互連接部
18a	第一連接部	18b	第二連接部
19a	第一焊盤	19b	第二焊盤
C	發光胞體	Co	有缺陷的發光胞體
O	開路區	X1-X1'	線

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案無代表化學式

六、發明說明：

【發明所屬之技術領域】

本發明係關於半導體發光裝置，尤係關於具有發光胞體(light emitting cell)之陣列之半導體發光裝置、包含該半導體發光裝置之發光模組、和包含該發光模組之照明設備。

【先前技術】

一般而言，半導體發光二極體(LED)用於光源就功率、效率、和可靠性而言具有優點。因此，半導體 LED 被積極發展為高功率、高效率光源，以用於各種照明設備以及用於顯示裝置之背光單元。

對於作為照明光源之此種半導體 LED 之商品化，必須增加他們的發光效率並且減少他們的生產成本、但增加他們的功率至所希望的水準。

然而，當與使用低額定電流之低功率 LED 比較時，使用高額定電流之高功率 LED 由於高電流密度也許具有低的發光效率。

明確地說，為了獲得高功率，若增加額定電流以於相同面積之 LED 晶片中獲得高光通量，則發光效率也許會由於增加之電流密度而劣化。而且，發光效率會由於該裝置所產生之熱而加速劣化。

【發明內容】

本發明之一個態樣提供一種半導體發光裝置，該半導體發光裝置改進每單位面積之電流密度以改善其發光效率，並且有效地處理有缺陷的發光胞體。

本發明之另一個態樣提供一種半導體發光裝置，該半導體發光裝置改善每單位面積之電流密度以改進其發光效率，執行均勻的電流分佈和於處理有缺陷的發光胞體時將有效的發光胞體數目之減少降至最小。

本發明之另一個態樣提供一種半導體發光裝置，該半導體發光裝置改進每單位面積之電流密度以改善其發光效率，並且執行使得可以容易執行各種連接結構之發光胞體之間改進的連接結構。

本發明之另一個態樣提供一種包含該半導體發光裝置之發光模組、和包含該發光模組之照明設備。

依照本發明之一個態樣，提供一種半導體發光裝置，包含：基板；複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，其中，該等發光胞體之間之區域定義為去除至少該主動層之隔離區域；複數個連接部，形成在其上有該等發光胞體形成之該基板上，以並聯或串-並聯組構連接該等發光胞體；以及絕緣層，形成在該發光胞體的該表面上，以防止該等連接部與該發光胞體之間不希望之連接，其中，該等發光胞體包括至少一個有缺陷的發光胞體，而該等連接部中與該有缺陷的發光胞體相關之至少其中一個連接部被斷接。該發光胞體可以排列成複數行，各行具有二個或更多個發光胞體；以及該連接部可以包含：第一連接部，連接至位於各行之一個末端之該發光胞體之該第一導電型半導體

層；第二連接部，連接至位於各行之另一個末端之該發光胞體之該第二導電型半導體層；以及之互連接部，形成以將該第一連接部與該第二連接部之間的各行之該等發光胞體彼此串聯連接。

該等行可以具有相同數目之發光胞體配置於其中。

該連接部可以進一步包含中間連接部，形成連接於列方向中該等行之至少一部分之該互連接部。

該等發光胞體可以是在該基板上排列成 M 列和 N 行之 $M \times N$ 個發光胞體，M 和 N 是等於或大於 2 之整數；並且可以形成於各行中之發光胞體而使得他們的相反極性彼此面對。

該中間連接部可以具有各種配置。該中間連接部可以包含形成連接所有 N 行之中間連接部。中間連接部可以包含形成於一列方向之複數個中間連接部連接 N 行之一部分。該中間連接部可以包含沿著複數個不同的列方向形成之複數個中間連接部。

該連接部可以包含：至少一個第一連接部，連接至該發光胞體之該第一導電率類型半導體層；以及至少一個第二連接部，連接至該發光胞體之該第二導電率類型半導體層。

該連接部可以進一步包含：複數個第一互連接部，連接該第一連接部與各發光胞體之該第一導電率類型半導體層；以及複數個第二互連接部，連接該第二連接部與各發光胞體之該第二導電率類型半導體層。

該等發光胞體可以是在該基板上排列成 M 列和 N 行之 $M \times N$ 個發光胞體，M 和 N 是等於或大於 2 之整數；並且可以形成於各行中之發光胞體而使得相同極性之電極彼此面對。

該第一連接部可以包含至少一個第一中間連接部，形成於該鄰接列之間並且連接至位於彼此相對二側該發光胞體之相同導電率類型之該半導體層；以及該第二連接部包含至少一個第二中間連接部，形成於該鄰接列之間並且連接至位於彼此相對二側該發光胞體之相同導電率類型之該半導體層。

該發光胞體可以排列成 M 列和 N 行，M 和 N 是等於或大於 4 之整數；位於各行之 M 個發光胞體可以劃分成複數個群，各群具有彼此串聯連接之二個或多個發光胞體，並且可以形成該等群之發光胞體而使得於鄰接群之發光胞體中相同極性之電極彼此面對。該連接部可以包含：至少一個第一連接部，連接至位於各群之一個末端之該發光胞體之該第一導電型半導體層；至少一個第二連接部，連接至位於各群之另一個末端之該發光胞體之該第二導電型半導體層；以及串聯互連接部，形成連接彼此串聯之諸群之該等發光胞體。

該等群可以包含相同數目之發光胞體。

該連接部可以進一步包含：複數個第一互連接部，連接該第一連接部與各發光胞體之該第一導電率類型半導體層；以及複數個第二互連接部，連接該第二連接部與各發

光胞體之該第二導電率類型半導體層。該第一連接部可以包含至少一個形成在該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型之該等半導體層；以及該第二連接部包含至少一個第二中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型之該等半導體層。

該半導體層發光裝置可以進一步包含：至少一個第一焊盤，形成在該基板上待連接至該第一連接部；以及至少一個第二焊盤，形成在該基板上待連接至該第二連接部。

該隔離區域可以包含暴露該基板之區域。該隔離區域可以包含暴露該第一導電率類型半導體層之區域。

該絕緣層可以提供為形成在該發光胞體之側表面上之被動層。

該發光胞體可以具有各種剖面形狀。舉例而言，發光胞體可以具有多邊形、圓形、或平形四邊形的剖面。

本發明亦提供當去除相關於缺陷之發光胞體之該第一連接部時，減少無用之正常發光胞體之數目之各種方案。

依照本發明之另一個態樣，提供一種半導體發光裝置，包含：基板；複數個發光胞體，配置在該基板上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，該等發光胞體配置在具有二個或更多個發光胞體之複數個行；複數個連接部，形成在其上有該等發光胞體形成之該基板上，以串-並聯配置連接該等發光胞體；以及絕緣

層，形成在該發光胞體之該表面上，以防止該連接部與該發光胞體之間不希望之連接。

於此處，該連接部可以包含：第一連接部，連接至位於各行之一個末端之該發光胞體之該第一導電型半導體層；第二連接部，連接至位於各行之另一個末端之該發光胞體之該第二導電型半導體層；互連接部，形成以將該第一連接部與該第二連接部之間的各行之該等發光胞體彼此串聯連接；以及中間連接部，形成連接於列方向中該等行之至少一部分之該互連接部。

依照本發明之另一個態樣，提供一種半導體發光裝置，包含：基板；複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層；複數個連接部，形成在基上有該等發光胞體形成的該基板上，以並聯配置連接該等發光胞體；以及絕緣層，形成在該發光胞體之該表面上，以防止該連接部與該發光胞體之間不希望之連接。

於此處，該連接部可以包含：至少一個第一連接部，連接至該發光胞體之該第一導電型半導體層；以及至少一個第二連接部，連接至該等發光胞體之該第二導電型半導體層。

依照本發明之另一個態樣，提供一種半導體發光裝置，包含：基板；複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面

上的第一導電型半導體層、主動層、和第二導電型半導體層，該等發光胞體排列成 M 列和 N 行，M 和 N 是等於或大於 4 之整數；複數個連接部，形成在其上有該等發光胞體形成的該基板上，以串-並聯組構連接該等發光胞體；以及絕緣層，形成在該發光胞體的該表面上，以防止該等連接部與該發光胞體之間不希望之連接。

於此處，位於各行之 M 個發光胞體可以劃分成複數個群，各群具有彼此串聯連接之二個或多個發光胞體，並且可以形成該等群之發光胞體而使得於鄰接群之發光胞體中相同極性之電極彼此面對。

該連接部可以包含：至少一個第一連接部，連接至位於各群之一個末端之該發光胞體之該第一導電型半導體層；至少一個第二連接部，連接至位於各群之另一個末端之該發光胞體之該第二導電型半導體層；以及串聯互連接部，形成連接彼此串聯之諸群之該等發光胞體。

本發明亦提供一種用來連接發光胞體之間之新的方案。

依照本發明之另一個態樣，提供一種半導體發光裝置，包含：基板；複數個發光胞體，配置在該基板上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，其中該等發光胞體之間之區域定義為去除至少該主動層之隔離區域；複數個連接部，形成在其上有該等發光胞體形成的該基板上，以並聯或串-並聯組構連接該等發光胞

體；以及絕緣層，形成在該發光胞體的該表面上，以防止該等連接部與該發光胞體之間不希望之連接。

於此處，該連接部可以包含中間連接部，配置於鄰接發光胞體之間並且形成該等發光胞體之陣列方向，而該等鄰接發光胞體可以透過該中間連接部連接。

【實施方式】

現在將參照所附圖式詳細說明本發明之範例實施例。然而，本發明可用許多不同的形式實施，並且將不解釋為受本文中所提出之實施例之限制。而是，提供該等實施例以使得此揭露之發明是周密而完善的，並且將完全表達本發明之範圍於熟悉此項技術者。於各圖式中，為了清楚起見也許誇大層和區域之厚度。各圖式中相同的元件符號代表相同的元件，因此將省略他們的說明。

第 1 圖為顯示依照本發明之第一個實施例(串聯和並聯連接之結合)多胞體陣列半導體發光裝置之上視圖。第 2 圖為執行例示於第 1 圖中之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖。第 3A 至 3C 圖為例示於第 1 圖中多胞體陣列半導體發光裝置之胞體之間連接之部分側剖面圖。

參照第 1 圖，依照此實施例之多胞體陣列半導體發光裝置 10 包含基板 11、和配置於基板 11 之上表面成 6×6 圖樣的複數個發光胞體 C。

如第 3A 和 3B 圖中所例示，可以藉由分割半導體多層結構 12(其具有依續形成在基板 11 之上表面上的第一導電

率類型半導體層 12a、主動層 12c、和第二導電率類型半導體層 12b)而獲得發光胞體 C。

於此實施例中，實施胞體隔離處理以整個去除半導體多層結構 12(完全隔離處理)，以暴露基板 11 之表面。而且，第一導電率類型半導體層 12a 可以透過平台蝕刻製程而具有暴露之區域。於第 1 圖中，藉由完全隔離製程所獲得的線被標記為‘IL’，而藉由平台蝕刻製程所獲得的線則被標記為‘ML’。此標記將亦同樣使用於相關於胞體陣列之其他的圖形中。

分別連接至第一導電率類型半導體層 12a 和第二導電率類型半導體層 12b 之第一電極 13a 和第二電極 13b 可以形成於各發光胞體中。第 1 圖顯示第一電極 13a 和第二電極 13b 以規律的間距並聯形成，以提供均勻的電流分佈遍於每個發光胞體；然而，本發明不限於此。

依照另一個實施例，延伸連接部以連接至對應導電率類型之半導體層，由此實現所希望之互連接結構而不會形成不同的電極。

如第 2 圖中所例示，依照此實施例之半導體發光裝置具有串-並聯連接結構，於此結構中，各行 S1 至 S6 中的 6 個發光胞體 C 彼此串聯連接，而該 6 個行 S1 至 S6 彼此並聯連接。

於此連接結構中，可以依照電壓標準選擇彼此串聯連接之發光胞體之數目。也就是說，決定於各行彼此串聯連接之發光胞體之數目以滿足所希望之電壓標準，以及控制

彼此並聯連接之行之數目以提供所希望之輸出。於此情況，該等行可以具有相同數目之發光胞體。

於此實施例中，連接部可以包含：至少一個第一連接部 18a，連接至位於各該等行 S1 至 S6 之一個末端之發光胞體之該第一導電率類型半導體層 12a；以及至少一個第二連接部 18b，連接至位於各該等行 S1 至 S6 之另一個末端之發光胞體之該第二導電率類型半導體層 12b。也就是說，如第 1 和 3C 圖中所例示，該第一連接部 18a 和該第二連接部 18b 可以分別連接至第一焊盤 19a 和第二焊盤 19b。

而且，該連接部可以包含形成之複數個互連接部 15，而使得屬於各行 S1 至 S6 之發光胞體 C 彼此串聯連接於第一連接部 18a 與第二連接部 18b 之間。互連接部 15 可以連接於各行中彼此串聯之該等鄰接的發光胞體 C，並且亦將位於各行 S1 至 S6 之二末端之該等發光胞體連接至該第一連接部 18a 與第二連接部 18b。

具體來說，如第 3A 圖中所例示，於相同行中，互連接部 15 可以用來連接一個發光胞體之該第二電極 13b 和另一個發光胞體之第一電極 13a。而且，如圖形中所例示，為了使相同行中發光胞體之較容易連接，可以形成於各行中該等發光胞體而使得相反極性之電極彼此面對。

於此處，為了防止發光胞體與該連接部之間之不希望的連接，在該發光胞體之表面上形成絕緣層 14。然而，絕緣層 14 可以設置為形成在該發光胞體之整個側表面上之

被動層，以保護該發光胞體。

而且，如第 3B 圖中所例示，連接至位於行 S6 之另一末端之該發光胞體之該第二電極 13b 之互連接部 15 可以沿著待連接至該第二連接部 18b 之絕緣層 14 形成。同樣情況，位於各行之一個末端之發光胞體之第一電極 13a 可以透過互連接部 15 連接至該第一連接部 18a。

顯示了第一連接部 18a 和第二連接部 18b 透過互連接部 15 分別連接至該第一電極 13a 和第二電極 13b。然而，如上所述，沒有在各發光胞體中形成不同的電極，其可以透過譬如該互連接部之互連接線直接連接至所希望導電率類型之半導體層。

該第一焊盤 19a 和第二焊盤 19b 可以由與第一和第二連接部 18a 和 18b 以及該互連接部 15 不同的材料形成。舉例而言，該第一焊盤 19a 和該第二焊盤 19b 可以由譬如 Cr/Au 之金屬層形成，而該第一和第二連接部 18a 和 18b 以及互連接部 15 可以由譬如 Al 和 Ag 之高反射率、高導電率金屬(或：“金屬的材料”)形成。

於其他實施例中，可以透過單一金屬圖樣形成製程形成該第一和第二焊盤 19a 和 19b、該第一和第二連接部 18a 和 18b、和該互連接部 15。也就是說，該第一和第二焊盤 19a 和 19b、該第一和第二連接部 18a 和 18b、和該互連接部 15 可以相同的金屬形成。舉例而言，該第一和第二焊盤 19a 和 19b、該第一和第二連接部 18a 和 18b、和該互連接部 15 可以由 Cr/Au 形成。

在該等發光胞體之間可以包含至少一個有缺陷的發光胞體 Co。於此實施例中，如第 1 圖中所例示，相關於有缺陷的發光胞體之連接部被從另一個發光胞體 C 之連接電路斷接和排除，由此防止所有的晶片被處理為有缺陷的晶片。可以藉由去除構成該連接部(尤其是該互連接部)之電極線之一部分而實現對於排除有缺陷的發光胞體 Co 之連接部之斷接。

第 3A 為沿著第 1 圖之線 X1-X1'的多胞體陣列半導體發光裝置之側剖面圖，該圖顯示對於排除有缺陷的發光胞體 Co 之連接部之斷接狀態。

如第 3A 圖中所例示，連接至該有缺陷的發光胞體 Co 之互連接部 15 具有斷接之開路區 O。該開路區 O 可以透過雷射切割製程或物理/化學蝕刻製程形成。

依照該有缺陷的發光胞體 Co 之處理，不僅有缺陷的發光胞體 Co，連屬於行 S3 以串聯連接至該有缺陷的發光胞體 Co 之發光胞體也會被從整個連接電路的驅動中排除。也就是說，於此實施例中，當判定一個發光胞體有缺陷、並且相關於有缺陷的發光胞體之連接部被斷接時，可以正常地驅動該另外五行，但不驅動串聯連接至該有缺陷的發光胞體 Co 之五個發光胞體(也就是說，對於一個有缺陷的晶片浪費五個正常的發光胞體)。

同時，於此實施例中，例示了開路區 O 是形成在直接連接至該有缺陷的發光胞體 Co 之互連接部 15。然而，若互連接部屬於行 S6，則可以藉由斷接非直接連接至該有缺

陷的發光胞體之不同位置之任何互連接部而從全部連接排除有缺陷的發光胞體 Co。

於上述實施例中， 6×6 發光胞體陣列例證為串-並聯模式；然而，本發明不限於此情形。也就是說，本發明可以同樣應用於 $M \times N$ 發光胞體陣列(於本文中，M 和 N 是等於或大於 2 之整數)。而且，有缺陷晶片去除方案可以同樣應用於各行包含彼此串聯連接之二個或更多個發光胞體之情況。

不像串-並聯連接模式，可以執行該半導體發光裝置而使得所有的發光胞體彼此並聯連接。此將於下文中參照第 4 至 6 圖詳細說明。

第 4 圖為例示依照本發明之第二個實施例(並聯連接)多胞體陣列半導體發光裝置之上平面圖。第 5 圖為執行於第 4 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖。

第 6A 和 6B 圖為例示於第 4 圖中之多胞體陣列半導體發光裝置之多個胞體之間的連接之部分側剖面圖。

參照第 6 圖，依照此實施例之多胞體陣列半導體發光裝置 40 包含基板 41、和配置於基板 41 之上表面上成 6×6 圖樣的複數個發光胞體 C。

如第 6A 和 6B 圖中所例示，可以藉由分割具有依序形成在基板 41 之上表面上的第一導電率類型半導體層 42a、主動層 42c、和第二導電率類型半導體層 42b 之半導體多層結構 42 而獲得發光胞體 C。使用於此實施例之隔離製程

被例示為透過部分隔離製程(平台蝕刻製程)實施，該部分隔離製程暴露半導體多層結構 42 之第一導電率類型半導體層。

而且，為了防止連接部(用於發光胞體之並聯連接)連接至發光胞體之不希望之部分，絕緣層 44 形成在發光胞體之表面上。

於此實施例中，各自連接至該第一導電率類型半導體層 42a 和第二導電率類型半導體層 42b 之第一電極 13a 和第二電極 13b 可以形成於各發光胞體 C 中。然而，如上所述，連接部延伸以連接至對應導電率類型之該半導體層，由此實現所希望之互連接結構而沒有形成不同的電極。

如第 5 圖中所例示，依照此實施例之半導體發光裝置 40 具有並聯連接結構，於此結構中發光胞體彼此並聯連接。

對於並聯連接之發光胞體而言，該連接部可以包含：至少一個第一連接部 48a/48a'，連接至發光胞體之第一導電率類型半導體層 42a；以及至少一個第二連接部 48b/48b'，連接至該發光胞體之第二導電率類型半導體層 42b。

而且，該連接部可以包含：複數個第一互連接部 45a，連接該第一連接部 48a/48a'和該第一導電率類型半導體層 42a；以及複數個第二互連接部 45b，連接該第二連接部 48b/48b'和該第二導電率類型半導體層 42b。

於此實施例中，第一連接部 48a/48a'和第二連接部 48b/48b'可以形成於第一導電率類型半導體層 42a 或基板

41 之暴露的區域中。如第 6A 和 6B 圖中所例示，該第一連接部 48a/48a' 和第二連接部 48b/48b' 可以形成在絕緣層 44 上而沒有直接連接至該第二導電率類型半導體層。

而且，如第 4 圖中所例示，該第一連接部 48a 和第二連接部 48b 可以分別連接至第一焊盤 49a 和第二焊盤 49b。

詳言之，為了實現於 6×6 發光胞體陣列中容易的並聯連接結構，可以形成發光胞體 C 而使得於各行中相同極性之電極彼此面對，如第 4 圖中所例示。

於上述發光胞體 C 之陣列中(其中相同極性之電極彼此面對，如第 1 圖中所例示)，該第一連接部 48a/48a' 和第二連接部 48b/48b' 可以包含至少一個第一中間連接部 48a' 和至少一個第二中間連接部 48b'，其係形成在鄰接列之間並且連接至位於二側的發光胞體之相同極性之半導體層。

於此處，第一中間連接部 48a' 和第二中間連接部 48b' 可以連接至相同極性之半導體層(此實施例中的該第一電極和第二電極)。

如第 6A 圖中所例示，該第二中間連接部 48b' 可以形成在絕緣層 44 上，並且可以連接至該第二互連接部 45b，該第二互連接部 45b 係連接至位於二側的二個發光胞體之第二電極 43b。

該絕緣層 44 可以形成在發光胞體之側表面及第一導電率類型半導體層 42a 之暴露的上表面上，以為了防止第二互連接部 45b(連接至該第二中間連接部 48b') 與該發光胞體之間不希望的連接。

如第 6B 圖中所例示，該第一中間連接部 48a' 可以形成於絕緣層 44 上，而該二個發光胞體之第一電極 43a 可以形成於第一導電率類型半導體層 42a 之暴露之上表面上的第一中間連接部 48a' 之二側。該第一中間連接部 48a' 和第一電極 43a 可以藉由第一互連接部 45a 而彼此連接。

為了執行於 6×6 陣列中並聯連接，依照此實施例之半導體發光裝置 40 具有 4 個第一連接部 48a/48a'，和 3 個形成於列方向之第二連接部 48b'。4 個第一連接部之其中 3 個使用為第一中間連接部 48a'，而所有的該 3 個第二連接部使用為第二中間連接部 48b'，使得其可以透過互連接部 45 連接至於鄰接列中排成陣列之發光胞體之對應的電極。

於此實施例中，在發光胞體之中可以包含至少一個有缺陷的發光胞體 Co。如第 4 和 5 圖中所例示，相關於該有缺陷的發光胞體之連接部(具體來說，該互連接部)可以從另一個發光胞體 C 之連接電路斷接和排除。

如第 6A 圖中所例示，形成開路區 O 以斷接將有缺陷的發光胞體 Co 連接至第二中間連接部 48b' 之第二互連接部 45b，由此從另一個發光胞體 C 之連接電路排除該有缺陷的發光胞體 Co。

於此實施例中，因為所有的發光胞體彼此並聯連接(縱然當相關於有缺陷的發光胞體之互連接部斷接時亦然)，因此可以驅動除了有缺陷的發光胞體之外的所有的其他發光胞體。也就是說，縱然當排除了一個有缺陷的發光胞體 Co 時，依照此實施例仍可以正常驅動並聯連接結構之 35 個發

光胞體。

當相較於第 1 圖中所例示之連接結構之光量減少時(例如，一旦有一個有缺陷的發光胞體，則額外的排除 5 個正常的發光胞體)，依照此實施例之半導體發光裝置 40 可以依照相同數目之有缺陷的發光胞體之處理而減少光量減少。

對於發光胞體之連接，依照光量和所希望之電壓而使用具有部分串聯連接之串-並聯連接結構可能是不可避免的。於具有串-並聯連接結構之發光胞體之半導體發光裝置中，也許必須藉由減少由於處理有缺陷的發光胞體所浪費之正常的發光胞體之數目而將光量減少降至最小。

第 7 圖為例示依照本發明之第一個實施例之改進多胞體陣列半導體發光裝置之上平面圖。第 8 圖為執行於第 7 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖。第 9 圖為例示依照本發明之第一個實施例之另一個改進多胞體陣列半導體發光裝置之上平面圖。第 10 圖為執行於第 9 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖。

第 7 至 11 圖例示使用中間連接部之各種實施例，如用來滿足上述於串-並聯連接結構(像該第一實施例)中要求之方案。

參照第 7 圖，依照此實施例之多胞體陣列半導體發光裝置 70 包含基板 71、和配置於基板 71 之上表面上成 6×4 圖樣的複數個發光胞體 C。像上述之實施例，可以藉由劃

分具有依序形成在基板 71 之上表面上的第一導電率類型半導體層、主動層、和第二導電率類型半導體層之半導體多層結構而獲得發光胞體 C。

於此實施例中，施行隔離處理以整個去除半導體多層結構(完全隔離處理)，以暴露該基板 71 之表面。而且，該第一導電率類型半導體層可以透過平台蝕刻製程具有暴露之區域。分別連接至該第一導電率類型半導體層 72a 和第二導電率類型半導體層 72b 之第一電極 73a 和第二電極 73b 可以形成在各發光胞體中。

像第 1 圖中所例示之實施例，依照此實施例之半導體發光裝置具有串-並聯連接結構，於此結構中 6 個發光胞體 C 彼此串聯連接於 4 行，而該 4 行彼此並聯連接。

對於此連接結構，連接部可以包含：第一連接部 78a，連接至位於各該等行之一個末端之發光胞體之第一電極 73a；以及第二連接部 78b，連接至位於各該等行之另一個末端之發光胞體之該第二電極 73b。如第 7 圖中所例示，該第一連接部 78a 和該第二連接部 78b 可以分別連接至第一焊盤 79a 和第二焊盤 79b。

而且，可以形成互連接部 75 以連接在第一連接部 78a 和該第二連接部 78b 之間彼此串聯之諸行之發光胞體 C。為了藉由互連接部 75 容易實現串連連接，可以配置發光胞體 C 而使得其相反極性於各行中彼此面對。

連接部可以包含至少一個中間連接部 78c，其形成連接於列方向中諸行之一部分之互連接部 75。

例示了中間連接部 78c 形成在第三發光胞體列與第四發光胞體列之間的列方向。而且，如第 7 圖中所例示，中間連接部 78c 可以連接至相關於各行之所有的 4 個互連接部 75。

藉由中間連接部，如第 8 圖中所例示，串-並聯連接電路可以具有在第三發光胞體列與第四發光胞體列之間之共同連接點。也就是說，二個 3×4 串-並聯電路彼此以串聯連接。

於此實施例中，當產生一個有缺陷的發光胞體 Co 時，開路區域 O 可以形成在與有缺陷的發光胞體 Co 有關之互連接部，用來與另一個電路斷接。在這一點上，二個串聯連接至有缺陷的發光胞體之發光胞體 C，也就是說，屬於 3×4 串-並聯電路(其為屬於有缺陷的發光胞體之第一級)之第二行之其他二個發光胞體未被驅動。然而，可以藉由中間連接單元 78c 驅動屬於 3×4 串-並聯電路(其為次一級)及相同級的其他行之所有的發光胞體。

於第 8 圖中例示之電路中，當相關於一個有缺陷的發光胞體 Co 之連接部分被斷接時，亦從電路排除二個正常發光胞體，因此可以維持對應於全部 24 個發光胞體中之 21 個發光胞體之光量。

所有的相同行均被排除於第 1 圖中所例示之串-並聯連接結構中(於一個有缺陷的發光胞體之事件中額外排除之 5 個正常發光胞體)。然而，於此實施例中，當處理有缺陷的發光胞體時，因為於相同的行中僅排除了一部分的胞

體，因此可以減少從該電路排除之正常發光胞體之數目(於一個有缺陷的發光胞體之事件中，僅額外排除之 2 個正常發光胞體)。

而且，縱然當去除了有缺陷的發光胞體時，因為電流可以透過並聯電路均勻分佈於諸行，因此此實施例之中間連接部可以減少於特定區域之發光濃度。

於串-並聯連接電路中，上述中間連接部依照各種實施例可以具有各種的修正組構。

參照第 9 圖，依照此實施例之多胞體陣列半導體發光裝置 90 包含基板 91、和配置於基板 91 之上表面上成 6×4 圖樣之複數個發光胞體 C。分別連接至該第一導電率類型半導體層和第二導電率類型半導體層之第一電極 93a 和第二電極 93b 可以形成在各發光胞體中。

像例示於第 7 圖中之胞體陣列，依照此實施例之半導體發光裝置 90 具有串-並聯連接結構，其中六個發光胞體 C 彼此串聯連接於 4 行中，並且該 4 行彼此並聯連接。

也就是說，此實施例之連接部可以包含：第一連接部 98a，連接至位於各該等行之一個末端之發光胞體之第一電極 93a；第二連接部 98b，連接至位於各該等行之另一個末端之發光胞體之第二電極 93b；以及中間連接部 95，連接屬於在該第一連接部 98a 與該第二連接部 98b 之間彼此串聯之各發光胞體。

如第 9 圖中所例示，該第一連接部 98a 和該第二連接部 98b 可以分別連接至第一焊盤 99a 和第二焊盤 99b。

不像第 7 圖中所例示之實施例，此實施例使用複數個(例如，二個)中間連接部 98c 和 98d，其係形成在對應於不同的列方向之位置。其例示了此實施例之中間連接部 98c 和 98d 係形成在第二發光胞體列與第三發光胞體列之間，和第四發光胞體列與第六發光胞體列之間。該等中間連接部 98c 和 98d 係連接至相關於所有行之 4 個互連接部 95。

位於藉由該等中間連接部 98c 和 98d 劃分之各級發光胞體之數目沒有限制，並且，位於各級中藉由各行中的該等中間連接部所劃分之發光胞體之數目可以依據實施例而加以改變。

於此實施例中，當產生一個有缺陷的發光胞體 Co 時，開路區 O 可以形成於與有缺陷的發光胞體 Co 有關的互連接部 95，用來與另一個電路斷接。於此點，串聯連接至該有缺陷的發光胞體之另一個發光胞體，也就是說，屬於 2×4 串-並聯電路(其為屬於該有缺陷的發光胞體之第一級)之第二行之另一個發光胞體未被驅動。然而，可以藉由中間連接單元 98c 驅動 2×4 串-並聯電路(其為其他二個級)和相同級之其他行。

確切地說，於第 10 圖中例示之電路，當相關於一個有缺陷的發光胞體 Co 之連接部分被斷接時，亦從該電路排除一個正常的發光胞體，而保持對應於總共 24 個發光胞體中之 22 個發光胞體之光量。相較於第 7 和 8 圖中所例示之實施例，此實施例當處理相同位置之一個有缺陷的發光胞體時，可以確保對應於一個或多個正常發光胞體之光量。

於此種方式，複數個中間連接部被用來進一步減少位於各行中的中間連接部之間之發光胞體之數目，由此大大地減少由於處理有缺陷的發光胞體所浪費之正常發光胞體之數目。

而且，縱然當去除有缺陷的發光胞體時，因為其再度並聯連接於各節點，因此可以確保更均勻之電流分佈，因此減少於特定區域光發射之濃度。

第 11 圖為例示依照本發明之第一個實施例之另一個改進多胞體陣列半導體發光裝置之上平面圖。第 12 圖為執行於第 11 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖。

參照第 11 圖，依照此實施例之多胞體陣列半導體發光裝置 110 包含基板 111、和配置於基板 111 之上表面上成 6×4 圖樣之複數個發光胞體 C。分別連接至該第一導電率類型半導體層和第二導電率類型半導體層之第一電極 113a 和第二電極 113b 可以形成在各發光胞體中。

像例示於第 7 圖中之胞體陣列，依照此實施例之半導體發光裝置 110 具有 6×4 串-並聯連接結構。

此實施例之連接部可以包含：第一連接部 118a，連接至位於各該等行之一個末端之發光胞體之第一電極 113a；第二連接部 118b，連接至位於各該等行之另一個末端之發光胞體之第二電極 113b；以及中間連接部 115，連接屬於在該第一連接部 118a 與該第二連接部 118b 之間彼此串聯之各發光胞體。

如第 11 圖中所例示，該第一連接部 118a 和第二連接部 118b 可以分別連接至二個第一焊盤 119a 和二個第二焊盤 119b。因為二個焊盤 119a 和 119b 可以配置關於距二個鄰接發光胞體(連接部之線長度)相同的距離，因此他們可以更均勻地分佈電流至各發光胞體之諸行。

像第 8 圖中所例示之實施例，此實施例使用複數個中間連接部 118c、118c'、118d、和 118d'，形成在對應於不同的列方向之位置。然而，其例示了此實施例之中間連接部 118c、118c'、118d、和 118d' 僅僅連接至相關於列方向的二行之互連接部 115。

於此實施例中，當產生一個有缺陷的發光胞體 Co 時，開路區 O 可以形成於與有缺陷的發光胞體 Co 有關用來從另一個電路斷接之互連接部 115。

像第 9 圖，於此實施例中，串聯連接至該有缺陷的發光胞體之另一個發光胞體，也就是說，屬於 2×4 串-並聯電路(其為屬於該有缺陷的發光胞體之第一級)之第二行之另一個發光胞體未被驅動。然而，可以藉由中間連接單元 118c、118c'、118d、和 118d' 驅動 2×4 串-並聯電路(其為其他二個級)和相同級之其他行。

於是，當相較於第 7 圖中所例示之實施例時，當去除有缺陷之發光胞體時此實施例確保更多可驅動之發光胞體。

第 13 圖為例示依照本發明之第三個實施例多胞體陣列半導體發光裝置之上平面圖。第 14 圖為執行於第 13 圖

中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖

參照第 13 圖，依照此實施例之多胞體陣列半導體發光裝置 130 包含基板 131、和配置於基板 131 之上表面上排成 6×4 圖樣陣列之複數個發光胞體 C。

像上述之實施例，可以藉由劃分具有依序形成在基板 131 之上表面上的第一導電率類型半導體層、主動層、和第二導電率類型半導體層之半導體多層結構而獲得發光胞體 C。

於此實施例中，施行完全隔離處理以藉由發光胞體隔離半導體多層結構以暴露該基板 131 之表面。而且，該第一導電率類型半導體層可以透過平台蝕刻製程而具有暴露之區域。

如第 13 圖中所例示，各發光胞體之平台蝕刻區域被限制於形成第一電極 133a 之一側。於此實施例中，平台蝕刻製程被防止亦實施於鄰接另一側之區域，由此確保能夠參與光發射之較寬之主動層。此情形可以藉由提供相同的遮罩圖樣用於另一側之隔離製程和平台蝕刻製程而執行。

於此實施例中，分別連接至該第一導電率類型半導體層 132a 和第二導電率類型半導體層 132b 之第一電極 133a 和第二電極 133b 可以形成在各發光胞體 C 中。

而且，為了防止連接部與發光胞體之間不希望之連接，絕緣層(未顯示)可以形成在發光胞體之表面上。

位於各行之 6 個發光胞體可以劃分成複數個群，各群

具有彼此串聯連接之二個發光胞體。為了藉由在 6×4 發光胞體陣列中之二個串聯發光胞體容易實現並聯連接結構，可以形成鄰接群之發光胞體 C，而使得於各行中相同極性之電極彼此面對，如第 13 圖中所例示。

此實施例之連接部可以包含：第一連接部 138a、138a'，連接至位於各該群之一個末端之該第一導電型半導體層；第二連接部 138b、138b'，連接至位於各該群之另一個末端之該第二導電型半導體層；以及串聯互連接部 135，連接彼此串聯之該等群之發光胞體。

第一連接部 138a 和 138a' 以及第二連接部 138b 和 138b' 可以分別連接至 4 個第一焊盤 139a 和 4 個第二焊盤 139b。於此實施例中，為了提供均勻的電流分佈，可以規律的間距形成 4 個第一焊盤 139a 和 4 個第二焊盤 139b。

於上述發光胞體 C(其相同的極性之電極彼此面對)之陣列中，如第 13 圖中所例示，第一連接部和第二連接部可以包含第一中間連接部 138a' 和第二中間連接部 138b'，其係形成在鄰接列之間並且連接至位於二側的發光胞體之相同極性之半導體層。

於此處，第一中間連接部 138a' 和第二中間連接部 138b' 可以連接至相同極性之半導體層(此實施例中的第一電極和第二電極)。

為了執行 6×4 陣列中之串-並聯模式，依照此實施例之半導體發光裝置 130 具有形成於列方向之二個第一連接部 138a 和 138a'、和二個第二連接部 138b 和 138b'。二個第

一連接部之其中之一被用作為第一中間連接部 138a'，而二個第二連接部之其中之一被用作為第二中間連接部 138b'，使得其可以透過互連接部 135 連接至陣列鄰接列中發光胞體對應之電極。

連接結構依照胞體陣列可以改變，第一和第二連接部之線數目(具體而言，中間連接部)依照胞體陣列可以是一個或複數個。

於此實施例中，在發光胞體之間可以包含至少一個有缺陷的發光胞體 Co。可以從另一個發光胞體 C 之連接電路斷接或排除相關於有缺陷的發光胞體之連接部(特別是該互連接部)。

因為包含二個發光胞體之群彼此並聯連接，因此縱然當相關於有缺陷的發光胞體之連接部被斷接時，除了有缺陷的發光胞體之外的所有其他的發光胞體和串聯連接至相同群之發光胞體仍皆可以被驅動。

舉例而言，當一個有缺陷的發光胞體 Co 被從發光胞體連接電路排除時，仍可以正常驅動 22 個發光胞體。

當相較於第 1 和 7 圖中所例示之於連接結構之光量減少時(例如，於有一個有缺陷的發光胞體事件額外的排除 5 個正常的發光胞體(於第 1 圖之實施例)或 5 個正常的發光胞體(於第 7 圖之實施例))，依照此實施例之半導體發光裝置 130 可以依照相同數目之有缺陷的發光胞體之處理(例如，於有一個有缺陷的發光胞體事件額外的排除 1 個正常的發光胞體)而減少光量減少。

於上述實施例中，已經說明了於相同基板上發光胞體之各種陣列和互連接結構。尤其是，參照第 4、7、9、11、和 13 圖說明之中間互連接部提供了本發明之進一步優點。該中間互連接部意指位於鄰接之發光胞體之間並且依照發光胞體之陣列方向形成之圖樣。

如上述實施例之說明，鄰接胞體之半導體層(或電極)並非直接連接而是透過中間連接部間接連接，由此容易執行上述實施例中各種互連接結構。

中間連接部不僅連續形成於一對鄰接之發光胞體之間，而且也於列方向數對發光胞體之間，於是支援執行複雜的電路連接。

可使用於本發明之半導體發光裝置之發光胞體可以具有各種的組構。第 15A 至 15C 圖為例示依照各種設計之發光裝置之多胞體陣列之狀態之平面圖。

如第 15A 圖中所例示，具有圓形剖面之發光胞體 C 配置於基板 141 上。圓形的發光胞體 C 具有第一導電率類型半導體層 142a、第二導電率類型半導體層 142b、和於該第一導電率類型半導體層 142a 與該第二導電率類型半導體層 142b 之間之主動層。圓形的發光胞體 C 之曲面可以提供平穩的發光效果。

如第 15B 圖中所例示，具有平形四邊形剖面之發光胞體 C 排成矩陣於基板 141 上。平形四邊形發光胞體 C 具有第一導電率類型半導體層 152a、第二導電率類型半導體層 152b、和於該第一導電率類型半導體層 152a 與該第二導電

率類型半導體層 152b 之間之主動層。

如第 15C 圖中所例示，具有六邊形剖面之發光胞體 C 排成矩陣於基板 141 上。該六邊形發光胞體 C 具有第一導電率類型半導體層 162a、第二導電率類型半導體層 162b、和於該第一導電率類型半導體層 162a 與該第二導電率類型半導體層 162b 之間之主動層。

藉由改變例示於第 15B 和 15C 圖中各種多邊形結構之發光胞體之側面形狀，可以改進光發射效果並且可以執行發光胞體之各種陣列結構。

第 16A 至 16F 圖為例示依照本發明之範例實施例製造多胞體陣列半導體發光裝置之製程之剖面圖。

參照第 16A 圖，用於光發射之半導體多層結構 202 形成在基板 201 之上表面上。也就是說，第一導電率類型半導體層 202a、主動層 202c、和第二導電率類型半導體層 202b 依續形成在基板 201 上。

基板 201 可以是譬如藍寶石之絕緣基板，然而，本發明並不限於此。舉例而言，基板 201 可以是導電基板。若導電基板被用作為基板 201，因為藉由該導電基板連接該發光胞體之電極，因此可以藉由在胞體之上表面形成互連接而互連接該具有相反極性至其的另一個電極。

參照第 16B 圖，實施用於主要隔離之平台蝕刻製程，以選擇性地去除第二導電率類型半導體層 202b、主動層 202c、和一部份的第一導電率類型半導體層 202a，由此暴露第一導電率類型半導體層區域。

於此製程中，平台蝕刻區域 ME 包含隔離區域 IE 和將形成第一電極之區域。

參照第 16C 圖，透明電極 203 形成在第二導電率類型半導體層 202b 上。參照第 16D 圖，為了獲得複數個發光胞體，實施完全隔離製程，以形成暴露基板 201 之表面的隔離區域 IE。

依照實施例第 16B 至 16D 圖之製程可以改變。舉例而言，雖然已經說明於平台蝕刻製程後實施完全隔離製程，但是於實施完全隔離製程後可以獨立實施平台蝕刻製程。

而且，可以省略透明電極形成製程，或者可以於透明電極形成製程後實施平台蝕刻製程。

參照第 16E 圖，形成絕緣層 204，和形成開路區 O_N 及 O_P ，以選擇性地暴露第一導電率類型半導體層 202a 和第二導電率類型半導體層 202b，用於與連接部連接。

參照第 16F 圖，形成用於互連接之連接部 205。對於串聯連接結構而言，可以形成連接部 205，以連接第一導電率類型半導體層 202a 和第二導電率類型半導體層 202b。

最後，在發光胞體之測試製程中被判定有缺陷之相關於晶片之連接部可以像前述之實施例被開路。

依照本發明之實施例之多晶片陣列半導體發光裝置可以使用為包含具有像印刷電路板之電極部之模組中晶片。而且，前述發光裝置和發光模組可以執行為包含驅動單元之照明設備

第 17A 和 17B 圖分別為依照本發明之實施例包含多胞

體陣列半導體發光裝置之照明設備之分解透視圖和示意透視圖。

第 17A 和 17B 圖顯示燈泡型燈作為依照本發明之照明設備之例子。

參照第 17A 和 17B 圖，照明設備 300 包含發光模組 350、驅動單元 330、和外部連接單元 310。照明設備 300 可以進一步包含譬如外殼 340 和內殼 320 之外部結構。

發光模組 350 可以包含多晶片陣列發光裝置 355 和安裝在該多晶片陣列發光裝置 355 上之電路板 351。於此實施例中，一個多晶片陣列發光裝置 355 安裝在電路板 351 上，然而，本發明不限於此。也就是說，複數個多晶片陣列發光裝置可以安裝在電路板 351 上。

發光模組 350 可以包含作用為發熱部之外殼 340。該外殼 340 可以包含直接連接至發光模組 350 之散熱板 345，以改進散熱效果。而且，照明設備 300 可以包含蓋部 360，蓋部 360 係安裝在發光模組 350 上並且具有凸透鏡之形狀。

驅動單元 330 安裝在內殼 320 內、並且連接至外部連接單元 310，以接收來自外部電源供應單元之電力。

而且，驅動單元 330 被組構成藉由將接收之電力轉換成電流並且提供該電流至多晶片陣列發光裝置 355 而驅動發光模組之多晶片陣列發光裝置 355。例如，驅動單元 330 可以包含 AC-DC 轉換器或整流器電路。

前述之發光裝置和發光模組可以使用於各種設備，譬如室內照明設備(例如，燈泡)、室外照明設備(例如，街燈

或招牌)、和交通照明設備(例如,用於譬如車輛、飛機、和船艦的交通工具之頭燈和尾燈)。該等照明設備可以進一步包含散熱構件和/或反射板。

如上述說明,本發明執行大面積半導體多層結構,透過典型的隔離製程(例如,完全的隔離製程和用於部分隔離之平台蝕刻製程)形成對應於子晶片之複數個發光胞體,藉由金屬電極而非導線連接該發光胞體,並且驅動該連接結構像單晶片,由此克服當晶片由導線連接時所導致的問題(例如,複雜的製程、導線開路故障、和微小化困難)。

而且,當藉由金屬線連接複數個發光胞體以執行串-並聯連接時,甚至當缺陷發生於對應於子晶片之部分發光胞體時,本發明開路相關於有缺陷的發光胞體之連接部,由此使得可能使用半導體發光裝置而沒有處理整個晶片作為有缺陷的晶片。

而且,當其具有根據並聯連接或改進的串-並聯連接之陣列時,本發明開路相關的連接部,於是當去除有缺陷的發光胞體時減少不可使用之發光胞體之數目。

而且,本發明使用當去除有缺陷的發光胞體時能夠提供於整個發光胞體中電流分佈之連接結構,於是解決依照位置非均勻光發射分佈之問題。

雖然本發明已相關範例實施例作了顯示和說明,但是應該了解到熟悉此項技術者可以作修飾或改變而不偏離由所附申請專利範圍所界定之精神和範圍。

【圖式簡單說明】

由以上之詳細說明，配合所附圖式，將更清楚了解本發明之上述和其他態樣、特徵和其他優點，其中，

第 1 圖為顯示依照本發明之第一個實施例(串聯和並聯連接之結合)多胞體陣列半導體發光裝置之上視圖；

第 2 圖為執行例示於第 1 圖中之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖；

第 3A 至 3C 圖為例示於第 1 圖中多胞體陣列半導體發光裝置之胞體之間連接之部分側剖面圖；

第 4 圖為例示依照本發明之第二個實施例(並聯連接)多胞體陣列半導體發光裝置之上平面圖；

第 5 圖為執行於第 4 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖；

第 6A 和 6B 圖為例示於第 4 圖中多胞體陣列半導體發光裝置之胞體之間連接之部分側剖面圖；

第 7 圖為例示依照本發明之第一個實施例之改進多胞體陣列半導體發光裝置之上平面圖；

第 8 圖為執行於第 7 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖；

第 9 圖為例示依照本發明之第一個實施例之另一個改進多胞體陣列半導體發光裝置之上平面圖；

第 10 圖為執行於第 9 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖；

第 11 圖為例示依照本發明之第一個實施例之另一個改進多胞體陣列半導體發光裝置之上平面圖；

第 12 圖為執行於第 11 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖；

第 13 圖為例示依照本發明之第三個實施例多胞體陣列半導體發光裝置之上平面圖；

第 14 圖為執行於第 13 圖中例示之多胞體陣列半導體發光裝置之多胞體陣列之等效電路圖；

第 15A 至 15C 圖為例示依照各種設計之發光裝置之多胞體陣列之狀態之平面圖；

第 16A 至 16F 圖為例示依照本發明之範例實施例製造多胞體陣列半導體發光裝置之製程之剖面圖；以及

第 17A 和 17B 圖分別為依照本發明之實施例包含多胞體陣列半導體發光裝置之照明設備之分解透視圖和示意透視圖。

【主要元件符號說明】

10、40、70、90、110、130 多胞體陣列半導體發光裝置

11、41、71、91、111、141、201 基板

12、42、202 半導體多層結構

12a、42a、72a、132a、142a、152a、162a、202a 第一導電率類型半導體層

12b、42b、72b、132b、142b、152b、162b、202b 第二導電率類型半導體層

12c、42c、202c 主動層

13a、43a、73a、93a、113a、133a 第一電極

13b、43b、73b、93b、113b、133b 第二電極

14、44、204	絕緣層	15、75、95	互連接部
18a、48a、78a、118a、138a、138a'	第一連接部		
18b、48b、78b、118b、138b、138b'	第二連接部		
19a、49a、99a、119a、139a	第一焊盤		
19b、49b、99b、119b、139b	第二焊盤		
45a	第一互連接部	45b	第二互連接部
48a'	第一中間連接部(第一連接部)		
48b'	第二中間連接部(第二連接部)		
78c	中間連接部	135	串聯互連接部
205	連接部	300	照明設備
310	外部連接單元	320	內殼
330	驅動單元	340	外殼
350	發光模組	351	電路板
355	多晶片陣列發光裝置		
C	發光胞體	Co	有缺陷的發光胞體
O	開路區	S1 至 S6	行
X1-X1'	線		

七、申請專利範圍：

1. 一種半導體發光裝置，包括：

基板；

複數個發光胞體，配置在該基板之上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，其中，該等發光胞體之間的區域定義為經去除到至少該主動層之隔離區域；

複數個連接部，形成在其上有該等發光胞體形成之該基板上，該等連接部以並聯或串-並聯組構與該等發光胞體連接；

絕緣層，形成在該發光胞體之該表面上，以防止該等連接部與該發光胞體之間不希望之連接，

其中，該等發光胞體包括至少一個有缺陷的發光胞體，而該等連接部中與該有缺陷的發光胞體相關之至少其中一個連接部被斷接，

其中該些發光胞體排列成複數列和複數行，位在每一行的該些發光胞體被分為多組，各組具有兩個或兩個以上的該些發光胞體，彼此之間僅以串聯的方式連接；以及

中間連接部，形成以連接於列方向的不同行中至少兩組之該些發光胞體，其中該中間連接部連接各組中相同極性的該些發光胞體。

2. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，

該等發光胞體是排列成複數行，各行具有二個或更多個發光胞體；以及

該連接部包括：

第一連接部，連接至位於各行之一個末端之該發光胞體之該第一導電型半導體層；

第二連接部，連接至位於各行之另一個末端之該發光胞體之該第二導電型半導體層；以及

互連接部，形成以將該第一連接部與該第二連接部之間的各行之該等發光胞體彼此串聯連接。

3. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，
該等發光胞體為在該基板上排列成 M 列和 N 行之 $M \times N$ 個發光胞體，M 和 N 是等於或大於 2 之整數；以及
形成於各組中之該等發光胞體而使得他們的相反極性彼此面對。
4. 如申請專利範圍第 3 項所述之半導體發光裝置，其中，
該中間連接部包括形成連接所有該 N 行之中間連接部。
5. 如申請專利範圍第 3 項所述之半導體發光裝置，其中，
該中間連接部包括形成於一個列方向之複數個中間連接部，以連接該 N 行之一部分。
6. 如申請專利範圍第 3 項所述之半導體發光裝置，其中，
該中間連接部包括沿著複數個不同的列方向而形成之複數個中間連接部。
7. 如申請專利範圍第 2 項所述之半導體發光裝置，進一步包括：

至少一個第一焊盤，形成在該基板上待連接至該第一連接部；以及

至少一個第二焊盤，形成在該基板上待連接至該第二連接部。

8. 如申請專利範圍第 2 項所述之半導體發光裝置，其中，該等行具有相同數目之發光胞體配置於其中。

9. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，該連接部包括：

至少一個第一連接部，連接至該等發光胞體之該第一導電率類型半導體層；以及

至少一個第二連接部，連接至該等發光胞體之該第二導電率類型半導體層。

10. 如申請專利範圍第 9 項所述之半導體發光裝置，其中，該連接部進一步包括：

複數個第一互連接部，連接該第一連接部與各發光胞體之該第一導電率類型半導體層；以及

複數個第二互連接部，連接該第二連接部與各發光胞體之該第二導電率類型半導體層。

11. 如申請專利範圍第 10 項所述之半導體發光裝置，其中，

該等發光胞體為在該基板上排成 M 列和 N 行之 $M \times N$ 發光胞體，M 和 N 是等於或大於 2 之整數；以及形成於各組中之該發光胞體而使得相同極性之電極面對其他組的該發光胞體。

12. 如申請專利範圍第 11 項所述之半導體發光裝置，其中

該第一連接部包括至少一個第一中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型的該等半導體層；以及

該第二連接部包括至少一個第二中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型的該等半導體層。

13. 如申請專利範圍第 9 項所述之半導體發光裝置，進一步包括：

至少一個第一焊盤，形成在該基板上待連接至該第一連接部；以及

至少一個第二焊盤，形成在該基板上待連接至該第二連接部。

14. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，

該等發光胞體排列成 M 列和 N 行，M 和 N 是等於或大於 4 之整數；

位於各行之 M 個發光胞體被劃分成複數個群，各群具有彼此串聯連接之二個或多個發光胞體，並且形成該等群之該等發光胞體而使得於該等鄰接群之該等發光胞體中相同極性的電極彼此面對；以及

該連接部包括：

至少一個第一連接部，連接至位於各群之一個末端之該發光胞體的該第一導電型半導體層；

至少一個第二連接部，連接至位於各群之另一個末端之該發光胞體的該第二導電型半導體層；以及

串聯互連接部，形成連接彼此串聯之該等群的該等發光胞體。

15. 如申請專利範圍第 14 項所述之半導體發光裝置，其中該連接部進一步包括：

複數個第一互連接部，連接該第一連接部與各發光胞體之該第一導電率類型半導體層；以及

複數個第二互連接部，連接該第二連接部與各發光胞體之該第二導電率類型半導體層。

16. 如申請專利範圍第 15 項之半導體發光裝置，其中，

該第一連接部包括至少一個第一中間連接部，形成在該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體的相同導電率類型之該等半導體層；以及

該第二連接部包括至少一個第二中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體的相同導電率類型之該等半導體層。

17. 如申請專利範圍第 14 項所述之半導體發光裝置，進一步包括：

至少一個第一焊盤，形成在該基板上待連接至該第一連接部；以及

至少一個第二焊盤，形成在該基板上待連接至該第二連接部。

18. 如申請專利範圍第 14 項所述之半導體發光裝置，其中，該等群包含相同數目之發光胞體。

19. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，

該隔離區域包括暴露該基板之區域。

20. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，該隔離區域包括暴露該第一導電率類型半導體層之區域。
21. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，該絕緣層被提供為形成在該等發光胞體之該等側表面上的被動層。
22. 如申請專利範圍第 1 項所述之半導體發光裝置，其中，該發光胞體具有多邊形、圓形、或平形四邊形的剖面。
23. 一種半導體發光裝置，包括：

基板；

複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，該等發光胞體排列成具有二個或更多個發光胞體之複數個行；

複數個連接部，形成在其上有該等發光胞體形成之該基板上，以串-並聯配置連接該等發光胞體；

絕緣層，形成在該發光胞體之該表面上，以防止該連接部與該發光胞體之間不希望之連接，

其中該連接部包括：

第一連接部，連接至位於各行之一個末端的該發光胞體之該第一導電型半導體層；

第二連接部，連接至位於各行之另一個末端的該發

光胞體之該第二導電型半導體層；

互連接部，形成以將該第一連接部與該第二連接部之間的各行的該等發光胞體彼此串聯連接；以及

中間連接部，形成以連接於列方向中該等行之至少一部分之該互連接部，

其中該些發光胞體排列成複數列和複數行，位在每一行的該些發光胞體被分為多組，各組具有兩個或兩個以上的該些發光胞體，彼此之間僅以串聯的方式連接，

其中該中間連接部，形成以連接於列方向中該等行之至少兩組之該互連接部，其中該中間連接部連接各組中相同極性的該些發光胞體。

24. 如申請專利範圍第 23 項所述之半導體發光裝置，其中

該等發光胞體為在該基板上排列成 M 列和 N 行的 $M \times N$ 個發光胞體，M 和 N 是等於或大於 2 之整數；以及

形成於各組中之該等發光胞體，使得其相反極性彼此面對。

25. 如申請專利範圍第 24 項所述之半導體發光裝置，其

中，該中間連接部包括形成連接所有 N 行之中間連接部。

26. 如申請專利範圍第 24 項所述之半導體發光裝置，其

中，該中間連接部包括形成於一個列方向之複數個中間連接部連接該等 N 行的一部分。

27. 如申請專利範圍第 24 項所述之半導體發光裝置，其

中，該中間連接部包括沿著複數個不同的列方向形成之

複數個中間連接部。

28. 如申請專利範圍第 23 項所述之半導體發光裝置，其中，該等行具有相同數目之發光胞體配置於其中。

29. 一種半導體發光裝置，包括：

基板；

複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層；

複數個連接部，形成在其中有該等發光胞體形成之該基板上，以並聯或串聯組構連接該等發光胞體；

絕緣層，形成在該發光胞體之該表面上，以防止該連接部與該發光胞體之間不希望之連接，

其中，該連接部包括：

至少一個第一連接部，連接至該發光胞體之該第一導電型半導體層；以及

至少一個第二連接部，連接至該等發光胞體之該第二導電型半導體層，

其中該些發光胞體排列成複數列和複數行，位在每一行的該些發光胞體被分為多組，各組具有兩個或兩個以上的該些發光胞體，彼此之間僅以串聯的方式連接；以及

中間連接部，形成以連接於列方向中該等行之至少兩組之該些發光胞體，其中該中間連接部連接各組中相同極性的該些發光胞體。

30. 如申請專利範圍第 29 項所述之半導體發光裝置，其中，該連接部進一步包括：

複數個第一互連接部，連接該第一連接部與各發光胞體之該第一導電率類型半導體層；以及

複數個第二互連接部，連接該第二連接部與各發光胞體之該第二導電率類型半導體層。

31. 如申請專利範圍第 30 項所述之半導體發光裝置，其中該發光胞體為在該基板上排成 M 列和 N 行陣列之 $M \times N$ 個發光胞體，M 和 N 是等於或大於 2 之整數；以及形成於各組中之該發光胞體而使得相同極性之電極彼此面對。

32. 如申請專利範圍第 31 項所述之半導體發光裝置，其中該第一連接部包括至少一個第一中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型的該等半導體層；以及該第二連接部包括至少一個第二中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型的該等半導體層。

33. 一種半導體發光裝置，包括：

基板；

複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，該等發光胞體排列成 M 列和 N 行，M 和 N 是等於或大於

4 之整數；

複數個連接部，形成在其上有該等發光胞體形成的該基板上，以串-並聯組構連接該等發光胞體；以及

絕緣層，形成在該發光胞體的表面上，以防止該等連接部與該發光胞體之間不希望之連接，

其中，位於各行之 M 個發光胞體被劃分成複數個群，各群具有彼此串聯連接之二個或多個發光胞體，並且形成該等群之發光胞體而使得於鄰接群之發光胞體中相同極性的電極彼此面對；

該連接部包括：

至少一個第一連接部，連接至位於各群之一個末端之該發光胞體的該第一導電型半導體層；

至少一個第二連接部，連接至位於各群之另一個末端之該發光胞體的該第二導電型半導體層；以及

串聯互連接部，形成連接彼此串聯之諸群的該等發光胞體；以及

中間連接部，形成以連接於列方向中該等行之至少兩組之該互連接部，其中該中間連接部連接各組中相同極性的該些發光胞體。

34. 如申請專利範圍第 33 項所述之半導體發光裝置，其中，該連接部進一步包括：

複數個第一互連接部，連接該第一連接部與各發光胞體之該第一導電率類型半導體層；以及

複數個第二互連接部，連接該第二連接部與各發光

胞體之該第二導電率類型半導體層。

35. 如申請專利範圍第 34 項之半導體發光裝置，其中

該中間連接部包括至少一個第一中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型的該等半導體層；以及

該第二連接部包括至少一個第二中間連接部，形成於該等鄰接列之間並且連接至位於彼此相對二側的該等發光胞體之相同導電率類型的該等半導體層。

36. 一種半導體發光裝置，包括：

基板；

複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，其中，該等發光胞體之間的區域定義為經去除到至少該主動層之隔離區域；

複數個連接部，形成在其上有該等發光胞體形成之該基板上，以並聯或串-並聯組構連接該等發光胞體；以及

絕緣層，形成在該發光胞體的該表面上，以防止該等連接部與該發光胞體之間不希望的連接，

其中，該連接部包括配置於鄰接發光胞體之間並且形成該等發光胞體之陣列方向的中間連接部，而該等鄰接發光胞體可以透過該中間連接部連接，

其中該些發光胞體排列成複數列和複數行，位在每

一行的該些發光胞體被分為多組，各組具有兩個或兩個以上的該些發光胞體，彼此之間僅以串聯的方式連接，

其中該中間連接部，形成以連接於列方向中該等行之至少兩組之該些發光胞體，其中該中間連接部連接各組中相同極性的該些發光胞體。

37. 一種發光模組，包括至少一個申請專利範圍第 1 至 36 項中任一項所述之該半導體發光裝置。

38. 一種照明設備，包括申請專利範圍第 37 項所述之該發光模組。

39. 一種照明設備，包括至少一個申請專利範圍第 1 至 36 項中任一項所述之該半導體發光裝置。

40. 一種半導體發光裝置，包括：

基板；

複數個發光胞體，配置在該基板的上表面上，該等發光胞體各具有依序形成在該基板之該上表面上的第一導電型半導體層、主動層、和第二導電型半導體層，其中，該等發光胞體之間的區域定義為經去除到至少該主動層之隔離區域；

複數個連接部，形成在其上有該等發光胞體形成之該基板上，以並聯或串-並聯組構連接該等發光胞體；

絕緣層，形成在該發光胞體的表面上，以防止該等連接部與該發光胞體之間不希望的連接，

其中，該等發光胞體包括至少一個有缺陷的發光胞體，而該等連接部中與該有缺陷的發光胞體相關之至少

其中一個連接部被斷接，

其中該些發光胞體排列成複數列和複數行，位在每一行的該些發光胞體被分為多組，各組具有兩個或兩個以上的該些發光胞體，彼此之間僅以串聯的方式連接，

其中該連接部包括：

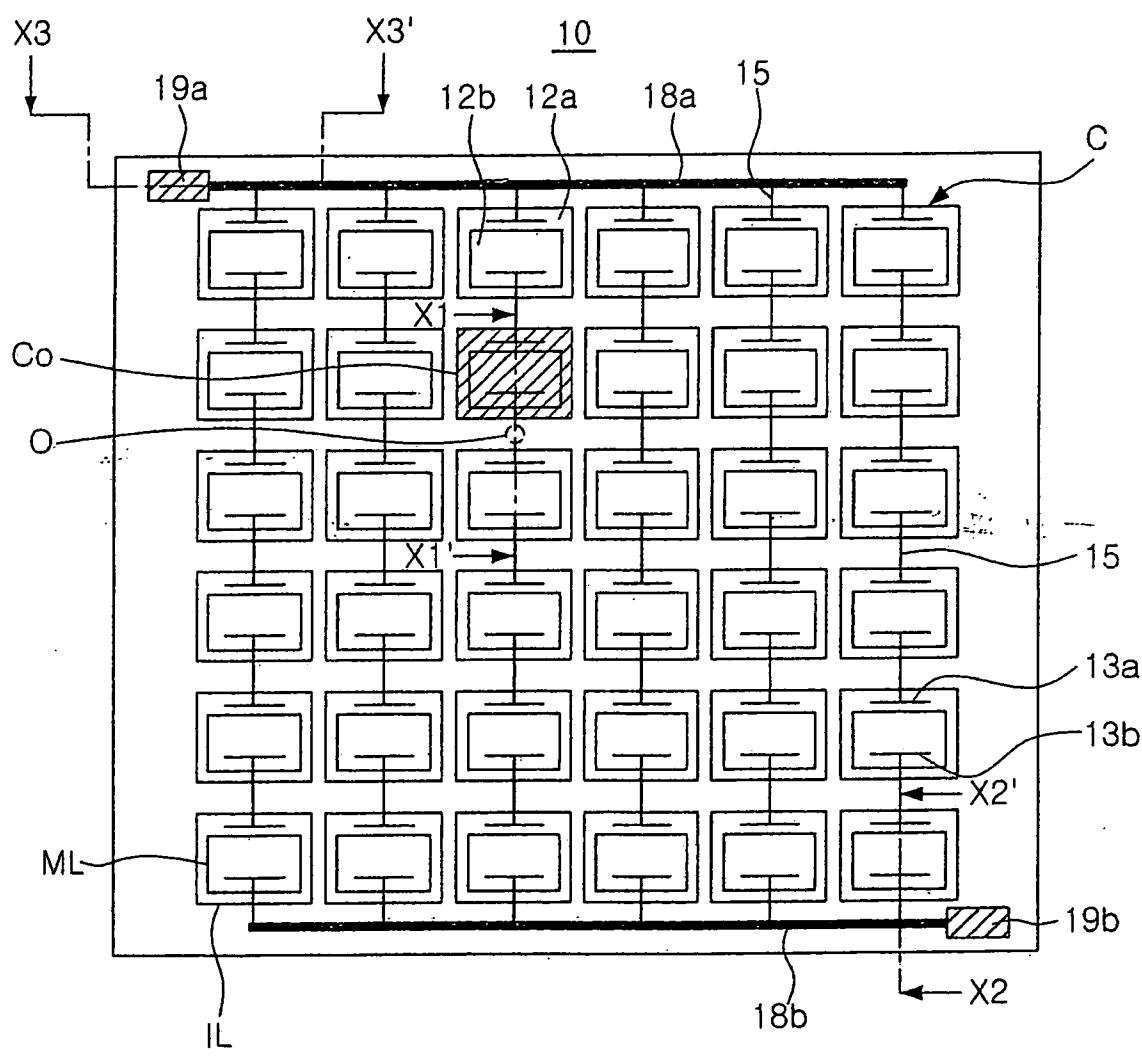
第一連接部，連接至位於各該行之一個末端之該發光胞體的該第一導電型半導體層；

第二連接部，連接至位於各該行之另一個末端之該發光胞體的該第二導電型半導體層；

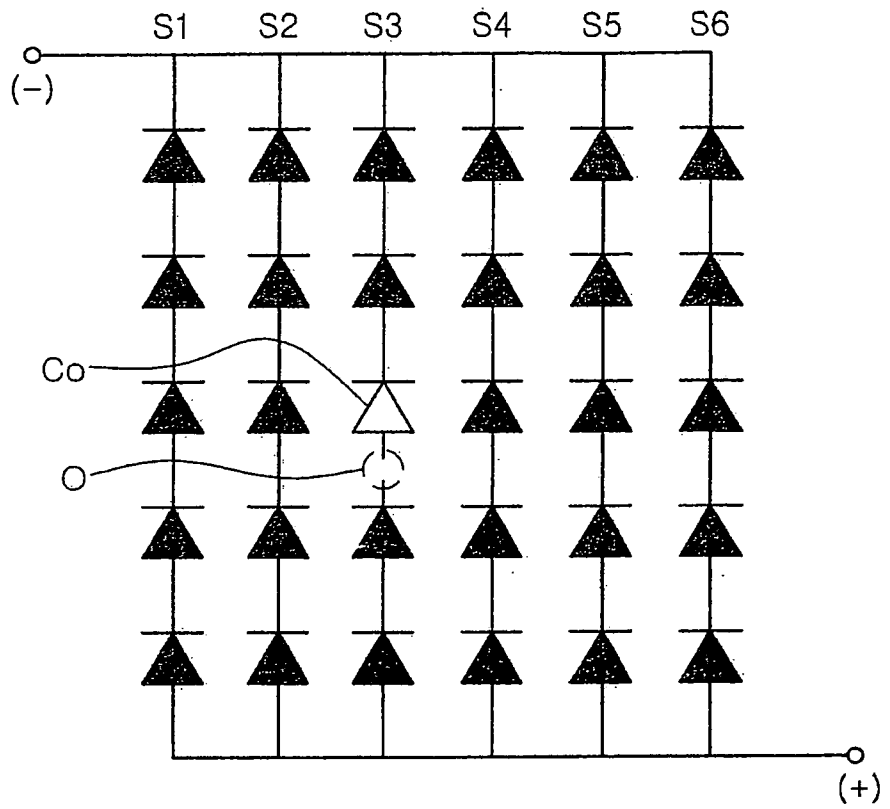
複數個第一焊盤，直接形成在該基板上且透過該第一連接部電性連接至該發光胞體的該第一導電型半導體層；以及

複數個第二焊盤，直接形成在該基板上且透過該第二連接部電性連接至該發光胞體的該第二導電型半導體層。

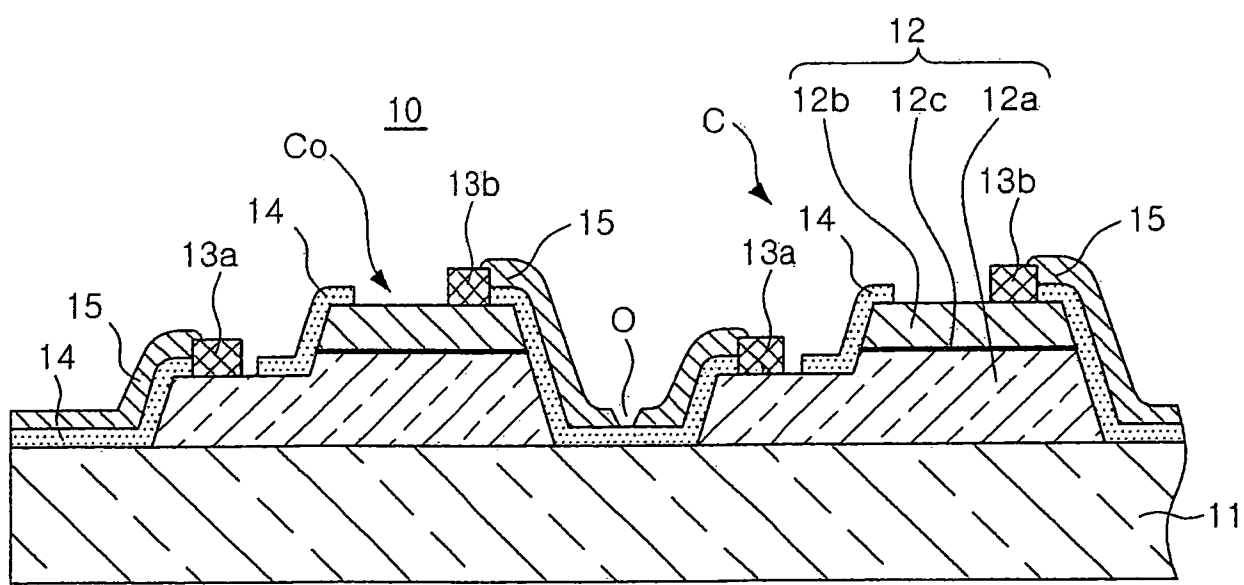
八、圖式：



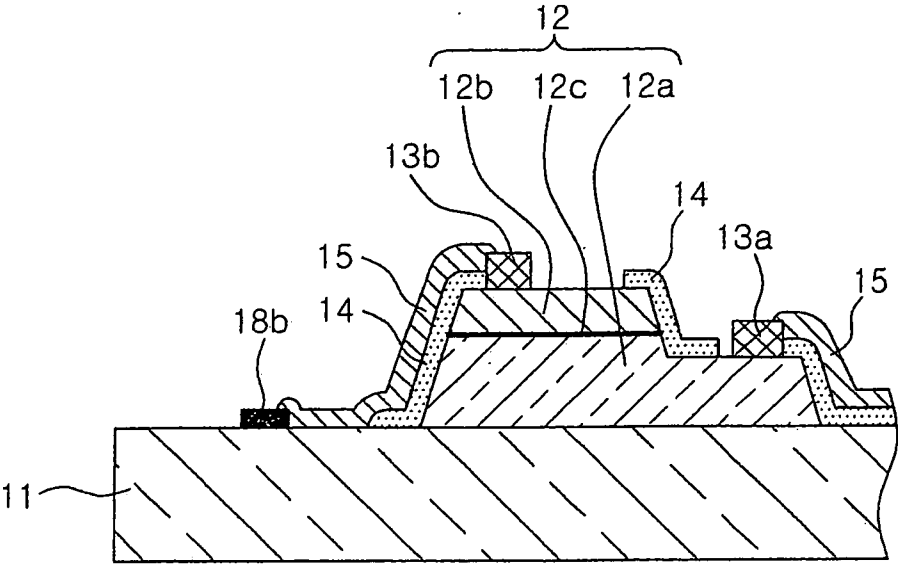
第1圖



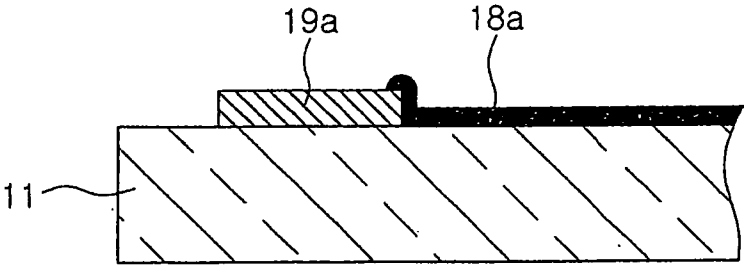
第2圖



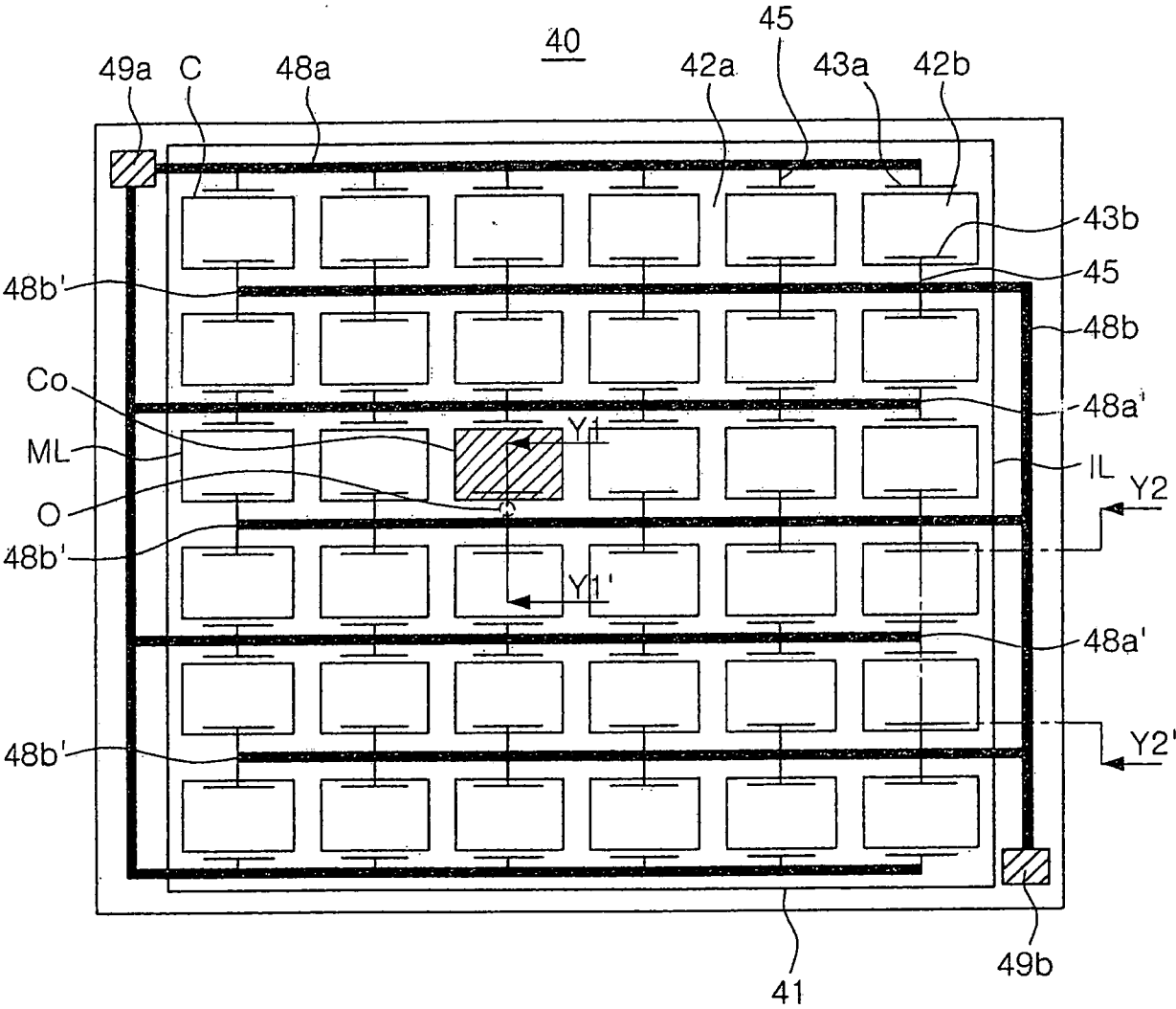
第3A圖



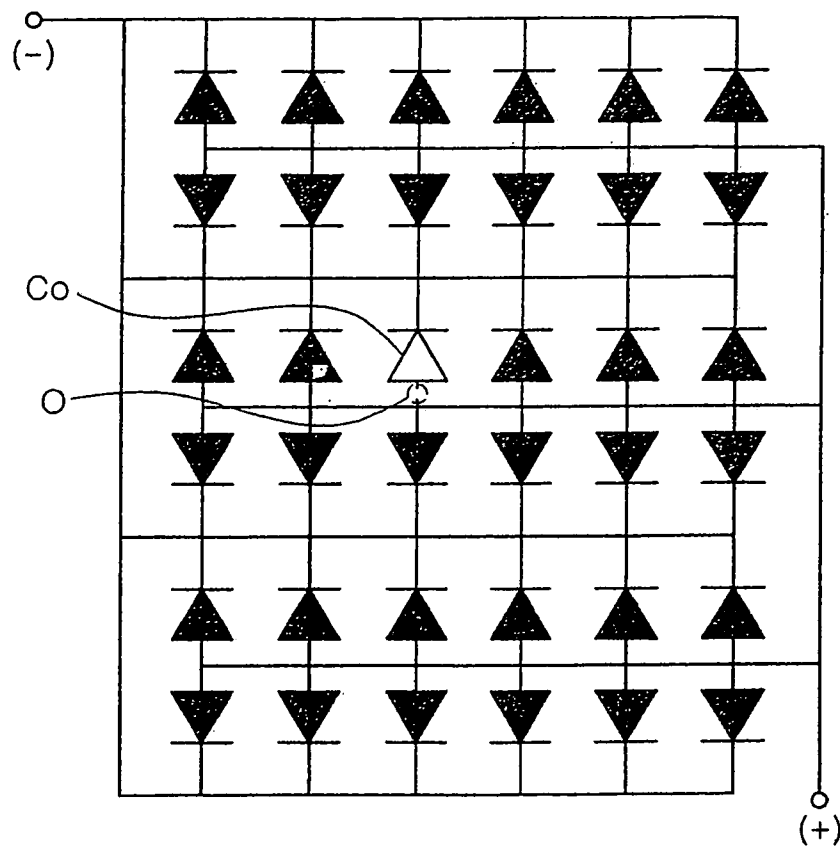
第3B圖



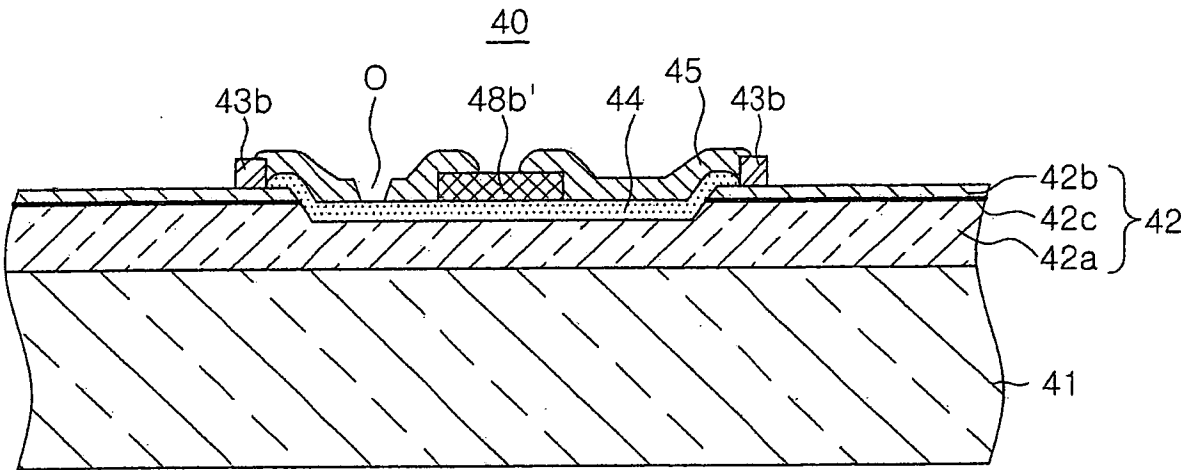
第3C圖



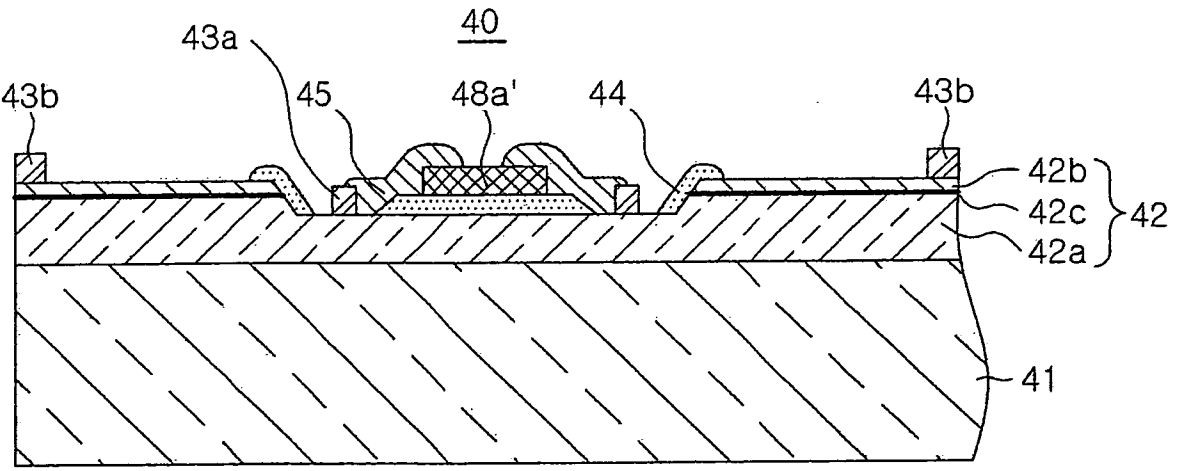
第4圖



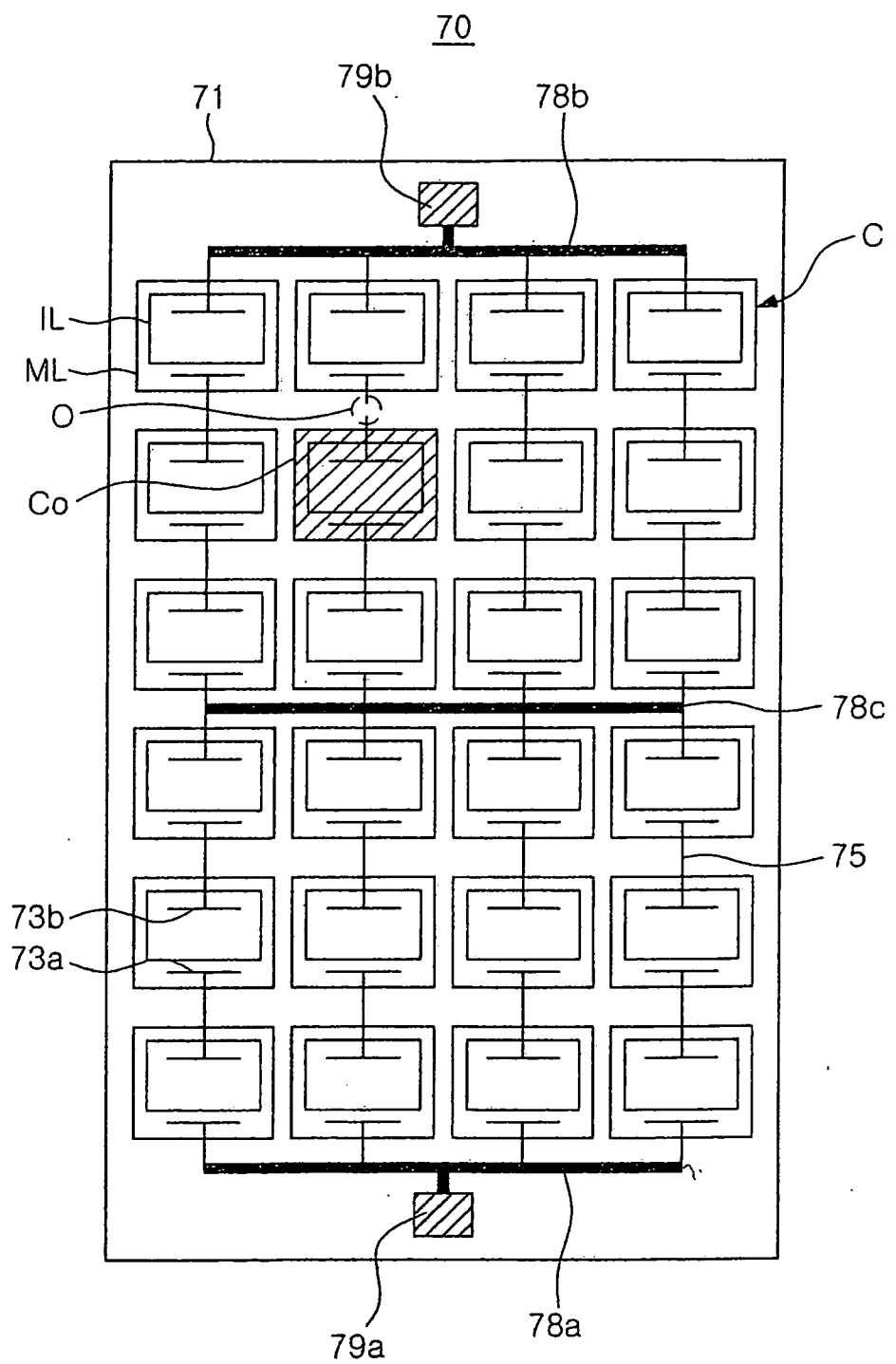
第5圖



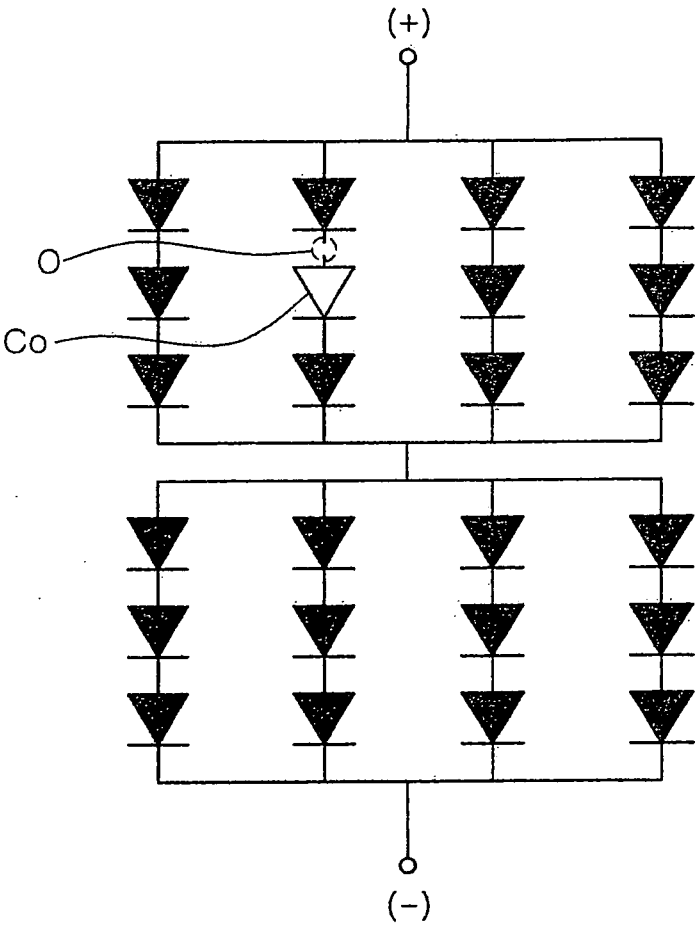
第6A圖



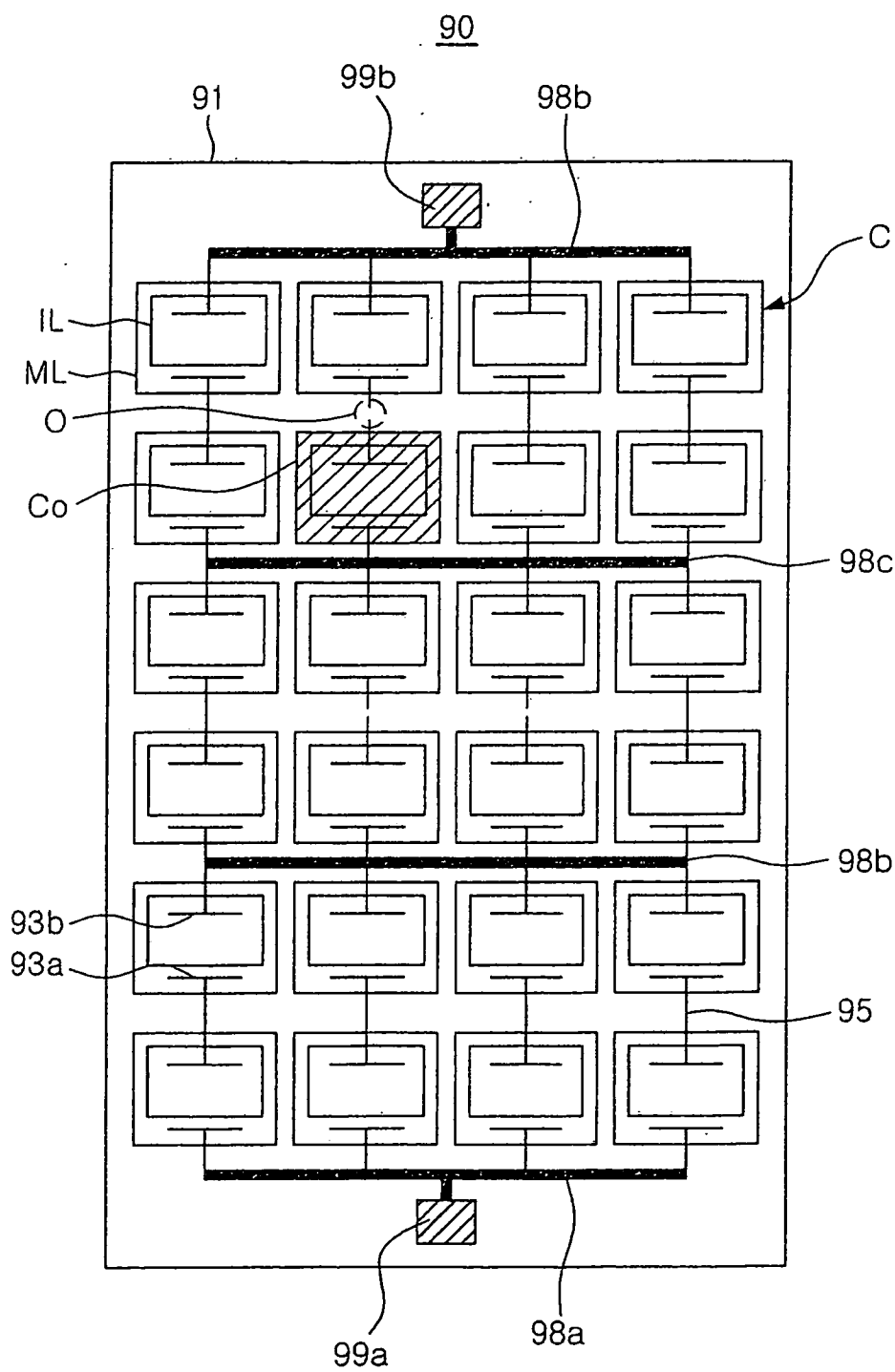
第6B圖



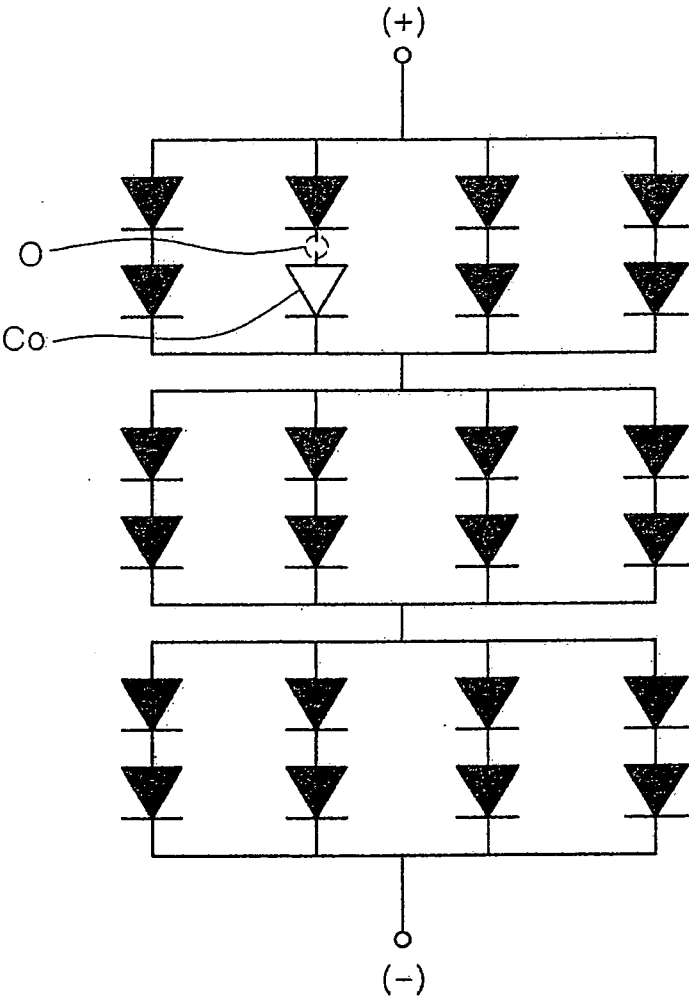
第7圖



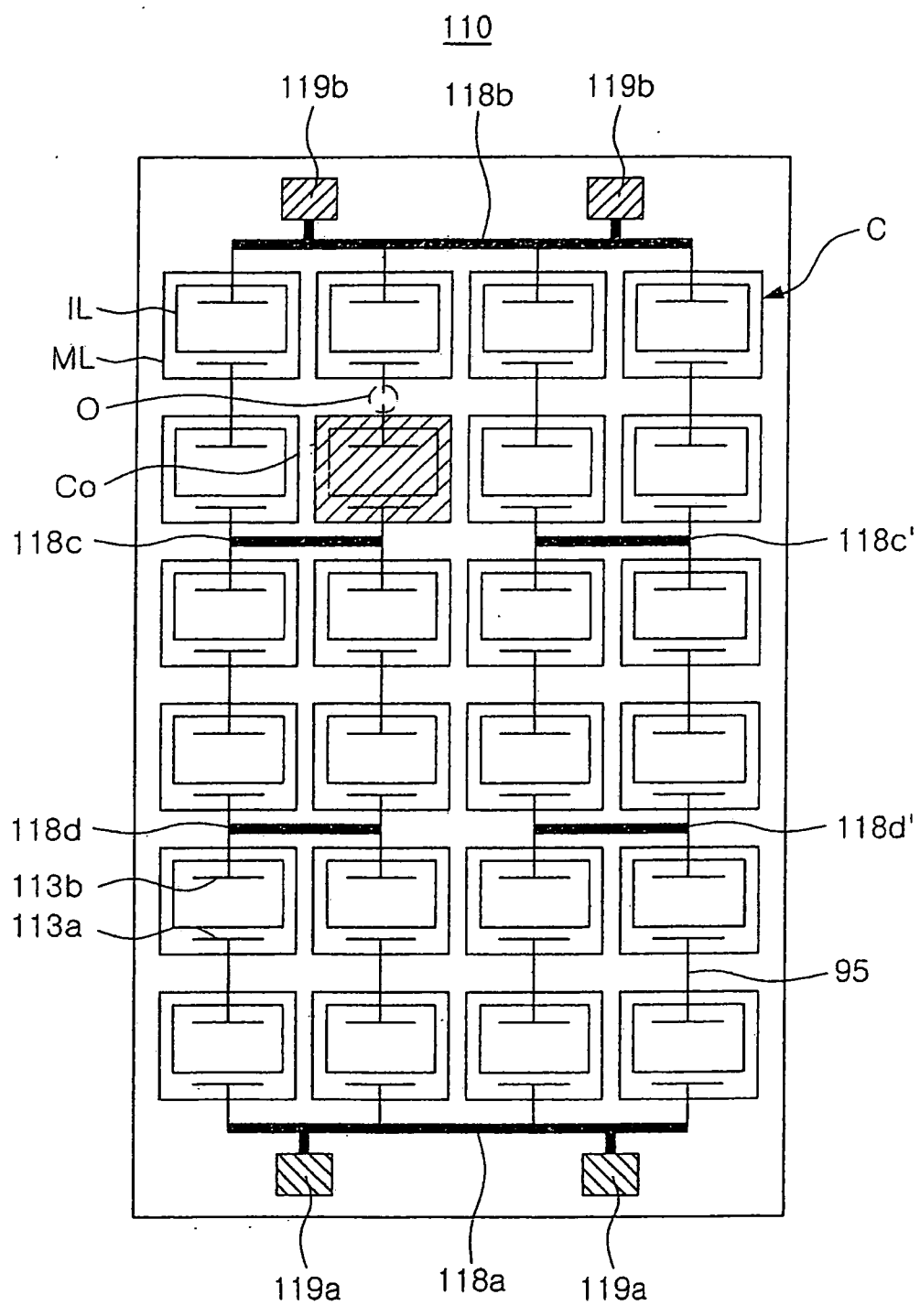
第8圖



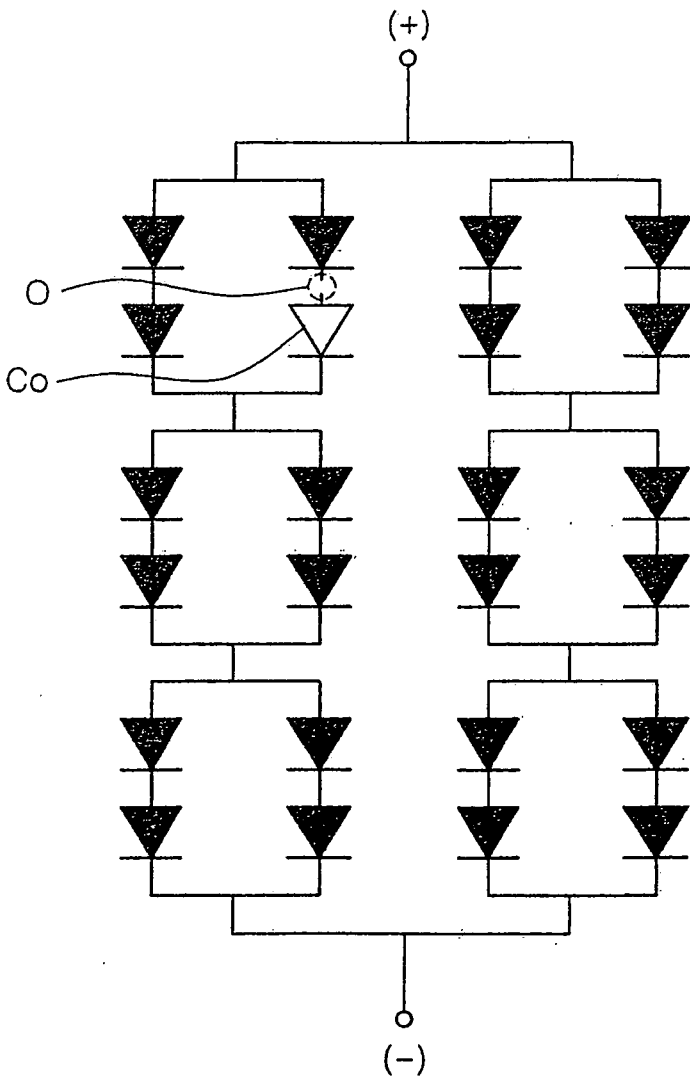
第9圖



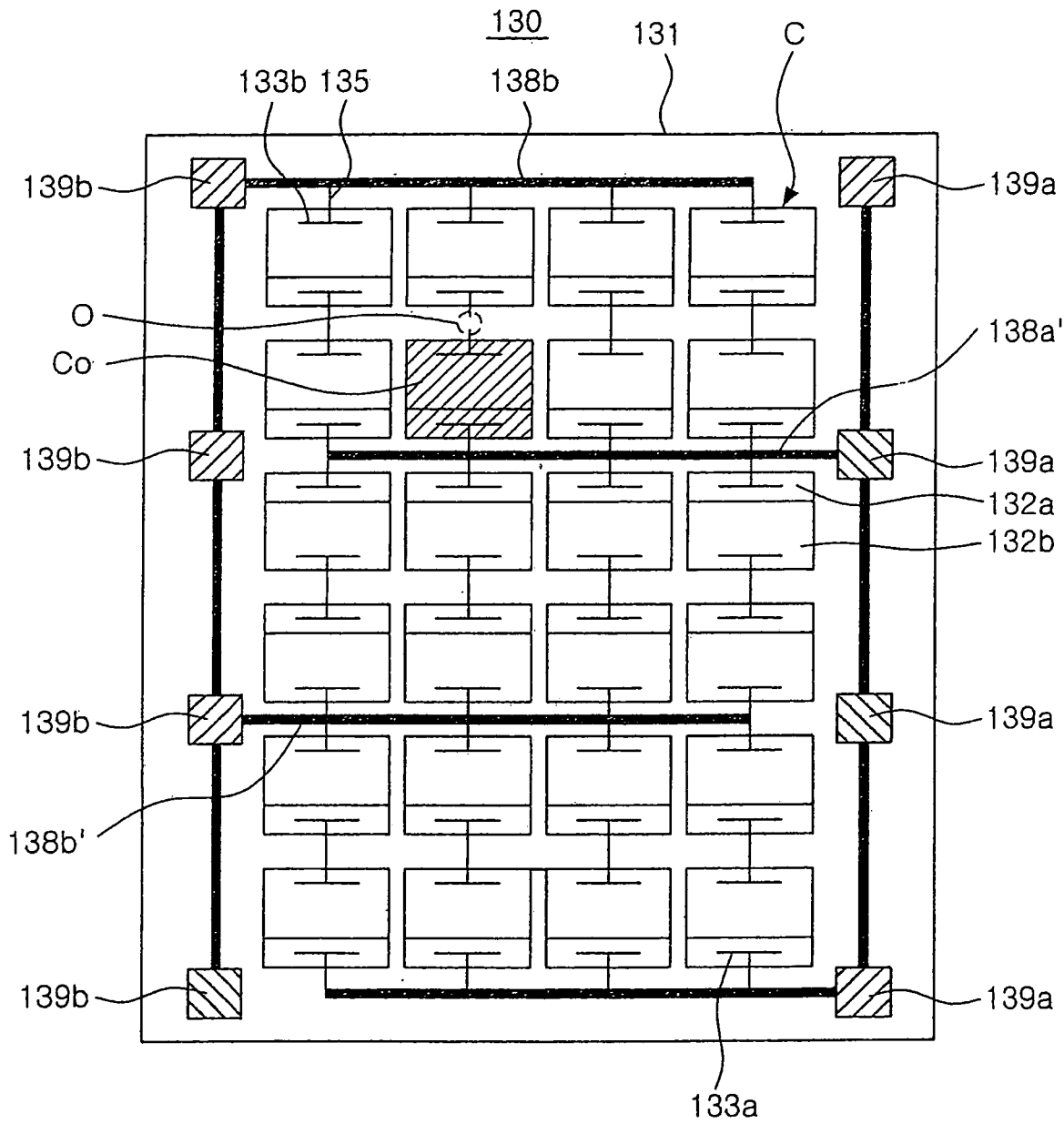
第10圖



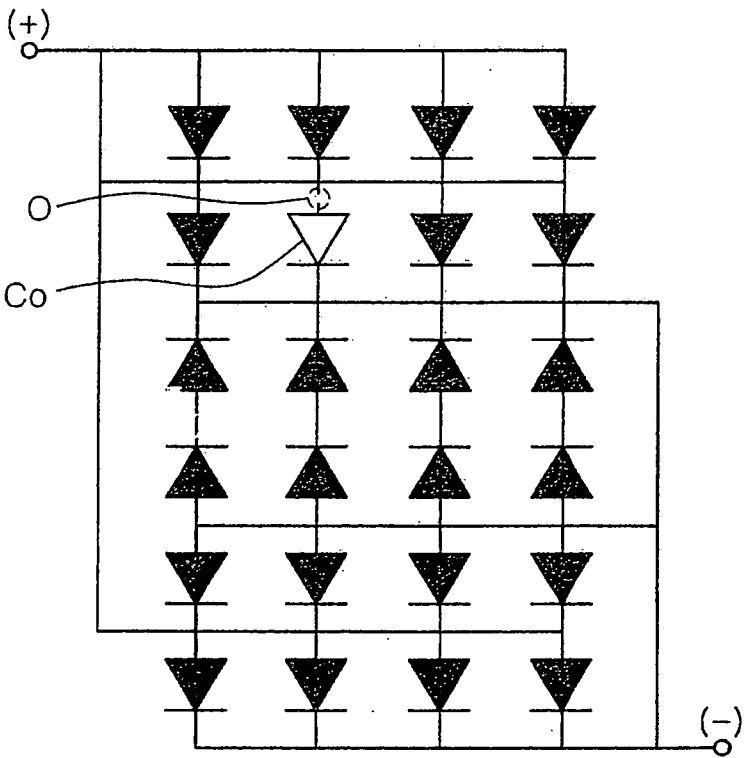
第11圖



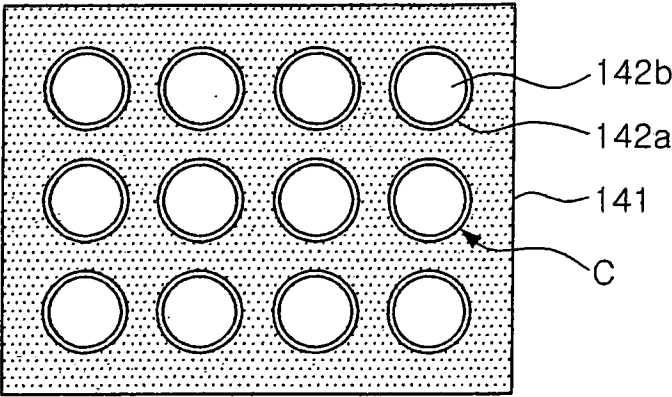
第12圖



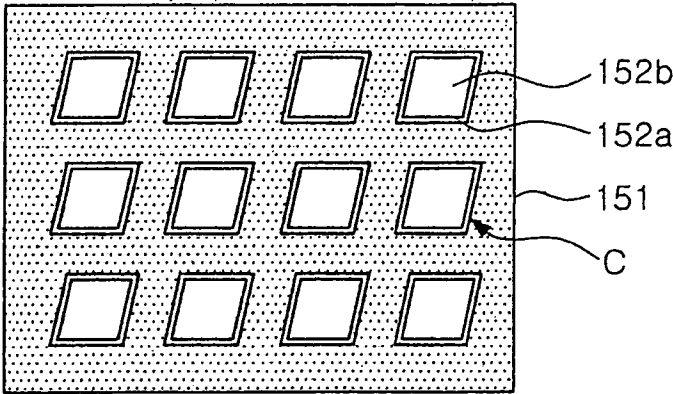
第13圖



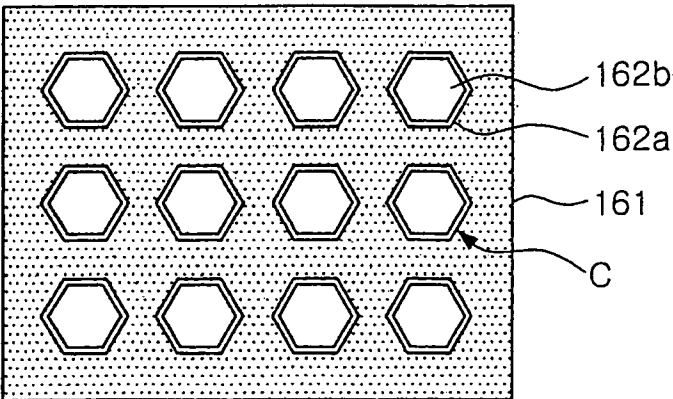
第14圖



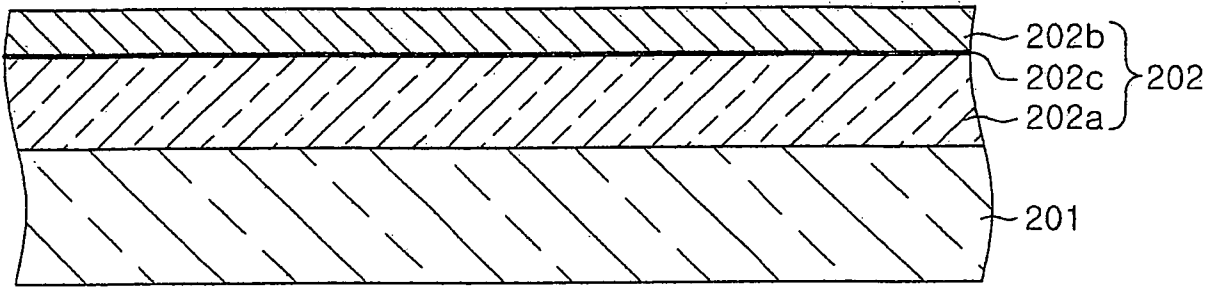
第15A圖



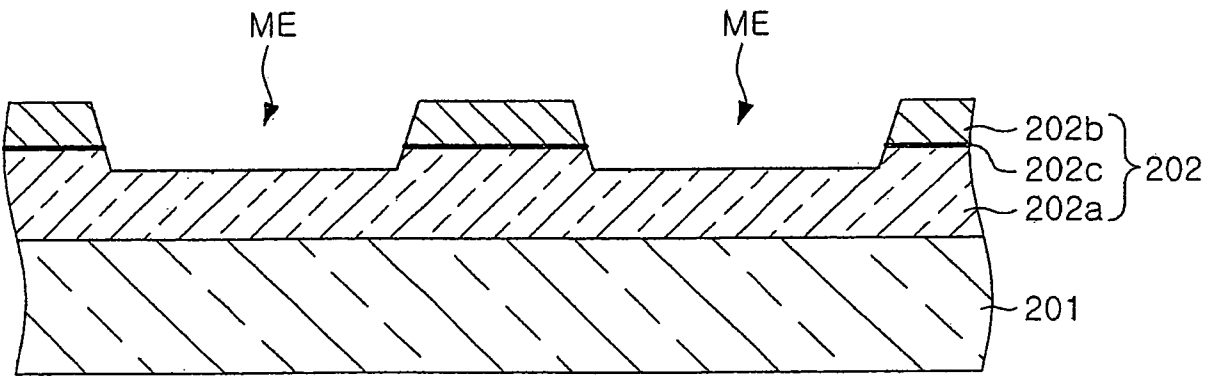
第15B圖



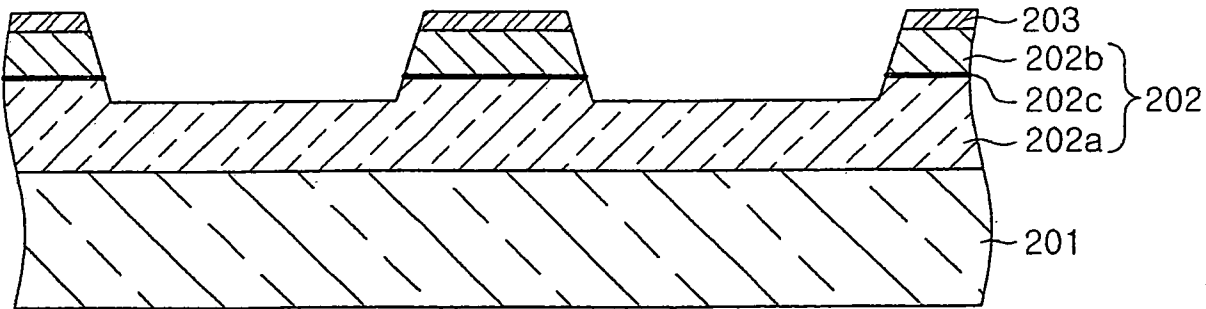
第15C圖



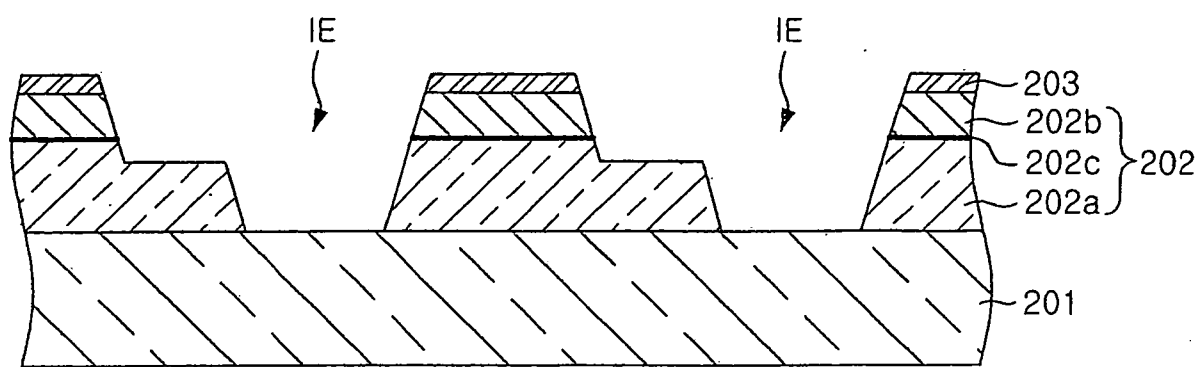
第16A圖



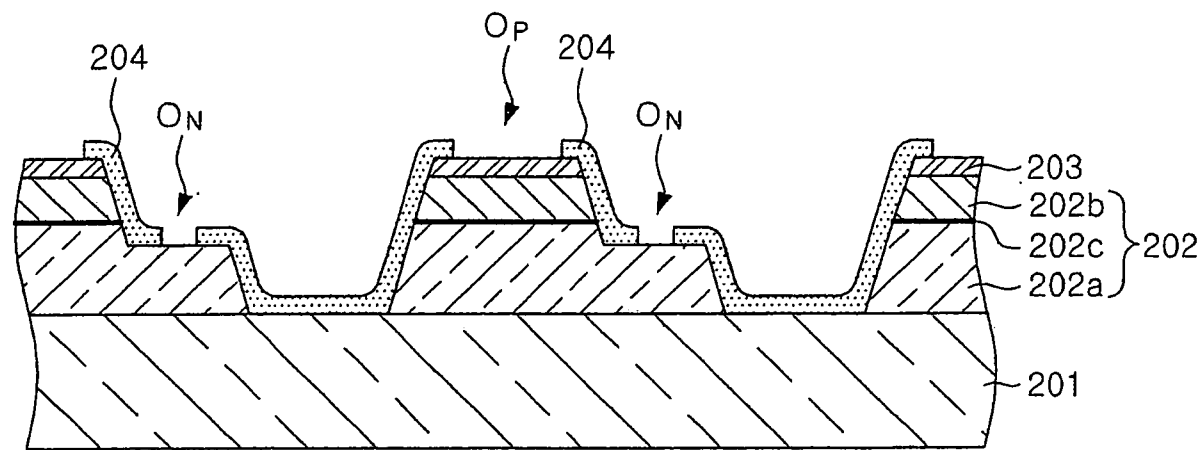
第16B圖



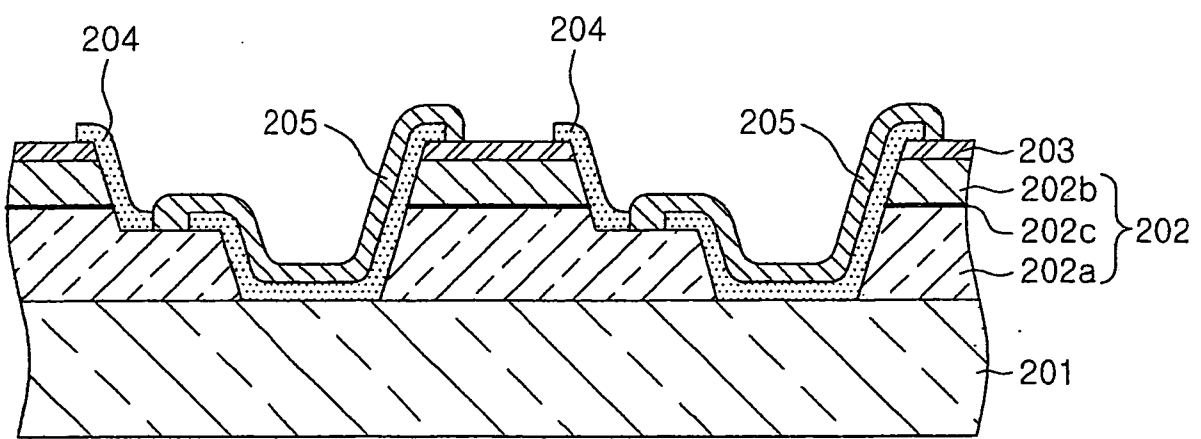
第16C圖



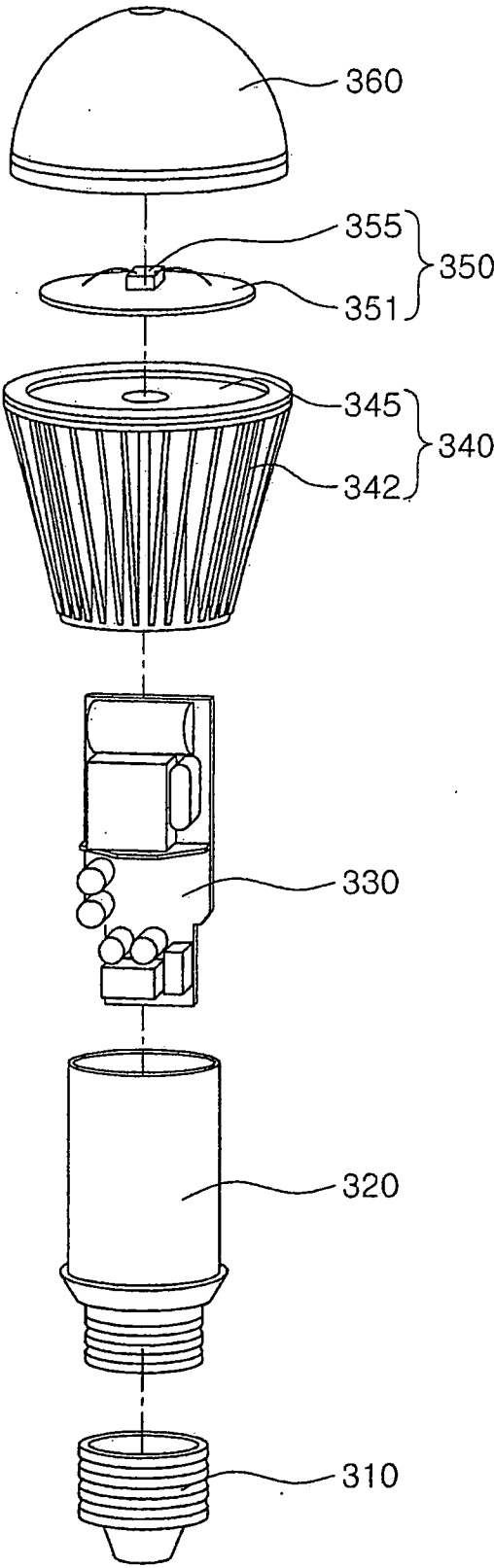
第16D圖



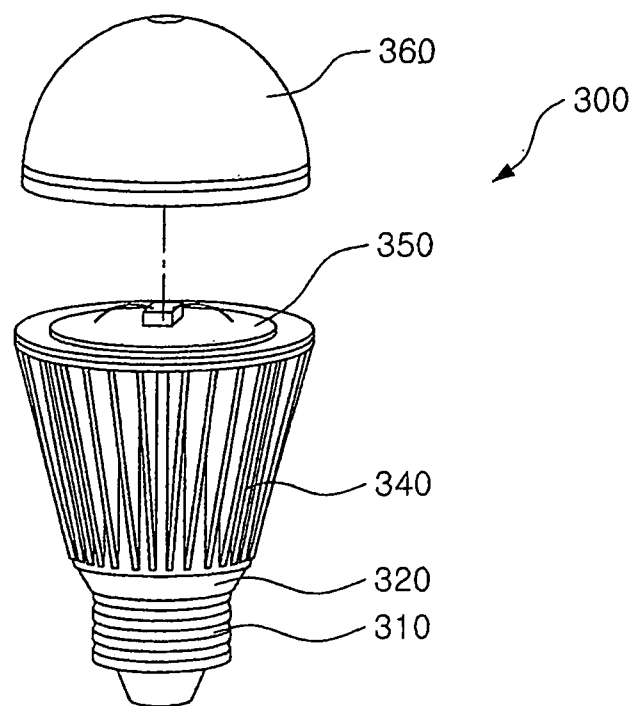
第16E圖



第16F圖



第17A圖



第17B圖