

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5116560号
(P5116560)

(45) 発行日 平成25年1月9日(2013.1.9)

(24) 登録日 平成24年10月26日(2012.10.26)

(51) Int. Cl.		F I
HO 1 P 1/203 (2006.01)		HO 1 P 1/203
HO 1 P 7/08 (2006.01)		HO 1 P 7/08
HO 1 P 1/212 (2006.01)		HO 1 P 1/212

請求項の数 5 (全 12 頁)

(21) 出願番号	特願2008-127230 (P2008-127230)	(73) 特許権者	000006013
(22) 出願日	平成20年5月14日 (2008.5.14)		三菱電機株式会社
(65) 公開番号	特開2009-278347 (P2009-278347A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成21年11月26日 (2009.11.26)	(74) 代理人	100110423
審査請求日	平成23年4月1日 (2011.4.1)		弁理士 曾我 道治
		(74) 代理人	100084010
			弁理士 古川 秀利
		(74) 代理人	100094695
			弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順
		(74) 代理人	100122437
			弁理士 大宅 一宏
		(74) 代理人	100147566
			弁理士 上田 俊一

最終頁に続く

(54) 【発明の名称】 帯域通過フィルタ

(57) 【特許請求の範囲】

【請求項1】

使用周波数において共振する複数の並列共振回路と、複数の結合用伝送線路とを備え、前記並列共振回路と前記結合用伝送線路とを交互に縦続接続して構成された帯域通過フィルタであって、前記複数の結合用伝送線路の電気長が2種類以上の異なる値となっていることを特徴とする帯域通過フィルタ。

【請求項2】

使用周波数において共振する複数の並列共振回路と、複数の結合用伝送線路とを備え、前記並列共振回路と前記結合用伝送線路とを交互に縦続接続して構成された帯域通過フィルタであって、

前記複数の結合用伝送線路が、特性インピーダンス Z 、電気長が通過帯域の中心周波数である周波数 f_0 において 90° である伝送線路を、特性インピーダンス Z' 、電気長が周波数 f_0 において 90° である伝送線路の両端に寄生容量回路 C_p を接続した π 型回路に等価変換したものであり、

但し

$$Z' = Z / \sin$$

$$2 f_0 C_p = (\cos) / Z$$

前記複数の結合用伝送線路のうち少なくとも1つの電気長が、通過帯域の中心周波数において 90° 未満となっていることを特徴とする帯域通過フィルタ。

【請求項3】

前記並列共振回路が、先端短絡スタブと先端開放スタブを並列接続した回路で構成され、前記先端開放スタブの特性インピーダンスが、前記先端短絡スタブの特性インピーダンスよりも低インピーダンスであることを特徴とする請求項 1 又は 2 に記載の帯域通過フィルタ。

【請求項 4】

縦続接続された前記複数の結合用伝送線路が、誘電体基板と、前記誘電体基板内をこれに沿って通るストリップ導体と、前記誘電体基板の前記ストリップ導体の両側の一对の主面上に形成された地導体層からなり、

縦続接続された前記複数の並列共振回路が、

前記ストリップ導体と同層に配置された電極板と、前記ストリップ導体と前記地導体層とを電氣的に接続する第 1 のスルーホールと、前記電極板と各前記地導体層の間にそれぞれ配置された接地電極と、前記接地電極と前記地導体層とを電氣的に接続する第 2 のスルーホールからなり、

前記電極板と前記接地電極の間に構成される容量回路で前記先端開放スタブが構成されることを特徴とする請求項 3 に記載の帯域通過フィルタ。

【請求項 5】

前記電極板が円形電極板からなることを特徴とする請求項 4 に記載の帯域通過フィルタ

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、主にマイクロ波帯及びミリ波帯において、比較的広帯域な通過帯域を有する帯域通過フィルタに関するものである。

【背景技術】

【0002】

まず、図 19 から図 21 を用いて、例えば下記非特許文献 1 等に記載のある従来の広帯域な帯域通過フィルタについて説明する。図 19 は回路図、図 20 は通過帯域の中心周波数 f_0 における図 19 の等価回路、図 21 は図 19 の回路が有する周波数特性である。図 19 において、1A は外部へつながる入出力端子、2A は周波数 f_0 において約 90° の電気長を有する伝送線路、3A は周波数 f_0 において約 90° の電気長を有する先端短絡スタブを示す。図 19 の回路は、入出力端子 1A 間で、複数の伝送線路 2A と複数の先端短絡スタブ 3A とを交互に縦続接続して構成している。

【0003】

図 19 において、先端短絡スタブ 3A は周波数 f_0 において並列共振する。一般に、図 19 のように、周波数 f_0 で並列共振する回路を伝送線路で直接接続した回路は、前後の共振器間で高い結合量が得られることから、共振器間で高い結合量を必要とする、広帯域な通過特性を有する帯域通過フィルタの実現に適した回路構成の 1 つとして知られている。

【0004】

次に、図 20 を参照して図 19 の回路動作について説明する。図 20 は、図 19 において、入出力端子 1A を終端抵抗 4A と置き換え、伝送線路 2A を理想 J インバータ回路 5A と置き換え、先端短絡スタブ 3A を並列共振回路 6A と置き換えた回路で、周波数 f_0 における図 19 の等価回路である。理想 J インバータ回路 5A は、前後に接続された 2 つの並列共振回路 6A を、要求される通過帯域幅に応じた結合量で結合する特性を有しており、要求される通過帯域幅が広い場合、高い結合量を実現する必要がある。並列共振回路 6A は周波数 f_0 において並列共振する。一般に、図 20 は、通過帯域の中心周波数を f_0 とする 3 段の帯域通過フィルタの回路構成として知られており、図 19 の回路は、周波数 f_0 を中心周波数とする通過帯域を有する。なお、先端短絡スタブ 3A は周波数 f_0 において並列共振する他に、高次共振として周波数 $3f_0$ においても並列共振する。そのため、図 19 の回路は、図 21 に示すように、周波数 f_0 近辺の他に、周波数 $3f_0$ 近辺に

も通過特性を有する。このように、所望の周波数以外の周波数における不要通過域をスプリアス応答と呼ぶ。

【0005】

またこの種の装置に関連して、伝送線路と共振器を接続し、加工が容易で量産性に優れたマイクロ波帯及びミリ波帯で用いられるストリップ線路フィルタが、例えば下記特許文献1に開示されている。

【0006】

【特許文献1】特開平06-097702号公報

【非特許文献1】G. Matthaei, L. Young, and E. M. T. Jones, "Microwave Filters, Impedance Matching Networks, and Coupling Structures", McGraw-Hill, 1964, p423

10

【発明の開示】

【発明が解決しようとする課題】

【0007】

上述のような従来の帯域通過フィルタでは、周波数 $2f_0$ において、伝送線路2A(5A)は電気長が約 180° となって直列共振する。一方、先端短絡スタブ3A(6A)は電気長が同様に約 180° となり、理想的には短絡端となる。しかし、実際に回路を作製した場合、スタブ先端の短絡構造や製造誤差等の影響により、理想的な短絡端とはならず、微小な並列インダクタンス回路となる場合が多い。また、直列共振回路と微小な並列インダクタンス回路とを交互に縦続接続した回路は、狭帯域な通過帯域を有する帯域通過フィルタの回路構成の1つとして知られている。そのため、図19の回路は、周波数 $2f_0$ において狭帯域な通過帯域を有する帯域通過フィルタとして動作しやすく、図22に示すように、周波数 $2f_0$ において局所的なスプリアス応答が発生しやすい問題があった。

20

【0008】

この発明は、広帯域な通過帯域を得るため、共振回路を伝送線路で接続して帯域通過フィルタを構成する場合において、伝送線路の直列共振に起因するスプリアス応答を軽減し、広帯域な低スプリアス特性を有する帯域通過フィルタを得ることを目的とする。

【課題を解決するための手段】

【0009】

この発明は、使用周波数において共振する複数の並列共振回路と、複数の結合用伝送線路とを備え、前記並列共振回路と前記結合用伝送線路とを交互に縦続接続して構成された帯域通過フィルタであって、前記複数の結合用伝送線路の電気長が2種類以上の異なる値となっていることを特徴とする帯域通過フィルタにある。

30

【発明の効果】

【0010】

この発明では、伝送線路の直列共振に起因するスプリアス応答を軽減し、広帯域な低スプリアス特性を有する帯域通過フィルタを提供することができる。

【発明を実施するための最良の形態】

【0011】

実施の形態1.

図1はこの発明の実施の形態1による帯域通過フィルタの構成を示す図である。図1において、1は外部へつながる入出力端子、2は伝送線路、3は先端短絡スタブ、4は容量回路を示す。伝送線路2は、4つの伝送線路2を縦続接続して主線路を構成し、主線路の両端が入出力端子1となっている。

40

【0012】

各伝送線路2の電気長は、入出力端子1に接続されている2つの伝送線路2は通過帯域の中心周波数 f_0 において約 75° 及び約 100° の電気長を有し、その他の2つの伝送線路2は、周波数 f_0 において約 90° の電気長を有する。先端短絡スタブ3は、周波数 f_0 において約 90° の電気長を有し、一端が短絡され、他端は伝送線路2同士の接続箇所に接続されている。容量回路4は、周波数 f_0 において約 75° 及び 100° の電気長を有する2つの伝送線路2のそれぞれの両端に1つずつ並列接続されている。

50

【 0 0 1 3 】

次に、動作について説明する。図 2 は周波数 f_0 において約 90° の電気長を有する伝送線路 2 の π 型回路変換で、特性インピーダンスが Z で電気長が周波数 f_0 において 90° である伝送線路と、特性インピーダンスが Z' で電気長が周波数 f_0 において 90° である伝送線路の両端に寄生容量回路 C_p を接続した回路が、周波数 f_0 において等価で回路変換が可能であることを示す。なお、図 2 において、 Z 、 Z' 、 θ 、 C_p は下記式 (1)、式 (2) を満たす。

【 0 0 1 4 】

$$Z' = Z / \sin \theta \quad (1)$$

$$2 f_0 C_p = (\cos \theta) / Z \quad (2)$$

10

【 0 0 1 5 】

次に、図 2 に示した π 型回路変換を、上記式 (1)、式 (2) において θ を 75° 及び 100° として図 19 の回路の入出力端子 1 A に接続された 2 つの伝送線路 2 A にそれぞれ適用すると、図 1 の回路が得られる。すなわち、図 1 の回路は図 19 の回路の伝送線路 2 A の一部に π 型回路変換を適用した回路である。

【 0 0 1 6 】

次に図 1 の回路において、伝送線路 2 の直列共振について考える。図 19 の回路では、全ての伝送線路 2 A が周波数 $2 f_0$ において電気長が約 180° となって直列共振するため、図 22 に示したように周波数 $2 f_0$ において局所的なスプリアス応答が発生しやすい問題があった。

20

【 0 0 1 7 】

しかし、図 1 の回路では、入出力端子 1 に接続された 2 つの伝送線路 2 は、周波数 $1.8 f_0$ と $2.4 f_0$ においてそれぞれ電気長が約 180° となり、他の 2 つの伝送線路 2 は周波数 $2 f_0$ において電気長が約 180° となる。すなわち、図 1 の回路では、伝送線路 2 の直列共振に起因するスプリアスは 1 つの周波数に集中せず 3 つの周波数 $1.8 f_0$ 、 $2 f_0$ 、 $2.4 f_0$ に分散して発生する。従って、図 1 の回路は、図 3 に示すように、伝送線路 2 の直列共振に起因するスプリアス応答が 3 つの周波数 $1.8 f_0$ 、 $2 f_0$ 、 $2.4 f_0$ に分散して発生し、且つそれぞれの周波数においてスプリアス応答の強度が抑えられた周波数特性を有する。

【 0 0 1 8 】

30

すなわちこの実施の形態 1 により、伝送線路 2 の直列共振に起因するスプリアス応答を 2 つ以上の周波数に分散して発生させ、その強度を抑えることができる。

【 0 0 1 9 】

なお、この実施の形態 1 では、4 つの伝送線路 2 の内で入出力端子 1 に接続された 2 つの伝送線路 2 に、上記式 (1)(2) において θ を 75° 及び 100° とした π 型回路変換を適用しているが、 90° 以外の値であれば、 θ を 75° 及び 100° に限定する必要はない。

【 0 0 2 0 】

また、この実施の形態 1 では 4 つの伝送線路 2 の内、2 つの伝送線路 2 に π 型回路変換を適用しているが、1 つ以上の伝送線路 2 に上記式 (1)(2) において θ を 90° 以外の値とした π 型回路変換を適用すれば同様の効果を得ることができる。

40

【 0 0 2 1 】

また、この実施の形態 1 は 3 段の帯域通過フィルタであるが、フィルタの段数を 3 段に限定する必要はない。

【 0 0 2 2 】

また、この実施の形態 1 では、周波数(使用周波数) f_0 において共振する共振器として先端短絡スタブ 3 を用いているが、周波数 f_0 において共振する共振回路であれば、その形態を先端短絡スタブに限定する必要はない。異なる形態の共振器を適用する場合、それに応じ、図 3 では周波数 $3 f_0$ に発生した共振器の高次共振に起因するスプリアス応答に該当する周波数も変化する。

50

【 0 0 2 3 】

実施の形態 2 .

図 4 はこの発明の実施の形態 2 による帯域通過フィルタの構成を示す図である。図 4 において、1 は外部へつながる入出力端子、2 は伝送線路、3 は先端短絡スタブ、4 は容量回路を示す。伝送線路 2 は、4 つの伝送線路 2 を縦続接続して主線路を構成し、主線路の両端が入出力端子 1 となっている。

【 0 0 2 4 】

各伝送線路 2 の電気長は、入出力端子 1 に接続されている 2 つの伝送線路 2 は周波数 f_0 において約 45° の電気長を有し、その他の 2 つの伝送線路 2 は、周波数 f_0 において約 90° の電気長を有する。先端短絡スタブ 3 は、図 1 に示した実施の形態 1 における同箇所と同じなので説明は省略する。容量回路 4 は、周波数 f_0 において約 45° の電気長を有する 2 つの伝送線路 2 のそれぞれの両端に 1 つずつ並列接続されている。

10

【 0 0 2 5 】

次に動作について説明する。まず、図 2 に示した 型回路変換を、 θ を 45° として図 19 の回路の入出力端子 1 A に接続された 2 つの伝送線路 2 A にそれぞれ適用すると図 4 の回路が得られる。すなわち、図 4 の回路は図 19 の回路の伝送線路 2 A の一部に 型回路変換を適用した回路である。

【 0 0 2 6 】

次に図 4 の回路において、伝送線路 2 の直列共振について考える。図 4 の回路では、入出力端子 1 に接続された 2 つの伝送線路 2 は、周波数 $4f_0$ において電気長が約 180° となり、他の 2 つの伝送線路 2 は周波数 $2f_0$ において電気長が約 180° となる。すなわち、図 4 の回路では、伝送線路 2 の直列共振に起因するスプリアス応答は 2 つの周波数 $2f_0$ 、 $4f_0$ に分散して発生する。従って、図 4 の回路は、図 5 に示すように、伝送線路 2 の直列共振に起因するスプリアス応答が 2 つの周波数 $2f_0$ 、 $4f_0$ に分散して発生し、且つそれぞれの周波数においてスプリアス応答の強度が抑えられた周波数特性を有する。

20

【 0 0 2 7 】

すなわちこの実施の形態 2 により、伝送線路 2 の直列共振に起因するスプリアス応答を周波数 $2f_0$ より高い周波数に発生させることができる。

【 0 0 2 8 】

なおこの実施の形態 2 では、4 つの伝送線路 2 の内、入出力端子 1 に接続された 2 つの伝送線路 2 に上記式(1)(2)において θ を 45° とした 型回路変換を適用しているが、 90° 未満の値であれば、 θ を 45° に限定する必要はない。

30

また、伝送線路 2 の直列共振に起因するスプリアス応答が、必ずしも抑圧を必要としないほど高い周波数で発生する場合、スプリアス応答を分散させて強度を抑える必要もないことから、全ての伝送線路 2 の電気長を同じ値としてもよい。

【 0 0 2 9 】

また、この実施の形態 2 では 4 つの伝送線路 2 の内、2 つの伝送線路 2 に 型回路変換を適用しているが、1 つ以上の伝送線路 2 に上記式(1)(2)において θ を、回路実現時の製造限界値以上 90° 未満の値とした 型回路変換を適用すれば同様の効果を得ることができる。

40

【 0 0 3 0 】

また、この実施の形態 2 は 3 段の帯域通過フィルタであるが、フィルタの段数を 3 段に限定する必要はない。

【 0 0 3 1 】

また、この実施の形態 2 では、周波数 f_0 において共振する共振器として先端短絡スタブ 3 を用いているが、周波数 f_0 において共振する共振回路であれば、その形態を先端短絡スタブに限定する必要はない。異なる形態の共振器を適用する場合、それに応じ、図 5 では周波数 $3f_0$ に発生した共振器の高次共振に起因するスプリアス応答に該当する周波数も変化する。

50

【0032】

実施の形態3.

図6はこの発明の実施の形態3による帯域通過フィルタの構成を示す図である。図6において、1は外部へつながる入出力端子、2は伝送線路、3は先端短絡スタブ、5は先端開放スタブを示す。伝送線路2は、4つの伝送線路2を縦続接続して主線路を構成し、主線路の両端が入出力端子1となっている。

【0033】

各伝送線路2の電気長は、入出力端子1に接続されている2つの伝送線路2は周波数 f_0 において約 75° 及び 100° の電気長を有し、それ以外の2つの伝送線路2は、周波数 f_0 において約 90° の電気長を有する。先端短絡スタブ3は、特性インピーダンスが 60 で、周波数 f_0 において約 30° の電気長を有し、一端が短絡され、他端は伝送線路2同士の接続箇所に接続されている。先端開放スタブ5は、周波数 f_0 において 90° 未満の電気長を有し、先端短絡スタブ3よりも低い特性インピーダンスを有し、一端が開放端となっており、他端は伝送線路2同士の接続箇所に接続され先端短絡スタブ3と並列接続されるようにされている。

【0034】

次に動作について説明する。まず、図7は特性インピーダンスが 60 で周波数 f_0 において約 30° の電気長を有する先端短絡スタブと、特性インピーダンスが 35 で周波数 f_0 において約 45° の電気長を有する先端開放スタブとを並列接続して構成する共振回路である。図8は、図7において、先端短絡スタブと先端開放スタブの接続点から両回路を見た入力サセプタンス B_{in} で、図7の共振回路は B_{in} が零となる周波数で並列共振する。図8より、図7の共振回路は、周波数 f_0 で並列共振し、周波数 $3.7f_0$ で高次共振することがわかる。

【0035】

図7の共振回路のように、周波数 f_0 において 90° 未満の電気長を有する先端短絡スタブと、その先端短絡スタブよりも低い特性インピーダンスを有する先端開放スタブとを並列接続した共振回路は、各スタブの特性インピーダンスと電気長を適切な値とすることで、周波数 f_0 で並列共振しつつ、高次共振する周波数を $3f_0$ よりも高い周波数にシフトできることが知られており、図7の回路構成はその一例である。

【0036】

図9は、図1に示した実施の形態1の回路において、先端短絡スタブ3の代替として、図7に示した共振回路を接続した回路である。図9において図1又は図7と同一もしくは相当部分は同一符号で示し、説明は省略する。一般に、周波数 f_0 において 90° 未満の電気長を有する先端開放スタブは、周波数 f_0 において容量性を呈することが知られている。図9において、容量回路4を、周波数 f_0 において同等の容量性を呈する先端開放スタブに置き換え、破線で囲んだ箇所をそれぞれ1つの先端開放スタブにまとめると、図6に示した回路となる。

【0037】

すなわち、図6の回路は、周波数 f_0 にて共振する並列共振器として図7の共振回路を適用し、図1に示した実施の形態1の回路と同様に、伝送線路2の直列共振に起因するスプリアス応答が発生する周波数を3つの周波数 $1.8f_0$ 、 $2f_0$ 、 $2.4f_0$ に分散化した回路である。従って、図6の回路は、図3に示した実施の形態1の周波数特性において、共振器の高次共振に起因するスプリアス応答が周波数 $3f_0$ から周波数 $3.7f_0$ シフトした図10に示す周波数特性を有する。

【0038】

すなわち、この実施の形態3により、共振器の高次共振に起因するスプリアス応答を周波数 $3f_0$ より高い周波数へシフトさせ、且つ、伝送線路2の直列共振に起因するスプリアス応答を分散化して強度を抑えることができる。

【0039】

また、この実施の形態3は、伝送線路、先端短絡スタブ、先端開放スタブのみで構成さ

10

20

30

40

50

れているので、ストリップ導体からなるマイクロストリップ線路やトリプレート線路形の回路にスルーホール等の短絡手段を用いる構成とすることで、回路の実現が容易である。

【0040】

なお、この実施の形態3では、実施の形態1と同様に、4つの伝送線路2の中で入出力端子1に接続された2つの伝送線路2に上記式(1)(2)において θ を 75° 及び 100° とした型回路変換を適用しているが、 θ を 75° 及び 100° に限定する必要はない。

【0041】

また、この実施の形態3では、図7に示した共振回路を適用しているが、先端短絡スタブと先端開放スタブを並列接続して構成する回路で、共振器の高次共振に起因するスプリアス応答を周波数 $3f_0$ より高い周波数へシフトさせる構成であれば、図7の共振回路と同じ回路構成にする必要はない。

10

【0042】

また、この実施の形態3では4つの伝送線路2の内、2つの伝送線路2に型回路変換を適用しているが、1つ以上の伝送線路2に上記式(1)(2)において θ を 90° 以外の値とした型回路変換を適用すれば同様の効果を得ることができる。

【0043】

また、この実施の形態3は3段の帯域通過フィルタであるが、フィルタの段数を3段に限定する必要はない。

【0044】

実施の形態4

20

図11、図12、図13はこの発明の実施の形態4による帯域通過フィルタの構成を示す図である。図11は実施の形態4の帯域通過フィルタの透過斜視図、図12は透過上面図、図13は図12のA-A'線に沿った断面図である。

【0045】

図11～13において、6は多層誘電体基板、7は擬似集中定数容量回路、8は先端短絡スタブ、9は伝送線路、10は外部へつながる入出力線路、11はスルーホール、12は地導体層を示す。この実施の形態は、対向する一对の主面上(上下面)に地導体層12を配置、形成した多層誘電体基板6の内部にストリップ導体を配置した構成とする多層トリプレート線路形帯域通過フィルタである。

【0046】

30

伝送線路9はトリプレート線路から成り、4つの伝送線路9を縦続接続して主線路を構成し、主線路の両端が入出力線路10となっている。

擬似集中定数容量回路7は、伝送線路9に接続した円形の電極板71の上下に、スルーホール11を介して上下の地導体層12にそれぞれ接地した同形の接地電極72a, 72bを配置して容量回路を構成している。

先端短絡スタブ8は、伝送線路9と同層に配置したトリプレート線路の一端側を、スルーホール11を介して上下の地導体層12に接地し、他端側は伝送線路9同士の接続箇所

に接続されている。

【0047】

次に動作について説明する。まず、図14は特性インピーダンスが 60Ω で周波数 f_0 において約 30° の電気長を有する先端短絡スタブと、容量回路とを並列接続して構成する共振回路である。容量回路は、周波数 f_0 において先端短絡スタブが有するサセプタンス値と逆符号のサセプタンス値を有し、例として周波数 f_0 が 10GHz のとき、約 0.5pF となる。図15は周波数 f_0 が 10GHz のときの、先端短絡スタブと容量回路の接続点から両回路を見た入力サセプタンス B_{in} で、図14の共振回路は B_{in} が零となる周波数で並列共振する。図15より、図14の共振回路は、周波数 f_0 で並列共振し、高次共振する周波数は、少なくとも $4f_0$ 以上であることがわかる。

40

【0048】

図14の共振回路のように、周波数 f_0 において 90° 未満の電気長を有する先端短絡スタブと容量回路とを並列接続した共振回路は、先端短絡スタブの特性インピーダンスと

50

電気長と、容量回路が有する容量値を適切な値とすることで、周波数 f_0 で並列共振しつつ、一般に、高次共振する周波数を、分布定数回路で構成する図 7 の共振器を適用する場合よりも高い周波数にシフトできることが知られており、図 14 の回路構成はその一例である。

【 0 0 4 9 】

図 16 は図 1 に示した実施の形態 1 の回路において、先端短絡スタブ 3 の代替として、図 14 に示した共振回路を接続した回路である。図 16 において、4 は容量回路を示し、その他の部位は、図 1 にて示したものと同一なので説明は省略する。図 16 において、破線で囲んだ 2 つの容量回路 4 の組をそれぞれ 1 つの容量回路にまとめると、図 17 に示す回路が得られ、多層基板を用いて図 17 の回路を構成すると、図 11 ~ 13 に示したこの実施の形態 4 の帯域通過フィルタが得られる。

10

【 0 0 5 0 】

すなわち、図 11 ~ 13 の帯域通過フィルタは、周波数 f_0 にて共振する並列共振器として図 14 の共振回路を適用し、図 1 に示した実施の形態 1 の回路と同様に、伝送線路 9 (2) の直列共振に起因するスプリアス応答が発生する周波数を 3 つの周波数 $1.8 f_0$ 、 $2 f_0$ 、 $2.4 f_0$ に分散化した回路である。従って、図 11 ~ 13 の帯域通過フィルタは、図 3 に示した実施の形態 1 の周波数特性において、共振器の高次共振に起因するスプリアス応答が実施の形態 3 の場合よりも高い周波数にシフトした図 18 に示す周波数特性を有する。

【 0 0 5 1 】

20

この実施の形態 4 により、共振器の高次共振に起因するスプリアス応答を実施の形態 3 の場合よりも高い周波数へシフトさせ、且つ、伝送線路 9 (2) の直列共振に起因するスプリアス応答を分散化して強度を抑えることができる。

【 0 0 5 2 】

また、この実施の形態 4 は、伝送線路、先端短絡スタブ、擬似集中定数形容容量回路のみで構成されているので、ストリップ導体からなるマイクロストリップ線路やトリプレート線路形回路にスルーホール等の短絡手段を用いる構成とすることで、回路の実現が容易である。

【 0 0 5 3 】

また、この実施の形態 4 は擬似集中定数形容容量回路 7 を構成する電極板の形状を円形としているので、2 つの伝送線路 9、先端短絡スタブ 8、擬似集中定数形容容量回路 7 の 4 つの回路が接続される分岐部の実現が容易である。

30

【 0 0 5 4 】

なお、この実施の形態 4 では、実施の形態 1 と同様に、4 つの伝送線路 9 (2) の内で出力線路 10 に接続された 2 つの伝送線路 9 に上記式 (1) (2) において θ を 75° 及び 100° とした π 型回路変換を適用しているが、 θ を 75° 及び 100° に限定する必要はない。

【 0 0 5 5 】

また、この実施の形態 4 では、図 14 に示した共振回路を適用しているが、先端短絡スタブと擬似集中定数形容容量回路を並列接続して構成する回路で、共振器の高次共振に起因するスプリアス応答を周波数 $3 f_0$ より高い周波数へシフトさせる構成であれば、図 13 の共振回路と同じ回路構成にする必要はない。

40

【 0 0 5 6 】

また、この実施の形態 4 では 4 つの伝送線路 9 (2) の内、2 つの伝送線路 9 (2) に π 型回路変換を適用しているが、1 つ以上の伝送線路 9 (2) に上記式 (1) (2) において θ を 90° 以外の値とした π 型回路変換を適用すれば同様の効果を得ることができる。

【 0 0 5 7 】

また、この実施の形態 4 は 3 段の帯域通過フィルタであるが、フィルタの段数を 3 段に限定する必要はない。

【 0 0 5 8 】

50

なお、各実施の形態において、伝送線路 2 により結合用伝送線路が構成され、先端短絡スタブ 3、容量回路 4、先端開放スタブ 5 等により並列共振回路が構成される。

【0059】

また、例えば電気長等の約 n° は全て、約 n° 、又は n° とする。

【図面の簡単な説明】

【0060】

【図 1】この発明の実施の形態 1 による帯域通過フィルタの回路図である。

【図 2】この発明の実施の形態 1 による帯域通過フィルタでの伝送線路の型回路変換を示す図である。

【図 3】この発明の実施の形態 1 による帯域通過フィルタの帯域通過の周波数特性を示す図である。 10

【図 4】この発明の実施の形態 2 による帯域通過フィルタの回路図である。

【図 5】この発明の実施の形態 2 による帯域通過フィルタの帯域通過の周波数特性を示す図である。

【図 6】この発明の実施の形態 3 による帯域通過フィルタの回路図である。

【図 7】この発明の実施の形態 3 による帯域通過フィルタに適用している共振回路を示す図である。

【図 8】図 7 の共振回路が有する入力サセプタンスの周波数特性を示す図である。

【図 9】この発明の実施の形態 1 による帯域通過フィルタの容量回路を先端開放スタブで置き換えた回路図である。 20

【図 10】この発明の実施の形態 3 による帯域通過フィルタの帯域通過の周波数特性を示す図である。

【図 11】この発明の実施の形態 4 による帯域通過フィルタの透過斜視図である。

【図 12】この発明の実施の形態 4 による帯域通過フィルタの透過上面図である。

【図 13】図 12 の A - A' 線に沿った断面図である。

【図 14】この発明の実施の形態 4 による帯域通過フィルタに適用している共振回路の図である。

【図 15】図 13 の共振回路が有する入力サセプタンスの周波数特性を示す図である。

【図 16】図 1 の先端短絡スタブを図 13 の共振回路で置き換えた回路を示す図である。

【図 17】図 16 の回路から得られる回路を示す図である。 30

【図 18】この発明の実施の形態 4 による帯域通過フィルタの帯域通過の周波数特性を示す図である。

【図 19】従来の広帯域な帯域通過フィルタの一例を示す回路図である。

【図 20】周波数 f_0 における図 19 の回路の等価回路を示す図である。

【図 21】従来の広帯域な帯域通過フィルタの帯域通過の周波数特性を示す図である。

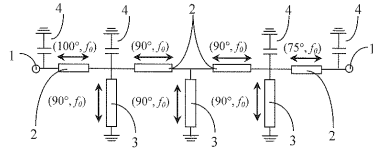
【図 22】図 21 において局所的にスプリアスが発生した場合の周波数特性を示す図である。

【符号の説明】

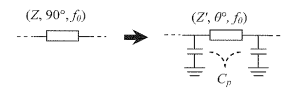
【0061】

1 入出力端子、2 伝送線路、3 先端短絡スタブ、4 容量回路、5 先端開放スタブ、6 (多層)誘電体基板、7 擬似集中定数形容量回路、8 先端短絡スタブ、9 伝送線路、10 入出力線路、11 スルーホール、12 地導体層。 40

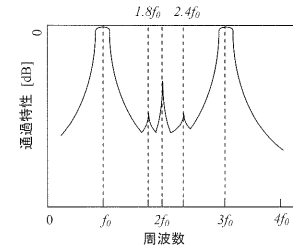
【図 1】



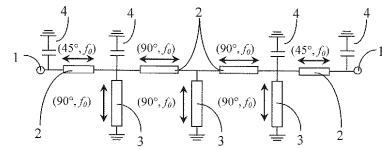
【図 2】



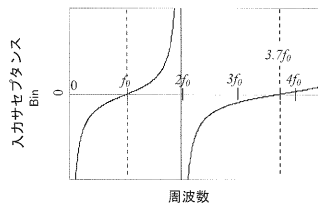
【図 3】



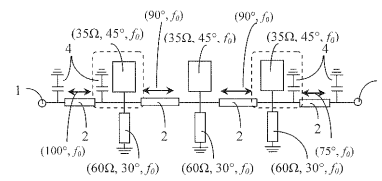
【図 4】



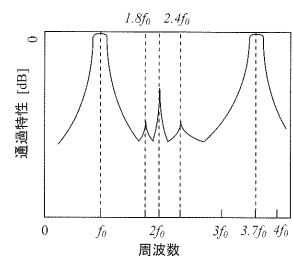
【図 8】



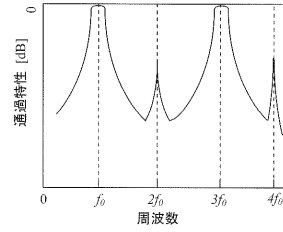
【図 9】



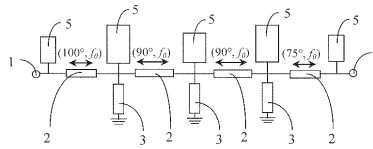
【図 10】



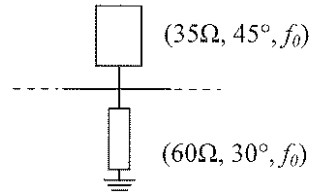
【図 5】



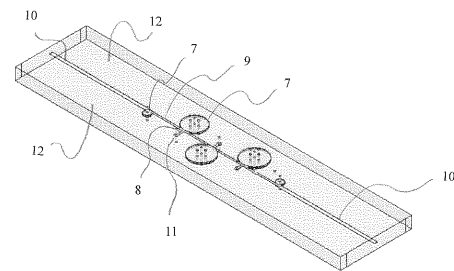
【図 6】



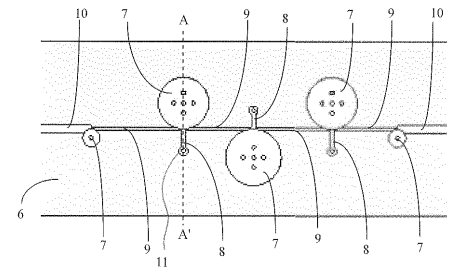
【図 7】



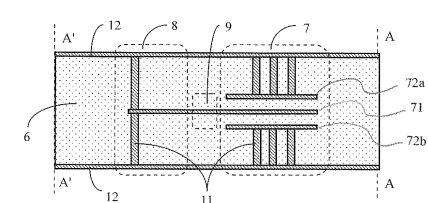
【図 11】



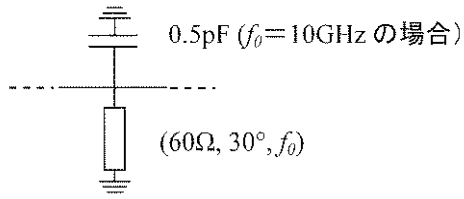
【図 12】



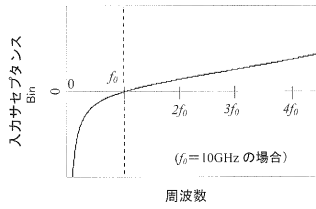
【図 13】



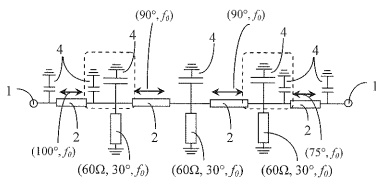
【図14】



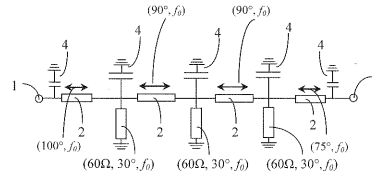
【図15】



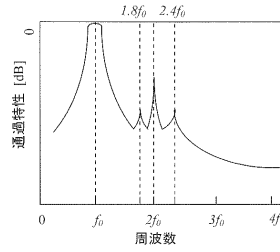
【図16】



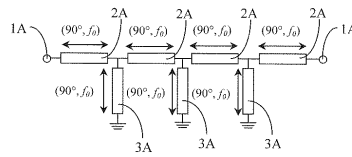
【図17】



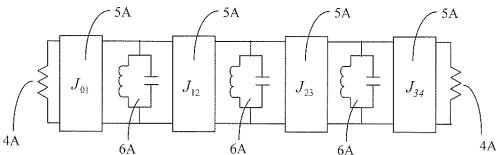
【図18】



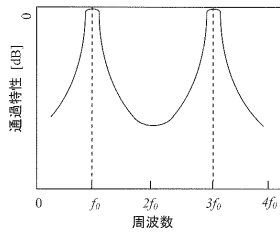
【図19】



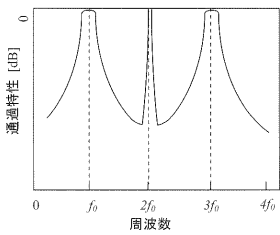
【図20】



【図21】



【図22】



フロントページの続き

- (72)発明者 米田 諭
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 畠山 英樹
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 内田 浩光
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 大和田 哲
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 米田 尚史
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 麻生 哲朗

- (56)参考文献 特開昭58-141005(JP,A)
特開平09-260902(JP,A)
特開2007-158920(JP,A)
特開2002-204105(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01P 1/203
H01P 1/212
H01P 7/08