

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97117452

※ 申請日期：97.5.12

※IPC 分類：G02F 1/136 (2006.01)

一、發明名稱：(中文/英文)

G02F 1/133 (2006.01)

半穿透半反射式液晶顯示面板及其製作方法 /

TRANSFLECTIVE LIQUID CRYSTAL DISPLAY PANEL AND
METHOD OF MAKING THE SAME

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

友達光電股份有限公司 / AU OPTRONICS CORP.

代表人：(中文/英文)

李焜耀 / LEE, KUEN-YAO

住居所或營業所地址：(中文/英文)

新竹科學工業園區新竹市力行二路一號 / No.1, Li-Hsin Road 2,
Science-Based Industrial Park, Hsin-Chu, Taiwan, R.O.C.

國 籍：(中文/英文)

中華民國 / TWN

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 陳昱丞 / CHEN, YU-CHENG

2. 楊敦鈞 / YANG, TUN-CHUN

國 籍：(中文/英文)

1. 中華民國 / TWN

2. 中華民國 / TWN

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種半穿透半反射式液晶顯示面板及其製作方法，尤指一種高開口率及製程簡單之半穿透半反射式液晶顯示面板及其製作方法。

【先前技術】

液晶顯示器依據照明光的來源不同，可區分為穿透式、反射式、及半穿透半反射式等三種。穿透式液晶顯示器需於液晶顯示面板的背面設置用來產生光線之背光模組，其產生之光線會通過液晶顯示面板而讓觀察者由正面觀看到液晶顯示器的畫面顯示。反射式液晶顯示器係使用環境光作為光源，並需於畫素區中設置反射電極；當反射式液晶顯示器顯示畫面時，環境光係由液晶顯示面板的正面(觀察面)進入液晶顯示面板中並藉由反射電極將光線反射，藉此觀察者可觀看到液晶顯示器的畫面顯示。至於半穿透半反射式液晶顯示器則是同時具有穿透模式及反射模式之液晶顯示器，亦即液晶顯示面板之各畫素區均包含有穿透區與反射區，其中穿透區係使用背光源，而反射區則係使用環境光作為光源。

請參考第 1 圖。第 1 圖為習知半穿透半反射式液晶顯示面板之示意圖。如第 1 圖所示，習知半穿透半反射式液晶顯示面板包括基板 10，其上定義有反射區 12 與穿透區 14。反射區 12 內設置有薄膜電晶體，其具有半導體層，而半導體層包括通道 16、源極 18、

汲極 20、兩輕度摻雜汲極 21、閘極絕緣層 22 以及閘極 24，其中源極 18 與汲極 20 分別設置於通道 16 之兩側，兩輕度摻雜汲極 21 分別設置於源極 18 與通道 16 之間與汲極 20 與通道 16 之間，閘極絕緣層 22 覆蓋於通道 16、源極 18 與汲極 20 之上，閘極 24 設置於閘極絕緣層 22 上並對應通道 16。

閘極絕緣層 22 與閘極 24 上覆蓋有第一層間介電層 26，且第一層間介電層 26 與其下方對應的閘極絕緣層 22 具有兩開口，分別曝露出源極 18 與汲極 20。第一層間介電層 26 上設置有資料線 28 與汲極連接墊 30，其中資料線 28 填入源極 18 上方之開口中藉此與源極 18 電性連接，而汲極連接墊 30 則填入汲極 20 上方開口藉此與汲極 20 電性連接。在反射區 12 中，第一層間介電層 26、資料線 28 與汲極連接墊 30 上覆蓋有第二層間介電層 32，且第二層間介電層 32 具有開口，曝露出汲極連接墊 30。第二層間介電層 32 與第一層間介電層 26 上設置有穿透電極 34，其中穿透電極 34 藉由第二層間介電層 32 之開口搭接於汲極連接墊 30 上，藉此與汲極 20 電性連接，且穿透電極 34 延伸至穿透區 14。另外，在反射區 12 之穿透電極 34 上覆蓋有一反射電極 36，並藉由穿透電極 34 和汲極連接墊 30 與汲極 20 電性連接。

然而習知半穿透半反射式液晶顯示面板具有如下缺點。首先，習知半穿透半反射式液晶顯示面板必須利用至少八道微影製程，分別定義出半導體層、源極/汲極、輕度摻雜汲極、閘極、第一層間介電層、資料線與汲極連接墊、第二層間介電層、穿透電極與反射電極之圖案，因此製程較為複雜。此外，由於反射區設置有

第二層間介電層，而穿透區未設置有第二層間介電層，使得反射區與穿透區具有高度差，而此一高度差易造成後續刷摩(rubbing)配向圖案的困難度，並且在後續液晶製程中，亦會造成液晶間隙(Cell Gap)高度控制及間隙子(spacer)佈置的困難度。

【發明內容】

本發明的目的之一在於提出一種半穿透半反射式液晶顯示面板及其製作方法，以簡化半穿透半反射式液晶顯示面板的製程及其結構。

為達上述目的，本發明提出一種半穿透半反射式液晶顯示面板，包括：基板、多晶矽層、絕緣層、第一層金屬、第一層間介電層、第二層金屬、第二層間介電層，以及穿透電極。基板包括反射區、穿透區與周邊區。多晶矽層設置於基板上，多晶矽層包括第一多晶矽圖案設置於反射區，以及第二多晶矽圖案設置於周邊區，其中第一多晶矽圖案包括通道，以及源極與汲極位於通道之兩側。絕緣層設置於多晶矽層與基板上。第一層金屬設置於絕緣層上，第一層金屬包括閘極對應通道，以及共通電極對應該第二多晶矽圖案，其中第二多晶矽圖案、共通電極及其間之絕緣層構成儲存電容。第一層間介電層，設置於絕緣層與第一層金屬上，第一層間介電層具有兩開口，分別曝露出源極與汲極。第二層金屬設置於第一層間介電層上，第二層金屬包括反射電極與資料線，其中反射電極係設置於反射區並透過第一層間介電層對應汲極之開口與汲極電性連接，資料線係設置於周邊區並延伸至反射

區，且資料線於反射區透過第一層間介電層對應源極之開口與源極電性連接。第二層間介電層設置於第一層間介電層與第二層金屬上，第二層間介電層具有一開口曝露出部分第二層金屬。穿透電極設置於第二層間介電層上，穿透電極係設置於穿透區並延伸至反射區與穿透區之交界處，且穿透電極透過第二層間介電層之開口與反射電極及汲極電性連接。

為達上述目的，本發明另提供一種製作半穿透半反射式液晶顯示面板之方法，包括：提供基板，並於基板上定義出反射區、穿透區與周邊區；於基板上形成多晶矽層，並利用第一道微影製程於反射區形成第一多晶矽圖案，以及於周邊區形成第二多晶矽圖案；利用第二道微影製程於第一多晶矽圖案中形成通道，以及於通道之兩側形成源極與汲極，並於第一多晶矽圖案、第二多晶矽圖案與基板上形成絕緣層；於絕緣層上形成第一層金屬，並利用第三道微影製程於反射區形成閘極對應通道，以及於周邊區形成共通電極對應第二多晶矽圖案，其中通道、源極、汲極、絕緣層與閘極構成一薄膜電晶體，且第二多晶矽圖案、共通電極及其間之絕緣層構成儲存電容；於絕緣層與第一層金屬上形成第一層間介電層，並利用第四道微影製程於第一層間介電層中形成兩開口，分別曝露出源極與汲極；於第一層間介電層上形成第二層金屬，並利用第五道微影製程於反射區形成反射電極，以及於周邊區形成資料線，並使資料線部分延伸至反射區，其中該反射電極係透過第一層間介電層對應汲極之開口與汲極電性連接，而資料線於反射區透過第一層間介電層對應源極之開口與源極電性連

接；於第一層間介電層與第二層金屬上形成第二層間介電層，並利用第六道微影製程於該第二層間介電層中形成一開口，曝露出部分第二層金屬；以及於第二層間介電層上形成透明導電層，並利用第七道微影製程形成穿透電極，穿透電極設置於穿透區並延伸至反射區與穿透區之交界處，且穿透電極透過第二層間介電層之開口與反射電極及汲極電性連接。

由於本發明之方法僅需利用七道微影製程，即可製作出半穿透半反射式液晶顯示面板，因此可簡化製程。此外，本發明之反射電極係設置於薄膜電晶體之上方，因此可增加反射區的面積。再者，儲存電容係設置於資料線之下方，因此可提升開口率。

【實施方式】

為使熟習本發明所屬技術領域之一般技藝者能更進一步了解本發明，下文特列舉本發明之數個較佳實施例，並配合所附圖式，詳細說明本發明的構成內容及所欲達成之功效。

請參考第 2 圖至第 17 圖。第 2 圖至第 17 圖為製作本發明半穿透半反射式液晶顯示面板之一較佳實施例的方法示意圖。為便於說明，圖式中僅繪示出一畫素區，且第 2 圖、第 4 圖、第 6 圖、第 8 圖、第 10 圖、第 12 圖、第 14 圖與第 16 圖為畫素區之上視圖，而第 3 圖、第 5 圖、第 7 圖、第 9 圖、第 11 圖、第 13 圖、第 15 圖與第 17 圖為畫素區沿剖線 AA' 與 BB' 之剖面示意圖。如第 2 圖與第 3 圖所示，首先提供基板 50，並於基板 50 上定義出反射區 52、穿透區 54 與 周邊區 56。接著可選擇性地於基板 50 上先形

成一緩衝層 51(第 2 圖未示)。隨後，再於基板 50 上形成多晶矽層，例如低溫多晶矽層，並利用第一道微影製程配合蝕刻製程於反射區 52 形成第一多晶矽圖案 58，以及於周邊區 56 形成第二多晶矽圖案 60，其中第一多晶矽圖案 58 係用於製作薄膜電晶體之半導體層，而第二多晶矽圖案 60 係作為儲存電容之下電極，且於本實施例中第一多晶矽圖案 58 係與第二多晶矽圖案 60 係為電性連接，但不限於此。

如第 4 圖與第 5 圖所示，隨後利用第二道微影製程配合高濃度離子佈植製程於第一多晶矽圖案 58 與第二多晶矽圖案 60 進行離子佈植，其中於第二道微影製程中部分第一多晶矽圖案 58 為光阻形成的遮罩圖案(圖未示)所阻擋而未形成摻雜，藉此第一多晶矽圖案 58 之未摻雜區域形成通道 62，而通道 62 兩側之摻雜區域則形成源極 64 與汲極 66，且第二多晶矽圖案 60 亦會因摻雜而具導電性以作為儲存電容之下電極。本實施例之薄膜電晶體可為 N 型或 P 型，因此高濃度離子佈植使用之摻質可視需要為 P 型或 N 型。另外值得說明的是本實施例之薄膜電晶體係為雙閘極設計，因此通道 62 之佈局如第 4 圖所示，然而本發明之應用不限於此，而亦可為一般單閘極的設計。

如第 6 圖與第 7 圖所示，隨後於第一多晶矽圖案 58、第二多晶矽圖案 60 與基板 50 上形成絕緣層 68(第 6 圖未示)，其中於通道 62 上方之絕緣層 68 係作為閘極絕緣層之用。於第一多晶矽圖案 58 中形成通道 62，以及於通道 62 之兩側形成源極 64 與汲極 66 之步驟，並不限於先於在第一多晶矽圖案 58、第二多晶矽圖案 60

與基板 50 上形成絕緣層 68 之步驟前進行。換言之，亦可先在第一多晶矽圖案 58、第二多晶矽圖案 60 與基板 50 上形成絕緣層 68 之後，再於第一多晶矽圖案 58 中形成通道 62，以及於通道 62 之兩側形成源極 64 與汲極 66。接著再於絕緣層 68 上形成第一層金屬，並利用一第三道微影製程配合蝕刻製程於反射區 52 形成掃描線 70、閘極 72 與掃描線 70 電性連接並對應通道 62，以及於周邊區 56 形成共通電極 74 對應第二多晶矽圖案 60，其中共通電極 74 亦為儲存電容之上電極，因此周邊區 56 之第二多晶矽圖案 60、共通電極 74 以及位於第二多晶矽圖案 60 與共通電極 74 間的絕緣層 68 構成儲存電容。

如第 8 圖與第 9 圖所示，接著進行低濃度離子佈植製程，以形成輕度摻雜汲極 63。在本實施例中，由於閘極 72 之尺寸略小於通道 62，因此可直接利用閘極 72 作為遮罩藉著摻雜於通道 62 兩側形成輕度摻雜汲極 63，而不必使用額外的光罩。

如第 10 圖與第 11 圖所示，接著於絕緣層 68 與第一層金屬上形成第一層間介電層 76(第 10 圖未示)，並於反射區 52 之第一層間介電層 76 形成起伏表面，再於第一層間介電層 76 及其下所對應之絕緣層 68 中形成兩開口，分別曝露出源極 64 與汲極 66。於本實施例中，第一層間介電層 76 包括有無機介電層 76A 例如氮化矽，以及具有感光特性之感光有機介電層 76B。另外，在本實施例中，第一層間介電層 76 之起伏表面 76C 與開口 76D 係使用半色調(halftone)光罩 77 藉由第四道微影製程並配合蝕刻製程所形成，其作法如下所述：首先進行第四道微影製程，利用半色調光

罩 77 控制曝光量，使半色調光罩之半透光區 77A 對應感光有機介電層 76B 在欲形成起伏表面 76C 之區域，而使半色調光罩之全透光區 77B 對應欲形成開口 76D 之區域，如此一來由於欲形成起伏表面 76C 之區域曝光量較小，因此於曝光顯影後僅會於感光有機介電層 76B 的表面形成微小圖案而造成起伏表面 76C 的效果，而另一方面由於欲形成開口 76D 之區域的曝光量較大，因此該區域之感光有機介電層 76B 在曝光顯影後會全部被去除而形成開口 76D。接著再進行蝕刻製程，藉由開口 76D 蝕刻無機介電層 76A 與絕緣層 68，直至曝露出源極 64 與汲極 66。

本實施例係利用半色調光罩形成第一層間介電層 76 之起伏糙表面 76C 與開口 76D，然而本發明製作上起伏表面 76C 與開口 76D 的方式並不限於此而可利用其它方式達成。舉例來說，形成起伏表面 76C 與開口 76D 的步驟可分別利用不同光罩加以形成，或者起伏表面 76C 可利用雷射製程加以形成，而不限於此使用曝光顯影方式形成。

如第 12 圖與第 13 圖所示，接著於第一層間介電層 76 上形成一第二層金屬(圖未示)，並利用第五道微影製程配合蝕刻製程於反射區 52 內形成反射電極 78，以及於周邊區 56 內形成資料線 80，並使資料線 80 部分延伸至反射區 52，其中反射電極 78 係透過第一層間介電層 76 對應汲極 66 之開口與汲極 66 電性連接，而資料線 80 於反射區 52 則透過第一層間介電層 76 對應源極 64 之開口與源極 64 電性連接。另外，由於第一層間介電層 76 在反射區 52 內具有起伏表面 76C，因此堆疊於其上之反射電極 78 也因此具有

起伏表面 78A，而可以讓反射光線聚集，達到提高反射率的作用。

如第 14 圖與第 15 圖所示，隨後於第一層間介電層 76 與第二層金屬上形成第二層間介電層 82，並利用第六道微影製程配合蝕刻製程於第二層間介電層 82 中形成一開口 82A，曝露出部分第二層金屬(反射電極 78 之邊緣)。如第 16 圖與第 17 圖所示，最後於第二層間介電層 82 上形成一透明導電層(圖未示)，並利用一第七道微影製程配合蝕刻製程形成穿透電極 84，其中穿透電極 84 設置於穿透區 54 內並延伸至反射區 52 與穿透區 54 之交界處，藉此穿透電極 84 可透過第二層間介電層 82 之開口與反射電極 78 及汲極 66 電性連接。另外，於本實施例中，穿透電極 84 與資料線 80 大體上切齊且未重疊(如第 16 圖與第 17 圖所示)，藉此可避免產生雜散電容，但本發明並不以此為限，穿透電極 84 亦可與資料線 80 不重疊且未切齊，或為不同的相對位置。

上述為本發明製作半穿透半反射式液晶顯示面板之方法及其結構之較佳實施例，然而本發明之半穿透半反射式液晶顯示面板並不限於此，而可有其它不同之實施樣態。請參考第 18 圖至第 21 圖。第 18 圖與第 19 圖為本發明另一較佳實施例之半穿透半反射式液晶顯示面板的上視圖與剖面示意圖，而第 20 圖與第 21 圖為本發明又一較佳實施例之半穿透半反射式液晶顯示面板的上視圖與剖面示意圖，其中為便於比較各實施例之異同，在本發明之各實施例中，相同元件使用相同標號，並不再多加贅述。

如第 18 圖與第 19 圖所示，與前述實施例不同處在於，本實施例之半穿透半反射式液晶顯示面板另具有浮置(floating)之透明導

電圖案 86，位於反射區 52 之第二層間介電層 82 之表面，其中透明導電圖案 86 與穿透電極 84 為同一透明導電層，並藉由第七道微影製程定義而不需增加額外製程，但透明導電圖案 86 與穿透電極 84 未電性連接，而透明導電圖案 86 之作用在於使反射區 52 與穿透區 54 之表面特性一致，例如高度一致，以降低後續刷摩配向圖案的困難度。

如第 20 圖與第 21 圖所示，與前述實施例不同處在於，本實施例之半穿透半反射式液晶顯示面板之穿透電極 84 具有複數條狹縫 84A，且透明導電圖案 86 亦可選擇性地具有複數條狹縫 86A。穿透電極 84 之狹縫 84A 與透明導電圖案 86 之狹縫 86A 均可於第七道微影製程中一併定義，不需增加額外製程，而穿透電極 84 之狹縫 84A 與透明導電圖案 86 之狹縫 86A 可使液晶分子朝不同方向配向，而應用於廣視角液晶顯示面板中。

請參考第 22 圖。第 22 圖為本發明周邊電路區之示意圖。如第 22 圖所示，本實施例之周邊電路區之控制元件的製作可與畫素區之薄膜電晶體的製程整合，且於本實施例中控制元件係為一個 NMOS 電晶體 92 與一個 PMOS 電晶體 94 組成之 CMOS 電晶體 90 所構成，然而本發明之應用並不限於此，控制元件亦可視電路設計而為單一 NMOS 電晶體或單一 PMOS 電晶體。

綜上所述，本發明之方法僅需使用七道微影製程即可製作出半穿透半反射式液晶顯示面板，且為單一液晶間隙(single cell gap)的設計，因此具有製程簡化的優點。此外，本發明之第一層間介電層包括無機介電層與有機介電層，可降低導線跨接區域(第一層金

屬與第二層金屬)的耦合，減少雜散電容，且感光有機介電層可藉由曝光顯影方式定義圖案，故可減少沉積與蝕刻製程的負擔。再者，反射電極係設置於薄膜電晶體之上方，因此相較於習知反射電極僅設置於電容區內的作法，可增加反射區的面積。另外，儲存電容係設置於資料線之下方，因此可提升開口率。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖為習知半穿透半反射式液晶顯示面板之示意圖。

第 2 圖至第 17 圖為製作本發明半穿透半反射式液晶顯示面板之一較佳實施例的方法示意圖。

第 18 圖與第 19 圖為本發明另一較佳實施例之半穿透半反射式液晶顯示面板的上視圖與剖面示意圖。

第 20 圖與第 21 圖為本發明又一較佳實施例之半穿透半反射式液晶顯示面板的上視圖與剖面示意圖。

第 22 圖為本發明周邊電路區之示意圖。

【主要元件符號說明】

10	基板	12	反射區
14	穿透區	16	通道
18	源極	20	汲極
21	輕度摻雜汲極	22	閘極絕緣層

24	閘極	26	第一層間介電層
28	資料線	30	汲極連接墊
32	第二層間介電層	34	穿透電極
36	反射電極	50	基板
51	緩衝層	52	反射區
54	穿透區	56	周邊區
58	第一多晶矽圖案	60	第二多晶矽圖案
62	通道	63	輕度摻雜汲極
64	源極	66	汲極
68	絕緣層	70	掃描線
72	閘極	74	共通電極
76	第一層間介電層	76A	無機介電層
76B	感光有機介電層	76C	起伏表面
76D	開口	77	半色調光罩
78	反射電極	78A	反射電極起伏表面
80	資料線	82	第二層間介電層
82A	開口	84	穿透電極
84A	狹縫	86	透明導電圖案
86A	狹縫	90	CMOS 電晶體
92	NMOS 電晶體	94	PMOS 電晶體

五、中文發明摘要：

一種半穿透半反射式液晶顯示面板，包括基板、第一多晶矽圖案設於畫素之反射區、第二多晶矽圖案設於畫素之周邊區、絕緣層設置於第一多晶矽圖案、第二多晶矽圖案與基板上、閘極設於畫素之反射區之絕緣層上、共通電極設於畫素之周邊區之絕緣層上、第一層間介電層設於絕緣層、閘極與共通電極上、反射電極設於第一層間介電層上、第二層間介電層設於第一層間介電層與反射電極上，以及穿透電極設置第二層間介電層上並透過第二層間介電層之開口與反射電極電性連接。第二多晶矽圖案、共通電極及其間之絕緣層構成儲存電容。

六、英文發明摘要：

A transflective LCD panel includes a substrate, a first polycrystalline silicon pattern disposed in a reflection region of pixel, a second polycrystalline silicon pattern disposed in a peripheral region of pixel, an insulating layer disposed on the first and second polycrystalline silicon pattern and the substrate, a gate disposed on the insulating layer in the reflection region of pixel, a common electrode disposed on the insulating layer in the peripheral region of pixel, a first inter-layer dielectric disposed on the insulating layer, the gate and the common electrode, a reflection electrode disposed on the first inter-layer dielectric, a second inter-layer dielectric disposed on the first inter-layer dielectric and the reflection electrode, and a transmission electrode disposed on the second inter-layer dielectric

and electrically connected to the reflection electrode through an opening of the second inter-layer dielectric. The second polycrystalline silicon pattern, the common electrode, and the insulating layer disposed therebetween form a storage capacitor.

十、申請專利範圍：

1. 一種半穿透半反射式液晶顯示面板，包括：

一基板，包括一反射區、一穿透區與一周邊區；

一多晶矽層，設置於該基板上，該多晶矽層包括一第一多晶矽圖案設置於該反射區，以及一第二多晶矽圖案設置於該周邊區，其中該第一多晶矽圖案包括一通道，以及一源極與一汲極位於該通道之兩側；

一絕緣層，設置於該多晶矽層與該基板上；

一第一層金屬，設置於該絕緣層上，該第一層金屬包括一閘極對應該通道，以及一共通電極對應該第二多晶矽圖案，其中該第二多晶矽圖案、該共通電極及其間之該絕緣層構成一儲存電容；

一第一層間介電層，設置於該絕緣層與該第一層金屬上，該第一層間介電層具有兩開口，分別曝露出該源極與該汲極；

一第二層金屬，設置於該第一層間介電層上，該第二層金屬包括一反射電極與一資料線，其中該反射電極係設置於該反射區並透過該第一層間介電層對應該汲極之該開口與該汲極電性連接，該資料線係設置於該周邊區並延伸至該反射區，且該資料線於該反射區透過該第一層間介電層對應該源極之該開口與該源極電性連接；

一第二層間介電層，設置於該第一層間介電層與該第二層金屬上，該第二層間介電層具有一開口曝露出部分該第二層金屬；以及

- 一 穿透電極，設置於該第二層間介電層上，該穿透電極係設置於該穿透區並延伸至該反射區與該穿透區之交界處，且該穿透電極透過該第二層間介電層之該開口與該反射電極及該汲極電性連接。
2. 如請求項 1 所述之半穿透半反射式液晶顯示面板，其中該第一層間介電層包括一無機介電層與一感光有機介電層。
 3. 如請求項 1 所述之半穿透半反射式液晶顯示面板，其中該第二層間介電層係為一感光有機介電層。
 4. 如請求項 1 所述之半穿透半反射式液晶顯示面板，其中該第一層間介電層於該反射區具有一起伏表面，藉此設置於該第一層間介電層上之該反射電極具有一起伏表面。
 5. 如請求項 1 所述之半穿透半反射式液晶顯示面板，穿透電極另包括一浮置之透明導電層，設置於該反射區之該第二層間介電層之表面。
 6. 如請求項 5 所述之半穿透半反射式液晶顯示面板，其中穿透電極該透明導電層具有複數條狹縫。
 7. 如請求項 1 所述之半穿透半反射式液晶顯示面板，其中該穿透電極具有複數條狹縫。

8. 如請求項 1 所述之半穿透半反射式液晶顯示面板，其中該穿透電極與該資料線大體上切齊或不重疊。
9. 如請求項 1 所述之半穿透半反射式液晶顯示面板，其中該基板與該多晶矽層間係設有一緩衝層。
10. 一種製作半穿透半反射式液晶顯示面板之方法，包括：
 - 提供一基板，並於該基板上定義出一反射區、一穿透區與一周邊區；
 - 於該基板上形成一多晶矽層，並利用一第一道微影製程於該反射區形成一第一多晶矽圖案，以及於該周邊區形成一第二多晶矽圖案；
 - 利用一第二道微影製程於該第一多晶矽圖案中形成一通道，以及於該通道之兩側形成一源極與一汲極；
 - 於該第一多晶矽圖案、該第二多晶矽圖案與該基板上形成一絕緣層；
 - 於該絕緣層上形成一第一層金屬，並利用一第三道微影製程於該反射區形成一閘極對應該通道，以及於該周邊區形成一共通電極對應該第二多晶矽圖案，其中該通道、該源極、該汲極、該絕緣層與該閘極構成一薄膜電晶體，且該第二多晶矽圖案、該共通電極及其間之該絕緣層構成一儲存電容；

於該絕緣層與該第一層金屬上形成一第一層間介電層，並利用一第四道微影製程於該第一層間介電層中形成兩開口，分別曝露出該源極與該汲極；

於該第一層間介電層上形成一第二層金屬，並利用一第五道微影製程於該反射區形成一反射電極，以及於該周邊區形成一資料線，並使該資料線部分延伸至該反射區，其中該反射電極係透過該第一層間介電層對應該汲極之該開口與該汲極電性連接，而該資料線於該反射區透過該第一層間介電層對應該源極之該開口與該源極電性連接；

於該第一層間介電層與該第二層金屬上形成一第二層間介電層，並利用一第六道微影製程於該第二層間介電層中形成一開口，曝露出部分該第二層金屬；以及

於該第二層間介電層上形成一透明導電層，並利用一第七道微影製程形成一穿透電極，該穿透電極設置於該穿透區並延伸至該反射區與該穿透區之交界處，且該穿透電極透過該第二層間介電層之該開口與該反射電極及該汲極電性連接。

11. 如請求項 10 所述之方法，其中形成該第一層間介電層之步驟包括：

形成一無機介電層；以及

於該無機介電層上形成一感光有機介電層介電層。

12. 如請求項 11 所述之方法，其中於利用該第四道微影製程於該第一層間介電層中形成該兩開口之步驟中，包括利用一半色調光罩一併使該反射區之該感光有機介電層形成一起伏表面。
13. 如請求項 11 所述之方法，另包括利用另一光罩使該反射區之該感光有機介電層形成一起伏表面。
14. 如請求項 10 所述之方法，另包括利用一雷射製程使該反射區之該第一層間介電層形成一起伏表面。
15. 如請求項 10 所述之方法，其中於形成該穿透電極之步驟中，另包括於該反射區內形成一浮置之透明導電圖案。
16. 如請求項 15 所述之方法，其中於形成該透明導電圖案之步驟中，另包括於該透明導電圖案中形成複數條狹縫。
17. 如請求項 10 所述之方法，其中於形成該穿透電極之步驟中，另包括於該穿透電極中形成複數條狹縫。
18. 如請求項 10 所述之方法，另包括形成一緩衝層於該基板與該多晶矽層之間。
19. 如請求項 10 所述之方法，其中利用該第二道微影製程於該第一多晶矽圖案中形成該通道，以及於該通道之兩側形成該源極

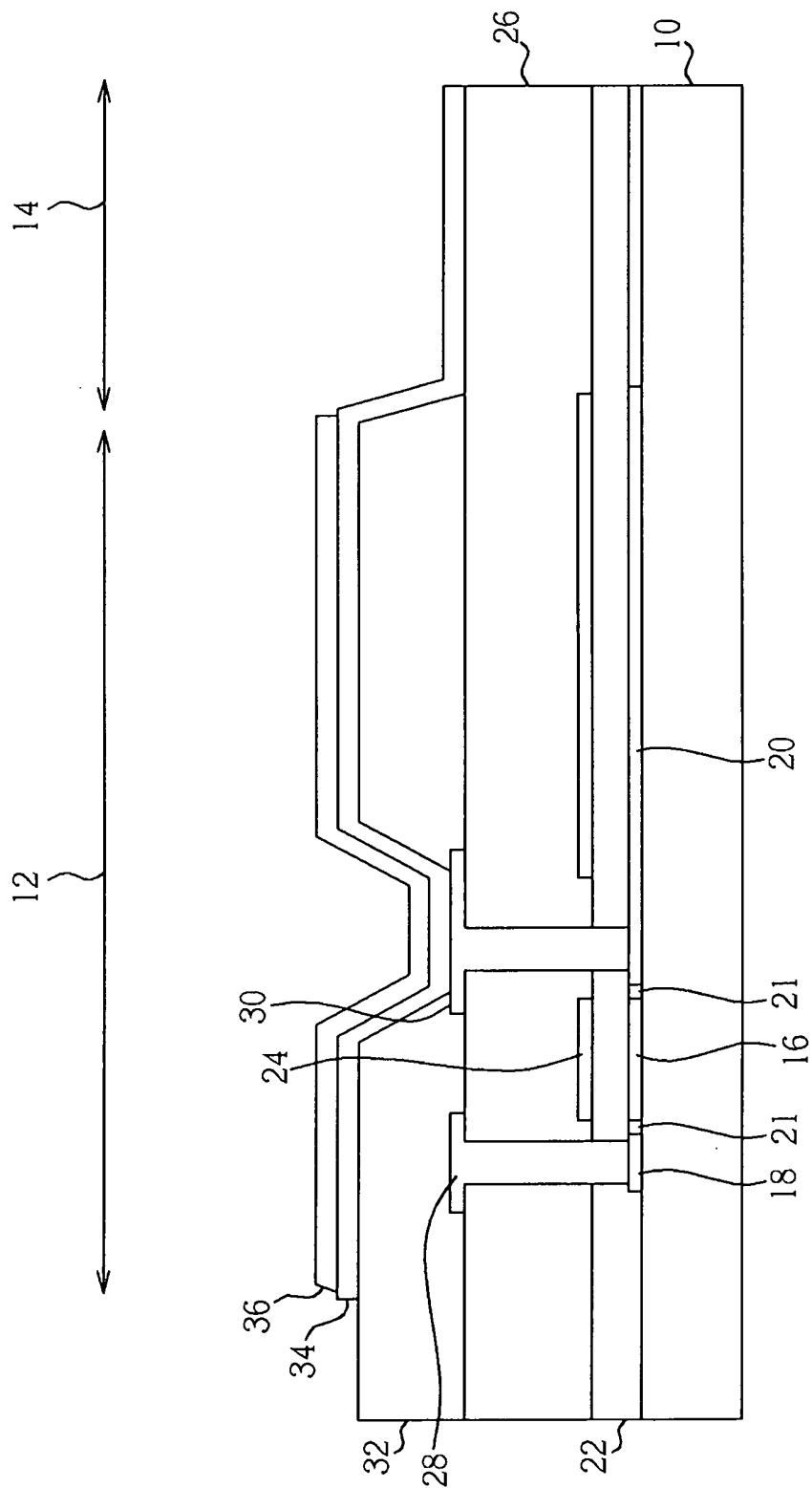
與該汲極之步驟，係先於在該第一多晶矽圖案、該第二多晶矽圖案與該基板上形成該絕緣層之步驟。

20. 如請求項 10 所述之方法，其中在該第一多晶矽圖案、該第二多晶矽圖案與該基板上形成該絕緣層之步驟，係先於利用該第二道微影製程於該第一多晶矽圖案中形成該通道，以及於該通道之兩側形成該源極與該汲極之步驟。

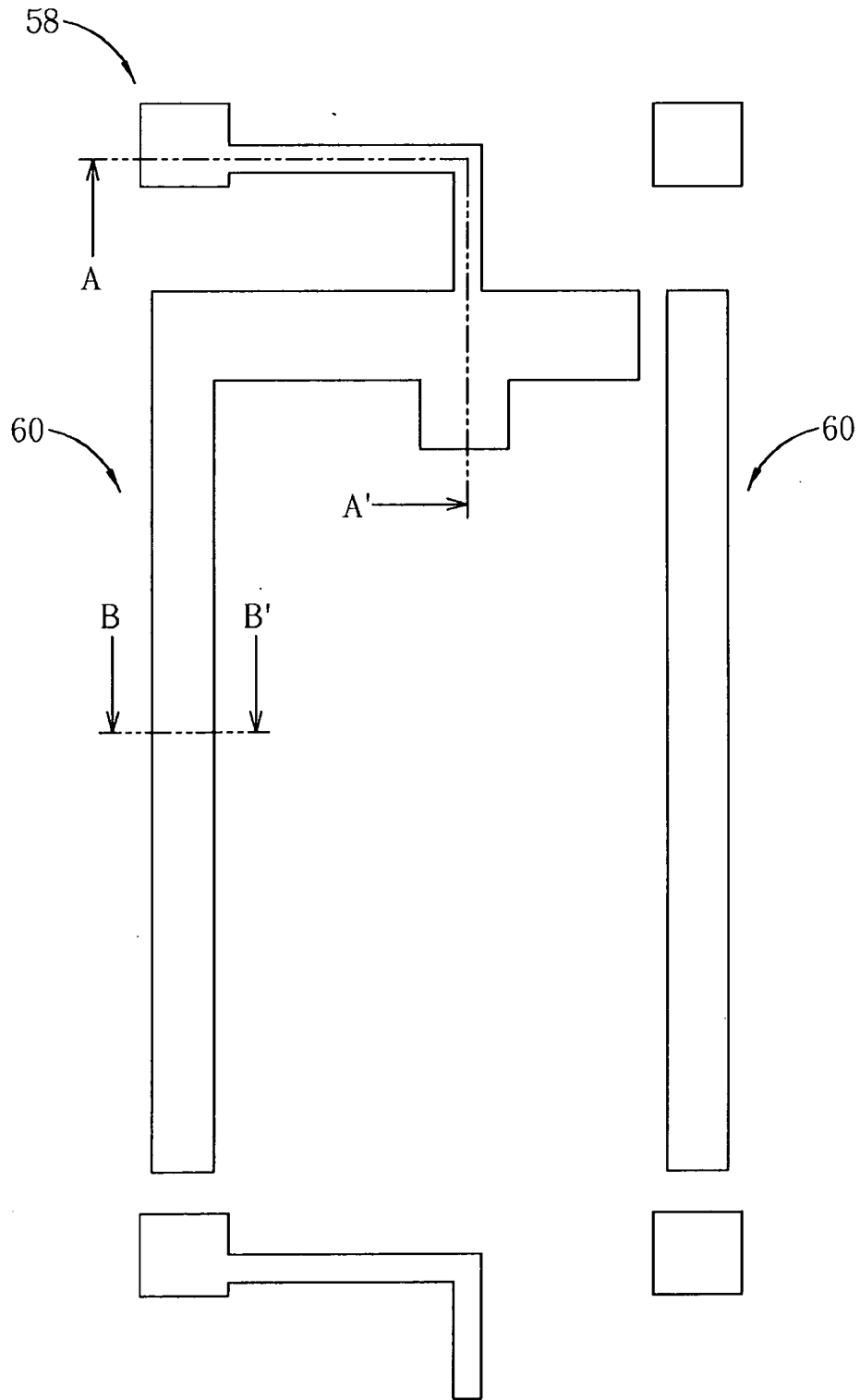
21. 如請求項 10 所述之方法，其中該基板另包含一周邊電路區，且該方法另包含於製作該薄膜電晶體的步驟中，於該周邊電路區內整合製作至少一控制元件。

22. 如請求項 21 所述之方法，其中該控制元件包括一 NMOS 電晶體、一 PMOS 電晶體或一 CMOS 電晶體。

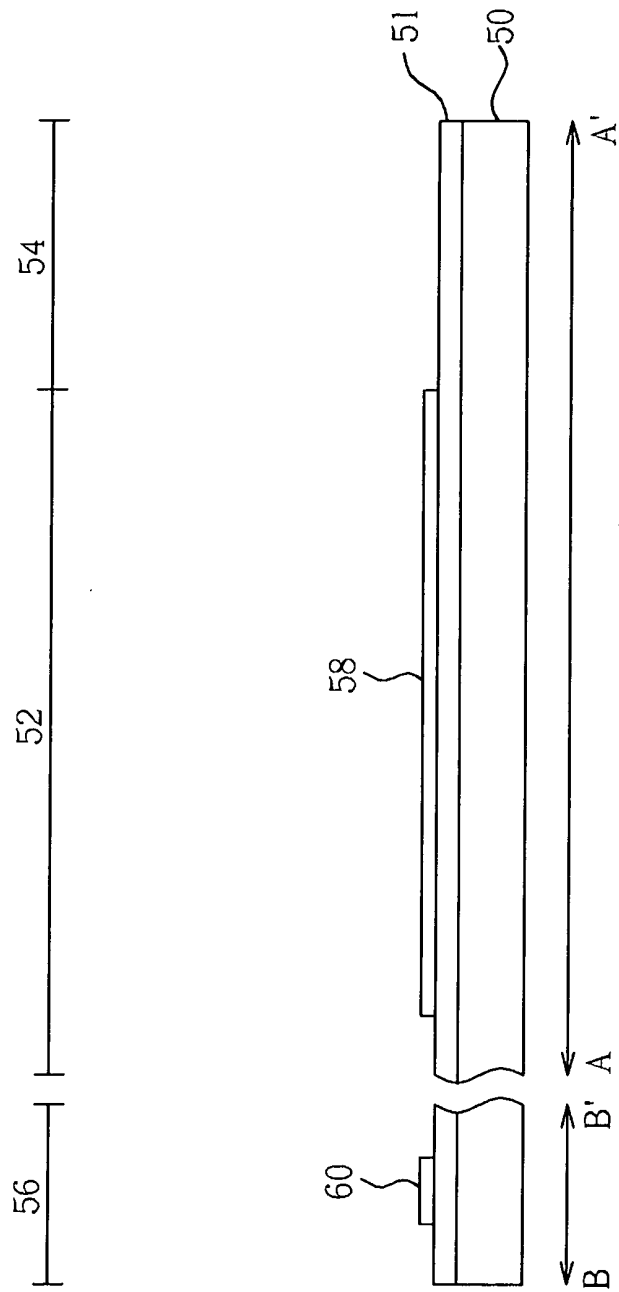
十一、圖式：



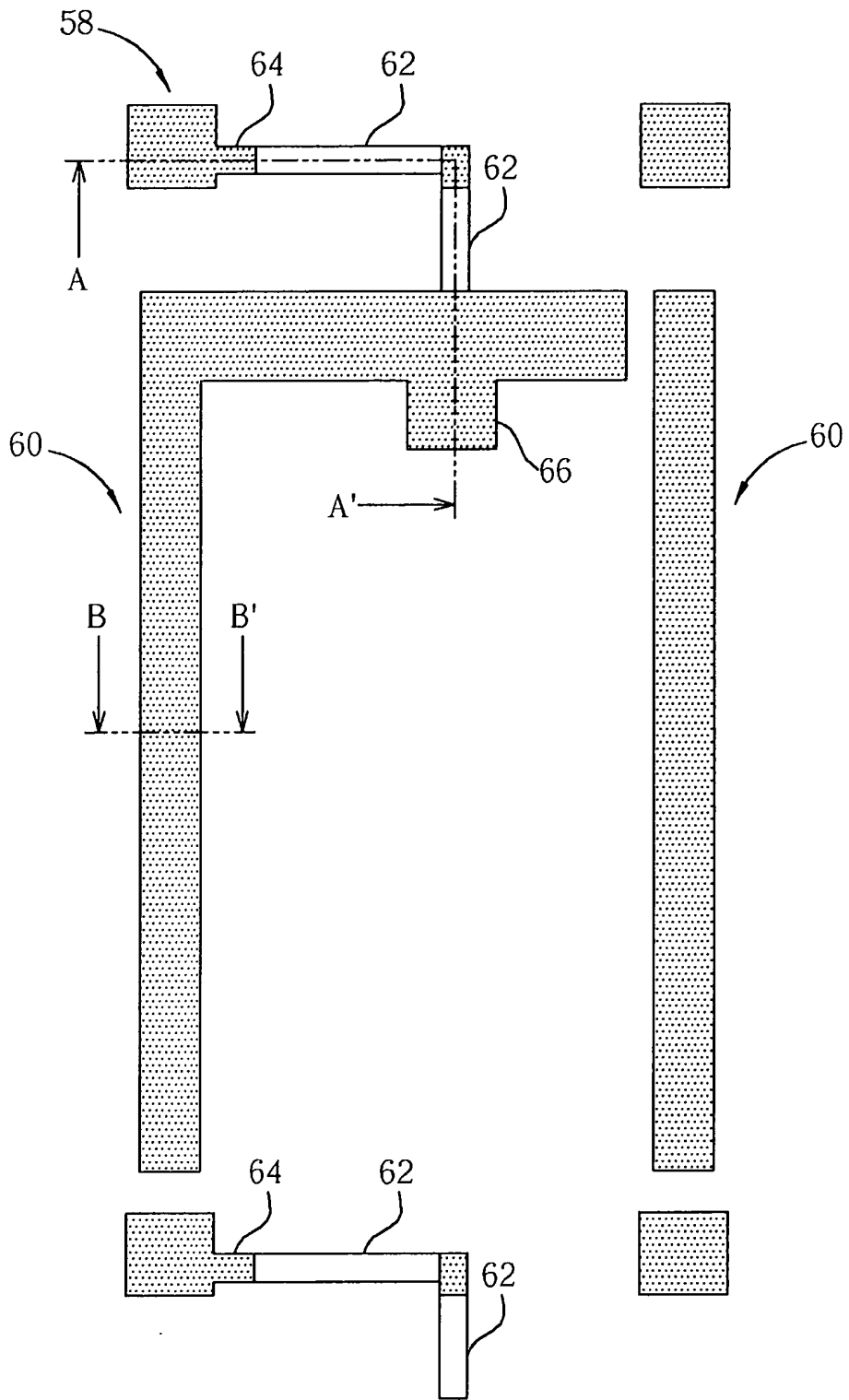
第1圖



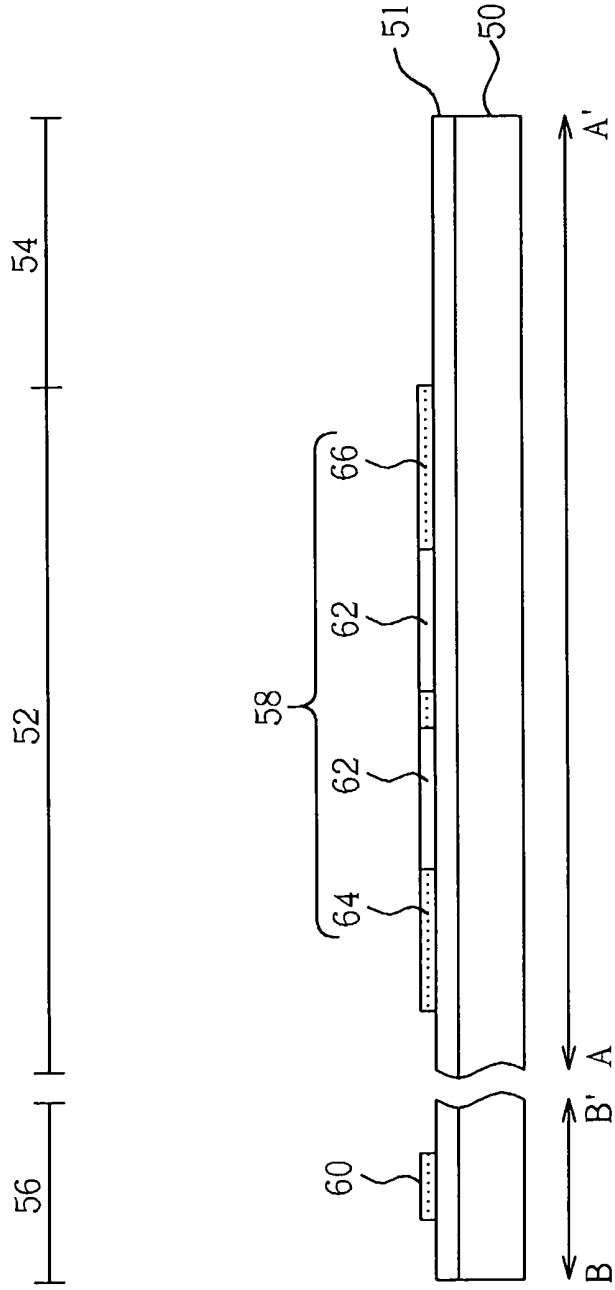
第2圖



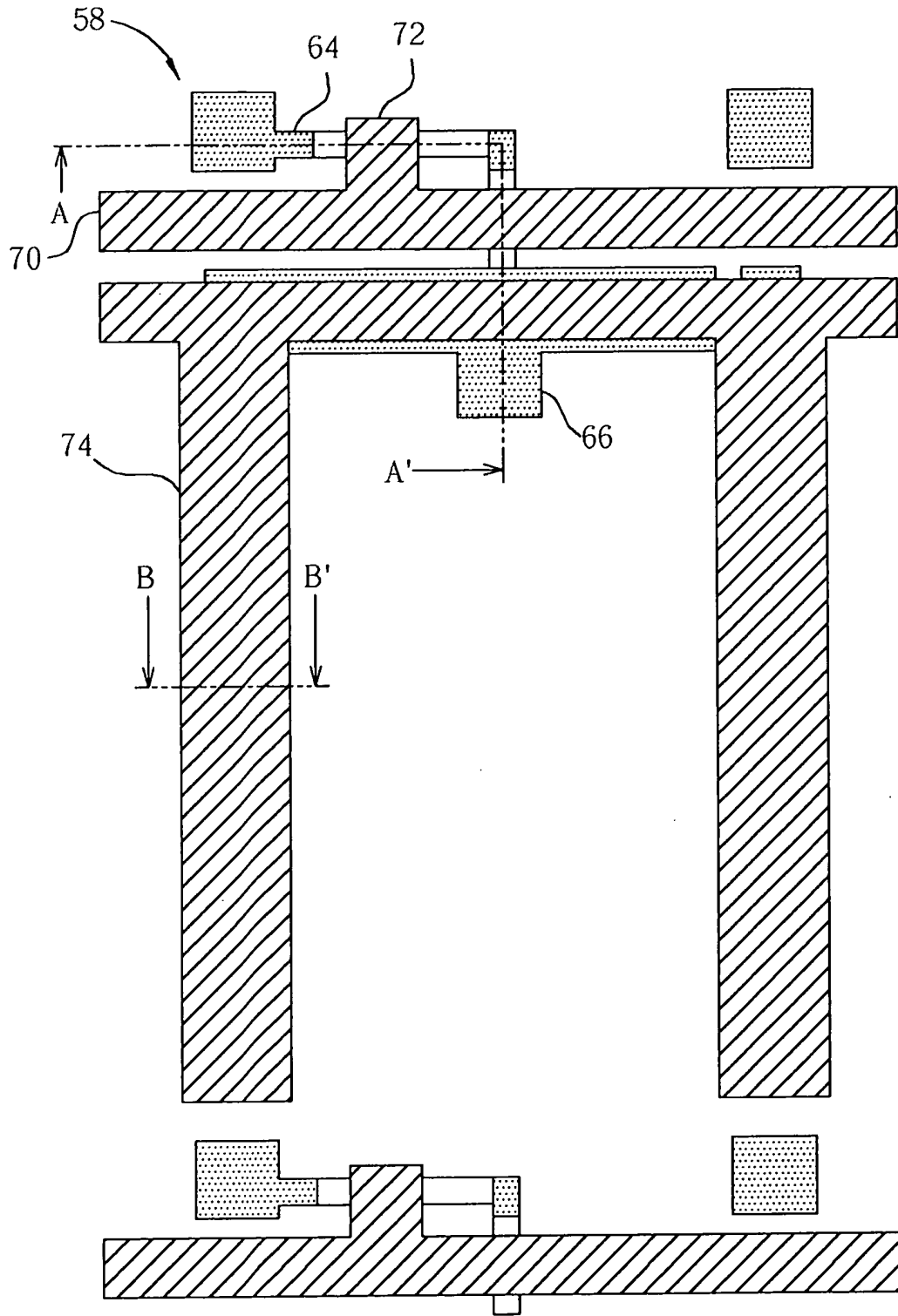
第3圖



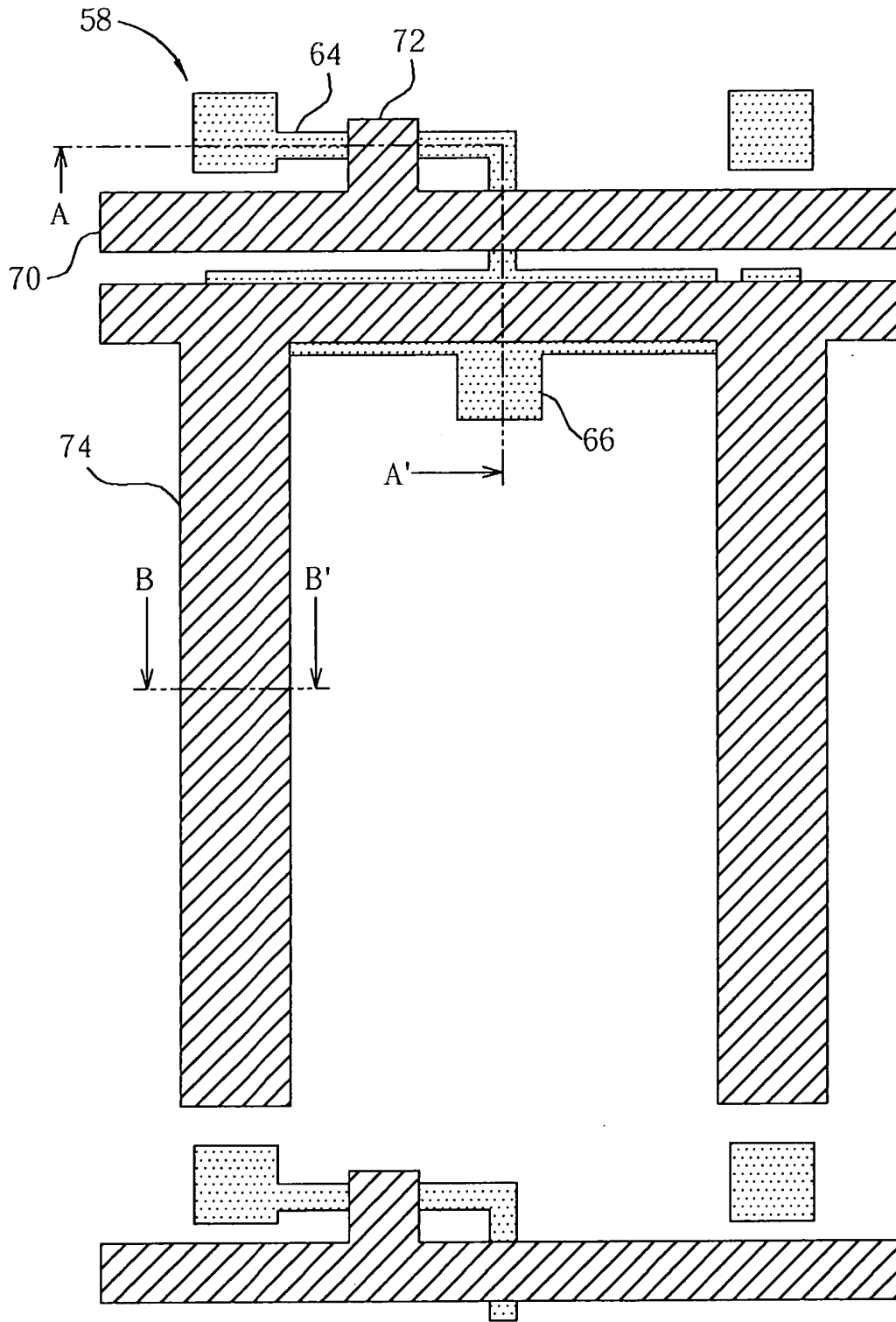
第4圖



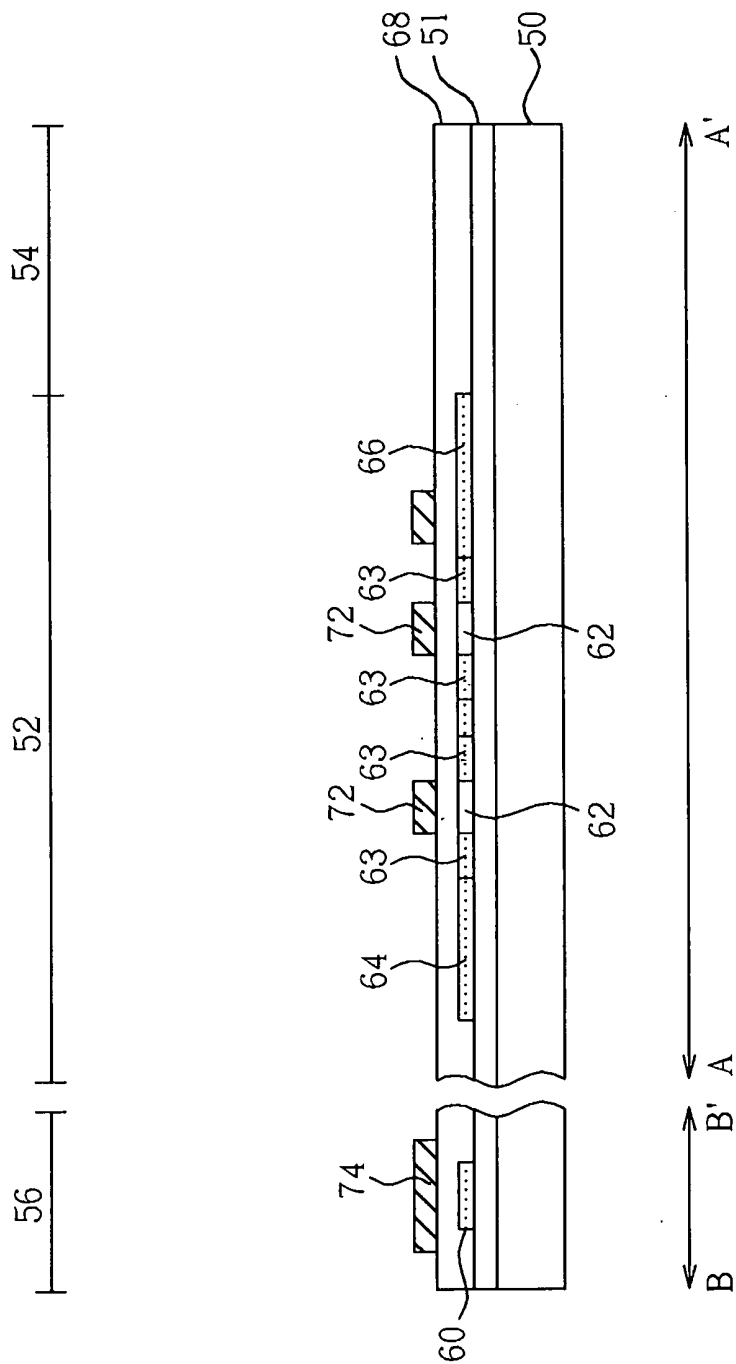
第5圖



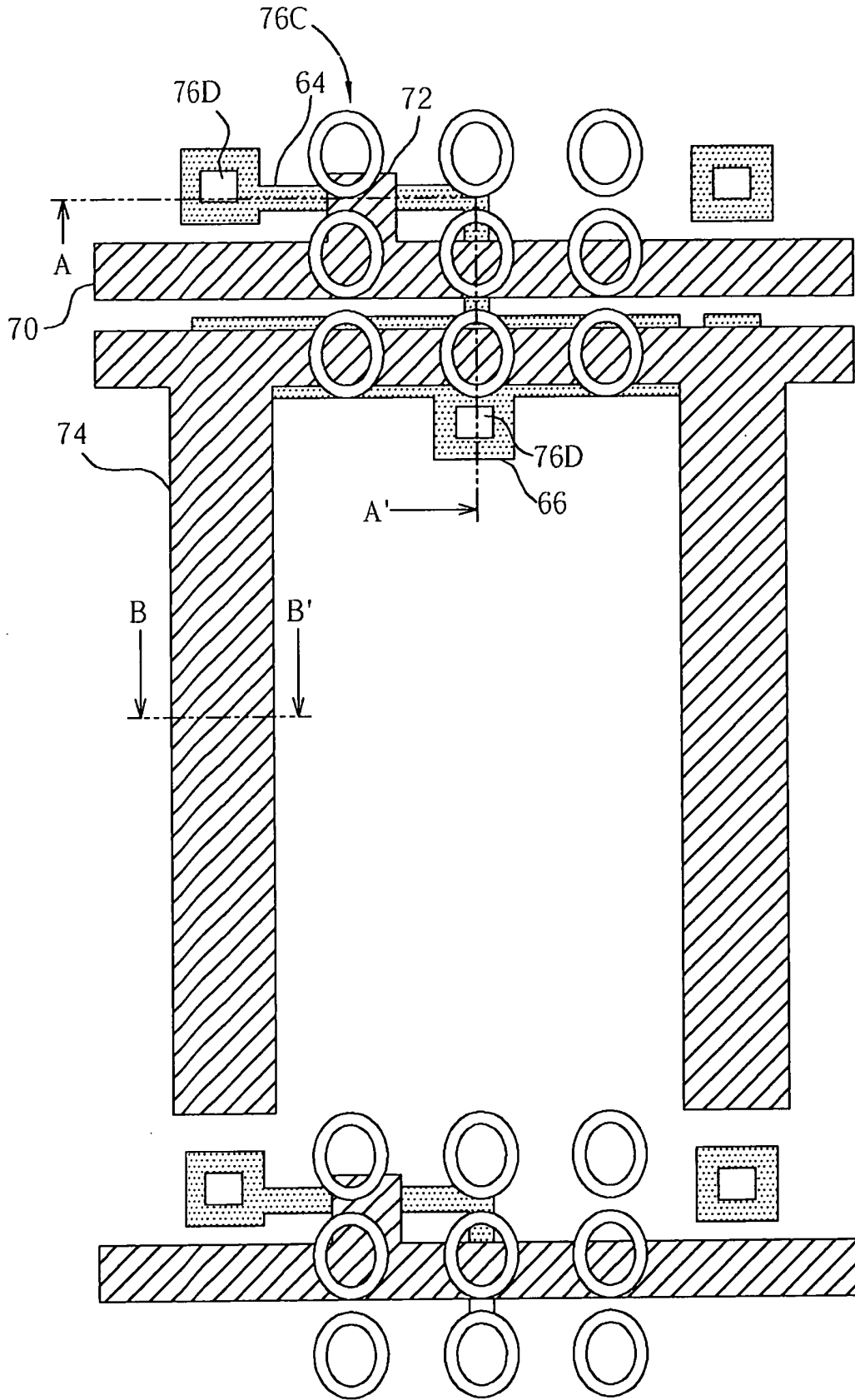
第6圖



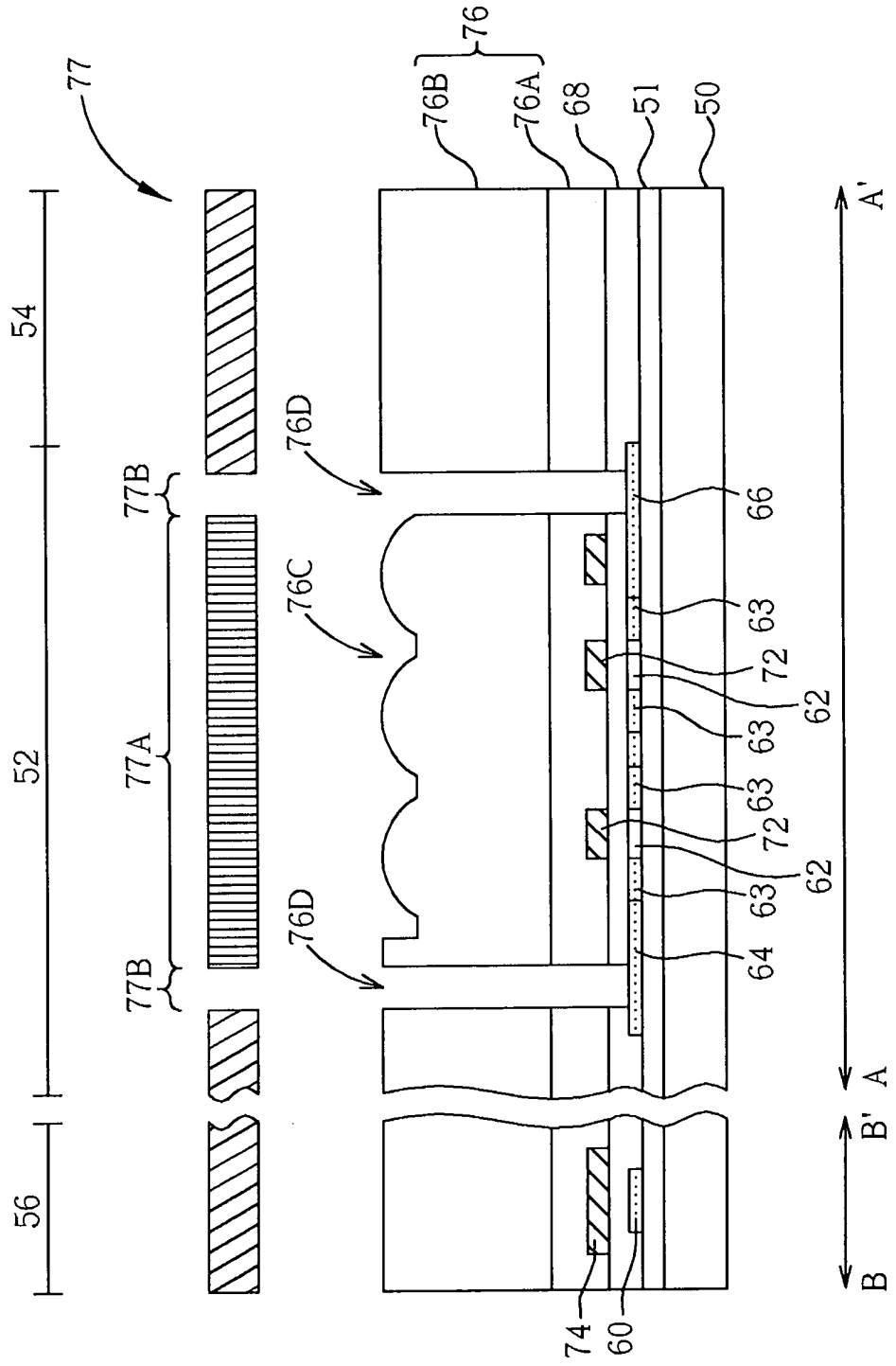
第8圖



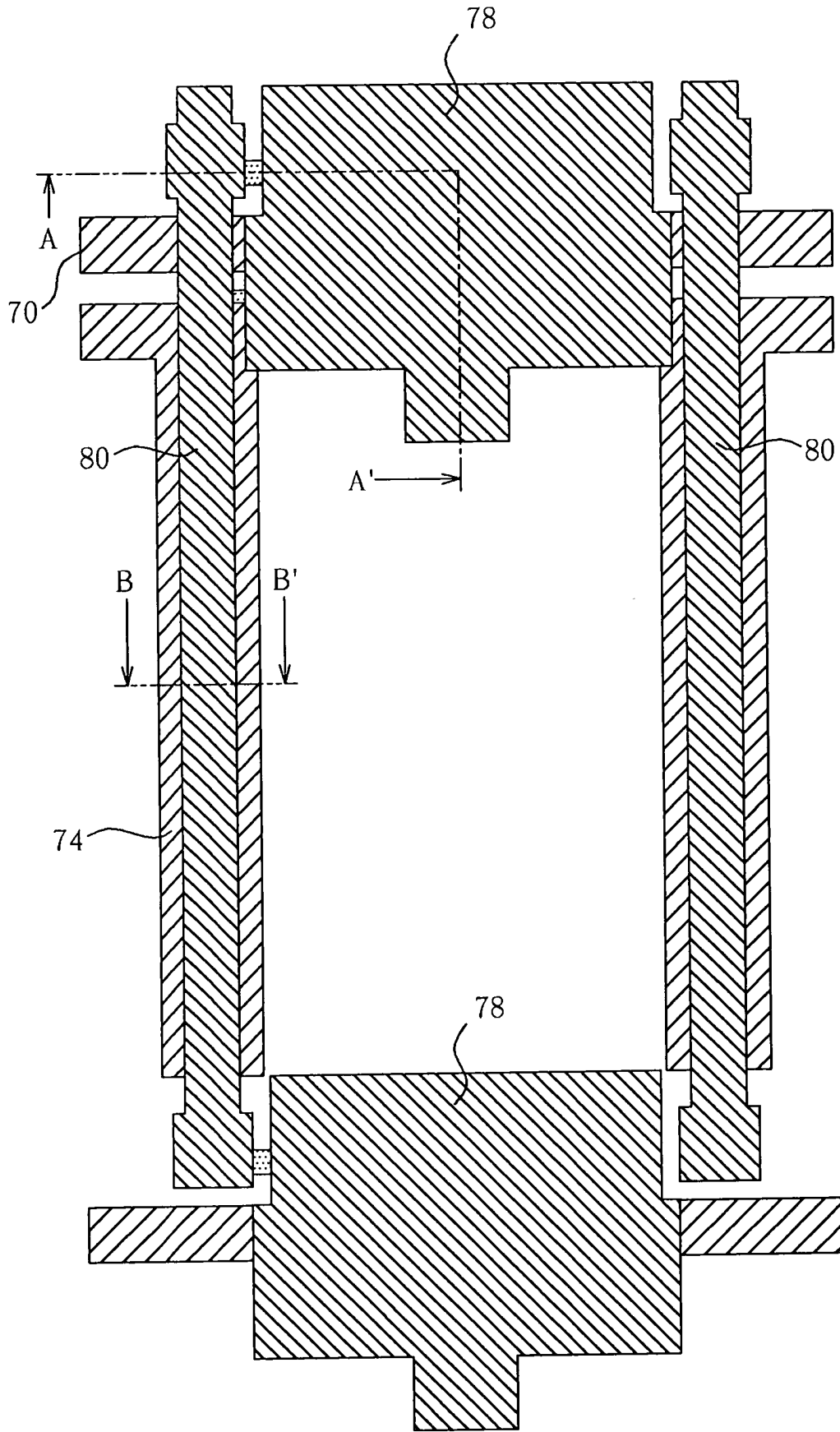
第9圖



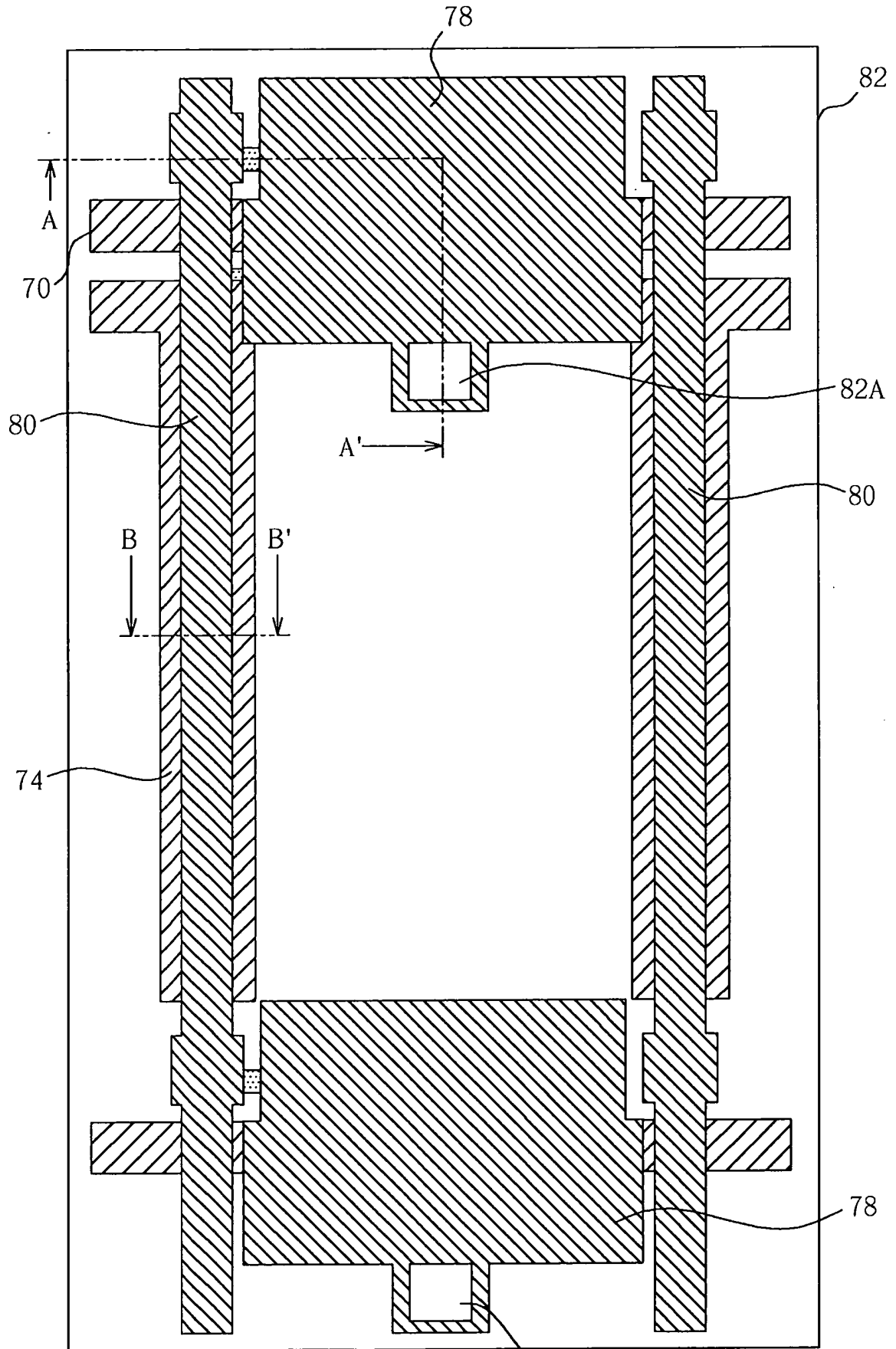
第10圖



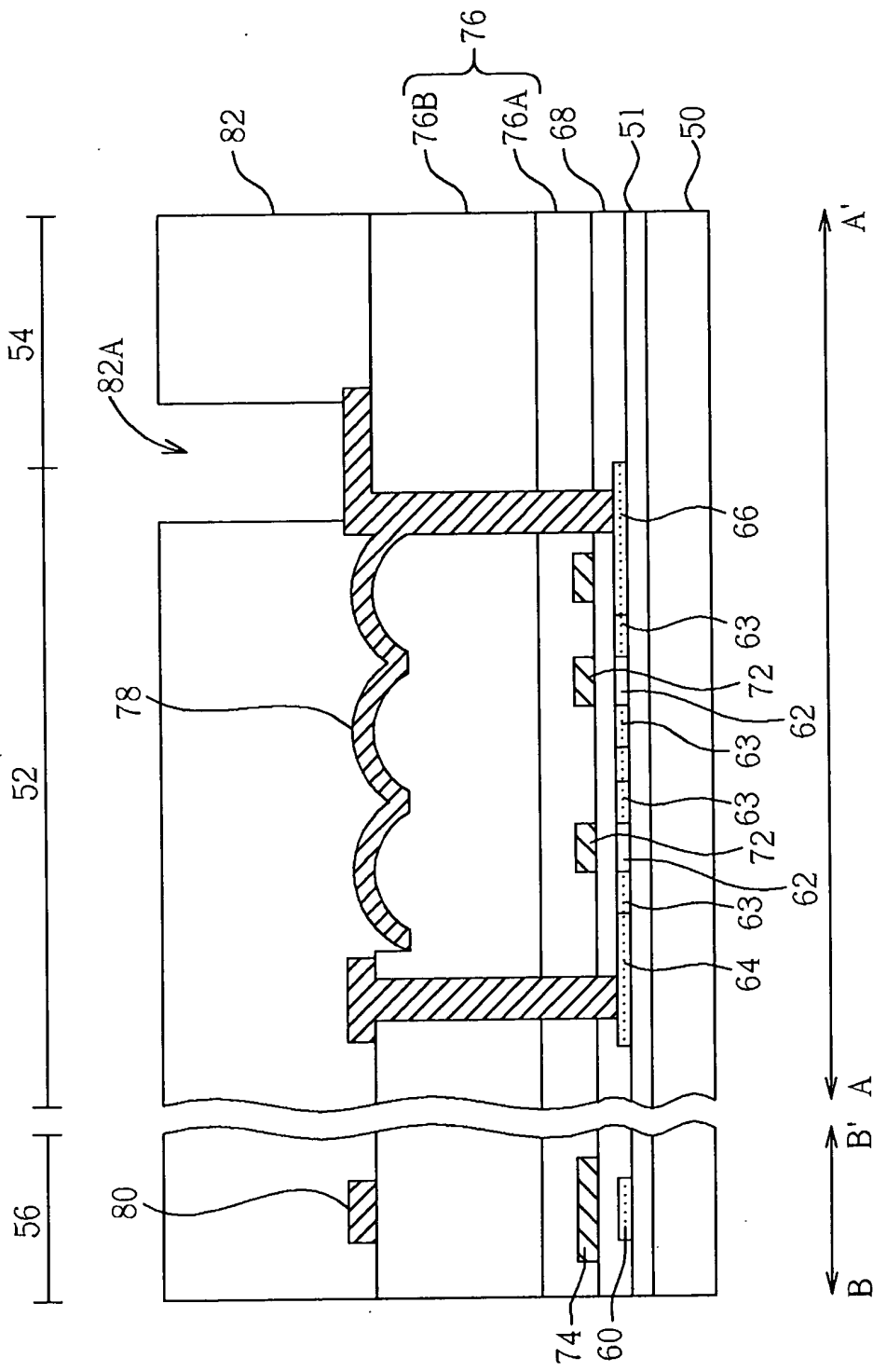
第11圖



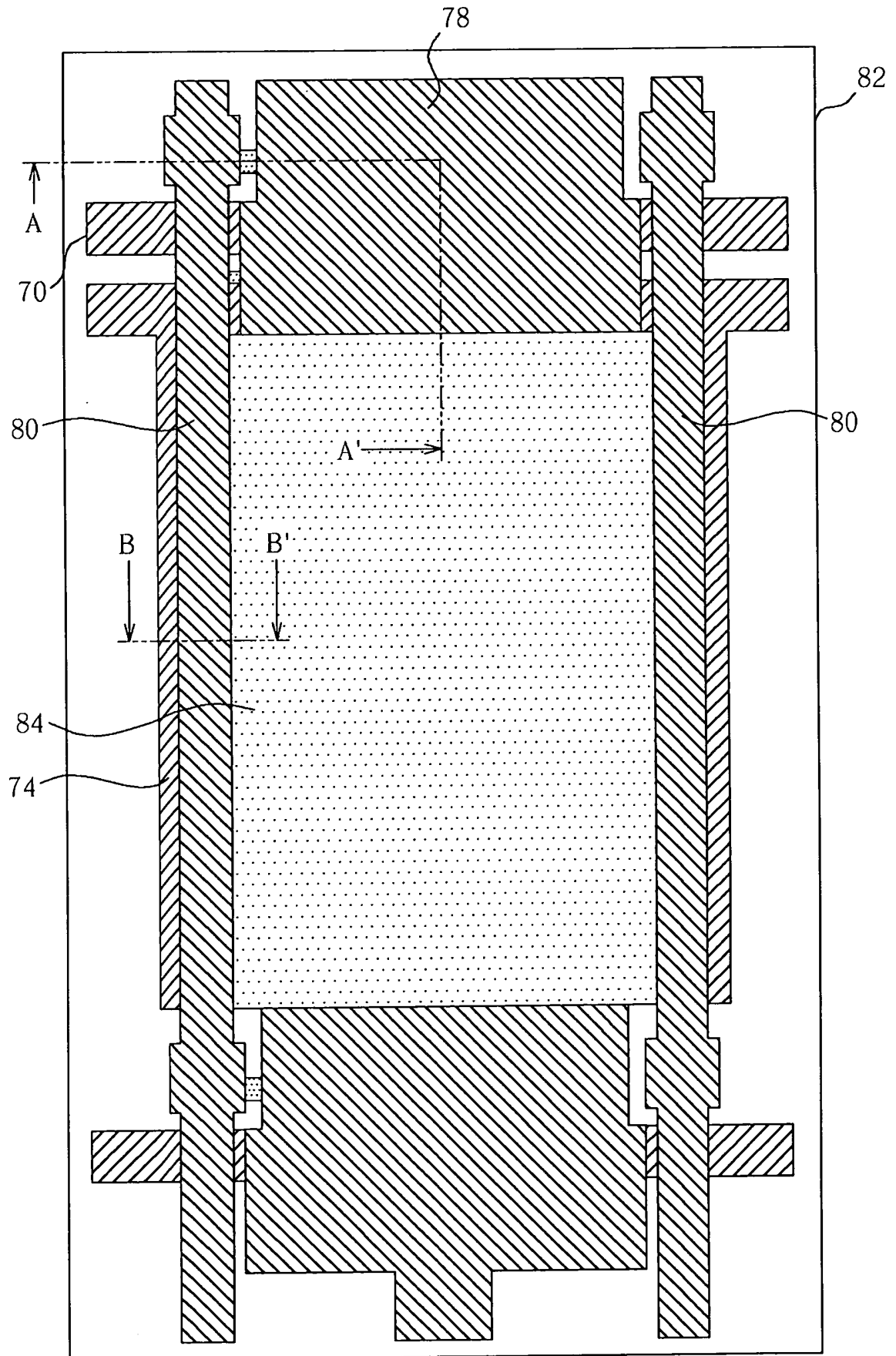
第12圖



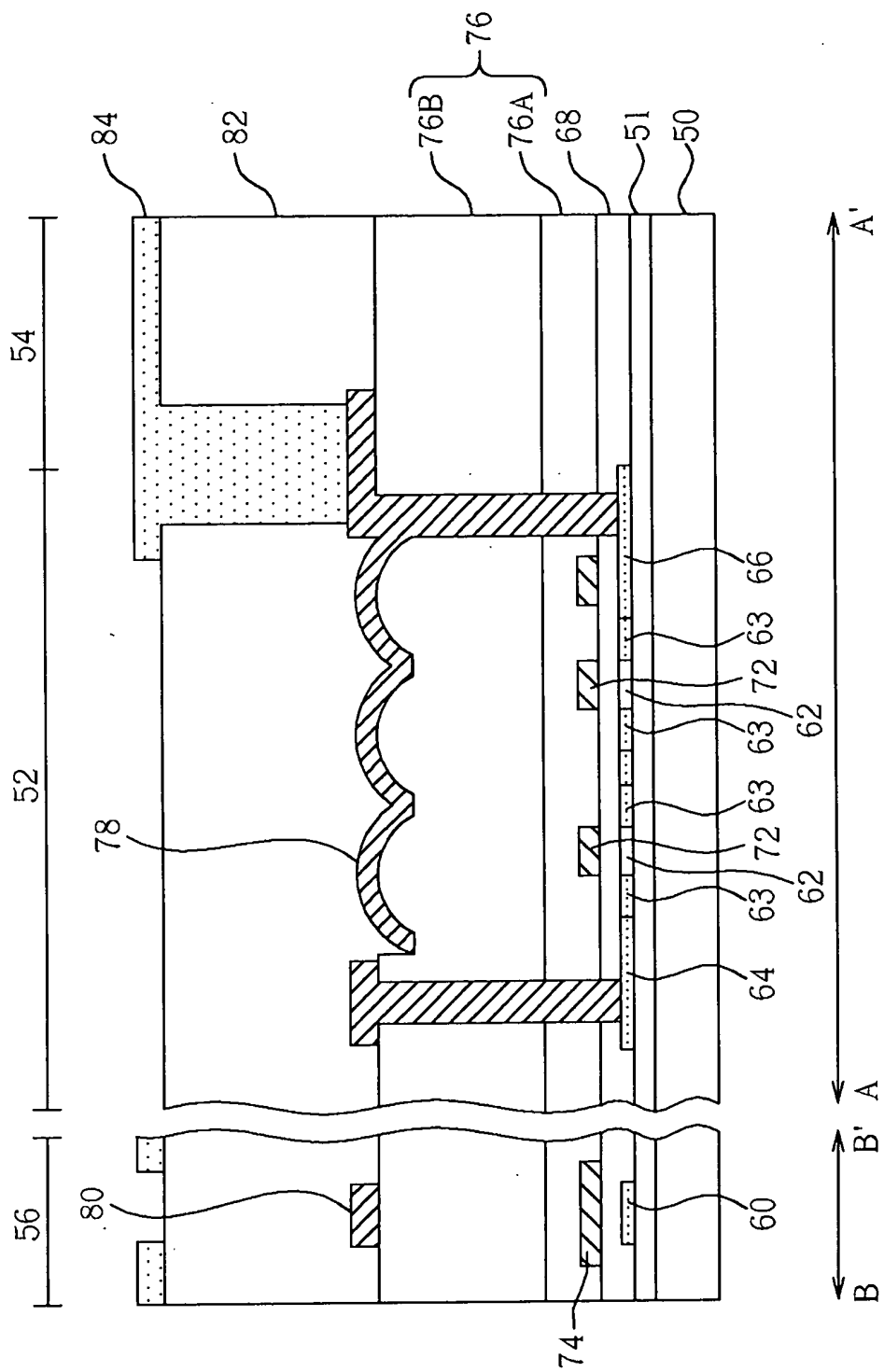
第14圖 82A



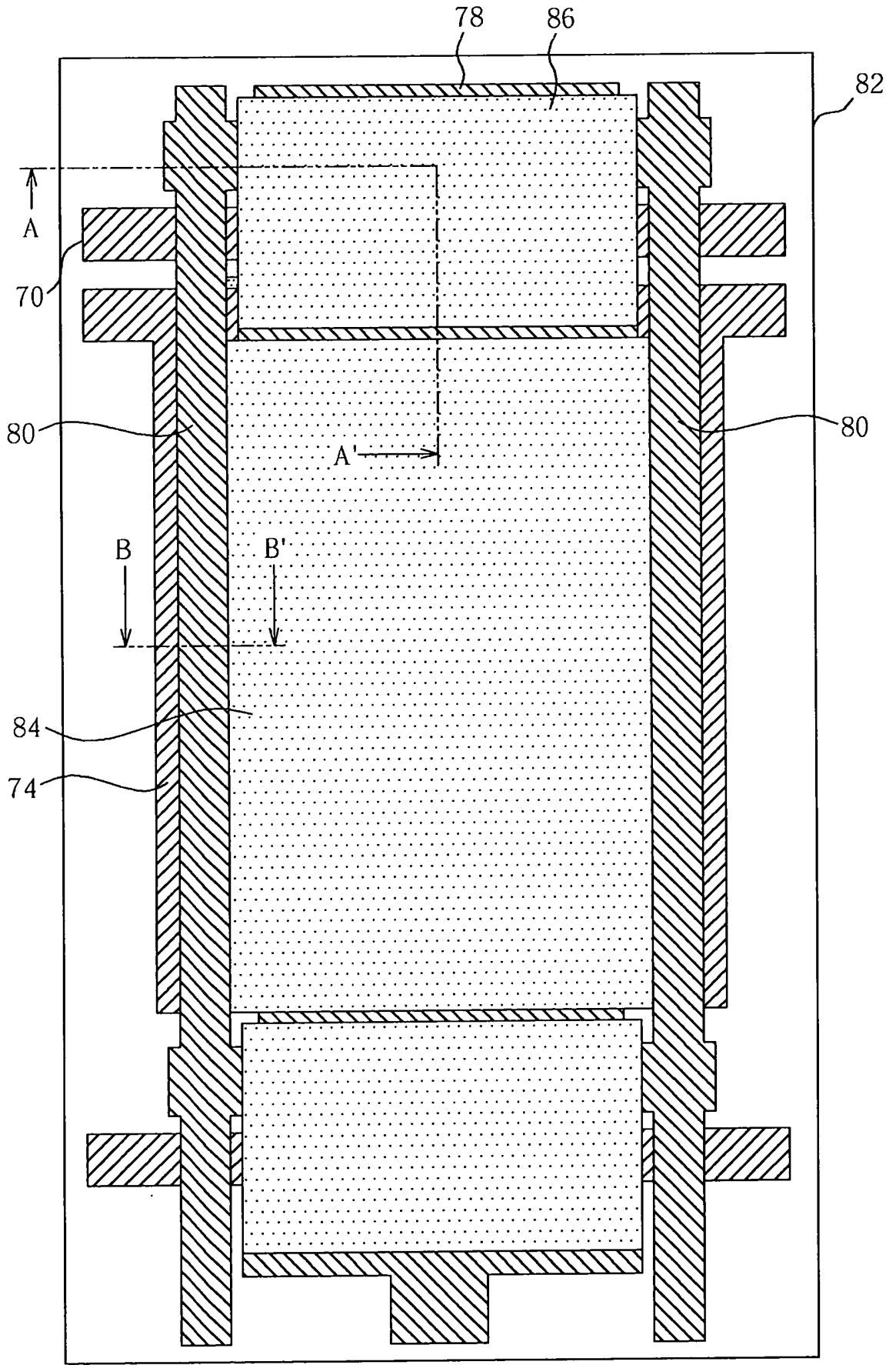
第15圖



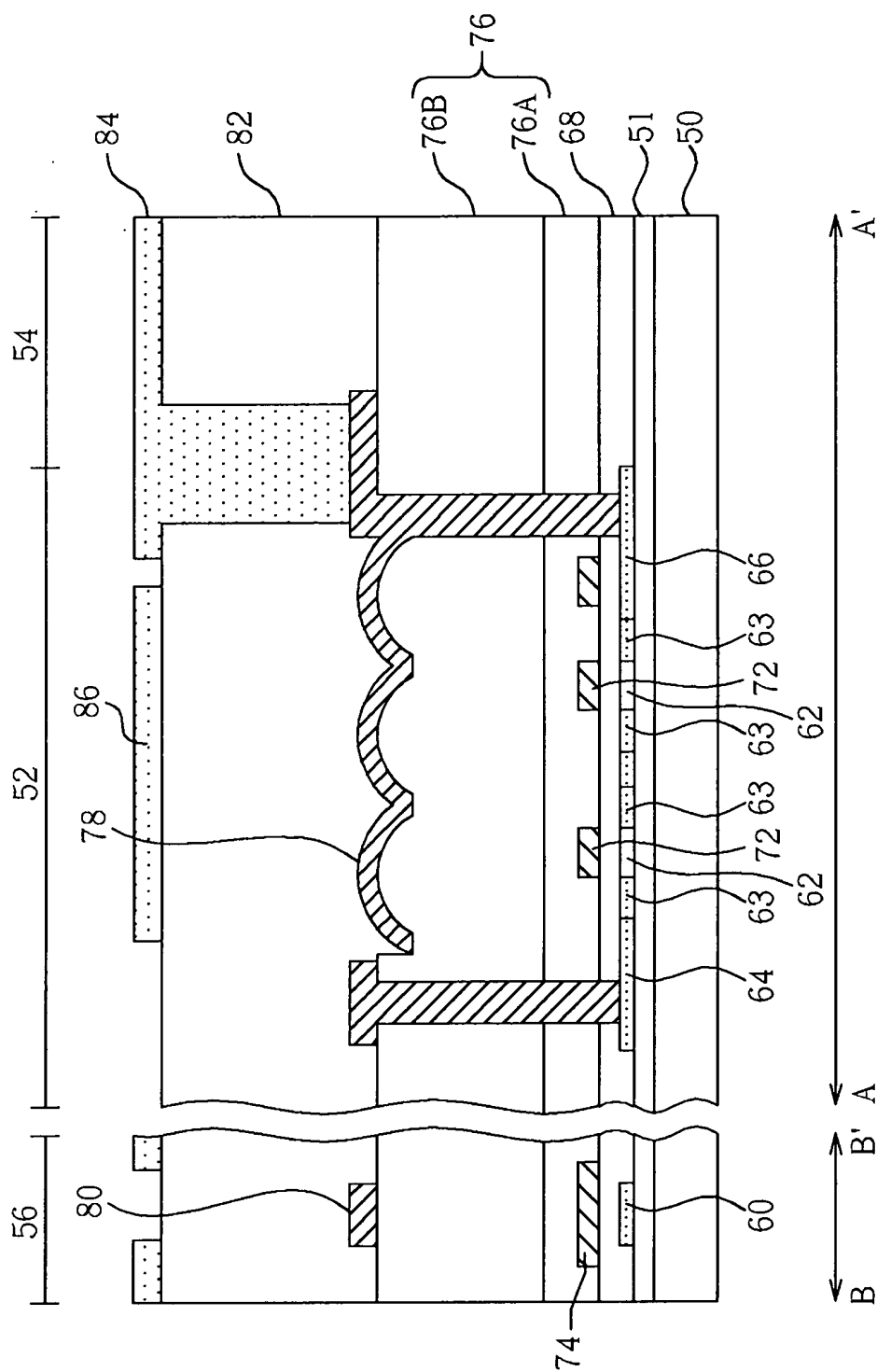
第16圖



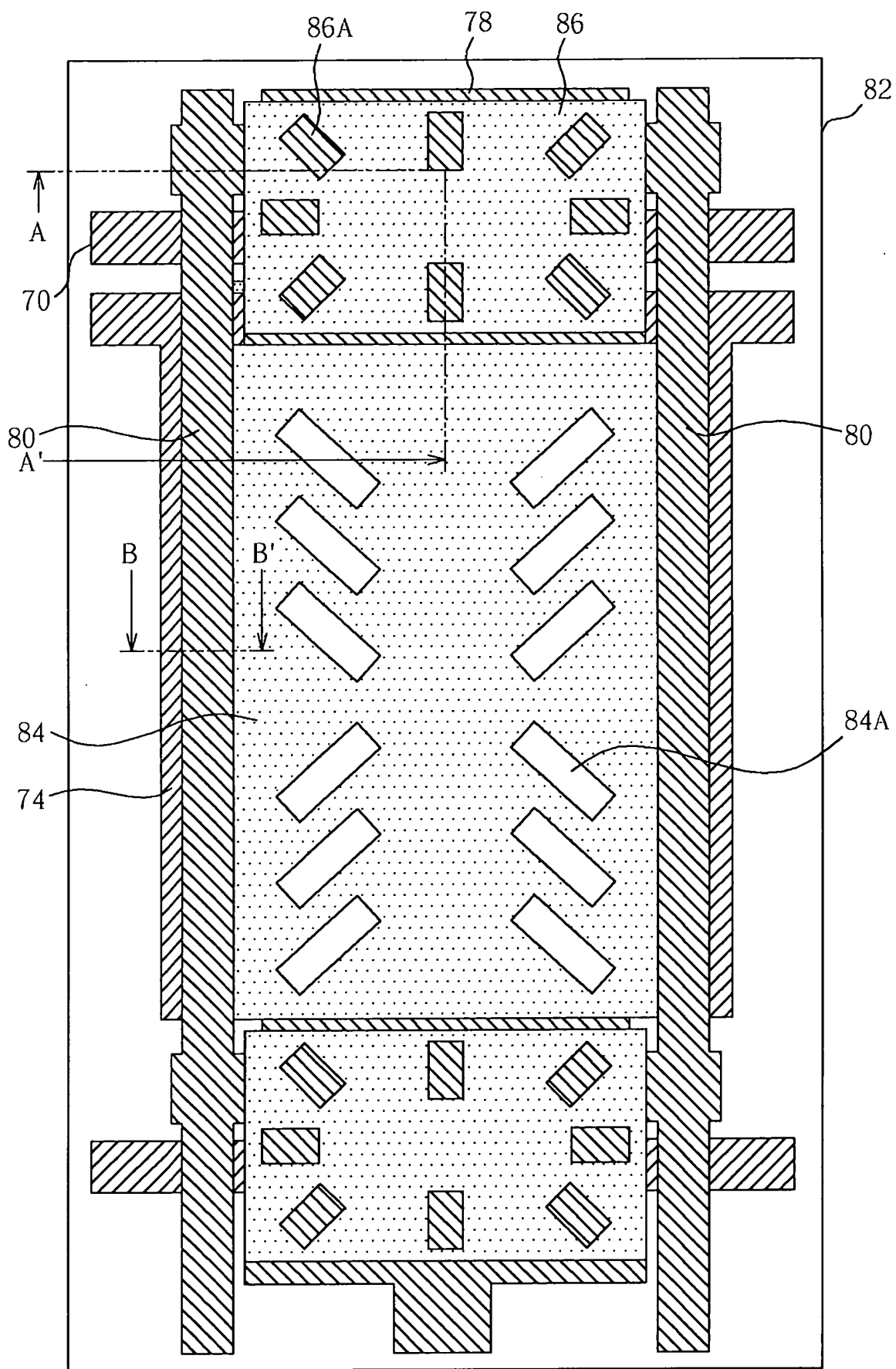
第17圖



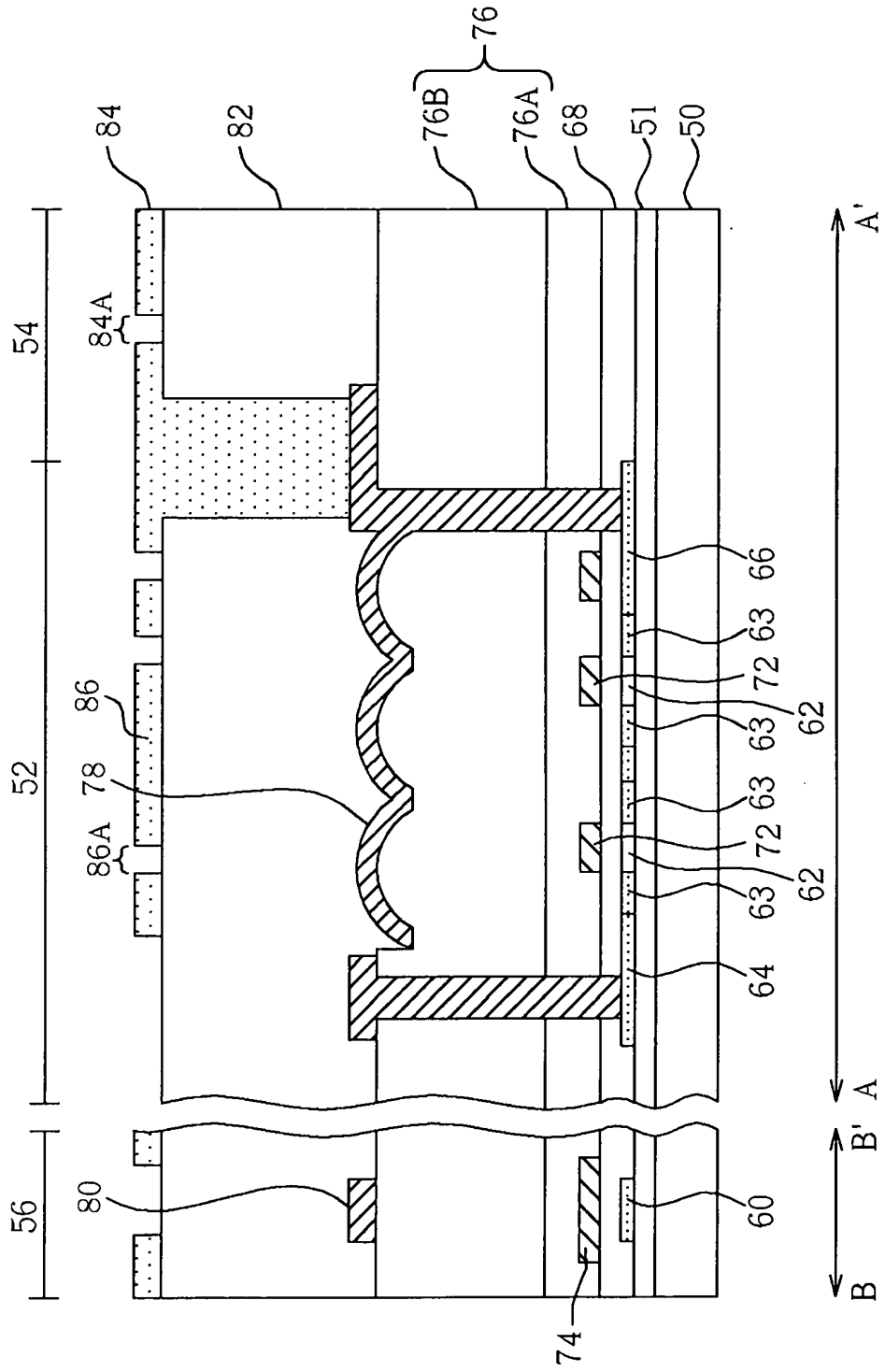
第18圖



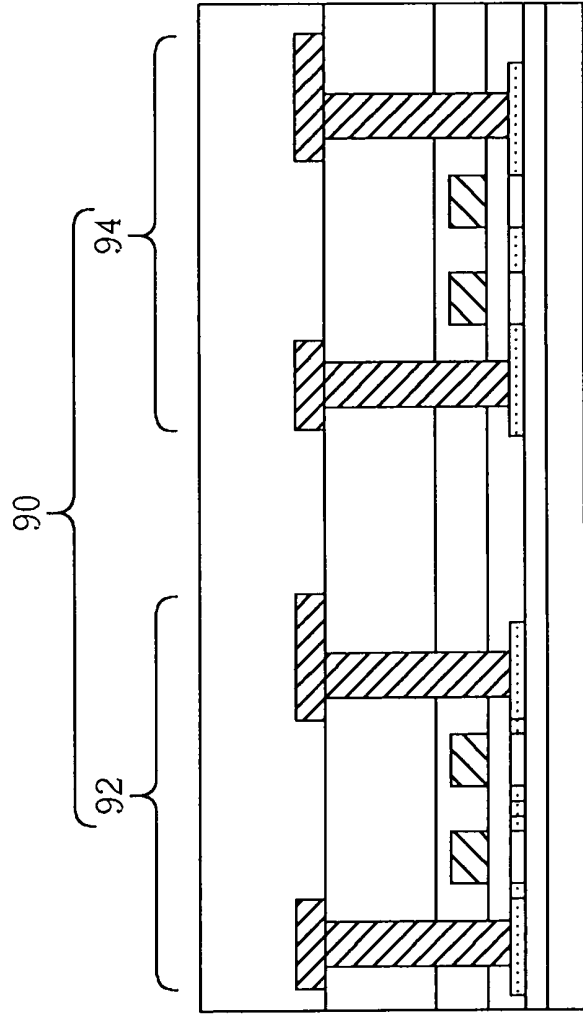
第19圖



第20圖



第21圖



第22圖

七、指定代表圖：

(一)本案指定代表圖為：第(17)圖。

(二)本代表圖之元件符號簡單說明：

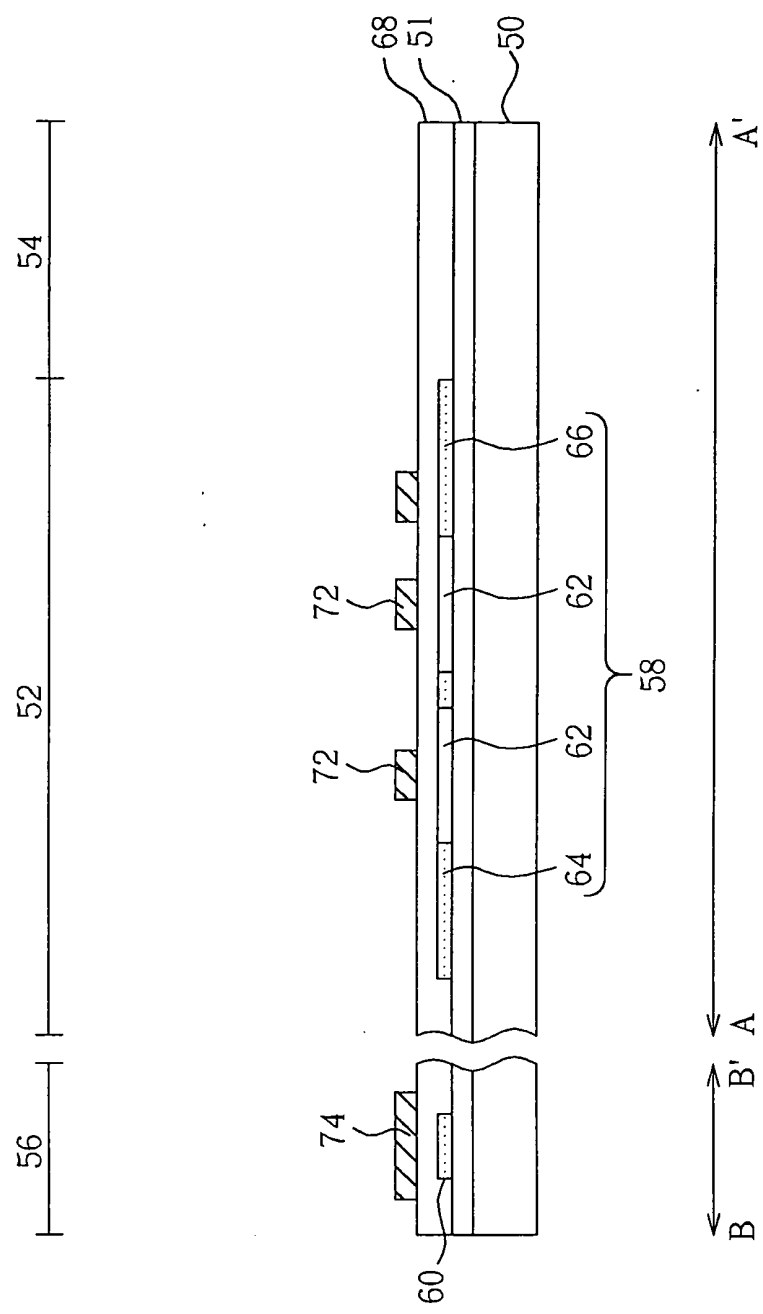
50	基板	51	緩衝層
52	反射區	54	穿透區
56	周邊區	60	第二多晶矽圖案
62	通道	63	輕度摻雜汲極
64	源極	66	汲極
68	絕緣層	72	閘極
74	共通電極	76	第一層間介電層
76A	無機介電層	76B	感光有機介電層
78	反射電極	80	資料線
82	第二層間介電層	84	穿透電極

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

101年2月16日修正替換頁

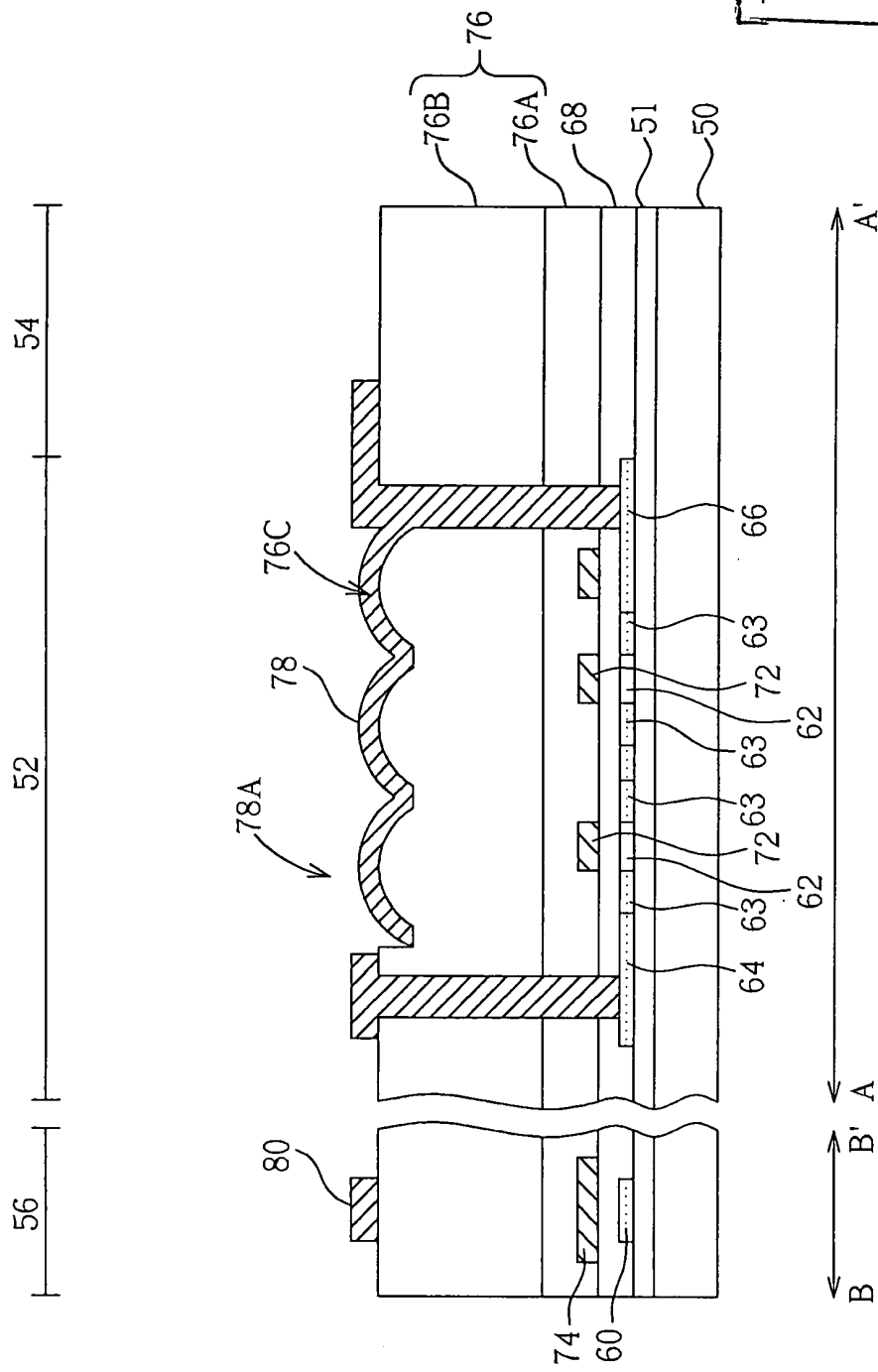
101年2月16日修正替換頁



第7圖

101年2月16日修正替換頁

101年2月16日修正替換頁



第13圖