



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt



(10) DE 103 18 283 A1 2004.11.25

(12)

## Offenlegungsschrift

(21) Aktenzeichen: 103 18 283.7

(22) Anmeldetag: 22.04.2003

(43) Offenlegungstag: 25.11.2004

(51) Int Cl.<sup>7</sup>: H01L 21/322

H01L 21/324, H01L 21/20, H01L 29/78,  
H01L 29/88, H01L 33/00, H01L 31/10,  
H01S 5/30, H01L 21/265

(71) Anmelder:

Forschungszentrum Jülich GmbH, 52428 Jülich,  
DE

(72) Erfinder:

Mantl, Siegfried, Prof. Dr., 52428 Jülich, DE

(56) Für die Beurteilung der Patentfähigkeit in Betracht gezogene Druckschriften:

DE 198 02 977 A1

=WO 99/38 201 A1

DE 102 18 381 A1

US 64 29 061 B1

US 63 26 667 B1

JP 2002-3 43 880 A

Z. Cheng et al., Mat. Res. Soc. Symp. Proc.

Vol. 686, 21 (2002), S. 21-26;

F. Schäffler, Semicond. Sci. Technol. 12, 1515 (1997), S. 1515-1549;

E.A. Fitzgerald et al., Thin Solid Films 294, 3 (1997), S. 3-10;

Leitz et al., Appl.Phys.Lett. 79, 25 (2001), s. 4246-4248;

Delhauge et al., First Int.SiGe Technology and Device Meeting Proc. 115, Nagoya, Japan, 15-17 Jan. 2003, S. 115;

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

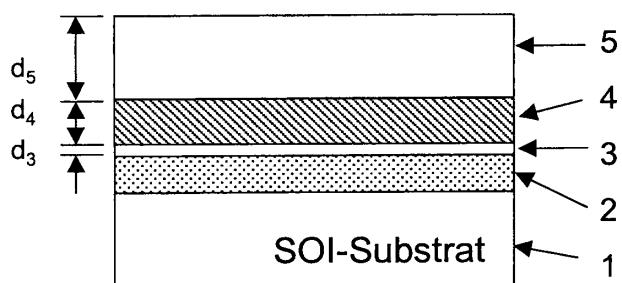
(54) Bezeichnung: **Verfahren zur Herstellung einer verspannten Schicht auf einem Substrat und Schichtstruktur**

(57) Zusammenfassung: Die Erfindung betrifft ein Verfahren zur Herstellung einer verspannten Schicht auf einem Substrat mit den Schritten:

- Erzeugung eines Defektbereichs in einem zu der zu verspannenden Schicht benachbarten Schicht
- Relaxation mindestens einer zu der zu verpannenden Schicht benachbarten Schicht.

Es können epitaktisch weitere Schichten angeordnet werden.

Derartig gebildete Schichtstrukturen sind vorteilhaft geeignet für verschiedenartigste Bauelemente.



## Beschreibung

**[0001]** Die Erfindung betrifft ein Verfahren zur Herstellung einer verspannten Schicht auf einem Substrat, sowie eine Schichtstruktur.

**[0002]** Die rasch fortschreitende Nanoelektronik erfordert stetig schnellere Transistoren, insbesondere metal oxide field effect transistors (MOSFETs). Eine Leistungssteigerung wird in der Regel durch Verkleinerung der Transistordimensionen erzielt. Dies ist aber sehr aufwendig und teuer, da die Schlüsseltechnologien der Chip-Herstellung, wie die Lithographieverfahren und die Ätzverfahren durch leistungsfähigere Systeme ersetzt werden müssen.

**[0003]** Ein alternativer Weg ist die Verwendung von leistungsfähigeren Materialien. Anstelle von gewöhnlichen Silizium Substraten werden zunehmend häufiger sogenannte silicon on insulator (SOI) Substrate verwendet. Dabei befindet sich unter einer einkristallinen Siliziumoberflächenschicht eine vergrabene Siliziumdioxid ( $\text{SiO}_2$ ) Schicht mit Isolationseigenschaft. Elektronische Bauelemente, insbesonder MOSFETs (metal oxide silicon field effect transistors), zeigen auf SOI-Substraten schnelleres Schaltverhalten und geringere Verlustleistungen. Diese Substrate sind kommerziell erhältlich und werden entweder durch Ionenimplantation von Sauerstoff in Silizium und Tempern (sogenannter SIMOX-Prozess; SIMOX Wafer) oder mittels Verbinden (Bonden) von zwei oxidierten Wafern und Abspalten oder Zurückätzen eines Teils des zweiten Wafers (sogenanntes Waferbondverfahren) erzeugt. Man bezeichnet so hergestellte Wafer als BESOI-Wafer (bonded and etch back-SOI).

**[0004]** Es bietet sich auch der Einsatz von verspanntem Silizium, verspanntem Silizium-Germanium Legierungen (Si-Ge) bzw. Silizium-Kohlenstoff (Si-C) und Silizium-Germanium-Kohlenstoff (Si-Ge-C) an. Die Verwendung von Silizium bzw. Si-Ge, Si-C oder Si-Ge-C in einem bestimmten elastischen Verzerrungszustand verbessert die Materialeigenschaften, insbesondere die für Bauelemente eminent wichtige Ladungsträgerbeweglichkeit der Elektronen und Löcher. Der Einsatz dieser und anderer höherwertigen Materialien erlaubt eine erhebliche Performancesteigerung von Si-basierenden Hochleistungsbauelementen, wie MOSFETs und MOD-FETs, ohne die kritischen Strukturgrößen der Bauelemente verkleinern zu müssen. Solche elastisch verspannten Schichtsysteme setzen allerdings epitaktisches Wachstum auf speziellen Substraten, bzw. auf spannungsrelaxierten Schichten, sogenannten virtuellen Substraten voraus, deren Herstellung mit geringer Defektdichte sehr aufwendig und schwierig ist (F. Schaeffler, Semiconductor Sci. Techn. 12 (1997) p. 1515-1549).

**[0005]** Häufig wird nämlich die Herstellung einkris-

talliner Schichten durch das zur Verfügung stehende Substratmaterial stark begrenzt, bzw. die Qualität der Schichten vermindert. Unterschiedliche Kristallstrukturen, sowie unterschiedliche Gitterparameter zwischen einem Substrat und einem Schichtmaterial (Gitterfehlanpassung) verhindern in der Regel ein einkristallines Wachstum von Schichten hoher Qualität. Werden bei nicht angepassten Gitterparametern einkristalline Schichten abgeschieden, so hat dies zur Folge, dass diese anfangs mechanisch verspannt aufwachsen, das heißt deren Gitterstruktur unterscheidet sich in diesem Zustand von der eigenen bzw. der des Substrats. Überschreitet die abgeschiedene Schicht die sogenannte kritische Schichtdicke, so wird die mechanische Spannung durch Versetzungsbildung abgebaut und die Gitterstruktur kommt der eigenen bzw. der des Substrats näher. Diesen Prozess nennt man Spannungsrelaxation, im folgenden Relaxation genannt. Dabei bilden sich an der Grenzfläche sogenannte Gitterfehlanpassungsversetzungen (Misfit-Versetzung) und in der relaxierten Schicht Fadenversetzungen (threading dislocations), die von der Oberfläche bis zur Grenzfläche laufen. Die Misfit-Versetzung sind für die Spannungsrelaxation erforderlich, degradieren aber nicht die darüber liegende Schicht. Ab einer gewissen Gitterfehlpassung (ca. > 0,5%) wird die Fadenversetzungsdichte so hoch, dass solche Schichten für Bauelemente ungeeignet sind. Im allgemeinen kann durch eine Temperaturbehandlung diese Fadenversetzungsdichte etwas reduziert werden. Unter dem Begriff Versetzungsdichte bzw. Defektdichte wird hier die Fadenversetzungsdichte verstanden. Da sich die meisten dieser Versetzungen weiter durch neu aufgewachsene Schichten hindurch fortsetzen, verschlechtern sie die elektrischen und optischen Eigenschaften dieser Schichten erheblich.

**[0006]** Da das Siliziumgermanium-(Si-Ge)-Materialsystem thermodynamisch ein völlig mischbares System ist, kann die Verbindung in beliebiger Konzentration hergestellt werden. Silizium und Germanium zeichnen sich zwar durch gleiche Kristallstrukturen aus, unterscheiden sich aber im Gitterparameter um 4,2%, d. h. dass eine Si-Ge-Schicht oder eine reine Ge-Schicht auf Silizium verspannt aufwächst. Kohlenstoff kann in Silizium bis zu ca. 2 Atom-% substitutionell eingebaut werden, um den Gitterparameter zu verkleinern.

**[0007]** Stand der Technik zur Herstellung von verspanntem Silizium auf verspannungsfreien, qualitativ hochwertigen Siliziumgermanium-Legierungsschichten auf einem Silizium-Substrat ist der Einsatz sogenannter graded layer auf dem dann in einem weiteren Schritt die erwünschte verspannte Schicht abgeschieden wird. Bei den graded layer handelt es sich um Si-Ge-Schichten, deren Ge-Konzentration zur Oberfläche hin bis zur Erreichung des gewünschten Ge-Gehalts kontinuierlich oder stufenweise zunimmt.

Da zur Einhaltung der Schichtqualität nur ein Anstieg des Ge-Gehalts von ca. 10 Atom-% pro  $\mu\text{m}$  eingesetzt werden kann, sind solche Schichten, je nach erreichter Ge-Konzentration bis zu 10 Mikrometer dick. Das Schichtwachstum dieser graded layer wird in E. A. Fitzgerald et al. (Thin Solid Films, 294 (1997) 3-10) beschrieben.

**[0008]** Dieses Verfahren führt nachteilig zu hohen Schichtrauigkeiten, zu Versetzungsmultiplikation und somit zur Bündelung von Threading-Versetzungen, die sogar zu funktionsunfähigen Bauelementen führen können. Dadurch entstehen auch kristallographische Verkippungen von Bereichen, so dass ein aufwendiges Polieren der Schichten z.B. mittels chemical mechanical polishing erforderlich ist bevor verspanntes Silizium auf dem so hergestellten Puffer in einem zusätzlichen Epitaxieschritt abgeschieden werden kann. Vor dieser zweiten Schichtabscheidung in einem CVD-Reaktor oder in einer Molekularstrahlepitaxieanlage muss noch eine spezielle Waferreinigung durchgeführt werden, um einkristallines Wachstum zu gewährleisten und den Einbau von Verunreinigungen oder unerwünschten Dotierungen zu minimieren. Die vielen Prozessschritte, unter anderem ein langer Abscheideprozess infolge der großen erforderlichen Schichtdicke, aufwendiges Polieren, Waferreinigungen und zwei getrennte Epitaxieschritte reduzieren den Durchsatz und begrenzen die Qualität. Die thermische Leitfähigkeit eines solchen graded layers ist im Vergleich zu Silizium so stark vermindert, dass es schnell zu einem Überhitzen der Hochleistungsbauelemente kommt.

**[0009]** Zwar ist aus Leitz et al. (Applied Physics Letters, Vol. 79(25) (2001), p. 4246-4248) sowie aus Cheng et al. (Mat. Res. Soc. Symp., Vol. 686 (2002) A1.5.1-A1.5.6) bekannt, dass eine spannungsrelaxierte bzw. eine verspannte Schicht mit Waferbonden auf einen zweiten Wafer übertragen werden kann. Nachteilig setzt diese Vorgehensweise aber sehr viele, technologisch äußerst schwierige Technologie-schritte voraus. Eine spannungsrelaxierte Schicht oder auch nur eine verspannte Oberflächenschicht kann so auf eine isolierende  $\text{SiO}_2$ -Schicht, die sich auf dem zweiten Wafer befindet gebondet werden. Unter anderem ist es äußerst problematisch die verspannte Schicht durch Waferbonden auf ein zweites Substrat zu übertragen, ohne die elastische Verspannung der Schicht zu verändern und den Einbau von Verunreinigungen zu vermeiden. Verunreinigungen z.B. an der Grenzfläche des verspannten Siliziums zum  $\text{SiO}_2$  erhöhen unerwünscht die Grenzflächenzustandsdichte. Selbst kleinste Verunreinigung können das Schaltverhalten von MOSFETs, die auf dem verspannten Silizium hergestellt werden, sehr ungünstig beeinflussen. Gerade bei MOSFET mit ultradüninem, verspanntem Silizium sollte die Grenzflächenzustandsdichte bzw. Interface state density an der  $\text{Si}/\text{SiO}_2$ -Grenzfläche möglichst im Bereich von  $10^{10}$

$\text{cm}^{-2}$  liegen. Dies ist technologisch nur mit ultrareinen Grenzflächen zu erreichen. Ob diese Waferbond-Verfahren dies überhaupt erfüllen, ist noch nicht gezeigt.

**[0010]** Aus R. Delhouge, P. Meunier-Beillard, M. Cymax, R. Loo, W. Vanderhorst (First Int. SiGe Technology and Device Meeting (ISTDM2003), Jan. 15-17, 2003, Nagoya, Japan, p. 115) ist bekannt, dass dünne relaxierte Si-Ge Schichten dadurch erzeugt werden können, dass in eine Si-Ge-Schicht (z.B. 170 Nanometer Si-Ge mit 22 atom%Ge) eine sehr dünne (z. B. 10 Nanometer) Si-C Schicht mit einem ausreichend hohen Kohlenstoffgehalt eingebaut wird. Während des Temperns bei hohen Temperaturen von ca. 1000°C scheidet sich der in Übersättigung vorliegende Kohlenstoff aus. Dadurch werden Defekte gebildet, die die Relaxation einer Si-Ge-Schicht begünstigen.

**[0011]** Nachteilig ist, dass auch damit keine verspannte Schicht auf einem Isolator hergestellt werden kann. Die Oberflächenrauigkeit macht in der Regel ein Polieren erforderlich. Des Weiteren ist eine hohe Temperatur zur Relaxation erforderlich, da diese durch die Ausscheidung des Kohlenstoffs bestimmt wird und so nicht wesentlich gesenkt werden kann.

**[0012]** Aus WO 99/38201 ist ein Verfahren bekannt, das die Herstellung von dünnen spannungsrelaxierten Si-Ge-Pufferschichten mittels Ionenimplantation und Temperaturbehandlung erlaubt. Nachteilig an diesem Verfahren ist, dass damit keine verspannte Schicht direkt auf einem Substrat hergestellt werden kann. Zudem sind dabei zwei getrennte Epitaxieabscheidungen und Waferreinigungen erforderlich.

**[0013]** Aufgabe der Erfindung ist es somit ein einfaches Verfahren zur Herstellung einer verspannten Schicht hoher Qualität auf einem Substrat ohne Waferbonden und/oder Waferpolieren bereit zu stellen.

**[0014]** Insbesondere soll in einer vorteilhaften Ausgestaltung verspanntes Silizium direkt auf einem SOI-Wafer ganzflächig oder lokal, in beliebiger Form erzeugt werden. Bei lokaler Anwendung soll zudem die Planarität zwischen den verspannten und nicht verspannten Bereichen ohne Stufenbildung für die weitere Prozessierung von Bauteilen gewährleistet sein.

**[0015]** Ferner ist es Aufgabe der Erfindung elektronische und/oder optoelektronische Bauteile zur Verfügung zu stellen, die die oben genannte vorteilhafte Schichtstruktur aufweisen.

**[0016]** Die Aufgabe der Erfindung wird durch ein Verfahren gemäß Hauptanspruch gelöst.

**[0017]** Die Aufgabe wird weiterhin durch eine

Schichtstruktur gemäß Nebenanspruch gelöst. Vorteilhafte Ausgestaltungen ergeben sich aus den jeweils darauf rückbezogenen Patentansprüchen.

**[0018]** Gemäß Hauptanspruch werden zur Herstellung einer verspannten Schicht auf einem Substrat folgende Schritte ausgeführt:

- Erzeugung von Defekten in einem zu der zu verspannenden Schicht benachbarten Schicht,
- Relaxation mindestens einer zu der zu verspannenden Schicht benachbarten Schicht.

**[0019]** Hierzu wird die Schichtstruktur mindestens einer Temperaturbehandlung und/oder einer Oxidation unterzogen, so daß ausgehend von den Defekten Versetzungen gebildet werden, die zu einer Relaxation einer zu der verspannenden Schicht benachbarten Schicht führen.

**[0020]** Als Folge hieraus verspannt vorteilhaft die zu verspannende Schicht.

**[0021]** Unter dem Begriff Defekt sind Kristalldefekte, das heißt atomare und ausgedehnte Fehlstellen, z.B. Cluster, Bläschen, Hohlräume und so weiter zu verstehen. Ausgehend von derartigen, erzeugten Defektbereichen werden Versetzungen gebildet, die zu einer Relaxation einer zu der verspannenden Schicht benachbarten Schicht führen.

**[0022]** Unter Relaxation ist der Abbau der elastischen Verspannung innerhalb einer Schicht zu verstehen.

**[0023]** Unter benachbarter Schicht ist eine Schicht zu verstehen, die unmittelbar oder getrennt durch eine oder mehrere weitere Schichten von der zu verspannenden Schicht angeordnet ist, sofern gewährleistet ist, daß die Versetzungen zur Relaxation einer zu der zu verspannenden Schicht unmittelbar benachbarten Schicht führt.

**[0024]** Unter Substrat ist im weitesten Sinne eine Schicht zu verstehen auf der die zu verspannende Schicht angeordnet ist.

**[0025]** Im Zuge des Verfahrens ist es möglich weitere Schichten anzugeordnen.

**[0026]** Auf der freien Oberfläche der zu verspannten Schicht kann epitaktisch wenigstens eine erste Schicht aufgebracht werden, wobei diese erste Schicht einen anderen Verspannungsgrad aufweist als die zu verspannende Schicht. Es können sodann in der ersten Schicht Defekte erzeugt werden. Die Schichtstruktur wird mindestens einer Temperaturbehandlung unterzogen, so daß ausgehend von den Defekten, Versetzungen gebildet werden, die zur Relaxation der ersten Schicht führen. Als Folge hieraus verspannt die darunter angeordnete zu verspannen-

de Schicht.

**[0027]** Die Defekte können auch in der zu verspannenden Schicht selbst erzeugt werden.

**[0028]** Als eine erste Schicht wird auch eine gradierte Schicht verstanden, wobei der an der zu verspannenden Schicht angeordnete Bereich der gradierten Schicht einen anderen Verspannungsgrad aufweist als die zu verspannende Schicht. Sodann wird in der gradierten Schicht ein Defektbereich erzeugt. Die Schichtstruktur wird einer Temperaturbehandlung unterzogen, so daß ausgehend vom Defektbereich, Versetzungen gebildet werden, die zur Relaxation des an der zu verspannenden Schicht angeordneten Bereiches der gradierten Schicht führen. Als Folge hieraus verspannt wiederum die angrenzende zu verspannende Schicht.

**[0029]** Im Zuge der erfindungsgemäßen Verfahren wird die zu verspannende Schicht in eine elastisch verspannte Schicht transformiert. Hierzu relaxiert eine an die zu verspannende Schicht angrenzende Schicht, wodurch vorteilhaft bewirkt wird, daß die zu verspannende Schicht in den gewünschten verspannten Zustand übergeht. Im Falle einer gradierten Schicht als erster Schicht relaxiert der Schichtbereich der gradierten Schicht, der an die zu verspannende Schicht angrenzt, so daß die zu verspannende Schicht wiederum in den gewünschten verspannten Zustand übergeht. Die auf der zu verspannenden Schicht angeordnete Schicht weist einen anderen Verspannungsgrad auf, als die zu verspannende Schicht selbst.

**[0030]** Im Zuge des Verfahrens ist es möglich weitere Schichten anzugeordnen.

**[0031]** So ist es möglich, ein Verfahren mit den folgenden Schritten auszuführen:

- auf einer zu verspannenden Schicht auf einem Substrat werden epitaktisch wenigstens eine erste und auf dieser eine zweite Schicht unterschiedlicher Gitterstruktur aufgebracht, wobei die erste Schicht einen anderen Verspannungsgrad aufweist als die zu verspannende Schicht,
- in der zweiten Schicht und/oder in einer weiteren Schicht wird ein Defektbereich erzeugt,
- die Schichtstruktur wird einer Temperaturbehandlung unterzogen, so daß ausgehend vom Defektbereich Versetzungen gebildet werden, die zur Relaxation der ersten Schicht führen.

**[0032]** Die erste, relaxierende Schicht grenzt an die zu verspannende Schicht an, und als Folge hieraus verspannt wiederum die zu verspannende Schicht.

**[0033]** Mit unterschiedlicher Gitterstruktur sind Schichten gemeint, die Unterschiede in den Gitterparametern und/oder in der Kristallstruktur aufweisen.

**[0034]** Erfindungsgemäß kann zwischen einer zu verspannenden Schicht und dem Substrat eine weitere, im Zuge des Verfahrens ebenfalls relaxierende Schicht angeordnet werden. Man erhält somit auf einem Substrat eine relaxierende Schicht auf der eine zu verspannende Schicht angeordnet wird. Auf dieser kann wiederum eine im Zuge des Verfahrens relaxierende Schicht angeordnet werden. Auf dieser relaxierenden Schicht kann wiederum eine zu verspannende Schicht angeordnet werden. Weitere Schichten können angeordnet werden. Die relaxierenden Schichten weisen einen anderen Verspannungsgrad auf, als die hierzu benachbarten zu verspannenden Schichten. Nach Relaxation der Schichten verspannen die zu verspannenden Schichten in einem Verfahrensschritt während der Temperaturbehandlung bzw. während der Oxidation.

**[0035]** Der Defektbereich kann auch im Substrat erzeugt werden.

**[0036]** Der Defektbereich wird so erzeugt, daß die Versetzungen zu einer Relaxation einer zu der zu verspannenden Schicht benachbarten Schicht führen.

**[0037]** Eine derartige epitaktische Schichtstruktur, bzw. Wafer kann vorteilhaft in einem Abscheideprozess hergestellt werden. Besonders vorteilhaft kann der Wafer dabei im Reaktor belassen werden und ohne aufwendiges Polieren und Reinigen abgeschieden werden.

**[0038]** Durch Wahl der Verspannung der auf der zu verspannenden Schicht angeordneten Schicht, Zug- oder Druckspannung, wird die resultierende Spannung für die zu verspannende Schicht gewählt.

**[0039]** Um die Relaxation einer zu der zur verspannenden Schicht benachbarten Schicht und somit die Verspannung der zu verspannenden Schicht herbei zu führen, wird die Schichtstruktur vorteilhaft mindestens einer Temperaturbehandlung unterzogen. Es ist aber denkbar, an Stelle einer Temperaturbehandlung eine andere Behandlung vorzusehen, so daß eine benachbarte relaxiert und die zu verspannende Schicht verspannt.

**[0040]** Es ist insbesondere vorstellbar die Relaxation mittels Oxidation mit O<sub>2</sub> oder Wasserdampf auszulösen. Anstelle einer rein thermischen Behandlung zur Bildung relaxierter Bereiche kann demnach eine Oxidation als Behandlung, oder auch eine Kombination von Oxidation und thermischer Behandlung eingesetzt werden. Hierdurch lässt sich auch die Konzentration von Elementen, die für die Funktionsweise des Bauelements wichtig sind, innerhalb der Schichtstruktur (z.B. Ge-Anreicherung in Si-Ge) erhöhen.

**[0041]** Mit Substrat ist insbesondere ein SOI-Substrat gemeint, deren Silizium-Oberfläche verspannt wird.

**[0042]** Als Substrat ist generell auch eine amorphe Schicht, insbesondere ein Isolator gemeint. Es kann aber genauso gut ein Material mit beliebigen elektrischen Eigenschaften verstanden werden, das eine thermisch induzierte Verspannung der zu verspannenden Schicht mit Hilfe des erfindungsgemäßen Verfahrens zulässt. In diesem Sinne kann eine kristalline Heterogrenzfläche mit einer ausreichend großen Gitterfehlanpassung (z.B. 1%) oder mit unterschiedlicher Kristallstruktur geeignet sein, wenn die Schichtdicke der zu verspannenden Schicht d<sub>3</sub> klein genug gewählt wird (z.B. 5-50 Nanometer) und das Substrat ausreichend dick ist, z.B. 10-100 mal so dick wie die zu verspannende Schicht. Diese Bedingungen werden z.B. von dem einkristallinen SOI-Substrat Silicon on Saphire erfüllt.

**[0043]** Geeignet sind auch Substrat-Materialien, die bei den zur Relaxation erforderlichen Temperaturen viskos werden. Beispielsweise wird Siliziumdioxid (SiO<sub>2</sub>) bei Temperaturen um 950° viskoelastisch. Mittels Bor-Dotierung kann SiO<sub>2</sub> bereits bei ca. 800°C viskoelastisch gemacht werden.

**[0044]** In diesem Sinne sind auch andere temperaturbeständige Gläser geeignet. Solche Substrate können durch Waferbonden, ähnlich wie kommerzielle BESOI Substrate, wo eine dünne Si-Schicht auf Siliziumdioxid gebondet wird, hergestellt werden. Die zu verspannende Schicht kann somit im Prinzip auf ein beliebiges Glas oder ein anderes geeignetes, temperaturbeständiges Substrat aufgebracht werden oder sein. Bei entsprechender Dicke dieser Materialien können diese auch die Funktion einer geeigneten mechanischen Unterlage für den Schichtaufbau aufweisen. Selbst eine gewisse Biegsamkeit des Substrates wäre im Hinblick auf die Entwicklung von „flexible electronics“ wünschenswert.

**[0045]** Als Materialien für das Substrat kommen insbesondere z.B. SiC, Graphit, Diamant, Quarzglas, GdGa-Granate, aber auch III-V Halbleiter und III-V-Nitride in Betracht.

**[0046]** Das erfindungsgemäße Verfahren weist eine Reihe von Vorteilen auf.

**[0047]** Vorteilhaft an diesem Verfahren ist, dass zur Erzeugung einer verspannten Schicht nur eine Epitaxieabscheidung und keine aufwendigen und zeitraubenden Prozessschritte wie Waferbonden und Polieren (CMP) erforderlich ist.

**[0048]** Weiterhin vorteilhaft ist, dass kommerziell erhältliche SOI-Strukturen, BESOI oder SIMOX-Wafer mit einer dünnen zu verspannenden Silizium-Ober-

fläche als Grundstruktur verwendet werden können. Die Siliziumschicht dieser Wafer wird während des Verfahrens verspannt. SIMOX-Wafer haben zwar in der Regel eine Versetzungsdichte von ca.  $10^5 \text{ cm}^{-2}$ , bestenfalls  $10^2\text{-}10^3 \text{ cm}^{-2}$ , zeichnen sich aber durch eine sehr gute Schichthomogenität und Reinheit, sowie durch wirtschaftliche Herstellung aus.

**[0049]** Das Verfahren nutzt Prozessschritte, die in der Silizium-Technologie etabliert sind. Die Technologie kann somit auch auf sehr große Wafer, z. B. 300 Millimeter Wafer übertragen werden.

**[0050]** Der Defektbereich kann durch Ionenimplantation erzeugt werden.

**[0051]** Es ist in einer weiteren Ausgestaltung der Erfindung auch möglich den Defektbereich bereits bei der Aufbringung der Schichten auf die zu verspannende Schicht zu erzeugen, beispielsweise durch Absenkung der Temperatur, z.B. auf ca.  $200^\circ\text{C}$  in einer Molekularstrahlepitaxieanlage während des Aufbringens der Schichten bzw. der graduierten Schicht auf die zu verspannende Schicht.

**[0052]** In einer weiteren vorteilhaften Ausgestaltung der Erfindung kann der Defektbereich durch Einbau einer Si-C Schicht erfolgen.

**[0053]** In einer weiteren Ausgestaltung der Erfindung kann für eine Temperaturbehandlung als geeigneter Maßnahme eine Temperatur zwischen  $550$  und  $1200^\circ\text{C}$  und insbesondere zwischen  $700$  und  $950^\circ\text{C}$  gewählt werden. Dabei bilden sich ausgehend vom Defektbereich in der ersten und/oder zweiten Schicht Defekte, insbesondere Versetzungen, die zur Relaxation der ersten Schicht führen, wodurch die zu verspannende Schicht verspannt wird.

**[0054]** Durch Wahl der Verspannung der ersten Schicht, Zug- oder Druckspannung, kann die resultierende Spannung in der zu verspannenden Schicht gewählt werden. Ist die erste Schicht vor der Temperaturbehandlung druckverspannt, z. B. nach Wahl von Si-Ge als Material für die erste Schicht (mit beliebiger Ge-Konzentration) dann wird die zu verspannende Schicht, z.B. bestehend aus Silizium, zugverspannt.

**[0055]** Hingegen kann druckverspanntes Silizium beispielsweise durch Verwendung einer zugverspannten ersten Schicht aus beispielsweise Si-C mit bis zu ca. 1-2at% C erzeugt werden. Die Verwendung von ternären Legierungen, wie Si-Ge-C, und die Verwendung von dotierten Si-Schichten bzw. Legierungen (B, As, P, Sb, Er, S oder andere) ist ebenfalls möglich.

**[0056]** Die Temperaturbehandlung kann in inerter Atmosphäre, Vakuum oder auch in oxidierender, z.B.

in  $\text{O}_2$  oder  $\text{H}_2\text{O}$  Umgebung oder in nitridierender, z.B. in  $\text{NH}_3$  oder reduzierender Atmosphäre, z.B. in Formiergas erfolgen. Sehr gute Ergebnisse werden bei Temperaturbehandlung in Stickstoff erzielt.

**[0057]** Die so erzeugte verspannte Schicht wird freigelegt, beispielsweise durch nasschemisches Entfernen zunächst der zweiten und sodann zumindest teilweise der ersten Schicht. Diese Schichtstruktur dient dazu komplexere Schichtstrukturen aufzubauen. Hierzu wird ein Fachmann alle geläufigen Prozessierungen und Schicht-Materialien erwägen, je nachdem welche Schichtstruktur gebildet werden soll, bzw. je nachdem welche Anforderungen die zu bildende Schichtstruktur erfüllen soll.

**[0058]** Als Ausgangsstrukturen können, wie erwähnt, grundsätzlich SOI-Strukturen, SIMOX-Wafer oder BESOI-Strukturen gewählt werden. In diesem Fall liegen die zu verspannende Schicht, der Isolator und das Substrat bereits als Grundstruktur vor.

**[0059]** Es ist aber auch möglich, daß die zu verspannende Schicht erst auf einer amorphen Schicht, z.B. einem Isolator als amorpher Schicht aufgebracht wird und sodann verspannt wird. Der Isolator kann dabei auf einem Substrat, z.B. aus Silizium angeordnet sein, oder wie erwähnt selbst das Substrat darstellen.

**[0060]** Die zu verspannende Schicht kann vorteilhaft aus Silizium gewählt werden. Die zu verspannende Schicht kann besonders vorteilhaft mit einer Dicke  $d_3$  von 1-100 Nanometern, insbesondere von 5-30 Nanometer gewählt werden. Diese Schichtdicke  $d_3$  soll zumindest die kritische Schichtdicke nicht überschreiten und sie muss so klein sein, dass zumindest ein wesentlicher Teil der Versetzungen aus der ersten Schicht sich entlang der Gleitebenen in dieser Schicht ausbreiten können. Diese Dicke hängt insbesondere von dem Verspannungsgrad der ersten Schicht und deren Schichtdicke  $d_4$  ab. Je größer die erwünschte Verspannung der Schicht, desto kleiner muss  $d_3$  sein. Ein großes Schichtdickenverhältnis von  $d_4/d_3$  erscheint vorteilhaft insbesondere ein Schichtdickenverhältnis von  $d_4/d_3$  von größer gleich 10.

**[0061]** In einer besonders vorteilhaften Ausgestaltung der Erfindung kann als die erste Schicht auf der zu verspannenden Schicht z. B. eine epitaktische Si-Ge- oder Si-Ge-C oder Si-C Schicht mit einer Dicke, die vorteilhaft nahe der kritischen Schichtdicke liegt, abgeschieden werden. Die kritische Schichtdicke definiert die maximale Schichtdicke für diese erste Schicht, bei der noch ein defektfreies Wachstum auf der nicht gitterangepassten zu verspannenden Schicht möglich ist. Bei einer Schichtdicke unterhalb dieser kritischen Schichtdicke kann daher in der Regel streng pseudomorphes, d. h. völlig defektfreies

Wachstum erzielt werden. Die kritische Schichtdicke sollte nicht so weit überschritten werden, dass die Schicht bereits merklich relaxiert.

**[0062]** Alternativ zu einer Schicht mit konstanter Zusammensetzung kann auch eine gradierte Schicht angeordnet werden. Das heißt die Zusammensetzung steigt oder fällt innerhalb der graduierten Schicht. Im Falle von Si-Ge kann die Ge-Konzentration langsam oder in Schritten erhöht werden, oder es kann auch mit einer höheren Ge-Konzentration oder gar mit reinem Germanium (Ge) über nur wenige Nanometer das Wachstum begonnen werden. Um trotzdem eine ausreichende Schichtdicke  $d_4$  zu erhalten ohne die kritische Schichtdicke zu überschreiten, kann die Ge-Konzentration dann schnell abfallen (z. B. auf 25at%). Unter den gewählten Bedingungen kann die Schichtdicke noch um 80 Nanometer liegen. Der Bereich mit der hohen Ge-Konzentration ermöglicht hohe Relaxationsgrade über 80%.

**[0063]** Auch ein U-Konzentrationsprofil kann von Vorteil sein, um bei einer bestimmten Ge-Konzentration von z.B. 20-40at% einen möglichst großen Relaxationsgrad der ersten Schicht und somit einen hohen Grad der Verspannung für die zu verspannende Schicht zu erzielen.

**[0064]** Es ist zudem vorteilhaft, die Dicke  $d_4$  der ersten Schicht möglichst groß zu wählen, da dann die Spannungsrelaxation effizienter abläuft.

**[0065]** Bei einer konstanten Ge-Konzentration von 20 at% Ge kann eine maximale Schichtdicke von ca. 400 Nanometer erzielt werden. Ein komplexes Konzentrationsprofil ist bei höheren Ge-Gehalten von Vorteil.

**[0066]** In einer weiteren Ausgestaltung der Erfindung kann die zweite epitaktisch abzuscheidende Schicht aus epitaktischem Silizium gewählt werden. Diese Schicht dient dann zur Bildung eines Defektbereiches. Die Schichtdicke  $d_5$  dieser Schicht kann für die Bildung des Defektbereiches optimiert werden. Sie ist nicht durch Wachstumskriterien begrenzt.  $d_5$  kann somit frei variiert werden (z.B. 0-1000 Nanometer). Vorteilhaft erscheint eine Dicke von ca. 200-500 Nanometer bei Wasserstoff- und Helium-Implantationen. Eine möglichst dünne Schicht ermöglicht Implantation mit kleinen Energien (z.B. 10 keV) und somit mit schärferer Verteilung der implantierten Ionen, was vorteilhaft für die Bildung eines dünnen Defektbereiches ist, und zudem spart sie Kosten.

**[0067]** Optional kann auch eine weitere Schicht, z.B. zur Vermeidung von Oberflächenaufrauung durch Blistern nach einer Wasserstoff- oder Helium-Implantation auf der zweiten Schicht abgeschieden werden. Diese Schicht kann amorph oder polykristallin sein. Diese Schicht kann vor oder nach der Erzeu-

gung des Defektbereichs z.B. durch Ionenimplantation abgeschieden werden. Die Schichtdicke dieser optionalen Schicht muss lediglich mit den Implantationsparametern abgestimmt werden.

**[0068]** Die hier angegebenen Materialien und Dicken der einzelnen Schichten sind beispielhaft und führen selbstverständlich nicht zur Einschränkung der Erfindung.

**[0069]** In einer besonders vorteilhaften Ausgestaltung der Erfindung wird durch Anordnung einer Maske auf der zweiten oder weiterer optionaler Schichten ein lokal begrenzter Defektbereich erzeugt. Dadurch wird besonders vorteilhaft bewirkt, daß aus der zu verspannenden Schicht lokal verspannte und unverspannte Bereiche planar, das heißt in einer Ebene direkt nebeneinander ohne weitere Stufenbildung wie bisher aus dem Stand der Technik bekannt, erzeugt werden.

**[0070]** Der oder die Defektbereiche können besonders vorteilhaft durch Ionenimplantation vorzugsweise mit leichten Ionen wie Wasserstoff ( $H^+$ ,  $H_2^+$ ), Helium, Fluor, Bor, Kohlenstoff, Stickstoff, Schwefel und so weiter oder durch Ionen des Schicht- bzw. Substratmaterials selbst, also z.B. Silizium oder Germanium bei einer Si/Si-Ge-Heterostruktur in der Art erfolgen, dass die Ionen primär in der zweiten Schicht implantiert werden.

**[0071]** Es ist vorteilhaft Ionen zu verwenden, die ungewollte Kontamination bzw. Dotierung der Struktur vermeiden. In diesem Sinne sind auch Edelgasionen z.B. Ne, Ar, Kr und so weiter einsetzbar.

**[0072]** Für Wasserstoff oder Helium-Ionen wird eine Dosis von etwa  $3 \times 10^{15}$  bis  $3,5 \times 10^{16} \text{ cm}^{-2}$ , insbesondere aber für Helium von  $0,4\text{-}2,5 \times 10^{16} \text{ cm}^{-2}$  verwendet. Auch eine Kombination von zwei Implantationen, z. B. erst Wasserstoff und dann Helium oder erst Bor und dann Wasserstoff sind geeignet. Eine Bor-Implantation in Verbindung mit einer Wasserstoff-Implantation erlaubt die Dosis der Wasserstoff-Implantation zu reduzieren. Auch eine Temperaturbehandlung zwischen den Implantationen kann vorteilhaft sein, um Nukleationskeime für die Defektbildung zu erzeugen.

**[0073]** Der Defektbereich wird vorteilhaft in einem Abstand von 50 bis 500 Nanometer von der zu relaxierenden Schicht erzeugt.

**[0074]** Im Fall von Wasserstoff oder Helium Ionen wird die Energie der Ionen und somit die mittlere Reichweite der Ionen so gewählt, dass sie in einem Abstand  $d_6$  von der Grenzfläche der ersten zur zweiten Schicht implantiert werden. Dieser Abstand  $d_6$  liegt z.B. im Bereich von etwa 50 bis 300 Nanometern. Für schwerere Ionen und/oder größere Schichtdicken der zweiten Schicht können diese Grenzen

auch überschritten werden.

**[0075]** Wird nur eine Schicht mit gleichbleibender Konzentration (oder eine gradierte Schicht) auf der zu verspannenden Schicht aufgebracht, so ist es einem Fachmann möglich durch wenige und einfache Versuche den Defektbereich derartig anzugeben, daß nach Temperaturbehandlung die erste Schicht relaxiert und die zu verspannende Schicht verspannt.

**[0076]** Die Implantationstiefe wird an die Schichtdicke der zweiten Schicht und evtl. auch weiterer optionaler Schichten und der Masse des gewählten Ions angepasst.

**[0077]** In einer besonders vorteilhaften weiteren Ausgestaltung der Erfindung wird die maximale Schädigung innerhalb der zweiten Schicht, insbesondere im Abstand  $d_6$  von der ersten Schicht und nicht in der ersten Schicht selbst erzeugt. Dies gilt insbesondere für Ionen, die zu einer Bläschen- oder Rissbildung führen wie z.B. Wasserstoff, Helium, Fluor, Neon, Argon, usw.

**[0078]** Vorteilhaft kann bei einer Si-Implantation im Vergleich zur Implantation mit sehr leichten Ionen wie z.B. Wasserstoff- oder Heliumionen die Dosis erheblich, das heißt insbesondere um einen Faktor von 10-100 reduziert werden. Dies verkürzt vorteilhaft die Implantationszeiten und erhöht dadurch den Waferdurchsatz erheblich.

**[0079]** Mit dem Ziel einen höheren Relaxationsgrad zu erreichen kann aber auch mittels zwei oder mehrerer Implantationen die Defektbildung in der ersten Schicht und in der zweiten Schicht unabhängig voneinander eingestellt werden. Eine vorteilhafte Vorgehensweise ist auch erst eine oder mehrere Implantationen mit verschiedener Energie, eventuell auch mit verschiedenen Ionen in die erste Schicht mit geringer Dosis auszuführen und mit einer zweiten Implantation den Defektbereich in der zweiten Schicht aufzubauen. Die Erzeugung von Punktdefekten in der zu relaxierenden ersten Schicht führt zu beschleunigter Diffusion und zu größerer Relaxation.

**[0080]** Die Ionenimplantation kann ganzflächig oder durch die Verwendung einer Implantationsmaske z. B. Photolack an beliebigen Stellen auf dem Wafer durchgeführt werden.

**[0081]** In einer weiteren Ausgestaltung der Erfindung wird der Wafer für die Ionenimplantation nicht in einem Winkel von 7°, wie aus dem Stand der Technik bekannt, gekippt. Vielmehr wird der Wafer in einem Winkel von größer 7° aus der Normalen, insbesondere in einem Winkel von 30-60° gekippt.

**[0082]** Dadurch wird es möglich, verspannte und nichtverspannte Schichten nebeneinander auf dem

Wafer unter Gewährung der Planarität herzustellen. Das wird letztlich dadurch möglich, da die abschließende Temperaturbehandlung mit einem so kleinen thermischen Budget durchgeführt werden kann, dass nicht implantierte Bereiche der ersten Schicht nicht oder kaum relaxieren und so die zu verspannende Schicht an diesen Stellen auch nicht verändert wird.

**[0083]** Es ist besonders vorteilhaft, die Implantationsmaske an das Layout der Bauelemente, bzw. Isolationsbereiche anzupassen. Nur die Bereiche, wo z.B. verspanntes Silizium für die Bauelemente benötigt wird, werden implantiert.

**[0084]** Vorteilhaft wird die erste Schicht durch die so durchgeführte Implantation kaum oder gar nicht geschädigt. Die optimale Dosis und Energie und Ionenart hängt nicht von der Zusammensetzung und Schichtdicke der ersten zu relaxierenden Schicht ab und kann so einfacher optimiert werden, wenn in der zweiten Schicht implantiert wird.

**[0085]** Nach Entfernen der ersten und gegebenenfalls der zweiten Schicht und weiterer optionaler Schichten erhält man die erwünschte verspannte Schicht, bzw. an den nicht implantierten Stellen unverspannte Bereiche dieser Schicht mit der gleichen Schichtdicke unter Beibehaltung der Planarität. Vorteilhaft wird die erste hierauf aufgebrachte Schicht zumindest in der letzten Abtragungsphase selektiv nasschemisch entfernt.

**[0086]** Die Übergangsbereiche in zwischen verspannten und unverspannten Bereichen werden vorteilhaft als Isolationsbereiche zwischen den Bauelementen ausgeführt.

**[0087]** Besonders vorteilhaft wird dabei wiederum Siliziumdioxid als Isolationsmaterial gewählt.

**[0088]** In einer weiteren Ausgestaltung der Erfindung wird an Stelle einer ausschließlich ersten Schicht ein Schichtsystem aus mehreren Schichten verwendet.

**[0089]** Auf erzeugte verspannte Bereiche können weitere epitaktische Schichten abgeschieden werden, um z.B. die Schichtdicke der verspannten Bereiche zu erhöhen oder lokal auf dem Wafer anzupassen bzw. auch neue Schichten z. B. für komplexere elektronische oder optoelektronische Bauelemente realisieren zu können.

**[0090]** Mit dem erfindungsgemäßen Verfahren kann eine verspannte Schicht erzeugt werden, die vorteilhaft eine extrem geringe Oberflächenrauigkeit von regelmäßig weniger als 1 Nanometer und nur eine geringe Defektdichte von weniger als  $10^7 \text{ cm}^{-2}$ , insbesondere von weniger als  $10^5 \text{ cm}^{-2}$  aufweist.

**[0091]** Die geringe Rauigkeit ist besonders vorteilhaft bei Herstellung von MOSFETs, wo ein thermisches Oxid oder ein anderes Dielektrikum, z. B. ein high-k Dielektrikum, das heißt ein Material mit hoher Dielektrizitätskonstante auf der verspannten Schicht erzeugt werden muss. Die Oberflächenrauigkeit beeinflusst äußerst empfindlich die elektrische Qualität des Dielektrikums, das das Herzstück eines Transistors darstellt. Auch die Beweglichkeit der Ladungsträger wird in einer sehr dünnen Schicht stark von den Grenzflächen bestimmt. Die Oberflächenrauigkeit von beispielsweise verspanntem Silizium kann durch Wachstum eines thermischen Oxides weiter reduziert werden. Dieses so hergestellte Oxid kann dann vor dem Wachstums oder der Abscheidung des Gatedielektrikums entfernt werden.

**[0092]** Das Verfahren bietet in einer weiteren, besonders vorteilhaften Ausgestaltung der Erfindung das Potential zur weiteren Reduktion der Versetzungsichte in der relaxierten und der verspannten Schicht.

**[0093]** Dies kann durch Ätzen von Gräben in den Schichten mit Mikrometer-Abständen beispielsweise von 1 bis 100 Mikrometer oder vorteilhafter, durch Ätzgräben, die an die Bauelementstrukturen angepasst sind, und nachfolgendes Tempern bei Temperaturen über 500°C erzielt werden. Fadenversetzungen in der Schicht gleiten dabei an den Rand dieser Bereiche und werden so ausgeheilt. Diese Ätzgräben können darüber hinaus auch zur Herstellung sogenannter shallow trench isolations verwendet werden. Hierzu werden die Gräben mit einem Isolatormaterial aufgefüllt und so die Bauelemente voneinander elektrisch getrennt.

**[0094]** Ein weiteres geeignetes Verfahren zur Reduktion der Versetzungsichte ist das Aufbringen auf einer entgegengesetzt verspannten Schicht auf die relaxierte erste Schicht, nachdem diese durch Implantation und Temperaturbehandlung teilweise relaxiert worden ist. Zur weiteren Relaxation von z.B. einer Si-Ge Schicht eignet sich eine druckverspannte Schicht z. B. eine Siliziumnitridschicht (z. B. 100 Nanometer), die in einem PE-CVD-Reaktor deponiert worden ist. Eine anschliessende Temperaturbehandlung, z.B. durch Tempern in inerter oder reaktiver Atmosphäre, führt zu einer höheren Relaxation der Si-Ge Schicht und somit zu einer höheren Verspannung der zu verspannenden Si-Schicht. Gleichzeitig wird die Versetzungsichte reduziert. Dieses Verfahren kann auch an vorher strukturierten Flächen angewandt werden.

**[0095]** Die Herstellung eines system on a chip, das heißt verschiedener Bauelemente mit verschiedenen Funktionen in einer Ebene ist somit vorteilhaft im Rahmen der Erfindung möglich. Wie bereits ausgeführt können hiermit verspannte und nicht verspannte

Schichten unter Gewährung der Planarität hergestellt werden. Dies ermöglicht die Herstellung von speziellen Bauelementen/Schaltungen mit verspannten oder nicht verspannten Bereichen aus z.B. Silizium. Diese insbesondere sehr dünnen Schicht können lokal durch weitere Abscheidung, z. B. auch durch selektive Abscheidung verstärkt werden, um z. B. Kontakte für Source und Drain, sogenannte „raised Source and Drain“ und Leistungsbauelemente zu fertigen.

**[0096]** Auch die zweite Schicht, z.B. eine verspannte Si-Ge-Schicht kann in den nicht implantierten Bereichen für die Herstellung von speziellen Bauelementen z. B. besonders vorteilhaft für p-MOSFET verwendet werden, da diese Schichten je nach Ge-Gehalt besonders hohe Löcherbeweglichkeiten aufweisen, z.B. um den Faktor 2-3 erhöht gegenüber Silizium.

**[0097]** Für die Herstellung z.B. von p- und n- Kanal MOSFETs können die so erzeugten verspannten Si-Schichten vorteilhaft genutzt werden, da die Elektronen- und die Löcherbeweglichkeiten in dem tetragonalen Gitter des verspannten Siliziums um ca. 100% bzw. ca. 30% im Vergleich zu unverspanntem Silizium erhöht ist, wenn die Gitterverspannung > 1% ist. Dabei ist man nicht an bestimmte Transistorarten oder Bauteile gebunden. Auch MODFETs, resonante Tunneldioden, Photodetektoren und Quantenkaskadenlaser können realisiert werden.

**[0098]** Im Folgenden wird die Erfindung an Hand von Ausführungsbeispielen und den beigefügten Figuren näher erläutert.

**[0099]** Es zeigen:

**[0100]** **Fig. 1:** Schematisches Schichtsystem, umfassend ein SOI-Substrat **1, 2, 3** und eine erste sowie eine zweite hierauf epitaktisch aufgebrachte Schicht **4, 5**.

**[0101]** **Fig. 2:** Schematisches Schichtsystem, umfassend ein SOI-Substrat **1, 2, 3** und eine epitaktisch aufgebrachte Schichtstruktur mit Implantationsmaske **6** und Defektbereich **7** in der zweiten Schicht **5**.

**[0102]** **Fig. 3:** Schematisches Schichtsystem, umfassend ein SOI-Substrat **1, 2, 3** und eine epitaktisch aufgebrachte Schichtstruktur umfassend eine weitere optionale Schutzschicht **8**.

**[0103]** **Fig. 4:** Schematisches Schichtsystem, umfassend ein SOI-Substrat **1, 2, 3** mit einem verspannten Bereich **9** neben einem nicht-verspannten Bereich **3** auf einer Isolatorschicht **2**.

**[0104]** **Fig. 5:** Schematisches Schichtsystem mit zusätzlicher epitaktischer Schicht **10**, die auf den verspannten und nichtverspannten Bereichen **9** und **3**

epitaktisch aufgebracht wurde.

**[0105]** **Fig. 6:** Alternativer schematischer Schichtaufbau mit drei auf der zu verspannenden Schicht **3** aufgebrachten Schichten **11, 12, 13**. Schicht **11** dient als zusätzlich vergraben, zu verspannende Schicht oder als Ätzstopp-Schicht.

**[0106]** **Fig. 7:** Schematisches Schichtsystem mit Isolationsbereichen **14** (shallow trench isolations) zwischen verspannten Bereichen **9** und unverspannten Bereichen **3**.

**[0107]** **Fig. 8:** Schematisches Schichtsystem wie in **Fig. 1** mit Ätzgräben **15**.

**[0108]** **Fig. 9:** Schematische Darstellung eines MOSFETs auf einer verspannten Si-Schicht mit Ga-testack und raised Source und Drain und Silizidkontakten auf einem Isolator. Rechts vom Transistor ist eine unverspannte Si-Schicht **3** zu sehen und links eine verspannte Si-Ge Schicht **11** auf einer unverspannten Si-Schicht **3**.

#### Ausführungsbeispiel

Erstes Ausführungsbeispiel: Herstellung einer verspannten Si Schicht auf  $\text{SiO}_2$  mit Heliumionen- oder Wasserstoffionen-Implantation und Temperung

**[0109]** Wie in **Fig. 1** dargestellt wird mit Gasphase-nepitaxie oder mit Molekularstrahlepitaxie auf einem SOI-Substrat **1, 2, 3** (SIMOX oder BESOI) auf einer 20 Nanometer dicken ( $d_3$ ) zu verspannenden Si-Oberflächenschicht **3** eine erste epitaktische Si-Ge-Schicht **4** mit 22 at% Ge und einer Schichtdicke  $d_4$  von 220 Nanometer defektfrei oder nahezu defektfrei abgeschieden. Anschließend wird als zweite Schicht **5** einkristallines Silizium mit einer Dicke  $d_5$  von 500 Nanometern aufgebracht.

**[0110]** Die Schichtstruktur **1, 2, 3, 4, 5** wird nach Aufbringen einer Maske **6** (**Fig. 2**) mit Helium-Ionen mit einer Energie von 20 keV und einer Dosis von  $1,5 \times 10^{16} \text{ cm}^{-2}$  implantiert und anschließend bei  $850^\circ\text{C}$  10 min getempert. Alternativ kann die Struktur auch mit Wasserstoff-Ionen mit einer Dosis von  $2 \times 10^{16} \text{ cm}^{-2}$  implantiert werden. Durch die Implantation wird in Schicht **5** ein Defektbereich **7** nahe an der Grenzfläche ( $d_6$  beträgt ca. 200 nm) zur Si-Ge-Schicht **4** erzeugt, der während des Temperns zur Relaxation der Si-Ge-Schicht **4** in diesem Bereich führt während sich der Spannungszustand der nicht implantierten Bereiche nicht oder nicht wesentlich verändert. Der Relaxationsgrad der Si-Ge-Schicht beträgt nach der Temperung ca. 75%.

**[0111]** Optional kann Schicht **8** aus Siliziumdioxid mit einer Dicke von z.B. 500 Nanometern vor oder nach der Implantation aufgebracht werden. Hier-

durch wird vorteilhaft bewirkt, daß Blistern der Oberfläche durch die Wasserstoff- oder Helium-Blasenbildung während der Temperaturbehandlung vermieden wird (**Fig. 3**).

**[0112]** Um den Relaxationsgrad zu erhöhen, kann ausgehend von der Schichtstruktur der **Fig. 3** die Schicht **5** bzw. Schicht **8** entfernt werden und eine unter Druckspannung stehende Siliziumnitrid ( $\text{SiN}_x$ ) Schicht mit einer Dicke von ca. 100 Nanometern auf die partiell relaxierte Si-Ge-Schicht **4** deponiert werden (nicht dargestellt). Diese  $\text{SiN}_x$ -Schicht kann mittels PE-CVD (plasma enhanced chemical vapor deposition) abgeschieden werden. Eine zweite Temperung der Schichtstruktur bei  $900^\circ\text{C}$  für 10 min erhöht an den implantierten Stellen den Relaxationsgrad auf über 80% und die Si-Schicht **9** wird weiter verspannt.

**[0113]** Das weitere Abätzen der Schicht **4** legt die Si-Schicht **3** frei (**Fig. 4**) und kann für die Herstellung von Hochgeschwindigkeitsbauelementen verwendet werden. Unter den implantierten Bereichen ist die Schicht **9** verspannt. Die Fadenversetzungsichte ist kleiner als  $10^7 \text{ cm}^{-2}$ .

**[0114]** Um die Schichtdicke an die Bauelementanforderungen anzupassen kann eine Schicht **10** (**Fig. 5**), z. B. Si mit einer Dicke, die die kritische Schichtdicke nicht oder nicht wesentlich überschreitet epitaktisch deponiert werden. Es ist darauf zu achten, dass der Verspannungszustand sich entlang der Schicht **10** ändert, wie durch die unterschiedliche Schraffur der Schicht **10** angedeutet. Dieser ist abhängig von der Unterlage. Auf verspanntem Silizium **9** wird Silizium **10** bis zur kritischen Schichtdicke verspannt aufwachsen. Anstelle einer Si-Schicht kann auch jede andere Schicht oder Schichtenfolge aufgebracht werden.

Zweites Ausführungsbeispiel: Herstellung einer verspannten Si-Schicht auf  $\text{SiO}_2$  mit hoher Verspannung

**[0115]** Die Schichtherstellung folgt weitgehend dem erstem Ausführungsbeispiel ausgehend von der **Fig. 1**.

**[0116]** Anstelle einer konstanten Zusammensetzung des Ge-Gehaltes der ersten Schicht **4** auf der zu verspannenden Schicht **3** eines SOI-Substrates **1, 2, 3** (oder des C-Gehaltes in einer Si-C-Schicht) wird eine gradierte Schicht **4** mit einem stark inhomogenen Konzentrationsverlauf aufgebracht. Nur optional wird die zweite Schicht **5** aufgebracht.

**[0117]** Es ist vorteilhaft, das Wachstum von Schicht **4** mit höherer Ge-Konzentration (z. B. 40at% Ge), eventuell sogar mit wenigen Nanometer dickem reinem Germanium zu beginnen und dann die Konzentration bis z. B. 20 at% abzusenken, um so eine Schichtdicke von 150 Nanometern ohne Bildung von

Versetzungen in störender Dichte während des Wachstums zu erreichen. Optional kann die Ge-Konzentration über einen wesentlich größeren Schichtdickenbereich (z. B. 600 Nanometer) graduell oder in Stufen auf im Prinzip auf null abgesenkt werden, so dass gar keine zweite Schicht **5** deponiert werden muss. Für einen symmetrischen Spannungsaufbau in der Schicht **4** kann auch ein U-förmiger Konzentrationsverlauf, das heißt erst abfallender dann ansteigender Ge-Gehalt in Wachstumsrichtung verwendet werden. Eine Schicht mit inhomogener Konzentration führt zu höheren Relaxationsraten und kleineren Defektdichten als äquivalente homogene Schichten. Die Schichtdicke  $d_4$  soll möglichst groß, aber in allen Fällen unterhalb der kritischen Schichtdicke liegen, so daß während des Wachstums keine merkliche Relaxation auftritt.

Drittes Ausführungsbeispiel: Si-Implantation anstelle von Implantation mit leichten Ionen

**[0118]** Alternativ zur Implantation mit leichten Ionen kann eine Si-Implantation beispielsweise mit einer Energie von ca. 150 keV und einer Dosis von etwa  $1 \times 10^{14} \text{ cm}^{-2}$  in eine 500 Nanometer dicke Si-Schicht **5** erfolgen (Fig. 2). Die implantierten Si-Ionen erzeugen Kristalldefekte in der zweiten Schicht **5** und in der Si-Ge-Schicht **4**, die die Relaxation der Si-Ge-Schicht **4** und somit die Verspannung einer Si-Schicht **3** eines SOI-Substrates **1, 2, 3** begünstigen.

**[0119]** Anschließend erfolgt für einige Minuten als thermische Behandlung eine Temperung bei 900°C in einer inerten Stickstoff-Atmosphäre oder im Vakuum. Die Implantationsenergie und -dosis wird durch Messung des Relaxationsgrades und der Defektdichte optimiert.

**[0120]** Optional können auch zwei oder mehrere Implantationen auch mit anderen Ionen durchgeführt werden, um den Defektbereich in der Schicht **5** und Punktdefekte in der zu relaxierenden Schicht **4** zu erzeugen. Es kann auch ein anderes inertes Gas (z.B. Argon) oder ein Gas, das für die Zwecke der Erfindung während der Temperaturbehandlung geeignet ist, verwendet werden (z. B. O<sub>2</sub> oder Formiergas).

Viertes Ausführungsbeispiel: Herstellung von zwei oder mehreren verspannten Schichten in einer Schichtstruktur auf SOI-Substrat **1, 2, 3** (Fig. 6).

**[0121]** Auf einem SOI-Substrat **1, 2, 3** mit einer 10 Nanometer dicken Si-Oberflächenschicht **3** wird epitaktisch folgendes Schichtsystem deponiert: eine 25 Nanometer Si-Ge-Schicht **11** mit 22 atom% Ge, eine 10 Nanometer dicke Si-Schicht **12**, eine 150 Nanometer dicke Si-Ge-Schicht **13** mit 22 atom% Ge (Germanium), eine 400 Nanometer dicke Si-Schicht **5** (Fig. 6).

**[0122]** Optional können auch mehrere dünne Silizium-Schichten in der Si-Ge angeordnet sein.

**[0123]** Anschließend wird optional eine Implantationsmaske z. B. Photolack **6** aufgebracht und lithographisch strukturiert, so dass die folgende Ionenimplantation nur in die nicht abgedeckten Bereiche erfolgt. Sodann wird die Schicht mit Wasserstoff ( $3 \times 10^{16} \text{ cm}^{-2}$ ) oder Helium-Ionen ( $2 \times 10^{16} \text{ cm}^{-2}$ ) implantiert, um einen Defektbereich etwa in der Mitte der 400 Nanometer dicken Si-Schicht **5** zu erzeugen (nicht dargestellt). Die Temperaturbehandlung erfolgt bei 825°C in Stickstoff.

**[0124]** In den nicht durch Maske **6** maskierten Bereichen erhält man nach Implantation und Temperaturbehandlung die folgende Schichtstruktur. Unterhalb der Silizium-Schicht **5** ist ein relaxierter Bereich der Schicht **13** auf einem verspannten Bereich der Schicht **12** angeordnet. Dieser Bereich der Schicht **12** ist wiederum auf einem relaxierten Bereich der Schicht **11** und dieser wiederum auf einem verspannten Bereich der Schicht **3** angeordnet (Fig. 6). Schicht **3** stellt die Oberfläche des SOI-Substrats dar.

**[0125]** Nach Entfernen der Silizium-Schicht **5** und der Si-Ge-Schicht **13** erhält man an den implantierten Bereichen eine verspannte Si-Schicht **12** (10 Nanometer dick) auf einer hier 25 Nanometer dicken relaxierten Si-Ge-Schicht **11** (nicht mehr dargestellt im rechten Bildteil, da nach Ätzung entfernt) und eine zweite verspannte Si-Schicht **9** auf der SiO<sub>2</sub>-Schicht **2** des SOI-Substrates **1, 2, 3** (siehe Fig. 6 und 7).

**[0126]** In den nicht implantierten Bereichen unterhalb der Maske hat sich der Spannungszustand der Schichten **3, 11** und **12** nicht oder nicht wesentlich verändert. Schicht **3** und Schicht **12** stellen nach wie vor kubisches Silizium dar und die Si-Ge-Schicht **11** ist tetragonally verspannt (Fig. 7). Diese Schichtstruktur kann für die Herstellung von Bauelementen bereits genutzt werden oder es werden weitere Schichten deponiert. Jeweils planar in einer Ebene eine der genannten Schichten ist ohne Stufenbildung ein entgegengesetzt verspannter Bereich des selben Schichtmaterials angeordnet.

**[0127]** Alternativ kann die 10 Nanometer dicke Si-Schicht **12** auch als Ätzstoppschicht dienen, um so die Oberflächenrauigkeit nach dem Abätzen auf < 1 Nanometer zu verringern. Dies ist insbesonders für die verspannte Si-Schicht **9** auf dem SiO<sub>2</sub> **2** wichtig, da auf diese Schicht für MOSFETs das Gatedielektrikum aufgebracht wird bzw. thermisch generiert wird. Reinheit und Grenzfächeneigenschaften bestimmen entscheidend die Qualität des Dielektrikums.

**[0128]** Isolationsbereiche **14** (shallow trench) im verspannten Bereich **9** können durch Ätzen und Auffüllen mit Isolationsmaterial hergestellt werden.

Fünftes Ausführungsbeispiel: Reduktion der Defektdichte durch Ätzgräben **15** und Temperaturbehandlung und Herstellung von Isolationsbereichen **14**.

**[0129]** Analog zu den vorherigen Ausführungsbeispielen werden eine oder zwei oder mehrere verspannte Schichten hergestellt. In diese Schichtstruktur werden dann Ätzgräben **15** (**Fig.** 8, bzw. **Fig.** 7 vor der Herstellung der shallow trench **14**) hergestellt. Diese Gräben **15** werden in der Regel bis zur Isolatorschicht **2** geätzt, um einfach Isolationsbereiche (shallow trench Isolation) zwischen den Bauelementen durch Auffüllen mit einem Isolator **14** erzeugen zu können (wie in **Fig.** 7). Nach dem Ätzen wird eine Temperung bei über 450°C, vorteilhaft über 650°C durchgeführt. Diese Temperung bewirkt, dass Fadenversetzungen in Schicht **4**, einer Si-Ge Schicht und in der verspannten Schicht **9** zu den Gräben **15** laufen und so ausheilen. Es kann von Vorteil sein, die zweite Schicht **5**, vor dem Ätzen der Gräben **15** zu entfernen, um die Versetzungsausheilung nicht durch Schicht **5** zu behindern. Des Weiteren kann die Temperaturbehandlung auch später während der Bauelementerherstellung erfolgen und so z.B. gleichzeitig zur Ausheilung von Defekten nach Ionenimplantation oder beim Wachstum des Gate Dielektrikums genutzt werden.

Sechstes Ausführungsbeispiel: Verspanntes Si auf  $\text{SiO}_2$  nahezu in einer Ebene mit verspanntem Si-Ge Schicht und n- und p-MOSFET-Bauelemente.

**[0130]** Es wird eine Schichtstruktur entsprechend der **Fig.** 6 benutzt, um erst die verspannten Schichten zu erzeugen.

**[0131]** Nach dem Entfernen von Schicht **5** und der Si-Ge-Schicht **13** können die Schichten **12** und **11** selektiv, z.B. an den implantierten Bereichen nasschemisch entfernt werden. Dadurch entsteht eine verspannte Silizium-Oberflächenschicht **9** (**Fig.** 7) neben einer unverspannten Si-Schicht **3** auf der links im Bild eine dünne, verspannte Si-Ge Schicht **11** (nicht implantierte Bereiche der Schicht **11**) nahezu in einer Ebene liegt. Die Stufenhöhe zwischen diesen Bereichen ist nur durch die Dicke der Schichten **11** und Schicht **12** (insgesamt 35 Nanometer) bestimmt. Diese Stufenhöhe ist kleiner als die Tiefenschärfe der Lithographie, so dass weitere Lithographieschritte problemlos durchgeführt werden können. Die Bereiche können durch Isolationsbereiche **14** elektrisch und strukturell getrennt werden (**Fig.** 7).

**[0132]** Dadurch entsteht eine für MOSFET-Bauelemente optimale Struktur. An den Bereichen mit verspannten Silizium **9** können ultraschnelle n- und p-Kanal MOSFETs hergestellt werden, da die Elektronen- und die Löcherbeweglichkeiten in dem tetragonalen Gitter des verspannten Siliziums um ca. 100% bzw. ca. 30% im Vergleich zu unverspanntem

Silizium erhöht ist, wenn die Gitterverspannung > 1% ist. Auf der verspannten Si-Ge-Schicht **11** der **Fig.** 7 bzw. auf der Silizium-Schicht **12** können vorteilhaft p-Kanal MOSFETs hergestellt werden, da sich die Si-Ge-Schicht **11** durch stark erhöhte Löcher-Beweglichkeit auszeichnet. Die kleine Gesamtdicke der Schichten **3**, **11** und **12** von ca. 45 Nanometern (**Fig.** 7) erlaubt die Herstellung von fully depleted MOSFETs.

**[0133]** Die dünne Si-Schicht **12** kann vorteilhaft für die Herstellung des Gatedielektrikums genutzt werden, da darauf ein hochqualitatives thermischen Oxid oder Oxynitrid als Gatedielektrikum gebildet werden kann. Vorteilhaft ist auch, dass das Gatedielektrikum gleichzeitig auf den verschiedenen Bereichen thermisch oder durch Abscheidung erzeugt werden kann.

**[0134]** Des Weiteren können an den nicht implantierten Bereichen nach selektivem Entfernen der Si-Ge-Schicht **11** konventionelle Si-basierende Bauelemente realisiert werden. Die dünne Si-Schicht **12** der **Fig.** 7 kann als Template für eine weitere, bevorzugt selektive, Epitaxie von Silizium eingesetzt werden. Damit sind optimale Voraussetzungen für die Realisierung sehr unterschiedlicher Bauelemente auf einem Chip geschaffen (System on a Chip).

Siebtes Ausführungsbeispiel: Verspanntes Silizium auf  $\text{SiO}_2$  mit Hilfe einer Si-Ge/Si-C/Si-Ge-Schichtenfolge auf SOI-Struktur

**[0135]** Es werden auf einem SOI-Substrat mit dünner Si-Oberflächenschicht mit einer Dicke von 5 Nanometern (oder 15 Nanometern) mindestens drei epitaktische Schichten, bestehend aus einer ersten 80 Nanometer dicken Si-Ge-Schicht (20 atom% Ge), einer zweiten 10 Nanometer dicken Si-C-Schicht mit 0,75% C und einer weiteren 80 Nanometer dicken Si-Ge-Schicht (20 at% Ge) epitaktisch abgeschieden. Analog zu **Fig.** 3 wird in der mittleren Schicht aus Si-C ein Defektbereich während der anschließenden Temperaturbehandlung bei 1000°C geschaffen, der die Relaxation der darunterliegenden und der darüberliegenden Si-Ge-Schicht bewirkt. Der Kohlenstoff wird in der dünnen Si-C Schicht in ausreichender Konzentration eingebaut. Durch die Temperaturbehandlung bei 1000°C wird die Si-C Schicht zu einem Defektbereich, der die Relaxation der darunter und der darüber liegenden Si-Ge-Schicht begünstigt. Die Si-Ge-Schichten relaxieren zu 90%. Entsprechend wird die dünne Si-Schicht des SOI-Substrats elastisch verspannt und eine verspannte Si-Schicht auf  $\text{SiO}_2$  ist erzeugt.

Achtes Ausführungsbeispiel:

**[0136]** An Stelle einer ersten Schicht wird ein Schichtsystem verwendet, das aus einer dünnen Schicht, einer in der Zusammensetzung verschiede-

nen Schicht **11** (z.B. eine Si-C oder Si-Ge-Schicht mit anderer Konzentration) und einer weiteren Silizium-Schicht **12** und einer Schicht **13** (Si-C oder Si-Ge) bestehen (**Fig. 6**). Für die Gesamtschichtdicke dieser drei Schichten gelten die gleichen Kriterien wie für die erste Schicht **4**. Schicht **12** kann entweder zu einer verspannten Schicht transformiert werden oder einfach als Ätzstoppschicht verwendet werden. Die Verwendung einer zusätzlichen Ätzstoppschicht kann Oberflächenaufrauung während des Zurückätzens weitestgehend verhindern, da dann im letzten Ätzschritt nur noch eine sehr kleine Schichtdicke (Schicht **11**) abgetragen werden muss bevor Schicht **3** bzw. **9** frei liegt Schicht **4, 11** und **13** können beliebig verlaufende Konzentrationsprofile enthalten, um dadurch die Relaxation und die Defektdichte zu minimieren.

**[0137]** Das Verfahren bietet in einer weiteren, besonders vorteilhaften Ausgestaltung der Erfindung das Potential zur weiteren Reduktionen der Versetzungsichte in der relaxierten und der verspannten Schicht.

**[0138]** Dies kann durch Ätzen von Gräben **15** in den Schicht **5, 4** und **3** (Schicht **5** kann vorher entfernt werden) mit Abständen von Mikrometern (1 bis 100 µm) oder vorteilhafter, durch Ätzgräben, die an die Bauelementstrukturen (**Fig. 7**) angepasst sind, und nachfolgendes Tempern bei Temperaturen über 450°C, insbesondere über 650°C erzielt werden.

**[0139]** Ein weiteres geeignetes Verfahren zur Reduktion der Versetzungsichte ist das Aufbringen auf einer verspannten Schicht auf Schicht **4**, nachdem diese durch Implantation und Temperaturbehandlung größtenteils relaxiert worden ist. Zur weiteren Relaxation einer Si-Ge Schicht eignet sich eine druckverspannte Schicht z. B. eine Siliziumnitridschicht (z. B. 100 Nanometer), die in einem PE-CVD-Reaktor deponiert worden ist. Eine anschliessendes Temperaturbehandlung (Tempern in inerter oder reaktiver Atmosphäre) führt zu einer höheren Relaxation der Si-Ge Schicht und somit zu einer höheren Verspannung der Si-Schicht. Gleichzeitig wird die Versetzungsichte reduziert. Dieses Verfahren kann auch an vorher strukturierten Flächen (**Fig. 7**) angewandt werden.

**[0140]** **Fig. 9** zeigt einen MOSFET mit silizidiertem Kontakt **16** (z. B. Source), Gate-Dielektrikum **17**, Gate-Kontakt **18**, z.B. poly-Si oder Metall, Gate Kontakt **19**, z.B. Silizid, Spacerisolation **20**, silizierter Drainkontakt **21** und raised drain contact **22** (hoch dotiertes Si oder Si-Ge).

#### Bezugszeichenliste

- 1** Silizium
- 2**  $\text{SiO}_2$
- 3** Zu verspannende Schicht mit einer Schichtdicke  $d_3$
- 4** Epitaktische Schicht, optional mit Konzentrationsgradienten (gradiert) mit einer Schichtdicke  $d_4$ , die während des Verfahrens relaxiert wird.
- 5** Epitaktische Schicht 5 (z.B. Silizium ) mit Schichtdicke  $d_5$
- 6** Maske
- 7** Defektbereich, der z. B. durch Ionenimplantation erzeugt wird. Das Maximum der Reichweite der Ionen liegt im einem Abstand  $d_6$  von der Grenzfläche der Schichten **4** und **5**. Im Falle von Wasserstoff und Helium Ionen entstehen in dieser Tiefe Platelets, Bläschen oder Mikrorisse, die Defekte ausstoßen, wie Versetzungen.
- 8** Schutzschicht, z. B.  $\text{SiO}_2$
- 9** verspannte Schicht bzw. Bereich, z. B. verspanntes Silizium
- 10** epitaktische Schicht, die auf der nicht verspannten **3** bzw. verspannten Schicht **9** abgeschieden wird, z.B. aus Si oder Si-Ge- oder Si-Ge-C oder Si-C. Durch Deposition von Silizium wird die Schichtdicke des verspannten Siliziums vergrößert.
- 11** epitaktische Schicht, z.B. Si-Ge, Si-C oder Si-Ge-C, die relaxiert wird.
- 12** dünne epitaktische Schicht , die verspannt werden soll oder als Ätzstoppschicht dient, z. B. aus Silizium.
- 13** epitaktische Schicht z.B. gradiert, die relaxiert werden soll, z.B. Si-Ge oder Si-C oder Si-Ge-C.
- 14** Shallow Trench Isolation, ein mit Isolatormaterial aufgefüllter Ätzgraben **15**.
- 15** Ätzgraben mit einer Tiefe bis zur Isolatorschicht **2** des SOI-Substates **1, 2, 3**.

16	Silizidierter Kontakt, z.B. Source
17	Gate-Dielektrikum
18	Gate-Kontakt z.B. poly-Si oder Metall
19	Gate Kontakt z.B. Silizid
20	Spacerisolation
21	Silizidierter Drainkontakt
22	raised drain contact (hoch dotiertes Si oder Si-Ge)

### Patentansprüche

1. Verfahren zur Herstellung einer verspannten Schicht (9) auf einem Substrat (1, 2) mit den Schritten:

- Erzeugung eines Defektbereichs (7) in einem zu der zu verspannenden Schicht (3) benachbarten Schicht (2, 4, 5, 11),
- Relaxation mindestens einer zu der zu verspannenden Schicht (3) benachbarten Schicht (4, 11).

2. Verfahren nach Anspruch 1, bei dem Versetzungen gebildet werden, die zur Relaxation mindestens einer zu der zu verspannenden (3) Schicht benachbarten Schicht (4, 11) führen.

3. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Schichtstruktur zur Relaxation mindestens einer Temperaturbehandlung und/oder Oxidation unterzogen wird.

4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß auf der zu verspannenden Schicht (3) epitaktisch wenigstens eine erste Schicht (4; 11) aufgebracht wird.

5. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die erste Schicht (4; 11) einen anderen Verspannungsgrad aufweist als die zu verspannende Schicht (3).

6. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß in der ersten Schicht (4; 11) der Defektbereich (7) erzeugt wird.

7. Verfahren nach einem der vorhergehenden Ansprüche, bei dem zwischen Substrat (1, 2) und der zu verspannenden Schicht (3) eine weitere relaxierende Schicht angeordnet wird.

8. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Defektbereich (7) im Substrat erzeugt wird.

9. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Defektbereich (7) in der zu verspannenden Schicht (3) selbst erzeugt wird.

10. Verfahren nach einem der vorhergehenden

Ansprüche, dadurch gekennzeichnet, daß zwei zu einer zu verspannenden Schicht (12) benachbarte Schichten (11, 13) einen anderen Verspannungsgrad aufweisen als die zu verspannende Schicht (12).

11. Verfahren nach einem der vorhergehenden Ansprüche, bei dem mehrere Schichten (11, 13) relaxieren.

12. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß mehrere zu verspannende Schichten (3, 12) verspannen.

13. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß auf der ersten Schicht (4, 11) epitaktisch wenigstens eine weitere Schicht (5; 12, 13) mit jeweils unterschiedlicher Gitterstruktur aufgebracht werden.

14. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Defektbereich (7) in der zweiten Schicht (5; 13) erzeugt wird.

15. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß auf der zu verspannenden Schicht (3) wenigstens eine graduierte Schicht als erste Schicht (4) aufgebracht wird.

16. Verfahren nach vorhergehendem Anspruch, dadurch gekennzeichnet daß, ein an der zu verspannenden Schicht (3) angeordneter Bereich der graduierten Schicht (4) einen anderen Verspannungsgrad aufweist als die zu verspannende Schicht (3).

17. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß in einer graduierten Schicht (4) ein Defektbereich (7) erzeugt wird.

18. Verfahren nach einem der vorhergehenden Ansprüche, bei dem eine epitaktische Schichtstruktur umfassend mehrere Schichten auf einem Substrat (1, 2, 3, 4, 5, 11, 12, 13) in einem Abscheideprozess hergestellt werden.

19. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch eine Temperaturbehandlung, wodurch die erste Schicht (4, 11) relaxiert.

20. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß für die Temperaturbehandlung eine Temperatur zwischen 550 und 1200°C gewählt wird.

21. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß für die Temperaturbehandlung eine Temperatur zwischen 700 und 980°C gewählt wird.

22. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Temperaturbehandlung in einer inerten Atmosphäre ausgeführt wird.

23. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Temperaturbehandlung oder einer reduzierenden oder oxidierenden oder nitridierenden Atmosphäre und insbesondere in Stickstoff ausgeführt wird.

24. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Relaxation in einem begrenztem Bereich einer Schicht herbeigeführt wird.

25. Verfahren nach einem der vorhergehenden Ansprüche bei dem eine Maske (6) angeordnet wird.

26. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Defektbereich (7) durch Ionenimplantation erzeugt wird.

27. Verfahren nach vorhergehendem Anspruch, dadurch gekennzeichnet daß, für die Implantation Wasserstoff- oder He-Ionen gewählt werden.

28. Verfahren nach vorhergehendem Anspruch, dadurch gekennzeichnet daß, die Wasserstoff- oder He-Ionen mit einer Dosis von  $3 \times 10^{15}$  bis  $4 \times 10^{16}$   $\text{cm}^{-2}$ , insbesondere mit einer Dosis von 0,5 bis  $2,5 \times 10^{16}$   $\text{cm}^{-2}$  implantiert werden.

29. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß für die Implantation Si-Ionen gewählt werden.

30. Verfahren nach vorhergehendem Anspruch, dadurch gekennzeichnet daß, Si-Ionen mit einer Dosis von etwa  $0,5 \times 10^{14}$  bis  $5 \times 10^{14}$   $\text{cm}^{-2}$  implantiert werden.

31. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß für die Implantation Kohlenstoff-, Stickstoff-, Fluor-, Bor-, Phosphor-, Arsen-, Germanium-, Antimon-, Schwefel-, Neon-, Argon-, Krypton und/oder Xenon-Ionen gewählt werden.

32. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß mindestens zwei Implantationen durchgeführt werden.

33. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine Wasserstoff-Implantation in Verbindung mit einer Helium-Implantation durchgeführt wird.

34. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine

Bor-Implantation in Verbindung mit einer Wasserstoff-Implantation durchgeführt wird.

35. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß zwei Implantationen zur Erzeugung zweier Defektbereiche in der ersten Schicht (4) und in der zweiten Schicht (5) durchgeführt werden.

36. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Wafer während der Ionenimplantation in einem Winkel von größer  $7^\circ$ , insbesondere in einem Winkel von  $30\text{--}60^\circ$  gekippt wird.

37. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß zwischen zwei Implantationen eine Temperaturbehandlung durchgeführt wird.

38. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Defektbereich (7) durch eine Veränderung der Temperatur bei der Anordnung einer der Schichten (4, 5; 11) hergestellt wird.

39. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß Defekte in einer Si-C-Schicht durch Temperaturbehandlung erzeugt werden.

40. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß als Substrat eine amorphe Schicht, insbesondere ein Isolator (2) gewählt wird.

41. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß ein SOI-Substrat (1, 2, 3) als Grundstruktur für das Substrat gewählt wird.

42. Verfahren nach vorhergehendem Anspruch, dadurch gekennzeichnet daß, die Silizium-Deckschicht (3) des SOI-Substrats (1, 2, 3) die zu verspannende Schicht (3), und das  $\text{SiO}_2$  des SOI-Substrats (1, 2, 3) den Isolator (2) auf einem Substrat (1) darstellt.

43. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß ein Si-MOX oder BE-SOI-Substrat als Grundstruktur für das Substrat gewählt wird.

44. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch Wahl eines Silicon on Saphire als Grundstruktur für ein Substrat.

45. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch Wahl eines Substrates, das bei den zur Relaxation erforderlichen Tem-

peraturen viskos wird.

46. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß SiO<sub>2</sub>, Glas, SiC, Si-Ge, Graphit, Diamant, Quarzglas, Gd-Ga-Granate, III-V Halbleiter und III-V-Nitride als Material für das Substrat (1, 2) gewählt wird.

47. Verfahren nach einem der vorhergehenden Ansprüche, bei dem ein Isolator (2) auf einem Substrat (1) gewählt wird.

48. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch Wahl von Si-Ge, oder Si-Ge-C oder Si-C als Material für die erste Schicht (4), die auf der zu verspannenden Schicht (3) angeordnet wird.

49. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch Wahl von Silizium als Material für die zu verspannende Schicht (3).

50. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch Wahl von Silizium als Material für die zweite Schicht (5), die auf der ersten Schicht (4) angeordnet wird.

51. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch Wahl von Si-Ge als Material für eine gradierte Schicht.

52. Verfahren nach vorhergehendem Anspruch, dadurch gekennzeichnet daß, die Germaniumkonzentration in der graduierten Schicht von der Grenzfläche an die zu verspannende Schicht (3) bis zu Oberfläche der graduierten Schicht abnimmt.

53. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Germaniumkonzentration in einer Si-Ge-Schicht an der Grenzfläche an die zu verspannende Schicht (3) 100 Prozent aufweist.

54. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Gesamtschichtdicke der Schichtstruktur so gewählt wird, dass während des Wachstums von aufgebrachten Schichten (4; 11, 13) diese keine merkliche Relaxation erfahren.

55. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Versetzungsdichte nach dem Wachstum kleiner als 10<sup>5</sup> cm<sup>-2</sup> beträgt.

56. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine zu verspannende Schicht (3) mit einer Dicke d<sub>3</sub> im Bereich von 1 bis 50 Nanometer gewählt wird.

57. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine zu verspannende Schicht (3) mit einer Dicke d<sub>3</sub> im Bereich von 5 bis 30 Nanometer gewählt wird.

58. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine erste Schicht (4) mit einer Dicke d<sub>4</sub> nahe der kritischen Schichtdicke gewählt wird.

59. Verfahren nach einem der vorhergehenden Ansprüche, gekennzeichnet durch Wahl eines Schichtdickenverhältnisses d<sub>4</sub>/d<sub>3</sub> von größer gleich 10.

60. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine zweite Schicht (5) mit einer Dicke d<sub>5</sub> = 50-1000 Nanometer gewählt wird.

61. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine zweite Schicht (5) mit einer Dicke d<sub>5</sub> = 300-500 Nanometer gewählt wird.

62. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die zu verspannende Schicht (3) lokal verspannt.

63. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die zu verspannende Schicht (3) in den Bereichen, die vertikal in einer Ebene mit dem Defektbereich liegen lokal verspannt.

64. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Defektbereich (7) in einem Abstand von 50 bis 500 Nanometer von der zu relaxierenden Schicht erzeugt wird.

65. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Defektbereich (7) in einem Abstand von 50 bis 500 Nanometer oberhalb der auf der zu verspannenden Schicht (3) angeordneten Schicht (4) erzeugt wird.

66. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die erste und die zweite Schicht (4, 5; 11, 12, 13) nach Erzeugung der verspannten Schicht (9) oder nach Erzeugung eines verspannten Bereiches entfernt werden.

67. Verfahren nach einem der vorhergehenden Ansprüche, bei dem Ätzen, insbesondere nasschemisches materialselektives Ätzen verwendet wird.

68. Verfahren nach einem der vorhergehenden Ansprüche, bei dem Ätzgräben (15) in der Tiefe der Schichten (2, 3, 4, 5, 9, 11, 12, 13) hergestellt wer-

den.

69. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß nach Herstellung der Ätzgräben (15) eine Relaxation der Schicht (4; 11) oder weiterer Schichten, insbesondere durch Temperaturbehandlung herbeigeführt wird.

70. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Gräben (15) zur Herstellung von shallow trench Isolationen (14) mit isolierendem Material aufgefüllt werden.

71. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß mindestens eine weitere Temperaturbehandlung zur Relaxation einer oder mehrerer Schichten durchgeführt wird.

72. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine verspannte Schicht (9) und/oder eine unverspannte Schicht (3) mit einer Oberflächenrauigkeit von kleiner als 1 Nanometer erzeugt wird.

73. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Oberflächenrauigkeit von Schichten (3, 9) durch Wachstum eines thermischen Oxids weiter verringert wird.

74. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß an einem verspannten Bereich der Schicht (9) ein n- und/oder p-MOSFET hergestellt wird.

75. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine weitere epitaktische Schicht (10) umfassend Silizium oder Siliziumgermanium (Si-Ge) oder eine Si-Ge-C-Schicht oder eine Germaniumschicht abgeschieden wird.

76. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß an verspannten Siliziumgermanium-(SiGe-)Bereichen (11) als weitere epitaktische Schichten oder als nicht relaxierte Schichtstruktur p-MOSFETs hergestellt werden.

77. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß an unverspannten Bereichen (3) der zu verspannenden Schicht (3) Bipolar-Transistoren prozessiert werden.

78. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß zur Herstellung von Bipolar-Transistoren Siliziumgermanium-Schichten aufgebracht werden.

79. Verfahren zur Herstellung einer Schichtstruk-

tur umfassend mehrere verspannte Schichten dadurch gekennzeichnet, daß einer oder mehrere der in den Ansprüchen 1 bis 78 genannten Verfahrensschritte mehrfach angewendet wird.

80. Schichtstruktur umfassend eine Schicht (9, 3) auf einem Substrat (1, 2), dadurch gekennzeichnet, daß die Schicht (9, 3) zum Teil verspannt ausgebildet ist.

81. Schichtstruktur nach vorhergehendem Anspruch, dadurch gekennzeichnet daß, der verspannte Bereich (9) der Schicht (9, 3) in einer Ebene planar neben dem unverspannten Bereich (3) der Schicht (9, 3) angeordnet ist.

82. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 oder 81, bei dem mindestens eine relaxierte Schicht (4, 11) auf und/oder unter mindestens einer verspannten Schicht (9) angeordnet ist.

83. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 82, dadurch gekennzeichnet, daß jeweils planar in einer Ebene einer Schicht ohne Stufenbildung ein entgegengesetzt verspannter Bereich des selben Schichtmaterials angeordnet ist.

84. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 83, gekennzeichnet durch einen Isolator (2) als Substrat.

85. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 84, dadurch gekennzeichnet, daß die verspannte Schicht (9) und/oder die unverspannte Schicht (3) eine Defektdichte kleiner als  $10^7 \text{ cm}^{-2}$  aufweist.

86. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 85, dadurch gekennzeichnet, daß die verspannte Schicht (9) und/oder die unverspannte Schicht (3) eine Defektdichte kleiner als  $10^5 \text{ cm}^{-2}$  aufweist.

87. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 86, dadurch gekennzeichnet, daß die mindestens eine verspannte Schicht (9) und/oder mindestens eine unverspannte Schicht (3) eine Oberflächenrauigkeit von kleiner als 1 Nanometer aufweist.

88. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 87, dadurch gekennzeichnet, daß auf der verspannten Schicht (9) und/oder der unverspannten Schicht (3) weitere epitaktische Schichten (10, 11, 12, 22) angeordnet sind.

89. Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 88, dadurch gekennzeichnet, daß im verspannten Bereich (9) Isolationsbereiche (14) angeordnet sind.

90. Bauelement umfassend eine Schichtstruktur nach einem der vorhergehenden Ansprüche 80 bis 89.

91. Transistor, insbesondere ein modulated doped Feldeffekt-Transistor (MODFET) oder ein metal-oxidesemiconductor Feldeffekt-Transistor (MOSFET) als Bauelement nach Anspruch 90.

92. Fully depleted MOSFET als Bauelement nach Anspruch 90.

93. Tunneldiode, insbesondere eine Siliziumgermanium-(Si-Ge)-Tunneldiode als Bauelement nach Anspruch 90.

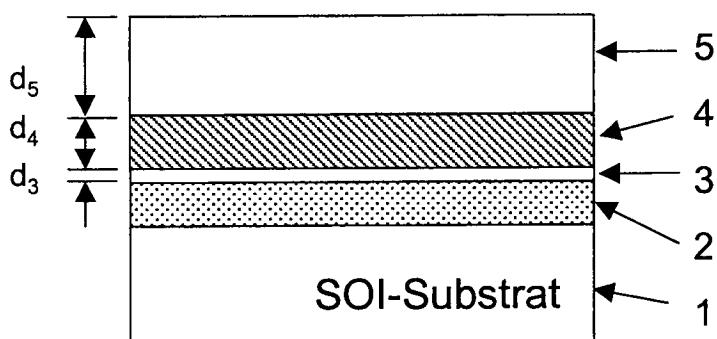
94. Silizium-Germanium-Quanten-Kaskaden-Laser als Bauelement nach Anspruch 90.

95. Photodetektor als Bauelement nach Anspruch 90

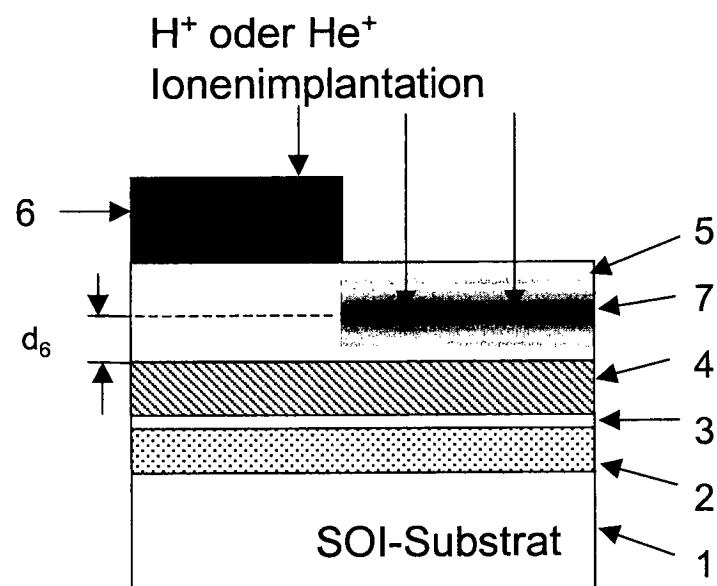
96. Leuchtdiode als Bauelement nach Anspruch 90.

Es folgen 3 Blatt Zeichnungen

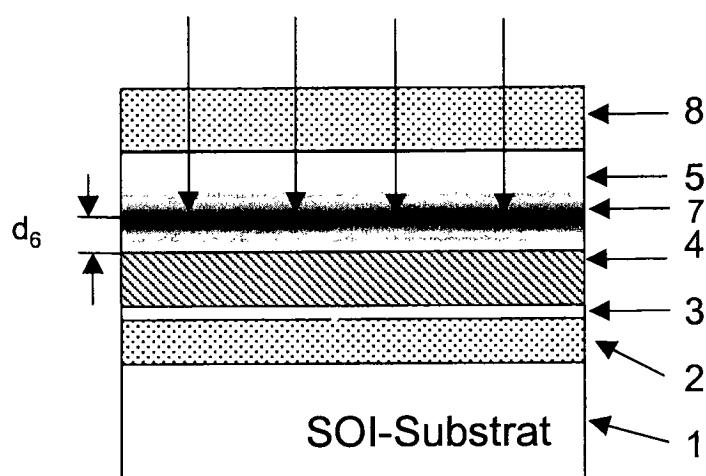
## Anhängende Zeichnungen



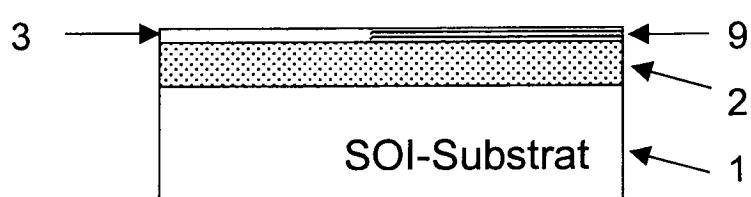
Figur 1



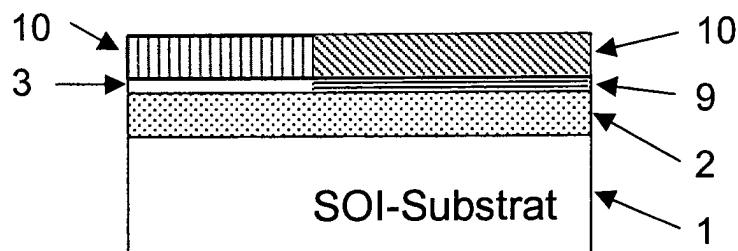
Figur 2



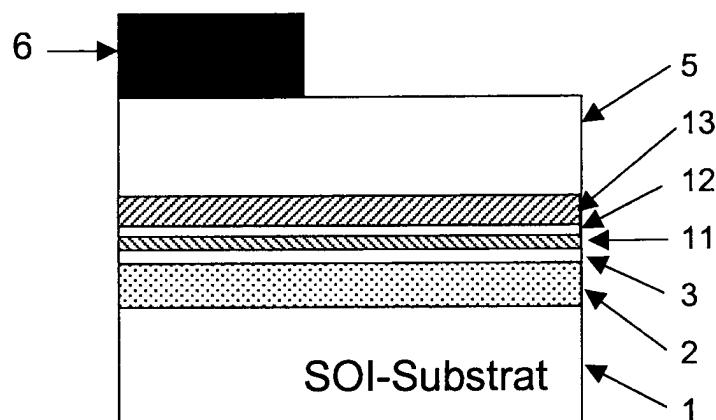
Figur 3



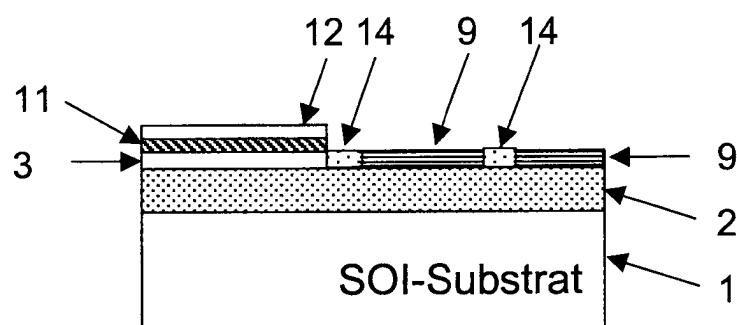
Figur 4



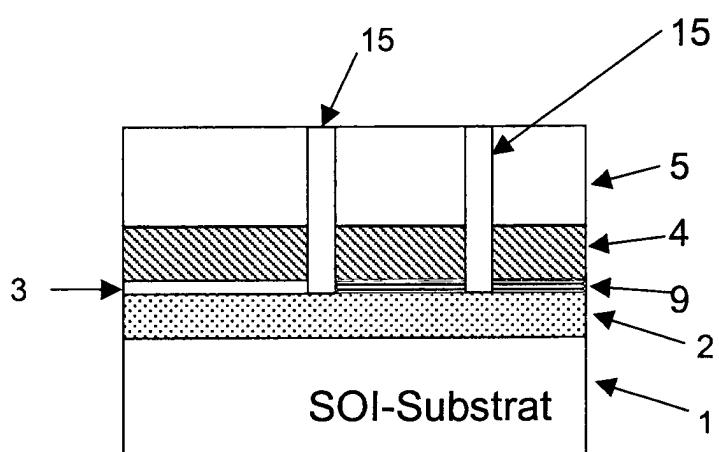
Figur 5



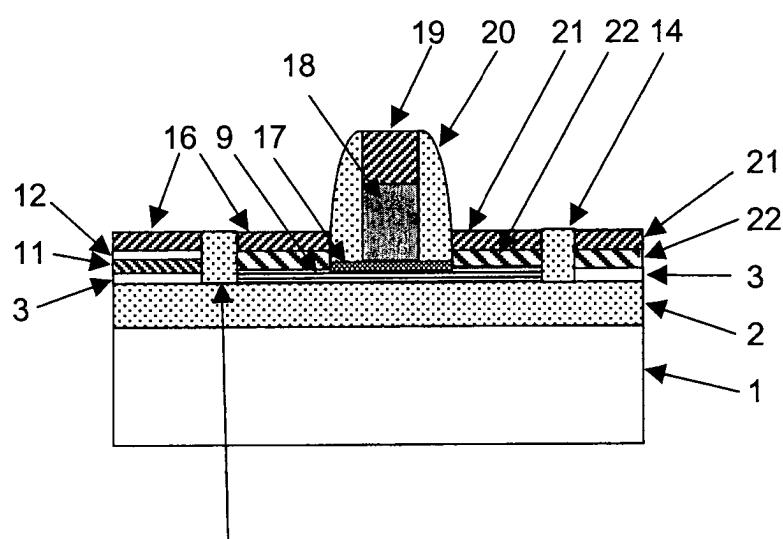
Figur 6



Figur 7



Figur 8



Figur 9

14