

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年4月20日(2006.4.20)

【公開番号】特開2004-6711(P2004-6711A)

【公開日】平成16年1月8日(2004.1.8)

【年通号数】公開・登録公報2004-001

【出願番号】特願2003-71783(P2003-71783)

【国際特許分類】

H 01 L	29/786	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	21/20	(2006.01)
H 01 L	27/08	(2006.01)
H 01 L	23/52	(2006.01)
H 01 L	21/3205	(2006.01)

【F I】

H 01 L	29/78	6 2 7 G
H 01 L	21/20	
H 01 L	27/08	3 3 1 E
H 01 L	29/78	6 2 7 C
H 01 L	29/78	6 2 6 C
H 01 L	29/78	6 1 6 T
H 01 L	21/88	P

【手続補正書】

【提出日】平成18年3月3日(2006.3.3)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、  
前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する半導体装置の  
作製方法であって、

直線状のストライプパターンによって複数の凹部および凸部が形成された絶縁表面を有  
する基板上に非晶質半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら  
前記非晶質半導体膜に照射して結晶性半導体膜を形成し、

前記結晶性半導体膜の一部をエッチング除去して、前記凹部上に設けられた第1の結晶  
性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を  
有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体  
領域が前記ソース領域または前記ドレイン領域となるように前記島状の結晶性半導体膜上  
にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

【請求項2】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、  
前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する半導体装置の  
作製方法であって、

絶縁表面を有する基板上に直線状のストライプパターンを有する絶縁膜を形成することによって複数の凹部および凸部を形成し、

前記複数の凹部および凸部上に非晶質半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら前記非晶質半導体膜に照射して結晶性半導体膜を形成し、

前記結晶性半導体膜の一部をエッチング除去して、前記凹部上に設けられた第1の結晶性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体領域が前記ソース領域または前記ドレイン領域となるように前記島状の結晶性半導体膜上にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

#### 【請求項3】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、

前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する複数のトランジスタと、

前記トランジスタを電気的に接続する配線とが設けられた半導体装置の作製方法であつて、

直線状のストライプパターンによって複数の凹部および凸部が形成された絶縁表面を有する基板上に非晶質半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら前記非晶質半導体膜に照射して結晶性半導体膜を形成し、

前記結晶性半導体膜の一部をエッチング除去して、前記凹部上に設けられた第1の結晶性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体領域が前記配線となるように前記島状の結晶性半導体膜上にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

#### 【請求項4】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、

前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する複数のトランジスタと、

前記トランジスタを電気的に接続する配線とが設けられた半導体装置の作製方法であつて、

絶縁表面を有する基板上に直線状のストライプパターンを有する絶縁膜を形成することによって複数の凹部および凸部を形成し、

前記複数の凹部および凸部上に非晶質半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら前記非晶質半導体膜に照射して結晶性半導体膜を形成し、

前記結晶性半導体膜の一部をエッチング除去して、前記凹部上に設けられた第1の結晶性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体領域が前記配線となるように前記島状の結晶性半導体膜上にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

#### 【請求項5】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、

前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する半導体装置の作製方法であつて、

直線状のストライプパターンによって複数の凹部および凸部が形成された絶縁表面を有する基板上に非晶質半導体膜を形成し、

前記非晶質半導体膜を固相成長により結晶化することによって第1の結晶性半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら前記第1の結晶性半導体膜に照射して第2の結晶性半導体膜を形成し、

前記第2の結晶性半導体膜の一部をエッティング除去して、前記凹部上に設けられた第1の結晶性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体領域が前記ソース領域または前記ドレイン領域となるように前記島状の結晶性半導体膜上にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

#### 【請求項6】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、

前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する半導体装置の作製方法であって、

絶縁表面を有する基板上に直線状のストライプパターンを有する絶縁膜を形成することによって複数の凹部および凸部を形成し、

前記複数の凹部および凸部上に非晶質半導体膜を形成し、

前記非晶質半導体膜を固相成長により結晶化することによって第1の結晶性半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら前記第1の結晶性半導体膜に照射して第2の結晶性半導体膜を形成し、

前記第2の結晶性半導体膜の一部をエッティング除去して、前記凹部上に設けられた第1の結晶性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体領域が前記ソース領域または前記ドレイン領域となるように前記島状の結晶性半導体膜上にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

#### 【請求項7】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、

前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する複数のトランジスタと、

前記トランジスタを電気的に接続する配線とが設けられた半導体装置の作製方法であって、

直線状のストライプパターンによって複数の凹部および凸部が形成された絶縁表面を有する基板上に非晶質半導体膜を形成し、

前記非晶質半導体膜を固相成長により結晶化することによって第1の結晶性半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら前記第1の結晶性半導体膜に照射して第2の結晶性半導体膜を形成し、

前記第2の結晶性半導体膜の一部をエッティング除去して、前記凹部上に設けられた第1の結晶性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体領域が前記配線となるように前記島状の結晶性半導体膜上にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

#### 【請求項8】

ソース領域、ドレイン領域、及びチャネル形成領域を有する半導体膜と、

前記半導体膜上にゲート絶縁膜を介して設けられたゲート電極とを有する複数のトランジスタと、

前記トランジスタを電気的に接続する配線とが設けられた半導体装置の作製方法であつ

て、

絶縁表面を有する基板上に直線状のストライプパターンを有する絶縁膜を形成することによって複数の凹部および凸部を形成し、

前記複数の凹部および凸部上に非晶質半導体膜を形成し、

前記非晶質半導体膜を固相成長により結晶化することによって第1の結晶性半導体膜を形成し、

前記ストライプパターンに交差するように線状のレーザー光または強光を走査しながら前記第1の結晶性半導体膜に照射して第2の結晶性半導体膜を形成し、

前記第2の結晶性半導体膜の一部をエッティング除去して、前記凹部上に設けられた第1の結晶性半導体領域、及び前記凸部と前記凹部とを覆って設けられた第2の結晶性半導体領域を有する島状の結晶性半導体膜を形成し、

前記第1の結晶性半導体領域が前記チャネル形成領域となり、前記第2の結晶性半導体領域が前記配線となるように前記島状の結晶性半導体膜上にゲート絶縁膜及びゲート電極を形成することを特徴とする半導体装置の作製方法。

【請求項9】

請求項1、3、5または7のいずれか一において、

前記凹部の幅は0.1~1μm以下であることを特徴とする半導体装置の作製方法。

【請求項10】

請求項1、3、5、7または9のいずれか一において、

前記凹部の深さは0.1μm以上2μm以下であることを特徴とする半導体装置の作製方法。

【請求項11】

請求項2、4、6または8のいずれか一において、

前記絶縁膜の直線状のストライプパターンの幅は0.1~10μmであることを特徴とする半導体装置の作製方法。

【請求項12】

請求項2、4、6、8または11のいずれか一において、

隣接する前記凸部との間隔は0.01~2μm以下であることを特徴とする半導体装置の作製方法。

【請求項13】

請求項2、4、6、8、11または12のいずれか一において、

前記直線状のストライプパターンを有する絶縁膜の膜厚は0.01~3μmであることを特徴とする半導体装置の作製方法。

【請求項14】

請求項1乃至請求項13のいずれか一において、

前記第2の結晶性半導体領域は、前記第1の結晶性半導体領域よりも膜厚が薄い部分を含んで形成されることを特徴とする半導体装置の作製方法。

【請求項15】

請求項1乃至請求項14のいずれか一において、

前記第1の結晶性半導体領域の膜厚は、前記凸部と等しい膜厚で形成することを特徴とする半導体装置の作製方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0032

【補正方法】変更

【補正の内容】

【0032】

なお、酸窒化珪素(SiO<sub>x</sub>N<sub>y</sub>)膜としては、Siが25~35原子%、酸素が55~65原子%、窒素が1~20原子%、水素が0.1~10原子%で含まれるもの要用いれば良い。また、窒酸化珪素(SiN<sub>x</sub>O<sub>y</sub>)膜としては、Siが25~35原子%、酸

素が15～30原子%、窒素が20～35原子%、水素が15～25原子%で含まれるもの用いれば良い。また、酸窒化アルミニウム( $\text{AlO}_x\text{Ny}$ )膜としては、Alが30～40原子%、酸素が50～70原子%、窒素が1～20原子%で含まれるもの用いれば良い。また、窒酸化アルミニウム( $\text{AlN}_x\text{O}_y$ )膜としては、Alが30～50原子%、酸素が30～40原子%、窒素が10～30原子%で含まれるもの用いれば良い。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0124

【補正方法】変更

【補正の内容】

【0124】

そして、レジストマスク1801をマスクとしてドライエッチング法またはウェットエッチング法により結晶性半導体膜307をエッチングし、下地となる第3絶縁膜305を露出させる。この工程により凹部のみに選択的に結晶性半導体膜1802を残存させることができる。また、レジストマスク1801の下には元の膜厚で結晶性半導体膜1803が残存する。本実施の形態は、結晶性半導体膜1802を薄膜トランジスタのチャネル形成領域として用い、結晶性半導体膜1803を薄膜トランジスタのソース領域またはドレイン領域として用いることを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置の作製方法