

(1)

九、發明說明

【發明所屬之技術領域】

本發明是關於例如液晶裝置等之光電裝置及該製造方法，以及液晶投影機等之電子機器之技術分野。

【先前技術】

該種之光電裝置是在基板上具備畫素電極、用以執行該畫素電極之選擇性驅動的掃描線、資料線及當作畫素開關用元件之 TFT(Thin Film Transistor)，構成能夠主動矩陣驅動。再者，以高對比化等為目的，則在 TFT 和畫素電極之間設置有積蓄電容。以上之構成要素是以高密度組裝在基板上，以謀求畫素開口率之提昇或裝置之小型化(例如，參照專利文獻 1)。

如此一來，光電裝置則更要求顯示之高品質化或小型化、高精細化，除上述之外，也採取各種對策。例如，當光射入至 TFT 之半導體層時，由於發生光洩漏電流，顯示品質下降，故在該半導體層之周圍設置遮光層。再者，積蓄電容雖然是儘量以容量大者為佳，但是另一方面，以設計成不犧牲畫素開口率為佳。並且，該些大多之電路要素是以將裝置予以小型化，以高密度組裝於基板之情形為佳。

另外，也提案出對該種光電裝置中之積蓄電容等之電子元件之形狀或製造方法上花上巧思，以提高裝置性能或製造成品率之各種技術(例如，參照專利文獻 2 及 3)。

(2)

[專利文獻 1]日本特開 2002-156652 號公報

[專利文獻 2]日本特開平 6-3703 號公報

[專利文獻 3]日本特開平 7-49508 號公報

【發明內容】

[發明所欲解決之課題]

但是，若藉由上述以往之各種技術，隨著高功能化或高性能化，使得基板上之疊層構造，基本上變成複雜高度化。該又導致降低製造方法之複雜高度化、製造成品率等。相反的，若使基板上之疊層構造或製程單純化，則有不得不導致降低遮光性能，尤其由於 TFT 之半導體層的洩漏電流而引起顯示品質下降之技術性問題。

本發明是鑒於例如上述問題點所創作出者，其課題提供適用於謀求疊層構造或製程之單純化，並且能夠執行高品質之顯示之光電裝置及該製造方法以及具備如此之光電裝置而所構成之電子機器。

[用以解決課題之手段]

本發明之光電裝置為了解決上述課題，是在基板上具備有互相交差而延伸的資料線和掃描線；在上述基板上被配置在比上述資料線更下層側之薄膜電晶體；被疊層在上述薄膜電晶體之上層側，施有平坦化處理之第 1 層間絕緣膜；在上述基板上被配置在包含俯視觀看時與上述薄膜電晶體之通道區域相向之區域的區域上，並且被配置在比上

(4)

射之亂反射光或迷光，遮光薄膜電晶體之能力，也可能從資料線因應薄膜電晶體之距離而成爲非常高者。依此，於上述般之動作時，薄膜電晶體中之光洩漏電流被降低，可以提昇對比度，並可執行高品質之畫像顯示。

並且，因在比較接近基板之第1層間絕緣膜施有平坦化處理，故可以降低基板上之凹凸之密度所產生之彎曲或階差，即是總體階差。例如，於具有如此疊層之基板，和與此相向之對向基板之間，挾持液晶等之光電物質時，因在基板表面幾乎無整體階差爲平坦，故可以降低在光電物質之配向狀態產生散亂之可能性，並可執行更高品質之顯示。假設有整體階差時，雖然在畫像顯示區域內之中央區域和周邊區域會產生對比不均或亮度不均，但是若藉由本發明則可降低或防止該顯像於未然。

除此之外，有關上述般之光洩漏電流之利益，是藉由被形成在施有平坦化處理之第1層間絕緣膜上之資料線的比較簡單基板構成所取得。依此，可以謀求基板上之疊層構造之單純化，也關聯至提昇成品率之提昇。

本發明之光電裝置之一態樣中，在上述第1層間絕緣膜，施有CMP研磨處理，以作爲上述平坦化處理。

若藉由該態樣，依據CMP研磨處理(Chemical Mechanical Polishing)，可以提高第1層間絕緣膜之表面之平滑性，並使第1層間絕緣膜之表面予以平坦。依此，可以降低面向資料線之通道區域之側，因返回光或傾斜光所引起之亂反射或光散亂。再者，可以面向降低資料線之通

(5)

道區域之側的反對側，因投射光所引起之亂反射或光散亂。

本發明之光電裝置之其他態樣中，上述第1層間絕緣膜是包含有以特定溫度而流動化的第1流動化材料，在上述第1層間絕緣膜，施有使上述第1流動化材料流動之流動化處理，以作為上述平坦化處理。

若藉由該態樣，於第1層間絕緣膜包含例如以特定溫度流動化之硼磷矽玻璃(Borophosphosilicate glass：以下適當稱為「BPSG」)等之第1流動化材料之時，可以藉由回流使第1層間絕緣膜予以平坦化。依此，可以降低面向資料線之通道區域之側，因返回光或傾斜光所引起之亂反射或光散亂。再者，可以降低面向資料線之通道區域之側的反對側中，因投射光所引起之亂反射或光散亂。

於本發明之光電裝置之其他態樣中，於上述基板上，在上述資料線、上述積蓄電容及上述畫素電極之層間中之至少一處，疊層有施有平坦化處理之其他層間絕緣膜。

若藉由該態樣，在基板上，經由其他層間絕緣膜疊層積蓄電容及畫素電極。於疊層之後之其他層間絕緣膜之表面，產生因下層側之該些要素所引起之凹凸。在此，例如，藉由CMP研磨處理或研磨處理、旋轉塗層處理、掩埋凹部等之平坦化處理，如此所產生之凹凸時，層間絕緣層之表面則被平坦化。例如，於具有如此疊層之基板，和與此相向之對向基板之間夾入液晶等之光電物質之時，基板表面則平坦，依此可以降低在光電物質之配向狀態產生散

(6)

亂之可能性，能夠執行更高品質之顯示。並且，如此之平坦化處理雖然以對所有層間絕緣膜之表面執行為佳，但是即使對任一層間絕緣膜之表面執行之時，比起完全不施予平坦化處理之時，因基板表面多少為平坦，故可以降低在光電物質之配向狀態產生散亂之可能性。

於本發明之光電裝置之其他態樣中，上述資料線是具備有本體部，當作上述導電性遮光膜之一部份；和低反射部，當作上述導電性遮光膜之其他部分，被成膜於與上述本體部之上述通道區域相向之側上，相較於上述本體部反射率為低。

若藉由該態樣，因形成有低反射部，故可以防止與資料線之通道區域相向之側的面，即是資料線之下層側之面，自基板之背面反射，或複板式之投影機等其他光電裝置所發出，穿過合成光學系之光等之返回光之反射。依此，可以降低光對通道區域之影響。如此之低反射部即使例如形成反射率比構成資料線之本體部之 Al 膜低之材質的金屬，或是阻擋金屬即可。

本發明之光電裝置之其他態樣中，上述資料線是具備有本體部，當作上述導電性遮光膜之一部份；下側低反射部，當作上述導電性遮光膜之其他部分，被成膜於與上述本體部之上述通道區域相向之側上，相較於上述本體部反射率為低；上側低反射部，當作上述導電性遮光膜之另一其他部分，被成膜於與上述本體部之上述通道區域相向之側的相反側上，相較於上述本體部反射率為低。

(7)

若藉由該態樣，因形成有下側低反射部，故可以防止與資料線之通道區域相向之側的面，即是資料線之下層側之面，自基板之背面反射，或複板式之投影機等其他光電裝置所發出，穿過合成光學系之光等之返回光之反射。並且，因形成有上側反射部，故可以防止與資料線之通道區域相向之側的相反側之面，即是因資料線之上層側之面的投射光所引起之亂反射或光散亂。依此，可以降低光對通道區域之影響，如此之下側低反射部及上側低反射部是形成例如反射率比構成資料線本體部之 Al 膜低之材質的金屬，或是阻擋金屬即可。

於本發明之光電裝置之其他態樣中，又具備有在上述基板上被配置比上述薄膜電晶體更下層側之下側遮光膜；和被疊層於上述下側遮光膜上，施有平坦化處理之基底絕緣膜。

若藉由該態樣，因在施有平坦化處理之基底絕緣膜之上層側，疊層有薄膜電晶體、掃描線及第1層間絕緣膜，故施有平坦化處理之前的第1層間絕緣膜之表面，比起在基底絕緣層不施予平坦化處理之時，凹凸變小。因此，可以容易使第1層間絕緣膜予以平坦化。

在上述基底絕緣膜施予平坦化處理之態樣，即使在上述基底絕緣膜施予 CMP 處理以當作上述平坦化處理亦可。

此時，可藉由 CMP 處理提高基底絕緣膜之表面之平滑性，並且可以使基底絕緣膜之表面予以平坦。因此，可

(8)

以容易使第1層間絕緣膜予以平坦化。

在上述基底絕緣膜施予平坦化處理之態樣中，上述基底絕緣膜是包含有以特定溫度而流動化之第2流動化材料，在上述基底絕緣膜，施有使上述第2流動化材料流動之流動化處理，以作為上述平坦化處理。

此時，基底絕緣膜於包含有例如以特定溫度流動化之BPSG等之第2流動化材料之時，可以藉由回流使基底絕緣膜予以平坦化。因此，可以使第1層間絕緣膜容易平坦化。

本發明之電子機器因具備有上述本發明之光電裝置，故可以實現可顯示高品質之畫像的電視、行動電話、電子記事本、文字處理器、取景型或式螢幕值視型之攝影機、工作台、視訊電話、POS終端機、觸孔面板等，還有將光電裝置當作曝光用光學頭使用之印表機、影印機、傳真機等畫像形成裝置等之各種電子機器。再者，本發明之電子機器也可實現電子紙等之電泳裝置、電子放射裝置(Field Emission Display及Conduction Electron-Emitter Display)等。

本發明之光電裝置之製造方法，是屬於在基板上具備有互相交差而延伸的資料線和掃描線；經由第1層間絕緣膜而被配置在比上述資料線更下層側上之頂部閘極薄膜電晶體；被配置在比上述資料線更上層側上之積蓄電容；和被配置在比上述積蓄電容更上層側上之畫素電極的光電裝置之製造方法，其特徵為：包含有以藉由上述資料線覆蓋

(9)

上述薄膜電晶體之通道區域之方式，在上述基板上之俯視觀看時對應於上述資料線及掃描線之交差的區域上，形成上述薄膜電晶體之步驟；在上述薄膜電晶體上形成第1層間絕緣膜之步驟；對上述第1層間絕緣膜施予平坦化處理之步驟；在上述第1層間絕緣膜上，形成由導電性遮光膜所構成之上述資料線之步驟；將積蓄電容，以在比上述資料線更上層側，固定電位側電極、介電質膜及畫素電位側電極順序被疊重而所構成之方式，在上述基板上包含俯視觀看時與上述薄膜電晶體之通道區域相向之區域的區域上，予以形成的步驟；和在上述積蓄電容上，以被電性連接於上述薄膜電晶體及上述畫素電位側電極之方式，在上述基板上俯視觀看時對應於上述資料線及掃描線而被規定之每畫素，形成上述畫素電極之步驟。

若藉由本發明之光電裝置之製造方法，則可以製造上述本發明之光電裝置，尤其，因在施有平坦化處理之第1層間絕緣膜形成由導電性遮光膜所構成之資料線，故可以降低薄膜電晶體之光洩漏電流，提昇對比，並可執行高品質之畫像顯示。並且，因基板上之疊層構造比較單純，故可謀求製程之單純化，亦可提升成品率。並且，於蓄積電容之製造工程中，即使依照固定電位側電極、介電質膜及畫素電位側電極亦可，即使相反亦可。

本發明之作用及其他優點是由下述說明之實施型態明顯可知。

(10)

【實施方式】

參照圖式說明本發明之實施型態。於以下之實施型態中，以本發明之光電裝置之一例之驅動電路內藏型之 TFT 主動矩陣驅動方式之液晶裝置為例。

[第 1 實施型態]

針對本發明之第 1 實施型態所涉及之液晶裝置，參照第 1 圖至第 9 圖予以說明。

[光電裝置之全體構成]

首先，參照第 1 圖及第 2 圖，針對本實施型態所涉及之液晶裝置之全體裝置，予以說明。在此，第 1 圖是表示本實施型態所涉及之液晶裝置之構成的平面圖，第 2 圖為第 1 圖之 H-H' 線之剖面圖。

於第 1 圖及第 2 圖中，本實施型態所涉及之液晶裝置中，TFT 陣列基板 10 和對向基板 20 是相向被配置。於 TFT 陣列基板 10 和對向基板 20 之間封入有液晶層，TFT 陣列基板 10 和對向基板 20 是藉由被設置在位於畫像顯示區域 10a 之周圍之密封區域的密封材料 52 而互相黏著。

於第 1 圖中，與配置有密封材料 52 之密封區域之內側並行，在對向基板 20 側設置有用以規定畫像顯示區域 10a 之框緣區域的遮光性之框緣遮光膜 53。於週邊區域中，在位於配置有密封材料 52 之密封區域之外側的區域上，沿著 TFT 陣列基板 10 之一邊，設置有資料線驅動電路 101 及外

(11)

部電路連接端子102。於比沿著該一邊之密封區域更內側上，以被框緣遮光膜53覆蓋之方式設置有取樣電路7。再者，在TFT陣列基板10上，於與對向基板20之4個偶角之一部份相向之區域上，配置有用以上下導通材107連接兩基板間之上下導通端子106。依此，可以在TFT陣列基板10和對向基板20之間取得電性導通。

於TFT陣列基板10上，形成有用以連接外部電路連接端子102、資料線驅動電路101、掃描線驅動電路104、上下導通端子106等之引繞配線90。

於第2圖中，在TFT陣列基板10上，形成組裝驅動元件之畫素開關用之TFT(Thin Film Transistor)或掃描線、資料線等之配線的疊層構造。於畫像顯示區域10a，在畫素開關用TFT或掃描線、資料線等之配線之上層設置有畫素電極9a。另外，在對向基板20之TFT陣列基板10之對向面上，形成有遮光膜23。然後，在遮光膜23上，與多數畫素電極9a相向形成有由ITO等之透明材料所構成之對向電極21。

並且，於TFT陣列基板10上，除資料線驅動電路101、掃描線驅動電路104之外，即使形成用以檢查製造途中或出貨時之該液晶裝置之品質、缺陷等之檢查電路、檢查用圖案等亦可。

[畫像顯示區域之構成]

接著，針對本實施型態所涉及之液晶裝置之畫素部之

(12)

構成，參照第3圖至第9圖，予以說明。在此，第3圖是構成液晶裝置之畫像顯示區域之被形成矩陣狀之多數畫素之各種元件、配線等之等效電路圖。從第4圖至第6圖是表示TFT陣列基板上之畫素部所涉及之部分構成。第4圖及第5圖各相當於後述疊層構造中下層部分(第4圖)和上層部分(第5圖)。第6圖是放大疊層構造之平面圖，為重疊第4圖及第5圖。第7圖是重疊第4圖及第5圖之時的A-A'剖面圖。第8圖是與變形例之第7圖為相同主旨之剖面圖。第9圖是與第2變形例所涉及之第8圖為相同主旨之剖面圖。並且，於第7圖至第9圖中，為了各層、各構件在圖面上成為可辨識程度之大小，該各層、各構件縮尺有所不同。

[畫素部之基本構成]

於第3圖中，在構成本發明型態所涉及之液晶裝置之畫像顯示區域之被形成矩陣狀之多數畫素上，形成有畫素電極9a和用以開關控制該畫素電極9a之TFT30，供給畫像訊號之資料線6a是被電性連接於該TFT30之源極。寫入於資料線6a之畫像訊號S1、S2、…、Sn即使依照該順序予以供給亦可，即使對相鄰接之多數資料線6a彼此，供給至每群亦可。

再者，掃描線11a是電性被連接於TFT30之閘極，以特定之時序，以將掃描訊號G1、G2、…、Gm依照順序以線順序脈衝性施加至掃描線11a的方式予以構成。畫素電極9a是被電性連接於TFT30之汲極，藉由將開關元件

(13)

之 TFT30 僅以一定期間關閉該開關，使在特定時序寫入資料線 6a 被供給之畫像訊號 S1、S2、...、Sn。

經由畫素電極 9a 被寫入至當作光電物質之一例之液晶的特定位準之畫像訊號 S1、S2、... Sn，是在被形成於對向基板之對向電極之間被保持一定期間。液晶藉由被施加之電壓位準而變化分子集合之配向或秩序，依此使成爲能夠調製光，並灰階顯示。若爲一般白色模態之時，因應以各畫素之單位所施加之電壓，減少對入射光之透過率，並且若爲一般黑色模態之時，因應以各畫素單位所施加之電壓而增加對入射光之透過率，就全體而言自液晶裝置射出持有因應畫像訊號之對比的光。

在此，爲了防止所保持之畫像訊號洩漏，與被形成在畫素電極 9a 和對向電極之間之液晶電容並聯附加積蓄電容 70。積蓄電容 70 之一方之電極是與畫素電極 9a 並聯而被連接於 TFT30 之汲極，另一方之電極是以成爲定電位之方式，被連接於對固定之電容配線 400。

[畫素部之具體性構成]

接著，針對實現上述動作之畫素部之具體性構成，參照第 4 圖至第 9 圖予以說明。

從第 4 圖至第 9 圖中，上述畫素部之各電路要素被圖案化，當作被疊層之導電膜構築在 TFT 陣列基板 10 上。TFT 陣列基板 10 是與由例如玻璃基板或石英基板所構成之對向基板 20 相向。再者，各電路要素是由下依順序含有掃描線

(14)

11a 之第 1 層、含有 TFT30 等之第 2 層、含有資料線 6a 之第 3 層、含有固定電位側電極 71 之第 4 層、含有畫素電極 9a 等之第 5 層所構成。再者，於第 1 層 - 第 2 層間設有基底絕緣膜 12、於第 2 層 - 第 3 層間設有第 1 層間絕緣膜 41、於第 3 層 - 第 4 層間設有第 2 層間絕緣膜 42、於第 4 層 - 第 5 層間設有第 3 層間絕緣膜 43，防止上述各要素間短路。並且，其中，由第 1 層至第 3 層當作下層部分表示於第 4 圖中，由第 4 層至第 5 層當作上層部分表示於第 5 圖中。

(第 1 層之構成 - 掃描線等 -)

第 1 層是由掃描線 11a 所構成。掃描線 11a 是被圖案製作成由沿著第 4 圖之 X 方向而延伸之本線部，和資料線 6a 延伸於沿著第 4 圖之 Y 方向之突出部所構成之形狀。如此之掃描線 11a 是當作本發明所涉及之「第 3 導電性遮光膜」之一例，例如由導電性聚矽所構成，其他也可以藉由含有鈦 (Ti)、鉻 (Cr)、鎢 (W)、鉭 (Ta)、鉬 (Mo) 等之高熔點金屬中之至少一個的金屬單體、合金、金屬矽化物、聚矽化物或是該些疊層體等所形成。

(第 2 層之構成 - TFT 等 -)

第 2 層是以 TFT30 所構成。TFT30 為例如 LDD (Lightly Doped Drain) 構造，具備有閘極電極 3a、半導體層 1a、包含有絕緣閘極電極 3a 和半導體層 1a 之閘極絕緣膜的絕緣膜 2。閘極電極 3a 是由例如導電性聚矽所形成。半導體層

(15)

1a 是由例如聚矽所構成，由通道區域 1a'、低濃度源極區域 1b 及低濃度汲極區域 1c，高濃度源極區域 1d 以及高濃度汲極區域 1e 所構成。並且，TFT30 是具有 LDD 構造為佳，即使為不對低濃度汲極區域 1c 執行雜質注入之補償構造亦可，即使為將閘極電極 3a 當作罩幕高濃度注入雜質而形成高濃度源極區域及高濃度汲極區域之自己整合型亦可。

TFT30 之閘極電極 3a 是在該一部份 3b 中，經由被形成在基底絕緣膜 12 之接觸孔 12cv 而電性連接於掃描線 11a。

基底絕緣膜 12 作為本發明所涉及之「第 2 流動化材料」之一例，例如由矽氧化膜等所構成，除第 1 層和第 2 層之層間絕緣功能之外，具有藉由形成在 TFT 陣列基板 10 全面，防止由於基板表面研磨所造成之粗糙或污垢等之 TFT30 之元件特性變化。在此，以本實施型態之變形例而言，即使在基底絕緣膜 12 施予平坦化處理亦可。即是，例如即使施予加熱基底絕緣膜 12，使予以流動化，即是使溶解(回流)之流動化處理亦可。此時，在被疊層於基底絕緣膜 12 知上層側的後述第 1 層間絕緣膜 41 之表面，幾乎完全不產生因被形成在基底絕緣膜 12 之上層的掃描線 11a 等所引起之凹凸。依此，可容易使第 1 層間絕緣膜 41 平坦化。即使在基底絕緣膜 12 之表面施予 CMP 研磨處理當作如此之平坦化處理亦可。

並且，本實施型態 30 所涉及之 TFT30 雖然為頂閘極型

(16)

，但是即使為底閘極型亦可。

(第3層之構成-資料線等-)

第3層是由資料線6a及中繼層600所構成。

資料線6a以本發明之「導電性遮光膜」而言，從下方依順序形成鋁、氮化鈦、氮化矽之3層膜。資料線6a是以部分性覆蓋TFT30之通道區域1a'之方式而被形成。因此，藉由能夠接近配置於通道區域1a'之資料線6a，可以對來自上層側之入射光，遮光TFT30之通道區域1a'。再者，資料線6a是經由貫通第1層間絕緣膜41之接觸孔81，與TFT30之高濃度源極區域1d電性連接。第1層間絕緣膜41是由例如NSG(無矽酸鹽玻璃)所形成。其他，第1層間絕緣膜41可以使用PSG(磷矽玻璃)、BSG(硼矽玻璃)、BPSG(硼磷矽玻璃)等之矽氧鹽玻璃、氮化矽或氧化矽等所構成，以當作本發明所涉及之「第1流動化材料」，被施有平坦化處理。即是，本發明所涉及之「平坦化處理」之一例，即使施予流動化處理亦可，即是加熱第1層間絕緣膜41，使予以流動化，使予以熔融(回流)。或是，當作如此平坦化處理，是即使在第1層間絕緣膜41之表面施予CMP研磨處理亦可。並且，亦可藉由以旋轉塗層而形成平坦化膜，施予平坦化處理，或於不施予任何平坦化時，將應成為凸之位於第1層間絕緣膜41部分下側之絕緣膜，或在TFT陣列基板10設置凹部而應成為該凸之第1層間絕緣膜41部分，埋入該凹部內，實際上可以藉由不使成為凸

(17)

，施予平坦化處理。

在此，本實施型態中，尤其資料線 6a 是被形成在施有平坦化處理之第 1 層間絕緣膜 41 上。依此，覆蓋資料線 6a 之通道區域 1a' 之部分，即是遮光通道區域 1a' 之部分也成爲平坦。因此，降低面對資料線 6a 之通道區域 1a' 之側（即是圖中下側），因返回光或傾斜光所引起之亂反射或光散亂。再者，降低面對低資料線 6a 之通道區域 1a' 之側的相反側（即是，圖 7 中，上側）中，因投射光所引起之亂反射或光散亂。

但是，資料線 6a 是被施予平坦化處理，經由構成比較薄之第 1 層間絕緣膜 41，即是在比較接近 TFT30 之疊層位置，執行遮光。因此，由投射光含有例如數 10% 之傾斜光或在液晶裝置內之其他部位反射所構成之亂反射光或迷光，遮光 TFT30 之能力，也因應從資料線 6a 至 TFT30 之距離而成爲非常高者。依此，可以降低 TFT30 之光洩漏電流，並提昇對比。

並且，因對比較接近於 TFT 陣列基板 10 之第 1 層間絕緣膜 41 施予平坦化處理，故可以降低基板上之凹凸之密度所產生之彎曲或階差，即是總體階差。依此，由於在 TFT 陣列基板 10 表面幾乎無整體階差爲平坦，故可以降低在液晶層 50 之配向狀態產生散亂之可能性。即是，可以降低或防止因彎曲階差所引起的畫像顯示區域 10a（參照第 1 圖）內之中央區域和周邊區域會產生對比不均或亮度不均。

如第 8 圖之本實施型態之第 1 變形例所示般，資料線 6a

(18)

即使由本體部 60 和低反射部 61 所形成亦可。此時，本體部 60 是由例如 Al 膜等所構成。反射部 61 是被形成在與本體部 60 中之通道區域 1a' (參照第 7 圖) 相向之側 (第 8 圖中，下側)，由比起本體部 60 反射率為低之材質的金屬、或是阻擋金屬所構成。因此，可以防止與資料線 6a 之通道區域 1a' 相向之側的面 (即是，第 8 圖中下側之面)，由 TFT 陣列基板 10 (參照第 7 圖) 之背面反射，或複板式之投影機等其他光電裝置所發出，並穿過合成光學系之光等的返回光之反射。依此，可以降低光對通道區域 1a' 之影響。並且，可以使用反射率比 Al 膜等低之材質之金屬，作為阻擋金屬可以使用鉻 (Cr)、鈦 (Ti)、氮化鈦 (TiN)、鎢 (W) 等。

如第 9 圖之本實施型態所示般，資料線 6a 即使由本體部 60、下側低反射部 63 及上側低反射部 62 所形成亦可。本體部 60 是例如由 Al 膜等所構成。下側反射部 63 是被形成在與本體部 60 中之通道區域 1a' (參照第 7 圖) 相向之側 (第 9 圖中下側)，由反射率比本體部 60 低之材質的金屬，或是阻擋金屬所構成。上側低反射部 62 是被形成在與本體部 60 之通道區域 1a' (參照第 7 圖) 相向之側相反射 (第 9 圖中上側)，由反射率比本體部 60 低之金屬或是阻擋金屬所構成。

因此，藉由下側低反射部 63，可以防止與資料線 6a 之通道區域 1a' 相向之側的面 (即是，第 9 圖中下側之面)，由 TFT 陣列基板 10 (參照第 7 圖) 之背面反射，或複板式之投影機等其他光電裝置所發出，並穿過合成光學系之光等的返回光之反射。並且，藉由上側反射部 61，可以防止與

(19)

資料線 6a 之通道區域 1a' 相向之側之反對側之面 (第 9 圖中上側之面)，因投射光所引起之亂反射或光散亂。依此，可以降低光對通道區域之影響。並且，可以使用鉻 (Cr)、鈦 (Ti)、氮化鈦 (TiN)、鎢 (W) 等，當作阻擋金屬。

中繼層 600 是被形成與資料線 6a 相同膜。中繼層 600 和資料線 6a 是如第 4 圖所示般，以各個分斷之方式被形成。再者，中繼層 600 是經由貫通第 1 層間絕緣膜 41 之接觸孔 83，電氣性與 TFT30 之高濃度汲極區域 1e 連接。

(第 4 層之構成 - 積蓄電容等 -)

第 4 層是由積蓄電容 70 所構成。積蓄電容 70 是經由介電質膜 75 而成為電容電極 300 和下部電極 71 相向配置之構成。在此，電容電極 300 為本發明所涉及之「畫素電位側電極」之一例，下部電極 71 為本發明所涉及之「固定電位側電極」之一例。電容電極 300 之延伸部是經由貫通第 2 層間絕緣膜 42 之接觸孔 84 而與中繼層 600 電性連接。

電容電極 300 或是下部電極 71 是由例如包含有 Ti、Cr、W、Ta、Mo 等之高熔點金屬中之至少一個的金屬單體、合金、金屬矽化物、聚矽化物或是該些疊層體者，或是最佳由鎢矽化物所構成。

介電質膜 75 是如第 5 圖所示般，在 TFT 陣列基板 10 上被形成俯視觀看時於位在每畫素之開口區域之間隙。即是，幾乎不形成於開口區域。依此，介電質膜 75 即使為不透明之膜，若不使開口區域之透過率下降即可。因此，介電

(20)

質膜 75 不考慮透過率，由介電率高之矽氮化膜等所形成。因此，介電質膜 75 是可當作用以防止水分或溼氣之膜而發揮功能，亦可提高耐水性、耐濕性。並且，介電質膜除矽氮化膜之外，即使使用例如氧化鈦 (HfO_2) 膜、氧化鋁 (Al_2O_3)、氮化矽 (Si_3N_4) 膜等。

第 2 層間絕緣膜 42 是藉由例如 NSG (無矽酸鹽玻璃) 所形成。其他，第 2 層間絕緣膜 42 可以使用 PSG (磷矽玻璃)、BSG (硼矽玻璃)、BPSG (硼磷矽玻璃) 等之矽氧鹽玻璃、氮化矽或氧化矽等。第 2 層間絕緣膜 42 之表面是被施予化學性研磨處理 (Chemical Mechanical Polishing: CMP) 或研磨處理、旋轉塗層處理、掩埋凹部等之平坦化處理。依此，除去下層側因該些因素所引起之凹凸，第 2 層間絕緣層 42 之表面則被平坦化。因此，可以降低被挾持於 TFT 陣列基板 10 和對向基板 20 之間之液晶層 50 之配向狀態產生混亂之可能性，可執行高品味之顯示。

(第 5 層之構成 - 畫素電極等 -)

在第 4 層之全面上，形成第 3 層間絕緣膜 43，並且在該上方，形成有畫素電極 9a 以當作第 5 層。第 3 層間絕緣膜 43 是藉由例如 NSG 而所形成。其他，第 3 層間絕緣膜 43 可以使用 PSG、BSG、BPSG 等之矽氧鹽玻璃、氮化矽或氧化矽等。第 3 層間絕緣膜 43 之表面是與第 1 層間絕緣膜 41 及第 2 層間絕緣膜 42 相同被施予 CMP 等之平坦化處理。

畫素電極 9a (圖 5 中，以虛線 9a' 表示輪廓) 是被配置在

(21)

被區劃配列成縱橫之畫素區域之各個上，在該境界以格子狀配列之方式形成資料線 6a 及掃描線 11a(參照第 4 及第 5 圖)。再者，畫素電極 9a 是由例如 ITO(Indium Tin Oxide)等之透明導電膜所構成。

畫素電極 9a 是經由貫通層間絕緣膜 43 之接觸孔 85，與下部電極 71 之延伸部電性連接(參照第 7 圖)。

並且，又如上述般，下部電極 71 之延伸部和中繼層 600，及中繼層 600 和 TFT30 之高濃度汲極區域 1e，各經由接觸孔 84 及 83 而被電性連接。即是，畫素電極 9a 和 TFT30 之高濃度汲極區域 1e 是中繼層 600 及電容電極 300 之延伸部而被中繼連接。在畫素電極 9a 之上側，設置有施有拋光處理等之特定配向處理之配向膜 16。

以上，為 TFT 陣列基板 10 側之畫素部之構成。

另外，在對向基板 20 上於與該對向面全面設置有對向電極 21，並且於該上方(第 7 圖中對向電極 21 之下側)設置有配向膜 22。對向電極 21 是與畫素電極 9a 相同，由例如 ITO 膜等之透明導電性膜所構成。並且，於對向基板 20 和對向基板 21 之間，為了防止發生 TFT30 之光洩漏電流，以至少覆蓋與 TFT30 正對之區域的方式，設置有遮光膜 23。

於如此所構成之 TFT 陣列基板 10 和對向基板 20 之間，設置有液晶層 50。液晶層 50 是在藉由密封材料密封基板 10 及 20 之周緣部而所形成之空間，封入液晶而所形成。液晶層 50 是在化畫素電極 9a 和對向電極 21 之間不施加電場之狀態下，藉由施有摩擦處理等之配向處理之配向膜 16 及

(22)

配向膜 22，取得特定之配向狀態。

以上所說明之畫素部之構成，是如第 4 圖及第 5 圖所示般，各畫素部為共同。於上述畫像顯示區域 10a(參照第 1 圖)，週期性形成有如此之畫素部。另外，在如此之液晶裝置中，在位於畫像顯示區域 10a 之周圍之區域，參照第 1 圖及第 2 圖說明般，形成有掃描線驅動電路 104 及資料線驅動電路 101 等之驅動電路。

[製造方法]

接著，針對如此之光電裝置之製造方法，參照第 8 圖至第 13 圖予以說明。從第 10 圖至第 13 圖是以順著對應於第 7 圖之剖面表示製程之各工程之光電裝置之疊層構造的工程圖。並且，在此本實施型態之液晶裝置中，以說明主要部分之掃描線、TFT、資料線、積蓄電容及畫素電極之形成工程為主。

首先，如第 10 圖所示般，在 TFT 陣列基板 10 上形成掃描線 11a。接著，在 TFT 陣列基板 10 之全面，形成基底絕緣膜 12。此時，即使在基底絕緣膜 12，施予例如 CMP 研磨處理、流動化處理(回流)等之平坦化處理亦可。接著，在對應於掃描線 11a 及之後所形成之資料線 6a 之交差的區域，形成 TFT30。在形成 TFT30 之各工程中，可以使用一般的半導體積體化技術。接著，在 TFT 陣列基板 10 之全面，形成第 1 層間絕緣膜 41 之前驅膜 41a。在前驅膜 41a 之表面，產生因下層側之 TFT30 等所引起之凹凸。在此，

(23)

將前驅膜 41a 形成厚膜，例如藉由 CMP 研磨處理鑿取至圖中虛線位置，藉由使該表面予以平坦化，取得第 1 層間絕緣膜 41。即使使用流動化處理(回流)、旋轉塗層等當作平坦化處理亦可。

接著，在第 11 圖所示之工程中，在第 1 層間絕緣膜 41 之表面之規定位置，施予蝕刻，並開孔深度達到高濃度源極區域 1d 及高濃度汲極區域 1e 的接觸孔 83。接著，以特定之圖案疊層導電性遮光膜，形成資料線 6a 及中繼層 600。資料層 6a 是以部分性覆蓋 TFT30 之通道區域 1e 之方式被形成，並且藉由接觸孔 81 與高濃度源極區域 1d 連接。並且，如第 8 圖之本實施型態之第 1 變形例所示般，資料線 6a 首先是疊層反射率比 Al 膜等低之材質的金屬或是阻擋金屬以當作該低反射部 61，接著，即使疊層形成 Al 膜等以當作該本體部 60 亦可。或是，如第 9 圖之本實施型態之第 2 變形例所示般，資料線 6a 即使首先疊層反射率比 Al 膜等低之材質的金屬，或是阻擋金屬以當作下側反射部 63，接著，疊層形成反射率比 Al 膜等低之材質的金屬或是阻擋金屬，以當作阻擋金屬亦可。

中繼層 600 是藉由接觸孔 83 而與高濃度汲極區域 1e 連接。接著，在 TFT 陣列基板 10 之全面，形成第 2 層間絕緣膜 42 之前驅膜 42a。在前驅膜 42a 之表面，產生因下層側之 TFT30、資料線 6a、畫素電位側電極 300、接觸孔 81 及 83 等所引起之凹凸。在此，使前驅膜 42a 形成厚膜，並藉由例如 CMP 處理鑿取至圖中之虛線位置，並藉由使該表

(24)

面平坦化，取得第2層間絕緣膜42。

接著，於第12圖所示之工程中，在包含與通道區域1a'相向之區域的特定區域，疊層導電性遮光膜，形成下部電極71。接著，在TFT陣列基板10上之非開口區域形成介電質膜75。接著，在介電質膜75之表面之特定位置施予蝕刻，開孔深度到達中間層600之接觸孔84。接著，在包含與通道區域1a'之區域的特定區域疊層導電性遮光膜，並形成電容電極300。接著，在TFT陣列基板10之全面，形成第3層間絕緣膜43之前驅膜43a。在前驅膜43a之表面，產生因積蓄電容70或接觸孔84所引起之凹凸。在此，將前驅膜43a形成厚膜，例如藉由CMP研磨處理鑿取至圖中虛線位置，藉由使該表面予以平坦化，取得第3層間絕緣膜43。

接著，於第13圖所示之工程中，在第3層間絕緣層43之表面之特定位置施予蝕刻，並開孔深度到達電容電極300之延伸部之接觸孔85。接著，在第3層間絕緣膜43之表面之特定位置形成畫素電極9a。此時，畫素電極9a雖然也形成在接觸孔85內部，但是為了使接觸孔85之孔徑為大，覆蓋為良好。

若藉由以上說明之液晶裝置之製造方法，則可以製造上述之本實施型態之液晶裝置。在此尤其因在施有平坦化處理之第1層間絕緣膜41上，形成由導電性遮光膜所構成之資料線6a，故可以降低TFT30中之光洩漏電流，並提昇對比，能夠執行高品質之畫像顯示。並且，因TFT陣列

(25)

基板 10 上之疊層構造比較單純，故可以謀求製程單純化，並可提升成品率。

[電子機器]

接著，針對將上述光電裝置之液晶裝置適用於各種電子機器之時予以說明。

首先，針對將該液晶裝置當作光閥使用之投影機予以說明。第 14 圖是表示投影機之構成例的平面圖。如第 14 圖所示般，在投影機 1100 之內部設置有由鹵素燈等之白色光源所構成之光單元 1102。自該燈單元 1102 所射出之投射光，是藉由被設置在光導 1104 內之 4 片鏡 1106 及兩片二色向鏡 1108 分離成 RGB 之 3 原色，並被射入至當作對應於各原色之光閥之液晶面板 1110R、1110B 及 1110G。

液晶面板 1110R、1110B 及 1110G 之構成是與上述液晶裝置同等，以自畫像訊號處理電路所供給之 R、G、B 之原色訊號各被驅動。再者，藉由該些液晶而被調製之光，是從 3 方向被射入二色向稜鏡 1112。在該二色向稜鏡 1112 中，R 及 B 之光折射成 90 度，另外，G 之光則前進。因此，合成各色之畫像之結果，經由投射透鏡 1114，彩色畫像則被投射至螢幕等。

在此，當注目於各液晶面板 1110R、1110B 及 1110G 之顯示像時，藉由液晶面板 1110G 之顯示像是必須相對於液晶面板 1110R、1110B 之顯示像呈左右反轉。

並且，因藉由二色向鏡 1108，在液晶面板 1110R、

(26)

1110B 及 1110G 射入對應於 R、G、B 之各原色之光，故不需要設置彩色濾光片。

接著，針對將液晶裝置適用於攜帶型個人電腦之例子以說明。第 15 圖是表示該個人電腦之構成的斜視圖。於第 15 圖中，電腦 1200 是由具備有鍵盤 1202 之本體部 1204，液晶顯示單元 1206 所構成。該液晶顯示單元 1206 是藉由在先前所述之液晶裝置 1005 之背面附加背光而所構成。

並且，針對將液晶裝置適用於行動電話之例子以說明。第 16 圖是表示該型電話之構成的斜視圖。於第 16 圖中，行動電話 1300 是具備有多數之操作按鈕 1302，和反射型之液晶裝置 1005。該反射型液晶裝置 1005 是因應所需，在該前面設置前光。

再者，除參照第 14 圖至第 16 圖所說明之電子機器之外，亦可舉出液晶電視、取景型、螢幕直視型之錄影機、汽車導航裝置、呼叫器、電子記事本、電子計算機、文字處理機、工作台、視訊電話、POD 終端機、具備有觸控面板之裝置等。然後，當然可適用於該些之各種電子機器。

再者，本發明除上述實施型態所說明之液晶裝置之外，亦可適用於在矽基板上形成元件之反射型液晶裝置 (LCOS)、電漿顯示器 (PDP)、電場放射型顯示器 (FED、SED)、有機 EL 顯示器等。

本發明並不限定於上述實施型態，只要不脫離申請專利範圍及說明書中之發明要旨或思想，可做適當變更，隨此變更之光電裝置、具備有該光電裝置之電子機器及該光

(27)

電裝置之製造方法也包含於本發明之技術性範圍。

【圖式簡單說明】

第1圖是表示本發明之第1實施型態所涉及之液晶裝置之全體構成之平面圖。

第2圖為第1圖之 H-H' 之剖面圖。

第3圖為多數畫素中之各種元件、配線等之等效電路圖。

第4圖為第1實施型態所涉及之 TFT 陣列基板上之畫素群之平面圖，僅表示下層部分(至第7圖中符號 6a(資料線)之下層部分)的構成。

第5圖為第1實施型態所涉及之 TFT 陣列基板上之畫素群之平面圖，僅表示上層部分(超過第7圖中符號 6a(資料線)之上層部分)的構成。

第6圖為重疊第4圖及第5圖之時的平面圖，放大一部份之圖式。

第7圖為疊層第4圖及第5圖之時的 A-A' 剖面圖。

第8圖為表示第1實施型態之第1變形例所涉及之資料線之構成的剖面圖。

第9圖是與第1實施型態之第2變形例的第8圖為相同主旨之剖面圖。

第10圖是依順序表示第1實施型態所涉及之液晶裝置之製造工程的剖面圖(其1)。

第11圖是依順序表示第1實施型態所涉及之液晶裝置

(28)

之製造工程的剖面圖(其2)。

第12圖是依順序表示第1實施型態所涉及之液晶裝置之製造工程的剖面圖(其3)。

第13圖是依順序表示第1實施型態所涉及之液晶裝置之製造工程的剖面圖(其4)。

第14圖是表示當作適用光電裝置之電子機器之一例的投影機之構成的平面圖。

第15圖是表示當作適用光電裝置之電子機器之一例的個人電腦之構成的斜視圖。

第16圖是表示當作適用光電裝置之電子機器之一例的行動電話之構成的斜視圖。

【主要元件符號說明】

1a：半導體層

1a'：通道區域

3a、3b：閘極電極

6a：資料線

9a：畫素電極

10：TFT陣列基板

10a：畫像顯示區域

11a：掃描線

12：基底絕緣膜

12cv：接觸孔

16：配向膜

I283380

(29)

20 : 對向基板

21 : 對向電極

22 : 配向膜

23 : 遮光膜

30 : TFT

41、42、43 : 層間絕緣膜

50 : 液晶層

70 : 積蓄電容

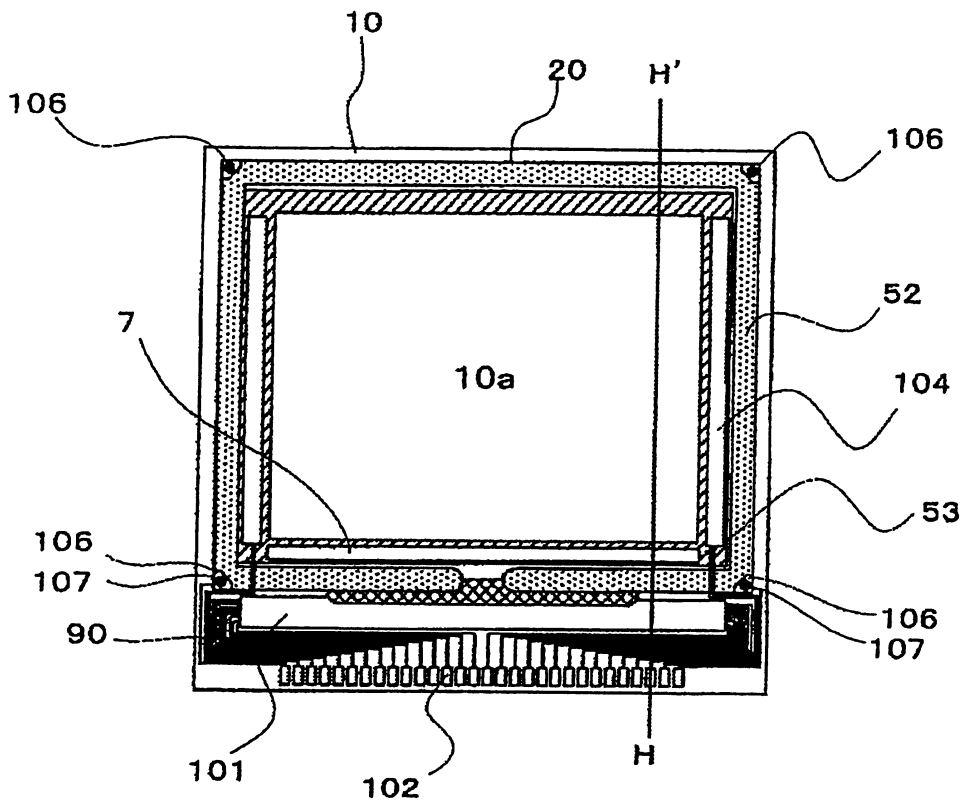
71 : 固定電位側電極

75 : 介電質膜

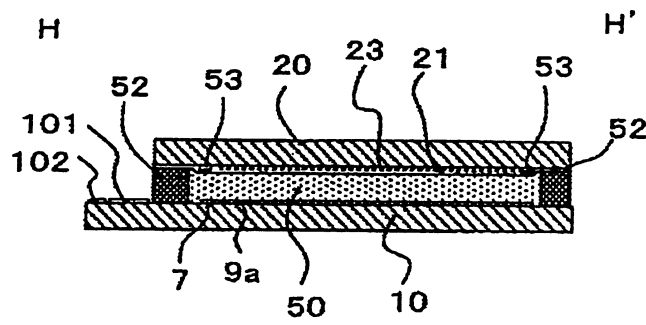
81、83、84、85、86 : 接觸孔

300 : 電容電極

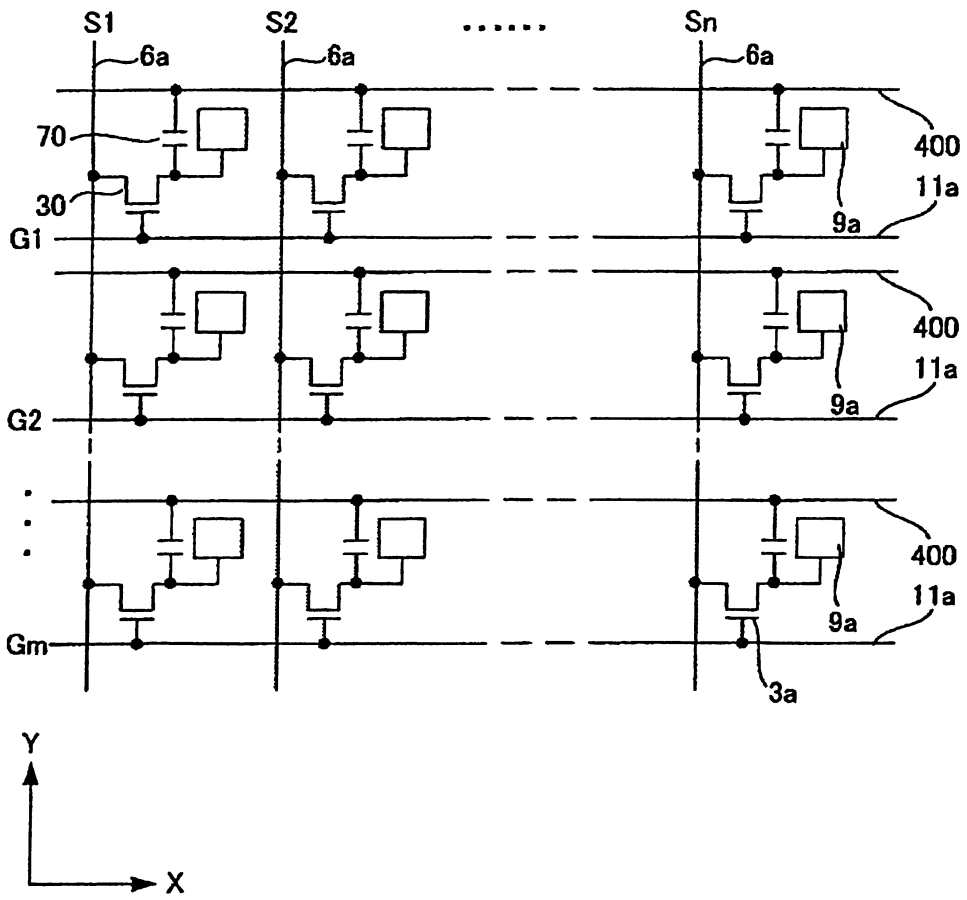
600 : 中繼層



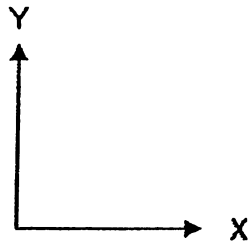
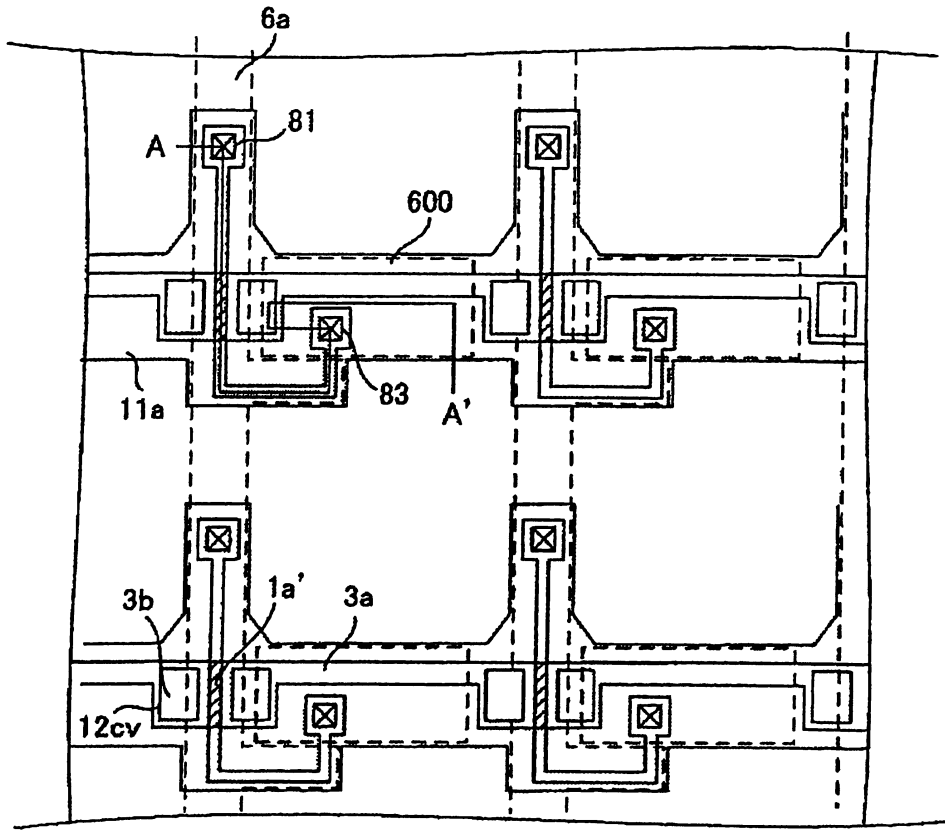
第1圖



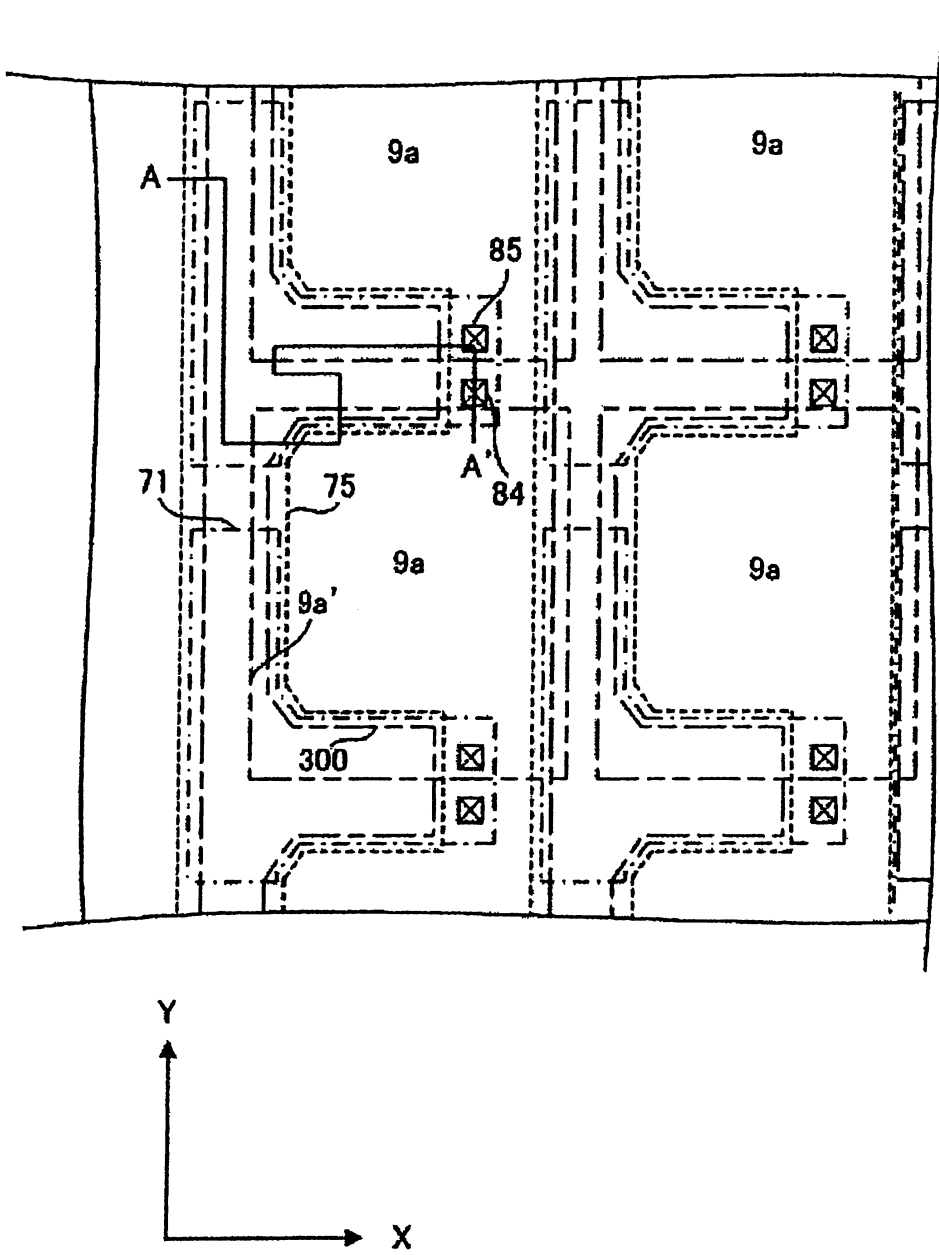
第2圖



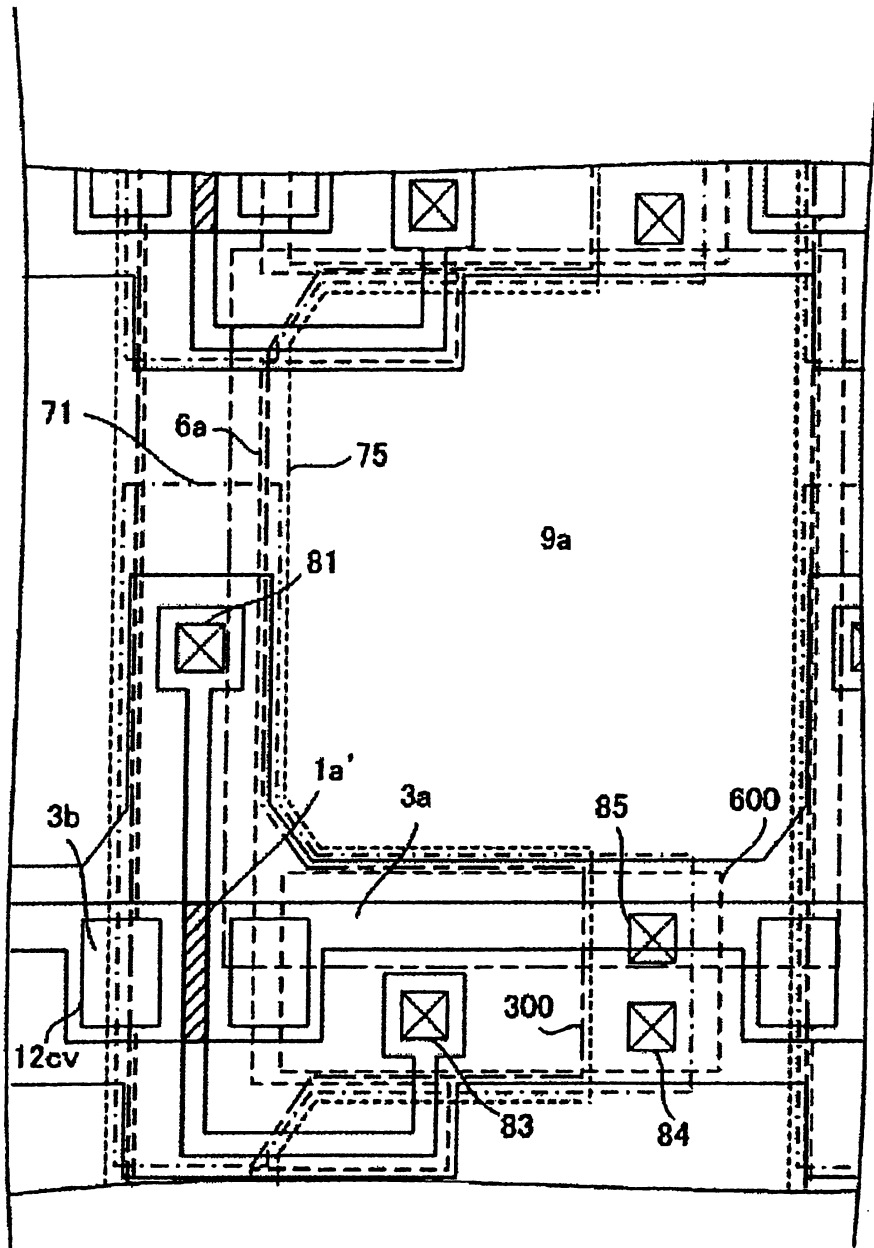
第3圖



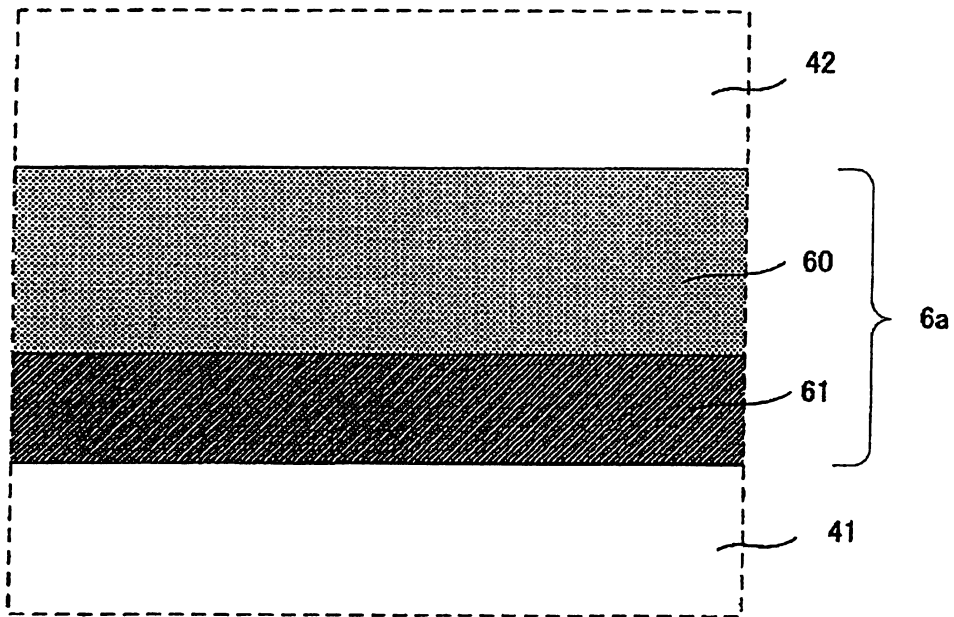
第4圖



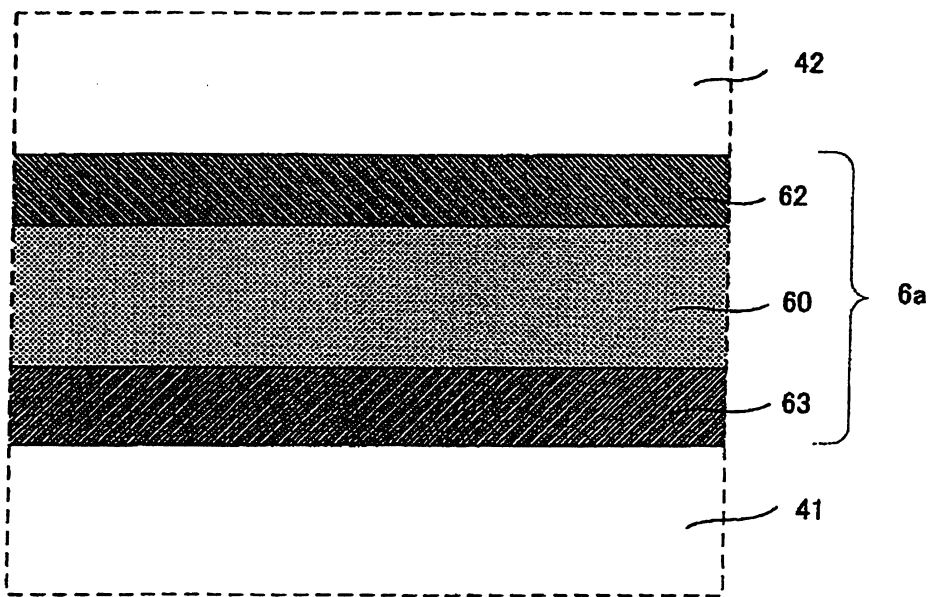
第5圖



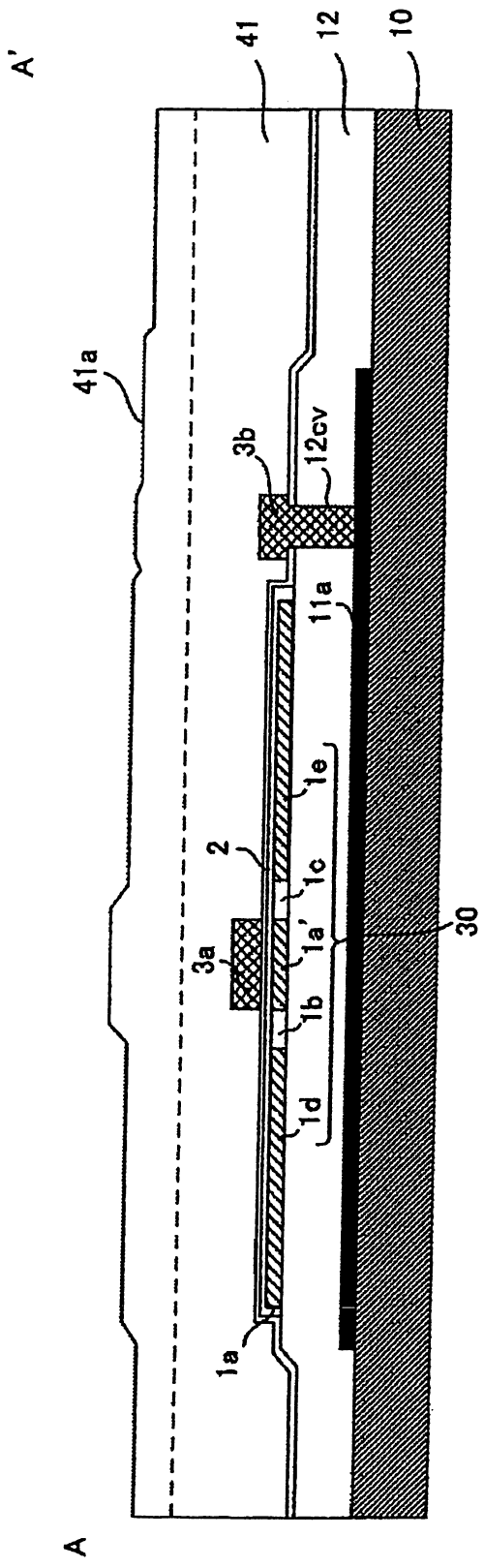
第6圖



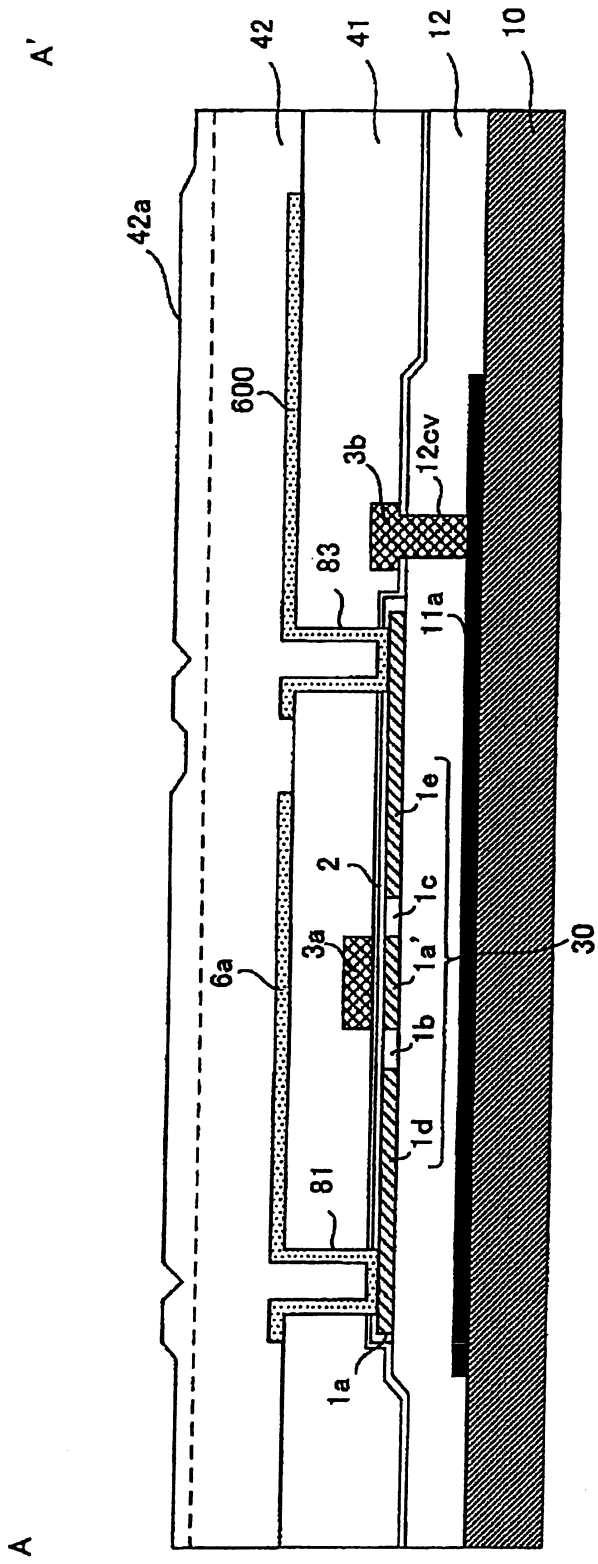
第8圖



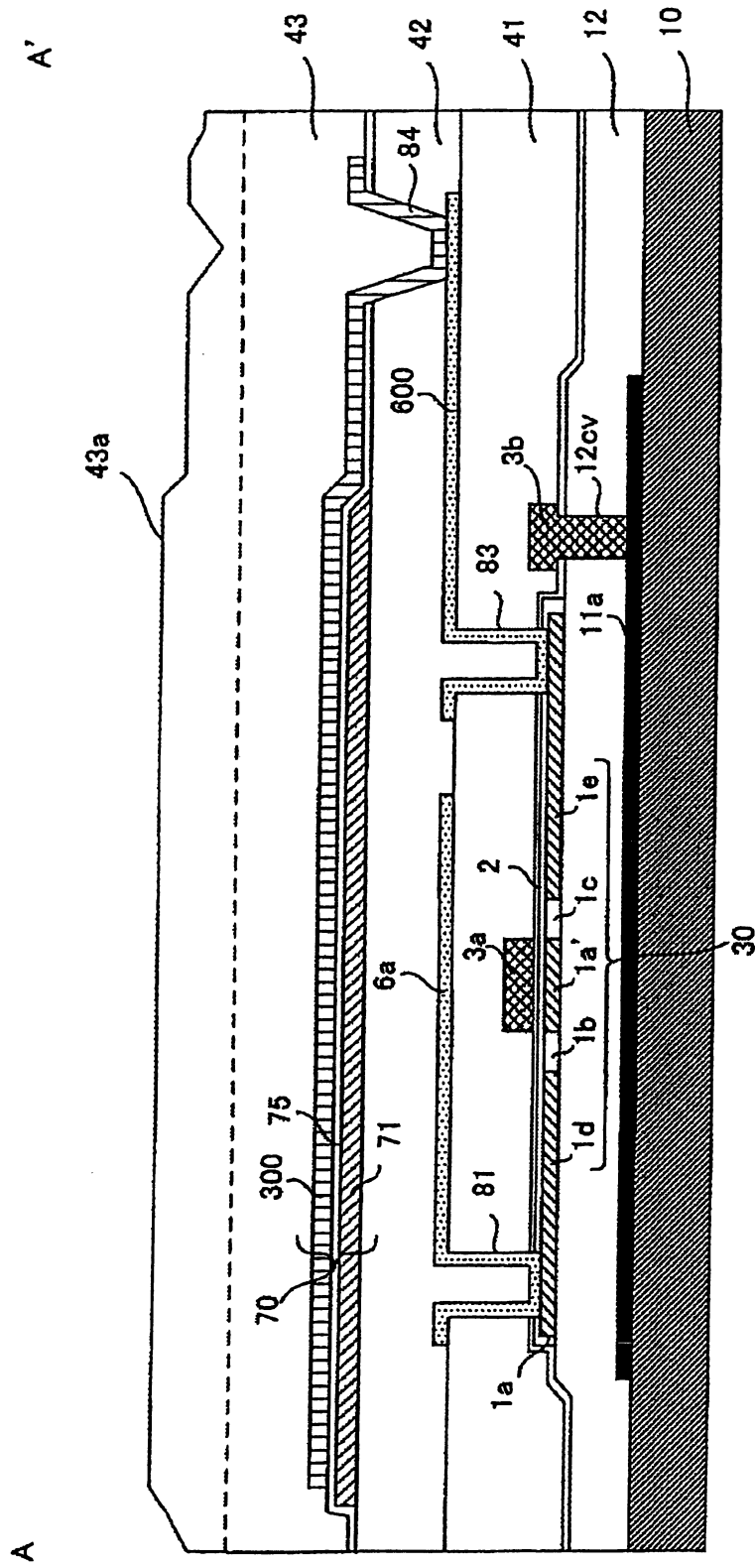
第9圖



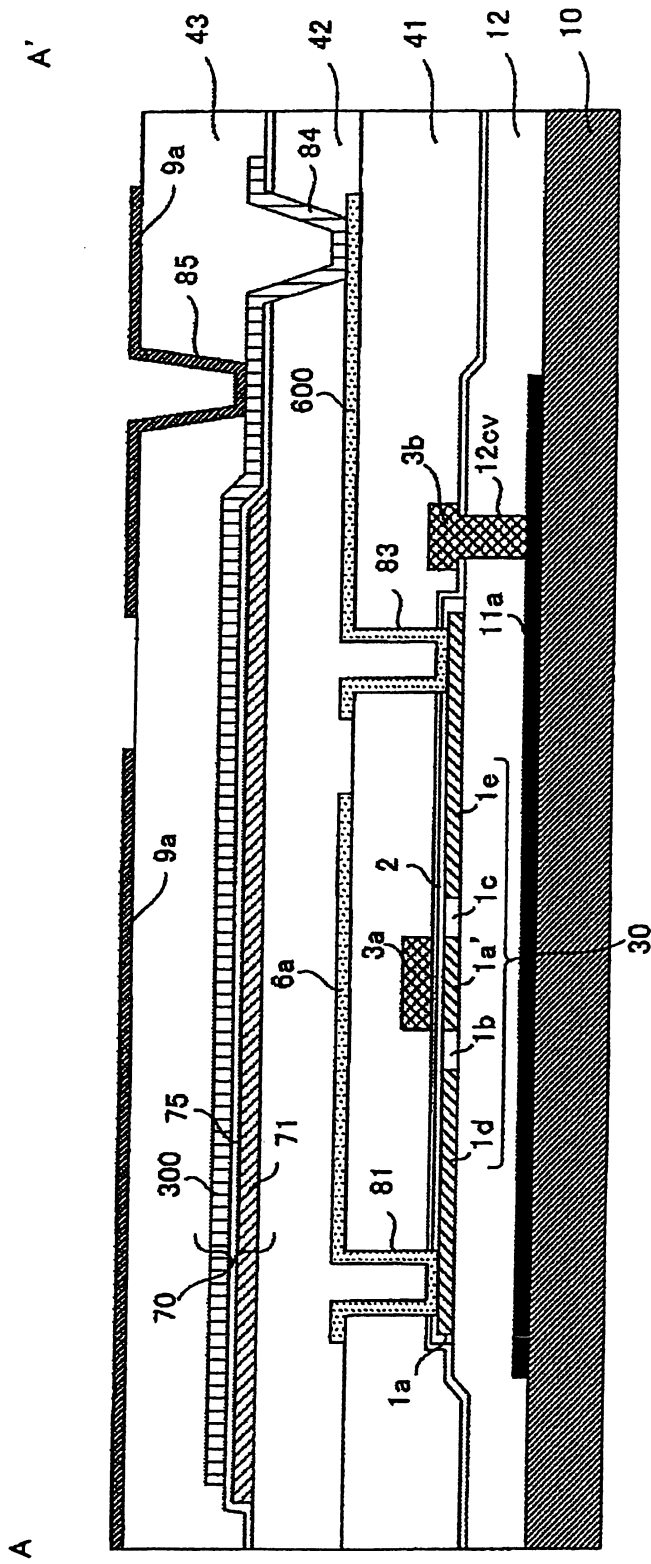
第10圖



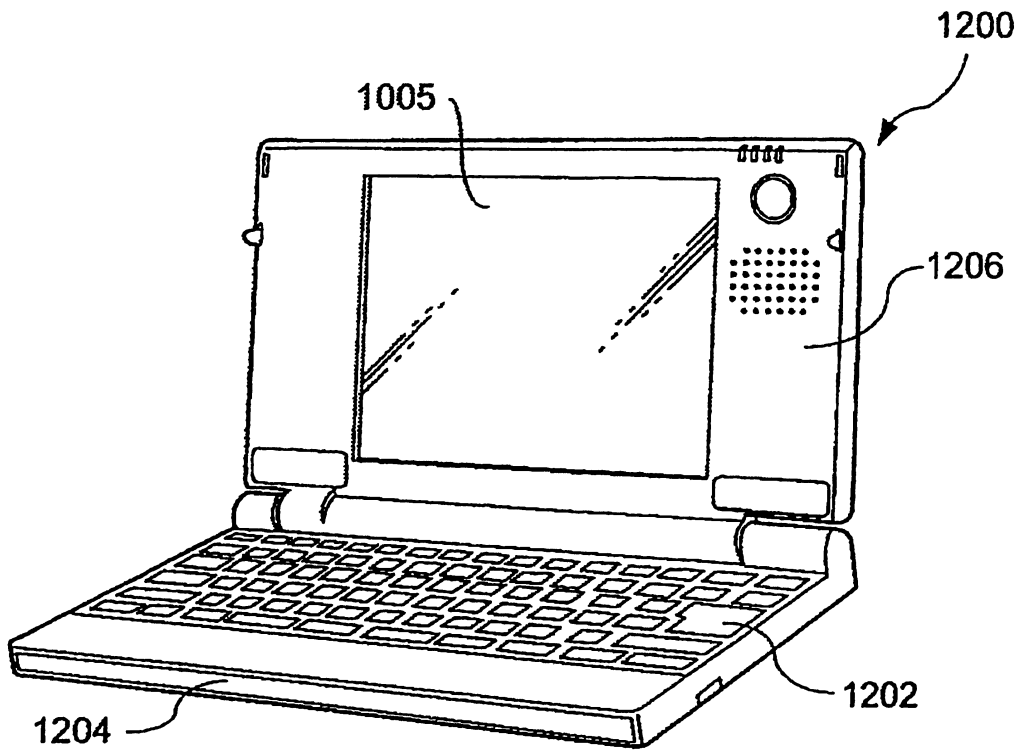
第11圖



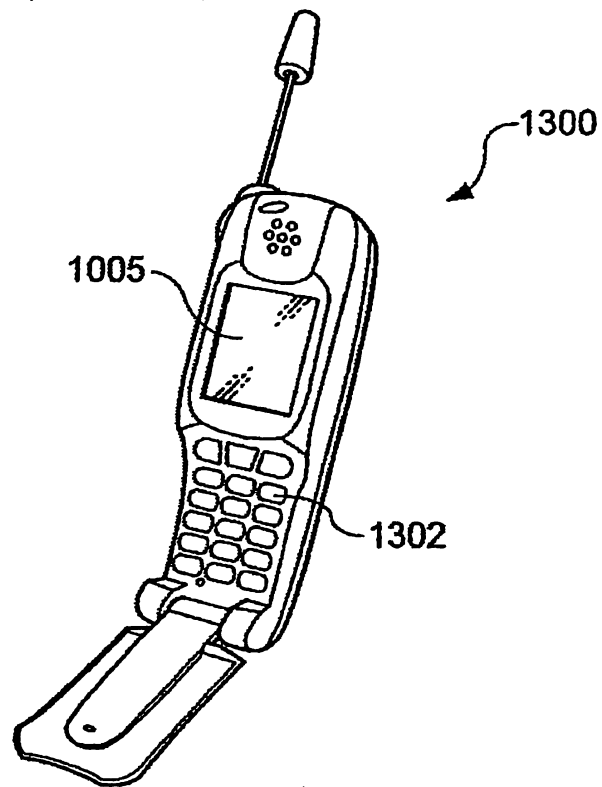
第12圖



第13圖



第15圖



第16圖

七、指定代表圖：

(一) 本案指定代表圖為：第(7)圖

(二) 本代表圖之元件符號簡單說明：

1a'：通道區域	50：液晶層
3a、3b：閘極電極	70：積蓄電容
6a：資料線	71：固定電位側電極
9a：畫素電極	75：介電質膜
10：TFT陣列基板	81、83、84、85：接觸孔
11a：掃描線	300：電容電極
12：基底絕緣膜	600：中繼層
12cv：接觸孔	A：剖面圖
16：配向膜	A'：剖面圖
20：對向基板	2：絕緣膜
21：對向電極	1a：半導體層
22：配向膜	1b：低濃度源極區域
23：遮光膜	1c：低濃度汲極區域
30：TFT	1d：高濃度源極區域
41、42、43：層間絕緣膜	1e：高濃度汲極區域

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

(此處由本局於收
文時黏貼條碼)

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95112691

※申請日期：95 年 04 月 10 日

※IPC 分類：G09F 7/30

一、發明名稱：

(中) 光電裝置及該製造方法

(英) Electro-optical device, method of manufacturing electro-optical device

二、申請人：(共 1 人)

1. 姓名：(中) 精工愛普生股份有限公司
(英) SEIKO EPSON CORPORATION

代表人：(中) 1. 花岡清二

(英) 1. HANAOKA, SEIJI

地址：(中) 日本國東京都新宿區西新宿二丁目四番一號

(英) 4-1, Nishishinjuku 2-chome, Shinjuku-ku, Tokyo 163-0811
Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 山崎康二
(英) YAMASAKI, YASUJI

國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2005/04/11 ; 2005-113146 有主張優先權

2. 日本 ; 2006/01/30 ; 2006-020094 有主張優先權

I283380

(此處由本局於收
文時黏貼條碼)

第 95112691 號專利申請案
中文說明書修正頁

96年1月7日修(更)正替換頁
民國 96 年 1 月 17 日修正

公告本

761006

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95112691

※申請日期：95 年 04 月 10 日

※IPC 分類：G09F 7/30

一、發明名稱：

(中) 光電裝置及該製造方法

(英) Electro-optical device, method of manufacturing electro-optical device

二、申請人：(共 1 人)

1. 姓名：(中) 精工愛普生股份有限公司
(英) SEIKO EPSON CORPORATION

代表人：(中) 1. 花岡清二

(英) 1. HANAOKA, SEIJI

地址：(中) 日本國東京都新宿區西新宿二丁目四番一號

(英) 4-1, Nishishinjuku 2-chome, Shinjuku-ku, Tokyo 163-0811
Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 山崎康二
(英) YAMASAKI, YASUJI

國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2005/04/11 ; 2005-113146 有主張優先權

2. 日本 ; 2006/01/30 ; 2006-020094 有主張優先權

(3)

述資料線更上層側，由下層側順序疊層固定電位側電極、介電質膜及畫素電位側電極而所構成之積蓄電容；和被配置在上述基板上俯視觀看時對應於上述資料線及掃描線而被規定之每畫素上，並且被配置在比上述積蓄電容更上層側上，被電性連接於上述畫素電位側電極及上述薄膜電晶體的畫素電極，上述資料線是由導電性遮光膜所構成，並且被形成在上述基板上包含有俯視觀看時覆蓋上述通道區域之區域。

若藉由本發明之光電裝置，於該動作時，薄膜電晶體對被掃描線所選擇之畫素位置之畫素電極，自資料線施加資料訊號，依此能夠主動驅動。此時，藉由積蓄電容，提昇畫素電極中之電位保持特性，成為能夠顯示之高對比化。並且，積蓄電容即使從下層側依照固定電位側電極、介電質膜及畫素電位側電極亦可，即使以相反順序疊層亦可。

本發明中，尤其資料線因被形成在施有平坦化處理之第1層間絕緣膜上，故覆蓋資料線之通道區域之部分，即是遮光通道區域之部分也呈平坦。依此，降低面向資料線之通道區域之側因返回光或斜光引起之亂反射或光散亂。再者，降低面向資料線之通道區域之反對側因投射光所引起之亂反射或光散亂。但是，資料線是經由施有平坦化處理，也可構成比較薄之第1層間絕緣膜，在比較接近薄膜電晶體之疊層位置，執行遮光。因此，由在投射光含有例如數10%左右之傾斜光或是光電裝置內之其他部分所反

96年1月7日修(更)正替換頁

五、中文發明摘要

發明之名稱：光電裝置及該製造方法

對液晶等之光電裝置，能夠謀求疊層構造或製程之單純化，並且可執行高品質之顯示。

其解決手段為光電裝置是具備有資料線及掃描線，和在基板上被配置在比資料線更下層側之薄膜電晶體。並且，又具備有被疊層在薄膜電晶體之上層側，施有平坦化處理之第1層間絕緣膜；在上述基板上被配置在包含俯視觀看時與上述薄膜電晶體之通道區域相向之區域的區域上，並且被配置在比資料線更上層側，由固定電位側電極、介電質膜及畫素電位側電極而所構成之積蓄電容；和被配置在每畫素上，並且被配置在比積蓄電容更上層側上，被電性連接於畫素電位側電極及薄膜電晶體的畫素電極。資料線是由導電性遮光膜所構成，並且在基板上被形成在包含有俯視觀看時覆蓋上述通道區域之區域。

六、英文發明摘要

發明之名稱：ELECTRO-OPTICAL DEVICE, METHOD OF MANUFACTURING ELECTRO-OPTICAL DEVICE

There is provided an electro-optical device. An electro-optical device includes, on a substrate, a plurality of data lines and a plurality of scanning lines that extend so as to cross each other; thin film transistors each of which is disposed lower than the data line on the substrate; first interlayer insulating films each of which is laminated on the thin film transistor and is subjected to a planarizing process; storage capacitors each of which is disposed on a region that includes a region opposite to a channel region of the thin film transistor on the substrate in plan view and disposed higher than the data line, and each of which has a structure in which a fixed potential side electrode, a dielectric film, and a pixel potential side electrode are sequentially laminated from the bottom; and pixel electrodes each of which is disposed for each pixel provided so as to correspond to the data line and the scanning line on the substrate in plan view, disposed higher than the storage capacitor, and electrically connected to the pixel potential side electrode and the thin film transistor. Further, each of the data lines is composed of a conductive light shielding film and formed in a region that includes a region to cover the channel region on the substrate in plan view.

(1)

十、申請專利範圍

第 95112691 號 專利 申請 案

中文 申請 專利 範圍 修正 本

民國 96 年 1 月 17 日 修正

1. 一種 光電 裝置，其 特徵 為：在 基板 上具備 有

互相 交差 而延伸 的資料 線和 掃描 線；

在 上述 基板 上被 配置 在比 上述 資料 線更 下層 側之 薄膜 電晶 體；

被 疊層 在 上述 薄膜 電晶 體之 上層 側，施 有平坦 化處理 之第 1 層 間絕 緣膜；

在 上述 基板 上被 配置 在包含 俯視 觀看 時與 上述 薄膜 電晶 體之 通道 區域 相向 之區域 的區域 上，並且 被配置 在比 上述 資料 線更 上層 側，由 下層 側順序 疊層 固定 電位 側電 極、介 電質 膜及 畫素 電位 側電 極而 所構成 之積蓄 電容；和

被 配置 在 上述 基板 上俯 視觀看 時對應 於上述 資料 線及 掃描 線而被 規定 之每 畫素 上，並且 被配置 在比 上述 積蓄 電容 更上 層側 上，被 電性 連接 於上述 畫素 電位 側電 極及 上述 薄膜 電晶 體之 畫素 電極，

上述 資料 線是由 導電 性遮 光膜 所構成，並且 在 上述 基板 上被 形成 在包含 有俯 視觀看 時覆蓋 上述 通道 區域 之區域。

2. 如 申請 專利 範圍 第 1 項 所記載 之光 電裝置，其中，在 上述 第 1 層 間絕 緣膜，施 有 CMP 研磨 處理，以 作為 上述 平坦 化處理。

3.如申請專利範圍第1項所記載之光電裝置，其中，上述第1層間絕緣膜是包含有以特定溫度而流動化的第1流動化材料，

在上述第1層間絕緣膜，施有使上述第1流動化材料流動之流動化處理，以作為上述平坦化處理。

4.如申請專利範圍第1項至第3項中之任一項所記載之光電裝置，其中，在上述基板上，於上述積蓄電容及上述畫素電極之層間中至少一處，疊層有被施予平坦化處理之其他層間絕緣層。

5.如申請專利範圍第1項至第3項中之任一項所記載之光電裝置，其中，上述資料線是具備有

本體部，當作上述導電性遮光膜之一部份；和

低反射部，當作上述導電性遮光膜之其他部分，被成膜於與上述本體部之上述通道區域相向之側上，相較於上述本體部反射率為低。

6.如申請專利範圍第1項至第3項中之任一項所記載之光電裝置，其中，上述資料線是具備有

本體部，當作上述導電性遮光膜之一部份；

下側低反射部，當作上述導電性遮光膜之其他部分，被成膜於與上述本體部之上述通道區域相向之側上，相較於上述本體部反射率為低；和

上側低反射部，當作上述導電性遮光膜之另一其他部分，被成膜於與上述本體部之上述通道區域相向之側的相反側上，相較於上述本體部反射率為低。

(3)

7.如申請專利範圍第1項至第3項中之任一項所記載之光電裝置，其中，又具備有

在上述基板上被配置在比上述薄膜電晶體更下層側之下側遮光膜；和

被疊層於上述下側遮光膜上，施有平坦化處理之基底絕緣膜。

8.如申請專利範圍第7項所記載之光電裝置，其中，在上述基底絕緣膜，施有CMP研磨處理，以作為上述平坦化處理。

9.如申請專利範圍第7項所記載之光電裝置，其中，上述基底絕緣膜是包含有以特定溫度而流動化之第2流動化材料，

在上述基底絕緣膜，施有使上述第2流動化材料流動之流動化處理，以作為上述平坦化處理。

10.如申請專利範圍第1項所記載之光電裝置，其中，上述資料線是被形成在施有平坦化處理之上述第1層間絕緣膜上。

11.一種光電裝置之製造方法，是屬於在基板上具備有互相交差而延伸的資料線和掃描線；經由第1層間絕緣膜而被配置在比上述資料線更下層側上之頂部閘極薄膜電晶體；被配置在比上述資料線更上層側上之積蓄電容；和被配置在比上述積蓄電容更上層側上之畫素電極的光電裝置之製造方法，其特徵為：包含有

以藉由上述資料線覆蓋上述薄膜電晶體之通道區域之

(4)

方式，在上述基板上之俯視觀看時對應於上述資料線及掃描線之交差的區域上，形成上述薄膜電晶體之步驟；

在上述薄膜電晶體上形成第1層間絕緣膜之步驟；

對上述第1層間絕緣膜施予平坦化處理之步驟；

在上述第1層間絕緣膜上，形成由導電性遮光膜所構成之上述資料線之步驟；

將積蓄電容，以在比上述資料線更上層側，固定電位側電極、介電質膜及畫素電位側電極順序被疊重而所構成之方式，在上述基板上包含俯視觀看時與上述薄膜電晶體之通道區域相向之區域的區域上，予以形成的步驟；和

在上述積蓄電容上，以被電性連接於上述薄膜電晶體及上述畫素電位側電極之方式，在上述基板上俯視觀看時對應於上述資料線及掃描線而被規定之每畫素，形成上述畫素電極之步驟。