



(12) 发明专利

(10) 授权公告号 CN 101303990 B

(45) 授权公告日 2011.08.24

(21) 申请号 200810127747.8

(22) 申请日 2008.01.31

(30) 优先权数据

020657/07 2007.01.31 JP

012240/08 2008.01.23 JP

(73) 专利权人 三洋电机株式会社

地址 日本大阪府

(72) 发明人 岡山芳央 柳瀬康行

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

H01L 21/60 (2006.01)

H01L 23/48 (2006.01)

(56) 对比文件

US 2003/0102551 A1, 2003. 06. 05, 全文.

JP 特开 2005-93652 A, 2005. 04. 07, 全文.

CN 1375869 A, 2002. 10. 23, 全文.

审查员 颜庙青

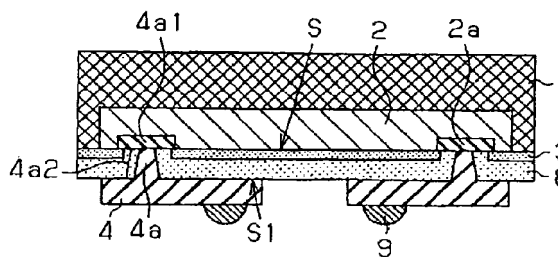
权利要求书 1 页 说明书 10 页 附图 13 页

(54) 发明名称

半导体模块的制造方法、半导体模块及便携设备

(57) 摘要

本发明涉及一种半导体模块的制造方法、半导体模块及便携设备,所述制造方法可以提高在使铜板的突起结构和半导体元件的电极相向的状态下进行连接时的定位精度的同时,谋求降低半导体模块的制造成本。准备在表面设置半导体元件的电极和图案部的半导体基板。形成具有第一主面及其相反侧的第二主面,并且包括设置在第一主面的突起部和设置在第二主面的沟部的铜板。通过调整铜板的位置使图案部和与其对应的沟部具有规定位置关系来进行突起部和电极的定位,然后经绝缘层压接铜板的第一主面侧和半导体基板,在突起部贯通绝缘层的状态下电连接突起部和电极。在第二主面侧形成规定图案的再布线图案。



1. 一种半导体模块的制造方法,其特征在于:包括

第一工序,准备在表面设置半导体元件、与该半导体元件电连接的电极和规定的第一图案部的基板;

第二工序,准备具有第一主面及其相反侧的第二主面,并且包括从所述第一主面突出设置的突起部和在所述第二主面设置的规定图案的沟部的金属板;

第三工序,通过调整金属板的位置使所述第一图案部和与其对应的沟部具有规定位置关系来进行所述突起部和所述电极的定位,然后经绝缘层压接所述金属板的所述第一主面侧和所述基板,在所述突起部贯通所述绝缘层的状态下,电连接所述突起部和所述电极;

第四工序,在所述金属板的所述第二主面侧形成规定图案的布线层。

2. 根据权利要求1所述的半导体模块制造方法,其特征在于:

所述第四工序通过深蚀刻所述金属板的所述第二主面侧并使所述沟部的底部贯通至所述第一主面,而将所述金属板加工成规定图案的布线层。

3. 根据权利要求2所述的半导体模块制造方法,其特征在于:

所述第四工序将所述金属板加工成使所述布线层的侧面和与所述布线层的所述绝缘层相反侧的主面之间的区域呈R形状的倒角形状。

4. 根据权利要求1所述的半导体模块制造方法,其特征在于:

所述第二工序包括:在平板状金属板的一面形成所述突起部的第一步骤;和以所述突起部的规定的第二图案部为基准,在所述平板状金属板的另一面形成所述沟部的第二步骤。

5. 根据权利要求1所述的半导体模块制造方法,其特征在于:

在所述基板上形成多个所述半导体元件;

在用于分隔多个所述半导体元件之间而被设置的划线区域中形成所述沟部。

6. 根据权利要求4所述的半导体模块制造方法,其特征在于:

所述第三工序将所述金属板的所述第一主面侧和所述基板加热的同时进行压接;所述第一步骤根据所述金属板的线膨胀系数和所述基板的线膨胀系数之差、所述第三工序的加热温度、距因所述第三工序的加热引起的膨胀而不移动的所述金属板的基准点的距离,在从与所述电极相向的位置向与所述金属板的膨胀方向相反侧错位的位置形成所述突起部。

7. 一种半导体模块,其特征在于:具有

设有突起部的布线层;

在表面设有半导体元件和与该半导体元件电连接并且与所述突起部对应地配置的电极的基板;

在所述布线层和所述基板之间设置的绝缘层;

在所述突起部贯通所述绝缘层的状态下,电连接所述突起部和所述电极;

所述布线层的侧面和与所述布线层的所述绝缘层相反侧的主面之间的区域呈R形状的倒角形状。

8. 一种便携设备,其特征在于:

搭载权利要求7所述的半导体模块。

半导体模块的制造方法、半导体模块及便携设备

技术领域

[0001] 本发明涉及一种半导体模块的制造方法、半导体模块及便携设备。

背景技术

[0002] 近年来,随着电子设备的小型化、高性能化,追求使用于电子设备的半导体元件(半导体模块)更加小型化。随着半导体元件的小型化,为了安装于布线基板而所需的电极间的窄间距化变得不可或缺。作为半导体元件的表面安装方法,已知在半导体元件的电极上形成焊料凸起,并且焊接焊料凸起和布线基板的焊盘电极的倒装芯片安装方法。在倒装芯片安装方法中,焊料凸起本身的大小、焊接时的电桥产生等成为制约,并限制电极的窄间距化。作为克服这种限制的方法,已知将通过半蚀刻金属板形成的突起结构作为电极或通孔,在金属板上经环氧树脂等绝缘层安装半导体元件,将半导体元件的电极连接到突起结构的方法。

[0003] 然而,在将突起结构埋入绝缘层并层积金属板、绝缘层及半导体元件进行一体化时,有必要进行突起结构和半导体元件的电极之间的定位(对准)。在现有的制造技术中,利用钻具在金属板侧设置对准用贯通孔,然后利用金属板的贯通孔和通过该贯通孔能够识别的半导体元件上的对准标记,进行金属板的突起结构和半导体元件的电极的定位。另外,在通过光刻技术和蚀刻技术将金属板加工成规定的布线图案时,也利用这种对准用贯通孔进行定位。但是,由于钻孔加工的微细化界限及其加工精度低,所以难以提高对准精度,并且难以通过因制造余量(定位余量)的降低而达到半导体元件(半导体模块)的细微化来谋求其低成本化。另外,钻孔加工自身也增加处理工序,成为增加半导体元件(半导体模块)制造成本的一个原因。

发明内容

[0004] 本发明是鉴于上述问题而作出的,其目的在于提供一种提高相向连接金属板的突起结构和半导体元件的电极时的定位精度的同时,谋求降低半导体模块的制造成本的技术。

[0005] 为解决上述问题,本发明的某一方式是半导体模块的制造方法。该半导体模块的制造方法的特征在于,包括:第一工序,准备在表面设置半导体元件、与该半导体元件电连接的电极和规定的第一图案部的基板;第二工序,准备具有第一主面及其相反侧的第二主面,并且包括从第一主面突出设置的突起部和在第二主面设置的规定图案的沟部;第三工序,通过调整金属板的位置使第一图案部和与其对应的沟部具有规定位置关系来进行突起部和电极的定位,然后经绝缘层压接金属板的第一主面侧和基板,在突起部贯通绝缘层的状态下电连接突起部和电极;第四工序,在金属板的第二主面侧形成规定图案的布线层。

[0006] 在上述结构中,第四工序也可以通过深蚀刻金属板的第二主面侧,并使沟部的底部贯通至第一主面,而将金属板加工成规定图案的布线层。

[0007] 在上述结构中,第四工序也可以将金属板加工成使布线层的侧面和与布线层的绝

缘层相反侧的主面之间的区域呈倒角形状。

[0008] 在上述结构中,第二工序也可以包括:在平板状金属板的一面形成突起部的第一步骤;和以突起部的规定第二图案部为基准,在平板状金属板的另一面形成沟部的第二步骤。

[0009] 在上述结构中,也可以在基板上形成多个半导体元件,沟部进一步被形成在用于分隔多个半导体元件之间而设置的划线区域中。

[0010] 在上述结构中,也可以第三工序将金属板的第一主面侧和基板加热的同时进行压接,第一步骤根据金属板的线膨胀系数和基板的线膨胀系数之差、第三工序中的加热温度、距因第三工序的加热引起的膨胀而不移动的金属板的基准点的距离,在从与电极相向的位置向与金属板的膨胀方向相反侧错位的位置形成突起部。

[0011] 另外,本发明的另一方式是半导体模块。该半导体模块的特征在于,包括:设有突起部的布线层,在表面设有半导体元件和与该半导体元件电连接并且与突起部对应地配置的电极的基板以及在布线层和基板之间设置的绝缘层;在突起部贯通绝缘层的状态下电连接突起部和电极;布线层的侧面和与布线层的绝缘层相反侧的主面之间的区域呈倒角形状。

[0012] 并且,本发明的再另一方式是便携设备。该便携设备的特征在于搭载上述方式的半导体模块。

附图说明

[0013] 图 1 是实施方式 1 的半导体模块的示意剖面图。

[0014] 图 2(A) ~ (D) 是用于说明具有突起部和沟部的铜板的形成方法的示意剖面图。

[0015] 图 3(A) ~ (C) 是用于说明具有突起部和沟部的铜板的形成方法的示意剖面图。

[0016] 图 4 是表示将由多个划线分隔的半导体基板配置成矩阵状的半导体晶片的平面图。

[0017] 图 5(A) ~ (C) 是用于说明半导体模块的制造过程的示意剖面图。

[0018] 图 6(A)、(B) 是用于说明半导体模块的制造过程的示意剖面图。

[0019] 图 7(A) ~ (C) 是用于说明定位方法的示意剖面图。

[0020] 图 8(A) ~ (C) 是用于说明定位方法的示意剖面图。

[0021] 图 9(A) ~ (C) 是用于说明实施方式 2 的具有突起部和沟部的铜板的形成方法的示意剖面图。

[0022] 图 10(A) ~ (C) 是用于说明具有突起部和沟部的铜板的形成方法的示意剖面图。

[0023] 图 11(A)、(B) 是用于说明半导体模块的制造过程的示意剖面图。

[0024] 图 12 是实施方式 3 的便携式电话的结构图。

[0025] 图 13 是便携式电话的部分剖面图。

[0026] 附图标记说明

[0027] 1 半导体基板;2 半导体元件;2a 电极;3 保护膜;4 再布线图案;4a 突起部;4a1 突起部的顶端部;4a2 突起部的侧面部;4b 沟部;5 划线;6 半导体模块形成区域;7a、7b 定位用图案部;8 绝缘层;9 外部连接电极(焊料球)。

具体实施方式

[0028] 现在,参照具体实施方式来描述本发明。这并不是限制本发明的范围,而是示例本发明。

[0029] 下面,根据附图说明具体体现本发明的实施方式。另外,在全部的附图中,对相同的结构要素附以相同的附图标记,适当省略其说明。

[0030] 实施方式 1

[0031] 图 1 是本实施方式的半导体模块的示意剖面图。根据图 1 说明本实施方式的半导体模块。

[0032] 本实施方式的半导体模块中的半导体基板 1 采用 P 型硅基板等,利用众所周知的技术,在其表面 S(下面侧)形成规定的电路等半导体元件 2,在成为安装面的表面 S(尤其是半导体元件 2 的外周缘部)形成与半导体元件 2 电连接的电极 2a。为了使该电极 2a 的规定区域(中央部分)露出,在半导体基板 1 表面上的区域形成保护膜 3。在半导体基板 1 的表面 S,为使电极 2a 的间距更宽,在电极 2a 及保护膜 3 上形成绝缘层 8,并且形成贯通该绝缘层 8 并连接于电极 2a 的露出面的突起部 4a,以及一体地设置该突起部 4a 的再布线图案 4。突起部 4a 设置在再布线图案 4 的第一主面 S1,在与该第一主面 S1 相反侧(下面侧)的规定区域,设置用于与半导体模块外部进行信号传递的外部连接电极(焊料球)9。

[0033] 具体地,绝缘层 8 形成在半导体基板 1 的表面 S,其厚度为例如约 $35\mu\text{m}$ 。绝缘层 8 优选采用冲压时引起塑性流动的材料。作为冲压时引起塑性流动的材料,例举环氧系热固化型树脂。绝缘层 8 采用的环氧系热固化型树脂,例如在温度 160°C 、压力 8MPa 的条件下,具有粘度为 $1\text{KPa}\cdot\text{s}$ 的特性的材料即可。另外,该材料在温度 160°C 的条件下,比较以 15MPa 冲压的情况与不冲压的情况,树脂的粘度降低至约 $1/8$ 。

[0034] 再布线图案 4 在绝缘层 8 上形成。在再布线图案 4 上一体地设置从第一主面 S1 突出并贯通该绝缘层 8 的突起部 4a。再布线图案 4 及突起部 4a 采用例如由轧制的铜构成的轧制金属。由铜构成的轧制金属与通过镀敷处理等形成的由铜构成的金属膜比较,其机械强度强,作为用于再布线的材料优良。再布线图案 4 的厚度为例如约 $20\mu\text{m}$,突起部 4a 的高度(厚度)为例如约 $35\mu\text{m}$ 。突起部 4a 设置为与其底面部平行的去掉圆锥顶点部的形状(以下称为“圆锥台”),该突起部 4a 具有与半导体基板 1 的电极 2a 的接触面平行的顶端部 4a1 和越接近顶端部 4a1 其直径(尺寸)越细地形成的侧面部 4a2。突起部 4a 的顶端(顶端部 4a1)的直径和基面的直径分别为约 $35\mu\text{m}\phi$ 和约 $50\mu\text{m}\phi$ 。另外,突起部 4a 设置在对应于电极 2a 的位置。突起部 4a 的顶端(顶端部 4a1)形成为直接与半导体基板 1 的电极 2a 连接,而电连接电极 2a 和再布线图案 4。

[0035] 另外,半导体基板 1 作为本发明的“基板”、半导体元件 2 作为本发明的“半导体元件”、电极 2a 作为本发明的“电极”、突起部 4a 作为本发明的“突起部”、沟部 4b 作为本发明的“沟部”、绝缘部 8 作为本发明的“绝缘层”、再布线图案 4 作为本发明的“布线层”的一例。

[0036] 图 2 和图 3 是用于说明具有突起部和沟部的铜板的形成方法的示意剖面图。图 4 是表示将由多个划线分隔的半导体基板配置成矩阵状的半导体晶片的平面图(俯视图)。图 5 和图 6 是用于说明图 1 示出的本实施方式的半导体模块的制造过程的示意剖面图。下面,参照图 1~图 6 说明本实施方式的半导体模块的制造过程。

[0037] 首先,如图 2(A) 所示,准备厚度至少比突起部 4a 的高度与再布线图案 4 的厚度

之和大的平板状铜板 4z。铜板 4z 采用由轧制的铜构成的轧制金属,铜板 4z 的厚度为约 100 μm 。另外,平板状铜板 4z 作为本发明的“平板状金属板”的一例。

[0038] 如图 2(B) 所示,利用光刻技术在各半导体模块形成区域 6 内的突起部形成区域形成抗蚀剂掩模 PR1a。这里,突起部形成区域的排列对应于由多个划线 5 分隔为多个半导体模块形成区域 6 的半导体晶片中的半导体基板 1 的各电极 2a 的位置。这时,在抗蚀剂掩模 PR1a 中预先形成定位(对准)用图案部,并把该定位(对准)用图案部与半导体模块形成区域 6 的外侧(例如,划线 5)的规定区域(规定位置)对准(参照图 7)。该图案部采用例如十字形、四边形或圆形等定位标记,其尺寸(全长)为例如约 5 μm ~ 500 μm 的范围。而且,通过在设置抗蚀剂掩模 PR1a 的一面的相反侧(第二主面 S2)形成抗蚀剂保护膜 PR1b 来保护铜板 4z。另外,划线 5 作为本发明的“划线区域”的一例。

[0039] 如图 2(C) 所示,以抗蚀剂掩模 PR1a 为掩模进行使用氯化二铁溶液等药液的湿蚀刻处理,并且通过在铜板 4z 表面形成分离沟,形成从铜板 4y 的第一主面 S1 突出的规定圆锥台图案的突起部 4a。这时,突起部 4a 形成为具有越接近其顶端部 4a1 直径(尺寸)越细的锥形状的侧面部 4a2。另外,突起部 4a 的高度为约 35 μm ,突起部 4a 顶端(顶端部 4a1)的直径和基面的直径分别为约 35 $\mu\text{m}\phi$ 和约 50 $\mu\text{m}\phi$ 。另外,在上述处理中,由抗蚀剂保护膜 PR1b 保护铜板 4y 的第二主面 S2 侧。

[0040] 如图 2(D) 所示,除去抗蚀剂掩模 PR1a 及抗蚀剂保护膜 PR1b。由此,在铜板 4y 的第一主面 S1 一体地形成突起部(具有顶端部 4a1 和越接近该顶端部 4a1 直径越细地形成的侧面部 4a2 的突起部)4a。另外,在半导体模块形成区域 6 的外侧(例如,划线 5)的规定区域(规定位置)形成定位用图案部(参照图 7)。另外,也可以采用银(Ag)等金属掩模替代抗蚀剂掩模 PR1a。这时,由于充分确保与铜板 4z 的蚀刻选择比,所以可谋求突起部 4a 或定位用图案部的布图的进一步细微化。

[0041] 接着,如图 3(A) 所示,将在铜板 4y 的第一主面 S1 侧设置的定位用图案部作标记进行定位,并且利用光刻技术在铜板 4y 的第二主面 S2 侧的沟部形成区域形成抗蚀剂掩模 PR2a。这时,在抗蚀剂掩模 PR2a 中预先形成定位用图案部 7a,并把该定位用图案部 7a 与半导体模块形成区域 6 的外侧(例如,划线 5)的规定区域(规定位置)对准。该定位用图案部 7a 例如采用十字形、四边形或圆形等定位标记,其尺寸(全长)为例如约 5 μm ~ 500 μm 的范围。而且,通过在设置抗蚀剂掩模 PR2a 的一面的相反侧(第一主面 S1)形成抗蚀剂保护膜 PR2b 来保护铜板 4z。另外,后述形成抗蚀剂掩模 PR2a 时的定位方法。

[0042] 如图 3(B) 所示,以抗蚀剂掩模 PR2a 为掩模进行使用氯化二铁溶液等药液的湿蚀刻处理,在铜板 4x 上形成从第二主面 S2 向下挖出设置的沟部 4b。这里,沟部 4b 的深度为约 20 μm 。由此,将沟部 4b 形成为对应于具有定位用图案部 7a 和规定线/空间图案的再布线图案 4 的空间图案。

[0043] 如图 3(C) 所示,除去抗蚀剂掩模 PR2a 和抗蚀剂保护膜 PR2b。由此,形成铜板 4x,该铜板 4x 具有从铜板 4x 的第一主面 S1 突出设置的突起部 4a 和从第二主面 S2 向下挖出设置的沟部 4b。

[0044] 另外准备如上述制造的铜板 4x,用于下面说明的本实施方式的半导体模块的制造过程。

[0045] 首先,如图 5(A) 所示,准备表面 S 具有半导体元件 2、电极 2a 和保护膜 3 的半导体

基板 1 以矩阵状形成的半导体晶片。另外,如图 4 所示,半导体晶片由多个划线 5 以格子状被分隔为多个半导体模块形成区域 6(半导体基板 1)。该半导体模块形成区域 6 是形成上述半导体模块的区域。

[0046] 具体地,如图 5(A) 所示,在 P 型硅基板等的半导体晶片内的各个半导体基板 1,利用众知技术在其表面 S(下面侧)形成规定的电路等半导体元件 2 和在其周边部与半导体元件 2 电连接的电极 2a。然后,在半导体基板 1 的表面 S 对应于铜板 4x 的定位用图案部 7a 的区域(例如,划线 5)的规定位置形成定位用图案部 7b。该定位用图案部 7b 采用例如在十字形、四边形或圆形等定位标记中与铜板 4x 的定位用图案部 7a 成为一对的标记。另外,作为电极 2a 或定位用图案部 7b 的材料采用铝等金属。然后,在去除该电极 2a 的规定区域(中央部分)的半导体基板 1 的表面 S 上的区域,形成用于保护半导体基板 1 的绝缘性保护膜 3。作为保护膜 3,采用氧化硅膜(SiO_2)或氮化硅膜(SiN)等。另外,定位用图案部 7b 作为本发明的“第一图案部”的一例。

[0047] 然后,通过调整铜板 4x 的位置使设置在铜板 4x 的第二主面 S2 侧的定位用图案部 7a 和设置在半导体基板 1 表面 S 的定位用图案部 7b 成为规定的位置关系(例如,两者重叠的状态),进行突起部 4a 和半导体基板 1 的电极 2a 的定位(重叠),并且在半导体基板 1(表面 S 侧)和形成突起部 4a 的铜板 4x(第一主面 S1 侧)之间夹持绝缘层 8。绝缘层 8 的厚度为与突起部 4a 的高度相同程度的约 $35\text{ }\mu\text{m}$ 。另外,后述铜板 4x 和半导体基板 1 的定位方法。

[0048] 如图 5(B) 所示,在如上所述的夹持的基础上,通过使用冲压装置进行冲压成形,一体化地层积半导体基板 1、绝缘层 8 及铜板 4x。冲压加工时的压力和温度分别为约 5MPa 和 200°C 。通过冲压加工,绝缘层 8 的黏度降低,绝缘层 8 产生塑性流动。由此,突起部 4a 贯通绝缘层 8,电连接突起部 4a 和电极 2a。另外,通过突起部 4a 具有形成为越接近顶端部 4a1 直径越细的侧面部 4a2,突起部 4a 顺利地贯通至绝缘层 8。其结果是,从突起部 4a 与电极 2a 的界面有效地挤压出绝缘层 8,在界面上难以残留一部分绝缘层 8。

[0049] 然后,通过利用蚀刻技术全面蚀刻铜板 4x 的第二主面 S2 侧,如图 5(C) 所示,将铜板 4x 同样地薄膜化,并且使沟部 4b 的底部贯通至第一主面 S1。由此,形成反映沟部 4b 的空间图案且具有自整合地定位用图案部 7a 和规定线/空间图案的再布线图案 4。再布线图案 4 的厚度反映沟部 4b 的深度,约为 $20\text{ }\mu\text{m}$ 。另外,由于通过全面蚀刻铜板 4x 的第二主表面 S2 侧形成再布线图案 4,所以其角部即再布线图案 4 的侧面和与绝缘层 8 相反侧的主面之间的区域变成 R 形状等的倒角形状。因此,在再布线图案 4 中形成后述的外部连接电极 9 之前,作为用于保护再布线图案 4 的保护层在层积例如光阻焊剂(未图示)时,在再布线图案 4 间易混入光阻焊剂(フォトリソレジスト)。其结果,即便伴随半导体元件 2 的小型化布线间距细微化,在再布线图案 4 和光阻焊剂之间也难以产生空隙(空洞),可抑制光阻焊剂的剥离等。

[0050] 接着,如图 6(A) 所示,使用焊料印刷法,对经突起部 4a 与电极 2a 连接的部分的再布线图案 4,形成用作为与半导体模块外部进行信号接收发送的外部连接端子而起作用的外部连接电极(焊料球)9。具体地,利用印网掩模,将用树脂和焊料材料做成膏状的“焊料膏”印刷在期望的部位,通过加热至焊料熔化温度形成外部连接电极(焊料球)9。或者作为其他方法,也可以预先在再布线图案 4 侧涂布焊剂,将焊料球设置在再布线图案 4。

[0051] 如图 6(B) 所示,沿着分隔为多个半导体模块形成区域 6 的划线 5,通过切割半导体晶片对半导体基板 1 进行个别化。之后,通过药液洗净处理除去切割时产生的残渣等。

[0052] 通过以上工序,能够制造上述图 1 示出的本实施方式的半导体模块。

[0053] 以下,说明本实施方式的具有突起部的金属板(铜板)的定位方法。

[0054] 首先,图 7 是用于说明在第一主面具有突起部的铜板的第二主面形成沟部时的定位方法的示意剖面图。

[0055] 如图 7(A) 所示,在具有对准功能的曝光装置中,使用固定于掩模支架 40 的沟部形成用掩模(设有规定的线/空间图案 41a 与定位用图案部 7c 的掩模)41,在铜板 4y 的第二主面 S2 形成沟部时,首先,投影沟部形成用掩模 41(定位用图案部 7c)的定位用图案部 7c 的像,通过设置在沟部形成用掩模 41(定位用图案部 7c)的下面侧的 CCD 照相机等摄像部件 42 来拍摄。然后,将该摄影数据输入计算机,存储定位用图案部 7c 的图像。

[0056] 如图 7(B) 所示,将固定于基板支架 43 的铜板 4y 插入规定的位置。在该铜板 4y 中,经由上述图 2(A) ~ (D) 示出的工序,在第一主面 S1 上形成突起部 4a 及定位用图案部 7d,并且,在第二主面 S2 形成抗蚀剂膜 PR2。另外,铜板 4y 固定在基板支架 43,使得该第二主面 S2 上的抗蚀剂膜 PR2 与沟部形成用掩模 41 相向。另外,定位用图案部 7d 作为本发明的“第 2 图案部”的一例。

[0057] 然后,使用与上述相同的 CCD 照相机等摄像部件 42,拍摄铜板 4y 的定位用图案部 7d。

[0058] 接着,以先前存储的沟部形成用掩模 41 的定位用图案部 7c 的图像为基准,重合铜板 4y 的定位用图案部 7d 的图像,将基板支架 43 的位置移动并调整为使两者具有规定的位置关系。这样,可以进行铜板 4y 与沟部形成用掩模 41 的定位。

[0059] 如图 7(C) 所示,以定位沟部形成用掩模 41 与铜板 4y 的状态,将基板支架 43 移动至沟部形成用掩模 41 侧,使抗蚀剂膜 PR2 接近或接触沟部形成用掩模 41 后进行曝光。在如此曝光后,经过规定的热处理及显影工序后,形成如图 3(A) 所示的抗蚀剂掩模 PR2a。

[0060] 如上所述,由于可以采用曝光装置的对准功能进行定位,所以容易实现高精度的定位。

[0061] 接着,图 8 是用于说明铜板的突起部与半导体基板的电极的定位方法的示意剖面图。

[0062] 如图 8(A) 所示,在具有对准功能的压接装置(粘合装置)中,投影固定于固定支架 50 的半导体晶片(具有电极 2a 与定位用图案部 7b 的半导体基板 1)的定位用图案部 7b 的像,通过设置在半导体晶片(半导体基板 1)下面侧的 CCD 照相机等摄像部件 52 来拍摄。然后,将该摄影数据输入计算机,存储定位用图案部 7b 的图像。

[0063] 如图 8(B) 所示,在将固定于基板支架 53 的铜板 4x 插入规定位置,并且在半导体晶片(半导体基板 1)和铜板 4x 之间插入配置绝缘层 8。在该铜板 4x 中,在第一主面 S1 形成突起部 4a 及定位用图案部(参照图 7),并且在第二主面 S2 形成规定图案的沟部 4b 和定位用图案部 7a。然后,铜板 4x 以使该第一主面 S1 的突起部 4a 与半导体晶片(半导体基板 1)相向的状态固定于基板支架 53。

[0064] 然后,使用与上述相同的 CCD 照相机等摄像部件 52,拍摄铜板 4x 的定位用图案部 7a。

[0065] 接着,以先前存储的半导体晶片(半导体基板1)的定位用图案部7b的图像为基准,重合铜板4x的定位用图案部7a的图像,将基板支架53的位置移动并调整为使两者具有规定的位置关系。这样进行铜板4x与半导体晶片(半导体基板1)的定位。

[0066] 如图8(C)所示,以定位铜板4x与半导体晶片(半导体基板1)的状态,使基板支架53移动到半导体晶片(半导体基板1)侧,将铜板4x经绝缘层8压接在半导体晶片(半导体基板1)上。这时,通过突起部4a贯通绝缘层8,电连接突起部4a和半导体基板1的电极2a。另外,也可以在定位后,利用其他装置进行压接处理。

[0067] 这样,由于可以处理上述图5(A)及图5(B)示出的工序,并且采用压接装置(粘合装置)的对准功能进行定位,所以可以容易实现高精度的定位。

[0068] 根据本实施方式的半导体模块的制造方法,可以得到以下效果。

[0069] (1)在第一主面S1具有突起部4a的铜板4x中,在其相反侧的第二主面S2设置沟部4b,在将这样的铜板4x压接在半导体基板1时,由于将沟部4b用作定位用标记,因此不需要现有的通过钻孔加工而形成的定位用图案部(对准用贯通孔)的工序,以低成本制造半导体模块。另外,由于通过将用于定位的标记设为对应于再布线图案4的空间图案的沟部4b,利用对应于再布线图案4的加工精度可以进行定位,所以和现有的使用通过钻孔加工而形成的定位用图案部(对准用贯通孔)的定位相比,可以高精度地进行定位。其结果,以低成本制造在铜板4x的突起部4a与半导体基板1的电极2a压接时高精度地定位突起部4a和电极2a的半导体模块。

[0070] (2)在第一主面S1具有突起部4a的铜板4x中,在其相反侧的第二主面S2设置对应于再布线图案4的空间图案的沟部4b,由于在将这样的铜板4x压接在半导体基板1后,通过将该沟部4b的底部贯通,使铜板4x加工成再布线图案4,因此压接后的再布线图案4的形成不需要光刻工序,可以低成本制造半导体模块。

[0071] (3)在第一主面S1具有突起部4a的铜板4x中,由于通过在其相反侧的第二主面S2设置沟部4b,至少在沟部4b部分可以降低因铜板4x被薄膜化而导致的铜板4x的弯曲,所以可以更加提高铜板4x与半导体基板1在压接时的定位精度。

[0072] (4)在平板状铜板4z的一面形成突起部4a后,通过不采用现有的通过钻孔加工而形成的定位用图案部(对准用贯通孔),而以突起部4a的定位用图案部7d为基准,在平板状铜板4z的其它面形成沟部4b,可以高精度地控制沟部4b与位于其相反面的突起部4a的位置关系。因此,在利用沟部4b作为定位用标记时,可以更高精度地进行突起部4a与半导体基板1的电极2a的定位。

[0073] (5)划线5通常是将纵横形成于半导体晶片(半导体基板1)表面的多个半导体元件2包围以分隔成各个半导体元件2的格子状区域,是将半导体晶片(半导体基板1)切割而个别化时被去除的区域。因此,在划线5中设置沟部4b(定位用图案部7a)时可不考虑半导体元件2的电极2a等的、再布线图案4的布局,并且,在重新制造其他半导体元件时也可以将该沟部4b通用化并利用。所以,可通过将铜板4x的沟部4b(定位用图案部7a)在分隔多个半导体元件2间的划线5中进一步形成,可以更低成本地制造在压接铜板4x和半导体基板1时提高突起部4a和电极2a的定位精度的半导体模块。

[0074] (6)由于在半导体模块被个别化前的半导体晶片的状态下,一并压接具有突起部4a和沟部4b的铜板4x而形成再布线图案4,所以和对每个半导体模块单独压接铜板4x形

成再布线图案 4 等情况相比,可以降低半导体模块的制造成本。

[0075] (7) 根据本制造方法,由于可以高精度地进行铜板 4x 的突起部 4a 和半导体基板 1 的电极 2a 的定位,所以可以降低两者的定位余量,例如,可以使半导体基板 1 的电极 2a 的尺寸(尺寸)达到细微化。因此,可以将半导体模块实现小型化。

[0076] (8) 再布线图案 4 由于其侧面和与绝缘层 8 相反侧的主面之间的区域呈倒角形状,所以在层积用于保护再布线图案 4 的保护层时,在再布线图案 4 之间易进入保护层。因此,即便随着半导体元件 2 的小型化进行布线间距的细微化,在再布线图案 4 与保护层之间也难以产生空隙(空洞),可抑制保护层的剥离等,其结果提高半导体模块的安装可靠性。

[0077] 实施方式 2

[0078] 在上述实施方式 1 中,虽然在铜板 4z 中对应于半导体基板 1 的各电极 2a 的位置形成了突起部 4a,但是本实施方式与实施方式 1 不同的方面在于,在考虑了铜板 4x 和半导体基板 1 的各自的线膨胀系数的差异、压接铜板 4x 和半导体基板 1 时的加热温度以及距由于加热引起的膨胀而不移动的铜板 4x 的基准点的距离的位置上形成突起部 4a。下面说明本实施方式。关于与实施方式 1 相同的构造、方法,附以相同的符号,省略其说明。

[0079] 图 9 和图 10 是用于说明本实施方式的具有突起部和沟部的铜板的形成方法的示意剖面图。图 11 是用于说明本实施方式的半导体模块的制造过程的示意剖面图。

[0080] 如图 9(A) 所示,利用光刻技术,在准备的铜板 4z 的规定突起部形成区域形成抗蚀剂掩模 PR1a。规定的突起部形成区域是根据后述的具有突起部 4a 和沟部 4b 的铜板 4x 的线膨胀系数和半导体基板 1 的线膨胀系数之差、压接铜板 4x 与半导体基板 1 时的加热温度、距因加热引起的膨胀而不移动的铜板 4x 的基准点的距离,从与电极 2a 相向的位置向与铜板 4x 的膨胀方向相反侧错位的位置。这里,铜板 4x 和由硅构成的半导体基板 1 的线膨胀系数分别为约 17ppm/°C 和约 3ppm/°C。另外,由于加热引起的膨胀而不移动的基准点通常是铜板 4x 的中心点。

[0081] 在本实施方式中,如图 4 所示,在将由多个划线 5 分隔的半导体基板 1 配置成矩阵状的半导体晶片上压接铜板 4x。因此,使划线 5 的宽度狭窄,该狭窄对应于铜板 4x 的线膨胀系数和半导体基板 1 的线膨胀系数之差以及压接时的加热温度的距离。即,在本实施方式中,以对应于半导体基板 1 的铜板 4x 的分隔单位,将铜板 4x 的突起部 4a 向半导体晶片的中心方向内侧错位。另外,将对应于半导体晶片的中心点的铜板 4x 的点作为由于加热引起的膨胀而不移动的基准点,并且缩小各划线 5 的宽度。因此,越是远离基准点的铜板 4x 的分隔区,至中心方向的移动距离越大,即,突起部 4a 以分隔单位并且对应于距基准点的距离的距离进行错位。具体地,例如在半导体基板 1 的大小为一边 10mm 时,将各划线 5 的宽度缩小 10 μm。另外,在图 9 中将位于中央的半导体模块形成区域 6 的铜板 4z 的分隔设为对应于半导体晶片中央的半导体基板 1 的分隔。

[0082] 如图 9(B) 所示,将抗蚀剂掩模 PR1a 作为掩模进行湿蚀刻处理并形成突起部 4a。

[0083] 如图 9(C) 所示,除去抗蚀剂掩模 PR1a 和抗蚀剂保护膜 PR1b。由此,在铜板 4y 的第一主面 S1 一体地形成突起部 4a。

[0084] 接着,如图 10(A) 所示,利用光刻技术在铜板 4y 的第二主面 S2 侧的沟部形成区域形成抗蚀剂掩模 PR2a。

[0085] 如图 10(B) 所示,将抗蚀剂掩模 PR2a 作为掩模进行湿蚀刻处理并形成沟部 4b。这

里,在以对应于铜板 4x 的线膨胀系数和半导体基板 1 的线膨胀系数之差、加热温度、距因加热而不移动的基准点的距离之距离,向与铜板 4x 的膨胀方向相反侧错位的位置形成沟部 4b,并使该沟部 4b 对应于突起部 4a 的区域。在本实施方式中,相对于一边 10mm 的半导体基板 1,将各划线 5 的宽度缩小 $10\mu\text{m}$,以对应于各半导体基板 1 的铜板 4y 的分隔单位,将沟部 4b 向半导体晶片的中心方向内侧错位。

[0086] 如图 10(C) 所示,除去抗蚀剂掩模 PR2a 和抗蚀剂保护膜 PR2b。由此,形成具有突起部 4a 和沟部 4b 的铜板 4x。

[0087] 另外准备如上述制造的铜板 4x,用于下面说明的本实施方式的半导体模块的制造过程。

[0088] 首先,如图 11(A) 所示,准备在表面 S 具有半导体元件 2、电极 2a 及保护膜 3 的半导体基板 1 以矩阵状形成的半导体晶片。然后,在半导体基板 1(表面 S 侧)和形成有突起部 4a 的铜板 4x(第一主面 S1 侧)之间夹持绝缘层 8。这时,与实施方式 1 同样,也可以通过将铜板 4x 的位置调整为使设置在铜板 4x 的第二主面 S2 侧的定位用图案部 7a 和设置在半导体基板 1 表面 S 的定位用图案部 7b 具有规定位置关系来进行铜板 4x 和半导体基板 1 的定位。

[0089] 如图 11(B) 所示,通过使用冲压装置进行冲压成形来一体化层积半导体基板 1、绝缘层 8 及铜板 4x。由此,突起部 4a 贯通绝缘层 8,电连接突起部 4a 和电极 2a。这里,由于利用冲压装置进行冲压成形时的温度上升,铜板 4x 和半导体基板 1 产生热膨胀。如上所述,由于突起部 4a 被形成在以铜板 4x 和半导体基板 1 的线膨胀系数之差、加热温度、距对应因加热而不移动的基准点的距离的距离错位的位置,所以,通过利用冲压装置进行冲压成形时的热膨胀,突起部 4a 移动至与电极 2a 相向的位置。因此,可以更加高精度地定位突起部 4a 和电极 2a,其结果进一步提高突起部 4a 与电极 2a 之间的连接可靠性。另外,由于沟部 4b 也形成在以与突起部 4a 相同距离错位的位置上,所以通过热膨胀沟部 4b 移动至对应于再布线图案 4 的位置。

[0090] 接着,再布线图案 4 的形成、外部连接电极 9 的形成以及半导体基板 1 的个别化与实施方式 1 相同,省略其说明。

[0091] 根据本实施方式的半导体模块的制造方法,除实施方式 1 的上述 (1) ~ (8) 的效果外,还可以得到以下的效果。

[0092] (9) 在从与电极 2a 相向的位置向与铜板 4x 的膨胀方向相反侧,以铜板 4x 的线膨胀系数和半导体基板 1 的线膨胀系数之差、压接时的加热温度、距对应因加热而不移动的基准点的距离的距离错位的位置形成突起部 4a。因此,可以制造在压接铜板 4x 的突起部 4a 与半导体基板 1 的电极 2a 时,更加高精度地定位突起部 4a 和电极 2a 的半导体模块,可以进一步提高半导体模块的连接可靠性。

[0093] 实施方式 3

[0094] 下面,说明具有本发明各实施方式的半导体模块的便携设备。作为便携设备,示出搭载于便携式电话的例子,但是,例如也可以是个人用便携信息终端 (PDA)、数码录像机 (DVC) 及数码相机 (DSC) 等电子设备。

[0095] 图 12 是本发明实施方式的具有半导体模块的便携式电话结构图。便携式电话 111 构成为利用可动部 120 连接第一框体 112 和第二框体 114。第一框体 112 和第二框体 114

以可动部 120 为轴可以转动。在第一框体 112 设置有显示字符、图像等信息的显示部 118、扬声器部 124。在第 2 框体 114 设置有操作用按钮等操作部 122、麦克风部 126。另外,将本发明各实施方式的半导体模块搭载于这种便携式电话 111 的内部。

[0096] 图 13 是图 12 示出的便携式电话的部分剖面图(第一框体 112 的剖面图)。本发明各实施方式的半导体模块经外部连接电极 9 搭载于印刷基板 128 上,经这种印刷基板 128 与显示部 118 等电连接。另外,在半导体模块的背面侧(与外部连接电极 9 相反侧的一面)设置金属基板等散热基板 116,例如,使从半导体模块产生的热不在第一框体 112 内部聚集,而有效地向第一框体 112 的外部散热。

[0097] 根据本发明实施方式的具有半导体模块的便携设备,可以得到以下效果。

[0098] (10) 由于提高突起部 4a 和电极 2a 之间的定位精度,提高半导体模块的连接可靠性,所以提高搭载这种半导体模块的便携设备的可靠性。

[0099] (11) 由于降低半导体模块的制造成本,所以可以抑制搭载这种半导体模块的便携设备的制造成本。

[0100] 本发明不限于上述的各实施方式,可以根据本领域技术人员的知识添加各种设计变更等变形,添加这种变形的实施方式也包含在本发明的范围。

[0101] 在上述实施方式中,示出了在划线 5 内设置定位用图案部 7b 及与其对应的定位用图案部 7a 的例子,但本发明不限于此,例如也可以设置在半导体模块形成区域 6 内。这时,可以具有上述 (5) 以外的效果。

[0102] 在上述实施方式中,示出了将铜板 4x 的突起部 4a 做成越接近该顶端部 4a1 直径越变细的圆锥台的例子,但本发明不限于此,例如也可以是具有规定直径(尺寸)的圆柱状突起部。另外,采用球型作为突起部 4a,但也可以是四边形等多边形。这时也可以具有同样的效果。

[0103] 在上述实施方式中,示出了为使半导体基板 1(半导体元件 2)的电极 2a 的间距更宽,将突起部 4a 埋入绝缘层 8 并层积铜板 4x、绝缘层 8 及半导体元件 2 形成再布线图案 4,然后在其背面侧设置外部连接电极(焊料球)9 的例子,但本发明不限于此,例如也可使用具有突起部和沟部的铜板,反复形成布线层使其多层化。由此可以得到提高布线层和突起部(相当于通孔接触)的定位精度的多层布线。

[0104] 相关申请的交叉引用

[0105] 本申请基于并主张 2007 年 1 月 31 日提交的在先日本专利申请 2007-020657 和 2008 年 1 月 23 提交的日本专利申请 2008-012240 的优先权,这里参照其全部内容。

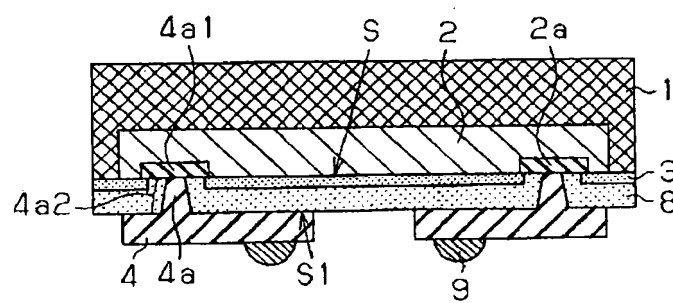
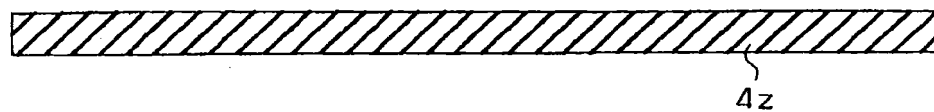
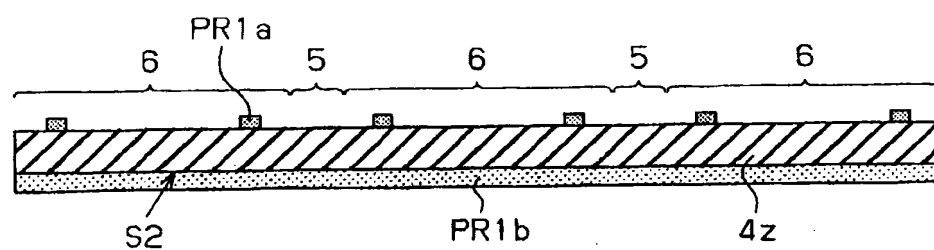


图 1

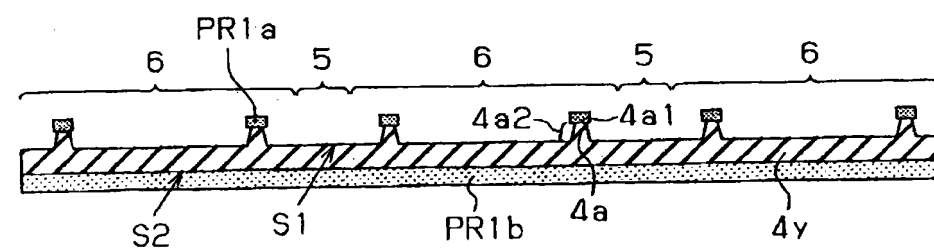
(A)



(B)



(C)



(D)

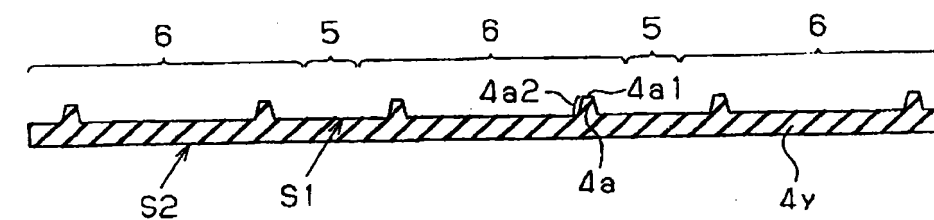


图 2

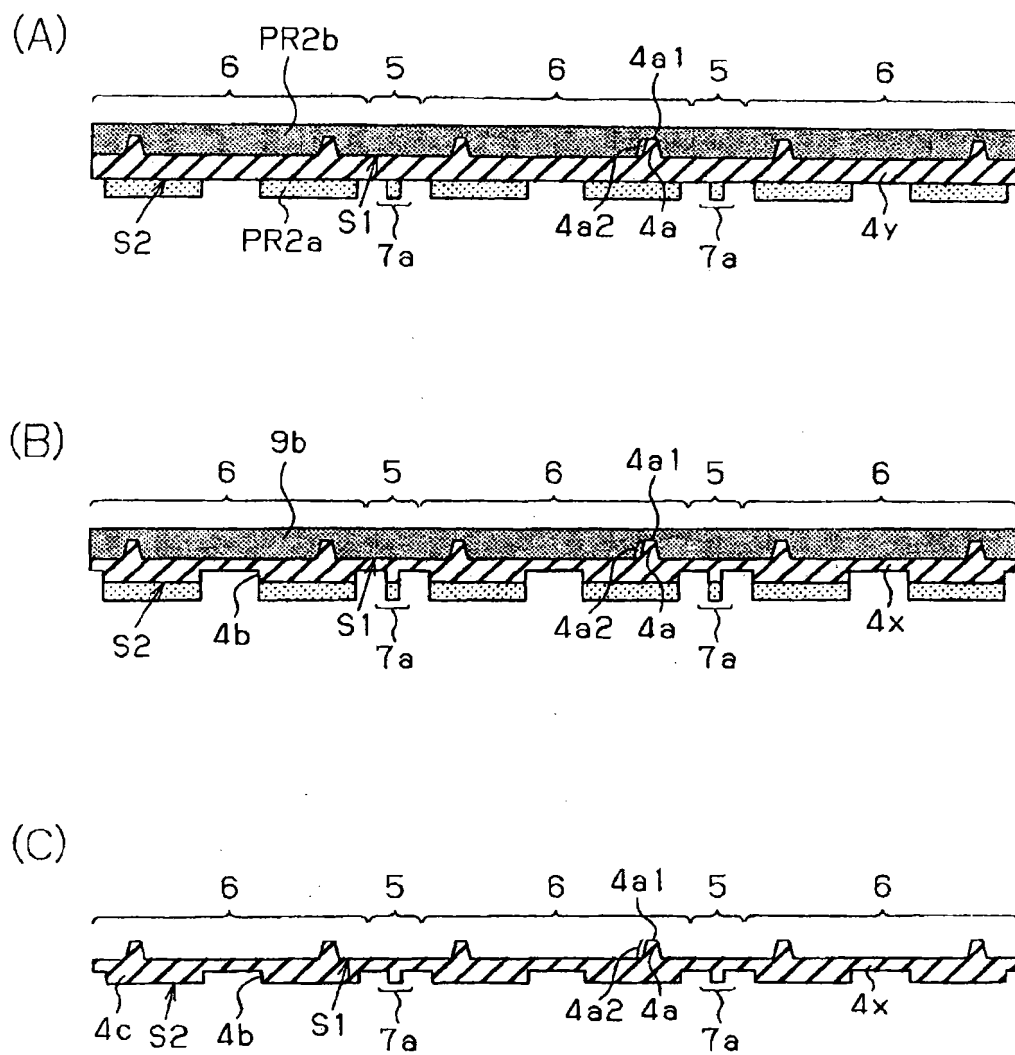


图 3

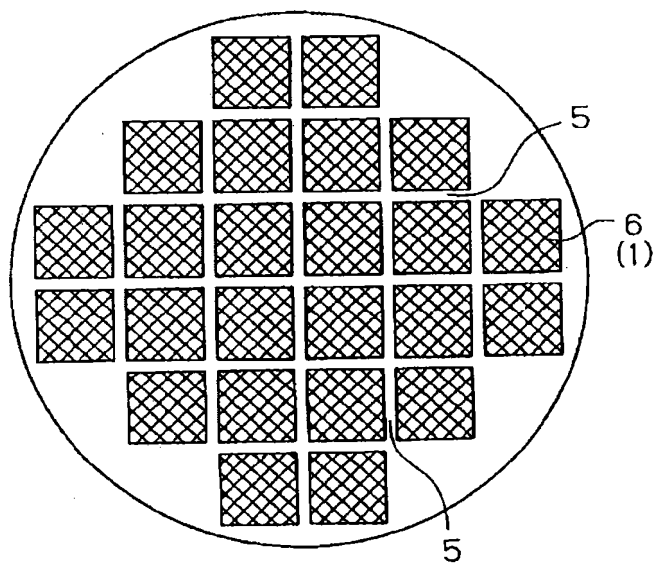
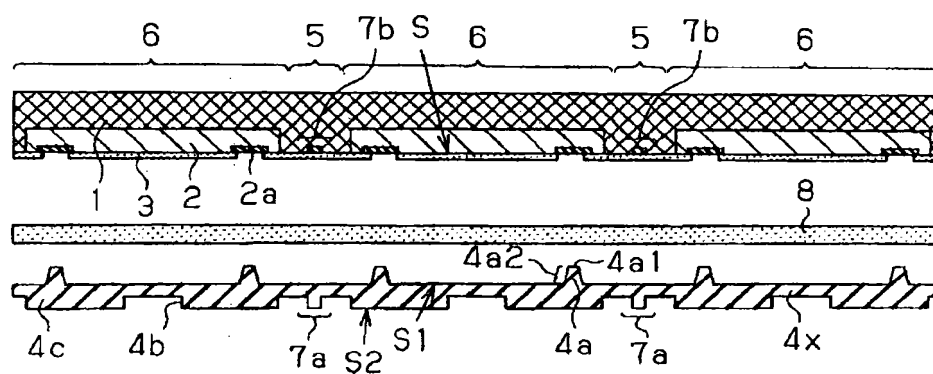
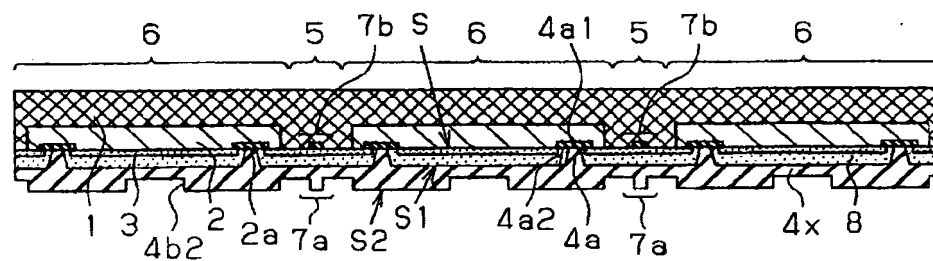


图 4

(A)



(B)



(C)

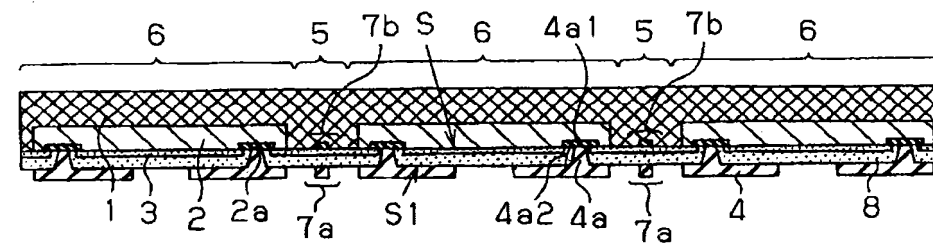


图 5

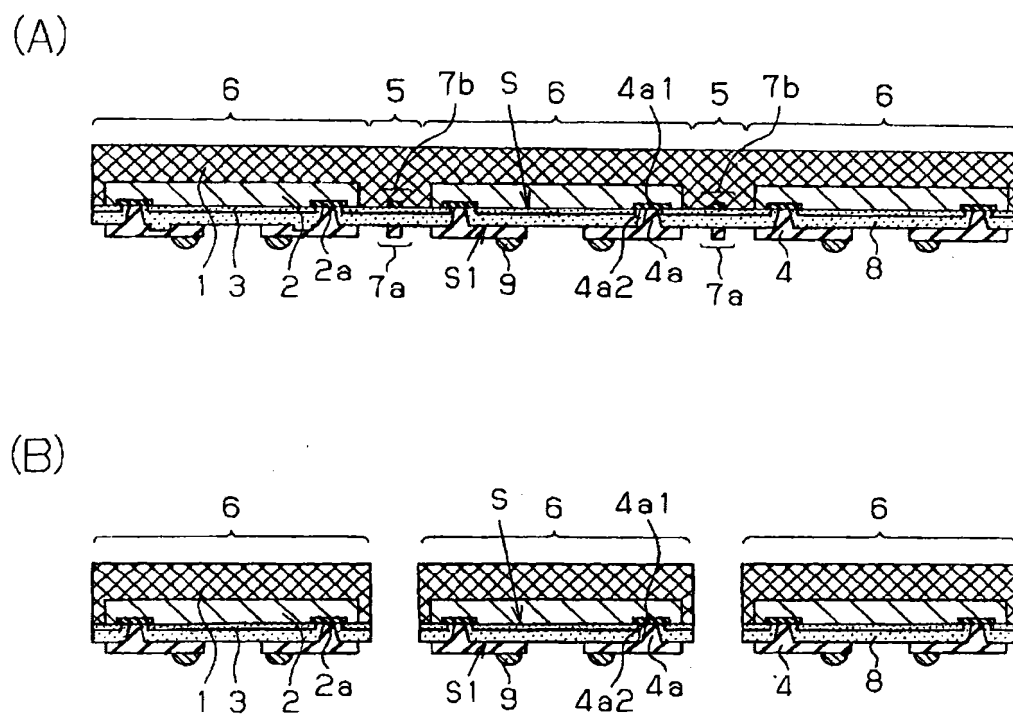
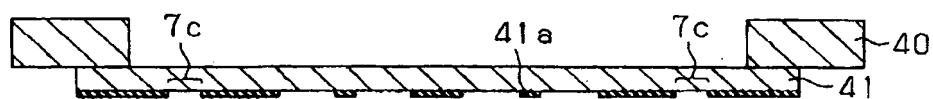
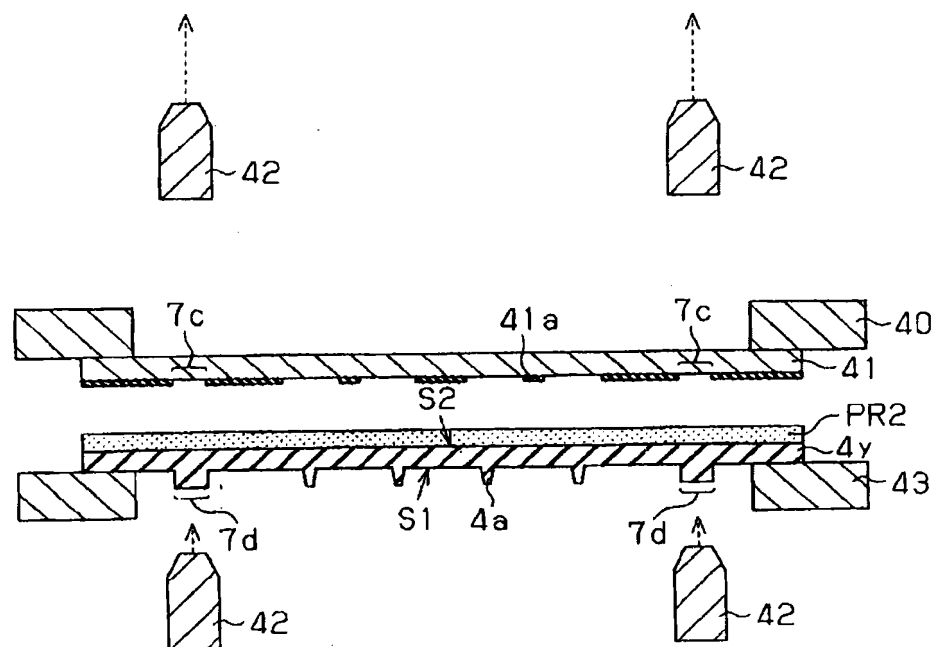


图 6

(A)



(B)



(C)

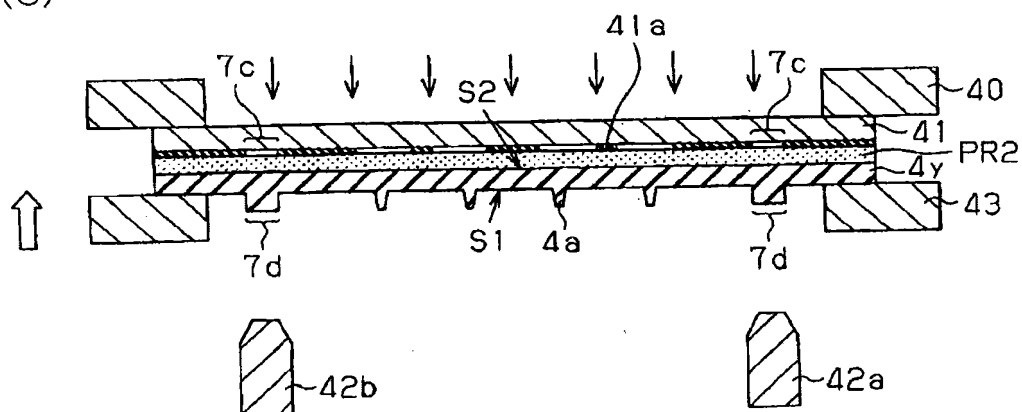


图 7

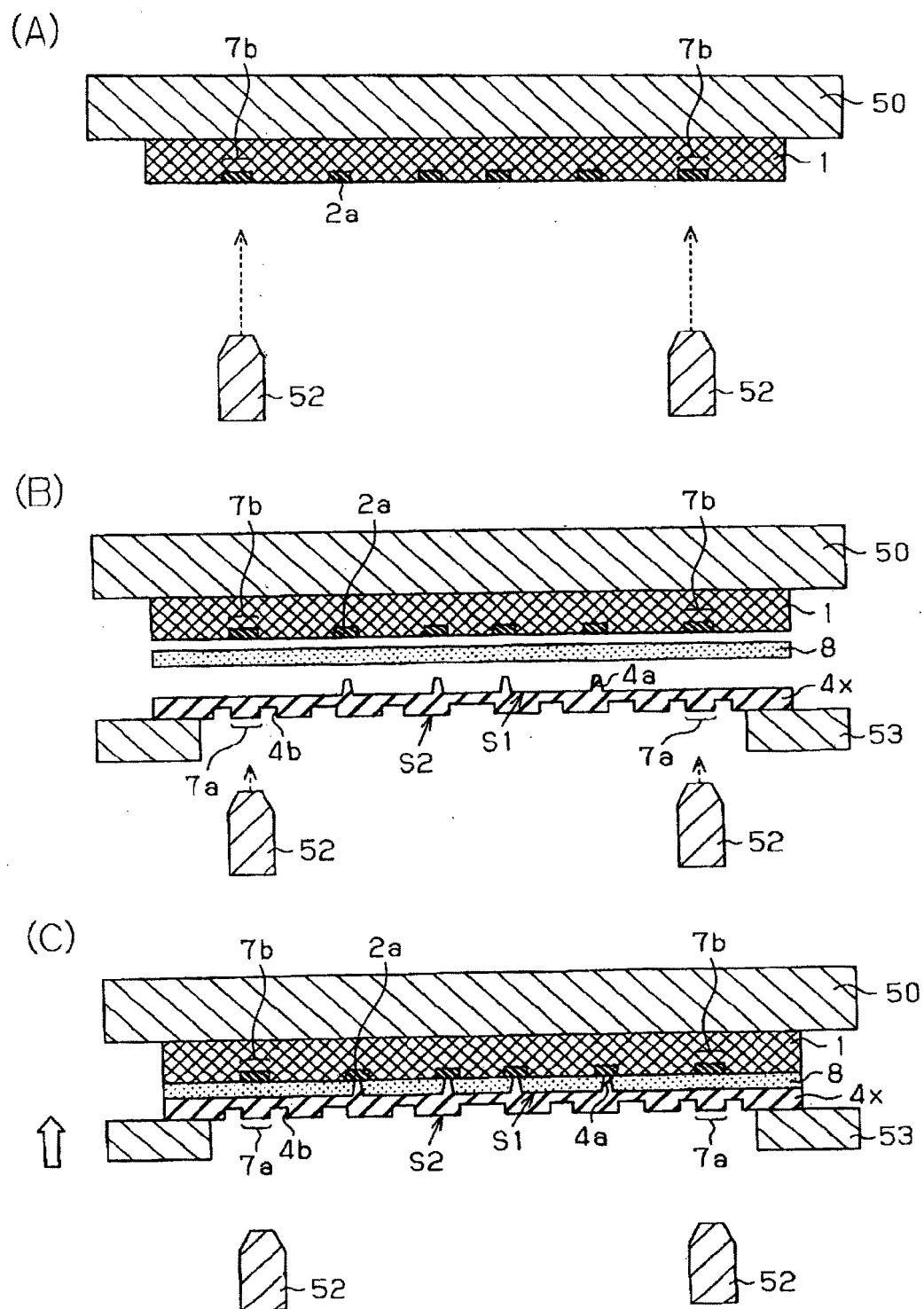


图 8

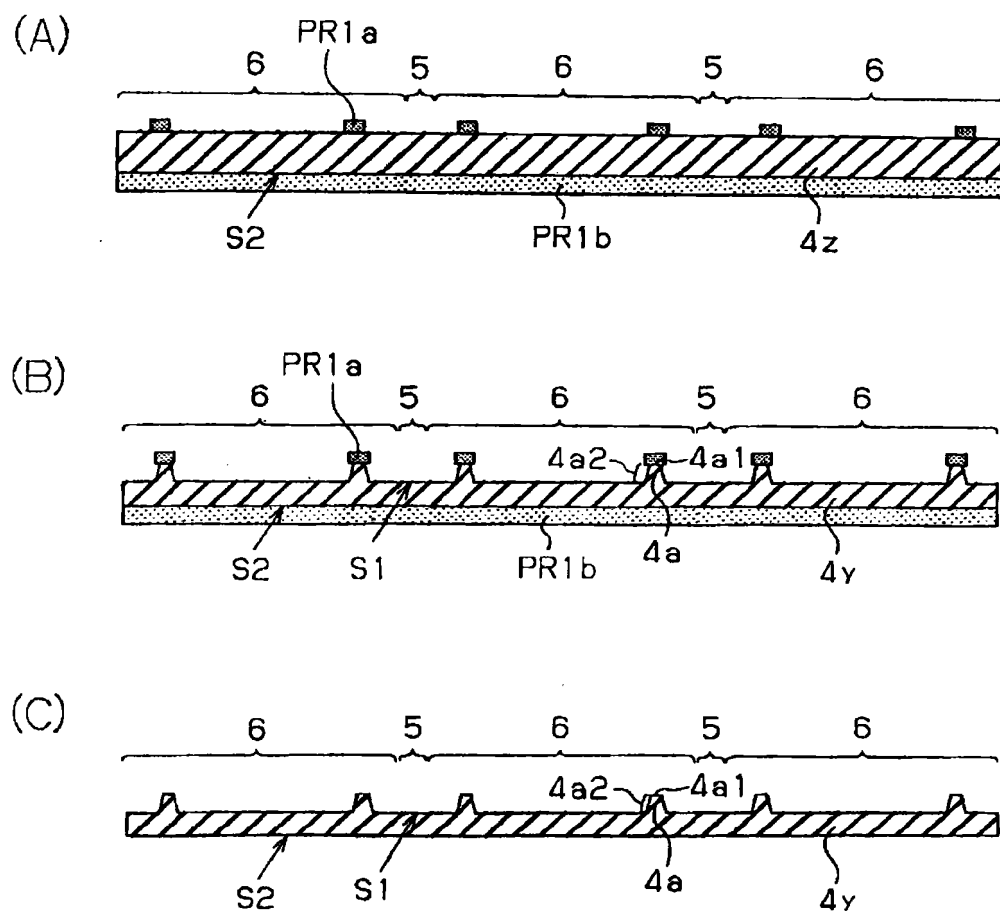


图 9

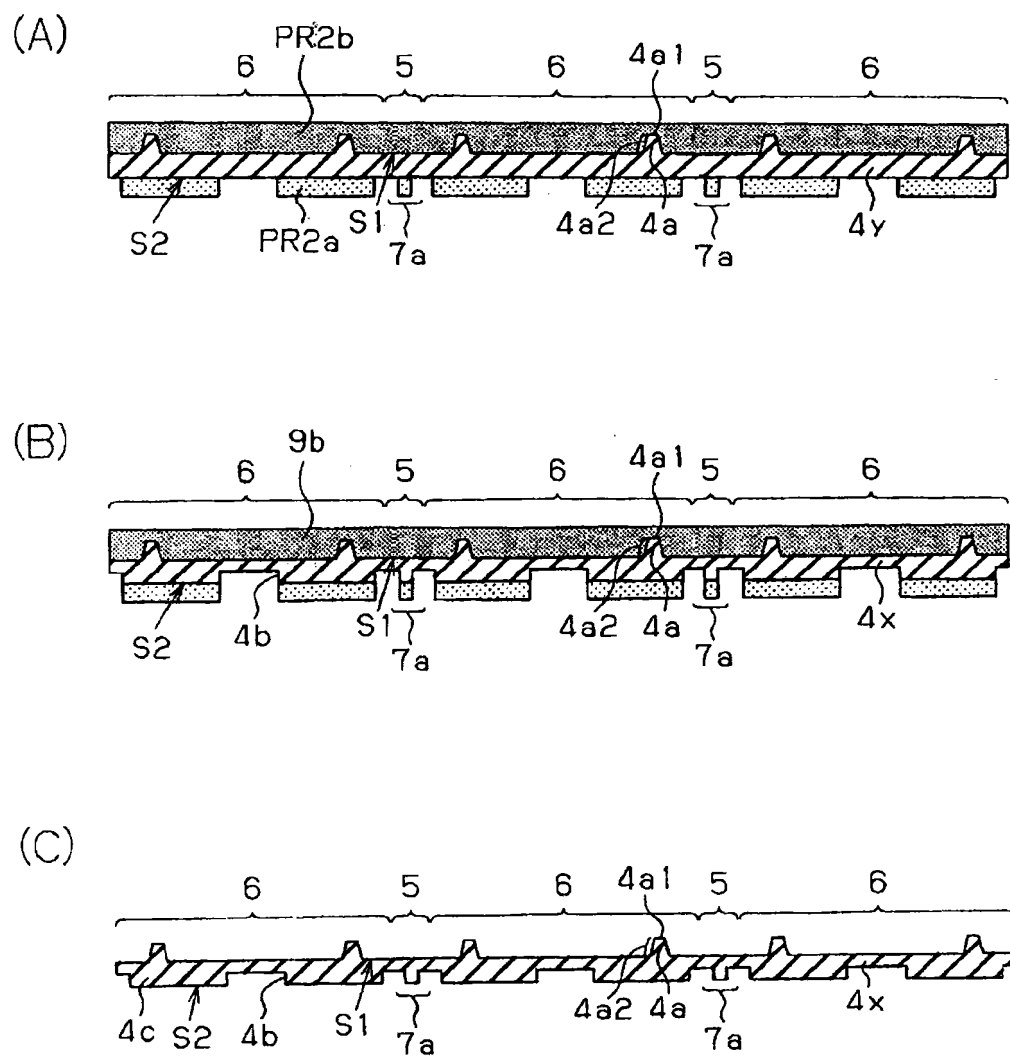
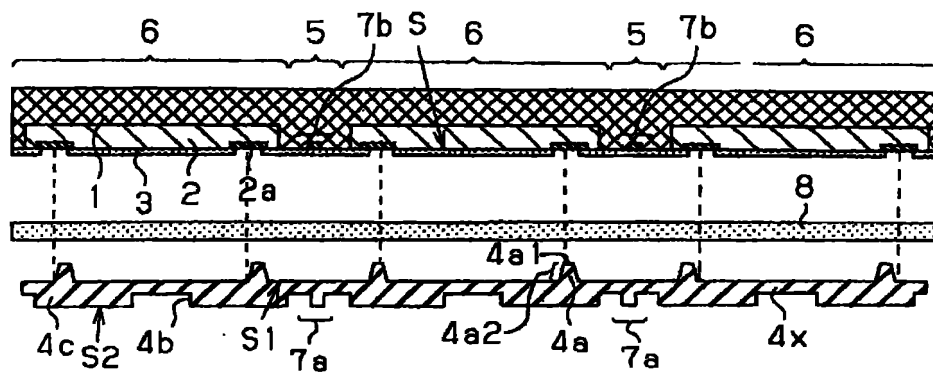


图 10

(A)



(B)

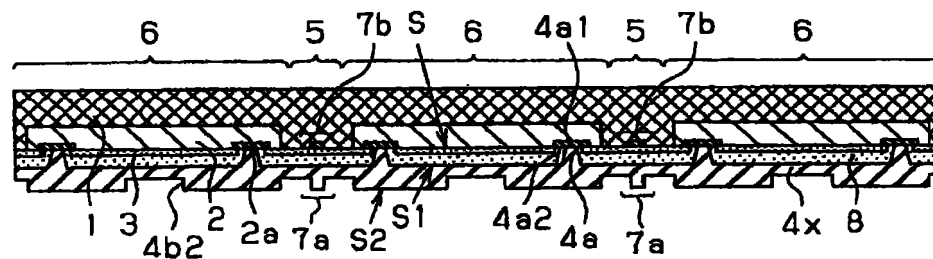


图 11

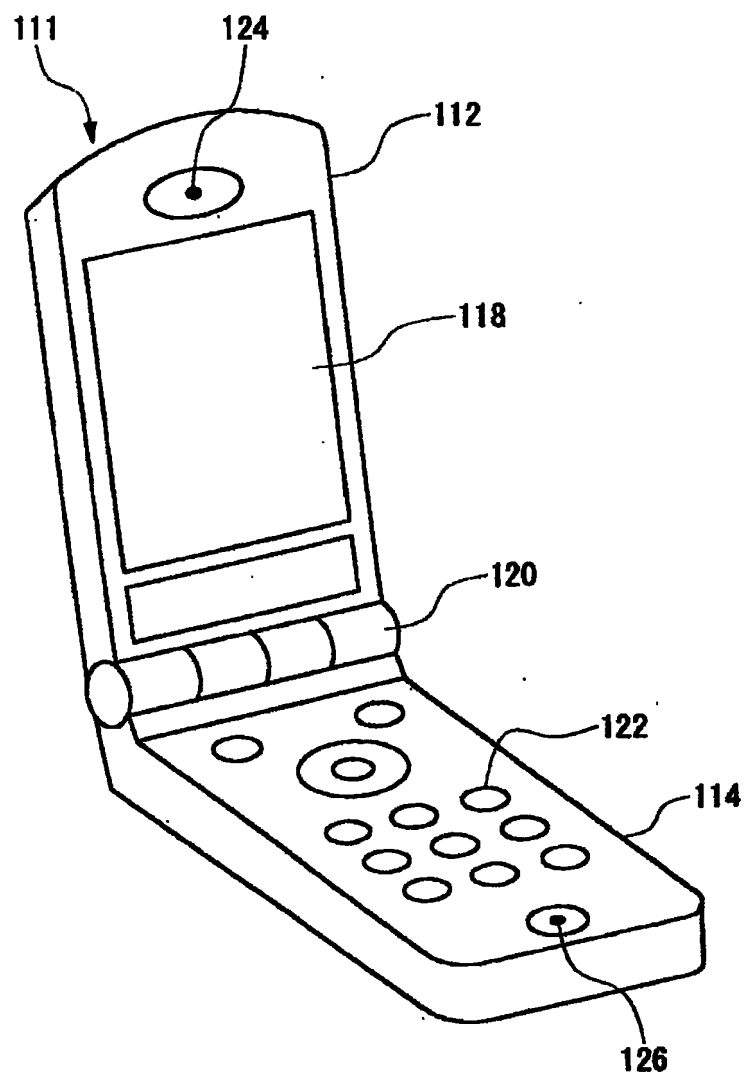


图 12

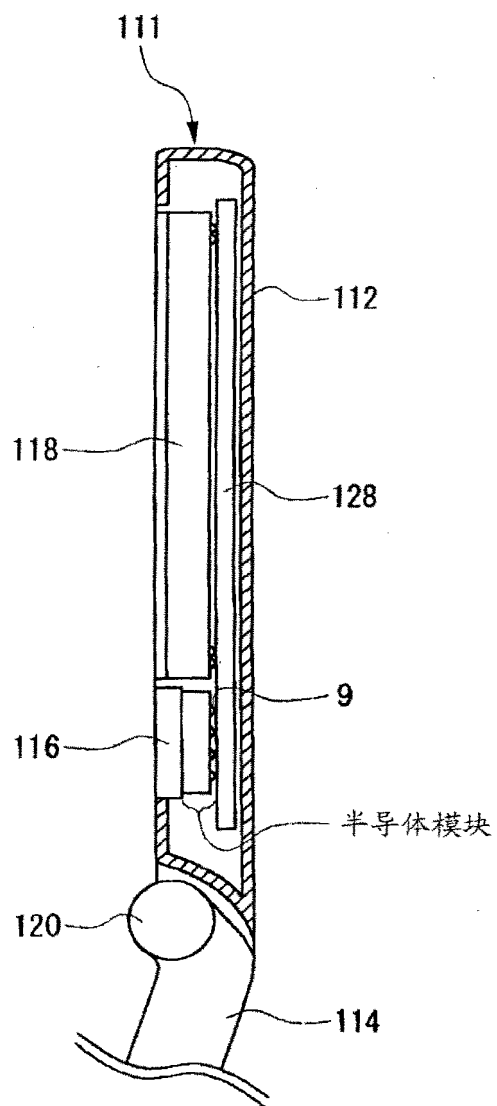


图 13