(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3620235号
(P3620235)
(45)発行日　平成17年2月16日(2005.2.16)　(24)登録日　平成16年11月26日(2004.11.26)

(51)Int.Cl.[7]	F I
G02F 1/1335	G02F 1/1335 500
G02B 5/00	G02B 5/00 B
G02F 1/1333	G02F 1/1333 505
G02F 1/1368	G02F 1/1368

請求項の数 4　(全 20 頁)

(21)出願番号　特願平9-247298
(22)出願日　平成9年9月11日(1997.9.11)
(65)公開番号　特開平11-84363
(43)公開日　平成11年3月26日(1999.3.26)
審査請求日　平成14年11月7日(2002.11.7)

前置審査

(73)特許権者　000002369
セイコーエプソン株式会社
東京都新宿区西新宿２丁目４番１号
(74)代理人　100107836
弁理士　西　和哉
(74)代理人　100064908
弁理士　志賀　正武
(74)代理人　100101465
弁理士　青山　正和
(72)発明者　倉科　久樹
長野県諏訪市大和３丁目３番５号　セイコーエプソン株式会社内

審査官　井口　猶二

最終頁に続く

(54)【発明の名称】液晶表示パネル及びその製造方法

(57)【特許請求の範囲】
【請求項１】
一対の第１及び第２基板と、
該第１及び第２基板間に挟持された液晶と、
前記第１基板の前記液晶に対面する側にマトリクス状に設けられた複数の画素電極と、
該複数の画素電極に夫々隣接する位置において前記第１基板に設けられており前記複数の画素電極を夫々スイッチング制御する複数のスイッチング素子と、
該複数のスイッチング素子に夫々対向する位置において前記第１基板と前記複数のスイッチング素子との間に夫々設けられた高融点金属を含む遮光層と、
前記遮光層と前記複数のスイッチング素子との間に設けられた少なくとも２種類の絶縁層とを備え、
前記少なくとも２種類の絶縁層は、カーボン及び水素の不純物を含むシリケートガラスからなる第１絶縁層と高温酸化シリコン膜からなる第２絶縁層とを含み、
該第２絶縁層は該第１絶縁層よりも前記スイッチング素子に近い側に位置することを特徴とする液晶表示パネル。
【請求項２】
前記遮光層が高融点金属シリサイドからなることを特徴とする請求項１に記載の液晶表示パネル。
【請求項３】
請求項１に記載の液晶表示パネルの製造方法であって、

前記第１基板上に、高融点金属ターゲットを用いたスパッタリング並びにフォトリソグラフィ及びエッチングにより前記高融点金属を含む前記遮光層を形成する工程と、
該形成された遮光層上に、ＣＶＤ法、プラズマＣＶＤ法及び減圧ＣＶＤ法のうちのいずれか一つにより前記カーボン及び水素の不純物を含むシリケートガラスからなる前記第１絶縁層を形成する工程と、
該形成された第１絶縁層上に、減圧ＣＶＤ法により前記高温酸化シリコン膜からなる前記第２絶縁層を形成する工程とを備えたことを特徴とする液晶表示パネルの製造方法。
【請求項４】
前記遮光層が高融点金属シリサイドからなることを特徴とする請求項３に記載の液晶表示パネルの製造方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、ＴＦＴ（薄膜トランジスタ）駆動によるアクティブマトリクス駆動方式の液晶表示パネル及びその製造方法の技術分野に属し、特に、液晶プロジェクタ等に用いられる、ＴＦＴの下側にブラックマトリクスを設けた形式の液晶表示パネル及びその製造方法の技術分野に属する。
【０００２】
【従来の技術】
従来、この種の液晶プロジェクタ等にライトバルブとして用いられる液晶表示パネルにおいては一般に、液晶層を挟んでＴＦＴアレイ基板に対向配置される対向基板の側から投射光が入射される。ここで、投射光がＴＦＴのａ－Ｓｉ（アモルファスシリコン）膜やｐ－Ｓｉ（ポリシリコン）膜から構成されたチャネル形成用の領域に入射すると、この領域において光電変換効果により光電流が発生してしまいＴＦＴのトランジスタ特性が劣化する。このため、対向基板には、各ＴＦＴに夫々対向する位置に複数のブラックマトリクスと呼ばれる遮光層が形成されるのが一般的である。このようなブラックマトリクスは、Ｃｒ（クロム）などの金属材料や、カーボンをフォトレジストに分散した樹脂ブラックなどの材料から作られ、上述のＴＦＴのａ－Ｓｉ膜やｐ－Ｓｉ膜に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を有する。
【０００３】
更に、この種の液晶表示パネルにおいては特にトップゲート構造（即ち、ＴＦＴアレイ基板上においてゲート電極がチャネルの上側に設けられた構造）を採る正スタガ型又はコプラナー型のａ－Ｓｉ又はｐ－ＳｉＴＦＴを用いる場合には、投射光の一部が液晶プロジェクタ内の投射光学系により戻り光として、ＴＦＴアレイ基板の側からＴＦＴのチャネルに入射するのを防ぐ必要がある。
【０００４】
このために、特開平９－１２７４９７号公報、特公平３－５２６１１号公報、特開平３－１２５１２３号公報、特開平８－１７１１０１号公報等では、石英基板等からなるＴＦＴアレイ基板上においてＴＦＴに対向する位置（即ち、ＴＦＴの下側）にも、ブラックマトリクスを形成した液晶表示パネルを提案している。このように形成したブラックマトリクスにより、ＴＦＴのａ－Ｓｉ膜やｐ－Ｓｉ膜に対する戻り光の遮光が可能となるとされている。特にこの技術によれば、ＴＦＴアレイ基板上のブラックマトリクス形成工程の後に行われるＴＦＴ形成工程における高温処理により、ブラックマトリクスが破壊されたり溶融したりしないようにするために、ブラックマトリクスを不透明な高融点金属から形成するようにしている。
【０００５】
また、このような従来の技術によれば、高融点金属からなるブラックマトリクスをＴＦＴの形成領域から電気的に絶縁するために、ブラックマトリクスの上には、ＮＳＧ（ノンドープトシリケートガラス）等のシリケートガラスなどからなる層間絶縁層が設けられる。そして、この層間絶縁層を下地として、その上にＴＦＴが高温プロセスにより形成される

ものとされている。

【０００６】

【発明が解決しようとする課題】

しかしながら、上述した従来の技術によれば、以下の問題点がある。即ち先ず、高融点金属からなる戻り光の遮光用のブラックマトリクス上に、シリケートガラスなどの単一層である、層間絶縁層を介してＴＦＴを形成する構成では、層間絶縁層を介してブラックマトリクスからＴＦＴへのコンタミネーション（汚染）が起きたり、層間絶縁層を構成するＮＳＧ等のシリケートガラスからも、ＴＦＴへのコンタミネーションが起こったりする。より具体的には、ゲート絶縁膜を形成する際やチャネル用のｐ－Ｓｉ層を形成する際などの高温プロセス時等に、高融点金属からなるブラックマトリクスやＮＳＧ等からなる層間絶縁層が含むカーボン、水素、水分などの不純物や金属元素等による、ＴＦＴ形成領域へのコンタミネーションが起こる。このため、最終的に形成されるＴＦＴのトランジスタ特性が劣化してしまう。

【０００７】

更に、このように、シリケートガラスなどの単一層から層間絶縁層を形成する構成では、当該層間絶縁層の厚みを限られた範囲内に納めつつ十分高い絶縁性を得ることや、局所的に絶縁性の低い部分の発生を防ぐことは困難である。

【０００８】

このように上述した従来の製造技術によれば、ＴＦＴの下側に遮光膜を形成したことにより必然的な構成要素となる層間絶縁層や遮光層からのコンタミネーションが増加してＴＦＴのトランジスタ性が劣化するという問題点が有り、更に層間絶縁層における絶縁不良により、装置欠陥率が増えてしまうという問題点もある。

【０００９】

本発明は上述した問題点に鑑みなされたものであり、ＴＦＴ等のスイッチング素子へのコンタミネーションが低く抑えられており、スイッチング素子の下側からの戻り光等の光に対する遮光性能が高く且つ該スイッチング素子のスイッチング特性が高いアクティブマトリクス駆動方式の液晶表示パネル及びその製造方法を提供することを課題とする。

【００１０】

本発明の請求項１に記載の液晶表示パネルは上記課題を解決するために、一対の第１及び第２基板と、該第１及び第２基板間に挟持された液晶と、前記第１基板の前記液晶に対面する側にマトリクス状に設けられた複数の画素電極と、該複数の画素電極に夫々隣接する位置において前記第１基板に設けられており前記複数の画素電極を夫々スイッチング制御する複数のスイッチング素子と、該複数のスイッチング素子に夫々対向する位置において前記第１基板と前記複数のスイッチング素子との間に夫々設けられた高融点金属からなる遮光層と、前記遮光層と前記複数のスイッチング素子との間に設けられた少なくとも２種類の絶縁層とを備え、前記少なくとも２種類の絶縁層は、カーボン及び水素の不純物を含むシリケートガラスからなる第１絶縁層と高温酸化シリコン膜からなる第２絶縁層とを含み、該第２絶縁層は該第１絶縁層よりも前記スイッチング素子に近い側に位置することを特徴とする。

【００１１】

本発明の請求項１に記載の液晶表示パネルによれば、例えばW（タングステン）、Ｔｉ（チタン）、Ｃｒ（クロム）、Ｔａ（タンタル）、Ｍｏ（モリブデン）、Ｐｄ（パラジウム）等の高融点金属単体や、これらを含む高融点金属シリサイド（例えば、ＷＳｉ（タングステンシリサイド）等）などの高融点金属からなる遮光層は、ＴＦＴ等のスイッチング素子に対向する位置に設けられているので、第１基板の側から戻り光などの光が当該液晶表示パネルに入射しても、この光がスイッチング素子に入射するのを防ぐことが出来る。

【００１２】

ここで遮光層と複数のスイッチング素子との間には、少なくとも２種類の絶縁層が設けられている。これらの絶縁層は、例えば積層されて多層構造の層間絶縁層として機能する。このため、例えばSiO_2系の膜からなる絶縁層やＳｉＮ系の膜からなる絶縁層などの異

なる種類の絶縁層の間には、必ず界面が存在することになる。仮に前述した従来の技術のように単一層から層間絶縁層が構成され、このような界面が存在しない場合には、液晶表示パネルの製造プロセスにおいて特に高温プロセス時などに、遮光層中や層間絶縁層中に存在するカーボン、水素、水分、金属元素などの不純物が層間絶縁層上のＴＦＴ等のスイッチング素子形成用領域に現われて、スイッチング素子をコンタミネート（汚染）する。しかしながら、本発明では２種類の絶縁層の間に存在する界面にこれらの不純物の一部又は大部分がトラップされるため、ＴＦＴ等のスイッチング素子は、遮光層や絶縁層からのコンタミネーションが低減された状態で形成される。

【００１３】

更に、少なくとも２種類の絶縁層が設けられているため、当該液晶表示パネルの製造工程において従来の技術のように単一層から層間絶縁層を形成する場合よりも絶縁性を確実に且つ高信頼性で高めることができる。また、各種の絶縁層を形成するプロセスを組み合わせることで、製造プロセスの融通性も高くなり、用途や仕様に応じて必要な絶縁層厚を持った層間絶縁層を高経済性で効率良く製造することも可能となる。

【００１４】

これらの結果、製造された液晶表示パネルは、スイッチング素子の下側からの戻り光等の光に対する遮光性能が高いことに加えて、スイッチング素子に対するコンタミネーションが低減されており且つ絶縁層における絶縁不良が低減されており、スイッチング素子のスイッチング特性が非常に高められている。

【００１６】

請求項１に記載の液晶表示パネルによれば、第１絶縁層は、ＮＳＧ（ノンドープトシリケートガラス）、ＰＳＧ（リンシリケートガラス）、ＢＳＧ（ボロンシリケートガラス）、ＢＰＳＧ（ボロンリンシリケートガラス）等の高絶縁性シリケートガラスなどのSiO_2系の膜からなる。また第２絶縁層は、高温酸化シリコン膜（ＨＴＯ膜）からなる。ここで、ＮＳＧ等のシリケートガラスなどのSiO_2系の膜からなる第１絶縁層は、カーボンや水素などの不純物を含むが、一般にＣＶＤ法等を用いて形成が容易である。これに対し、ＨＴＯ膜からなる第２絶縁層は、カーボンや水素などの不純物を殆ど含むことなく、特に上述のように構成された第１絶縁層よりも不純物が少なく高品質である。

【００１７】

ここで、遮光層をＴＦＴ等のスイッチング素子から絶縁するためには、当該層間絶縁層として機能する第１及び第２絶縁層にはある程度の厚みが必要であるが、上述のように形成が比較的容易な第１絶縁層により、この必要な厚みの一部又は大部分が賄われる。そして、第２絶縁層は第１絶縁層よりもスイッチング素子に近い側に位置しているので、製造プロセスにおいては、第１絶縁層に含まれる不純物の一部又は大部分は第１絶縁層と第２絶縁層との間に存在する界面にトラップされ、スイッチング素子はこのように高品質のＨＴＯ膜（第２絶縁層）上に形成される。このため、ＴＦＴ等のスイッチング素子は、遮光層や絶縁層からのコンタミネーションが低減された状態で形成される。

【００２０】

ここで、遮光層をＴＦＴ等のスイッチング素子から絶縁するためには、当該層間絶縁層として機能する第１及び第２絶縁層にはある程度の厚みが必要であるが、上述のように形成が比較的容易な第２絶縁層により、この必要な厚みの一部又は大部分が賄われる。そして、第１絶縁層は第２絶縁層よりも遮光層に近い側に位置しているので、製造プロセスにおいては、遮光層に含まれる不純物の一部又は大部分は第１絶縁層や第１絶縁層と第２絶縁層との間に存在する界面にトラップされ、スイッチング素子はこのように遮光層からのコンタミネーションが殆ど届かない第２絶縁層上に形成される。このため、ＴＦＴ等のスイッチング素子は、遮光層や絶縁層からのコンタミネーションが低減された状態で形成される。

請求項２に記載の液晶表示パネルによれば、遮光層が高融点金属シリサイドから構成されているので、シリコンを含んでなるＴＦＴアレイ基板や層間絶縁層との熱的相性が良くなり、高温環境と常温環境とに置かれた場合でも、遮光層とＴＦＴアレイ基板や層間絶縁層

との間で、熱膨張率等の物理的性質の差に起因して発生する応力が緩和される。

【００２１】

本発明の請求項３に記載の液晶表示パネルの製造方法は、請求項１に記載の液晶表示パネルの製造方法であって、前記第１基板上に、高融点金属ターゲットを用いたスパッタリング並びにフォトリソグラフィ及びエッチングにより前記高融点金属から前記遮光層を形成する工程と、該形成された遮光層上に、ＣＶＤ法、プラズマＣＶＤ法及び減圧ＣＶＤ法のうちのいずれか一つにより前記カーボン及び水素の不純物を含むシリケートガラスからなる前記第１絶縁層を形成する工程と、該形成された第１絶縁層上に、減圧ＣＶＤ法により前記高温酸化シリコン膜からなる前記第２絶縁層を形成する工程とを備えたことを特徴とする。

【００２２】

本発明の請求項３に記載の製造方法によれば、高融点金属ターゲットを用いたスパッタリング並びにフォトリソグラフィ及びエッチングにより、高融点金属から遮光層が形成される。次にこの遮光層上に、ＣＶＤ法、プラズマＣＶＤ法又は減圧ＣＶＤ法により、ＮＳＧ等の高絶縁性シリケートガラス膜などのカーボン及び水素の不純物を含むシリケートガラスからなる第１絶縁層が形成される。次にこの第１絶縁層上に、減圧ＣＶＤ法により高温酸化シリコン膜（ＨＴＯ膜）からなる第２絶縁層が形成される。従って、第１絶縁層が形成された後、第１絶縁層に含まれる不純物は第１絶縁層と第２絶縁層との間に存在する界面にトラップされる。そして、スイッチング素子は、高品質のＨＴＯ膜（第２絶縁層）上に形成される。

【００２５】

本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされよう。

【００２６】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。

【００２７】

図１は、本発明の実施の形態である液晶表示パネルの断面図である。尚、図１においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また図２は、図１に示したＴＦＴアレイ基板１上に形成される各種電極等の平面図である。

【００２８】

図１において、液晶表示パネル１００は、透明な第１基板の一例を構成するＴＦＴアレイ基板１と、これに対向配置される透明な第２基板の一例を構成する対向基板２とを備えている。ＴＦＴアレイ基板１は、例えば石英基板からなり、対向基板２は、例えばガラス基板からなる。

【００２９】

ＴＦＴアレイ基板１には、図２に示すように、マトリクス状に複数の透明な画素電極１１が設けられており、図１に示すようにその上側には、ラビング処理等の所定の配向処理が施された配向膜１２が設けられている。画素電極１１は例えば、ＩＴＯ膜（インジウム・ティン・オキサイド膜）などの透明導電性薄膜からなる。また配向膜１２は例えば、ポリイミド薄膜などの有機薄膜からなる。

【００３０】

他方、対向基板２には、その全面に渡って共通電極２１が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜２２が設けられている。共通電極２１は例えば、ＩＴＯ膜などの透明導電性薄膜からなる。また配向膜２２は、ポリイミド薄膜などの有機薄膜からなる。

【００３１】

ＴＦＴアレイ基板１には、図１及び図２に示すように、複数の画素電極１１に夫々隣接する位置に、複数の画素電極１１を夫々スイッチング制御する、スイッチング素子の一例としての複数のＴＦＴ３０が設けられている。

【００３２】
対向基板２には、更に、ブラックマトリクス２３が、ＴＦＴ３０に対向する所定領域に設けられている。このようなブラックマトリクスは、Ｃｒ（クロム）やＮｉ（ニッケル）などの金属材料や、カーボンやＴｉ（チタン）をフォトレジストに分散した樹脂ブラックなどの材料から作られ、ＴＦＴ３０のｐ－Ｓｉ（ポリシリコン）層３２に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を有する。
【００３３】
このように構成され、画素電極１１と共通電極２１とが対面するように配置されたＴＦＴアレイ基板１と対向基板２との間には、後述のシール剤５２（図４及び図５参照）により囲まれた空間に液晶が封入され、液晶層５０が形成される。液晶層５０は、画素電極１１からの電界が印加されていない状態で配向膜１２及び２２により所定の配向状態を採る。液晶層５０は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール剤５２は、二つの基板１及び２をそれらの周辺で張り合わせるための接着剤である。
【００３４】
ＴＦＴ３０に夫々対向する位置においてＴＦＴアレイ基板１と複数のＴＦＴ３０との間には、例えばＷＳｉ（タングステンシリサイド）からなる遮光層３が夫々設けられている。更に、遮光層３と複数のＴＦＴ３０との間には、第１層間絶縁層４１が設けられている。第１層間絶縁層４１は、ＴＦＴ３０を構成するｐ－Ｓｉ層３２を遮光層３から電気的絶縁するために設けられるものである。更に、第１層間絶縁層４１は、ＴＦＴアレイ基板１の全面に形成されることにより、ＴＦＴ３０のための下地膜としての機能をも有する。即ち、ＴＦＴアレイ基板１の表面の研磨時における荒れや、洗浄後に残る汚れ等でＴＦＴ３０の特性の劣化を防止する機能を有する。
【００３５】
遮光層３は、Ｔｉ、Ｃｒ、Ｗ、Ｔａ、Ｍｏ及びＰｄのうちの少なくとも一つを含む高融点金属シリサイド（例えば、タングステンシリサイドＷＳｉ）からなる。このように高融点金属シリサイドから構成すると、即ち、シリコンを遮光層３の材料に含ませると、シリコンを含んでなるＴＦＴアレイ基板１や第１層間絶縁層４１との熱的相性が良くなる。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層３とＴＦＴアレイ基板１や第１層間絶縁層４１との間で、熱膨張率等の物理的性質の差に起因して発生する応力が緩和される。
【００３６】
遮光層３は、図示しないコンタクトホールを介して所定の配線を経て、接地されているか又は定電位源に接続されている。このため、遮光層３の電位が変化することにより、ＴＦＴ３０のスイッチング特性等に悪影響を及ぼすことがない。但し、遮光層３は電気的に浮遊していてもよいし、或いは、遮光層３を後述の蓄積容量（図３参照）用の配線として使用することも可能である。
【００３７】
第１層間絶縁層４１は、２種類の絶縁層の一例としての第１層４１ａ及び第２層４１ｂが積層されてなる多層構造を有する。
【００３８】
このように多層構造を有する第１層間絶縁層４１の好ましい第１例としては、第１層４１ａは、ＮＳＧ（ノンドープトシリケートガラス）、ＰＳＧ（リンシリケートガラス）、ＢＳＧ（ボロンシリケートガラス）、ＢＰＳＧ（ボロンリンシリケートガラス）等の高絶縁性シリケートガラスなどのSiO_2系の膜からなり、第２層４１ｂは、ＨＴＯ膜（高温酸化シリコン膜）からなる。この場合、ＮＳＧ等のシリケートガラスなどのSiO_2系の膜からなる第１層４１ａは、カーボンや水素などの不純物を含むが、後述の製造プロセスにおいて説明するように一般にＣＶＤ法等を用いて形成が容易である。これに対し、ＨＴＯ膜からなる第２層４１ｂは、カーボンや水素などの不純物を殆ど含むことなく、第１層４１ａよりも不純物が少なく高品質である。この第１層間絶縁層４１の第１例では、遮光層３をＴＦＴ３０から絶縁するためには、第１層間絶縁層４１にはある程度の厚みが必要で

あるが、上述のように形成が比較的容易な第１層４１ａにより、この必要な厚みの一部又は大部分が賄われる。そして、第２層４１ｂは第１層４１ａよりもＴＦＴ３０に近い側（図で上側）に位置しているので、後述の製造プロセスにおいては、第１層４１ａに含まれる不純物は第１層４１ａと第２層４１ｂとの間に存在する界面にトラップされる。ＴＦＴ３０は、このように高品質のＨＴＯ膜からなる第２層４１ｂ上に、遮光層３や第１層間絶縁層４１からのコンタミネーションが低減された状態で形成されている。

【００３９】

また第１層間絶縁層４１の好ましい第２例としては、第１層４１ａは、窒化シリコン膜等のＳｉＮ系の膜からなり、第２層４１ｂは、ＮＳＧ等の高絶縁性シリケートガラスなどのSiO_2系の膜からなる。この場合、ＳｉＮ系の膜からなる第１層４１ａは、第２層４１ｂよりも、ＷＳｉ等の高融点金属からなる遮光層３が含む不純物をトラップする能力が高い。これに対し、SiO_2系の膜からなる第２層４１ｂは、第１例の場合と同じく形成が容易である。この第１層間絶縁層４１の第２例では、遮光層３をＴＦＴ３０から絶縁するためには、やはり第１層間絶縁層４１にはある程度の厚みが必要であるが、上述のように形成が比較的容易な第２層４１ｂにより、この必要な厚みの一部又は大部分が賄われる。そして、第１層４１ａは第２層４１ｂよりも遮光層３に近い側（図で下側）に位置しているので、後述の製造プロセスにおいては、遮光層３に含まれる不純物は第１層４１ａや第１層４１ａと第２層４１ｂとの間に存在する界面にトラップされる。ＴＦＴ３０は、このように遮光層３からのコンタミネーションが殆ど届かない第２層４１ｂ上に、遮光層３や第１層間絶縁層４１からのコンタミネーションが低減された状態で形成されている。

【００４０】

以上説明した第１層間絶縁層４１の第１例又は第２例において、仮に前述した従来の技術のように、単一層から第１層間絶縁層４１が構成されると仮定すると、第１層間絶縁層４１には第１層４１ａ及び第２層４１ｂの間の界面が存在しないので、液晶表示パネル１００の製造プロセスにおいて特に高温プロセス時などに、遮光層３中や第１層間絶縁層４１中に存在するカーボン、水素、水分、金属元素などの不純物が第１層間絶縁層４１上のＴＦＴ３０形成用領域に現われて、ＴＦＴ３０をコンタミネート（汚染）してしまうのである。

【００４１】

更に、この第１層間絶縁層４１の第１例及び第２例は夫々、第１層４１ａ及び第２層４１ｂが積層されてなる多層構造を有するため、従来の技術のように単一層からなる場合よりも、例えば局所的に絶縁不良を起こす可能性が低く、絶縁層としての信頼性が高い。更に、多層構造により絶縁性を高めることも容易である。

【００４２】

図１に示すように、ＴＦＴ３０は、ゲート電極３１（走査電極）、ゲート電極３１からの電界によりチャネルが形成されるｐ－Ｓｉ層３２、ゲート電極３１とｐ－Ｓｉ層３２とを絶縁するゲート絶縁層３３、ｐ－Ｓｉ層３２に形成されたソース領域３４、ソース電極３５（信号電極）、及びｐ－Ｓｉ層３２に形成されたドレイン領域３６を備えている。ドレイン領域３６には、複数の画素電極１１のうちの対応する一つが接続されている。ソース領域３４及びドレイン領域３６は後述のように、ｐ－Ｓｉ層３２に対し、ｎ型又はｐ型のチャネルを形成するかに応じて所定濃度のｎ型用又はｐ型用のドーパントをドープすることにより形成されている。ｎ型チャネルのＴＦＴは、動作速度が速いという利点があり、ｐ型チャネルのＴＦＴは、ｐ型チャネルを形成するのが容易であるという利点がある。ソース電極３５（信号電極）は、画素電極１１と同様にＩＴＯ膜等の透明導電性薄膜から構成してもよいし、Ａｌ等の金属膜や金属シリサイドなどの不透明な薄膜から構成してもよい。また、ゲート電極３１、ゲート絶縁層３３及び第１層間絶縁層４１の上には、ソース領域３４へ通じるコンタクトホール３７及びドレイン領域３６へ通じるコンタクトホール３８が夫々形成された第２層間絶縁層４２が形成されている。このソース領域３４へのコンタクトホール３７を介して、ソース電極３５（信号電極）はソース領域３４に電気的接続されている。更に、ソース電極３５（信号電極）及び第２絶縁層４２の上には、ドレイ

ン領域３６へのコンタクトホール３８が形成された第３層間絶縁層４３が形成されている。このドレイン領域３６へのコンタクトホール３８を介して、画素電極１１はドレイン領域３６に電気的接続されている。前述の画素電極１１は、このように構成された第３層間絶縁層４３の上面に設けられている。

【００４３】

ここで、一般には、チャネルが形成されるｐ－Ｓｉ層３２は、光が入射するとｐ－Ｓｉが有する光電変換効果により光電流が発生してしまいＴＦＴ３０のトランジスタ特性が劣化するが、本実施の形態では、対向基板２には各ＴＦＴ３０に夫々対向する位置に複数のブラックマトリクス２３が形成されているので、入射光が直接にｐ－Ｓｉ層３２に入射することが防止される。更にこれに加えて又は代えて、ゲート電極３１を上側から覆うようにソース電極３５（信号電極）をＡｌ等の不透明な金属薄膜から形成すれば、ブラックマトリクス２３と共に又は単独で、ｐ－Ｓｉ層３２への入射光（即ち、図１で上側からの光）の入射を効果的に防ぐことが出来る。

【００４４】

図２の平面図に示すように、以上のように構成された画素電極１１は、ＴＦＴアレイ基板１上にマトリクス状に配列され、各画素電極１１に隣接してＴＦＴ３０が設けられており、また画素電極１１の縦横の境界に夫々沿ってソース電極３５（信号電極）及びゲート電極３１（走査電極）が設けられている。尚、図２は、説明の都合上、画素電極１１のマトリクス状配列等を簡略化して示すためのものであり、実際の各電極は層間絶縁層の間や上をコンタクトホール等を介して配線されており、図１から分かるように３次元的により複雑な構成を有している。

【００４５】

図１には示されていないが、図３に示すように、画素電極１１には蓄積容量７０が夫々設けられている。この蓄積容量７０は、より具体的には、ｐ－Ｓｉ層３２と同一工程により形成されるｐ－Ｓｉ層３２’、ゲート絶縁層３３と同一工程により形成される絶縁層３３’、ゲート電極３１と同一工程により形成される蓄積容量電極（容量線）３１’、第２及び第３層間絶縁層４２及び４３、並びに第２及び第３層間絶縁層４２及び４３を介して蓄積容量電極３１’に対向する画素電極１１の一部から構成されている。このように蓄積容量７０が設けられているため、デューティー比が小さくても高詳細な表示が可能とされる。尚、蓄積容量電極（容量線）３１’は、図２に示すように、ＴＦＴアレイ基板１の面上においてゲート電極（走査電極）３１と平行に設けられている。また前述のように、遮光層３を蓄積容量７０の配線として利用することも可能である。

【００４６】

以上のように構成された液晶表示パネル１００の全体構成を図４及び図５を参照して説明する。尚、図４は、ＴＦＴアレイ基板１をその上に形成された各構成要素と共に対向基板２の側から見た平面図であり、図５は、対向基板２を含めて示す図４のＨ－Ｈ’断面図である。

【００４７】

図４において、ＴＦＴアレイ基板１の上には、シール剤５２がその縁に沿って設けられており、その内側に並行して対向基板２の周辺見切り５３が規定されている。シール剤５２の外側の領域には、Ｘ側駆動用ドライバ回路１０１及び実装端子１０２がＴＦＴアレイ基板１の一辺に沿って設けられており、Ｙ側駆動用ドライバ回路１０４が、この一辺に隣接する２辺に沿って設けられている。更にＴＦＴアレイ基板１の残る一辺には、複数の配線１０５が設けられている。また、シール剤５２の四隅には、ＴＦＴアレイ基板１と対向基板２との間で電気的導通をとるための導通剤からなる銀点１０６が設けられている。そして、図５に示すように、図４に示したシール剤５２とほぼ同じ輪郭を持つ対向基板２が当該シール剤５２によりＴＦＴアレイ基板１に固着されている。

【００４８】

Ｘ側駆動用ドライバ回路１０１及びＹ用駆動用ドライバ回路１０４は配線によりソース電極３５（信号電極）及びゲート電極３１（走査電極）に夫々電気的接続されている。Ｘ側

駆動用ドライバ回路１０１には、図示しない制御回路から即時表示可能な形式に変換された表示信号が入力され、Ｙ側駆動用ドライバ回路１０４がパルス的にゲート電極３１（走査電極）に順番にゲート電圧を送るのに合わせて、Ｘ側駆動用ドライバ回路１０１は表示信号に応じた信号電圧をソース電極３５（信号電極）に送る。本実施の形態では特に、ＴＦＴ３０はｐ－Ｓｉ（ポリシリコン）タイプのＴＦＴであるので、ＴＦＴ３０の形成時に同一工程で、　Ｘ側駆動用ドライバ回路１０１及びＹ側駆動用ドライバ回路１０４を形成することも可能であり、製造上有利である。

【００４９】

尚、Ｘ側駆動用ドライバ回路１０１及びＹ側駆動用ドライバ回路１０４をＴＦＴアレイ基板１の上に設ける代わりに、例えばＴＡＢ（テープオートメイテッドボンディング基板）上に実装された駆動用ＬＳＩに、ＴＦＴアレイ基板１の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。

【００５０】

また、図１から図５には示されていないが、対向基板２の投射光が入射する側及びＴＦＴアレイ基板１の投射光が出射する側には夫々、例えば、ＴＮ（ツイステッドネマティック）モード、　ＳＴＮ（スーパーＴＮ）モード、Ｄ－ＳＴＮ（ダブル－ＳＴＮ）モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【００５１】

次に以上のように構成された本実施の形態の動作について図１から図５を参照して説明する。

【００５２】

先ず、制御回路から表示信号を受けたＸ側駆動用ドライバ回路１０１は、この表示信号に応じたタイミング及び大きさで信号電圧をソース電極３５（信号電極）に印加し、これと並行して、Ｙ側駆動用ドライバ回路１０４は、所定タイミングで電極３１（走査電極）にゲート電圧をパルス的に順次印加し、ＴＦＴ３０は駆動される。これにより、ゲート電圧がオンとされた時点でソース電圧が印加されたＴＦＴ３０においては、ソース領域３４、ｐ－Ｓｉ層３２に形成されたチャネル及びドレイン領域３６を介して画素電極１１に電圧が印加される。そして、この画素電極１１の電圧は、ソース電圧が印加された時間よりも例えば３桁も長い時間だけ蓄積容量７０（図３参照）により維持される。

【００５３】

このように画素電極１１に電圧が印加されると、液晶層５０におけるこの画素電極１１と共通電極２１とに挟まれた部分における液晶の配向状態が変化し、ノーマリーホワイトモードであれば、電圧が印加された状態で入射光がこの液晶部分を通過不可能とされ、ノーマリーブラックモードであれば、電圧が印加された状態で入射光がこの液晶部分を通過可能とされ、全体として液晶表示パネル１００からは表示信号に応じたコントラストを持つ光が出射する。

【００５４】

特に本実施の形態では、ＴＦＴ３０の下側には、遮光層３が設けられているので、前述のように戻り光による悪影響が低減されるため、ＴＦＴ３０のトランジスタ特性が改善されており、最終的には、液晶表示パネル１００により、高コントラストで色付きの良い高画質の画像を表示することが可能となる。

【００５５】

以上説明したように液晶表示パネル１００は構成されているので、ＴＦＴ３０の下側からの戻り光に対する遮光性能が高いことに加えて、ＴＦＴ３０に対するコンタミネーションが低減されており且つ第１層間絶縁層４１における絶縁不良が低減されており、ＴＦＴ３０のトランジスタ特性が非常に高い。加えて液晶表示パネル１００は、後述の如き製造プロセスにより製造されるため、遮光層３を設けたことによる各層間の熱歪みの発生も低減されており、従って各層における導通不良や絶縁不良、各層間における剥離、戻り光に対する遮光性低下を招く遮光層３中のクラック等の装置不良は低減されている。

【００５６】
次に、このように第１層間絶縁層４１が、第１層４１ａと第２層４１ｂとからなる多層構造を有する構成により、ＴＦＴ３０のトランジスタ特性がどの程度改善されたかについて図６及び図７を参照して、検討を加える。図６は、図１に示した液晶表示パネル１００についてのトランジスタ特性試験の結果を示す。これに対し、図７は、図１に示した液晶表示パネル１００の構成において、第１層間絶縁層４１をＮＳＧの単一層から形成した構成を有する比較例についてのトランジスタ特性試験の結果を示す。尚、図６及び図７において、横軸には、ゲート電極に印加するゲート電圧を示し、縦軸にはその際に流れるドレイン電流を示す。また、ソース・ドレイン電圧として１５Ｖ及び４Ｖの２種類の状態について、夫々試験結果が示されている。

【００５７】
図６と図７とを比較すると、第１層間絶縁層４１が多層構造を有する本実施の形態が、第１層間絶縁層４１が単一層構造を有する場合よりも遥かにトランジスタのスイッチング特性が改善されていることが分かる。

【００５８】
尚、図７に示した比較例の場合でも、遮光層３を全く設けることなく、戻り光の影響をそのまま受けた例と比較すると、ＴＦＴのスイッチング特性は改善されている。

【００５９】
次に、液晶表示パネル１００の製造プロセスについて図８及び図９を参照して説明する。

【００６０】
先ず図８の工程（１）に示すように、石英基板、ハードガラス等のＴＦＴアレイ基板１を用意する。ここで、好ましくはN_2（窒素）等の不活性ガス雰囲気且つ約１０００℃の高温でアニール処理し、ＴＦＴアレイ基板１中のカーボン、水素などの不純物を除去すると共に後に実施される高温プロセスにおいてＴＦＴアレイ基板１に生じる歪みを少なくする。このように処理されたＴＦＴアレイ基板１の全面に、　ＷＳｉターゲットを用いたスパッタリングにより、遮光膜を形成する。続いて、該形成された遮光膜上にフォトリソグラフィにより遮光層３のパターンに対応するマスクを形成し、該マスクを介して遮光膜に対し、例えばSF_6／CF_4／O_2を用いたケミカルドライエッチング等のエッチングを行うことにより、この基板全面に形成された遮光膜をＴＦＴ３０を形成する予定の領域にのみ残して、遮光層３を形成する。

【００６１】
この製造プロセスでは特に、Ｓｉを含む高融点金属シリサイドであるＷＳｉからなる遮光層３とＳｉを含む石英基板等からなるＴＦＴアレイ基板１との熱的相性は良く、例えば高融点金属単体から遮光層３を形成した場合と比べて、高温環境と常温環境とに置かれた際に、遮光層３とＴＦＴアレイ基板１との間で、熱膨張率等の物理的性質の差に起因して発生する応力が低減される。

【００６２】
遮光層３の厚さとしては、例えば、１０００Å以上３０００Å以下とされる。遮光層３の厚さを１０００Å以上とすることで、遮光率（透過率）１％以下という、ＴＦＴアレイ１の側から戻り光が当該液晶表示パネル１００に入射してもＴＦＴ３０の特性を劣化させないに十分な遮光性が得られる。一方、遮光層３の厚さを３０００Å以下とすることで、第１層間絶縁層４１が形成される遮光層３の上面の平坦化が促進されると共に、厚さに伴って遮光層３に係る熱応力が過度に大きくなるのを阻止し得る。また遮光層３の層厚としては、約１５００～２５００Åがより好ましくい。この範囲であれば、良好な遮光性が得られると共に、段差の問題も実用上殆ど生じないで済む。

【００６３】
更に、以上説明したスパッタリング工程を行う際には、ＴＦＴトランジスタ基板１の温度を約２００℃以上の温度に保つことが好ましい。このようにスパッタリングを行うと、遮光層３の透過率を実質的に上げることなく（即ち、遮光性を実質的に低下させることなく）、遮光層３に係る熱応力の発生をより低減することが出来る利点が得られる。

【００６４】
尚、遮光層３は、少なくともＴＦＴ３０のｐ－Ｓｉ層３２のうちチャンネル形成用の領域、ソース領域３４及びドレイン領域３６をＴＦＴアレイ基板１の裏面から見て覆うように形成される。
【００６５】
次に図８の工程（２Ａ）及び（２Ｂ）に示すように、第１層４１ａ及び第２層４１ｂを積層することにより、多層構造を持つ第１層間絶縁層４１を形成する。
【００６６】
先ず、前述したように第１層４１ａがＮＳＧ等の高絶縁性シリケートガラスなどのSiO_2系の膜からなり、第２層４１ｂがＨＴＯ膜からなる第１例の場合の第１層間絶縁層４１の形成工程について説明する。
【００６７】
この第１例の場合には、図８の工程（２Ａ）に示すように、遮光層３の上に、例えば、常圧又は減圧ＣＶＤ法やプラズマＣＶＤ法等による約６８０℃の高温プロセスにより、ＴＥＯＳ（テトラ・エチル・オルソ・シリケート）ガス、ＴＥＢ（テトラ・エチル・ボートレート）ガス、ＴＭＯＰ（テトラ・メチル・オキシ・フォスレート）ガス等を用いて、ＮＳＧ、ＰＳＧ、ＢＳＧ、ＢＰＳＧ等の高絶縁性シリケートガラス膜などのSiO_2系の膜からなる第１層４１ａを形成する。
【００６８】
この第１例の場合には更に、図８の工程（２Ｂ）に示すように、第１層４１ａ上に、減圧ＣＶＤ法によりＨＴＯ膜からなる第２層４１ｂを形成する。このように形成されるＨＴＯ膜は、カーボンや水素などの不純物を殆ど含むことがない高品質膜である。ここで、第１層４１ａの層厚は、約８０００Åが好ましい。この程度の厚さがあれば、遮光層３をＴＦＴ３０から絶縁するために第１層間絶縁層４１全体として必要な１００００Å程度の厚みのかなりの部分を比較的容易に形成できる第１層４１ａにより賄えるからであり、逆に、これ以上厚くても実益が少なく段差が生じる等の弊害が起きるからである。他方、第２層４１ｂの層厚は約２０００～３０００Åが好ましい。この程度の厚さがあれば、遮光層３や第１層４１ａからの不純物をトラップする機能を実用上十分に発揮できるからである。
【００６９】
この第１例の場合には、第２層４１ｂを第１層４１ａの上に形成することで、遮光層３、第１層４１ａ等に含まれる不純物を第１層４１ａと第２層４１ｂとの間に存在する界面にトラップし、特に後のＴＦＴ３０を形成するための高温プロセス時などに遮光層３、第１層４１ａ等からの不純物によりＴＦＴ３０のｐ－Ｓｉ層３２等を汚染しないようにする。以上のように本第１例では、ＴＦＴ３０を高品質のＨＴＯ膜からなる第２層４１ｂ上に、遮光層３や第１層間絶縁層４１からのコンタミネーションが低減された状態で形成することが可能となる。
【００７０】
次に、前述したように第１層４１ａが窒化シリコン膜等のＳｉＮ系の膜からなり、第２層４１ｂがＮＳＧ等の高絶縁性シリケートガラスなどのSiO_2系の膜からなる第２例の場合の第１層間絶縁層４１の形成工程について説明する。
【００７１】
この第２例の場合には、図８の工程（２Ａ）に示すように、遮光層３の上に、ＣＶＤ法、プラズマＣＶＤ法又は減圧ＣＶＤ法により、例えば窒化シリコン膜などのＳｉＮ系の膜から第１層４１ａを形成する。このように形成されるＳｉＮ系の膜からなる第１層４１ａは、第２層４１ｂよりも、ＷＳｉ等の高融点金属からなる遮光層３が含む不純物をトラップする能力が高い。
【００７２】
この第２例の場合には更に、図８の工程（２Ｂ）に示すように、第１層４１ａ上に、例えば、常圧又は減圧ＣＶＤ法やプラズマＣＶＤ法等による約６８０℃の高温プロセスにより、ＴＥＯＳガス、ＴＥＢガス、ＴＭＯＰガス等を用いて、ＮＳＧ、ＰＳＧ、ＢＳＧ、ＢＰ

ＳＧ等の高絶縁性シリケートガラス膜などのSiO_2系の膜からなる第１層４１ａを形成する。ここで、第１層４１ａの層厚は、ＷＳｉ等からなる遮光層３からの不純物をトラップする機能を実用上十分に発揮させるために約２０００～３０００Åが好ましい。他方、第２層４１ｂの層厚は約８０００Åが好ましい。この程度の厚さがあれば、遮光層３をＴＦＴ３０から絶縁するために第１層間絶縁層４１全体として必要な１００００Å程度の厚みのかなりの部分を比較的容易に形成できる第１層４１ａにより賄えるからである。

【００７３】

この第２例の場合には、第２層４１ｂを第１層４１ａの上に形成することで、遮光層３、第２層４１ｂ等に含まれる不純物を第１層４１ａや第１層４１ａと第２層４１ｂとの間に存在する界面にトラップし、特に後のＴＦＴ３０を形成するための高温プロセス時などに遮光層３、第２層４１ｂ等の不純物によりＴＦＴ３０のｐ－Ｓｉ層３２等を汚染しないようにする。以上のように本第２例では、ＴＦＴ３０を遮光層３からのコンタミネーションが殆ど届かない第２層４１ｂ上に、遮光層３や第１層間絶縁層４１からのコンタミネーションが低減された状態で形成することが可能となる。

【００７４】

更に、このように多層構造を有するように形成された第１層間絶縁層４１に重ねて、ＳＯＧ（スピンオンガラス：紡糸状ガラス）をスピンコートして又はＣＭＰ（Ｃｈｅｍｉｃａｌ　Ｍｅｃｈａｎｉｃａｌ　Ｐｏｌｉｓｈｉｎｇ）処理を施すことにより、平坦な膜を形成してもよい。このように、第１層間絶縁層４１の上面をスピンコート処理又はＣＭＰ処理により平坦化しておけば、後に上側にＴＦＴ３０を形成し易いという利点が得られる。

【００７５】

尚、第１層４１ａや第２層４１ｂに対し、約９００℃のアニール処理を施すことにより、より汚染を防ぐと共に平坦化してもよい。

【００７６】

以上説明したように、図８に示した工程（２Ａ）及び工程（２Ｂ）によれば、第１層４１ａ及び第２層４１ｂを積層して多層構造とすることで、ＴＦＴ３０に対するコンタミネーションを最低限に抑えつつ、従来の技術のように単一層から第１層間絶縁層４１を形成する場合よりも、限られた層厚条件や製造温度条件の中で、第１層間絶縁層４１の絶縁性を確実に且つ高信頼性で高めることができる。また、第１層４１ａ及び第２層４１ｂを各種の材料から形成するプロセスを組み合わせることで、製造プロセスの融通性も高くなり、用途や仕様に応じて必要な絶縁性や層厚を持った第１層間絶縁層４１を高経済性で効率良く形成することも可能となる。

【００７７】

次に図８の工程（３）に示すように、第１層間絶縁層４１の上に、約４５０～５５０℃、好ましくは約５００℃の比較的低温環境中で、流量約４００～６００ｃｃ／ｍｉｎのモノシランガス、ジシランガス等を用いた減圧ＣＶＤ（例えば、圧力約２０～４０ＰａのＣＶＤ）により、ａ－Ｓｉ（アモルファスシリコン）膜を形成する。その後、窒素雰囲気中で、約６００～７００℃にて約１～１０時間、好ましくは、４～６時間のアニール処理を施すことにより、ｐ－Ｓｉ（ポリシリコン）膜を約５００～２０００Åの厚さ、好ましくは約１０００Åの厚さとなるまで固相成長させる。この際、ｎチャネル型のＴＦＴ３０を作成する場合には、Ｓｂ（アンチモン）、Ａｓ（砒素）、Ｐ（リン）などのＶ族元素のドーパントを僅かにイオン注入等によりドープする。また、ＴＦＴ３０をｐチャネル型とする場合には、Ａｌ（アルミニウム）、Ｂ（ボロン）、Ｇａ（ガリウム）、Ｉｎ（インジウム）などのＩＩＩ族元素のドーパントを僅かにイオン注入等によりドープする。尚、ａ－Ｓｉ膜を経ないで、減圧ＣＶＤ法等によりｐ－Ｓｉ膜を直接形成しても良い。或いは、減圧ＣＶＤ法等により堆積したｐ－Ｓｉ膜にシリコンイオンを打ち込んで一旦非晶質化（アモルファス化）し、その後アニール処理等により再結晶化させてｐ－Ｓｉ膜を形成しても良い。

【００７８】

次に図８の工程（４）に示すように、ｐ－Ｓｉ層３２を約９００～１３００℃の温度、好

ましくは約１０００℃の温度により熱酸化することにより、約３００Åの比較的薄い厚さの熱酸化膜を形成する。更に減圧ＣＶＤ法等により高温酸化シリコン膜（ＨＴＯ膜）や窒化膜を約５００Åの比較的薄い厚さに堆積し、多層構造を持つゲート絶縁層３３を形成する。この結果、ｐ－Ｓｉ層３２の厚さは、約３００～１５００Åの厚さ、好ましくは約３５０～４５０Åの厚さとなり、ゲート絶縁層３３の厚さは、約２００～１５００Åの厚さ、好ましくは約３００Åの厚さとなる。このように高温熱酸化時間を短くすることにより、特に８インチ程度の大型ウエーハを使用する場合に熱によるそりを防止することができる。但し、ｐ－Ｓｉ層３２を熱酸化することのみにより、単一層構造を持つゲート絶縁層３３を形成してもよい。

【００７９】

次に図８の工程（５）に示すように、ｐ－Ｓｉ層３２上にゲート絶縁層３３を介して、減圧ＣＶＤ法等によりｐ－Ｓｉを堆積した後、ゲートマスクを用いたフォトリソグラフィ工程、エッチング工程等により、ゲート電極３１（走査電極）を形成する。

【００８０】

但し、ゲート電極３１（走査電極）を、ｐ－Ｓｉ層ではなく、Ａｌ等の金属膜又は金属シリサイド膜から形成してもよいし、若しくはこれらの金属膜又は金属シリサイド膜とｐ－Ｓｉ膜を組み合わせて多層に形成してもよい。この場合、ゲート電極３１（走査電極）を、ブラックマトリクス２３が覆う領域の一部又は全部に対応する遮光膜として配置すれば、金属膜や金属シリサイド膜の持つ遮光性により、ブラックマトリクス２３の一部又は全部を省略することも可能となる。この場合特に、対向基板２とＴＦＴアレイ基板１との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【００８１】

次に図９の工程（６）に示すように、ＴＦＴ３０をＬＤＤ（Ｌｉｇｈｔｌｙ　Ｄｏｐｅｄ　Ｄｒａｉｎ　Ｓｔｒｕｃｔｕｒｅ）構造を持つｎチャネル型のＴＦＴとする場合、ｐ型のｐ－Ｓｉ層３２に、先ずソース領域３４及びドレイン領域３６のうちチャネル側に夫々隣接する一部を構成する低濃度ドープ領域を形成するために、ゲート電極３１を拡散マスクとして、ＰなどのＶ族元素のドーパントを低濃度で（例えば、Ｐイオンを１～３×10^{13}／cm^2のドーズ量にて）ドープし、続いて、ゲート電極３１よりも幅の広いマスクでレジスト層をゲート電極３１上に形成した後、同じくＰなどのＶ族元素のドーパントを高濃度で（例えば、Ｐイオンを１～３×10^{15}／cm^2のドーズ量にて）ドープする。また、ＴＦＴ３０をｐチャネル型とする場合、ｎ型のｐ－Ｓｉ層３２に、ソース領域３４及びドレイン領域３６を形成するために、ＢなどのＩＩＩ族元素のドーパントを用いてドープする。このようにＬＤＤ構造とした場合、ショートチャネル効果を低減できる利点が得られる。尚、このように低濃度と高濃度の２段階に分けて、ドープを行わなくても良い。例えば、低濃度のドープを行わずに、オフセット構造のＴＦＴとしてもよく、ゲート電極３１をマスクとして、Ｐイオン、Ｂイオン等を用いたイオン注入技術によりセルフアライン型のＴＦＴとしてもよい。

【００８２】

これらの工程と並行して、ｎチャネル型ｐ－ＳｉＴＦＴ及びｐチャネル型ｐ－ＳｉＴＦＴから構成されるＣＭＯＳ（相補型ＭＯＳ）構造を持つＸ側駆動用ドライバ回路１０１及びＹ側駆動用ドライバ回路１０４をＴＦＴアレイ基板１上の周辺部に形成する。　このように、ＴＦＴ３０はｐ－ＳｉＴＦＴであるので、ＴＦＴ３０の形成時に同一工程で、Ｘ側駆動用ドライバ回路１０１及びＹ側駆動用ドライバ回路１０４を形成することができ、製造上有利である。

【００８３】

次に図９の工程（７）に示すように、ゲート電極３１（走査電極）を覆うように、例えば、常圧又は減圧ＣＶＤ法やＴＥＯＳガス等を用いて、ＮＳＧ、ＰＳＧ、ＢＳＧ、ＢＰＳＧなどのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第２層間絶縁層４２を形成する。第２層間絶縁層４２の層厚は、約５０００～１５０００Åが好ましい。そして、ソース領域３４及びドレイン領域３６を活性化するために約１０００℃のアニール処理を

２０分程度行った後、ソース電極３１（信号電極）に対するコンタクトホール３７を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール３７を開口した方が、開口形状をマスク形状とほぼ同じにできるという利点がある。但し、ドライエッチングとウエットエッチングとを組み合わせて開口すれば、コンタクトホール３７をテーパ状にできるので、配線接続時の断線を防止できるという利点が得られる。また、ゲート電極３１（走査電極）を図示しない配線と接続するためのコンタクトホールも、コンタクトホール３７と同一の工程により第２層間絶縁層４２に開ける。

【００８４】

次に図９の工程（８）に示すように、第２層間絶縁層４２の上に、スパッタリング処理等により、Ａｌ等の低抵抗金属や金属シリサイド等を、約１０００～５０００Åの厚さに堆積し、更にフォトリソグラフィ工程、ウエットエッチング工程等により、ソース電極３５（信号電極）を形成する。

【００８５】

この場合、ソース電極３５（信号電極）を、ブラックマトリクス２３が覆う領域の一部又は全部に対応する遮光膜として配置すれば、Ａｌ等の金属膜や金属シリサイド膜の持つ遮光性により、ブラックマトリクス２３の一部又は全部を省略することも可能となる。この場合特に、対向基板２とＴＦＴアレイ基板１との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【００８６】

次に図９の工程（９）に示すように、ソース電極３５（信号電極）上を覆うように、例えば、常圧又は減圧ＣＶＤ法やＴＥＯＳガス等を用いて、ＮＳＧ、ＰＳＧ、ＢＳＧ、ＢＰＳＧなどのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第３層間絶縁層４３を形成する。第３層間絶縁層４３の層厚は、約５０００～１５０００Åが好ましい。或いは、このようなシリケートガラス膜に代えて又は重ねて、有機膜やＳＯＧ（スピンオンガラス）をスピンコートして、若しくは又はＣＭＰ処理を施して、平坦な膜を形成してもよい。

【００８７】

更に、画素電極１１とドレイン領域３６とを電気的接続するためのコンタクトホール３８を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール３８を開口した方が、開口形状をマスク形状とほぼ同じにできるという利点が得られる。但し、ドライエッチングとウエットエッチングとを組み合わせて開口すれば、コンタクトホール３８をテーパ状にできるので、配線接続時の断線を防止できるという利点が得られる。

【００８８】

次に図９の工程（１０）に示すように、第３層間絶縁層４３の上に、スパッタリング処理等により、ＩＴＯ膜等の透明導電性薄膜を、約５００～２０００Åの厚さに堆積し、更にフォトリソグラフィ工程、ウエットエッチング工程等により、画素電極１１を形成する。尚、当該液晶表示パネル１００を反射型の液晶表示装置に用いる場合には、Ａｌ等の反射率の高い不透明な材料から画素電極１１を形成してもよい。

【００８９】

続いて、画素電極１１の上にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、図１に示した配向膜１２が形成される。

【００９０】

他方、図１に示した対向基板２については、ガラス基板等が先ず用意され、この上において複数のＴＦＴ３０に夫々対応した位置にブラックマトリクス２３が、例えば金属クロムをスパッタリングした後、フォトリソグラフィ工程、エッチング工程を経て形成される。

尚、ブラックマトリクス２３は、ＣｒやＮｉなどの金属材料の他、カーボンやＴｉをフォトレジストに分散した樹脂ブラックなどの材料から形成してもよい。その後、対向基板２の全面にスパッタリング処理等により、ＩＴＯ等の透明導電性薄膜を、約５００～２０００Åの厚さに堆積することにより、共通電極２１を形成する。更に、共通電極２１の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜２２が形成される。

【００９１】

最後に、上述のように各層が形成されたＴＦＴアレイ基板１と対向基板２とは、配向膜１２及び２２が対面するようにシール剤５２により張り合わされ、真空吸引等により、両基板間の空間に、例えば複数種類のネマティック液晶を混合してなる液晶が吸引されて、所定層厚の液晶層５０が形成される。

【００９２】

尚、図３に示した蓄積容量７０については、ｐ－Ｓｉ層３２’を上述のｐ－Ｓｉ層３２と同一工程により第１層間絶縁層４１上に形成し、その上に絶縁層３３’を上述のゲート絶縁層３３と同一工程により形成し、更にその上に蓄積容量電極（容量線）３１’をゲート電極３１と同一工程により形成すれば良い。

【００９３】

以上の製造プロセスにより、図１に示した液晶表示パネル１００が完成する。

【００９４】

以上の結果、本製造プロセスにより、高コントラストで色付きの良い高画質の画像を表示することが可能な液晶表示パネル１００を比較的容易に製造できる。

【００９５】

尚、以上説明した本実施の形態では、第１層間絶縁層４１が有する多層構造をなす第１層４１ａ及び第２層４１ｂについて、二つの具体的な例を挙げたが、本実施の形態はこれらに限られず、例えば、遮光層３の上にＳｉＮ系の膜、SiO_2 系の膜及びＨＴＯ膜をこの順で積層することにより３層構造を有する第１層間絶縁層４１を構成することも可能である。また、デポジション温度を変えてＣＶＤ法を行うことにより、種類が異なる複数のＮＳＧなどからなる２層構造等を有する第１層間絶縁層４１を構成することも可能である。更に、遮光層３を構成するＷＳｉ等の表面を陽極酸化することにより、第１層間絶縁層４１の第１層４１ａとすることも可能である。

【００９６】

以上説明した液晶表示パネル１００は、カラー液晶プロジェクタに適用されるため、３つの液晶表示パネル１００がＲＧＢ用のライトバルブとして夫々用いられ、各パネルには夫々ＲＧＢ色分解用のダイクロイックミラーを介して分解された各色の光が入射光として夫々入射されることになる。従って、各実施の形態では、対向基板２に、カラーフィルタは設けられていない。しかしながら、液晶表示パネル１００においてもブラックマトリックス２３の形成されていない画素電極１１に対向する所定領域にＲＧＢのカラーフィルタをその保護膜と共に、対向基板２上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶表示装置に本実施の形態の液晶表示パネルを適用できる。

【００９７】

液晶表示パネル１００では、従来と同様に入射光を対向基板２の側から入射することとしたが、遮光層３が存在するので、ＴＦＴアレイ基板１の側から入射光を入射し、対向基板２の側から出射するようにしても良い。即ち、このように液晶表示パネル１００を液晶プロジェクタに取り付けても、チャネル形成用のｐ－Ｓｉ層３２に光が入射することを防ぐことが出来、高画質の画像を表示することが可能である。

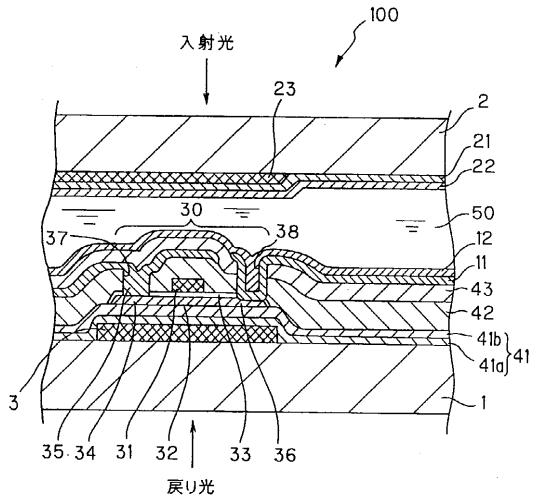
【００９８】

液晶表示パネル１００において、ＴＦＴアレイ基板１側における液晶分子の配向不良を抑制するために、第３層間絶縁層４３の上に更に平坦化膜をスピンコート等で塗布してもよく、又はＣＭＰ処理を施してもよい。

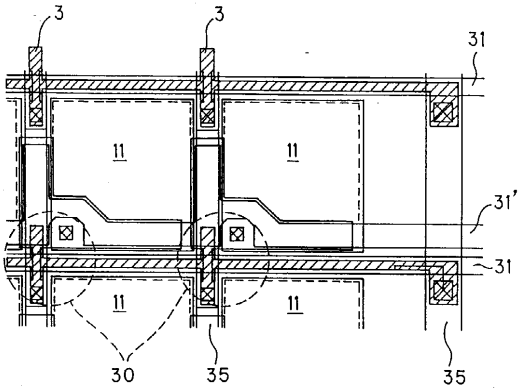
【００９９】
また、液晶表示パネル１００のスイッチング素子は、正スタガ型又はコプラナー型のｐ－ＳｉＴＦＴであるとして説明したが、逆スタガ型のＴＦＴやａ－ＳｉＴＦＴ等の他の形式のＴＦＴに対しても、戻り光がチャネル形成用の半導体層に入射するのを阻止するという課題の下に、各種の形態での応用が可能である。
【００１００】
更に、液晶表示パネル１００においては、一例として液晶層５０をネマティック液晶から構成したが、液晶を高分子中に微小粒として分散させた高分子分散型液晶を用いれば、配向膜１２及び２２、並びに前述の偏光フィルム、偏光板等が不要となり、光利用効率が高まることによる液晶表示パネルの高輝度化や低消費電力化の利点が得られる。更に、画素電極１１をＡｌ等の反射率の高い金属膜から構成することにより、液晶表示パネル１００を反射型液晶表示装置に適用する場合には、電圧無印加状態で液晶分子がほぼ垂直配向されたＳＨ（スーパーホメオトロピック）型液晶などを用いても良い。更にまた、液晶表示パネル１００においては、液晶層５０に対し垂直な電界（縦電界）を印加するように対向基板２の側に共通電極２１を設けているが、液晶層５０に平行な電界（横電界）を印加するように一対の横電界発生用の電極から画素電極１１を夫々構成する（即ち、対向基板２の側には縦電界発生用の電極を設けることなく、ＴＦＴアレイ基板１の側に横電界発生用の電極を設ける）ことも可能である。このように横電界を用いると、縦電界を用いた場合よりも視野角を広げる上で有利である。その他、各種の液晶材料（液晶相）、動作モード、液晶配列、駆動方法等に本実施の形態を適用することが可能である。
【００１０１】
【発明の効果】
本発明に記載の液晶表示パネルによれば、高融点金属からなる遮光層は、第１基板と複数のスイッチング素子との間に夫々設けられており、遮光層と複数のスイッチング素子との間には、少なくとも２種類の絶縁層が設けられているので、スイッチング素子の下側からの戻り光等の光に対する遮光性能が高いことに加えて、スイッチング素子に対するコンタミネーションが低減され且つ絶縁層における絶縁不良が低減されることで、スイッチング素子のスイッチング特性を非常に高められる。更に、当該液晶表示パネルの製造における製品欠陥率を低減でき、歩留まりを向上できる。
【００１０２】
さらに、第１絶縁層はカーボン及び水素の不純物を含むシリケートガラスからなり、第２絶縁層は高温酸化シリコン膜からなり、第２絶縁層は第１絶縁層よりもスイッチング素子に近い側に位置しているので、ＴＦＴ等のスイッチング素子を、遮光層や絶縁層からのコンタミネーションが低減された状態で形成できるので、スイッチング素子のスイッチング特性及び遮光性を非常に高められる。
【００１０３】
請求項２に記載の液晶表示パネルによれば、遮光層が高融点金属シリサイドから構成されているので、シリコンを含んでなるＴＦＴアレイ基板や層間絶縁層との熱的相性が良くなり、高温環境と常温環境とに置かれた場合でも、遮光層とＴＦＴアレイ基板や層間絶縁層との間で、熱膨張率等の物理的性質の差に起因して発生する応力が緩和される。
【００１０４】
請求項３に記載の製造方法によれば、第１絶縁層に含まれる不純物を第１絶縁層と第２絶縁層との間に存在する界面にトラップし、ＴＦＴ等のスイッチング素子を、高品質のＨＴＯ膜（第２絶縁層）上に遮光層や絶縁層からのコンタミネーションが低減された状態で形成できる。
【００１０５】
請求項４に記載の製造方法によれば、遮光層が高融点金属シリサイドから構成されているので、シリコンを含んでなるＴＦＴアレイ基板や層間絶縁層との熱的相性が良くなり、高温環境と常温環境とに置かれた場合でも、遮光層とＴＦＴアレイ基板や層間絶縁層との間で、熱膨張率等の物理的性質の差に起因して発生する応力が緩和される。

【図面の簡単な説明】
【図１】実施の形態の液晶表示パネルの構成を示す断面図である。
【図２】図１の液晶表示パネルを構成するＴＦＴアレイ基板の平面図である。
【図３】図１の液晶表示パネルを構成する蓄積容量の断面図である。
【図４】図１の液晶表示パネルの全体構成を示す平面図である。
【図５】図１の液晶表示パネルの全体構成を示す断面図である。
【図６】本実施の形態の液晶表示パネルに設けられたＴＦＴの特性を示す特性図である。
【図７】比較例としての液晶表示パネルに設けられたＴＦＴの特性を示す特性図である。
【図８】図１の液晶表示パネルの製造プロセスを順を追って示す工程図（その１）である。
【図９】図１の液晶表示パネルの製造プロセスを順を追って示す工程図（その２）である。
【符号の説明】
１…ＴＦＴアレイ基板
２…対向基板
３…遮光層
１１…画素電極
１２…配向膜
２１…共通電極
２２…配向膜
２３…ブラックマトリクス
３０…ＴＦＴ
３１…ゲート電極
３２…ｐ－Ｓｉ層
３３…ゲート絶縁層
３４…ソース領域
３５…ソース電極（信号電極）
３６…ドレイン領域
３７、３８…コンタクトホール
４１…第１層間絶縁層
４１ａ…第１層間絶縁層の第１層
４１ｂ…第１層間絶縁層の第２層
４２…第２層間絶縁層
４３…第３層間絶縁層
５０…液晶層
５２…シール剤
７０…蓄積容量
１００…液晶表示パネル
１０１…Ｘ側駆動用ドライバ回路
１０２…実装端子
１０４…Ｙ側駆動用ドライバ回路

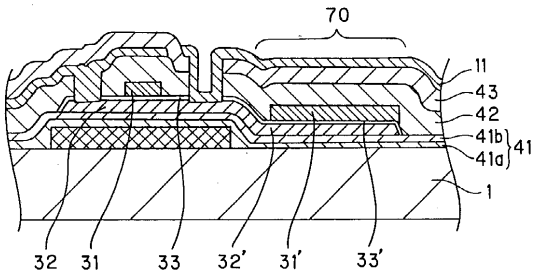
【図１】



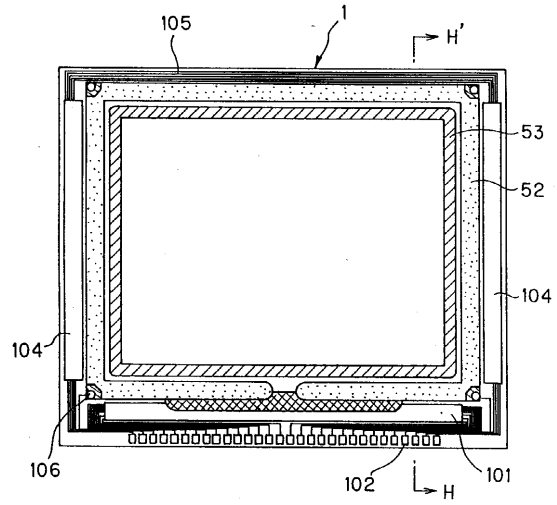
【図２】



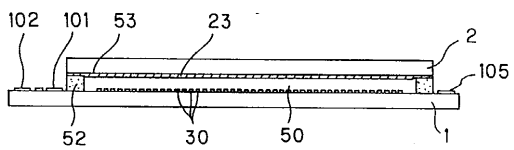
【図３】



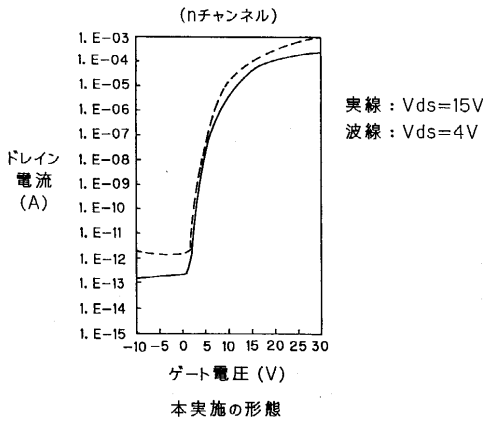
【図４】



【図５】

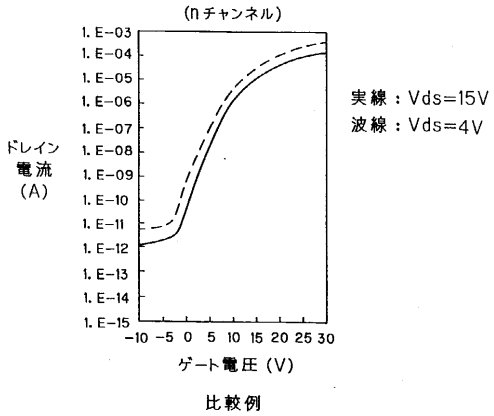


【図６】



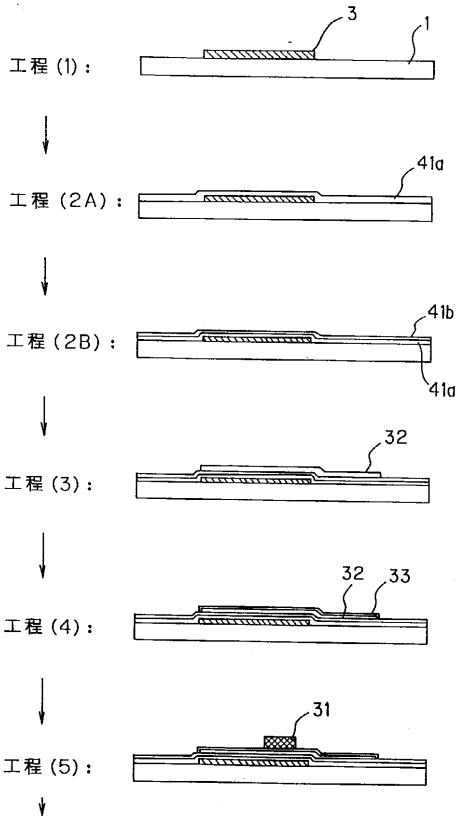
本実施の形態

【図７】

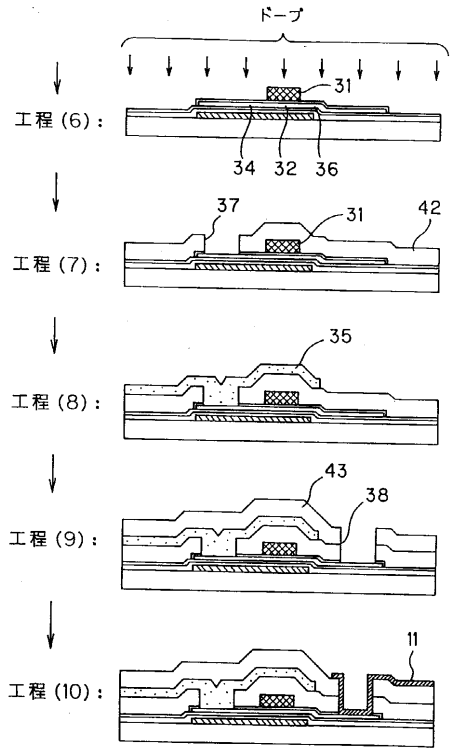

(nチャンネル)
1. E−03
1. E−04
1. E−05
1. E−06
1. E−07
1. E−08
1. E−09
1. E−10
1. E−11
1. E−12
1. E−13
1. E−14
1. E−15
−10 −5 0 5 10 15 20 25 30
ドレイン電流 (A)
ゲート電圧 (V)
実線：Vds=15V
波線：Vds=4V

比較例

【図８】


工程 (1)：
3
1
工程 (2A)：
41a
工程 (2B)：
41b
41a
工程 (3)：
32
工程 (4)：
32
33
工程 (5)：
31

【図９】


ドープ
工程 (6)：
31
34
32
36
工程 (7)：
37
31
42
工程 (8)：
35
工程 (9)：
43
38
工程 (10)：
11

フロントページの続き

(56)参考文献　特開平０４－２８３７２９（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)

G02F 1/1335 500
G02B 5/00
G02F 1/1333 505
G02F 1/1368