

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】令和4年4月13日(2022.4.13)

【公開番号】特開2020-181915(P2020-181915A)
 【公開日】令和2年11月5日(2020.11.5)
 【年通号数】公開・登録公報2020-045
 【出願番号】特願2019-84744(P2019-84744)
 【国際特許分類】

H 0 1 L 2 1 / 7 6 8 (2 0 0 6 . 0 1)

10

【 F I 】

H 0 1 L 2 1 / 9 0 B

【手続補正書】

【提出日】令和4年4月5日(2022.4.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項1】

半導体層と、

基板と、を備え、

前記半導体層と前記基板とが互いに積層された半導体装置であって、

銅を主成分とし、第1導電体部を有する第1導電体層と、

前記第1導電体層を覆い、第1絶縁体部を有する第1絶縁体層と、

銅を主成分とし、第2導電体部を有する第2導電体層と、

前記第2導電体層を覆い、第2絶縁体部を有する第2絶縁体層と、

を前記半導体層と前記基板との間に備え、

30

前記第1導電体部と前記第1絶縁体部との間の距離は、前記第1導電体層の厚さよりも小さく、

前記第1導電体部と前記第1絶縁体部の間にシリコンおよび銅を含有する第1領域が位置しており、

前記第2導電体部と前記第2絶縁体部との間の距離は、前記第2導電体層の厚さよりも小さく、

前記第2導電体部と前記第2絶縁体部の間にシリコンおよび銅を含有する第2領域が位置しており、

前記第1領域の最高窒素濃度は、前記第2領域の最高窒素濃度よりも高い、ことを特徴とする半導体装置。

40

【請求項2】

前記半導体層の厚さは、前記基板の厚さよりも小さく、

前記基板と前記第1導電体層との間の距離は、前記基板と前記第2導電体層との間の距離よりも小さい、請求項1に記載の半導体装置。

【請求項3】

前記半導体層と前記第1導電体層との間の距離は、前記半導体層と前記第2導電体層との間の距離よりも大きく、かつ、前記半導体層の厚さよりも小さい、請求項1または2に記載の半導体装置。

【請求項4】

銅を主成分とし、第3導電体部を有する第3導電体層と、

50

前記第 3 導電体層を覆い、第 3 絶縁体部を有する第 3 絶縁体層と、銅を主成分とし、第 4 導電体部を有する第 4 導電体層と、前記第 4 導電体層を覆い、第 4 絶縁体部を有する第 4 絶縁体層と、を前記半導体層と前記基板との間に備え、前記基板と前記第 3 導電体層との間の距離、および、前記基板と前記第 4 導電体層との間の距離は、前記基板と前記第 1 導電体層との間の距離、および、前記基板と前記第 2 導電体層との間の距離よりも小さく、前記第 3 導電体部と前記第 3 絶縁体部との間の距離は、前記第 3 導電体層の厚さよりも小さく、前記第 3 導電体部と前記第 3 絶縁体部の間にシリコンおよび銅を含有する第 3 領域が位置しており、前記第 4 導電体部と前記第 4 絶縁体部との間の距離は、前記第 4 導電体層の厚さよりも小さく、前記第 4 導電体部と前記第 4 絶縁体部の間にシリコンおよび銅を含有する第 4 領域が位置しており、前記第 3 領域の最高窒素濃度は、前記第 4 領域の最高窒素濃度よりも高い、ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置。 10

【請求項 5】
前記半導体層と前記第 3 導電体層との間の距離は、前記半導体層と前記第 4 導電体層との間の距離よりも小さい、請求項 4 に記載の半導体装置。 20

【請求項 6】
前記半導体層には第 1 MOS トランジスタが設けられており、前記基板には第 2 MOS トランジスタが設けられており、前記第 2 MOS トランジスタのゲート長が、前記第 1 MOS トランジスタのゲート長よりも小さい、請求項 1 乃至 5 のいずれか 1 項に記載の半導体装置。

【請求項 7】
前記半導体層には光電変換部が設けられている、請求項 1 乃至 6 のいずれか 1 項に記載の半導体装置。

【請求項 8】 30
半導体基板と、前記半導体基板の上に配された、窒素および炭素の少なくとも一方を含むシリコン化合物からなる誘電体部材と、を備える半導体装置であって、銅を主成分とし、第 1 導電体部を有する第 1 導電体層と、前記第 1 導電体層を覆い、第 1 絶縁体部を有する第 1 絶縁体層と、銅を主成分とし、第 2 導電体部を有する第 2 導電体層と、前記第 2 導電体層を覆い、第 2 絶縁体部を有する第 2 絶縁体層と、を前記半導体基板と前記誘電体部材との間に備え、前記誘電体部材の前記半導体基板の側の第 1 面は凹凸を有し、前記誘電体部材の前記第 1 面とは反対側の第 2 面は前記第 1 面よりも平坦であり、 40
前記第 1 導電体部と前記第 1 絶縁体部との間の距離は、前記第 1 導電体層の厚さよりも小さく、前記第 1 導電体部と前記第 1 絶縁体部の間にシリコンおよび銅を含有する第 1 領域が位置しており、前記第 2 導電体部と前記第 2 絶縁体部との間の距離は、前記第 2 導電体層の厚さよりも小さく、前記第 2 導電体部と前記第 2 絶縁体部の間にシリコンおよび銅を含有する第 2 領域が位置しており、前記第 1 領域の最高窒素濃度は、前記第 2 領域の最高窒素濃度よりも高い、ことを特徴とする半導体装置。

【請求項 9】
前記第 2 面と前記第 1 導電体層との間の距離は、前記第 2 面と前記第 2 導電体層との間の 50

距離よりも小さく、

前記誘電体部材の前記第2面の高低差は、前記第2面の高低差の1/10未満である、
請求項8に記載の半導体装置。

【請求項10】

前記誘電体部材は、前記第1絶縁体層で囲まれた部分を有する、
請求項8または9に記載の半導体装置。

【請求項11】

前記半導体基板は光電変換部を有し、
前記誘電体部材は前記光電変換部の上に導光部を有する、
請求項8乃至10のいずれか1項に記載の半導体装置。

10

【請求項12】

前記第1領域において、窒素とシリコンとが結合している、
請求項1乃至11のいずれか1項に記載の半導体装置。

【請求項13】

前記第1領域において、銅とシリコンとが結合している、
請求項1乃至12のいずれか1項に記載の半導体装置。

【請求項14】

前記第1絶縁体層および前記第2絶縁体層はシリコンと炭素を含む、
請求項1乃至13のいずれか1項に記載の半導体装置。

【請求項15】

前記第1領域の前記最高窒素濃度は、
前記第1導電体部の窒素濃度および前記第1絶縁体部の窒素濃度よりも高い、
請求項1乃至14のいずれか1項に記載の半導体装置。

20

【請求項16】

前記第1領域はシリコン濃度と銅濃度が等しい第1部分を有し、
前記第2領域はシリコン濃度と銅濃度が等しい第2部分を有し、
前記第1部分における窒素濃度が、前記第2部分における窒素濃度よりも高い、
請求項1乃至15のいずれか1項に記載の半導体装置。

【請求項17】

前記第1部分における窒素濃度は、前記第1部分における前記シリコン濃度および前記第1部分における前記銅濃度よりも低い、
請求項16に記載の半導体装置。

30

【請求項18】

前記第1領域の最高窒素濃度は1.0原子%以上10原子%未満であり、
前記第2領域の最高窒素濃度は1.0原子%未満である、
請求項1乃至17のいずれか1項に記載の半導体装置。

【請求項19】

前記第2領域は窒素を含有しない、
請求項1乃至18のいずれか1項に記載の半導体装置。

【請求項20】

請求項1乃至19のいずれか1項に記載の半導体装置と、
前記半導体装置に接続された信号処理装置と、を備える機器。

40

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

また、上記課題を解決するための手段は、
半導体基板と、

50

前記半導体基板の上に配された、窒素および炭素の少なくとも一方を含むシリコン化合物からなる誘電体部材と、を備える半導体装置であって、
銅を主成分とし、第1導電体部を有する第1導電体層と、
前記第1導電体層を覆い、第1絶縁体部を有する第1絶縁体層と、
銅を主成分とし、第2導電体部を有する第2導電体層と、
前記第2導電体層を覆い、第2絶縁体部を有する第2絶縁体層と、
を前記半導体基板と前記誘電体部材との間に備え、
前記誘電体部材の前記半導体基板の側の第1面は凹凸を有し、
前記誘電体部材の前記第1面とは反対側の第2面は前記第1面よりも平坦であり、
前記第1導電体部と前記第1絶縁体部との間の距離は、前記第1導電体層の厚さよりも小さく、前記第1導電体部と前記第1絶縁体部の間にシリコンおよび銅を含有する第1領域が位置しており、
前記第2導電体部と前記第2絶縁体部との間の距離は、前記第2導電体層の厚さよりも小さく、前記第2導電体部と前記第2絶縁体部の間にシリコンおよび銅を含有する第2領域が位置しており、
前記第1領域の最高窒素濃度は、前記第2領域の最高窒素濃度よりも高い、
ことを特徴とする。

10

20

30

40

50