

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-517890

(P2017-517890A)

(43) 公表日 平成29年6月29日(2017.6.29)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/12 (2006.01)	HO 1 L 23/12	Q
HO 1 L 25/04 (2014.01)	HO 1 L 25/04	Z
HO 1 L 25/18 (2006.01)		

審査請求 有 予備審査請求 未請求 (全 25 頁)

(21) 出願番号	特願2016-569605 (P2016-569605)	(71) 出願人	593096712 インテル コーポレーション アメリカ合衆国 95054 カリフォル ニア州 サンタ クララ ミッション カ レッジ ブールバード 2200
(86) (22) 出願日	平成26年5月28日 (2014.5.28)	(74) 代理人	100107766 弁理士 伊東 忠重
(85) 翻訳文提出日	平成28年11月25日 (2016.11.25)	(74) 代理人	100070150 弁理士 伊東 忠彦
(86) 国際出願番号	PCT/US2014/039834	(74) 代理人	100091214 弁理士 大貫 進介
(87) 国際公開番号	W02015/183264	(72) 発明者	ホウ, チュワン アメリカ合衆国 85249 アリゾナ州 チャンドラー イースト グランド キ ャニオン ドライブ 1965 最終頁に続く
(87) 国際公開日	平成27年12月3日 (2015.12.3)		

(54) 【発明の名称】 折り曲げ可能および伸び縮み可能なデバイスのための波状インターコネクタ

(57) 【要約】

本開示の実施例は、折り曲げ可能および伸び縮み可能なデバイスのための波状インターコネクタと、関連の技術およびコンフィグレーションを説明する。一つの実施例において、インターコネクタアセンブリは、一つの平面を定めるフレキシブル基板と、フレキシブル基板上に配置され、かつ、集積回路 (IC) デバイスの電気信号を平面と同一平面にある第1方向においてルーティングするように構成されている波状インターコネクタを含む。波状インターコネクタは、第1方向に垂直であり、かつ、平面と同一平面にある第2方向から見て波状プロフィールを有している。他の実施例が、説明及び/又は請求されてよい。

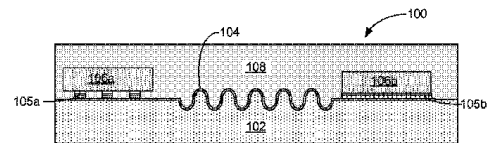


FIG. 1

【特許請求の範囲】**【請求項 1】**

インターコネクタアセンブリであって、
一つの平面を定めるフレキシブル基板と、
前記フレキシブル基板上に配置され、かつ、集積回路（IC）デバイスの電気信号を前記平面と同一平面にある第 1 方向においてルーティングするように構成されている波状インターコネクタであり、前記波状インターコネクタは、前記第 1 方向に垂直であり、かつ、前記平面と同一平面にある第 2 方向から見て波状プロフィールを有している、波状インターコネクタと、
を含む、インターコネクタアセンブリ。

10

【請求項 2】

前記波状インターコネクタは、前記第 1 方向と前記第 2 方向に対して垂直な第 3 方向から見て直線プロフィールを有している、
請求項 1 に記載のインターコネクタアセンブリ。

【請求項 3】

前記フレキシブル基板と前記波状インターコネクタは、前記第 1 方向において伸び、及び / 又は、前記第 1 方向と前記第 2 方向に対して垂直な第 3 方向において曲がる、ように構成されている、
請求項 1 に記載のインターコネクタアセンブリ。

【請求項 4】

前記波状インターコネクタは、前記第 2 方向から見て幅を有し、
前記波状プロフィールは、半アンプを有しており、かつ、
前記半アンプに対する前記幅の割合（幅 / 半アンプ）は、 $1/2$ より大きいか、等しい、
請求項 1 に記載のインターコネクタアセンブリ。

20

【請求項 5】

前記波状インターコネクタは、前記第 1 方向と前記第 2 方向に対して垂直な第 3 方向から見て厚さを有し、かつ、
前記厚さに対する前記半アンプの割合（半アンプ / 厚さ）は、 $1/0$ より大きいか、等しい、
請求項 4 に記載のインターコネクタアセンブリ。

30

【請求項 6】

前記波状プロフィールは、曲がったプロフィールである、
請求項 1 乃至 5 いずれか一項に記載のインターコネクタアセンブリ。

【請求項 7】

前記波状インターコネクタは、前記第 1 方向において前記波状インターコネクタと平行に走る複数の波状インターコネクタのうちの一つである、
請求項 1 乃至 5 いずれか一項に記載のインターコネクタアセンブリ。

【請求項 8】

前記波状インターコネクタは、金属を含み、かつ、
前記フレキシブル基板は、ポリマーを含む、
請求項 1 乃至 5 いずれか一項に記載のインターコネクタアセンブリ。

40

【請求項 9】

集積回路（IC）アセンブリを製造するための方法であって、
フレキシブル基板を備えるステップであり、前記フレキシブル基板は一つの平面を定める、ステップと、
前記フレキシブル基板上に波状インターコネクタを形成するステップであり、
前記波状インターコネクタは、前記平面と同一平面にある第 1 方向において集積回路（IC）デバイスの電気信号をルーティングするように構成されており、
前記波状インターコネクタは、前記第 1 方向に垂直であり、かつ、前記平面と同一平

50

面にある第2方向から見て波状プロフィールを有している、
ステップと、
を含む、方法。

【請求項10】

前記波状インターコネクトを形成するステップは、
前記フレキシブル基板の表面において波状インターコネクトの表面上に波状プロフィールを形成するステップと、
前記波状プロフィールの上に金属をデポジットするステップと、
を含む、請求項9に記載の方法。

【請求項11】

前記波状プロフィールを形成するステップは、
印刷、モールドイング、または、リソグラフィプロセスを使用するステップと、
を含む、請求項10に記載の方法。

【請求項12】

前記方法は、さらに、
前記波状インターコネクトをカバーするように、前記フレキシブル基板上にパッシベーション層をデポジットするステップと、
を含む、請求項9に記載の方法。

【請求項13】

前記方法は、さらに、
前記パッシベーション層をデポジットするステップの以前に、前記ICデバイスを前記波状インターコネクトと電氣的に接続するステップと、を含み、
前記パッシベーション層をデポジットするステップは、前記ICデバイスの上に前記パッシベーション層をデポジットするステップと、を含む、
請求項12に記載の方法。

【請求項14】

前記波状インターコネクトを形成するステップは、
前記フレキシブル基板の実質的に平坦な表面上に金属をデポジットするステップと、
前記波状プロフィールを作成するために、前記金属と前記フレキシブル基板を成形するステップと、
を含む、請求項9に記載の方法。

【請求項15】

前記金属は、前記フレキシブル基板の第2側面とは反対側に配置された前記フレキシブル基板の第1側面上にデポジットされ、
前記方法は、さらに、
前記フレキシブル基板上にICデバイスをマウントするステップと、
前記波状プロフィールを閉じ込めるために、前記フレキシブル基板の前記第1側面および前記第2側面の上にフレキシブルパッシベーション層をデポジットするステップと、
を含む、請求項14に記載の方法。

【請求項16】

前記フレキシブル基板は、第1フレキシブル基板であり、
前記方法は、さらに、
第2フレキシブル基板の中に前記ICデバイスをエンベッドするステップと、
前記第1フレキシブル基板を前記第2フレキシブル基板と接続するステップと、
前記波状インターコネクトと前記ICデバイスとの間に電氣的な接続を形成するステップと、
を含む、請求項9に記載の方法。

【請求項17】

前記電氣的な接続を形成するステップは、
サブストレート貫通インターコネクトを形成するステップと、を含む、

10

20

30

40

50

請求項 16 に記載の方法。

【請求項 18】

伸び縮み可能または折り曲げ可能な集積回路（IC）アセンブリであって、
集積回路（IC）デバイスと、
一つの平面を定めるフレキシブル基板と、

前記フレキシブル基板上に配置され、かつ、前記 IC デバイスの電気信号を前記平面と同一平面にある第 1 方向においてルーティングするように前記 IC デバイスと電氣的に接続されている波状インターコネクタであり、前記波状インターコネクタは、前記第 1 方向に垂直であり、かつ、前記平面と同一平面にある第 2 方向から見て波状プロフィールを有している、波状インターコネクタと、
を含む、IC アセンブリ。

10

【請求項 19】

前記波状インターコネクタは、前記第 1 方向と前記第 2 方向に対して垂直な第 3 方向から見て直線プロフィールを有している、
請求項 18 に記載の IC アセンブリ。

【請求項 20】

前記 IC デバイスは、第 1 IC デバイスであり、
前記 IC アセンブリは、さらに、
前記波状インターコネクタと電氣的に接続された第 2 IC デバイスであり、前記波状インターコネクタは、前記第 1 IC デバイスと前記第 2 IC デバイスとの間で電気信号をルーティングするように構成されている、第 2 IC デバイスと、
を含む、請求項 18 に記載の IC アセンブリ。

20

【請求項 21】

前記第 1 IC デバイスは、ダイであり、かつ、前記第 2 IC デバイスは、センサである、
請求項 20 に記載の IC アセンブリ。

【請求項 22】

前記 IC デバイスは、前記フレキシブル基板と直接的に接続されており、
前記 IC アセンブリは、さらに、

前記波状インターコネクタと前記 IC デバイスの上に配置されたフレキシブルパッシベーション層を含む、
請求項 18 に記載の IC アセンブリ。

30

【請求項 23】

前記波状インターコネクタは、前記フレキシブル基板の第 1 側面上に配置されており、
前記フレキシブル基板の第 2 側面は、前記波状インターコネクタの前記波状プロフィールに対応する波状プロフィールを有しており、かつ、前記第 2 側面は、前記第 1 側面とは反対側に配置されている、
請求項 22 に記載の IC アセンブリ。

【請求項 24】

前記フレキシブル基板は、第 1 フレキシブル基板であり、
前記 IC デバイスは、前記第 1 フレキシブル基板と接続された第 2 フレキシブル基板の中にエンベッドされており、かつ、
前記 IC デバイスは、前記第 1 フレキシブル基板と前記第 2 フレキシブル基板の少なくとも一部分を通して延びるサブストレート貫通インターコネクタを使用して、前記波状インターコネクタと電氣的に接続されている、
請求項 18 に記載の IC アセンブリ。

40

【請求項 25】

前記 IC アセンブリは、人が身に付けることができる、
請求項 18 乃至 24 いずれか一項に記載の IC アセンブリ。

50

【発明の詳細な説明】

【技術分野】

【0001】

本開示の実施例は、一般的に、集積回路（IC）アセンブリの分野に関する。そして、より特定的には、折り曲げ可能および伸び縮み可能なデバイスのための波状インターコネクタと、関連の技術およびコンフィギュレーションに関する。

【背景技術】

【0002】

集積回路（IC）デバイスは、様々な伸び縮み可能、折り曲げ可能、フレキシブル、及び/又は、ウェアラブル（wearable）なデバイスの中に統合されている。そうしたイマージング（emerging）デバイスのための電気ルーティング（electrical routing）のインターコネクタ密度は、より固いサブストレート上のICデバイスに対するインターコネクタ密度よりも一般的に小さい。例えば、伸び縮み可能なデバイスの現在のインターコネクタ密度は、ミリメートル（mm）あたり約1入/出力（I/O）接続、または、より低い範囲にあるものである。低減されたフォームファクタを用いたバンド幅を改善するために、電気信号のルーティングのために必要とされる領域を削減することが望ましいであろう。

【図面の簡単な説明】

【0003】

実施例は、添付の図面と併せて、以降の詳細の説明によって、直ちに理解されよう。この説明を促進するために、類似の参照番号は、類似の構造的エレメントを示している。実施例は、例示として説明されているのであり、そして、添付図面に係る図において限定するものとして説明されるのではない。

【図1】図1は、いくつかの実施例に従って、集積回路（IC）アセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図2】図2は、いくつかの実施例に従って、曲がったコンフィギュレーションにおける図1のICアセンブリの側面の断面図を模式的に示している。

【図3】図3は、いくつかの実施例に従って、波状インターコネクタを含むインターコネクタアセンブリの上面の断面図を模式的に示している。

【図4】図4は、いくつかの実施例に従って、波状インターコネクタを含むインターコネクタアセンブリの側面の断面図を模式的に示している。

【図5a】図5aは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図5b】図5bは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図5c】図5cは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図5d】図5dは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図5e】図5eは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図5f】図5fは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図6a】図6aは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図6b】図6bは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図6c】図6cは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリの一つの実施例に係る側面の断面図を模式的に示している。

【図7】図7は、いくつかの実施例に従って、ICアセンブリの別の実施例に係る側面の

10

20

30

40

50

断面図を模式的に示している。

【図 8 a】図 8 a は、いくつかの実施例に従って、製造の様々なステージの最中における図 7 の IC アセンブリの実施例に係る側面の断面図を模式的に示している。

【図 8 b】図 8 b は、いくつかの実施例に従って、製造の様々なステージの最中における図 7 の IC アセンブリの実施例に係る側面の断面図を模式的に示している。

【図 8 c】図 8 c は、いくつかの実施例に従って、製造の様々なステージの最中における図 7 の IC アセンブリの実施例に係る側面の断面図を模式的に示している。

【図 8 d】図 8 d は、いくつかの実施例に従って、製造の様々なステージの最中における図 7 の IC アセンブリの実施例に係る側面の断面図を模式的に示している。

【図 8 e】図 8 e は、いくつかの実施例に従って、製造の様々なステージの最中における図 7 の IC アセンブリの実施例に係る側面の断面図を模式的に示している。

【図 8 f】図 8 f は、いくつかの実施例に従って、製造の様々なステージの最中における図 7 の IC アセンブリの実施例に係る側面の断面図を模式的に示している。

【図 9】図 9 は、いくつかの実施例に従って、IC アセンブリを製造する方法のためのフローチャートを模式的に示している。

【図 10】図 10 は、いくつかの実施例に従って、ここにおいて説明されるような波状インターコネクトを有する IC アセンブリを含むコンピューティングデバイスに係る一つの実施例を模式的に示している。

【発明を実施するための形態】

【0004】

本開示の実施例は、折り曲げ可能および伸び縮み可能なデバイスのための波状インターコネクトと、関連技術およびコンフィギュレーションを説明する。以降の説明においては、他の当業者に対して自分の仕事の本質を伝えるために当業者によって一般的に使用される用語を使用して、説明的な実施に係る様々な態様が説明されるだろう。しかしながら、当業者にとっては、説明された態様のいくつかだけを用いて、本開示の実施例が実行され得ることが明らかである。説明目的のために、説明された実施の完全な理解を提供するように、特定の数、材料、および構成が明らかにされる。しかしながら、特定の詳細が無くて本開示の実施例が実行され得ることが、当業者にとっては明らかである。他のインスタンスにおいては、説明的な実施例を不明確にしないように、よく知られた機能は省略され、または、簡素化される。

【0005】

以下の詳細な説明においては、添付の図面が参照される。図面は、この一部分を形成しており、類似の数字は、全てを通じて類似のパーツを示している。その中で説明として、実施例が示され、その中で本開示に係る技術的事項が実行され得る。他の実施例が使用され得ること、および、本開示の範囲から逸脱することなく構造的または論理的な変更がなされ得ることが理解されるべきである。従って、以下の詳細な説明は、限定する意味において理解されるべきではなく、そして、実施の範囲は、添付の特許請求とその均等物によって定められるものである。

【0006】

本発明開示の目的のために、フレーズ「A 及び/又は B」は、(A)、(B)、または、(A と B) を意味する。本発明開示の目的のために、フレーズ「A、B、及び/又は C」は、(A)、(B)、(C)、(A と B)、(A と C)、(B と C)、または、(A と B と C) を意味する。

【0007】

説明は、トップ/ボトム、イン/アウト、上/下、等といった視点ベースの記述を使用し得る。そうした記述は、説明を促進するために単に使用されるものであって、ここにおいて説明される実施例の適用を表して特定の方向について限定するように意図されたものではない。

【0008】

説明は、フレーズ「一つの実施例において、」または「実施例において、」を使用し得

10

20

30

40

50

るが、それぞれが一つまたはそれ以上の同一または異なる実施例を参照してよい。さらに、用語「含む、有する("comprising"、"including"、および "having")」等は、本開示の実施例に関して使用される際には、同義のものである。

【0009】

用語「結合された("coupled with")」は、その派生語に加えて、ここにおいて使用されてよい。「結合("coupled")」は、以下のうち一つまたはそれ以上を意味し得る。「結合」は、2つまたはそれ以上のエレメントが直接に物理的または電氣的に接触していることを意味してよい。しかしながら、「結合」は、また、2つまたはそれ以上のエレメントがお互いに間接的に接触していることも意味し得るが、それでもなお、お互いに協働または相互作用するものである。そして、一つまたはそれ以上の他のエレメントが、お互いに結合されたといわれるエレメント間において結合され、または接続されていることを意味してよい。

10

【0010】

種々の実施例において、フレーズ「第2形体(feature)上に形成され、デポジットされ、もしくは、そうでなければ配置された第1形体」は、第1形体が第2形体の上に形成され、デポジットされ、または配置されていること、そして、第1形体の少なくとも一部分が、第2形体の少なくとも一部分と直接的に接触(例えば、直接的な物理的及び/又は電氣的な接触)、または、間接的に接触(例えば、第1形体と第2形体との間に一つまたはそれ以上の他の形体を有していること)を意味してよい。

20

【0011】

ここにおいて使用されるように、用語「モジュール("module")」は、特定用途向け集積回路(ASIC)、電子回路、システムオンチップ(SoC)、プロセッサ(共有、専用、またはグループ)、及び/又は、一つまたはそれ以上のソフトウェアまたはファームウェアプログラムを実行するメモリ(共有、専用、またはグループ)、組み合わせ論理回路、及び/又は、説明される機能性を提供する他の適切なコンポーネントを参照し、その一部であり、または、含んでよい。

【0012】

図1は、いくつかの実施例に従って、集積回路(IC)アセンブリの一つの実施例に係る側面の断面図を模式的に示している。ICアセンブリ100は、いくつかの実施例における伸び縮み可能及び/又は折り曲げ可能なICアセンブリ100を表してよい。例えば、いくつかの実施例において、ICアセンブリ100は、ウェアラブルデバイス(例えば、人によって着ることが可能な製品)であってよい。様々な実施例に従って、ICアセンブリ100は、見て分かるように、フレキシブル基板102、一つまたはそれ以上の波状インターコネクタ(以降において「波状インターコネクタ104」)、一つの実施例において、ICデバイス(例えば、ICデバイス106a、106b)、および、パッシベーション層108を含んでいる。

30

【0013】

フレキシブル基板102は、伸び、及び/又は、曲がるように構成されている材料で構成されてよい。例えば、いくつかの実施例において、フレキシブル基板102は、弾性材料で構成されてよい。いくつかの実施例において、フレキシブル基板102は、有機材料(例えば、炭素を含んでいるもの)で構成されてよい。例えば、ポリジメチルシロキサン(PDMS)、ポリエチレンテレフタレート(PET)、ボム、シリコーン(silicone)(例えば、プラチナシリコーン)、ポリイミド、等といったポリマーを含んでいる。他の実施例において、フレキシブル基板102は、例えば、シリカ(silica)、または、他の非有機材料で構成されるフィルターパーティクルといった、非有機材料で構成されてよい。フレキシブル基板102は、他の実施例において、他の適切な材料で構成されてよい。

40

【0014】

いくつかの実施例において、波状インターコネクタ104は、フレキシブル基板102

50

上に配置されてよい。波状インターコネクタ104は、見て分かるように、波形プロフィールを有してよく、そして、電気信号をルーティングするように構成されてよい。例えば、一つまたはそれ以上のICデバイス106a、106bの入/出力(I/O)信号または電源/グラウンド、といったものである。例えば、いくつかの実施例において、波状インターコネクタは、ICデバイス106aと106bとの間で電気信号をルーティングする。波状インターコネクタ104は、例えば、金属といった、電気導電性材料で構成されてよい。いくつかの実施例において、波状インターコネクタ104は、銅、ニッケル、金、アルミニウム、銀、または、これらの組み合わせで構成されてよく、そして、導電性インク、半田ペースト、または、他の適切な形式であってよい。波状インターコネクタ104は、他の実施例において他の適切な材料で構成されてよい。

10

【0015】

波状インターコネクタ104の波状プロフィールにより、ICアセンブリ100の動きのフレキシブルな範囲ができる。例えば、いくつかの実施例において、ICアセンブリは、伸ばされ、曲げられ、または、そうでなければ変形されてよい。図2を簡潔に参照すると、いくつかの実施例に従って、曲がったコンフィグレーションにおける図1のICアセンブリ100の実施例に係る側面の断面図が描かれている。描かれた実施例において、ICアセンブリ100は、環状の形状を形成するように曲げられている。ICアセンブリ100は、曲がったコンフィグレーションに限定されるものではなく、様々な目標に合うように種々の適切なコンフィグレーションへと伸ばされ、及び/又は、曲げられてよい。例えば、ICアセンブリ100は、人が着るための品物の中に容易に組み込まれ得る形状を提供するために、伸ばされ、及び/又は、曲げられてよい。描かれた実施例において、ICアセンブリ100の端部は、人の腕、脚、または、首の周りに身に付けられ得る環状の形状を提供するように、あらゆる適切な手段を使用して共に結合されてよい。他の実施例において、ICアセンブリ100は、衣服、アクセサリ、または、他の製品に係る品物の中に組み込まれてよく、ICアセンブリ100のフレキシブルな特質により、ICアセンブリを曲げたり、または、伸ばしたりすることができる。

20

【0016】

図1と図2の両方を参照すると、一つまたはそれ以上のICデバイス106aと106bは、波状インターコネクタ104を用いて電氣的に接続されてよい。描かれた実施例において、ICアセンブリ100は、ICデバイス106aと106bがフレキシブル基板と直接的に接続されている波状インターコネクタ基板(wavy interconnect board、WIB)を表してよい。例えば、ICデバイス106aと106bは、サーフェスマウント技術(SMT)を使用してフレキシブル基板上にマウントされてよい。描かれた実施例において、ICデバイス106aは、フレキシブル基板102の上で電気接点(例えば、パッド、トレース-図示されていない)と接続されてよい。接点は、例えば、バンプ、ピラー、または、類似の構造体といった、一つまたはそれ以上のダイ(die)インターコネクタ構造体105aを使用している波状インターコネクタ104とそれぞれに対応するものである。ICデバイス106aは、例えば、異方性導電フィルム(ACF)、または、他の導電性接着剤といった、ダイ接続フィルム105bを使用して、波状インターコネクタ104のそれぞれの電気接点と接続されてよい。一つまたはそれ

30

40

【0017】

ICデバイス106a、106bは、多種多様な適切なICデバイスのあらゆるものを表してよい。例えば、いくつかの実施例において、ICデバイス106a、106bのいずれかは、ダイ、パッケージ、センサ、ソケット、バッテリー、受動素子、通信インターフェイス、または、集積回路を伴う他のあらゆる適切なデバイスを表してよい。ダイまたはパッケージは、プロセッサ、メモリ、システムオンチップ(SoC)、または、ASICであってよく、それらを含み、または、それらの一部であってよい。一つの実施例において、ICデバイス106aは、ダイを表してよく、そして、ICデバイス106bは、

50

あらゆる適切なタイプのセンサを表してよい。ダイは、センサから情報を受け取り、かつ、受け取った情報に基づいて動作を実行するように構成されてよい。いくつかの実施例において、一つまたはそれ以上のICデバイス106a、106bは、フレキシブル基板102及び/又はフレキシブルパッシベーション層108と比較して固くてよい。

【0018】

いくつかの実施例において、フレキシブルパッシベーション層108は、見て分かるように、フレキシブル基板102上に形成されてよい。いくつかの実施例において、フレキシブルパッシベーション層108は、波状インターコネクタ104及び/又は一つまたはそれ以上のICデバイス106a、106bの上に配置されてよい。フレキシブルパッシベーション層108は、一つまたはそれ以上のICデバイス106a、106bを少なくとも部分的に、または、完全にカプセル化するように構成された、例えば、モールドイングコンパウンド、もしくは、他のダイ封止剤であってよい。フレキシブルパッシベーション層108は、フレキシブル基板102に関連して説明された材料を含む、多種多様な適切な材料で構成されてよい。一つの実施例において、フレキシブルパッシベーション層108は、フレキシブル基板102と同じ材料組成を有してよい。

10

【0019】

図3は、いくつかの実施例に従って、波状インターコネクタ104を含むインターコネクタアセンブリ300の上面の断面図を模式的に示している。そして、図4は、いくつかの実施例に従って、波状インターコネクタ104を含むインターコネクタアセンブリ300の側面の断面図を模式的に示している。見て分かるように、波状インターコネクタ104は、フレキシブル基板102上に配置されてよく、かつ、フレキシブルパッシベーション層108は、波状インターコネクタ104の上に配置されてよい。フレキシブル基板102、波状インターコネクタ104、および、フレキシブルパッシベーション層108は、図1と図2に関連して説明された実施例と共に動いてよく、そして、その逆もまた同様である。

20

【0020】

いくつかの実施例において、フレキシブル基板102は、図3を見て分かるように、x方向とy方向において一般的に拡がり得る平面を定めてよい。いくつかの実施例において、波状インターコネクタ104は、x方向、上記平面と同一平面であってよい、においてICデバイス(例えば、図1-図2のICデバイス106a、106b)の電気信号をルーティングするように構成されてよい。波状インターコネクタは、お互いについて平行に走ってよく、そして、図を見て分かるように、x方向とy方向に垂直な方向(例えば、図4のz方向)から見たときに、直線を有してよい。いくつかの実施例において、波状インターコネクタ104は、図4を見て分かるように、x方向に対して垂直であり、かつ、フレキシブル基板102によって定められる平面と同一平面である方向(例えば、図3のy方向)から見たときに、波状プロフィールを有してよい。

30

【0021】

図3と図4に関連して説明されたような波状インターコネクタ104の波状プロフィールのコンフィグレーションにより、z方向から見たときに(例えば、図3のように上面から見たときに)波状プロフィールを有する蛇行したインターコネクタを有しているICアセンブリと比較して、ICアセンブリ(例えば、図1のICアセンブリ100)において、より高いインターコネクタ密度ができる。例えば、そうした蛇行インターコネクタのうち一つの蛇行インターコネクタは、約100ミクロンの幅のラインと約1.5ミリの蛇行幅を有してよく、ミリメートルあたり約1I/O接続のインターコネクタ密度を提供する。他方では、一つの実施例において、本開示に係る波状インターコネクタ104のうち個々の波状インターコネクタは、約10ミクロンのライン幅(例えば、y方向におけるもの)を有してよく、そして、隣接する波状インターコネクタ間のスペースは、約10ミクロン(隣接する波状インターコネクタ間のピッチが約20ミクロン)であり、ミリメートルあたり約50I/O接続のインターコネクタ密度を提供する。従って、本開示に係る波状インターコネクタ104は、同様な曲げ及び/又は伸ばし強度について、蛇行インターコ

40

50

ネクトと比較して、約50倍またはそれ以上の倍率でインターコネク密度を増加させ得るものである。波状インターコネク104は、例えば、ミリメートルあたり約10から100 I/O接続を含んでいる他の実施例において、他の適切なインターコネク密度を有してよい。いくつかの実施例において、波状インターコネク104のそれぞれは、厚さ(例えば、z方向におけるもの)を有してよい。いくつかの実施例において、厚さに対する半アンプ(semi-amplitude)の割合は、10より大きいか、または、同じであってよい。

【0022】

波状インターコネク104の波状プロフィールは、半アンプ(例えば、ピークトゥピークのアンプの半分)を有してよい。いくつかの実施例においては、波状インターコネク104のライン幅に対する半アンプの割合が、1:2、または、1/2より大きくてよい。より柔らかく/よりフレキシブルな材料(例えば、PDMS)を有しているフレキシブル基板102について、波状インターコネク104のライン幅に対する半アンプの割合は、フレキシブル基板102を効果的に延ばし、及び/又は、曲げることができるように、1:15、または、1/15より大きくてよい。破壊することのない伸ばし、及び/又は、曲げといった屈曲に耐えるための波状インターコネク104の有効性は、ライン幅に対する半アンプの割合に基づいている。一方で、いくつかの実施例に従って、インターコネクの厚さとライン幅は、ほとんど無関係である。しかしながら、上記の蛇行インターコネクについて、そうした屈曲に耐えるための有効性は、蛇行インターコネクのライン幅に対する蛇行幅の割合に基づくものであってよい。波状インターコネク104により、フィルム厚さをコントロールするためのプロセスは、ライン幅をコントロールするためのプロセスよりも正確であり得るといふ少なくとも一つの理由のために、ずっと高いインターコネク密度ができる。例えば、波状インターコネク104のうち一つの波状インターコネクは、10ミクロンのライン幅/スペース、1ミクロンの厚さ、および、50ミクロンの半アンプを有してよい。一方、蛇行インターコネクは、20ミクロンのライン幅/スペース、および、1ミリメートルの蛇行幅を有してよく、同様な伸ばし、及び/又は、曲げの回復力を提供する。そうした事例において、波状インターコネクは、蛇行インターコネクよりも約50倍以上、または、それより大きいインターコネク密度を提供する。

10

20

30

【0023】

いくつかの実施例において、フレキシブル基板102と波状インターコネク104は、x方向において伸び、及び/又は、z方向において曲がるように構成されてよい。フレキシブル基板102と波状インターコネク104は、他の実施例において他の適切な方向において、伸び、及び/又は、曲がるように構成されてよい。

【0024】

図4の描かれた実施例において、波状インターコネク104の波状プロフィールは、曲がったプロフィールである(例えば、丸められた端を有している)。他の実施例において、波状プロフィールは、例えば、三角形状、長方形状、または、不規則な形状を含む他の形状を有してよい。曲がった波状プロフィールは、鋭い角を有している波状プロフィールより望ましいものであり得る。応力集中は、鋭い角と同時に発生し、フレキシブル基板102を变形し得るものだからである。

40

【0025】

図5aから図5fは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリ500の一つの実施例に係る側面の断面図を模式的に示している。いくつかの実施例において、図5aから図5fに関連して説明される技術は、WIBを形成するために使用されてよい。様々な実施例に従って、ICアセンブリ500は、図1-図2のICアセンブリ100に関連して説明される実施例を用いて動作してよい。その逆もまた同様である。

【0026】

図5aを参照すると、ICアセンブリ500が、フレキシブル基板102の表面に波状

50

プロフィールを形成した後に続いて、描かれている。波状プロフィールは、フレキシブル基板 102 の波状プロフィールの上に形成されることになる波状インターコネクットの波状プロフィールに対応してよい。波状プロフィールは、例えば、印刷、モールドイング、または、リソグラフィプロセスを含む、種々の適切な技術に従って形成されてよい。波状プロフィールは、他の実施例において、他の適切な技術を使用して形成されてよい。

【0027】

図 5 b を参照すると、IC アセンブリ 500 が、グラビア印刷プロセスを使用してフレキシブル基板 102 の表面に波状プロフィールを形成している最中に、描かれている。グラビア印刷プロセスにおいて、フレキシブル基板 102 は、フレキシブル基板 102 よりも固い材料で構成された印刷エレメント 555 を使用する波状プロフィールパターンを用いてインプリント (imprint) されてよい。印刷エレメント 555 は、フレキシブル基板 102 の表面上を転がってよく、そして、波状プロフィールを作成するように、フレキシブル基板 102 の表面に、印刷エレメント 555 の表面上のパターンに対応するギザギザ (indentation) を形成してよい。いくつかの実施例において、印刷プロセスは、印刷のためのより柔らかな材料を提供するように、フレキシブル基板 102 のキュアリング (curing) より先に実行される。

10

【0028】

図 5 c を参照すると、IC アセンブリ 500 が、けば状の (fuzzy) リソグラフィプロセスを使用してフレキシブル基板 102 の表面に波状プロフィールを形成している最中に、描かれている。けば状のリソグラフィプロセスは、例えば、フレキシブル基板 102 の上に感光性 (photodefinable) 材料 557 をデポジット (deposit) すること、および、パターン化することを含んでよい。感光性材料 557 は、フレキシブル基板 102 に波状プロフィールを形成するように、グレースケールリソグラフィ、部分的にフォトトランスパレントな (phototransparent) レジスト、低解像度の感光性材料、深度焦点外れ (out of depth focus)、または、他の適切な技術を使用して、プロセスされてよい。

20

【0029】

図 5 d を参照すると、IC アセンブリ 500 が、一つまたはそれ以上の波状インターコネクット 104 を形成するために波状プロフィールの上に金属をデポジットした後に続いて、描かれている。金属は、例えば、付加的 (additive) または減算的 (subtractive) プロセスを含む、あらゆる適切なプロセスを使用してデポジットされてよい。いくつかの実施例において、金属は、単一のフィルムとして最初にデポジットされ、そして、その後、波状インターコネクット 104 の個別のラインを形成するようにパターン化されてよい。

30

【0030】

図 5 e を参照すると、IC アセンブリ 500 が、フレキシブル基板 102 上に一つまたはそれ以上の IC デバイス 106 a、106 b をマウントした後に続いて、描かれている。IC デバイス 106 a、106 b は、SMT または他の適切なマウント技術を使用して、フレキシブル基板 102 と直接的に接続されてよい。いくつかの実施例において、IC デバイス 106 a は、例えば、バンプまたはピラーといった、ダイインターコネクット構造体 105 a を使用して波状インターコネクット 104 と接続されてよい。いくつかの実施例において、IC デバイス 106 b は、ACF を使用して波状インターコネクット 104 と接続されてよい。IC デバイス 106 a、106 b は、他の実施例において、他の適切な技術を使用してフレキシブル基板 102 と接続されてよい。

40

【0031】

図 5 f を参照すると、IC アセンブリ 500 が、フレキシブル基板 104 上にフレキシブルパッシベーション層 108 を形成した後に続いて、描かれている。いくつかの実施例において、フレキシブルパッシベーション層 108 は、波状インターコネクット 104 をカバーするように、フレキシブル基板 102 上に電気的な絶縁材料をデポジットすることによって形成されてよい。いくつかの実施例において、フレキシブルパッシベーション層 1

50

08の材料は、ICデバイス106a、106bを部分的に、または、完全にカプセル化するようにデポジットされてよい。フレキシブルパッシベーション層108の材料は、例えば、モールドイング及び/又はラミネーションプロセスを含む、あらゆる適切なプロセスを使用してデポジットされてよい。ICアセンブリ500は、曲げられ、伸ばされ、または、そうでなければ別の形状(例えば、図2の曲がったコンフィグレーション)へと曲げられてよい。

【0032】

図6aから図6cは、いくつかの実施例に従って、製造の様々なステージの最中におけるICアセンブリ600の一つの実施例に係る側面の断面図を模式的に示している。いくつかの実施例において、図6aから図6cに関連して説明される技術は、WIBを形成するために使用されてよい。様々な実施例に従って、ICアセンブリ600は、図1-図2のICアセンブリ100に関連して説明される実施例を用いて動作してよい。その逆もまた同様である。

10

【0033】

図6aを参照すると、ICアセンブリ600が、フレキシブル基板102上に波状インターコネクットのルーティングライン504を形成した後に続いて、描かれている。いくつかの実施例において、フレキシブル基板102は、キャリア570と一時的に結合されてよく、そして、見て分かるように、キャリア570と離れて向いている実質的に平坦な表面を有している。フレキシブル基板102は、金属のデポジションに先立ってキャリア570と結合されてよい。いくつかの実施例において、金属は、フィルムとしてデポジットされたブランケット(blanket)であってよく、波状インターコネクットのルーティングライン504を形成するように、例えば、エッチ(etch)及び/又はリソグラフィプロセスを使用して実質的にパターン化された、金属層を提供する。他の実施例において、金属は、波状インターコネクットのルーティングライン504を形成するように、選択的にデポジットされてよい(例えば、インク印刷プロセス)。

20

【0034】

図6bを参照すると、ICアセンブリ600が、フレキシブル基板102からキャリア570を分離し、そして、波状プロフィールを有する波状インターコネクット104を作成するように金属とフレキシブル基板102を成形(shaping)した後に続いて、描かれている。いくつかの実施例において、フレキシブル基板102は、キャリア570から離されてよく、そして、その後、金属とフレキシブル基板102を局所的に変形するように、例えば、プレスまたはケミカル(chemical)プロセスを使用して、フレキシブル基板102が成形されてよい。いくつかの実施例においては、見て分かるように、形成プロセスは、波状プロフィールが、インターコネクットフレキシブル基板102の反対側に形成されるようにしてよい。

30

【0035】

図6cを参照すると、ICアセンブリ600が、フレキシブル基板102上にICデバイス106a、106bをマウントし、そして、フレキシブル基板102上にフレキシブルパッシベーション層108を成形した後に続いて、描かれている。ICデバイス106a、106bは、図5eに関連して説明された技術に従って、マウントされてよい。いくつかの実施例において、フレキシブルパッシベーション層108は、見て分かるように、波状インターコネクット104の波状プロフィールを閉じ込める(lock in)ようにフレキシブル基板102の反対側において形成されてよい。

40

【0036】

図7は、いくつかの実施例に従って、ICアセンブリ700の別の実施例に係る側面の断面図を模式的に示している。様々な実施例に従って、ICアセンブリ700は、波状インターコネクットモジュール(WIM)コンフィグレーションにおいて構成されてよい。

【0037】

いくつかの実施例において、波状インターコネクット104は、フレキシブル基板102とパッシベーション層108を含んでいるモジュール781の中にエンベッドされている

50

。いくつかの実施例において、モジュール781は、フレキシブル基板と波状インターコネクタ104だけを含んでよい。例えば、フレキシブルパッシベーション層108aが、いくつかの実施例において、波状インターコネクタ104の上にデポジットされてよい。

【0038】

波状インターコネクタ104は、別のフレキシブル基板702の中にエンベッドされたICデバイス106a、106bと電氣的に接続されてよい。見て分かるように、例えば、めっきスルホール(PTH)またはビア(via)といった、一つまたはそれ以上のサブストレータ貫通インターコネクタ777を使用するものである。いくつかの実施例において、サブストレータ貫通インターコネクタ777は、見て分かるように、フレキシブル基板102と702の少なくとも一部分を通じて延びてよい。

10

【0039】

波状インターコネクタ104それぞれは、ICデバイス106a、106bにおいて形成されたパッド779に対応するパッドに電氣的に接続されてよい。いくつかの実施例において、別のフレキシブルパッシベーション層108aが、見て分かるように、波状インターコネクタ104を含んでいるモジュール781をカプセル化するように形成されてよい。フレキシブル基板702及び/又はパッシベーション層108aは、フレキシブル基板102及び/又はパッシベーション層108に関連してそれぞれに説明された実施例を用いて動作してよい。

【0040】

図8aから図8fは、いくつかの実施例に従って、製造の様々なステージの最中における図7のICアセンブリ700の実施例に係る側面の断面図を模式的に示している。様々な実施例に従って、ICアセンブリ700は、図7に関連してそれぞれに説明された実施例を用いて動作してよく、そして、その逆もまた同様である。

20

【0041】

図8aを参照すると、ICアセンブリ700が、フレキシブル基板702の中にICデバイス106a、106bをエンベッドした後に続いて、描かれている。ICデバイス106a、106bは、例えば、積み上げ(build-up)ラミネーションプロセスを含む、多種多様な適切な技術を使用してエンベッドされてよい。パッド779は、いくつかの実施例において、エンベッドされる以前に、ICデバイス106a、106bにおいて形成されてよい。

30

【0042】

図8bを参照すると、ICアセンブリ700が、フレキシブル基板702を伴う波状インターコネクタ104を含んでいるモジュール781を結合した後に続いて、描かれている。モジュール781は、図5a-図5dに関連して説明された動作を実行することによって形成されてよい。いくつかの実施例において、パッシベーション層(例えば、図5fのフレキシブルパッシベーション層108)は、モジュール781を形成するように、図5dのICアセンブリ500の上にデポジットされてよい。

【0043】

モジュール781は、例えば、ラミネーションを含む適切な技術を使用して、または、接着剤を使用して、フレキシブル基板702と結合されてよい。いくつかの実施例において、モジュール781は、あらゆる適切なアライメント(alignment)技術を使用して、モジュール781をフレキシブル基板702と結合する以前に、フレキシブル基板702と整列されてよい。

40

【0044】

図8cを参照すると、ICアセンブリ700が、モジュール781を通じて形成されるサブストレータ貫通インターコネクタに対応する開口877を形成した後に続いて、描かれている。いくつかの実施例において、一つまたはそれ以上のパッド779は、サブストレータ貫通インターコネクタのアライメントと形成を促進するように、モジュール781とフレキシブル基板702との間におけるアライメントの不確実性よりも大きなサイズであってよい。開口877は、例えば、パターン化とエッチング、または、レーザードリル

50

(laser drilling) といった穴あけを含むアライメント適切な技術を使用して形成されてよい。いくつかの実施例において、隣接するパッド 779 は、約 300 ミクロン、または、それより小さいピッチで置かれてよい。

【0045】

図 8 d を参照すると、IC アセンブリ 700 が、見て分かるように、波状インターコネクタ 104 を IC デバイス 106 a、106 b と電氣的に接続するサブストレート貫通インターコネクタ 777 を形成するように開口 877 の中に金属をデポジットし、そして、モジュール 781 の上にフレキシブルパッシベーション層 108 a をデポジットした後に続いて、描かれている。いくつかの実施例において、金属は、サブストレート貫通インターコネクタ 777 を形成するために、開口 877 を実質的に埋めるようにデポジットされてよい。他の実施例において、金属は、開口 877 を部分的に埋めるようにデポジットされてよい。サブストレート貫通インターコネクタ 777 は、他の実施例において、図 8 e - 図 8 f に関連して説明された他の技術を使用して形成されてよい。

10

【0046】

図 8 e を参照すると、IC アセンブリ 700 が、より高い密度の電気ルーティングを提供するために別の技術を使用して開口 877 a、877 b を形成した後に続いて、描かれている。例えば、図 8 において、開口 877 a、877 b の形成は、モジュール 781 の中、及び/又は、フレキシブル基板 702 の中にエンベッドされた IC デバイス 106 a、106 b の表面上のいずれかにおいて事前にマップされたパッド (pre-mapped pad) を使用して促進されてよい。マスク層 108 b は、モジュール 781 とフレキシブル基板 702 の上に形成されてよい。いくつかの実施例において、一つまたはそれ以上の開口 877 a が、マスク層 108 b とモジュール 781 のフレキシブルパッシベーション層 108 を通して形成されてよく、波状インターコネクタ 104 の波状インターコネクタを露出する。IC デバイス 106 a、106 b における一つまたはそれ以上の対応するパッド 779 を露出するために、一つまたはそれ以上の開口 877 b が、マスク層 108 b を通して形成されたよい。いくつかの実施例において、マスク層 108 b は、フレキシブルな材料で構成されてよい。例えば、マスク層 108 b は、いくつかの実施例において、フレキシブル基板 102 及び/又はフレキシブルパッシベーション層 108 に関連して説明された実施例を用いて動作してよい。

20

【0047】

図 8 f を参照すると、IC アセンブリ 700 が、見て分かるように、波状インターコネクタ 104 を IC デバイス 106 a、106 b と電氣的に接続するサブストレート貫通インターコネクタ 777 a、777 b を形成するように図 8 e の開口 877 a、877 b の中に金属をデポジットし、そして、マスク層 108 b の上にフレキシブルパッシベーション層 108 a をデポジットした後に続いて、描かれている。いくつかの実施例において、金属は、サブストレート貫通インターコネクタ 777 a、777 b を形成するために、図 8 e の開口 877 a、877 b を実質的に埋めるようにデポジットされてよい。他の実施例において、金属は、開口 877 を部分的にだけ埋めるようにデポジットされてよい。例えば、金属は、見て分かるように、開口 877 a、877 b を並べ、そして、サブストレート貫通インターコネクタ 777 a とサブストレート貫通インターコネクタ 777 b との間のルーティングを提供してよい。他の実施例において、金属は、開口 877 を埋めるようにデポジットされてよい。IC デバイス 106 a、106 b 上のサブストレート貫通インターコネクタ 777 (例えば、開口 877 b に対応するもの) からモジュール 781 上のサブストレート貫通インターコネクタ 777 (例えば、開口 877 a に対応するもの) へのルーティングをパターン化するために、ダイレクトレーザ画像化 (DLI) が使用されてよい。いくつかの実施例において、見て分かるように、フレキシブルパッシベーション層 108 a の材料は、開口 877 a、877 b を部分的に埋めてよい。

30

40

【0048】

図 9 は、いくつかの実施例に従って、IC アセンブリ (例えば、図 1 - 図 2 の IC アセンブリ 100 または図 7 の IC アセンブリ 700) を製造する方法のためのフローチャー

50

トを模式的に示している。方法 900 に係るアクション (a c t i o n) は、図 1 - 図 8 に関連して説明された技術を用いて動作してよい。

【 0 0 4 9 】

902 において、方法 900 は、フレキシブル基板 (例えば、図 5 c のフレキシブル基板 102) を提供するステップを含んでよい。様々な実施例に従って、フレキシブル基板は、一つの平面を定めてよい。

【 0 0 5 0 】

904 において、方法 900 は、フレキシブル基板上に波状インターコネクタ (例えば、図 5 d または図 6 b の波状インターコネクタ 104) を形成するステップを含んでよい。様々な実施例に従って、波状インターコネクタは、フレキシブル基板によって定められる平面と同一平面である第 1 方向において IC デバイスの電気信号をルーティングするように構成されてよい。波状インターコネクタは、第 1 方向と垂直で、かつ、平面と同一平面にある第 2 方向からみると、波状プロフィールを有してよい。

【 0 0 5 1 】

いくつかの実施例において、波状インターコネクタを形成するステップは、フレキシブル基板の表面に波状プロフィールを形成すること (例えば、図 5 a - 図 5 c に関連して説明及び / 又は描かれたように)、そして、その後が続いて、波状プロフィールの上に金属をデポジットすること (例えば、図 5 d に関連して説明及び / 又は描かれたように) を含んでよい。いくつかの実施例においては、波状プロフィールを形成するために、印刷、モールドイング、またはリソグラフィプロセスが使用されてよい。他の実施例において、波状インターコネクタを形成するステップは、フレキシブル基板の実質的に平坦な表面上に金属をデポジットすること (例えば、図 6 a に関連して説明及び / 又は描かれたように)、そして、その後が続いて、波状プロフィールを作成するために金属とフレキシブル基板を成形すること (例えば、図 6 b に関連して説明及び / 又は描かれたように) を含んでよい。

【 0 0 5 2 】

906 において、方法 900 は、一つまたはそれ以上の IC デバイス (例えば、図 1 - 図 2 および図 7 の IC デバイス 106 a、106 b) を波状インターコネクタと電気的に接続するステップを含んでよい。いくつかの実施例において、一つまたはそれ以上の IC デバイスは、例えば、半田ジョイントを形成するといった SMT、等 (例えば、図 5 e または図 6 c に関連して説明及び / 又は描かれたように) を使用して、一つまたはそれ以上の IC デバイスを波状インターコネクタと接続することによって、一つまたはそれ以上の IC デバイスがフレキシブル基板上にマウントされてよい。他の実施例において、一つまたはそれ以上の IC デバイスは、別のフレキシブル基板 (例えば、図 8 のフレキシブル基板 702) の中にエンベッドされてよく、波状インターコネクタのフレキシブル基板と接続されてよい。波状インターコネクタとエンベッドされた一つまたはそれ以上の IC デバイスとの間に電気的接続が形成されてよい。いくつかの実施例において、電気的接続は、サブストレート貫通インターコネクタ (図 8 d のサブストレート貫通インターコネクタ 777 または図 8 f のサブストレート貫通インターコネクタ 777 a、777 b) であってよい。2つまたはそれ以上の IC デバイスが波状インターコネクタと接続される事例では、波状インターコネクタが、2つまたはそれ以上の IC デバイス間において電気信号をルーティングするように構成されてよい。

【 0 0 5 3 】

908 において、方法 900 は、フレキシブル基板上にパッシベーション層を形成するステップを含んでよい。パッシベーション層 (例えば、図 5 f のパッシベーション層 108) は、いくつかの実施例において、波状インターコネクタをカバーするようにデポジットされてよい。いくつかの実施例においては、パッシベーション層が、フレキシブル基板上に一つまたはそれ以上の IC デバイスをマウントすることの後に続いてデポジットされてよい。フレキシブル基板上にデポジットされたときに、一つまたはそれ以上の IC デバイスの上にパッシベーション層がデポジットされるようにである (例えば、図 5 f に関連

10

20

30

40

50

して説明及び／又は描かれたように)。いくつかの実施例において、パッシベーション層は、波状プロフィールを閉じ込めるようにフレキシブル基板の反対側においてデポジットされてよい(例えば、図6cに関連して説明及び／又は描かれたように)。いくつかの実施例において、パッシベーション層は、モジュール(例えば、図8bのモジュール781)を形成するように波状インターコネクトの上にデポジットされてよい。いくつかの実施例においては、モジュールをカプセル化するようにパッシベーション層(例えば、図8dまたは図8fのパッシベーション層108a)がデポジットされてよい。

【0054】

様々なオペレーションが、請求される技術的事項を理解することにおいて最も役に立つやり方において、複数の個別のオペレーションとして順番に説明されている。しかしながら、説明の順番は、これらのオペレーションが必然的に順番に依存するものであることを意味するものとして理解されるべきではない。

【0055】

本開示の実施例は、あらゆる適切なハードウェア及び／又はソフトウェアを使用して、望むように構成するためにシステムの中へ実装されてよい。図10は、いくつかの実施例に従って、ここにおいて説明されるような波状インターコネクト(例えば、図1-図2または図7の波状インターコネクト)を有するICアセンブリ(例えば、図1-図2のICアセンブリ100または図7のICアセンブリ700)を含むコンピューティングデバイスに係る一つの実施例を模式的に示している。コンピューティングデバイス1000は、マザーボード1002といったボードを収納してよい(例えば、ハウジング1008の中に)。マザーボード及び／又はハウジングは、いくつかの実施例において、フレキシブルな材料を含んでよく、コンピューティングデバイスの伸ばし及び／又は曲げができる。マザーボード1002は、数多くのコンポーネントを含んでよい。これらに限定されるわけではないが、プロセッサ1004と少なくとも一つの通信チップ1006を含んでいる。プロセッサ1004は、物理的かつ電氣的にマザーボード1002に接続されている。いくつかの実施例において、少なくとも一つの通信チップ1006は、また、物理的かつ電氣的にマザーボード1002に接続されている。さらなる実施例において、通信チップ1006は、プロセッサ1004の一部であってよい。

【0056】

アプリケーションに応じて、コンピューティングデバイス1000は、物理的かつ電氣的にマザーボード1002に接続されても、されなくてもよい他のコンポーネントを含んでよい。これらの他のコンポーネントは、これらに限定されるわけではないが、揮発性メモリ(例えば、DRAM)、不揮発性メモリ(例えば、ROM)、フラッシュメモリ、グラフィクスプロセッサ、デジタルシグナルプロセッサ、暗号プロセッサ、チップセット、オーディオコーデック、ビデオコーデック、パワーアンプ、全地球測位システム(GPS)デバイス、コンピューティングデバイスパスワード、ガイガーカウンタ、加速度計、ジャイロスコープ、スピーカ、カメラ、および、大容量ストレージデバイス(ハードディスクドライブ、コンパクトディスク(CD)、デジタル多目的ディスク(DVD)、等)を含んでよい。

【0057】

通信チップ1006は、コンピューティングデバイス100へ、又は、からのデータ転送のための無線通信をできるようにし得る。用語「無線("wireless")」及びその派生語は、非固体の媒体を通じた変調された電磁氣的放射の使用を通してデータを送信し得る、回路、デバイス、システム、方法、技術、通信チャンネル、等を表わすために使用されてよい。その用語は、関連するデバイスが、いくつかの実施例においてはそうではないが、電線を全く有さないことを意味するものではない。通信チップ1006は、数多くの無線規格またはプロトコルのうちあらゆるものを実施してよく、これらに限定されるわけではないが、米国電気電子学会(IEEE)標準規格を含んでいる。Wi-Fi(IEEE802.11ファミリー)、IEEE802.16標準規格(例えば、IEEE802.16-2005年改正)、あらゆる改正、変更、及び／又は、リビジョンと併せた

10

20

30

40

50

ロングタームエボリューション (LTE) プロジェクト (例えば、アドバンスド LTE プロジェクト、ウルトラモバイルブロードバンド (UMB) プロジェクト ("3GPP2" としても参照されるもの)) を含んでいる。IEEE 802.16 コンパチブルブロードバンドワイヤレスアクセス (BWA) ネットワークは、一般的に WiMAX として参照される、Worldwide Interoperability for Microwave Access を表わす頭字語であり、IEEE 802.16 標準規格について適合性と相互運用性の試験を合格した製品のための証明マークである。通信チップ 1006 は、Global System for Mobile Communication (GSM) (登録商標)、General Packet Radio Service (GPRS)、Universal Mobile Telecommunications System (UTMS)、High Speed Packet Access (HSPA)、Evolved HSPA (E-HSPA)、または、LTE ネットワーク、に従って動作してよい。通信チップ 1006 は、Enhanced Data for GSM Evolution (EDGE)、GSM EDGE Radio Access Network (GERAN)、Universal Terrestrial Radio Access Network (UTRAN)、または、Evolved UTRAN (E-UTRAN)、に従って動作してよい。通信チップ 1006 は、Code Division Multiple Access (CDMA)、Time Division Multiple Access (TDMA)、Digital Enhanced Cordless Telecommunications (DECT)、Evolution-Data Optimized (EV-DO)、それらの派生物、に従って動作してよい。3G、4G、5G、および、それを超えるものとして表されるあらゆる他の無線プロトコルも同様である。通信チップ 1006 は、他の実施例において、他の無線プロトコルに従って、動作してよい。

【0058】

コンピューティングデバイス 1000 は、複数の通信チップ 1006 を含んでよい。例えば、第 1 通信チップ 1106 は、Wi-Fi およびブルートゥース (登録商標) といった近距離無線通信専用であってよく、そして、第 2 通信チップ 1106 は、GPS、EDGE、GPRS、CDMA、WiMAX、LTE、EV-DO、その他、といった長距離無線通信専用であってよい。

【0059】

コンピューティングデバイス 1000 のプロセッサ 1004 は、ここにおいて説明されるように、波状インターコネクタ (例えば、図 1 - 図 2、または図 7 の波状インターコネクタ 104) を有する IC アセンブリ (例えば、図 1 - 図 2 の IC アセンブリ 100、または図 7 の IC アセンブリ 700) の中にパッケージされてよい。例えば、ここにおいて説明されるように、マザーボード 1002 は、フレキシブル基板 (例えば、図 1 - 図 2 のフレキシブル基板 102、または図 7 のフレキシブル基板 702) に接続されるか、その一部分であってよく、そして、プロセッサ 1004 または他の IC デバイス (例えば、通信チップ 1006、メモリデバイス、コンパス、等) は、一つまたはそれ以上の IC デバイス (例えば、IC デバイス 106a、106b) であってよい。他の適切なコンフィギュレーションが、ここにおいて説明される実施例に従って、実施されてよい。用語「プロセッサ ("processor")」は、レジスタ及び/又はメモリからの電子データを処理する、あらゆるデバイスまたはデバイスの一部を参照してよく、電子データをレジスタ及び/又はメモリに保管され得る他の電子データへと変換するものである。

【0060】

様々な実施において、コンピューティングデバイス 1000 は、ラップトップ、ネットブック、ノートブック、ウルトラブック、スマートフォン、タブレット、パーソナルデジタルアシスタント (PDA)、ウルトラモバイル PC、モバイルフォン、デスクトップコンピュータ、サーバ、プリンタ、スキャナ、モニタ、セットトップボックス、エンターテインメントコントロール装置、デジタルカメラ、ポータブル音楽プレーヤ、または、デジタ

10

20

30

40

50

ルビデオレコーダ、であってよい。コンピューティングデバイス1000は、いくつかの実施例において、フレキシブルなモバイルコンピューティングデバイスであってよい。いくつかの実施例において、コンピューティングデバイスのフレキシブルなICアセンブリは、人が身に付けることができる(wearable)なもの(例えば、衣服またはアクセサリ製品の中に組み込まれたもの)であってよい。将来の実施において、コンピューティングデバイス1000は、データを処理するあらゆる他の電子デバイスであってよい。

【0061】

様々な実施例において、本開示は、装置(例えば、インターコネクタアセンブリ)を説明している。インターコネクタアセンブリの第1実施例は、一つの平面を定めるフレキシブル基板と、フレキシブル基板上に配置され、かつ、集積回路(IC)デバイスの電気信号を平面と同一平面にある第1方向においてルーティングするように構成されている波状インターコネクタであり、波状インターコネクタは、第1方向に垂直であり、かつ、平面と同一平面にある第2方向から見て波状プロフィールを有している、波状インターコネクタと、を含む。第2実施例は、第1実施例に係るインターコネクタアセンブリを含んでよく、波状インターコネクタは、第1方向と第2方向に対して垂直な第3方向から見て直線プロフィールを有している。第3実施例は、第1実施例に係るインターコネクタアセンブリを含んでよく、フレキシブル基板と波状インターコネクタは、第1方向において伸び、及び/又は、第1方向と第2方向に対して垂直な第3方向において曲がるように構成されている。第4実施例は、第1実施例に係るインターコネクタアセンブリを含んでよく、波状インターコネクタは、第2方向から見て幅を有し、波状プロフィールは、半アンプを有しており、かつ、半アンプに対する幅の割合(幅/半アンプ)は、1/2より大きいか等しい。第5実施例は、第4実施例に係るインターコネクタアセンブリを含んでよく、波状インターコネクタは、第1方向と第2方向に対して垂直な第3方向から見て厚さを有し、かつ、厚さに対する半アンプの割合(半アンプ/厚さ)は、10より大きいか等しい。第6実施例は、第1乃至第5いずれかの実施例に係るインターコネクタアセンブリを含んでよく、波状プロフィールは、曲がったプロフィールである。第7実施例は、第1乃至第5いずれかの実施例に係るインターコネクタアセンブリを含んでよく、波状インターコネクタは、第1方向において波状インターコネクタと平行に走る複数の波状インターコネクタのうちの一つである。第8実施例は、第1乃至第5いずれかの実施例に係るインターコネクタアセンブリを含んでよく、波状インターコネクタは金属を含み、かつ、フレキシブル基板は、ポリマーを含む。

【0062】

様々な実施例において、本開示は、ICアセンブリの製造方法を説明している。方法に係る第9の実施例は、フレキシブル基板を備えるステップであり、フレキシブル基板は一つの平面を定めるステップと、フレキシブル基板上に波状インターコネクタを形成するステップであり、波状インターコネクタは、平面と同一平面にある第1方向において集積回路(IC)デバイスの電気信号をルーティングするように構成されており、波状インターコネクタは、第1方向に垂直であり、かつ、平面と同一平面にある第2方向から見て波状プロフィールを有している、ステップと、を含む。第10実施例は、第9実施例に係る方法を含んでよく、波状インターコネクタを形成するステップは、フレキシブル基板の表面上において波状インターコネクタの表面上に波状プロフィールを形成するステップと、波状プロフィールの上に金属をデポジットするステップと、を含む。第11実施例は、第10実施例に係る方法を含んでよく、波状プロフィールを形成するステップは、印刷、モールドイング、または、リソグラフィプロセスを使用するステップと、を含む。第12実施例は、第9実施例に係る方法を含んでよく、さらに、波状インターコネクタをカバーするように、フレキシブル基板上にパッシベーション層をデポジットするステップと、を含む。第13実施例は、第12実施例に係る方法を含んでよく、さらに、パッシベーション層をデポジットするステップの以前に、ICデバイスを波状インターコネクタと電氣的に接続するステップと、を含み、パッシベーション層をデポジットするステップは、ICデバイ

10

20

30

40

50

スの上にパッシベーション層をデポジットするステップと、を含む。第14実施例は、第9実施例に係る方法を含んでよく、波状インターコネクタを形成するステップは、フレキシブル基板の実質的に平坦な表面上に金属をデポジットするステップと、波状プロフィールを作成するために、金属とフレキシブル基板を成形するステップと、を含む。第15実施例は、第14実施例に係る方法を含んでよく、金属は、フレキシブル基板の第2側面とは反対側に配置されたフレキシブル基板の第1側面上にデポジットされ、本方法は、さらに、フレキシブル基板上にICデバイスをマウントするステップと、波状プロフィールを閉じ込めるために、フレキシブル基板の第1側面および第2側面の上にフレキシブルパッシベーション層をデポジットするステップと、を含む。第16実施例は、第9実施例に係る方法を含んでよく、フレキシブル基板は、第1フレキシブル基板であり、本方法は、さらに、第2フレキシブル基板の中にICデバイスをエンベッドするステップと、第1フレキシブル基板を第2フレキシブル基板と接続するステップと、波状インターコネクタとICデバイスとの間に電氣的な接続を形成するステップと、を含む。第17実施例は、第16実施例に係る方法を含んでよく、電氣的な接続を形成するステップは、サブストレート貫通インターコネクタを形成するステップと、を含む。

10

20

30

40

50

【0063】

様々な実施例において、本開示は、伸び縮み可能または折り曲げ可能な集積回路(IC)アセンブリを説明している。伸び縮み可能または折り曲げ可能なICアセンブリに係る第18の実施例は、集積回路(IC)デバイスと、一つの平面を定めるフレキシブル基板と、フレキシブル基板上に配置され、かつ、ICデバイスの電気信号を平面と同一平面にある第1方向においてルーティングするようにICデバイスと電氣的に接続されている波状インターコネクタであり、波状インターコネクタは、第1方向に垂直であり、かつ、平面と同一平面にある第2方向から見て波状プロフィールを有している、波状インターコネクタと、を含む。第19実施例は、第18実施例に係るICアセンブリを含んでよく、波状インターコネクタは、第1方向と第2方向に対して垂直な第3方向から見て直線プロフィールを有している。第20実施例は、第18実施例に係るICアセンブリを含んでよく、ICデバイスは第1ICデバイスであり、ICアセンブリは、さらに、波状インターコネクタと電氣的に接続された第2ICデバイスであり、波状インターコネクタは、第1ICデバイスと第2ICデバイスとの間で電気信号をルーティングするように構成されている、第2ICデバイスと、を含む。第21実施例は、第20実施例に係るICアセンブリを含んでよく、第1ICデバイスはダイであり、かつ、第2ICデバイスはセンサである。第22実施例は、第18実施例に係るICアセンブリを含んでよく、ICデバイスは、フレキシブル基板と直接的に接続されており、ICアセンブリは、さらに、波状インターコネクタとICデバイスの上に配置されたフレキシブルパッシベーション層を含む。第23実施例は、第22実施例に係るICアセンブリを含んでよく、波状インターコネクタは、フレキシブル基板の第1側面上に配置されており、フレキシブル基板の第2側面は、波状インターコネクタの波状プロフィールに対応する波状プロフィールを有しており、かつ、第2側面は、第1側面とは反対側に配置されている。第25実施例は、第18乃至第24いずれかの実施例に係るICアセンブリを含んでよく、ICアセンブリは、人が身に付けることができる。

【0064】

種々の実施例は、上記の実施例のあらゆる適切な組み合わせを含んでよく、上記と結合的な形式において説明された実施例(例えば、「かつ("and")」は「及び/又は("and/or")」であってよい)の代替的な実施例を含んでいる。さらに、いくつかの実施例は、インストラクションを有している一つまたはそれ以上の製造製品(例えば、固定のコンピュータで読取り可能な媒体)を含んでよく、実行されると、あらゆる上述された実施例に係る動作を結果として生じる。その上、いくつかの実施例は、上述された実施例の様々なオペレーションを実行するためのあらゆる適切な手段を有している装置またはシステムを含んでよい。

【0065】

上記に説明された実施例は、要約において記述されるものを含み、本開示に係る実施例を開示されたまさにその形式について徹底され、または、限定するように意図されたものではない。特定の実施と実施例が説明目的のためにここにおいて説明される一方で、当業者であれば認識するであろうように、本開示の範囲の中で種々の均等な変更が可能である。

【 0 0 6 6 】

これらの変形は、上記の詳細な説明に照らして、本開示の実施例について行われ得るものである。以降の請求項において使用される用語は、本開示の種々の実施例を、明細書と請求項において開示される特定の実施例について限定するものと理解されるべきではない。むしろ、その範囲は、以降の請求項によって完全に決定されるべきものであり、請求項の解釈に係る確立された方針に従って理解されるべきである。

【 図 1 】

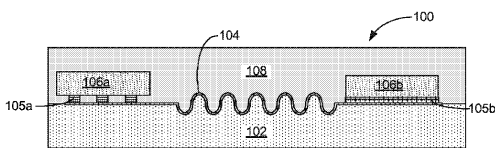


FIG. 1

【 図 3 】

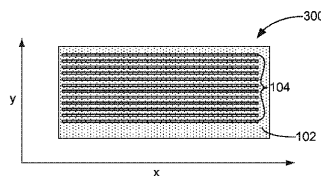


FIG. 3

【 図 2 】

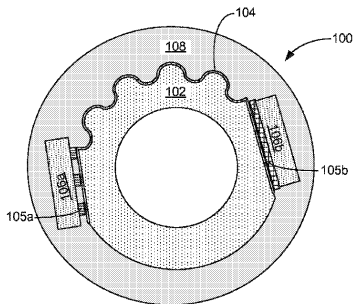


FIG. 2

【 図 4 】

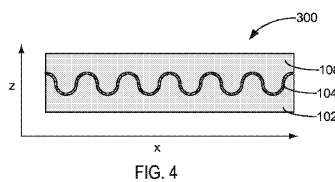


FIG. 4

【 図 5 a 】

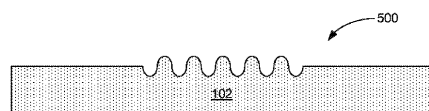


FIG. 5a

【 図 5 b 】

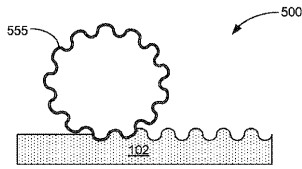


FIG. 5b

【 図 5 c 】

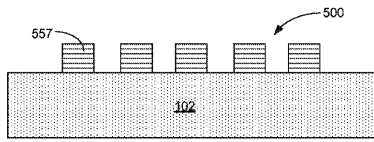


FIG. 5c

【 図 5 d 】

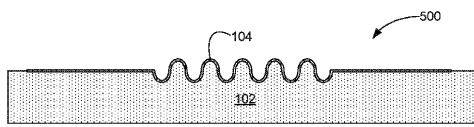


FIG. 5d

【 図 5 e 】

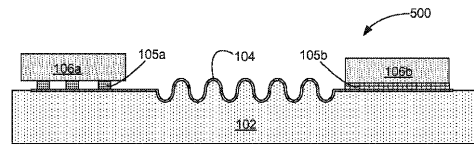


FIG. 5e

【 図 5 f 】

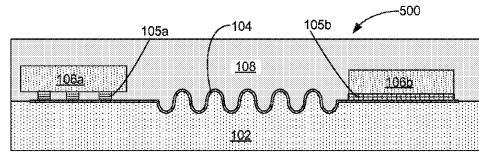


FIG. 5f

【 図 6 a 】

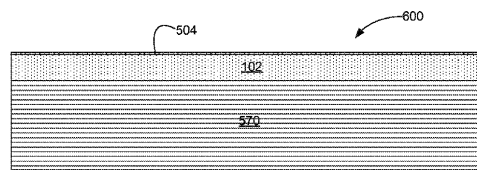


FIG. 6a

【 図 6 b 】

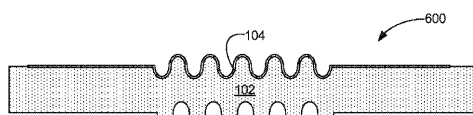


FIG. 6b

【 図 6 c 】

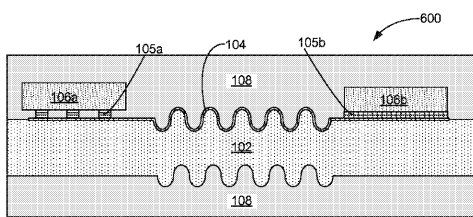


FIG. 6c

【 図 8 a 】

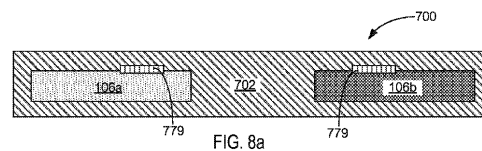


FIG. 8a

【 図 8 b 】

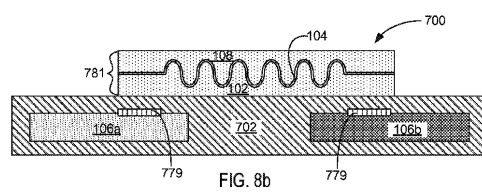


FIG. 8b

【 図 8 c 】

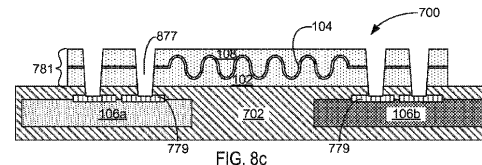


FIG. 8c

【 図 7 】

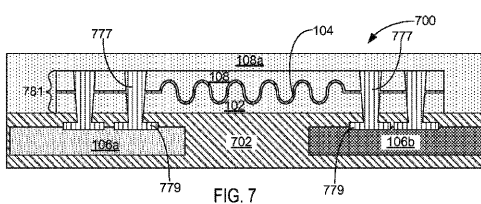
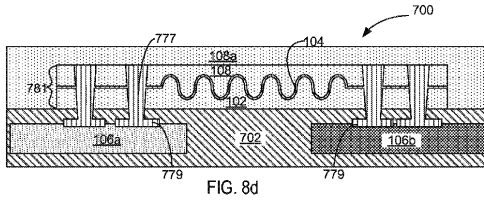
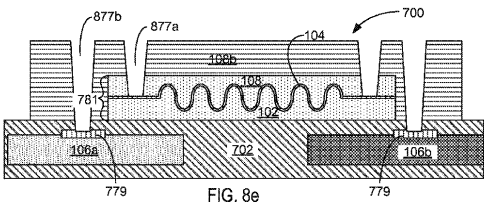


FIG. 7

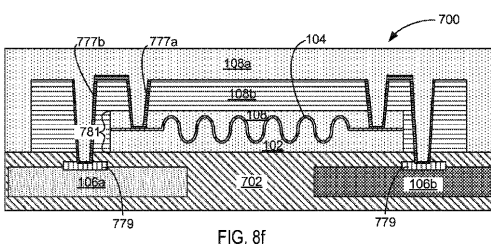
【図 8 d】



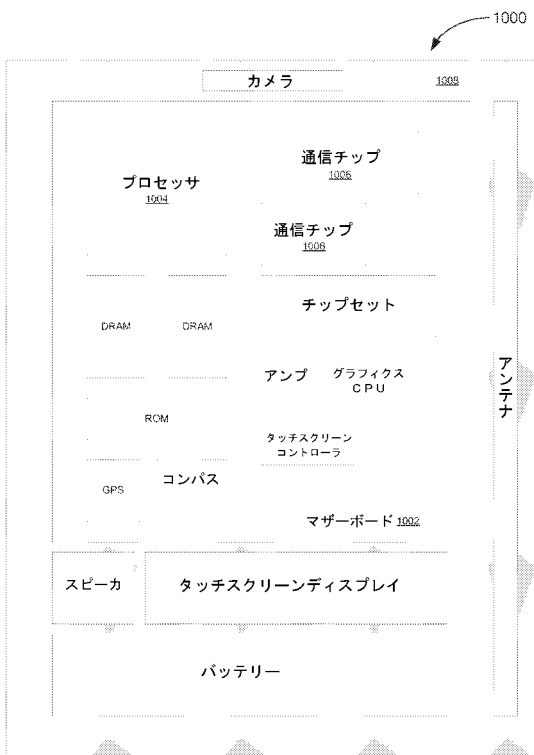
【図 8 e】



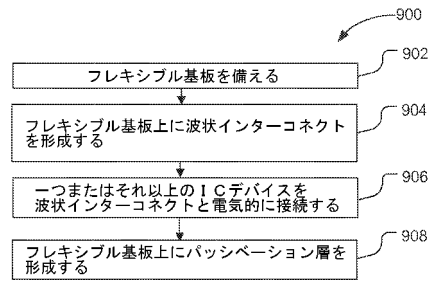
【図 8 f】





【図 10】



【図 9】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2014/039834
A. CLASSIFICATION OF SUBJECT MATTER H01L 23/48(2006.01)i, H01L 21/768(2006.01)i, H01L 21/60(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L 23/48; H05K 3/36; H05K 1/00; H05K 7/00; B23P 17/00; H05K 1/02; H01R 12/00; H01L 21/768; H01L 21/60		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: interconnect, wavy, flexible, stretch, bend, integrated circuit		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2004-0192082 A1 (SIGURD WAGNER et al.) 30 September 2004 See paragraphs [0010],[0064]-[0080], claims 1-46 and figures 1A-18.	1-25
A	US 2010-0002402 A1 (JOHN A. ROGERS et al.) 07 January 2010 See abstract, paragraphs [0163]-[0209], claims 1-44 and figures 1-13.	1-25
A	US 2012-0176764 A1 (THOMAS LOHRER et al.) 12 July 2012 See paragraphs [0044]-[0051], claims 1-14 and figures 2-6.	1-25
A	US 2014-0097944 A1 (STEVEN FASTERT et al.) 10 April 2014 See paragraphs [0092]-[0101], claims 1-32 and figures 1-5C.	1-25
A	US 2014-0022746 A1 (YUNG-YU HSU) 23 January 2014 See paragraphs [0063]-[0084] and figures 1-6B.	1-25
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 25 February 2015 (25.02.2015)		Date of mailing of the international search report 25 February 2015 (25.02.2015)
Name and mailing address of the ISA/KR  International Application Division Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon Metropolitan City, 302-701, Republic of Korea Facsimile No. ++82 42 472 3473		Authorized officer CHOI, Sang Won  Telephone No. +82-42-481-8291

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2014/039834

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2004-0192082 A1	30/09/2004	US 2005-0227389 A1 US 2006-0169989 A1 US 7465678 B2 US 7491892 B2 WO 2004-095536 A2 WO 2004-095536 A3	13/10/2005 03/08/2006 16/12/2008 17/02/2009 04/11/2004 12/05/2005
US 2010-0002402 A1	07/01/2010	CN 102113089 A CN 102113089 B CN 103872002 A EP 2255378 A1 EP 2255378 A4 JP 2011-517370 A KR 10-2010-0123755 A TW 200952573 A US 2014-0140020 A1 US 8552299 B2 US 8905772 B2 WO 2009-111641 A1	29/06/2011 23/04/2014 18/06/2014 01/12/2010 25/07/2012 02/06/2011 24/11/2010 16/12/2009 22/05/2014 08/10/2013 09/12/2014 11/09/2009
US 2012-0176764 A1	12/07/2012	DE 102009031568 A1 EP 2449865 A1 US 8861220 B2 WO 2011-000580 A1	30/12/2010 09/05/2012 14/10/2014 06/01/2011
US 2014-0097944 A1	10/04/2014	WO 2014-058473 A1	17/04/2014
US 2014-0022746 A1	23/01/2014	US 2014-0240932 A1 WO 2014-130928 A2 WO 2014-130931 A1	28/08/2014 28/08/2014 28/08/2014

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 アデル エー . エルシェルビニ
アメリカ合衆国 85226 アリゾナ州 チャンドラー ウエスト チャンドラー ブルヴァード
5000 シー5-1-エイチ2

(72)発明者 富田 至洋
茨城県 つくば市 吾妻 1-13-4-901

(72)発明者 リフ, シャウナ
アメリカ合衆国 85255 アリゾナ州 スコッツデール ノース 94ス ストリート 18
544