

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 27 年 5 月 7 日 (2015.5.7)

【公開番号】特開 2013-9368 (P2013-9368A)

【公開日】平成 25 年 1 月 10 日 (2013.1.10)

【年通号数】公開・登録公報 2013-002

【出願番号】特願 2012-119536 (P2012-119536)

【国際特許分類】

H 0 3 K 23/00 (2006.01)

G 0 6 F 1/08 (2006.01)

【F I】

H 0 3 K 23/00 C

H 0 3 K 23/00 D

G 0 6 F 1/04 3 2 0 Z

【手続補正書】

【提出日】平成 27 年 3 月 18 日 (2015.3.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 のインバータと第 2 のインバータを有し、

p 型トランジスタである第 1 のトランジスタ及び第 5 のトランジスタと、

n 型トランジスタである第 2 乃至第 4 のトランジスタ及び第 6 乃至第 8 のトランジスタと、を有し、

前記第 1 のトランジスタのソースまたはドレインの一方は、前記第 5 のトランジスタのソースまたはドレインの一方と、第 1 の電源と、電氣的に接続され、

前記第 1 のトランジスタのソースまたはドレインの他方は、前記第 2 のトランジスタのソースまたはドレインの一方と、電氣的に接続され、

前記第 2 のトランジスタのソースまたはドレインの他方は、第 3 のトランジスタのソースまたはドレインの一方と、電氣的に接続され、

前記第 5 のトランジスタのソースまたはドレインの他方は、前記第 6 のトランジスタのソースまたはドレインの一方と、電氣的に接続され、

前記第 6 のトランジスタのソースまたはドレインの他方は、第 7 のトランジスタのソースまたはドレインの一方と、電氣的に接続され、

前記第 3 のトランジスタのソースまたはドレインの他方は、前記第 7 のトランジスタのソースまたはドレインの他方と、第 2 の電源と、電氣的に接続され、

前記第 1 のトランジスタのゲートは、前記第 2 のトランジスタのゲートと、前記第 8 のトランジスタのゲートと、前記第 1 のインバータの入力と、電氣的に接続され、

前記第 8 のトランジスタのソースまたはドレインの一方は、前記第 1 のトランジスタのソースまたはドレインの他方と、電氣的に接続され、

前記第 8 のトランジスタのソースまたはドレインの他方は、前記第 7 のトランジスタのゲートと、電氣的に接続され、

前記第 2 のインバータの入力は、前記第 5 のトランジスタのソースまたはドレインの他方と、電氣的に接続され、

前記第 2 のインバータの出力は、前記第 4 のトランジスタのソースまたはドレインのー

方と、電氣的に接続され、

前記第4のトランジスタのソースまたはドレインの他方は、前記第3のトランジスタのゲートと、電氣的に接続され、

前記第1のインバータの出力は、前記第4のトランジスタのゲートと、前記第5のトランジスタのゲートと、電氣的に接続されていることを特徴とする分周回路。

【請求項2】

請求項1において、

前記第1の電源は、前記第2の電源よりも高い電位を供給することを特徴とする分周回路。

【請求項3】

請求項1または請求項2において、

前記第8のトランジスタのソースもしくはドレインの一方または前記第2のインバータの入力の少なくとも一方に、容量素子が電氣的に接続されていることを特徴とする分周回路。

【請求項4】

請求項1乃至請求項3のいずれか一項において、

前記第4のトランジスタは、チャンネルが形成される半導体層が酸化物半導体であることを特徴とする分周回路。

【請求項5】

請求項1乃至請求項4のいずれか一項において、

前記第8のトランジスタは、チャンネルが形成される半導体層が酸化物半導体であることを特徴とする分周回路。

【請求項6】

請求項1乃至請求項5のいずれか一項において、

前記第2のトランジスタまたは前記第3のトランジスタの少なくとも一方は、チャンネルが形成される半導体層が酸化物半導体であることを特徴とする分周回路。

【請求項7】

請求項1乃至請求項6のいずれか一項において、

前記第6のトランジスタまたは前記第7のトランジスタの少なくとも一方は、チャンネルが形成される半導体層が酸化物半導体であることを特徴とする分周回路。

【請求項8】

請求項1乃至請求項7のいずれか一項において、

前記分周回路を用いた半導体装置。