

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 8 月 24 日 (24.08.2023)



(10) 国际公布号
WO 2023/155249 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01) **H01L 21/77** (2017.01)
- (21) 国际申请号: PCT/CN2022/079165
- (22) 国际申请日: 2022 年 3 月 4 日 (04.03.2022)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202210144176.9 2022 年 2 月 17 日 (17.02.2022) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 刘方梅(LIU, Fangmei); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。 曹蔚然(CAO, Weiran); 中国广东省深圳市光明新区公明街道塘明大道 9-2 号, Guangdong 518132 (CN)。

- (74) 代理人: 深圳紫藤知识产权代理有限公司(PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦 C 座 2901, Guangdong 518052 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

(54) Title: DRIVE SUBSTRATE AND MANUFACTURING METHOD THEREFOR, AND DISPLAY PANEL

(54) 发明名称: 驱动基板及其制作方法、显示面板

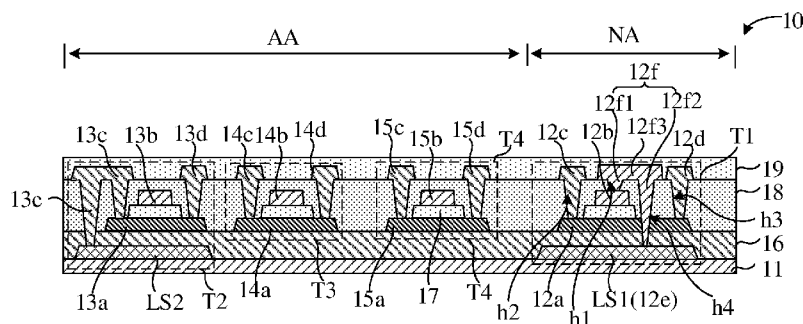


图 3

(57) Abstract: The present application discloses a drive substrate and a manufacturing method therefor, and a display panel. The drive substrate comprises a display area and a non-display area. The drive substrate comprises a substrate, a first thin film transistor structure, and a second thin film transistor structure. The first thin film transistor structure is disposed on the substrate and corresponds to the non-display area. The first thin film transistor structure comprises a first light shielding layer, a first active layer, and a first gate. The first light shielding layer is reused as a second gate. The first light shielding layer is electrically connected to the first gate.

(57) 摘要: 本申请公开了一种驱动基板及其制作方法、显示面板, 驱动基板包括显示区和非显示区。驱动基板包括衬底、第一薄膜晶体管结构和第二薄膜晶体管结构。第一薄膜晶体管结构设置于衬底上, 且对应于非显示区。第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极。第一遮光层复用为第二栅极。第一遮光层与第一栅极电连接。

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

发明名称：驱动基板及其制作方法、显示面板

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及一种驱动基板及其制作方法、显示面板。

背景技术

[0002] 随着显示技术的发展，对大尺寸高品质显示器件的需求也越来越多，其中氧化物半导体由于其良好的特性和制备工艺优势常被用于大尺寸高品质OLED（Organic Light-Emitting Diode，有机发光二极管）显示应用中。阵列基板栅极驱动技术（Gate Driver on Array，简称GOA），是将栅极驱动电路集成在显示面板的阵列基板上，以实现逐行扫描的驱动方式，从而可以省掉栅极驱动电路部分，具有降低生产成本和实现面板窄边框设计的优点，为多种显示器所使用。GOA技术作为一种主流显示技术，在高品质显示器件中实现低成本和实现边框（Border）缩减中具有明显的优势。众所周知，GOA区域需要采用大电流驱动，因此如果采用常规的器件结构，需要把TFT（Thin Film Transistor，薄膜晶体管）尺寸变大来增大电流，TFT的尺寸在一定程度上限制了GOA电路大小及边框的大小，因此，提升GOA区域TFT载流子迁移率可以减小驱动基板的尺寸，从而实现窄边框设计。

[0003] 故，有必要提出一种新的技术方案，以解决上述技术问题。

发明概述

技术问题

[0004] 本申请实施例提供一种驱动基板及其制作方法、显示面板，用于减小驱动基板的尺寸，从而实现窄边框设计。

问题的解决方案

技术解决方案

[0005] 本申请实施例提供一种驱动基板，包括显示区和非显示区，所述非显示区位于所述显示区的至少一侧，所述驱动基板包括：

[0006] 衬底；

- [0007] 第一薄膜晶体管结构，设置于所述衬底上，且对应于所述非显示区，所述第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极，所述第一遮光层复用为第二栅极，所述第一遮光层与所述第一栅极电连接；
- [0008] 第二薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第二薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极，所述第一遮光层和所述第二源极电连接。
- [0009] 在本申请实施例提供的驱动基板中，所述第一遮光层位于所述衬底上，所述驱动基板还包括：
- [0010] 缓冲层，位于所述第一遮光层远离所述衬底的一面；
- [0011] 栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面，且覆盖所述第一有源层，所述栅极绝缘层包括第一过孔，所述第一过孔贯穿所述栅极绝缘层和所述缓冲层；
- [0012] 连接电极，所述连接电极设置在所述第一过孔内；
- [0013] 层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层间介质层包括第二过孔和第三过孔；
- [0014] 其中，所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；
- [0015] 钝化层，位于所述层间介质层远离所述第一栅极的一面。
- [0016] 在本申请实施例提供的驱动基板中，所述驱动基板还包括：
- [0017] 缓冲层，位于所述第一遮光层远离所述衬底的一面；
- [0018] 栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面；
- [0019] 层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层间介质层包括第一过孔、第二过孔、第三过孔和第四过孔；
- [0020] 其中，所述第一过孔、所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第四过孔贯穿所述层间介质层和所述缓冲层，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；
- [0021] 连接电极，所述连接电极包括第一连接电极、第二连接电极和连接部，所述第

一连接电极和所述第二连接电极通过所述连接部连接，所述连接部位于所述层间介质层上，所述第一连接电极设置在所述第一过孔内，所述第二连接电极设置在所述第四过孔内；

[0022] 钝化层，位于所述层间介质层远离所述第一栅极的一面，且覆盖所述第一源极、第一漏极和所述连接电极。

[0023] 在本申请实施例提供的驱动基板中，所述连接电极与所述第一源极同层设置。

[0024] 在本申请实施例提供的驱动基板中，所述驱动基板还包括：

[0025] 第三薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第三薄膜晶体管结构包括第三有源层、第四栅极、第三源极和第三漏极。

[0026] 在本申请实施例提供的驱动基板中，所述第一遮光层和所述第二遮光层同层设置；

[0027] 所述第一有源层、所述第二有源层和所述第三有源层同层设置；

[0028] 所述第一栅极、所述第三栅极和所述第四栅极同层设置；

[0029] 所述第一源极、所述第一漏极、所述第二源极、所述第二漏极、所述第三源极和所述第三漏极同层设置。

[0030] 在本申请实施例提供的驱动基板中，所述驱动基板还包括：

[0031] 第四薄膜晶体管结构，位于衬底上，且对应于所述显示区，所述第四薄膜晶体管结构包括第四有源层、第五栅极、第四源极和第四漏极；其中

[0032] 所述第四有源层和所述第三有源层同层设置；

[0033] 所述第五栅极和所述第四栅极同层设置；

[0034] 所述第四源极、所述第四漏极和所述第三源极、所述第三漏极同层设置。

[0035] 在本申请实施例提供的驱动基板中，所述第一遮光层于所述衬底上的正投影覆盖所述第一有源层于所述衬底上的正投影。

[0036] 在本申请实施例提供的驱动基板中，所述第一有源层为非晶硅有源层或金属氧化物有源层，所述第二有源层和所述第三有源层为金属氧化物有源层。

[0037] 相应的，本申请实施例还提供一种显示面板，所述显示面板包括驱动基板和发光功能层，所述发光功能层设置在所述驱动基板上，且位于所述显示区，所述驱动基板包括：

[0038] 衬底；

[0039] 第一薄膜晶体管结构，设置于所述衬底上，且对应于所述非显示区，所述第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极，所述第一遮光层复用为第二栅极，所述第一遮光层与所述第一栅极电连接；

[0040] 第二薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第二薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极，所述第二遮光层和所述第二源极电连接。

[0041] 在本申请实施例提供的显示面板中，所述驱动基板还包括：

[0042] 缓冲层，位于所述第一遮光层远离所述衬底的一面；

[0043] 栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面，且覆盖所述第一有源层，所述栅极绝缘层包括第一过孔，所述第一过孔贯穿所述栅极绝缘层和所述缓冲层；

[0044] 连接电极，所述连接电极设置在所述第一过孔内；

[0045] 层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层间介质层包括第二过孔和第三过孔；

[0046] 其中，所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；

[0047] 钝化层，位于所述层间介质层远离所述第一栅极的一面。

[0048] 在本申请实施例提供的显示面板中，所述驱动基板还包括：

[0049] 缓冲层，位于所述第一遮光层远离所述衬底的一面；

[0050] 栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面；

[0051] 层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层间介质层包括第一过孔、第二过孔、第三过孔和第四过孔；

[0052] 其中，所述第一过孔、所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第四过孔贯穿所述层间介质层和所述缓冲层，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；

[0053] 连接电极，所述连接电极包括第一连接电极、第二连接电极和连接部，所述第

一连接电极和所述第二连接电极通过所述连接部连接，所述连接部位于所述层间介质层上，所述第一连接电极设置在所述第一过孔内，所述第二连接电极设置在所述第四过孔内；

[0054] 钝化层，位于所述层间介质层远离所述第一栅极的一面，且覆盖所述第一源极、第一漏极和所述连接电极。

[0055] 在本申请实施例提供的显示面板中，所述连接电极与所述第一源极同层设置。

[0056] 在本申请实施例提供的显示面板中，所述驱动基板还包括：

[0057] 第三薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第三薄膜晶体管结构包括第三有源层、第四栅极、第三源极和第三漏极。

[0058] 在本申请实施例提供的显示面板中，所述第一遮光层和所述第二遮光层同层设置；

[0059] 所述第一有源层、所述第二有源层和所述第三有源层同层设置；

[0060] 所述第一栅极、所述第三栅极和所述第四栅极同层设置；

[0061] 所述第一源极、所述第一漏极、所述第二源极、所述第二漏极、所述第三源极和所述第三漏极同层设置。

[0062] 在本申请实施例提供的显示面板中，所述驱动基板还包括：

[0063] 第四薄膜晶体管结构，位于衬底上，且对应于所述显示区，所述第四薄膜晶体管结构包括第四有源层、第五栅极、第四源极和第四漏极；其中

[0064] 所述第四有源层和所述第三有源层同层设置；

[0065] 所述第五栅极和所述第四栅极同层设置；

[0066] 所述第四源极、所述第四漏极和所述第三源极、所述第三漏极同层设置。

[0067] 在本申请实施例提供的显示面板中，所述第一遮光层于所述衬底上的正投影覆盖所述第一有源层于所述衬底上的正投影。

[0068] 相应的，本申请实施例还提供一种驱动基板的制作方法，所述驱动基板的制作方法包括以下步骤：

[0069] 提供一衬底；

[0070] 在所述衬底上形成第一薄膜晶体管结构和第二薄膜晶体管结构，所述第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极，

所述第一遮光层复用为第二栅极，所述第一遮光层和所述第一栅极电连接，所述第一薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极，所述第二遮光层和所述第二源极电连接。

[0071] 在本申请实施例提供的驱动基板的制作方法中，所述在所述衬底上形成第一薄膜晶体管结构和第二薄膜晶体管结构的步骤还包括：

[0072] 在所述衬底上形成遮光材料层，并对所述遮光材料层图案化，以形成所述第一遮光层和所述第二遮光层；

[0073] 在所述第一遮光层和所述第二遮光层上形成缓冲层；

[0074] 在所述缓冲层上形成半导体材料层，并对所述半导体材料层图案化，以形成所述第一有源层和所述第二有源层；

[0075] 在所述缓冲层上形成栅极绝缘层，并利用黄光制程对所述栅极绝缘层进行处理，以形成第一过孔；

[0076] 在所述栅极绝缘层上形成第一金属层，并对所述第一金属层图案化，以形成所述第一栅极、所述第三栅极和连接电极，所述连接电极设置在所述第一过孔内，所述第一栅极和所述第一遮光层通过所述连接电极电连接；

[0077] 在所述第一栅极上形成层间介质层，并利用黄光制程对所述层间介质层进行处理，以形成第二过孔、第三过孔、第一接触孔、第二接触孔和第三接触孔；

[0078] 在所述层间介质层上形成第二金属层，并对所述第二金属层图案化，以形成所述第一源极、所述第一漏极、所述第二源极、所述第二漏极和辅助电极，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接，所述辅助电极设置在所述第一接触孔内，所述第二源极和所述第二漏极分别通过所述第二接触孔和所述第三接触孔与所述第二有源层电连接；

[0079] 在所述层间介质层上形成钝化层。

[0080] 在本申请实施例提供的驱动基板的制作方法中，所述在所述衬底上形成第一薄膜晶体管结构和第二薄膜晶体管结构的步骤还包括：

[0081] 在所述衬底上形成遮光材料层，并对所述遮光材料层图案化，以形成所述第一遮光层和所述第二遮光层；

[0082] 在所述第一遮光层和所述第二遮光层上形成缓冲层；

- [0083] 在所述缓冲层上形成半导体材料层，并对所述半导体材料层图案化，以形成所述第一有源层和所述第二有源层；
- [0084] 在所述第一有源层和所述第二有源层上形成绝缘材料层；
- [0085] 在所述绝缘材料层上形成第一金属层，并对所述第一金属层图案化，以形成所述第一栅极、所述第三栅极；
- [0086] 利用所述第一栅极、所述第三栅极为自对准，对所述绝缘材料层图案化，以形成栅极绝缘层；
- [0087] 在所述第一栅极上形成层间介质层，并利用黄光制程对所述层间介质层进行处理，以形成第一过孔、第二过孔、第三过孔、第四过孔、第一接触孔、第二接触孔和第三接触孔；
- [0088] 在所述层间介质层上形成第二金属层，并对所述第二金属层图案化，以形成所述第一源极、所述第一漏极、连接电极、所述第二源极、所述第二漏极和辅助电极，其中，所述连接电极包括第一连接电极、第二连接电极和连接部，所述第一连接电极和所述第二连接电极通过所述连接部连接，所述第一连接电极设置在所述第一过孔内，所述第二连接电极设置在所述第四过孔内，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔电连接；所述辅助电极设置在所述第一接触孔内，所述第二源极、所述第二漏极分别通过所述第二接触孔和所述第三接触孔与所述有源层电连接；
- [0089] 在所述层间介质层上形成钝化层。

发明的有益效果

有益效果

- [0090] 本申请实施例提供一种驱动基板及其制作方法、显示面板，驱动基板包括显示区和非显示区，非显示区位于显示区的至少一侧。驱动基板包括衬底、第一薄膜晶体管结构和第二薄膜晶体管结构。第一薄膜晶体管结构设置于衬底上，且对应于非显示区。第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极。第一遮光层复用为第二栅极。第一遮光层与第一栅极电连接。第二薄膜晶体管结构位于所述衬底上，且对应于显示区。第二薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极。

第二遮光层和第二源极电连接。在本申请实施例中，第一遮光层不仅能用于为第一有源层遮光，防止光照影响第一有源层的稳定性；并且，由于第一遮光层复用为第二栅极，且第一遮光层和第一栅极电连接，因此形成了两个导电沟道，增大了开态电流，进而有效抑制了阈值电压的负漂，提高了载流子的迁移率，从而利于窄边框设计。另外，第二遮光层不仅能用于为第二有源层遮光，防止光照影响第二有源层的稳定性；并且，第二遮光层和第二源极电连接，由于第二遮光层与第二有源层和第三栅极均存在重叠区域，第二遮光层与第二有源层和第三栅极之间分别会形成寄生电容。在驱动基板工作时，随着数据信号线上加载的电压不同，第二漏极上的电压会随之变化，使得第二遮光层上的电压也会随之改变从而影响第二有源层的电性能。通过将第二遮光电极与第二源极连接形成等电位，可以避免第二遮光层上的电压变化影响第二有源层的电性能。

对附图的简要说明

附图说明

- [0091] 为了更清楚地说明本申请实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，下面描述中的附图仅仅是本申请的一些实施例，对于本领域技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。
- [0092] 图1为本申请实施例提供的驱动基板的一种平面示意图；
- [0093] 图2为本申请实施例提供的驱动基板的第一种结构示意图；
- [0094] 图3为本申请实施例提供的驱动基板的第二种结构示意图；
- [0095] 图4为本申请实施例提供的驱动基板的制作方法的一种步骤流程图；
- [0096] 图5为本申请实施例提供的驱动基板的制作方法的第二种示意图；
- [0097] 图6为本申请实施例提供的驱动基板的制作方法的第二种示意图；
- [0098] 图7为本申请实施例提供显示面板的结构示意图。

发明实施例

本发明的实施方式

- [0099] 为了使本申请的目的、技术方案和优点更加清楚，下面将结合附图对本申请作

进一步地详细描述，请参照附图中的图式，其中相同的组件符号代表相同的组件，以下的说明是基于所示的本申请具体实施例，其不应被视为限制本申请未在此详述的其他具体实施例。本说明书所使用的词语“实施例”意指实例、示例或例证。

[0100] 在本申请的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针”、“逆时针”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本申请和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本申请的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

[0101] 本申请实施例提供一种驱动基板及其制作方法、显示面板。以下分别进行详细说明。需说明的是，以下实施例的描述顺序不作为对实施例优选顺序的限定。

[0102] 本申请实施例提供一种驱动基板，驱动基板包括显示区和非显示区，非显示区位于显示区的至少一侧。驱动基板包括衬底、第一薄膜晶体管结构和第二薄膜晶体管结构。第一薄膜晶体管结构设置于衬底上，且对应于非显示区。第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极。第一遮光层复用为第二栅极。第一遮光层与第一栅极电连接。第二薄膜晶体管结构位于衬底上，且对应于显示区。第二薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极。第二遮光层和第二源极电连接。在本申请实施例中，第一遮光层不仅能用于为第一有源层遮光，防止光照影响第一有源层的稳定性；并且，由于第一遮光层复用为第二栅极，且第一遮光层和第一栅极电连接，因此形成了两个导电沟道，增大了开态电流，进而有效抑制了阈值电压的负漂，提高了载流子的迁移率，从而利于窄边框设计。另外，第二遮光层不仅能用于为第二有源层遮光，防止光照影响第二有源层的稳定

性；并且，第二遮光层和第二源极电连接，由于第二遮光层与第二有源层和第三栅极均存在重叠区域，第二遮光层与第二有源层和第三栅极之间分别会形成寄生电容。在驱动基板工作时，随着数据信号线上加载的电压不同，第二漏极上的电压会随之变化，使得第二遮光层上的电压也会随之改变从而影响第二有源层的电性能。通过将第二遮光层与第二源极连接形成等电位，可以避免第二遮光层上的电压变化影响第二有源层的电性能。

[0103] 需要说明的是，在本申请实施例中，非显示区可以包括栅极驱动区。

[0104] 下面通过具体实施例对本申请提供的驱动基板进行详细的阐述。

[0105] 请参考图1和图2，图1为本申请实施例提供的驱动基板的一种平面结构示意图。图2为本申请实施例提供的驱动基板的第一种结构示意图。驱动基板10包括显示区AA和非显示区NA，非显示区NA位于显示区AA的至少一侧。非显示区NA包括栅极驱动区GOA。

[0106] 驱动基板10包括衬底11、第一薄膜晶体管结构T1和第二薄膜晶体管结构T2。第一薄膜晶体管结构T1设置于衬底11上，且对应于非显示区NA。第一薄膜晶体管结构T1包括第一遮光层LS1、第一有源层12a、第一栅极12b、第一源极12c和第一漏极12d。第一遮光层LS1复用为第二栅极12e。第一遮光层LS1与第一栅极12b电连接。第二薄膜晶体管结构T2位于衬底11上，且对应于显示区AA。第二薄膜晶体管结构T2包括第二遮光层LS2，第二有源层13a、第三栅极13b、第二源极13c和第二漏极13d。第二遮光层LS2和第二源极13c电连接。在本申请实施例中，第一遮光层LS1不仅能用于为第一有源层12a遮光，防止光照影响第一有源层12a的稳定性；并且，由于第一遮光层LS1复用为第二栅极12e，且第一遮光层LS1和第一栅极12b电连接，因此形成了两个导电沟道，增大了开态电流，进而有效抑制了阈值电压的负漂，提高了载流子的迁移率，从而利于窄边框设计。另外，第二遮光层LS2不仅能用于为第二有源层13a遮光，防止光照影响第二有源层13a的稳定性；并且，第二遮光层LS2和第二源极13c电连接，由于第二遮光层LS2与第二有源层13a和第三栅极13b均存在重叠区域，第二遮光层LS2与第二有源层13a和第三栅极13b之间分别会形成寄生电容。在驱动基板工作时，随着数据信号线上加载的电压不同，第二漏极13d上的电压会随之变化，使得第二遮光层LS2

上的电压也会随之改变从而影响第二有源层13a的电性能。通过将第二遮光层LS2与第二源极13c连接形成等电位，可以避免第二遮光层LS2上的电压变化影响第二有源层13a的电性能。

[0107] 进一步的，第一遮光层LS1和第二遮光层LS2位于衬底11上，驱动基板10还包括缓冲层16、栅极绝缘层17、连接电极12f、层间介质层18和钝化层19。缓冲层16位于第一遮光层LS1远离衬底11的一面。栅极绝缘层17位于第一有源层12a远离缓冲层16的一面，且覆盖第一有源层12a和第二有源层13a，栅极绝缘层17包括第一过孔h1，第一过孔h1贯穿栅极绝缘层17和缓冲层16。连接电极12f设置在第一过孔h1内。层间介质层18位于第一栅极12b远离栅极绝缘层17的一面，层间介质层18包括第二过孔h2和第三过孔h3。其中，第二过孔h2和第三过孔h3贯穿层间介质层18。第一源极12c通过第二过孔h2与第一有源层12a电连接。第一漏极12d通过第三过孔h3与第一有源层12a电连接。钝化层19位于层间介质层18远离第一栅极12b的一面。

[0108] 在一些实施例中，第一遮光层LS1于衬底11上的正投影覆盖第一有源层12a于衬底11上的正投影。在本申请实施例中，由于第一遮光层LS1于衬底11上的正投影覆盖第一有源层12a于衬底11上的正投影，使得具有光线照射至第一有源层12a上时，可以使得光线完全被第一遮光层LS1遮挡，从而提高驱动基板10的稳定性。

[0109] 可选的，在一些实施例中，驱动基板10还可以包括第三薄膜晶体管结构T3，第三薄膜晶体管结构T3设置在衬底11上，且对应于显示区AA。第三薄膜晶体管结构T3包括第三有源层14a、第四栅极14b、第三源极14c和第三漏极14d。在本申请实施例中，第一遮光层LS1和第二遮光层LS2同层设置。第一有源层12a、第二有源层13a和第三有源层14a同层设置。第一栅极12b、第三栅极13b和第四栅极14b同层设置。第一源极12c、第一漏极12d、第二源极13c、第二漏极13d、第三源极14c和第三漏极14d同层设置。

[0110] 应该理解的是，本申请实施例中的第二薄膜晶体管结构T2可以是驱动薄膜晶体管，第三薄膜晶体管结构T3可以是开关薄膜晶体管。

[0111] 在本申请实施例中，位于显示区AA的驱动电路架构为2T1C（即两个薄膜晶体管

和一个电容)，2T1C驱动电路架构具有制备工艺简单，且由于利用两个薄膜晶体管驱动一个子像素单元，其利于实现微型化。

[0112] 在一些实施例中，第一有源层12a为非晶硅有源层，第二有源层13a和第三有源层14a为金属氧化物有源层。在本申请实施例中，驱动基板10的显示区AA的薄膜晶体管的有源层和非显示区NA的薄膜晶体管的有源层采用不同的材料制成，驱动基板10的显示区AA的薄膜晶体管的有源层采用金属氧化物半导体材料制成，这样当显示产品的分辨率很高时，由于金属氧化物半导体材料的迁移率比较高，也能够满足高分辨率显示产品的充电率要求。驱动基板10的非显示区NA的薄膜晶体管的有源层采用非金属氧化物的半导体材料制成，这样能够防止薄膜晶体管在长期偏压作用下阈值电压 V_{th} 漂移，保证薄膜晶体管的特性不会发生变化，保证非显示区NA的电路正常的扫描功能。

[0113] 在一些实施例中，第一有源层12a可以是金属氧化物有源层，第二有源层13a和第三有源层14a可以是金属氧化物有源层。在本申请实施例中，驱动基板10的显示区AA和非显示区NA的均采用金属氧化物半导体材料制成。因此，可通过一道掩模工艺同时完成第一有源层12a、第二有源层13a和第三有源层14a的制备，简化了驱动基板10的工艺制程。

[0114] 在一些实施例中，第一有源层12a可以包括依次叠层设置的第一子有源层第二子有源层和第三子有源层，其中，第一子有源层和第三子有源层中镓的原子数大于第二子有源层中镓的原子数。由于镓与氧原子的结合能力强，可以有效抑制深能级缺陷的产生，从而提高器件的稳定性，从而改善显示面板的可靠度。第二子有源层中铟原子数、镓原子数和锌原子数的比值为铟：镓：锌=1:1:1，保证了驱动基板10的导电性和迁移率。

[0115] 在一些实施例中，第一子有源层的材料包括铟镓锌氧化物，其中，第一子有源层中铟原子数、镓原子数和锌原子数的比值为铟：镓：锌=M:1:N，其中， $0 < M < 1$ ， $0 < N < 1$ 。例如，在一实施方式中，第一子有源层中铟原子数、镓原子数和锌原子数的比值为铟：镓：锌=0.1:1:0.2、0.4:1:0.2、0.3:1:0.3或0.1:1:0.8中的任意一种。

[0116] 第三子有源层的材料包括铟镓锌氧化物，第三子有源层中铟原子数、镓原子数

和锌原子数的比值为铟：镓：锌= $X:1:Y$ ， $0 < X < 1$ ， $0 < Y < 1$ 。例如，在一实施方式中，第一子有源层中铟原子数、镓原子数和锌原子数的比值为铟：镓：锌= $0.3:1:0.2$ 、 $0.4:1:0.2$ 、 $0.3:1:0.3$ 或 $0.6:1:0.8$ 中的任意一种。

[0117] 需要说明的是，第一子有源层和第三子有源层中镓的原子数可以相同也可以不同。

[0118] 第二子有源层的材料包括铟镓锌氧化物，其中，第二子有源层中铟原子数、镓原子数和锌原子数的比值为铟：镓：锌= $1:1:1$ 。

[0119] 在一些实施例中，第一子有源层包括氮元素掺杂的铟镓锌氧化物有源层，第三子有源层包括氮元素掺杂的铟镓锌氧化物有源层。由于氮原子与氧空位具有较强的结合能力，引入氮元素可以占据氧空位，有效调控了有源层中载流子浓度与缺陷浓度，从而提高了显示面板的迁移率以及改善了驱动基板的可靠度。

[0120] 在一些实施例中，还可以将磷、氟、硒或碲中的至少一者掺杂至第一子有源层和/或第三子有源层中。

[0121] 在一些实施例中，驱动基板10还可以包括第四薄膜晶体管结构T4，第四薄膜晶体管结构T4设置在衬底11上，且对应于显示区AA。第四薄膜晶体管结构T4包括第四有源层15a、第五栅极15b、第四源极15c和第四漏极15d。第四有源层15a和第三有源层14a同层设置。第五栅极15b和第四栅极14b同层设置。第四源极15c、第四漏极15d和第三源极14c、第三漏极14d同层设置。

[0122] 应该理解的是，本申请实施例中的第二薄膜晶体管结构T2可以是驱动薄膜晶体管，第三薄膜晶体管结构T3可以是开关薄膜晶体管，第四薄膜晶体管结构T4可以是感应薄膜晶体管。

[0123] 在本申请实施例中，位于显示区AA的驱动电路架构为3T1C（即三个薄膜晶体管和一个电容），在2T驱动架构下，对于单颗子像素，只有一条Gate line来控制数据电压(V_{data})的写入，写入的 V_{data} 会传到驱动TFT的栅极并存储在存储电容 C_{st} 上，而驱动TFT的源极处于悬空（Floating）状态，其初始电位不定，因此2T驱动架构下显示器存在较严重的闪烁（Flicker）。而3T驱动架构下，可以通过另一条Gate line控制驱动TFT源极电压的写入，即有2条Gate line，从而极大改善显示效果，并且3T驱动架构下还能进行准确的驱动TFT迁移率侦测，进一步

提升显示质量，当前大尺寸OLED显示器大多采用3T驱动架构。

[0124] 应该理解的是，在本申请实施例中，栅极绝缘层17可以为整面设置的结构，第一栅极12b可以向面内延伸。可以理解为，第一有源层12a在面内的宽度小于第一栅极12b的在面内的宽度，且第一遮光层LS1在面内的宽度大于第一有源层12a在面内的宽度，因此，第一过孔h1直接贯穿栅极绝缘层17，从而，连接电极12f不会与第一有源层12a短接。

[0125] 请参考图3，图3为本申请实施例提供的驱动基板的第二种结构示意图。驱动基板10包括显示区AA和非显示区NA，非显示区NA位于显示区AA的至少一侧。非显示区NA包括栅极驱动区GOA。

[0126] 驱动基板10包括衬底11、第一薄膜晶体管结构T1和第二薄膜晶体管结构T2。第一薄膜晶体管结构T1设置于衬底11上，且对应于非显示区NA。第一薄膜晶体管结构T1包括第一遮光层LS1、第一有源层12a、第一栅极12b、第一源极12c和第一漏极12d。第一遮光层LS1复用为第二栅极12e。第一遮光层LS1与第一栅极12b电连接。第二薄膜晶体管结构T2位于衬底11上，且对应于显示区AA。第二薄膜晶体管结构T2包括第二遮光层LS2，第二有源层13a、第三栅极13b、第二源极13c和第二漏极13d。第二遮光层LS2和第二源极13c电连接。在本申请实施例中，第一遮光层LS1不仅能用于为第一有源层12a遮光，防止光照影响第一有源层12a的稳定性；并且，由于第一遮光层LS1复用为第二栅极12e，且第一遮光层LS1和第一栅极12b电连接，因此形成了两个导电沟道，增大了开态电流，进而有效抑制了阈值电压的负漂，提高了载流子的迁移率，从而利于窄边框设计。另外，第二遮光层LS2不仅能用于为第二有源层13a遮光，防止光照影响第二有源层13a的稳定性；并且，第二遮光层LS2和第二源极13c电连接，由于第二遮光层LS2与第二有源层13a和第三栅极13b均存在重叠区域，第二遮光层LS2与第二有源层13a和第三栅极13b之间分别会形成寄生电容。在驱动基板工作时，随着数据信号线上加载的电压不同，第二漏极13d上的电压会随之变化，使得第二遮光层LS2上的电压也会随之改变从而影响第二有源层13a的电性能。通过将第二遮光层LS2与第二源极13c连接形成等电位，可以避免第二遮光层LS2上的电压变化影响第二有源层13a的电性能。

[0127] 进一步的, 第一遮光层LS1和第二遮光层LS2位于衬底11上, 驱动基板10还包括缓冲层16、栅极绝缘层17、连接电极12f、层间介质层18和钝化层19。连接电极12f包括第一连接电极12f1、第二连接电极12f2和连接部12f3, 第一连接电极12f1和第二连接电极12f2通过连接部12f3连接。缓冲层16位于第一遮光层LS1远离衬底11的一面。栅极绝缘层17位于第一有源层12a远离缓冲层16的一面。层间介质层18位于第一栅极12b远离栅极绝缘层17的一面。连接部12f3位于层间介质层18上, 层间介质层18包括第一过孔h1、第二过孔h2、第三过孔h3和第四过孔h4。其中, 第一过孔h1、第二过孔h2和第三过孔h3贯穿层间介质层18。第四过孔h4贯穿层间介质层18和缓冲层16。第一源极12c和第一漏极12d分别通过第二过孔h2和第三过孔h3与第一有源层12a电连接。第一连接电极12f1设置在第一过孔h1内, 第二连接电极12f2设置在第四过孔h4内。钝化层19位于层间介质层18远离第一栅极12b的一面, 且覆盖第一源极12c、第一漏极12d和连接电极12f。

[0128] 辅助电极13e设置在第一接触孔cnt1内。第二源极13c和第二漏极13d分别通过第二接触孔cnt2和第三接触孔cnt3与第二有源层13a电连接。

[0129] 在本申请实施例中, 第一遮光层LS1和第一栅极12b通过连接电极12f电连接, 由于连接电极12f与第一源极12c同层设置, 即连接电极12f与第一源极12c可以通过同一道掩模工艺制程。因此, 本申请实施例的驱动基板10在不增加工艺成本的情况下, 进一步提高了非显示区NA的载流子迁移率, 从而实现了窄边框的设计。

[0130] 应该理解的是, 在本申请实施例中, 栅极绝缘层17通过以第一栅极12b为自对准形成, 连接电极12f与第一源极12c同层设置, 第一过孔h1直接贯穿层间介质层18, 第四过孔h4直接贯穿层间介质层18和缓冲层16, 从而, 连接电极12f不会与第一有源层12a短接。

[0131] 可选的, 在一些实施例中, 衬底11包括依次层叠设置的第一柔性层、第一阻挡层、第二柔性层、第二阻挡层。第一阻挡层用于防止水氧通过第一柔性层的一侧渗透至第一阻挡层上面的结构, 防止损坏驱动基板10。在一些实施例中, 第一阻挡层、第二阻挡层和缓冲层16的材质包括但不限于含硅的氧化物、氮化物或氮氧化物。例如, 第一阻挡层的材质为 SiO_x 、 SiN_x 或 SiO_xN_y 中的至少一种

。第一柔性层的材料可以和第二柔性层的材料相同，其可以包括PI（聚酰亚胺）、PET（聚二甲酸乙二醇酯）、PEN（聚萘二甲酸乙二醇酯）、PC（聚碳酸酯）、PES（聚醚砜）、PAR（含有聚芳酯的芳族氟甲苯）或PCO（多环烯烃）中的至少一种。缓冲层16可以是叠层设置的氮化硅层和氧化硅层，其中，氮化硅层的用于阻挡水氧由第二柔性层的一侧入侵，从而对驱动基板10上方的膜层造成损害，氧化硅层用于保温上方的薄膜晶体管。

[0132] 第一有源层12a、第二有源层13a、第三有源层14a和第四有源层15a间隔设置在缓冲层16上。第一有源层12a、第二有源层13a、第三有源层14a和第四有源层15a的材质可以是铟镓锌氧化物、铟锌锡氧化物或铟镓锌锡氧化物中的一种或其任意组合。或者，第一有源层12a、第二有源层13a、第三有源层14a和第四有源层15a的材质也可以是LTPO(Low Temperature Polycrystalline Oxide, 低温多晶氧化物)。第一遮光层LS1、第二遮光层LS2、第一栅极12b、第三栅极13b、第四栅极14b、第五栅极15b、第一源极12c、第一漏极12d、第二源极13c、第二漏极13d、第三源极14c、第三漏极14d、第四源极15c、第四漏极15d、连接电极12f和辅助电极13e的材质包括如银(Ag)、镁(Mg)、铝(Al)、钨(W)、铜(Cu)、镍(Ni)、铬(Cr)、钼(Mo)、钛(Ti)、铂(Pt)、钽(Ta)、钕(Nd)或钪(Sc)的金属、它们的合金、它们的氮化物等中的一种或其任意组合。

[0133] 栅极绝缘层17、层间介质层18和钝化层19的材质包括氧化硅、氮化硅或氮氧化硅中的一种或其任意组合。

[0134] 相应的，请参考图4，图4为本申请实施例提供的驱动基板的制作方法的第一种步骤流程图。驱动基板的制作方法包括以下步骤：

[0135] 步骤B001：提供一衬底11。

[0136] 步骤B002：在衬底11上形成第一薄膜晶体管结构T1和第二薄膜晶体管结构T2。第一薄膜晶体管结构T1包括第一遮光层LS1、第一有源层12a、第一栅极12b、第一源极12c和第一漏极12d。第一遮光层LS1复用为第二栅极12e。第一遮光层LS1和第一栅极12b电连接。第二薄膜晶体管结构T2包括第二遮光层LS2，第二有源层13a、第三栅极13b、第二源极13c和第二漏极13d。第二遮光层LS2和第二源极13c电连接。请参考图5。

- [0137] 进一步的，步骤B002还包括形成第三薄膜晶体管结构T3和第四薄膜晶体管结构T4。其中，第三薄膜晶体管结构T3包括第三有源层14a、第四栅极14b、第三源极14c和第三漏极14d。第四薄膜晶体管结构T4包括第四有源层15a、第五栅极15b、第四源极15c和第四漏极15d。
- [0138] 步骤B002具体可以包括：首先，在衬底11上形成遮光材料层LS，并对遮光材料层LS图案化，以形成第一遮光层LS1和第二遮光层LS2。
- [0139] 其次，在第一遮光层LS1和第二遮光层LS2上形成缓冲层16。
- [0140] 接下来，在缓冲层16上形成半导体材料层121，并对半导体材料层121图案化，以形成第一有源层12a、第二有源层13a、第三有源层14a和第四有源层15a。
- [0141] 然后，在缓冲层16上形成栅极绝缘层17，并利用黄光制程对栅极绝缘层17进行处理，以形成第一过孔h1。
- [0142] 随后，在栅极绝缘层17上形成第一金属层M1，并对第一金属层M1图案化，以形成第一栅极12b、第三栅极13b、第四栅极14b、第五栅极15b、连接电极12f和辅助电极13e。连接电极12f设置在第一过孔h1内，第一栅极12b和第一遮光层LS1通过连接电极12f电连接。
- [0143] 接下来，在第一栅极12b上形成层间介质层18，并利用黄光制程对层间介质层18进行处理，以形成第二过孔h2、第三过孔h3、第一接触孔cnt1、第二接触孔cnt2、第三接触孔cnt3、第四接触孔cnt4、第五接触孔cnt5、第六接触孔cnt6和第七接触孔cnt7。
- [0144] 接下来，在层间介质层18上形成第二金属层M2，并对第二金属层M2图案化，以形成第一源极12c、第一漏极12d、第二源极13c、第二漏极13d、第三源极14c、第三漏极14d、第四源极15c、第四漏极15d和辅助电极13e。第一源极12c和第一漏极12d分别通过第二过孔h2和第三过孔h3与第一有源层12a电连接。辅助电极13e设置在第一接触孔cnt1内。第二源极13c和第二漏极13d分别通过第二接触孔cnt2和第三接触孔cnt3与第二有源层13a电连接。第三源极14c和第三漏极14d分别通过第四接触孔cnt4和第五接触孔cnt5与第三有源层14a电连接。第四源极15c和第四漏极15d分别通过第六接触孔cnt6和第七接触孔cnt7与第四有源层15a电连接。

[0145] 最后，在层间介质层18上形成钝化层19，由此，形成驱动基板10。

[0146] 在本申请实施例提供的驱动基板的制作方法中，栅极绝缘层17可以为整面设置的结构，第一栅极12b可以向面内延伸。可以理解为，第一有源层12a在面内的宽度小于第一栅极12b的在面内的宽度，且第一遮光层LS1在面内的宽度大于第一有源层12a在面内的宽度，因此，第一过孔h1直接贯穿栅极绝缘层17，从而，连接电极12f不会与第一有源层12a短接。在本申请实施例中，第一遮光层LS1不仅能用于为第一有源层12a遮光，防止光照影响第一有源层12a的稳定性；并且，由于第一遮光层LS1复用为第二栅极12e，且第一遮光层LS1和第一栅极12b电连接，因此形成了两个导电沟道，增大了开态电流，进而有效抑制了阈值电压的负漂，提高了载流子的迁移率，从而利于窄边框设计。另外，第二遮光层LS2不仅能用于为第二有源层13a遮光，防止光照影响第二有源层13a的稳定性；并且，第二遮光层LS2和第二源极13c电连接，由于第二遮光层LS2与第二有源层13a和第三栅极13b均存在重叠区域，第二遮光层LS2与第二有源层13a和第三栅极13b之间分别会形成寄生电容。在驱动基板工作时，随着数据信号线上加载的电压不同，第二漏极13d上的电压会随之变化，使得第二遮光层LS2上的电压也会随之改变从而影响第二有源层13a的电性能。通过将第二遮光层LS2与第二源极13c连接形成等电位，可以避免第二遮光层LS2上的电压变化影响第二有源层13a的电性能。

[0147] 在一些实施例中，请参考图6，步骤B002具体可以包括：

[0148] 首先，在衬底11上形成遮光材料层LS，并对遮光材料层LS图案化，以形成第一遮光层LS1和第二遮光层LS2。

[0149] 其次，在第一遮光层LS1和第二遮光层LS2上形成缓冲层16。

[0150] 接下来，在缓冲层16上形成半导体材料层121，并对半导体材料层121图案化，以形成第一有源层12a、第二有源层13a、第三有源层14a和第四有源层15a。

[0151] 然后，在第一有源层12a、第二有源层13a、第三有源层14a和第四有源层15a上形成绝缘材料层171。

[0152] 随后，在栅极绝缘层17上形成第一金属层M1，并对第一金属层M1图案化，以形成第一栅极12b、第三栅极13b、第四栅极14b、第五栅极15b。

- [0153] 接下来，利用第一栅极12b、第三栅极13b、第四栅极14b、第五栅极15b为自对准，对绝缘材料层17图案化，以形成栅极绝缘层17。
- [0154] 接下来，在第一栅极12a上形成层间介质层18，并利用黄光制程对层间介质层18进行处理，以形成第一过孔h1、第二过孔h2、第三过孔h3、第一接触孔cnt1、第二接触孔cnt2、第三接触孔cnt3、第四接触孔cnt4、第五接触孔cnt5、第六接触孔cnt6和第七接触孔cnt7。
- [0155] 接下来，在层间介质层18上形成第二金属层M2，并对第二金属层M2图案化，以形成第一源极12c、第一漏极12d、第二源极13c、第二漏极13d、第三源极14c、第三漏极14d、第四源极15c、第四漏极15d、连接电极12f和辅助电极13e。其中，连接电极12f包括第一连接电极12f1、第二连接电极12f2和连接部12f3，第一连接电极12f1和第二连接电极12f2通过连接部12f3连接。第一连接电极12f1设置在第一过孔h1内。第二连接电极12f2设置在第四过孔h4内。第一源极12c和第一漏极12d分别通过第二过孔h2和第三过孔h3与第一有源层12a电连接。辅助电极13e设置在第一接触孔cnt1内。第二源极13c和第二漏极13d分别通过第二接触孔cnt2和第三接触孔cnt3与第二有源层13a电连接。第三源极14c和第三漏极14d分别通过第四接触孔cnt4和第五接触孔cnt5与第三有源层14a电连接。第四源极15c和第四漏极15d分别通过第六接触孔cnt6和第七接触孔cnt7与第四有源层15a电连接。
- [0156] 最后，在层间介质层18上形成钝化层19，以此形成驱动基板10。
- [0157] 在本申请实施例提供的驱动基板的制作方法中，第一遮光层LS1和第一栅极12b通过连接电极12f电连接，由于连接电极12f与第一源极12c同层设置，即连接电极12f与第一源极12c可以通过同一道掩模工艺制程。因此，本申请实施例的驱动基板10在不增加工艺成本的情况下，进一步提高了非显示区NA的载流子迁移率，从而实现了窄边框的设计。
- [0158] 相应的，请参考图7，本申请实施例还提供一种显示面板，显示面板100包括上述任一实施例所述的驱动基板10以及发光功能层20。发光功能层20设置在驱动基板10上，且对应于显示区AA。
- [0159] 具体的，发光功能层20包括阳极20a、发光层20b和阴极20c。显示面板100还包

括平坦化层21和像素定义层22。平坦化层21设置在钝化层19上。阳极20a通过过孔与第二源极13c电连接。阳极20a的材料可以包括依次层叠设置的氧化铟锡、银和氧化铟锡。像素定义层22具有开口，发光层20b限定于像素定义层22的开口内。阴极20c覆盖发光层20b以及像素定义层22的一部分。

[0160] 综上所述，虽然本申请已以优选实施例揭露如上，但上述优选实施例并非用以限制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为准。

权利要求书

- [权利要求 1] 一种驱动基板，其中，包括显示区和非显示区，所述非显示区位于所述显示区的至少一侧，所述驱动基板包括：
- 衬底；
- 第一薄膜晶体管结构，设置于所述衬底上，且对应于所述非显示区，所述第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极，所述第一遮光层复用为第二栅极，所述第一遮光层与所述第一栅极电连接；
- 第二薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第二薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极，所述第二遮光层和所述第二源极电连接。
- [权利要求 2] 根据权利要求1所述的驱动基板，其中，所述第一遮光层位于所述衬底上，所述驱动基板还包括：
- 缓冲层，位于所述第一遮光层远离所述衬底的一面；
- 栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面，且覆盖所述第一有源层，所述栅极绝缘层包括第一过孔，所述第一过孔贯穿所述栅极绝缘层和所述缓冲层；
- 连接电极，所述连接电极设置在所述第一过孔内；
- 层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层间介质层包括第二过孔和第三过孔；
- 其中，所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；
- 钝化层，位于所述层间介质层远离所述第一栅极的一面。
- [权利要求 3] 根据权利要求1所述的驱动基板，其中，所述驱动基板还包括：
- 缓冲层，位于所述第一遮光层远离所述衬底的一面；
- 栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面；
- 层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层

间介质层包括第一过孔、第二过孔、第三过孔和第四过孔；

其中，所述第一过孔、所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第四过孔贯穿所述层间介质层和所述缓冲层，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；

连接电极，所述连接电极包括第一连接电极、第二连接电极和连接部，所述第一连接电极和所述第二连接电极通过所述连接部连接，所述连接部位于所述层间介质层上，所述第一连接电极设置在所述第一过孔内，所述第二连接电极设置在所述第四过孔内；

钝化层，位于所述层间介质层远离所述第一栅极的一面，且覆盖所述第一源极、第一漏极和所述连接电极。

[权利要求 4] 根据权利要求3所述的驱动基板，其中，所述连接电极与所述第一源极同层设置。

[权利要求 5] 根据权利要求3所述的驱动基板，其中，所述驱动基板还包括：
第三薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第三薄膜晶体管结构包括第三有源层、第四栅极、第三源极和第三漏极。

[权利要求 6] 根据权利要求5所述的驱动基板，其中，所述第一遮光层和所述第二遮光层同层设置；
所述第一有源层、所述第二有源层和所述第三有源层同层设置；
所述第一栅极、所述第三栅极和所述第四栅极同层设置；
所述第一源极、所述第一漏极、所述第二源极、所述第二漏极、所述第三源极和所述第三漏极同层设置。

[权利要求 7] 根据权利要求6所述的驱动基板，其中，所述驱动基板还包括：
第四薄膜晶体管结构，位于衬底上，且对应于所述显示区，所述第四薄膜晶体管结构包括第四有源层、第五栅极、第四源极和第四漏极；
其中
所述第四有源层和所述第三有源层同层设置；

所述第五栅极和所述第四栅极同层设置；

所述第四源极、所述第四漏极和所述第三源极、所述第三漏极同层设置。

[权利要求 8] 根据权利要求1所述的驱动基板，其中，所述第一遮光层于所述衬底上的正投影覆盖所述第一有源层于所述衬底上的正投影。

[权利要求 9] 根据权利要求5所述的驱动基板，其中，所述第一有源层为非晶硅有源层或金属氧化物有源层，所述第二有源层和所述第三有源层为金属氧化物有源层。

[权利要求 10] 一种显示面板，其中，所述显示面板包括驱动基板和发光功能层，所述发光功能层设置在所述驱动基板上，且位于所述显示区，所述驱动基板包括：

衬底；

第一薄膜晶体管结构，设置于所述衬底上，且对应于所述非显示区，所述第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极，所述第一遮光层复用为第二栅极，所述第一遮光层与所述第一栅极电连接；

第二薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第二薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极，所述第二遮光层和所述第二源极电连接。

[权利要求 11] 根据权利要求10所述的显示面板，其中，所述驱动基板还包括：

缓冲层，位于所述第一遮光层远离所述衬底的一面；

栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面，且覆盖所述第一有源层，所述栅极绝缘层包括第一过孔，所述第一过孔贯穿所述栅极绝缘层和所述缓冲层；

连接电极，所述连接电极设置在所述第一过孔内；

层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层间介质层包括第二过孔和第三过孔；

其中，所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第一

源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；

钝化层，位于所述层间介质层远离所述第一栅极的一面。

[权利要求 12] 根据权利要求10所述的显示面板，其中，所述驱动基板还包括：

缓冲层，位于所述第一遮光层远离所述衬底的一面；

栅极绝缘层，位于所述第一有源层远离所述缓冲层的一面；

层间介质层，位于所述第一栅极远离所述栅极绝缘层的一面，所述层间介质层包括第一过孔、第二过孔、第三过孔和第四过孔；

其中，所述第一过孔、所述第二过孔和所述第三过孔贯穿所述层间介质层，所述第四过孔贯穿所述层间介质层和所述缓冲层，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接；

连接电极，所述连接电极包括第一连接电极、第二连接电极和连接部，所述第一连接电极和所述第二连接电极通过所述连接部连接，所述连接部位于所述层间介质层上，所述第一连接电极设置在所述第一过孔内，所述第二连接电极设置在所述第四过孔内；

钝化层，位于所述层间介质层远离所述第一栅极的一面，且覆盖所述第一源极、第一漏极和所述连接电极。

[权利要求 13] 根据权利要求12所述的显示面板，其中，所述连接电极与所述第一源极同层设置。

[权利要求 14] 根据权利要求12所述的显示面板，其中，所述驱动基板还包括：

第三薄膜晶体管结构，位于所述衬底上，且对应于所述显示区，所述第三薄膜晶体管结构包括第三有源层、第四栅极、第三源极和第三漏极。

[权利要求 15] 根据权利要求14所述的显示面板，其中，所述第一遮光层和所述第二遮光层同层设置；

所述第一有源层、所述第二有源层和所述第三有源层同层设置；

所述第一栅极、所述第三栅极和所述第四栅极同层设置；

所述第一源极、所述第一漏极、所述第二源极、所述第二漏极、所述第三源极和所述第三漏极同层设置。

[权利要求 16] 根据权利要求15所述的显示面板，其中，所述驱动基板还包括：
第四薄膜晶体管结构，位于衬底上，且对应于所述显示区，所述第四薄膜晶体管结构包括第四有源层、第五栅极、第四源极和第四漏极；
其中
所述第四有源层和所述第三有源层同层设置；
所述第五栅极和所述第四栅极同层设置；
所述第四源极、所述第四漏极和所述第三源极、所述第三漏极同层设置。

[权利要求 17] 根据权利要求10所述的显示面板，其中，所述第一遮光层于所述衬底上的正投影覆盖所述第一有源层于所述衬底上的正投影。

[权利要求 18] 一种驱动基板的制作方法，其中，所述驱动基板的制作方法包括以下步骤：
提供一衬底；
在所述衬底上形成第一薄膜晶体管结构和第二薄膜晶体管结构，所述第一薄膜晶体管结构包括第一遮光层、第一有源层、第一栅极、第一源极和第一漏极，所述第一遮光层复用为第二栅极，所述第一遮光层和所述第一栅极电连接，所述第二薄膜晶体管结构包括第二遮光层，第二有源层、第三栅极、第二源极和第二漏极，所述第二遮光层和所述第二源极电连接。

[权利要求 19] 根据权利要求18所述的驱动基板的制作方法，其中，所述在所述衬底上形成第一薄膜晶体管结构和第二薄膜晶体管结构的步骤还包括：
在所述衬底上形成遮光材料层，并对所述遮光材料层图案化，以形成所述第一遮光层和所述第二遮光层；
在所述第一遮光层和所述第二遮光层上形成缓冲层；
在所述缓冲层上形成半导体材料层，并对所述半导体材料层图案化，以形成所述第一有源层和所述第二有源层；

在所述缓冲层上形成栅极绝缘层，并利用黄光制程对所述栅极绝缘层进行处理，以形成第一过孔；

在所述栅极绝缘层上形成第一金属层，并对所述第一金属层图案化，以形成所述第一栅极、所述第三栅极和连接电极，所述连接电极设置在所述第一过孔内，所述第一栅极和所述第一遮光层通过所述连接电极电连接；

在所述第一栅极上形成层间介质层，并利用黄光制程对所述层间介质层进行处理，以形成第二过孔、第三过孔、第一接触孔、第二接触孔和第三接触孔；

在所述层间介质层上形成第二金属层，并对所述第二金属层图案化，以形成所述第一源极、所述第一漏极、所述第二源极、所述第二漏极和辅助电极，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔与所述第一有源层电连接，所述辅助电极设置在所述第一接触孔内，所述第二源极和所述第二漏极分别通过所述第二接触孔和所述第三接触孔与所述第二有源层电连接；

在所述层间介质层上形成钝化层。

[权利要求 20] 根据权利要求18所述的驱动基板的制作方法，其中，所述在所述衬底上形成第一薄膜晶体管结构和第二薄膜晶体管结构的步骤还包括：

在所述衬底上形成遮光材料层，并对所述遮光材料层图案化，以形成所述第一遮光层和所述第二遮光层；

在所述第一遮光层和所述第二遮光层上形成缓冲层；

在所述缓冲层上形成半导体材料层，并对所述半导体材料层图案化，以形成所述第一有源层和所述第二有源层；

在所述第一有源层和所述第二有源层上形成绝缘材料层；

在所述绝缘材料层上形成第一金属层，并对所述第一金属层图案化，以形成所述第一栅极、所述第三栅极；

利用所述第一栅极、所述第三栅极为自对准，对所述绝缘材料层图案化，以形成栅极绝缘层；

在所述第一栅极上形成层间介质层，并利用黄光制程对所述层间介质层进行处理，以形成第一过孔、第二过孔、第三过孔、第四过孔、第一接触孔、第二接触孔和第三接触孔；

在所述层间介质层上形成第二金属层，并对所述第二金属层图案化，以形成所述第一源极、所述第一漏极、连接电极、所述第二源极、所述第二漏极和辅助电极，其中，所述连接电极包括第一连接电极、第二连接电极和连接部，所述第一连接电极和所述第二连接电极通过所述连接部连接，所述第一连接电极设置在所述第一过孔内，所述第二连接电极设置在所述第四过孔内，所述第一源极和所述第一漏极分别通过所述第二过孔和所述第三过孔电连接；所述辅助电极设置在所述第一接触孔内，所述第二源极、所述第二漏极分别通过所述第二接触孔和所述第三接触孔与所述第二有源层电连接；

在所述层间介质层上形成钝化层。

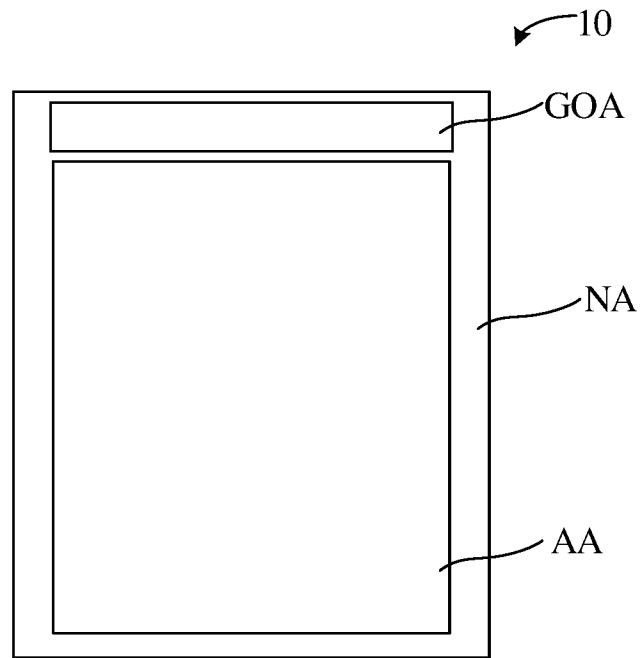


图 1

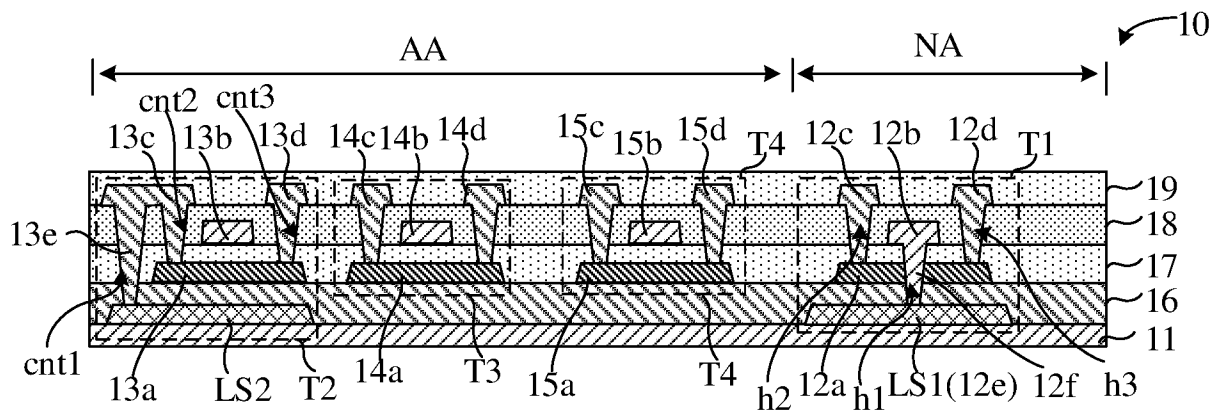


图 2

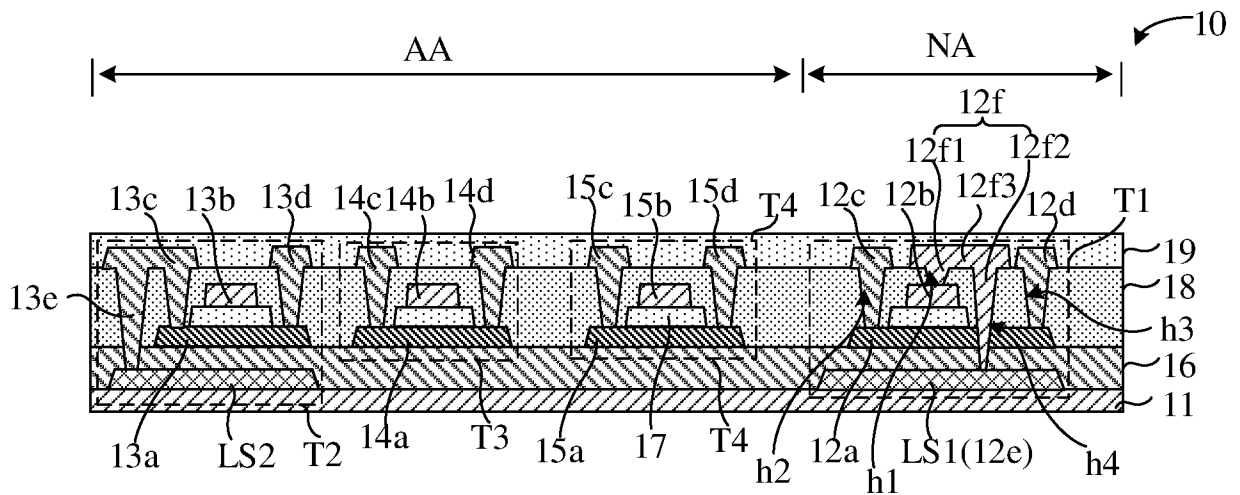


图 3

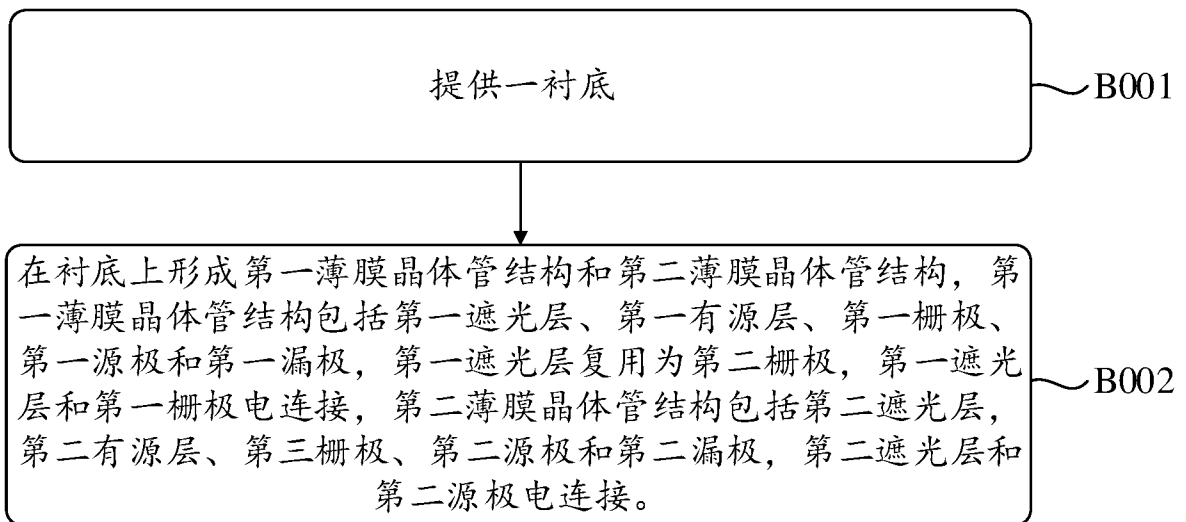


图 4

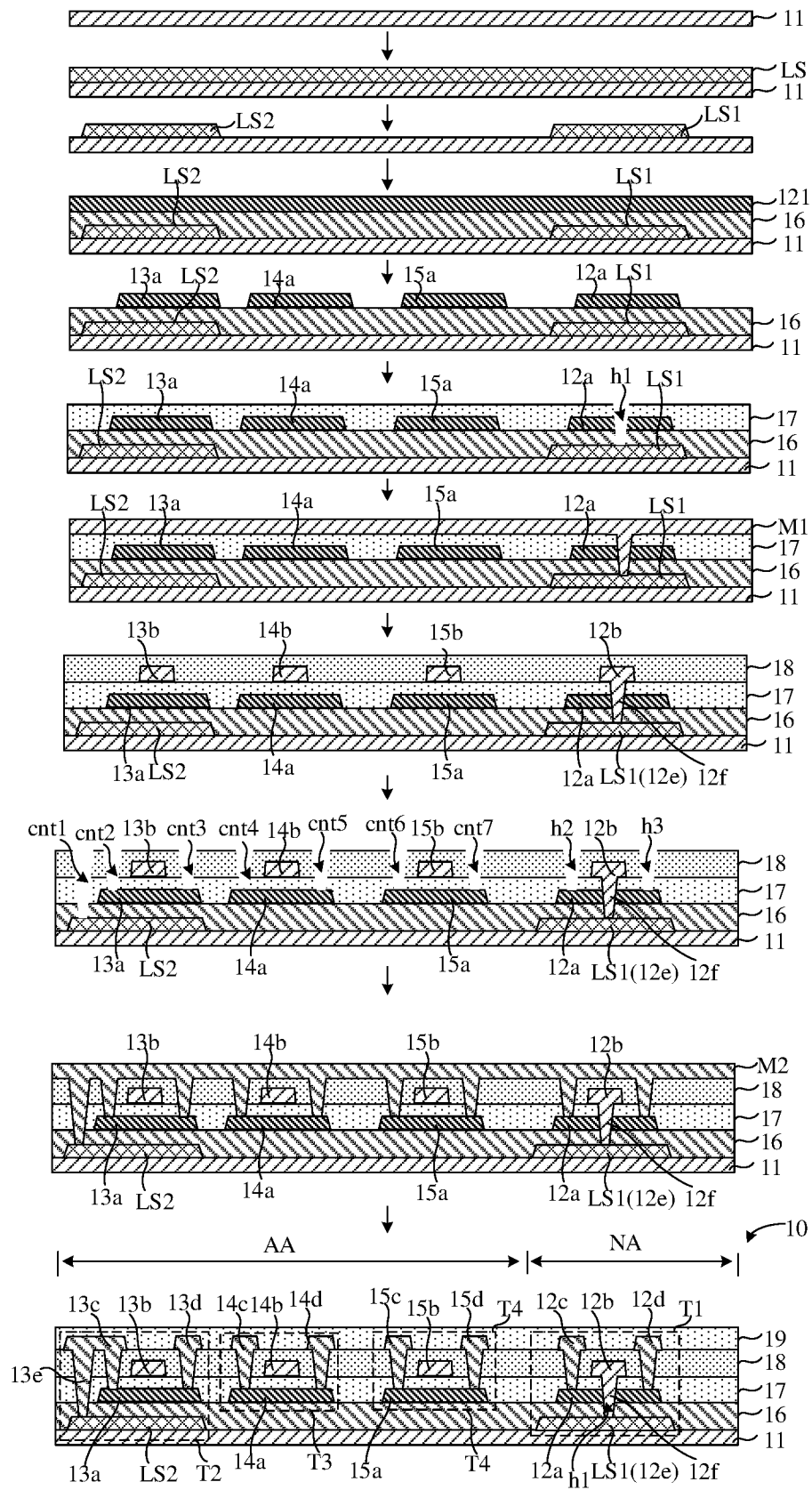


图 5

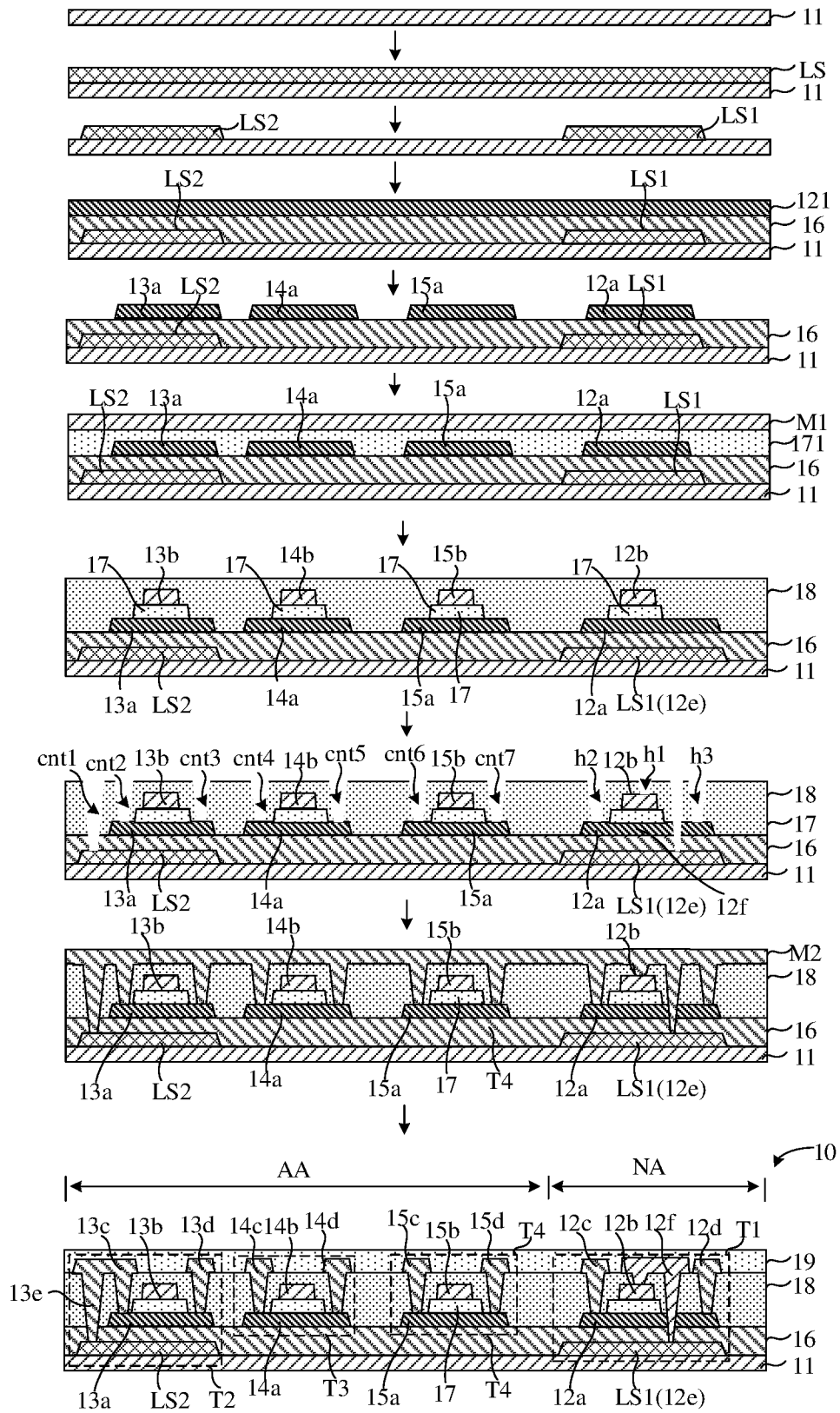


图 6

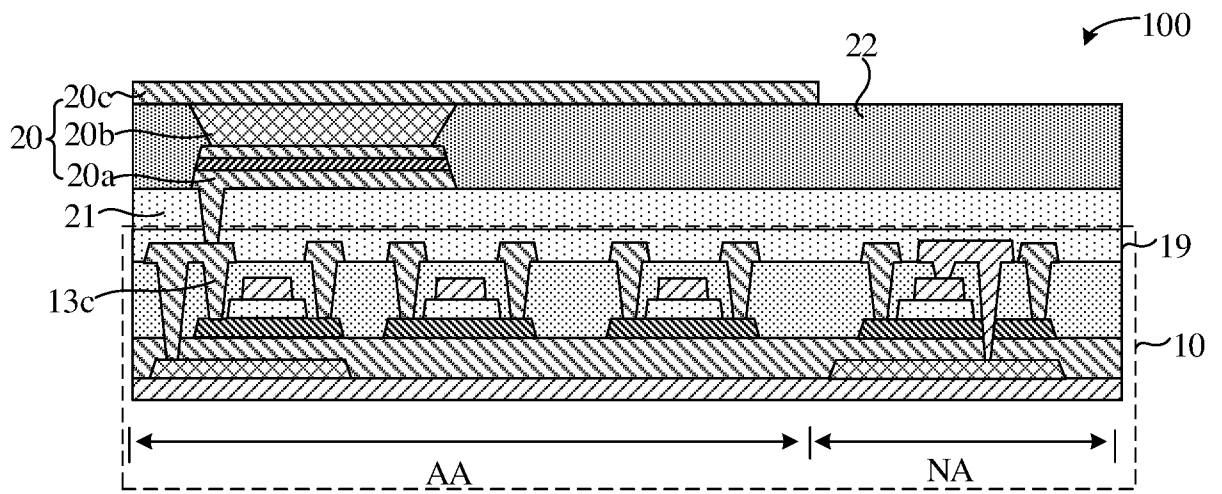


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/079165

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12(2006.01)i; H01L 21/77(2017.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI, IEEE: 显示面板, 驱动基板, 显示区, 非显示区, 稳定性, 晶体管, 遮光层, 遮挡层, 挡光层, 复用, 栅极, 连接, 源极, drive substrate, display panel, display area, non-display area, stability, thin film transistor, shading layer, multiplexed, gate electrode, connect, source electrode

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 112289841 A (HUBEI CHANGJIANG NEW DISPLAY INDUSTRY INNOVATION CENTER CO., LTD.) 29 January 2021 (2021-01-29) see description, paragraphs 0004-0069, and figures 1-15	1-20
A	CN 112420745 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 26 February 2021 (2021-02-26) entire document	1-20
A	CN 110750021 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 04 February 2020 (2020-02-04) entire document	1-20
A	CN 106684103 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 17 May 2017 (2017-05-17) entire document	1-20
A	US 2020279525 A1 (SEMICONDUCTOR ENERGY LAB.) 03 September 2020 (2020-09-03) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

07 November 2022

Date of mailing of the international search report

17 November 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/079165

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	112289841	A	29 January 2021	US	2022140043	A1	05 May 2022
CN	112420745	A	26 February 2021	None			
CN	110750021	A	04 February 2020	US	10962850	B1	30 March 2021
CN	106684103	A	17 May 2017	CN	106684103	B	03 April 2020
US	2020279525	A1	03 September 2020	WO	2019092558	A1	16 May 2019
				CN	111316347	A	19 June 2020
				KR	20200078550	A	01 July 2020
				TW	201923726	A	16 June 2019
				DE	112018005399	T5	25 June 2020
				JP	2019144528	A	29 August 2019
				US	2021366381	A1	25 November 2021
				US	11087675	B2	10 August 2022

国际检索报告

国际申请号

PCT/CN2022/079165

A. 主题的分类

H01L 27/12(2006.01)i; H01L 21/77(2017.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPDOC, CNPAT, CNKI, IEEE:显示面板, 驱动基板, 显示区, 非显示区, 稳定性, 晶体管, 遮光层, 遮挡层, 挡光层, 复用, 栅极, 连接, 源极, drive substrate, display panel, display area, non-display area, stability, thin film transistor, shading layer, multiplexed, gate electrode, connect, source electrode

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 112289841 A (湖北长江新型显示产业创新中心有限公司) 2021年1月29日 (2021 - 01 - 29) 参见说明书第0004-0069段、附图1-15	1-20
A	CN 112420745 A (深圳市华星光电半导体显示技术有限公司) 2021年2月26日 (2021 - 02 - 26) 全文	1-20
A	CN 110750021 A (厦门天马微电子有限公司) 2020年2月4日 (2020 - 02 - 04) 全文	1-20
A	CN 106684103 A (厦门天马微电子有限公司) 2017年5月17日 (2017 - 05 - 17) 全文	1-20
A	US 2020279525 A1 (SEMICONDUCTOR ENERGY LAB.) 2020年9月3日 (2020 - 09 - 03) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2022年11月7日

国际检索报告邮寄日期

2022年11月17日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

刘振玲

电话号码 (86-10)-53961442

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/079165

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	112289841	A	2021年1月29日	US	2022140043	A1	2022年5月5日
CN	112420745	A	2021年2月26日	无			
CN	110750021	A	2020年2月4日	US	10962850	B1	2021年3月30日
CN	106684103	A	2017年5月17日	CN	106684103	B	2020年4月3日
US	2020279525	A1	2020年9月3日	WO	2019092558	A1	2019年5月16日
				CN	111316347	A	2020年6月19日
				KR	20200078550	A	2020年7月1日
				TW	201923726	A	2019年6月16日
				DE	112018005399	T5	2020年6月25日
				JP	2019144528	A	2019年8月29日
				US	2021366381	A1	2021年11月25日
				US	11087675	B2	2022年8月10日