(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 2 月 6 日 (06.02.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/025006 A1

(51) 国际专利分类号:
H03M 7/30 (2006.01)

(21) 国际申请号: PCT/CN2019/098758

(22) 国际申请日: 2019 年 7 月 31 日 (31.07.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201810859928.3 2018年7月31日 (31.07.2018) CN

(71) 申请人: 华 为 技 术 有 限 公 司 (**HUAWEI TECHNOLOGIES CO., LTD.**) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: 陆 超 (**LU, Chao**); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 刘保庆 (**LIU, Baoqing**); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 何雷骏 (**HE, Leijun**); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(74) 代理人: 广 州 三 环 专 利 商 标 代 理 有 限 公 司 (**SCIHEAD IP LAW FIRM**); 中国广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,

(54) **Title:** DATA COMPRESSION AND DECOMPRESSION METHOD AND RELATED APPARATUS, ELECTRONIC DEVICE, AND SYSTEM

(54) 发明名称: 数据压缩、解压方法及相关装置、电子设备、系统

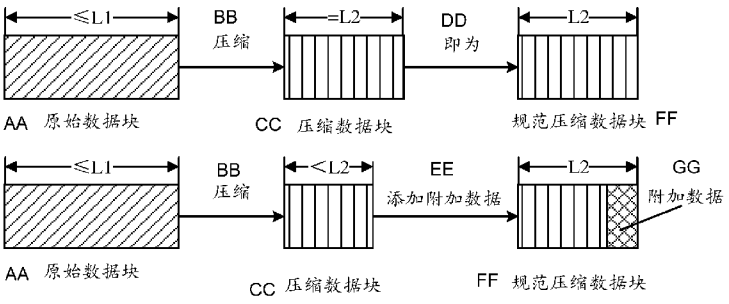


图 5

AA Original data block
BB Compress
CC Compressed data block
DD Is
EE Add additional data
FF Standard compressed data block
GG Additional data

(57) **Abstract:** Disclosed in the embodiments of the present application are a data compression and decompression method and a related apparatus, electronic device, and system, the data compression method processing original data blocks in original data on the basis of a compression algorithm to obtain standard compressed data blocks of length L2 corresponding to the original data blocks, and then compressing the original data into one or a plurality of standard compressed data blocks of length L2 for parallel decompression by a decompression apparatus, the decompression apparatus comprising a plurality of decompression engines, each decompression engine being capable of decompressing one standard compressed data block in one processing period. Executing the data compression method in the embodiments of the present invention can compress into standard compressed data blocks of a fixed length, such that the decompression engines can perform synchronous decompression when decompressing the plurality of standard compressed data

WO 2020/025006 A1

[见续页]

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

blocks, increasing data decompression efficiency.

(57) 摘要：本申请实施例公开了一种数据压缩、解压方法及相关装置、电子设备、系统，该数据压缩方法基于压缩算法对原始数据中的原始数据块进行处理以得到与原始数据块对应的长度为L2的规范压缩数据块，进而将原始数据压缩成供解压装置并行解压的一个或多个长度为L2的规范压缩数据块，其中，解压装置包括多个解压引擎，每个解压引擎在一个处理周期内能够对一个规范压缩数据块进行解压。通过执行本发明实施例的数据压缩方法可以压缩成长度为固定值的规范压缩数据块，使得各个解压引擎在解压该多个规范压缩数据块时可以同步解压，提高数据的解压效率。

数据压缩、解压方法及相关装置、电子设备、系统

本申请要求于2018年07月31日提交中国国家知识产权局、申请号为201810859928.3、申请名称为“数据压缩、解压方法及相关装置、电子设备、系统”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明涉及数据压缩技术领域，尤其涉及一种数据压缩、解压方法及相关装置、电子设备、系统。

背景技术

对于数据量较大的运算，例如，视频、图像处理或者机器学习等运算通常使用硬件芯片进行加速。在硬件芯片进行数据处理的过程中往往需要从外部存储器实时导入大量的数据。例如，机器学习的硬件加速是一种通过硬件芯片来执行机器学习算法而实现计算加速的技术。在运行机器学习算法时，往往需要大量参数。这些参数无法完全保存在硬件芯片内部，因此在机器学习算法运行时，需要从外部实时导入大量参数。由于实时导入大量参数占用芯片的输入/输出（Input/Output，I/O）带宽，当I/O带宽不足时，导致硬件芯片的计算能力空置，降低机器学习算法的运行速度。

通过对外部参数的离线压缩来减小外部参数的体积，并在硬件芯片内通过解压引擎进行实时在线解压还原出外部参数，可以实现在相同的I/O带宽下传输更多的外部参数。然而，解压引擎所能到达的解压速率有限，同样限制了机器学习算法的运行速度。

目前，提高硬件芯片解压速率的常用方法为多引擎并行解压。如图1所示的现有技术中多解压引擎解压的原理示意图。在电子设备对一个待压缩文件进行压缩时，将待压缩文件拆分为等长的多个原始数据块，对该多个原始数据块分别进行压缩生成与各个原始数据块一一对应的压缩数据块；在解压时，首先获取多个压缩数据块，将该多个压缩数据块分配到多个解压引擎中，多个解压引擎还原出多个原始数据块，再将多个原始数据块拼接成原始文件（即待压缩文件）。

可见，现有技术中由于各个原始数据块的压缩率不同，得到的各个压缩数据块的长度不同，使得各个解压引擎分别对各个压缩数据块进行解压所需要的时间不同，解压装置在最后一个压缩数据块完成解压时，才能将各个解压引擎还原出的原始数据块拼接出需要的数据，解压效率低。

发明内容

本发明实施例所要解决的技术问题在于，提供一种数据压缩方法、数据解压方法及相关装置、电子设备、系统，通过规范原始数据的压缩过程，生成的规范压缩数据块，使得各个解压引擎在解压该多个规范压缩数据块时可以同步解压，提高数据的解压效率。

第一方面，本发明实施例提供了一种数据压缩方法，可以应用于包第一电子设备或压

缩装置，用于将原始数据压缩成供解压装置并行解压的一个或多个长度为 L2 的规范压缩数据块，其中，解压装置包括多个解压引擎，每个解压引擎在一个处理周期内能够对一个所述规范压缩数据块进行解压，所述 L2 为大于 1 的整数，该方法包括：执行一次或者多次原始数据块压缩，其中，原始数据块压缩包括：基于压缩算法对原始数据块进行处理以得到与原始数据块对应的规范压缩数据块，其中，原始数据块为所述原始数据中包括的数据。

通过执行本发明实施例的数据压缩方法可以压缩成长度为固定值的规范压缩数据块，使得各个解压引擎在解压该多个规范压缩数据块时可以同步解压，提高数据的解压效率。

在本申请实施例的一种实现中，第一电子设备或压缩装置基于压缩算法对原始数据块进行处理以得到与原始数据块对应的规范压缩数据块的一种实现可以包括：解压装置对原始数据块通过压缩算法进行独立压缩，得到与原始数据块对应的压缩数据块，该压缩数据块的长度 d 不大于所述 L2；进而，在该压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为 L2 的规范压缩数据块，d 为大于 0 的整数。

在本申请实施例的另一种实现中，压缩装置或第一电子设备的处理器将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到该 S 个原始数据块一一对应的 S 个压缩数据块，该 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，该 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2， S 为正整数；进而，在该 S 个压缩数据块中的每一个压缩数据块之后添加长度为 L2-d 的附加数据，生成 S 个长度为 L2 的规范压缩数据块，其中，该长度为 L2 的规范数据块为解压装置中的单个解压引擎能够在一个处理周期内处理完的数据块，L1 以及 L2 为大于 1 的整数，d 为大于 0 的整数，L1 大于所述 L2。可以理解，该数据压缩方法的执行主体可以是第一电子设备或压缩装置，下面以执行主体压缩装置为例来说明。

通过执行上述方法，在对原始数据进行压缩时，生成的 S 个规范压缩数据块长度为固定值 L2，且生成该规范压缩数据块的原始数据块的长度不大于 L1，规范了原始数据压缩生成的压缩数据块的长度，并且，各个规范压缩数据块为独立压缩的，进而可独立解压，使得各个解压引擎在解压该多个规范压缩数据块时可以同步解压，都可以在一个处理周期内完成对特定长度数据的处理，不需要等待解压最慢的一个解压引擎的输出，从而解决了木桶原理（Cannikin Law）中的“短板”的问题，提高数据的解压效率。而且，相对于压缩成变长的压缩数据块，本申请设置成固定长度 L2 的规范压缩数据块，压缩端不需要记录各个压缩数据块的长度，解压端也不需要记录获取到的数据长度，使得解压端的设计更加简单。

进一步地，现有技术中，原始数据划分的原始数据块的个数等于解压引擎的个数，即解压引擎的个数限制了原始数据可划分的粒度，使得原始数据所压缩形成的多个压缩数据块的长度较大。当对随机地址的数据进行访问时，需要将该随机地址的数据所在的压缩数据块进行解压。在解压的过程中，由于压缩数据块中数据的关联性，该压缩数据块只能在一个解压引擎进行解压，无法实现压缩数据的倍速解压。执行上述方法所述的技术方案，原始数据可划分的粒度与解压引擎的个数无关，原始数据可以被压缩为大量较小的规范压缩数据块，各个规范压缩数据块之间不存在关联性，当对随机地址的数据进行访问时，将该随机地址的数据所在的多个连续的规范压缩数据块输入到多个解压引擎中进行解压，可

实现对随机地址的压缩数据的倍速解压。

在一种可能的实现方式中，第一原始数据块为所述 S 个原始数据块中的任意一个原始数据块，其中，在第一原始数据块的长度等于 L1 时，该第一原始数据块压缩得到的规范数据块中的附加数据为合法码字或该附加数据包括无效标志和无效数据。在第一原始数据块的长度小于 L1 时，该附加数据包括无效标志和无效数据。其中，无效标志用于指示该无效标志所在的附加数据需要弃掉；无效数据在该无效标志后面，可以包括大于等于 0 位数据。通过上述各种方式设置无效数据或者无效标志，可以让解压引擎停止解压，从而在得到正确的数据的同时，还能够减少解压操作，从而降低解压功耗。

可选地，当一个处理周期包括多个时钟周期的情况下，上述该第一原始数据块压缩得到的规范压缩数据块中的附加数据包括无效标志和无效数据。其中，无效标志用于指示该无效标志所在的附加数据需要弃掉；无效数据在该无效标志后面，可以包括大于等于 0 位数据。

在又一种可能的实现方式中，压缩装置对原始数据块通过压缩算法进行独立压缩，得到与原始数据块对应的压缩数据块的一种实现方式可以包括如下步骤：S1、从原始数据中获取一个待压缩的数据组，数据组包括一个或多个比特的数据；S2、判断是否需要对该待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4；S3、压缩该待压缩的数据块组，压缩完成后执行所述 S1；S4、将当前已经压缩得到的数据作为压缩数据块；其中，判断是否需要对该待压缩的数据组进行压缩的一种实现方式可以包括：若已被压缩的一个或多个数据组的总长度 x 与该待压缩的数据组的长度 Δx 之和不大于 L1 且在该待压缩的数据组被压缩后生成的压缩数据块长度不大于 L2，则确定需要进行压缩；若 x 与 Δx 之和不大于 L1 且在该待压缩的数据组被压缩后生成的压缩数据块长度大于 L2，则确定不需要进行压缩；若 x 与 Δx 之和大于 L1，则确定不需要进行压缩。

通过上述方法，可以实现对数据块的压缩，具有实现简单，效率高的优点。

在又一种可能的实现方式中，压缩装置对原始数据块通过压缩算法进行独立压缩，得到与原始数据块对应的压缩数据块的另一实现方式可以是：压缩装置将原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块；在该临时压缩数据块的长度大于 L2 时，将该长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为原始数据块，并将原始数据块压缩得到的数据作为压缩数据块，其中，所述压缩数据块的长度不大于所述 L2，i 为正整数，且 $i<L1$；在该临时压缩数据块的长度不大于 L2 时，将该长度为 L1 的数据块即为原始数据块，该临时压缩数据块即为压缩数据块。上述方法给出了另一种具体的实现方式，同时具有实现简单，压缩效率高的优点。

可选地，i 为使得压缩数据块不大于所述 L2 的最小正整数。i 越小，表明压缩的数据更多，从而可以增加压缩效率。

在又一种可能的实现方式中，L1 为单个解压引擎的出口位宽；L2 为单个解压引擎的入口位宽。这样，可以尽可能地利用现有的硬件资源来提升每次压缩的数据量，从而增加压缩效率。

第二方面，本申请实施例还提供了一种压缩装置，包括：用于将原始数据压缩成供解

压装置并行解压的一个或多个长度为 L2 的规范压缩数据块，其中，所述解压装置包括多个解压引擎，每个所述解压引擎在一个处理周期内能够对一个所述规范压缩数据块进行解压，所述 L2 为大于 1 的整数，包括：处理模块，用于基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数据块，其中，所述原始数据块为所述原始数据中包括的数据。

在一种可能的实现中，所述处理模块包括：

压缩单元，用于对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，所述压缩数据块的长度 d 不大于所述 L2；

规范单元，用于在所述压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为所述 L2 的所述规范压缩数据块，所述 d 为大于 0 的整数。

可选地，所述原始数据块包括所述原始数据中连续的多个数据，所述原始数据块的长度不大于 L1，L1 为所述解压引擎的出口位宽。

在一种可能的实现中，所述处理模块可以包括：

压缩单元，用于将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，所述 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，所述 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正整数；

规范单元，用于在所述 S 个压缩数据块中的每一个压缩数据块之后添加长度为 L2-d 的附加数据，生成 S 个长度为 L2 的规范压缩数据块，其中，所述长度为 L2 的规范数据块为解压装置中的单个解压引擎能够在一个处理周期内解压完成的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 d 为大于 0 的整数，所述 L1 大于所述 L2。

在一种可能的实现方式中，在原始数据块的长度等于 L1 时，该原始数据块压缩得到的规范数据块中的附加数据为合法码字；或该附加数据包括无效标志以及无效数据，其中，无效标志用于指示所述附加数据需要弃掉；或，

在原始数据块的长度小于 L1 时，该附加数据包括无效标志以及无效数据，其中，无效标志用于指示所述附加数据需要弃掉。

在又一种可能的实现方式中，所述压缩单元具体包括用于执行如下步骤：

S1、从所述原始数据中获取一个待压缩的数据组，所述数据组包括一个或多个比特的数据；

S2、判断是否需要对所述待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4；

S3、压缩所述待压缩的数据块组，压缩完成后执行所述 S1；

S4、将当前已经压缩得到的数据作为所述压缩数据块；

其中，所述判断是否需要对所述待压缩的数据组进行压缩包括：若已被压缩的一个或多个数据组的总长度 x 与所述待压缩的数据组的长度 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度不大于 L2，则确定需要进行压缩；若所述 x 与所述 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度大于

L2，则确定不需要进行压缩；若所述 x 与所述Δx 之和大于所述 L1，则确定不需要进行压缩。

在又一种可能的实现方式中，所述压缩单元具体包括用于执行如下步骤：

将原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块；

在所述临时压缩数据块的长度大于 L2 时，将所述长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为所述原始数据块，并将所述原始数据块压缩得到的数据作为所述压缩数据块，其中，所述压缩数据块的长度不大于所述 L2，i 为正整数，且 i＜L1；

在所述临时压缩数据块的长度不大于所述 L2 时，将所述长度为 L1 的数据块作为所述原始数据块，将所述临时压缩数据块作为所述压缩数据块。

可选地，所述 i 为使得所述压缩数据块不大于所述 L2 的最小正整数。

在又一种可能的实现方式中，所述 L1 为单个解压引擎的出口位宽；和/或所述 L2 为单个解压引擎的入口位宽。

第三方面，本申请实施例还提供了一种压缩装置，包括：处理器和存储器，其中，所述存储器用于存储数据和程序指令，当所述处理器调用所述存储器存储数据和程序指令，使得压缩装置实现如第一方面所述的任意一种数据压缩方法。

第四方面，本申请实施例还提供了一种具有压缩功能的电子设备，具体为本申请实施例中第一电子设备，该电子设备包括压缩装置和处理装置，该压缩装置可以是如第二方面或第三方面所述的任意一种压缩装置；所述处理装置用于向所述压缩装置发送前文所述的原始数据。

第五方面，本申请实施例还提供了一种计算机存储介质，所述计算机存储介质用于存储计算机软件指令，所述计算机软件指令当被计算机执行时使所述计算机实现如第一方面所述的任意一种数据压缩方法。

第六方面，本申请实施例还提供了一种计算机程序，所述计算机程序包括计算机软件指令，所述计算机软件指令当被计算机执行时使所述计算机实现如第一方面所述的任意一种数据压缩方法。

第七方面，本申请实施例还提供了一种解压装置，包括：第一存储器、M 个解压引擎和第二存储器，其中，所述第一存储器用于存储多个规范压缩数据块（例如 N 个规范压缩数据块），其中，一个所述规范压缩数据块为对原始数据块进行独立压缩后生成的长度为 L2 的数据块，一个所述规范压缩数据块能够被单个所述解压引擎在一个处理周期内解压完成，M 为大于 1 的整数，M、N 为正整数，M≥N；所述 M 个解压引擎用于对所述第一存储器存储的规范压缩数据块进行并行解压，一个所述解压引擎用于解压一个所述规范压缩数据块，例如，M 个解压引擎中包括 N 个解压引擎，N 个解压引擎中的每一个解压引擎用于获取所述 N 个规范压缩数据块中的一个规范压缩数据块，并对获取到的规范压缩数据块

进行解压，得到与所述 N 个规范压缩数据块一一对应的 N 个原始数据块

所述第二存储器用于存储所述规范压缩数据块被解压得到的原始数据块，例如 N 个原始数据块，所述规范压缩数据块与所述原始数据块一一对应。

可选地，所述原始数据块的长度不大于 L1，所述解压引擎的出口位宽为所述 L1。

上述实施例提供的解压装置，多个规范压缩数据块分别通过多个解压引擎进行并行解压，使得各个解压引擎在解压该多个规范压缩数据块时可以并行解压，提高数据的解压效率。而且，相对于压缩成变长的压缩数据块，本申请设置成固定长度 L2 的规范压缩数据块，压缩端不需要记录各个压缩数据块的长度，解压端也不需要记录获取到的数据长度，使得解压端的设计更加简单。

进一步地，现有技术中，原始数据划分的原始数据块的个数等于解压引擎的个数，即解压引擎的个数限制了原始数据可划分的粒度，使得原始数据所压缩形成的多个压缩数据块的长度较大。当对随机地址的数据进行访问时，需要将该随机地址的数据所在的压缩数据块进行解压。在解压的过程中，由于压缩数据块中数据的关联性，该压缩数据块只能在一个解压引擎进行解压，无法实现压缩数据的倍速解压。通过上述解压装置，原始数据可划分的粒度与解压引擎的个数无关，原始数据可以被压缩为大量较小规范压缩数据块，当对随机地址的数据进行访问时，将该随机地址的数据所在的多个连续的规范压缩数据块输入到多个解压引擎中进行解压，可实现对随机地址的压缩数据的倍速解压。

在一种可能的实现方式中，所述解压装置还包括拼接电路，所述拼接电路用于将第二储存器中存储的原始数据块进行拼接，得到原始数据。这样，可以完成对原始数据的解压，并给后续的处理电路进行处理，保证了数据的不丢失。

在一个实施例中，解压装置还可以包括长度计数器，用于对解压出来的数据的长度进行记录，这样，拼接电路就可以根据长度计数器中的数值来获取特定长度的数据进行拼接。

在又一种可能的实现方式中，所述 M 个解压引擎中的每一个解压引擎还用于：在解压得到的原始数据块的长度等于所述 L1 时或在识别到无效标志时，停止解压操作。通过识别无效标志来停止解压，在保证得到正确的数据的前提下，可以节省解压操作，减少功耗。

在又一种可能的实现方式中，所述解压装置还包括控制电路，用于：在第一解压引擎解压得到的原始数据块的长度等于所述 L1 的情况下，停止所述第一解压引擎的解压操作，所述第一解压引擎为所述 M 个解压引擎中的任意一个解压引擎。通过判断得到了需要长度的数据（L1）后停止解压，在保证得到正确的数据的前提下，可以节省解压操作，减少功耗。

在又一种可能的实现方式中，所述第二存储器包括分别与所述 M 个解压引擎一一对应的 M 个存储子单元，所述第一存储子单元用于存储所述第一存储子单元对应的解压引擎所解压得到的原始数据块，第一存储子单元为所述 M 个存储子单元中的任意一个存储子单元。

其中，解压引擎、各个电路（如控制电路、拼接电路）可以基于硬件电路（如 FPGA、ASIC）实现的，这样，可以增加处理速率，从而提升解压速度。

第八方面，本申请实施例还提供了一种集成电路，包括：如第七方面所述的任意一种解压装置。

可选地，该集成电路还可以包括耦合于所述解压装置的运算装置，所述运算装置用于根据所述解压装置解压得到的原始数据进行数据处理。

第九方面，本申请实施例还提供了一种数据解压方法，应用于解压装置，所述解压装置包括 M 个解压引擎，M 为正整数，该方法包括：解压装置获取 N 个规范压缩数据块，其中，所述 N 个规范压缩数据块中任意一个规范压缩数据块为对原始数据块进行独立压缩后生成的长度为 L2 的数据块，该长度为 L2 规范压缩数据块为单个解压引擎能够在一个处理周期内解压完成的数据块，N 为正整数，M≥N；通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行解压，得到与所述 N 个规范压缩数据块一一对应 N 个原始数据块；将所述 N 个原始数据块进行拼接，得到原始数据，其中，所述 L1 以及所述 L2 为大于 1 的整数，所述 L1 大于所述 L2。

通过执行上述方法，N 个长度为 L2 的规范压缩数据块分别通过 N 个解压引擎进行同步解压，使得各个解压引擎在解压该多个规范压缩数据块时可以同步解压，提高数据的解压效率。

而且，相对于压缩成变长的压缩数据块，本申请设置成固定长度 L2 的规范压缩数据块，压缩端不需要记录各个压缩数据块的长度，解压端也不需要记录获取到的数据长度，使得解压端的设计更加简单。

进一步地，现有技术中，原始数据划分的原始数据块的个数等于解压引擎的个数，即解压引擎的个数限制了原始数据可划分的粒度，使得原始数据所压缩形成的多个压缩数据块的长度较大。当对随机地址的数据进行访问时，需要将该随机地址的数据所在的压缩数据块进行解压。在解压的过程中，由于压缩数据块中数据的关联性，该压缩数据块只能在一个解压引擎进行解压，无法实现压缩数据的倍速解压。执行上述方法所述的技术方案，原始数据可划分的粒度与解压引擎的个数无关，原始数据可以被压缩为大量较小规范压缩数据块，当对随机地址的数据进行访问时，将该随机地址的数据所在的多个连续的规范压缩数据块输入到多个解压引擎中进行解压，可实现对随机地址的压缩数据的倍速解压。

在一种可能的实现方式中，所述 N 个解压引擎包括所述解压引擎 k，所述 N 个压缩数据块包括压缩数据块 k，所述 N 个原始数据块包括所述压缩数据块 k 解压得到的原始数据块 k，k 为正整数，k 不大于 N；所述通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行解压，得到所述 N 个压缩数据块一一对应 N 个原始数据块，具体包括：

通过所述解压引擎 k 对于所述压缩数据块 k 进行解压；

在所述解压引擎 k 解压得到的原始数据块 k 的长度等于所述 L1 时，停止所述解压引擎 k 对所述压缩数据块 k 的解压操作，输出所述原始数据块 k；或，在所述解压引擎 k 识别到无效标志时，停止所述解压引擎 k 对所述压缩数据块 k 的解压操作，输出解压得到的所述原始数据块 k。

第十方面，本申请实施例还提供了一种具有解压功能的电子设备，具体可以是本申请实施例中第二电子设备，可以包括处理器、耦合该处理器的存储器和解压装置，其中该解压装置为如第七方面所述的任意一种解压装置，处理器用于调用所述存储器存储的数据和

指令实现所述第二电子设备的功能。

第十一方面，本申请实施例还提供了一种压缩解压系统，该系统包括压缩装置为第二方面或第三方面所述的任意一种压缩装置，所述解压装置为如第七方面所述的任意一种解压装置。

第十二方面，本申请实施例还提供了一种压缩解压系统，包括第一电子设备和第二电子设备，所述第一电子设备为如第四方面所述的具有压缩功能的电子设备，所述第二电子设备为如第十方面所述的具有解压功能的电子设备。

第十三方面，本申请实施例还提供了一种数据压缩方法，包括:

将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，所述 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，所述 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正整数，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 d 为大于 0 的整数，所述 L1 大于 L2;

记录所述 S 个压缩数据块中每一个压缩数据块的长度。

上述数据压缩方法可以应用于压缩装置或具有压缩功能的第三电子设备，此处以压缩装置为例来说明。

与第一方面所述的数据压缩方法不同的是，第一方面所述数据压缩方法最终得到规范压缩数据块，其长度固定为 L2，通过在压缩原始数据块得到的压缩数据块之后增加附加数据来实现。上述实施例中，压缩原始数据块得到的压缩数据块即为最终得到的压缩的数据块，其长度可变，压缩设备需要记录该各个压缩数据块的长度，以使解压设备可以对不同长度的压缩数据块进行区分。

同第一方面，通过执行上述方法，在对原始数据进行压缩时，生成的 S 个压缩数据块长度小于 L2，使得各个解压引擎在分别解压第一压缩数据块都可以在一个处理周期内完成，进而实现各个解压引擎的同步解压，提高数据的解压效率。

进一步地，现有技术中，原始数据划分的原始数据块的个数等于解压引擎的个数，即解压引擎的个数限制了原始数据可划分的粒度，使得原始数据所压缩形成的多个压缩数据块的长度较大。当对随机地址的数据进行访问时，需要将该随机地址的数据所在的压缩数据块进行解压。在解压的过程中，由于压缩数据块中数据的关联性，该压缩数据块只能在一个解压引擎进行解压，无法实现压缩数据的倍速解压。执行上述方法所述的技术方案，原始数据可划分的粒度与解压引擎的个数无关，原始数据可以被压缩为大量较小压缩数据块，当对随机地址的数据进行访问时，将该随机地址的数据所在的多个连续的规范压缩数据块输入到多个解压引擎中进行解压，可实现对随机地址的压缩数据的倍速解压。

在一种可能的实现方式中，第一原始数据块为所述 S 个原始数据块中的任意一个原始数据块，第一压缩数据块为与所述 S 个压缩数据块中与所述第一原始数据块对应的压缩数

据块，压缩装置将第一原始数据块通过压缩算法进行独立压缩，得到第一压缩数据块的一种实现方式可以包括:

S1、获取一个待压缩的数据组;

S2、判断是否需要对所述待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4;

S3、压缩所述待压缩的数据块组，压缩完成后执行所述 S1;

S4、将当前已经压缩得到的数据作为作为所述第一压缩数据块;

其中，所述判断是否需要对所述待压缩的数据组进行压缩包括：若已被压缩的一个或多个数据组的总长度 x 与所述待压缩的数据组的长度Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度不大于所述 L2，则确定需要进行压缩；若所述 x 与所述Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度大于所述 L2，则确定不需要进行压缩；若所述 x 与所述Δx 之和大于所述 L1，则确定不需要进行压缩。

在又一种可能的实现方式中，第一原始数据块为所述 S 个原始数据块中的任意一个原始数据块，第一压缩数据块为与所述 S 个压缩数据块中与所述第一原始数据块对应的压缩数据块，压缩装置将原始数据中第一原始数据块通过压缩算法进行独立压缩，得到第一压缩数据块的另一实现方式可以是:

压缩装置将原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块;

在所述临时压缩数据块的长度大于所述 L2 时，将所述长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为所述第一原始数据块，并将所述第一原始数据块压缩得到的数据作为所述第一压缩数据块，其中，所述第一压缩数据块的长度不大于所述 L2，i 为正整数，且 i＜L1;

在所述临时压缩数据块的长度不大于所述 L2 时，将所述长度为 L1 的数据块作为所述第一原始数据块，将所述临时压缩数据块作为所述第一压缩数据块。

可选地，所述 i 为使得所述第一压缩数据块不大于所述 L2 的最小正整数。

在一种可能的实现方式中，第三电子设备或压缩装置记录第一压缩数据块的长度的一种实施方式可以是:

压缩装置将第一压缩数据块的长度 d 记录在第一压缩数据块的起始字段内，该起始字段为从第一压缩数据块起始位开始且长度为第三长度阈值的字段内；或者，

将第一压缩数据块的长度 d 写入第一文件；该第一文件包括第二压缩设备依次压缩原始数据得到的 S 个压缩数据块分别对应的长度。

第十四方面，本申请实施例还提供了一种压缩装置，包括:

压缩单元，用于将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，所述 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，所述 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正

整数，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 d 为大于 0 的整数，所述 L1 大于 L2;

记录单元，用于记录所述 S 个压缩数据块中每一个压缩数据块的长度。

在一种可能的实现方式中，第一原始数据块为所述 S 个原始数据块中的任意一个原始数据块，第一压缩数据块为与所述 S 个压缩数据块中与所述第一原始数据块对应的压缩数据块，所述压缩单元包括用于执行:

S1、获取一个待压缩的数据组;

S2、判断是否需要对所述待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4;

S3、压缩所述待压缩的数据块组，压缩完成后执行所述 S1;

S4、将当前已经压缩得到的数据作为作为所述第一压缩数据块;

其中，所述判断是否需要对所述待压缩的数据组进行压缩包括：若已被压缩的一个或多个数据组的总长度 x 与所述待压缩的数据组的长度 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度不大于所述 L2，则确定需要进行压缩；若所述 x 与所述 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度大于所述 L2，则确定不需要进行压缩；若所述 x 与所述 Δx 之和大于所述 L1，则确定不需要进行压缩。

在又一种可能的实现方式中，第一原始数据块为所述 S 个原始数据块中的任意一个原始数据块，第一压缩数据块为与所述 S 个压缩数据块中与所述第一原始数据块对应的压缩数据块，所述压缩单元包括具体用于:

将原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块;

在所述临时压缩数据块的长度大于所述 L2 时，将所述长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为所述第一原始数据块，并将所述第一原始数据块压缩得到的数据作为所述第一压缩数据块，其中，所述第一压缩数据块的长度不大于所述 L2，i 为正整数，且 i＜L1;

在所述临时压缩数据块的长度不大于所述 L2 时，将所述长度为 L1 的数据块作为所述第一原始数据块，将所述临时压缩数据块作为所述第一压缩数据块。

可选地，所述 i 为使得所述第一压缩数据块不大于所述 L2 的最小正整数。

在一种可能的实现方式中，记录单元具体用于:

将第一压缩数据块的长度 d 记录在第一压缩数据块的起始字段内，该起始字段为从第一压缩数据块起始位开始且长度为长度第三长度阈值的字段内；或者，

记录将第一压缩数据块的长度 d 写入第一文件；该第一文件包括第二压缩设备依次压缩原始数据得到的多个第一压缩数据块分别对应的长度。

第十五方面，本申请实施例还提供了一种压缩装置，包括：处理器和存储器，其中，所述存储器用于存储数据和程序指令，所述处理器调用所述存储器存储数据和程序指令，执行如第十三方面所述的数据压缩方法。

第十六方面，本申请实施例还提供了一种具有压缩功能的电子设备，具体可以是本申请实施例中的第三电子设备，包括：如第十四方面或第十五方面所述的任意一种压缩装置。

第十七方面，本申请实施例还提供了一种计算机存储介质，所述计算机存储介质用于存储计算机软件指令，所述计算机软件指令当被计算机执行时使所述计算机实现如第十三方面所述的任意一种数据压缩方法。

第十八方面，本申请实施例还提供了一种计算机程序，所述计算机程序包括计算机软件指令，所述计算机软件指令当被计算机执行时使所述计算机实现如第十三方面所述的任意一种数据压缩方法。

第十九方面，本申请实施例还提供了一种数据解压方法，应用于解压装置，该解压装置包括 M 个解压引擎，该方法包括：

获取压缩数据，所述压缩数据包括 N 个压缩数据块以及所述 N 个压缩数据块中每一个压缩数据块的长度，N 为正整数；其中，所述 N 个压缩数据块中任意一个压缩数据块为独立压缩的长度为不大于 L2 的数据块，N 为正整数，M≥N；

根据所述 N 个压缩数据块中每一个压缩数据块的长度，将所述压缩数据拆分出 N 个压缩数据块；

通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行解压，得到与所述 N 个压缩数据块一一对应 N 个原始数据块；

将所述 N 个原始数据块进行拼接，得到原始数据。

第二十方面，本申请实施例还提供了一种解压装置，包括控制器和 M 个解压引擎，所述控制器包括获取单元，拆分单元、数据分发单元以及拼接单元，其中：

所述获取单元用于：获取压缩数据，所述压缩数据包括 N 个压缩数据块以及所述 N 个压缩数据块中每一个压缩数据块的长度，N 为正整数；其中，所述 N 个压缩数据块中任意一个压缩数据块为独立压缩的长度为不大于 L2 的数据块，N 为正整数，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块；

所述拆分单元用于：根据所述 N 个压缩数据块中每一个压缩数据块的长度，将所述压缩数据拆分出 N 个压缩数据块，

所述数据分发单元用于：将所述 N 个压缩数据块分发给所述 M 个解压引擎中 N 个解压引擎，以使所述 N 个解压引擎分别对所述 N 个压缩数据块进行解压，得到与 N 个压缩数据块一一对应 N 个原始数据块，其中，所述 N 个原始数据块中任意一个原始数据块的长度不大于 L1，所述 L1 以及所述 L2 为大于 1 的整数，所述 L1 大于 L2；

所述拼接单元用于：将所述 N 个原始数据块进行拼接，得到原始数据。

第二十一方面，本申请实施例还提供了一种解压装置，该解压装置包括：控制器、第一存储器、M 个解压引擎和第二存储器，其中：

所述控制器用于获取压缩数据，所述压缩数据包括 N 个压缩数据块以及所述 N 个压缩数据块中每一个第一压缩数据块的长度，以及根据所述 N 个压缩数据块中每一个压缩数据块的长度，将所述压缩数据拆分出 N 个压缩数据块；

所述第一存储器用于存储 N 个压缩数据块，其中，所述 N 个压缩数据块中任意一个压缩数据块为独立压缩的长度为不大于 L2 的数据块，N 为正整数，M≥N，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块；

N 个解压引擎中每一个解压引擎用于获取所述 N 个压缩数据块中的一个压缩数据块，并分别对所述获取到的压缩数据块进行解压，得到所述 N 个压缩数据块一一对应 N 个原始数据块，其中，所述 N 个原始数据块中任意一个原始数据块的长度不大于 L1，所述 L1 以及所述 L2 为大于 1 的整数，所述 L1 大于 L2；

所述第二存储器用于存储所述 N 个压缩数据块。

在一种可能的实现方式中，该解压装置还包括：拼接电路，

所述拼接电路用于将所述 N 个原始数据块进行拼接，得到原始数据。

第二十二方面，本申请实施例还提供了一种集成电路，包括：如第二十一方面所述的任意一种解压装置。可选地，该集成电路还可以包括耦合于所述解压装置的运算装置，所述运算装置用于根据所述解压装置解压得到的原始数据进行数据处理。

第二十三方面，本申请实施例还提供了一种具有解压功能的电子设备，具体可以是本申请实施例中第四电子设备，包括：如第一二十方面或第二十一方面所述的任意一种解压装置、耦合于所述解压装置的处理器以及耦合于所述处理器的存储器。

第二十四方面，本申请实施例还提供了一种计算机存储介质，所述计算机存储介质用于存储计算机软件指令，所述计算机软件指令当被计算机执行时使所述计算机实现如第十九方面所述的任意一种数据解压方法。

第二十五方面，本申请实施例还提供了一种计算机程序，所述计算机程序包括计算机软件指令，所述计算机软件指令当被计算机执行时使所述计算机执行如第十九方面所述的任意一种数据解压方法。

附图说明

为了更清楚地说明本发明实施例或背景技术中的技术方案，下面将对本发明实施例或背景技术中所需要使用的附图进行说明。

图 1 是现有技术中多解压引擎解压的原理示意图；

图 2 是本发明实施例提供的一种电子设备的架构示意图；

图 3 是本发明实施例提供的一种解压装置的结构示意图；

图 4 是本发明实施例提供的一种数据压缩方法的流程示意图；

图 5 是本发明实施例提供的一种数据压缩方法的示意性说明图；

图 6A 是本发明实施例提供的原始数据与压缩数据的示意性说明图；
图 6B 是本发明实施例提供的规范压缩数据块的结构示意图
图 7 是本发明实施例提供的一种步骤 S41 的实现方法的流程示意图；
图 8 是本发明实施例提供的另一种步骤 S41 的实现方法的流程示意图；
图 9 是本发明实施例提供的一种压缩装置的结构示意图；
图 10 是本发明实施例提供的另一种压缩装置的结构示意图；
图 11 是本发明实施例提供的一种数据解压方法的流程示意图；
图 12 是本发明实施例提供的另一种解压装置的结构示意图；
图 13 是本发明实施例提供的一种第二电子设备的结构示意图
图 14 是本发明实施例提供的另一种数据压缩方法的流程示意图；
图 15 是本发明实施例提供的又一种压缩装置的结构示意图；
图 16 是本发明实施例提供的又一种压缩装置的结构示意图；
图 17 是本发明实施例提供的又一种解压装置的结构示意图；
图 18 是本发明实施例提供的另一种数据解压方法的流程示意图；
图 19 是本发明实施例提供的又一种解压装置的结构示意图；
图 20 是本发明实施例提供的一种第四电子设备的结构示意图。

具体实施方式

下面对本发明各个实施例涉及的相关概念进行简要介绍：

（1）系统级芯片（System on Chip，SoC），SoC 称为系统级芯片，也有称片上系统，意指它是一个产品，是一个有专用目标的集成电路，其中包含完整系统并有嵌入软件的全部内容。所谓完整的系统一般包括中央处理器（Central Processing Unit，CPU）、存储器、以及外围电路等。同时它又是一种技术，用以实现从确定系统功能开始，到软/硬件划分，并完成设计的整个过程。本申请实施例中，解压装置还可以集成在 SOC 上。

（2）随机存取存储器（Random Access Memory，RAM），又称作“随机存储器”，是与 CPU 直接交换数据的内部存储器，也叫主存（内存）。它可以随时读写，而且速度很快，通常作为操作系统或其他正在运行中的程序的临时数据存储媒介。

（3）双倍速率同步动态随机存储器（Double Data Rate Synchronous Dynamic Random Access Memory，DDR SDRAM），简称 DDR，是一系列存储器接口协议及采用这种接口协议的存储器的统称，包括 DDR1、DDR2、DDR3、DDR4 等。DDR 内存可以在一个时钟周期内传输两次数据，即在时钟的上升期和下降期各传输一次数据，因而，DDR 内存可以在与 SDRAM 相同的总线频率下达到更高的数据传输率。

（4）AXI（Advanced eXtensible Interface）是一种总线协议，该协议是 AMBA（Advanced Microcontroller Bus Architecture）3.0 协议中最重要的部分，是一种面向高性能、高带宽、低延迟的片内总线。AXI 总线将地址、读数据、写数据、握手信号在不同的通道中发送，不同的访问之间顺序可以打乱，用 BUSID 来表示各个访问的归属。主设备在没有得到返回数据的情况下可发出多个读写操作。读回的数据顺序可以被打乱，同时还支持非对齐数据访问。

（5）压缩算法，指数据压缩的算法，在电子与通信领域也常被称为信号编码，包括压缩和还原（或编码和解码）两个步骤。本申请中所涉及压缩算法的特点在于电子设备需要顺序扫描待压缩字符并顺序编码，从而使得电子设备可以一边压缩一边监视压缩后数据的长度。

可选地，该压缩算法可以是熵编码（entropy encoding）、游程编码（Run Length Coding，RLC）、字典编码等通用的压缩算法以及它们的组合方法或变种等，本申请实施例不作限定。其中，熵编码可以包括但不限于哈夫曼编码（Huffman Coding）、算术编码（arithmetic coding）等；字典编码包括但不限于 LZ（Lempel-Ziv）编码系列，LZ 编码系列包括 deflate、LZ77、LZ78、LZW、LZO 等编码，本申请实施例不作限定。

（6）哈夫曼编码（Huffman Coding），又称霍夫曼编码，是一种编码方式，哈夫曼编码是可变字长编码（VLC）的一种。哈夫曼编码依据字符出现概率来构造异字头的平均长度最短的码字。通过哈夫曼编码的码字（即各符号的代码）是异前置码字，即任一码字不会是另一码字的前面部分，这使各码字可以连在一起传送，中间不需另加隔离符号，只要传送时不出错，接收端仍可分离各个码字，不致混淆。

（7）游程编码（Run Length Coding，RLC），又称“运行长度编码”或“行程编码”，是一种统计编码，该编码属于无损压缩编码，是栅格数据压缩的重要编码方法。其基本原理是：用一个符号值或串长代替具有相同值的连续符号（连续符号构成了一段连续的“行程”），使符号长度少于原始数据的长度。只在各行或者各列数据的代码发生变化时，一次记录该代码及相同代码重复的个数，从而实现数据的压缩。

（8）数据组，压缩算法在对字符串进行压缩时，以数据组为单位进行。通常数据组为一个字符或多个连续字符，与原始数据的编码格式有关。本申请中字符为原始数据的编码格式里有意义的最小单位，例如英文格式的文本为 1 字节（8bit），INT32 格式的整数是 4 个字节。数据组的长度（即压缩的步长）与被压缩的数据内容、压缩算法等有关。本申请中一次压缩是指对一个数据组进行压缩。

例如，对于哈夫曼编码来说，在对字符串进行压缩时，若是以单个字符为单位进行压缩，则一个数据组为一个字符。

又例如，对于游程编码来说，假设待压缩数据为“AAAABBB”，在第一次压缩时，数据组为“AAAA”，第一次压缩对应的数据组的长度为 4 个字符的长度；在第二次压缩时，数据组为“BBB”，第二次压缩对应的数据组的长度为 3 个字符的长度。

（9）解压引擎，实现数据解压的硬件，比如集成电路或者现场可编程门阵列（Field Programmable Gate Array，FPGA）等。解压引擎与压缩算法相对应，只能解压通过特定压缩算法的压缩的数据。

（10）规范压缩数据块，具有固定的长度，即 L2，为解压设备中的单个解压引擎能够在一个处理周期内处理完（解压完）的数据块，且其解压后得到的原始数据块的大小不大于 L1。其中，L1 以及 L2 为大于 1 的整数，L1 大于 L2。

（11）处理周期，可以是一个时钟周期或者多个时钟周期。单个解压引擎能够在一个处理周期内完成对最大长度为 L2 的压缩数据块的处理。

（12）独立压缩，S 个原始数据块分别独立压缩，得到的与 S 个原始数据块一一对应

的 S 个压缩数据块。该 S 个压缩数据块之间不存在相关性（即压缩某一个原始数据块的时候，不需要基于其他的原始数据块来压缩），分别可以独立解压缩（即解压的时候，不需要基于其他的压缩数据块来解压）。

例如，原始数据由原始数据块 A 和原始数据块 B 组成，则对该原始数据的压缩时，通过压缩算法对原始数据块 A 进行压缩时，从原始数据块 A 的第一个数据组开始进行压缩，在原始数据块 A 进行压缩完成后，得到一个压缩数据块 A′；在压缩原始数据块 B 时，从原始数据块 B 的第一个数据组开始重新进行压缩，在原始数据块 B 进行压缩完成后，得到一个压缩数据块 B′。在对压缩数据块 A′和压缩数据块 B′进行解压时，可以分别对压缩数据块 A′和压缩数据块 B′进行解压，可以以任意顺序对压缩数据块 A′和压缩数据块 B′进行解压，也可以同时对压缩数据块 A′和压缩数据块 B′进行解压。

请参阅图 2，图 2 是本发明实施例提供的一种电子设备的架构示意图，该电子设备可以包括：处理器 21、存储器 22 以及解压装置 23。处理器 21 可以通过总线 24 连接到存储器 22 和解压装置 23。

存储器 22 可以是只读存储器（Read-Only Memory，ROM）、随机存取存储器（Random Access Memory，RAM）或其他存储器。本申请实施例中，存储器 22 用于存储原始数据以及各种软件程序，例如本申请中数据压缩程序等。在本申请一实施例中，存储器 22 可以是 DDR，以提高存储器与处理器之间或存储器与解压装置之间的数据传输率。

处理器 21 是计算机设备的控制中心，本申请中，处理器是指具有处理能力的一个电路或者多个电路的集合。例如，可以是中央处理器（Central Processing Unit，CPU）等基于指令集的处理器（也称“软件处理器”），或者还可以是基于专用集成电路（ASIC）或者现场可编程门阵列（Field Programmable Gate Array，FPGA）等硬件实现的处理电路（也称“硬件处理器”）。对于基于指令集的处理器，处理器 21 可以通过运行或执行存储在计算机设备中的存储器内的软件程序，以及调用存储在存储器内的数据，执行电子设备的各种功能。对于基于 FPGA 的处理器，可以通过读取配置文件以对 FPGA 电路进行配置，来完成相应的功能。对于基于 ASIC 实现的电路，可以在设计时让 ASIC 具有相应的电路功能，以在上电后执行这些功能。本申请中，处理器 21 可以单独或者和其他电路一起封装成一个芯片，或者也可将处理器封装成几个芯片（如针对不同的功能电路各自封装成多个芯片），本申请并不限定。

本申请实施例中，处理器 21 可以调用存储器 22 内存储的原始数据，以及数据压缩程序以实现本申请实施例所述的数据压缩方法。

总线 24 可以是 AXI 总线、外设部件互连标准（Peripheral Component Interconnect，PCI）总线或扩展工业标准结构（Extended Industry Standard Architecture，EISA）总线等。所述总线可以分为地址总线、数据总线、控制总线等。

请参阅图 3 所示的解压装置的结构示意图，解压装置 23 可以包括第一存储器 231、M 个解压引擎 232、第二存储器 233、拼接电路 234 等。处理器 21 还可以通过总线 24 控制解压装置 24 的启动。解压装置 23 可以通过总线 24 从存储器 22 中获取压缩数据块，通过解压引擎将压缩数据块实时解压。为了让解压速度更快，解压装置具体可以基于 ASIC 或者 FPGA 等硬件处理器来完成，当然，本申请也不限定基于 CPU 等软件处理器来完成解压。

第一存储器 231 为解压装置的入口存储，用于存储接收到的压缩数据块。可选地，第一存储器 231 可以包括与 M 个解压引擎一一对应的 M 个存储子单元，一个存储子单元可以存储一个压缩数据块，比如规范压缩数据块，在本申请一实施例中，该压缩数据块也可以是长度不大于 L1 的原始数据块压缩得到的压缩数据块。也就是说，可以确定 L2 为第一存储器中任意一个存储子单元可存储数据长度。

M 个解压引擎用于对第一存储器存储的规范压缩数据块进行并行解压，一个解压引擎用于解压一个规范压缩数据块。

在本申请实施例的一种具体实现中，M 个解压引擎包括 N 个解压引擎，可以通过 N 个解压引擎分别对 N 个规范压缩数据块进行并行解压，得到 N 个原始数据块。N 个解压引擎中每一个解压引擎 232 用于获取 N 个规范压缩数据块中一个规范压缩数据块，并对获取到的规范压缩数据块进行解压，得到该 N 个规范压缩数据块一一对应 N 个原始数据块。其中，所述 N 个原始数据块中任意一个原始数据块的长度可以不大于 L1。

所述第二存储器为解压装置的出口存储，用于存储 N 个原始数据块。可选地，第二存储器包括分别与 M 个解压引擎一一对应的 M 个存储子单元，存储子单元用于存储存储子单元对应的解压引擎所解压得到的原始数据块，也就是说，可以确定 L1 为第二存储器中任意一个存储子单元可存储数据长度。

可以理解，解压装置的入口存储大小为解压装置包括的 M 个解压引擎的入口存储大小之和。解压装置的出口存储大小为解压装置包括的 M 个解压引擎的出口存储大小之和。

拼接电路用于将第二储存器中存储的原始数据块（例如，N 个原始数据块）进行拼接，得到原始数据。其中，拼接电路不是解压装置的必须组成部分，解压装置可以不包括拼接电路，通过软件方式实现数据的拼接，本申请实施例不作限定。

本申请一实施例中，N 个解压引擎包括解压引擎 i，N 个压缩数据块包括压缩数据块 i，N 个原始数据块包括压缩数据块 i 解压得到的原始数据块 i，i 为正整数，i 不大于 N；解压引擎 i 具体用于：通过解压引擎 i 对于压缩数据块 i 进行解压。进而，在解压引擎 i 解压得到的原始数据块 i 的长度等于 L1 时，停止对压缩数据块 i 的解压操作，输出原始数据块 i；或，在解压引擎 i 识别到无效标志时，停止对压缩数据块 i 的解压操作，输出解压得到的原始数据块 i。

也可以说，第一解压引擎为 N 个解压引擎中任意一个解压引擎，第一规范压缩数据块为 N 个规范压缩数据块中的任意一个规范压缩数据块；以第一解压引擎对第一规范压缩数据块为例来说明，任意一个解压引擎的解压过程，具体地：解压装置可以通过第一解压引擎对第一规范压缩数据块进行解压；在第一解压引擎解压得到的原始数据块的长度等于 L1 时，停止第一解压引擎对第一规范压缩数据块的解压操作，输出原始数据块；或，在第一解压引擎识别到无效标志时，停止第一解压引擎对第一规范压缩数据块的解压操作，输出当前解压得到的原始数据块。

本申请一实施例中，解压装置还包括控制电路，用于：在 N 个解压引擎中的第一解压引擎解压得到的原始数据块的长度等于 L1 时，停止第一解压引擎对获取到的压缩数据块的解压操作。

可选地，解压装置还可以包括数据分发电路，该数据分发电路用于将第一存储器存储

的 N 个压缩数据块依次分发到 N 个解压引擎中。

需要说明的是，第一存储器中一个存储子单元和/或第二存储器中一个存储子单元可以设置于对应的解压引擎内，本申请实施例不作限定。

可选地，该电子设备还可以包括运算装置，该运算装置与解压装置、处理器耦合，用于根据解压装置解压得到的原始数据进行数据处理。

在具体实现中，运算装置可以是特定的集成电路，例如运行机器学习算法的硬件，运行视频或图像处理算法的硬件等。处理器还可以通过总线控制解压装置、运算装置的启动；解压装置可以通过总线从存储器中获取压缩数据块，通过多个解压引擎分别将多个压缩数据块实时解压得到该多个压缩数据块对应的原始数据，将原始数据输入到运算装置；运算装置利用该原始数据完成计算，例如运算装置将原始数据进行机器学习模型的训练或推理。

该运算装置可以是一个或多个微处理器，还可以是一个或多个现场可编程门阵列（Field Programmable Gate Array， FPGA）等，用于实现计算模块的特定的计算功能。

本发明一实施例中，运算装置和解压装置可以组成集成电路，该集成电路可以与处理器、存储器等集成在同一芯片上，该集成电路也可以作为独立的芯片，应用到电子设备中以实现通过硬件进行计算的加速。

虽然，图 2 中电子设备可以同时运行本申请中数据压缩方法和该数据压缩方法对应的数据解压方法。然而，在本申请一实施例中，执行数据压缩方法的电子设备（本申请中也称第一电子设备）也可以不包括运算装置和解压装置。同理，执行数据解压方法的电子设备（如第二电子设备）中处理器也可以不运行数据压缩方法。

需要说明的是，电子设备、第一电子设备实现数据压缩功能的具体实现可以参照下述数据压缩方法的实施例中相关描述；第二电子设备实现的数据解压功能的具体实现可以参照下述数据解压方法的实施例中相关描述，本申请实施例不再赘述。

下面详细描述本发明实施例中数据压缩方法，如图 4 所示的数据压缩方法的流程示意图，请一并参阅图 5 所示的数据压缩方法的示意性说明图，该数据压缩方法通过第一电子设备或压缩装置执行，该第一电子设备可以是如图 2 所示的电子设备也可以本申请实施例所述的其他第一电子设备，以下以压缩装置为例进行描述，该数据压缩方法用于将元数据局压缩成供解压装置并行解压的一个或多个长度为 L2 的规范压缩数据块，其中，解压装置包括多个解压引擎，每个解压引擎在一个处理周期内能够完成对一个规范压缩数据块进行解压，L2 为大于 1 的整数，在对原始数据进行压缩的过程中，压缩装置可以执行一次或者多次原始数据块压缩，该原始数据块压缩可以包括：压缩装置基于压缩算法对原始数据块进行处理以得到与原始数据块对应的规范压缩数据块，其中，原始数据块为原始数据中包括的数据。

本申请实施例以一个原始数据块的压缩过程为例来说明，该压缩具体实现可以是：对原始数据块通过压缩算法进行独立压缩，得到与始数据块对应的压缩数据块，该压缩数据块的长度 d 不大于 L2；进一步地，在压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为 L2 的规范压缩数据块，d 为大于 0 的整数。应理解，d 仅仅为符合指代压缩数据块的长度，针对不同的压缩数据块，该 d 的实际值可以不同。

在本申请实施例的另一种实现中，对原始数据的压缩的方法可以包括以下全部或部分步骤。

步骤 S41：将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到该 S 个个压缩数据块，原始数据块与压缩数据块一一对应。其中，该 S 个原始数据块中每一个原始数据块为原始数据中连续的多个数据，该连续的多个数据的长度不大于 L1，该 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2， S 为正整数。

原始数据，可以是以文件形式存在的数据，也可以是以非文件形式的数据（例如，存储在内存中的一些数据）。原始数据包括多个原始数据块，该多个原始数据块依次连接组成原始数据，其中，“数据块”是指多个数据的集合，在计算机应用领域，可用一个或多个比特来表示一个数据，也即数据块可以包括多个比特。该多个原始数据块中每个原始数据块的长度都不大于 L1。各个原始数据块对应的压缩数据块的长度都不大于 L2。应理解，在不同的原始数据块中，原始数据块的长度可以不同。请一并参阅图 6A 所示的原始数据与压缩数据的示意性说明图。

可选地，步骤 S41 之前，该方法还可以包括:

步骤 S40: 确定 L1 为单个解压引擎出口位宽以及所述 L2 为单个解压引擎的入口位宽。

本步骤中的“确定”可以是通过事先配置 L1、L2 的方式进行确定（例如，在程序代码或者电路实现中配置好这个 L1、L2 的具体值），或者也可以通过在程序或者硬件电路运行时读取相关的配置值来确定（例如，通过读取保存在本地或者远端的记载有 L1、L2 值的配置文件来确定 L1、L2 的值）。

可以理解，本申请中，L1 以及 L2 的值可以根据压缩系统的硬件对压缩的支持情况来确定，也即这些阈值的确定需要能够有硬件支持，并且最好能够最大化地利用硬件资源。例如，对于 L1，由于涉及到原始数据块，那么就要保证最后并行解压的时候解压引擎的出口存储（即用于存储解压后数据的存储器）的大小能够容纳解压出的数据，即不小于解压引擎的出口带宽（也即在一个处理周期内对规范压缩数据块解压后能存储的最大数据位数），因此，需要让 L1 小于等于单个解压引擎的出口位宽，为了让利用率最大，可以让 L1 等于单个解压引擎的出口位宽。同理，要保证单个解压引擎的入口存储可以容纳压缩后的数据，即不小于解压引擎的入口带宽（也即在一个处理周期内一个解压引擎能读取的数据的宽度，例如，每次读 8 字节，就是 64 位位宽）因此，从利用率最大化考虑，可以设置 L2 等于单个解压引擎的入口位宽。

应理解，单个解压引擎的入口位宽可以是第一存储器可分配给单个解压引擎的存储大小或者第一存储器中与单个解压引擎分别对应的存储子单元的大小。

其中，出口位宽、L1、入口位宽和 L2 可以以 bit 为单位。

本领域技术人员可以理解，出口位宽、入口位宽可以由压缩解压系统要满足的性能指标来结合具体的软硬件来确定，例如，可以根据解压引擎所采用的压缩算法、解压引擎的电路设计、每个时钟周期可输入到解压装置的数据长度以及解压装置中解压引擎的个数、面积、功耗等中的一个或多个因素确定。例如，硬件的主频为 f，解压装置的入口分配的带宽为 b，则每一个时钟周期进入压缩装置的数据为 b/f，若已知单个解压引擎的解压能力为

c 字节/时钟周期（byte/cycle），则至少需要 b/(f*c)个解压引擎。同理，若已知单个解压引擎的解压能力为 c 字节/时钟周期，解压装置包括 M 个解压引擎，则每一个时钟周期进入压缩装置的数据为 c*M 个字节，因此，解压装置中第一存储器的存储大小必须能够存储每一个时钟周期进入压缩装置的数据，单个解压引擎的入口存储须能够存储每一个时钟周期进入压缩引擎的数据量，即 c 个字节。

举例来说，硬件的主频为 1GHz，解压装置的入口分配的带宽为 32GBps，则每一个时钟周期进入压缩装置的数据为 32 字节，若已知单个解压引擎的解压能力为 8 字节/时钟周期（byte/cycle），解压装置至少需要 4 个解压引擎，单个解压引擎分别对应的存储资源大小不小于 8 字节。

单个解压引擎的出口位宽大于单个引擎的入口位宽。单个引擎的出口位宽可以等于解压装置中第二存储器分配给单个解压引擎的存储大小，或等于第二存储单元中与单个解压引擎分别对应的存储子单元的大小。

可选地，单个解压引擎的入口位宽可以被设置为一个时钟周期单个解压引擎可解压的压缩数据块的最大长度；同理，单个解压引擎的出口位宽可以被设置为一个时钟周期单个解压引擎可解压出的原始数据的最大长度。

可选地，压缩装置可以获取到解压装置的规格参数，该规格参数包括出口位宽、入口位宽、解压引擎的个数等。进而确定 L1 为小于或等于单个解压引擎的出口位宽，L2 小于或等于单个解压引擎的入口位宽。

需要说明的是，L1 也可以小于单个解压引擎的出口位宽，L2 也可以小于单个解压引擎的入口位宽。

步骤 S42：在该 S 个压缩数据块中的每一个压缩数据块之后添加长度为 L2-d 的附加数据，生成 S 个长度为 L2 的规范压缩数据块。其中，一个长度为 L2 的规范数据块能够被解压装置中的单个解压引擎能在一个处理周期内解压完成，L1 以及 L2 为大于 1 的整数，d 为大于 0 的整数，L1 大于 L2。

其中，第一原始数据块为 S 个原始数据块中的任意一个原始数据块，第一压缩数据块为 S 个压缩数据块中第一原始数据块压缩得到的数据，当第一压缩数据块的长度等于 L2 时，d 为 L2，也即压缩装置不需要在第一压缩数据块之后添加附加数据，第一压缩数据块即为需要的长度为 L2 的规范压缩数据块。

可以理解，不同原始数据块压缩得到的规范压缩数据块中的附加数据长度可能不同。

附加数据的添加方式可以包括以下三种情况：

第一种情况：第一原始数据块的长度 y 等于 L1，第一原始数据块压缩得到的规范压缩数据块中的附加数据可以是任意填充的，解压端在解压时，解压端只保留前面的长度为 L1 的数据，后面数据都可以舍弃，例如附加数据（1）合法码字或（2）包括无效标志以及无效数据，其中，无效标志用于指示该附加数据需要弃掉，无效数据位于无效标志之后。无效标志后面的无线数据的位数可以是 0 或者不小于 1，无效数据的位数由第一原始数据块压缩得到的数据的长度而定，其与无效数据的位数、无效标志的位数的和为 L2，以保证可以得到长度为 L2 的规范压缩数据块。请参阅图 6B 所示的规范压缩数据块的结构示意图，其中，合法码字为解压引擎可以识别并解压的码字，当附加数据为第（1）种合法码字的情

况时，虽然解压引擎可以识别并解压附加数据，但由于第一原始数据块长度是 L1，因此，解压引擎可以最多只取 L1 长度的数据，附加部分解压出来的数据都可以丢弃掉。对于第（2）种情况，无效标志可以由多位的比特组成，具体的位数视解压算法而定，针对不同的解压算法，无效标志的比特位数可以不同，不管哪种算法，只需要保证能够让解压引擎识别到无效标志后知道从这个无效标志开始的都是无效数据，弃掉即可。由于解压引擎不对无效标志后面的数据进行解压，因此，无效标志后面填充的无效数据的数值并不限定，可填任意数据。

第二种情况：第一原始数据块的长度 y 小于 L1，附加数据为第一种情况中所说的包括“无效标志”以及“无效数据”。在这种情况下，由于 y 小于 L1，因此，如果采用填充合法码字的方式，会使得解压端无法输出解压结果（因为不像第一种情况可以统一取 L1 的数据，在本种情况下，解压出的有效数据多长并不知道），因此，需要采用“无效标志+无效数据”的方式来停止解压，此时，无效标志之前的解压出来的数据即是原始的数据块。需要说明的是，在另一实施例中，如果能通过某种方式知道原始数据块的长度，则也可以通过添加合法码字来实现。可以理解，通过添加无效标志的方法，第二种情况可以跟第一种情况共同一套软件代码，处理起来更方便，减少设计成本。

上述两种情况适用于处理周期为一个或多个时钟周期的情况。

第三种情况：对于处理周期为多个时钟周期的情况，第一原始数据块压缩得到的规范数据块中的附加数据还可以是（3）包括无效标志以及无效数据，其中，无效标志用于指示该附加数据需要弃掉，无效数据位于无效标志之后，无效标志后面的无线数据的位数可以是 0 或者不小于 1。

上述两种情况中提到的合法码字可以参见下表，例如，压缩算法采用哈夫曼编码，一个编码的中的合法的码字如下表 1 所示：

码长（bit）	编码（二进制）
2	00
3	001
3	011
3	100
3	101
3	110
5	11100
5	11101
5	11110
6	111110
6	111111

表 1

压缩装置可以根据 L2-d 的值确定合法码字为表 1 中 L2-d 的码长对应的编码或者确定合法码字为表 1 中总长度为 L2-d 的多个编码的组合。

需要说明的是，上述表 1 仅仅用于说明选定合法码字的原理，本申请实施例根据具体的压缩算法可以采用其他合法编码或合法编码的组合。

上述实施例中，在对原始数据进行压缩时，生成的多个规范压缩数据块长度为固定值 L2，且生成该规范压缩数据块的原始数据块的长度不大于 L1，规范了原始数据压缩生成的压缩数据块的长度，并且，各个规范压缩数据块为独立压缩的，进而可独立解压，使得各个解压引擎在解压该多个规范压缩数据块时可以同步解压，提高数据的解压效率。

而且，相对于压缩成变长的压缩数据块，本申请设置成固定长度 L2 的规范压缩数据块，压缩端不需要记录各个压缩数据块的长度，解压端也不需要记录获取到的数据长度，使得解压端的设计更加简单。

进一步地，现有技术中，原始数据划分的原始数据块的个数等于解压引擎的个数，即解压引擎的个数限制了原始数据可划分的粒度，使得原始数据所压缩形成的多个压缩数据块的长度较大。当对随机地址的数据进行访问时，需要将该随机地址的数据所在的压缩数据块进行解压。在解压的过程中，由于压缩数据块中数据的关联性，该压缩数据块只能在一个解压引擎进行解压，无法实现压缩数据的倍速解压。本申请实施例中，原始数据可划分的粒度与解压引擎的个数无关，原始数据可以被压缩为大量较小规范压缩数据块，当对随机地址的数据进行访问时，将该随机地址的数据所在的多个连续的规范压缩数据块输入到多个解压引擎中进行解压，可实现对随机地址的压缩数据的倍速解压。

下面以压缩装置将第一原始数据块通过压缩算法进行独立压缩，得到第一压缩数据块为例来介绍步骤 S41 中的实现方式，第一原始数据块为原始数据中的一个原始数据块，可以理解步骤 S41 还可以包括其他实现方式，本申请实施例不作限定。

第一种实现方式：

通常，数据压缩是以数据组为步长进行，数据组为可进行压缩的一个数据或多个连续数据，为该压缩算法下的可压缩单元，数据组的长度由所述压缩算法以及数据组的数据内容决定，其小于或等于 L1；而且，单个数据组被压缩生成的数据块的长度小于或者等于 L2，其具体实现为现有技术，本申请并不赘述。

步骤 S41 的第一种实现方法包括如下流程：

S1：压缩装置从原始数据中获取一个待压缩的数据组。

其中，该待压缩的数据组可以是第一原始数据块中的第一个数据组或者在对第一原始数据块中的数据组完成了一次或多次压缩后的下一个待压缩的数据组。该数据组包括一个或多个比特的数据。

S2：判断是否需要对该待压缩的数据组进行压缩，如果需要进行压缩则执行步骤 S3，否则执行 S4。

其中，判断是否需要对该待压缩的数据组进行压缩包括：判断已被压缩的一个或多个数据组的总长度 x 与该待压缩的数据组的长度 Δx 之和是否不大于所述 L1，以及判断该待压缩的数据组被压缩后生成的压缩数据块长度 y 是否不大于 L2。本领域技术人员可以理解，数据组被压缩后生成的压缩数据块的长度是指在原来压缩数据块的长度的基础上再增加本次压缩后所增加的长度，也即压缩数据块的长度在对每个数据组进行压缩后都会被更新。

1）若 x+Δx≤L1 且 y≤L2，判断需要进行压缩。

若已被压缩的一个或多个数据组的总长度 x 与待压缩的数据组的长度Δx 之和不大于 L1 且在该待压缩的数据组被压缩后生成的压缩数据块长度不大于 L2，说明再经过一次压缩后得到的压缩数据块仍然满足长度不大于 L2 的条件，即可对待压缩的数据组进行压缩，判断为需要进行压缩。

2）若 x+Δx≤L1 且 y＞L2，判断不需要进行压缩。

若已被压缩的一个或多个数据组的总长度 x 与待压缩的数据组的长度Δx 之和不大于 L1 且该待压缩的数据组被压缩后生成的压缩数据块长度大于 L2，说明再经过一次压缩后虽然长度仍然满足小于 L1 的条件，但被压缩后得到的压缩数据块长度不满足不大于 L2 的条件，因此，判断为不需要进行压缩，此时要停止对待压缩的数据组的压缩，执行步骤 S4。

3）若 x+Δx＞L1，判断不需要进行压缩。

若已被压缩的一个或多个数据组的总长度 x 与待压缩的数据组的长度Δx 之和大于 L1，说明如果再经过一次压缩后，长度会超过 L1，因此，判断为不需要进行压缩，此时要停止对待压缩的数据组的压缩，执行步骤 S5。

S3、压缩该待压缩的数据组，压缩完成后执行 S1。

S4、将当前已经压缩得到的数据作为第一压缩数据块。此时，当前被压缩的数据组即为第一原始数据组。

需要说明的是，当该待压缩的数据组不需要进行压缩时，需要将待压缩的数据组放回到原始数据中，以作为对下一个原始数据块进行压缩的第一一个数据组。

应理解，本申请将原始数据压缩成 S 个规范压缩数据块，本申请中数据组为第一个数据组是指第一原始数据块中第一个数据组。

应理解，压缩装置可以优先判断 x+Δx 与 L1 的大小，再判断 y 与 L2 的大小。

例如，参阅图 7 所示的将第一原始数据块通过压缩算法进行独立压缩，得到第一压缩数据块的一种实现方法的流程示意图。该方法包括如下流程：

S411：压缩装置获取第一个数据组，并对该第一个数据组进行压缩。

由于，数据组的长度Δx 不大于 L1，且单个数据组被压缩后形成的数据块不大于 L2，因此，压缩装置在获取到第一个数据组时，可以默认进行压缩。压缩装置也可以在获取到第一个数据组时，判断是否需要对其进行压缩，此时第一个数据组必定满足能够进行压缩的条件。进一步地，令 k=2 执行步骤 S412，k 为正整数，k≤M。

S412：压缩装置获取第 k 个数据组，该第 k 个数据组的长度为Δx_k。

可选地，压缩装置可以优先判断已被压缩的一个或多个数的长度 x 与第 k 个数据组的长度Δx_k之和是否不大于 L1。

S413：压缩装置判断已被压缩的一个或多个数据组的总长度 x 与第 k 个数据组的长度Δx_k之和是否大于 L1。可以理解，一个或多个数据组的总长度 x 是指对一个或多个数据组中的每个数据组的长度进行累加后得到长度。

其中，已被压缩的一个或多个数据组为第 1 至 k-1 个数据组。

当$x+\Delta x_k$＞L1 时，说明如果对第 k 个数据组进行压缩后，第 1 至 k 个数据组的长度会超过 L1，此时，不需要对第 k 个数据组进行压缩，要停止对第 K 个数据组的压缩，执行步

骤 S414；当 $x+\Delta x_k \leqslant L1$ 时，说明如果对第 k 个数据组进行压缩后，第 1 至 k 个数据组的长度小于等于 L1，执行步骤 S415。

S414：将该已被压缩的一个或多个数据组（即第 1 至 k-1 个数据组）被压缩得到的压缩数据块作为第一压缩数据块。此时，已被压缩的一个或多个数据组（即第 1 至 k-1 个数据组）即为步骤 S41 中的第一原始数据块。

S415：判断压缩第 k 个数据组后生成的压缩数据块的长度 y 是否大于 L2。

当 $y>L2$ 时，说明压缩第 k 个数据组后生成的压缩数据块的长度 y 大于 L2 的条件，此时，判断为第 k 数据组不需要进行压缩，可执行 S414。当 $y \leqslant L2$ 时，说明压缩第 k 个数据组后生成的压缩数据块的长度 y 不大于 L2，需要对第 k 个数据组进行压缩，此时，令 k=k+1，重复执行步骤 S412。

需要说明的是，针对第一个或多个待压缩的数据组，如果事先能够约定相应的参数满足一定的条件来保证肯定能够满足能够进行一次或多次压缩的条件（例如，L1 远大于数据组长度，L2 也比较大，即使经过一次或多次压缩后，被压缩的数据不会超过 L1，压缩后的数据块长度不会超过 L2），此时，也可以不执行判断，而直接对第一个或多个数据进行相应地一次或多次压缩。

第二种实现方式：

请一并参阅图 8 所示的本发明实施例提供的又一种将第一原始数据通过压缩算法进行独立压缩，得到第一压缩数据块的流程示意图。其中，该实现方式可以包括以下步骤：

步骤 S416：将原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块。

步骤 S417：判断临时压缩数据块的长度 y'是否大于 L2。

当 $y'>L2$ 时，说明长度为 L1 的数据块压缩得到的临时压缩数据块的长度大于 L2，即大于规范压缩数据块的长度，此时，执行步骤 S418；否则，当 $y' \leqslant L2$ 时，执行步骤 S419。

步骤 S418：将该长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为第一原始数据块，并将该第一原始数据块压缩得到数据作为第一压缩数据块。其中，第一压缩数据块的长度不大于所述 L2。

可选地，i 可以是使得第一压缩数据块的长度不大于的最小正整数。其中，确定 i 的方法可以是：压缩装置从长度为 L1 的数据块的尾部逐个去除数据组，直至长度为 L1 的数据块在去除第 i 个数据组后得到的数据块压缩得到的压缩数据块的长度不大于 L2。

需要说明的是，被去除的 i 个数据组需要放回原始数据中，以作为对下一个原始数据块进行压缩的第一一个数据组。

步骤 S419：将该长度为 L1 的数据块作为第一原始数据块，将临时压缩数据块作为第一压缩数据块。压缩装置可以执行步骤 S42。

在图 8 所示实施例中，压缩装置将待压缩数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块；比较临时压缩数据块的长度 y'与 L2 的大小，根据比较结果确定第一原始数据块和该第一原始数据块被压缩生成的第一压缩数据块，进而得到符合要求的第一压缩数据块，以进一步得到的固定长度 L2 的规范压缩数据块。

请参阅图 9，图 9 是本发明实施例提供的一种压缩装置的结构示意图，该压缩装置 90 包括：压缩装置 90 用于将原始数据压缩成供解压装置并行解压的一个或多个长度为 L2 的规范压缩数据块，其中，解压装置包括多个解压引擎，每个解压引擎在一个处理周期内能够对一个规范压缩数据块进行解压，L2 为大于 1 的整数，压缩装置 90 包括：

处理模块，用于基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数据块，其中，原始数据块为原始数据中包括的数据。

在本申请实施例的一种实现中，该处理模块可以包括：

压缩单元 91，用于对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，所述压缩数据块的长度 d 不大于所述 L2；

规范单元 92，用于在所述压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为所述 L2 的所述规范压缩数据块，所述 d 为大于 0 的整数。

换句话来说，压缩单元 91，用于将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，所述 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，所述 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正整数；

规范单元 92，在所述 S 个压缩数据块中的每一个压缩数据块之后添加长度为 L2-d 的附加数据，生成 S 个长度为 L2 的规范压缩数据块，其中，所述长度为 L2 的规范数据块为解压装置中的单个解压引擎能够在一个处理周期内处理完的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 d 为大于 0 的整数，所述 L1 大于所述 L2。

压缩装置 90 包括的各个功能单元的具体实现可参考上述数据压缩方法中相关描述，这里不再赘述。该压缩装置 90 中的各个单元可以基于硬件或软件实现上述数据压缩方法，例如，基于硬件时，可以基于 FPGA、ASIC 等电路来完成各个单元，或者基于软件实现时，可以通过让 CPU 读取存储器中保存的能够实现上述单元功能的代码来执行相应的功能。

请参阅图 10，图 10 是本发明实施例提供的另一种压缩装置的结构示意图，该压缩装置 100 可以实现上述数据压缩方法，该压缩装置 100 包括：处理器 101 和存储器 102，处理器 101 通过总线 103 连接到存储器 102，其中，

存储器 102 可以是只读存储器（Read-Only Memory，ROM）、随机存取存储器（Random Access Memory，RAM）或其他存储器。本申请实施例中，存储器 102 用于存储原始数据等数据以及各种软件程序，例如本申请中数据压缩程序等。可选的，存储器 102 可以是 DDR，以提高存储器与处理器之间或存储器与解压装置之间的数据传输率。

处理器 101 是第一计算机设备的控制中心，可以是一个处理器，也可以是多个处理元件的统称。在具体的实现中，作为一种可选的实施例，处理器 101 可以包括一个或多个 CPU。处理器 101 还可以包括特定的集成电路，例如实施本发明实施例中数据压缩方法的一个或多个微处理器、一个或多个现场可编程门阵列（Field Programmable Gate Array，FPGA）等。

可选地，该压缩装置还包括通信接口 104，通信接口 104 用于实现与其他设备，如解

压装置的数据交换。

所述处理器 101 用于调用存储器 102 内存储的原始数据等数据和程序代码执行：一次或者多次原始数据块压缩，所述原始数据块压缩包括：

基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数据块，其中，所述原始数据块为所述原始数据中包括的数据。

在本申请实施例的一种实现中，以对一个原始数据块进行压缩为例，处理器 101 可以执行：对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，所述压缩数据块的长度 d 不大于所述 L2；在所述压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为所述 L2 的所述规范压缩数据块，所述 d 为大于 0 的整数。

换句话来说，处理器 101 可以执行：将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，所述 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，所述 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2；在所述 S 个压缩数据块中的每一个压缩数据块之后添加长度为 L2-d 的附加数据，生成 S 个长度为 L2 的规范压缩数据块，其中，所述长度为 L2 的规范数据块为解压装置中的单个解压引擎能够在一个处理周期内处理完的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 d 为大于 0 的整数，所述 L1 大于所述 L2。

可选地，所述原始数据块可以包括所述原始数据中连续的多个数据，所述原始数据块的长度不大于 L1，所述 L1 为所述解压引擎的出口位宽。

在本申请实施例的一种实现中，第一原始数据块为所述 S 个原始数据块中的任意一个原始数据块，其中：

在第一原始数据块的长度等于 L1 时，该第一原始数据块压缩得到的规范数据块中的第一附加数据为合法码字或第一附加数据包括用于指示解压引擎该第一附加数据需要弃掉的无效标志以及在该无效标志后面的大于等于 0 个的无效数据。

在第一原始数据块的长度小于 L1 时，该第一附加数据包括用于指示解压引擎该第一原始数据块压缩得到的规范数据块中的第一附加数据需要弃掉的无效标志以及在该无效标志后面的大于等于 0 个的无效数据。

在本申请的一种实现中，所述处理器 101 执行所述对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，具体包括执行如下部分或全部流程：

S1、从所述原始数据中获取一个待压缩的数据组，所述数据组包括一个或多个比特的数据；

S2、判断是否需要对所述待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4；

S3、压缩所述待压缩的数据块组，压缩完成后执行所述 S1；

S4、将当前已经压缩得到的数据作为所述压缩数据块；

其中，所述判断是否需要对所述待压缩的数据组进行压缩包括：若已被压缩的一个或多个数据组的总长度 x 与所述待压缩的数据组的长度 Δx 之和不大于所述 L1 且在所述待压

缩的数据组被压缩后生成的压缩数据块长度不大于所述 L2，则确定需要进行压缩；若所述 x 与所述 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度大于所述 L2，则确定不需要进行压缩；若所述 x 与所述 Δx 之和大于所述 L1，则确定不需要进行压缩。

在本申请的另一种实现中，所述处理器 101 执行所述对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，具体包括执行如下部分或全部流程：

将所述原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块；

在所述临时压缩数据块的长度大于所述 L2 时，将所述长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为所述原始数据块，并将所述原始数据块压缩得到的数据作为所述压缩数据块，其中，所述压缩数据块的长度不大于所述 L2，i 可以为使得所述压缩数据块不大于所述 L2 的最小正整数；

在所述临时压缩数据块的长度不大于所述 L2 时，将所述长度为 L1 的数据块作为所述原始数据块，将所述临时压缩数据块作为所述压缩数据块。

在本申请的一种实现中，L1 为单个解压引擎的出口位宽；和/或，L2 为单个解压引擎的入口位宽。

应理解，本申请实施例中压缩装置中各个器件的功能实现可以参照上述数据压缩方法的实施例中相关描述，本申请实施例不再赘述。

本申请还提供了一种包括数据压缩功能的第一电子设备，该第一电子设备可以包括上述如图 9 或图 10 中所描述的任意一种压缩装置。

下面结合图 2 所示的电子设备的架构、图 3 所示的解压装置以及图 11 所示的数据解压方法的流程示意图详细描述本发明实施例中数据解压方法。

该数据解压方法由具有数据解压功能的第二电子设备执行或由上述图 3 所示的解压装置执行。其中，第二电子设备可以是图 2 所示的电子设备或其他包括解压装置的电子设备，解压装置也可以是如图 3 所示解压装置，也可以是其他解压装置，本申请实施例不作限定。本申请实施例以第二电子设备为图 2 所示的电子设备，解压装置为图 3 所示的解压装置为例说明数据解压方法。

解压装置所在的电子设备中存储器可以存储第一数据和该第一数据压缩后的压缩数据块。运算装置可以通过总线向电子设备请求获取起始地址为随机地址 add1 长度为 Q 的第二数据，其中，第一数据包括第二数据；电子设备可以根据该请求地址确定包括第二数据的 P 个压缩数据块，进而将 P 个压缩数据块发送给解压装置；解压装置将 P 个压缩数据块在被解压和拼接后得到的原始数据输入到运算装置，其中，原始数据包括第二数据；运算装置可以基于请求地址从原始数据中获取到第二数据。

需要说明的是，电子设备也可以根据其需要的第二数据的地址确定包括第二数据的 P 个压缩数据块，进而通过总线读取存储器内存储的 P 个压缩数据块到解压装置，对此，本申请实施例不作限定。

本申请实施例设定解压装置包括 M 个解压引擎，M 个解压引擎中每个解压引擎是与上述数据解压方法实施例中压缩算法相对应的解压引擎，用于解压该压缩算法生成的压缩数据。单个解压引擎在一个时钟周期可以解压一个规范压缩数据块。即解压装置在一个时钟周期最大解压 M 个规范压缩数据块。

本申请实施例假定 P=N，N≤M，即运算装置需要的第二数据可以在一个时钟周期解压出。可以理解，P 也可以大于 M，此时，需要通过多个时钟周期解压出第二数据。具体的解压方法与解压 N 个压缩数据块类似，本申请实施例不再赘述。

请参阅图 11 所示的数据解压方法的流程示意图，数据解压方法由第二电子设备或解压装置执行，本申请实施例以解压装置为例来描述，该方法包括以下全部或部分步骤。

步骤 S111：解压装置获取 N 个规范压缩数据块，其中，所述 N 个规范压缩数据块中任意一个规范压缩数据块为对原始数据块进行独立压缩后生成的长度为 L2 的数据块，一个规范压缩数据块能够被单个解压引擎在一个处理周期内解压完成，N 为正整数，M≥N。

解压装置通过总线获取 N 个规范压缩数据块，其解压后的原始数据块的长度可以均不大于 L1。关于规范压缩数据块的压缩过程可以参阅上述图 4、图 7 和图 8 所述的数据压缩方法中相关描述，本申请实施例不再赘述。其中，L1 以及 L2 为大于 1 的整数，L1 大于 L2。

可选地，解压装置可以包括分发电路，用于将 N 个规范压缩数据块分发到 N 个解压引擎中。

此时，步骤 S111 的具体实现方式可以是：解压装置接收处理器通过总线发送的 N 个规范压缩数据块；通过分发电路将所述 N 个规范压缩数据块依次分发给 N 个解压引擎。

步骤 S112：通过 N 个解压引擎分别对 N 个规范压缩数据块进行解压，得到 N 个原始数据块，规范压缩数据块与原始数据块一一对应，其中，N 个原始数据块中任意一个原始数据块的长度可以不大于 L1。

在本申请实施例的一种实现中，第一解压引擎为 N 个解压引擎中任意一个，第一规范压缩数据块为 N 个规范压缩数据块中的任意一个规范压缩数据块。以第一解压引擎对第一规范压缩数据块为例来说明，任意一个解压引擎的解压过程，具体地：解压装置可以通过第一解压引擎对第一规范压缩数据块进行解压；在第一解压引擎解压得到的原始数据块的长度等于 L1 时，停止第一解压引擎对第一压缩数据块的解压操作，输出原始数据块；或，在第一解压引擎识别到无效标志时，停止第一解压引擎对第一压缩数据块的解压操作，输出当前解压得到的原始数据块。

在本申请实施例的一种实现中，N 个解压引擎包括解压引擎 i，N 个规范压缩数据块包括规范压缩数据块 i， N 个原始数据块包括规范压缩数据块 i 解压得到的原始数据块 i，i 为正整数，i 不大于 N，第一解压引擎用于对接收到的规范压缩数据块 i 进行解压，得到并输出原始数据块 i。

解压引擎 i 进行解压的一种实现方式可以是：

解压引擎 i 对于规范压缩数据块 i 进行解压；

解压引擎 i 可以包括一计数器，记录解压引擎 i 解压得到的原始数据块 i 的长度并通过一比较器比较原始数据块 i 的长度与 L1 的大小，在第一解压引擎解压得到的原始数据块 i 的长度等于 L1 的情况下，第一解压引擎停止对规范压缩数据块 i 的解压操作，输出原始数

据块 i。

在第一解压引擎识别到无效标志的情况下，第一解压引擎停止对规范压缩数据块 i 的解压操作，输出解压得到的原始数据块 i。

解压引擎 i 进行解压的另一种实现方式可以是:

解压引擎 i 对于规范压缩数据块 i 进行全部解压，得到原始数据块，在该原始数据块长度大于 L1 时，舍去该原始数据块中长度为 L1 的数据之后的数据，得到长度等于 L1 的原始数据块 i。

在解压引擎 i 识别到无效标志的情况下，解压引擎 i 停止对所述规范压缩数据块 i 的解压操作，输出解压得到的原始数据块 i。

可选地，解压装置可以包括控制电路，在解压引擎 i 对规范压缩数据块 i 进行解压得到的原始数据块 i 的长度等于所述 L1 的情况下，解压装置可以通过控制电路停止解压引擎 i 对规范压缩数据块 i 的解压操作。

步骤 S113: 将所述 N 个原始数据块进行拼接，得到原始数据。

在 N 个解压引擎解压得到的 N 个原始数据块后，解压装置可以将 N 个原始数据块进行拼接得到原始数据。

可选地，解压装置也可以通过内设的拼接电路实现 N 个原始数据块拼接成原始数据。

步骤 S113 之后，解压装置可以将原始数据输入运算装置。

在图 11 所示的实施例中，解压装置获取 N 个规范压缩数据块，通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行解压，得到所述 N 个规范压缩数据块一一对应 N 个原始数据块，将得到的 N 个原始数据块进行拼接，得到原始数据。其中，所述 N 个规范压缩数据块中任意一个规范压缩数据块为对原始数据块进行独立压缩后生成的的长度为 L2 的数据块，使得各个解压引擎在解压该多个规范压缩数据块时可以同步解压，提高数据的解压效率。

进一步地，原始数据可划分的粒度与解压引擎的个数无关，原始数据可以被压缩为大量较小规范压缩数据块，当对随机地址的数据进行访问时，将该随机地址的数据所在的多个连续的规范压缩数据块输入到多个解压引擎中进行解压，可实现对随机地址的压缩数据的倍速解压。

请参阅图 12，图 12 是本发明实施例提供的一种解压装置的结构示意图，该解压装置 12 包括控制器 120 和 M 个解压引擎 121，其中，控制器包括获取单元 1201、数据分发单元 1202 以及拼接单元 1203，其中:

获取单元 1201，用于获取 N 个规范压缩数据块，其中，所述 N 个规范压缩数据块中任意一个规范压缩数据块为对原始数据块进行独立压缩后生成的长度为 L2 的数据块，一个所述规范压缩数据块能够被单个所述解压引擎在一个处理周期内解压完成，N 为正整数，M≥N;

数据分发单元 1202，通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行并行解压，得到 N 个原始数据块，所述规范压缩数据块与所述原始数据块一一对应;

拼接单元 1203，用于将所述 N 个原始数据块进行拼接，得到原始数据。

在本申请实施例的一种实现中，数据分发单元 1202 具体可以用于将 N 个规范压缩数据块分发给 M 个解压引擎中的 N 个解压引擎，以通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行解压，得到所述 N 个规范压缩数据块一一对应 N 个原始数据块，其中，所述 N 个原始数据块中任意一个原始数据块的长度不大于 L1。需要说明的是，本申请实施例中解压装置 12 中各个单元的具体实现可以参照上述图 11 所示的数据解压方法中相关描述，本申请实施例不再赘述。

该控制器 120 中的各个单元可以基于硬件或软件实现上述数据压缩方法，例如，基于硬件时，可以基于 FPGA、ASIC 等电路来完成各个单元，或者基于软件实现时，可以通过让 CPU 读取存储器中保存的能够实现上述单元功能的代码来执行相应的功能。为了实现更快的解压速度，本申请中使用硬件来实现相关的单元的功能。

请参阅图 13，图 13 是本发明实施例提供的一种具有数据解压功能的第二电子设备的结构示意图，该第二电子设备 13 包括：处理器 131、存储器 132 以及解压装置 133，其中，处理器 131 通过总线 134 连接到存储器 132 和解压装置 133。

其中，处理器 131 为解压装置的控制中心，用于可以是一个或多个 CPU、一个或多个微处理器，或者一个或多个 FPGA 等，本发明实施例不做限定。

存储器 132 用于存储数据和指令，可以是只读存储器、随机存取存储器或其他存储器等，处理器 131 用于调用存储器 132 的指令实现该第二电子设备的功能。

解压装置 133 用于对接收到的规范压缩数据块进行解压，以还原出原始数据块，该解压装置可以是如图 3 或图 9 所示的解压装置。需要说明的是，图 13 所示的解压装置中各个功能的具体实现可以参照图 11 所示的方法实施例中相关描述，本申请实施例不再赘述。

本申请实施例提供了一种压缩解压系统，该压缩解压系统可以包括压缩装置和解压装置，该压缩装置可以是如图 9 或图 10 所示的任意一种压缩装置，解压装置可以是图 3 或图 12 所示的任意一种解压装置。可以理解，该压缩解压系统可以设置于同一电子设备中，如图 2 所示的电子设备，也可以分布在不同的电子设备中。

本申请实施例还提供了一种压缩解压系统，该压缩解压系统可以包括第一电子设备和第二电子设备，具体可参见上述各实施例中第一电子设备和第二电子设备的相关描述，此处，不再赘述。

应理解，本申请中电子设备、第一电子设备、第二电子设备可以是个人计算机（personal computer，PC）、手机、笔记本电脑、平板电脑、服务器、网关、路由器等设备。其中，第一电子设备和第二电子设备可以设置于同一电子设备中，如图 2 所示的电子设备；也可以是不同设备，本申请实施例不作限定。

下面介绍本申请实施例提供的另一种数据压缩方法，该数据压缩方法应用于压缩设备或可实现数据压缩的第三电子设备，以下以压缩装置为例进行描述。

压缩装置将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，并记录该 S 个压缩数据块中每一个压缩数据块的长度。其中，该 S 个原始数据块中每一个原始数据块为原

始数据中连续的多个数据，该连续的多个数据的长度不大于 L1，该 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正整数，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块，通过限制压缩得到的压缩数据块可以在一个处理周期内处理完，使得解压装置在解压时各个解压引擎可以同步解压。

如图 14 所示的本申请实施例提供的一种数据压缩方法的流程示意图，该数据压缩方法可以包括如下步骤：

S141：压缩装置将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块。

其中，该 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，该 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正整数，长度为 L2 的压缩数据块为解压装置中单个解压引擎能够在一个处理周期内处理完的数据块，L1 以及 L2 为大于 1 的整数，所述 d 为大于 0 的整数，L1 大于 L2。

S142：压缩装置记录 S 个压缩数据块中每一个压缩数据块的长度。

其中，关于“原始数据”、“数据块”、“原始数据块”、“压缩数据块”、“处理周期”等的描述可以参见上述图 5 所述的数据压缩方法或其他实施例中相关描述，本申请实施例不再赘述。

与上述图 5 所示的数据压缩方法不同的是，图 5 所示的数据压缩方法最终得到规范压缩数据块，其长度固定为 L2，通过在压缩数据块增加附加数据来实现。本申请实施例中，压缩数据块即为最终得到的压缩数据块，其长度不固定，压缩装置需要记录该各个压缩数据块的长度，以使解压装置可以对得到的压缩数据中不同长度的压缩数据块进行区分。

其中，步骤 S141 的一种实现方式可以参见上述 S41 的两种实现方式，本申请实施例不再赘述。通过 S41 的两种实现方式，使得压缩数据块的长度尽量接近 L2，以使得第四电子设备或解压装置中各个解压引擎在对第一压缩数据块进行解压时，最大程度地利用解压引擎，提高解压效率。

其中，第一原始数据块为 S 个原始数据块中的任意一个原始数据块，第一压缩数据块为 S 个压缩数据块中与第一原始数据块对应的压缩数据块，下面以第一压缩数据块为例来描述压缩装置记录压缩数据块长度的实现方式，可以理解，压缩装置记录第一压缩数据块长度可以包括但不限于以下两种实现方式：

第一种实现方式：

压缩装置将第一压缩数据块的长度 d 记录在第一压缩数据块的起始字段内，该起始字段为从第一压缩数据块起始位开始且长度为第三长度阈值的字段。其中，第三长度阈值可以是 4 比特或 8 比特，与 L2 的大小有关。例如，L2 为 8 个字节，即第一压缩数据块的最大长度为 64 个比特，则记录的长度值不超过 64，第三长度阈值可以是 8 比特。

解压装置在接收到压缩数据后，通过读取起始字段内存储的长度，进而获取到第一压缩数据块。依次类推，获取下一个第一压缩数据块，进而得到全部的第一压缩数据块。进一步地，解压装置或设备将多个第一压缩数据块依次输入到解压引擎中进行解压。

第二种实现方式：

压缩装置将第一压缩数据块的长度 d 写入第一文件，该第一文件包括压缩装置依次压缩得到的 S 个压缩数据块的长度。

压缩装置将 S 个压缩数据块的长度按照数据的压缩次序依次记录在第一文件中。在压缩装置向第四电子设备或解压装置传输压缩数据时，同时将第一文件发送至第四电子设备或解压装置。解压装置或设备根据第一文件包含的多个长度，对接收到的压缩数据进行划分，得到 S 个压缩数据块。进一步地，解压装置或设备将 S 个压缩数据块依次输入到解压引擎中进行解压。

下面介绍本申请实施例提供的一种压缩装置，如图 15 所示，该压缩装置 150 包括：压缩单元 1501 和记录单元 1502，其中：

压缩单元 1501，用于将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，所述 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，所述 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正整数，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 d 为大于 0 的整数，所述 L1 大于 L2;

记录单元 1502，用于记录所述 S 个压缩数据块中每一个压缩数据块的长度。

压缩装置 150 包括的各个功能单元的具体实现可参考上述图 13 所述的数据压缩方法中相关描述，这里不再赘述。该压缩装置 150 中的各个单元可以基于硬件或软件实现上述数据压缩方法，例如，基于硬件时，可以基于 FPGA、ASIC 等电路来完成各个单元，或者基于软件实现时，可以通过让 CPU 读取存储器中保存的能够实现上述单元功能的代码来执行相应的功能。

下面介绍本申请实施例提供的又一种压缩装置，如图 16 所示，该压缩装置 160 包括：处理器 1601、存储器 1602，处理器 1601 通过总线 1603 连接到存储器 1602，其中，所述存储器 1602 用于存储数据和程序指令，

存储器 1602 可以是只读存储器（Read-Only Memory，ROM）、随机存取存储器（Random Access Memory，RAM）或其他存储器。本申请实施例中，存储器 1602 用于存储原始数据等数据以及各种软件程序，例如本申请中实现图 14 所述的数据压缩方法的程序等。可选的，存储器 1602 可以是 DDR，以提高存储器 1602 与处理器 1601 之间或存储器 1601 与解压装置之间的数据传输率。

处理器 1601 是第一计算机设备的控制中心，可以是一个处理器，也可以是多个处理元件的统称。在具体的实现中，作为一种可选的实施例，处理器 1601 可以包括一个或多个 CPU。处理器 1601 还可以包括特定的集成电路，例如实施本发明实施例中数据压缩方法的一个或多个微处理器、一个或多个现场可编程门阵列（Field Programmable Gate Array，FPGA）等。

可选地，该压缩装置还包括通信接口 1604，通信接口 1604 用于实现与其他设备，如第二解压设备的数据交换。

所述处理器 1601 调用所述存储器 1602 存储的数据和程序指令，执行下述方法：

将原始数据中连续的 S 个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述 S 个原始数据块一一对应的 S 个压缩数据块，所述 S 个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于 L1，所述 S 个压缩数据块中的每一个压缩数据块的长度 d 不大于 L2，S 为正整数，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 d 为大于 0 的整数，所述 L1 大于 L2；

记录所述 S 个压缩数据块中每一个压缩数据块的长度。

可选地，该压缩装置还可以包括通信接口 1604，以实现与通信对端如解压装置的数据传输。

压缩装置 160 执行步骤时的具体实现可参考图上述图 13 所述的数据压缩方法中相关描述，这里不再赘述。

下面介绍本申请实施例涉及的另一种解压装置，如图 17，该解压装置 170 可以包括控制器 1700、第一存储器 1701、M 个解压引擎 1702 和第二存储器 1703，其中：

所述控制器 1700 用于获取压缩数据，所述压缩数据包括 N 个压缩数据块以及所述 N 个压缩数据块中每一个压缩数据块的长度，以及根据所述 N 个压缩数据块中每一个压缩数据块的长度，将所述压缩数据拆分出 N 个压缩数据块；

所述第一存储器 1701 用于存储 N 个压缩数据块，其中，所述 N 个压缩数据块中任意一个压缩数据块为独立压缩的长度为不大于 L2 的数据块，N 为正整数，M≥N，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块，所述 L1 以及所述 L2 为大于 1 的整数，所述 L1 大于 L2；

N 个解压引擎中每一个解压引擎用于获取所述 N 个压缩数据块中的一个压缩数据块，并分别对所述获取到的压缩数据块进行解压，得到所述 N 个压缩数据块一一对应的 N 个原始数据块，其中，所述 N 个原始数据块中任意一个原始数据块的长度不大于 L1，所述 M 个解压引擎包括所述 N 个解压引擎；

所述第二存储器 1703 用于存储所述 N 个原始数据块。

在一种可能的实现方式中，该解压装置 170 还包括：拼接电路 1704，所述拼接电路 1704 用于将所述 N 个原始数据块进行拼接，得到原始数据。

可选地，第一存储器 1701 可以包括与 M 个解压引擎一一对应的 M 个存储子单元，一个存储子单元可以存储一个压缩数据块。同理，第二存储器 1703 可以包括与 M 个解压引擎一一对应的 M 个存储子单元，一个存储子单元可以存储一个原始数据块。

需要说明的是，第一存储器中一个存储子单元和/或第二存储器中一个存储子单元可以设置于对应的解压引擎内，本申请实施例不作限定。

需要说明的是，控制器 1700，不是解压装置 170 必须的器件，解压装置 170 可以不包括控制器 1700，而将控制器 1700 设于包括该解压装置 170 的第四电子设备中。控制器 1700 中的各个流程可以基于硬件或软件实现上述数据压缩方法，例如，基于硬件时，可以基于 FPGA、ASIC 等电路来完成各个单元，或者基于软件实现时，可以通过让 CPU 读取存储器

中保存的能够实现上述流程的代码来执行相应的功能。

本申请实施例还提供了一种可实现数据解压功能的第四电子设备，该第四电子设备可以包括如图 17 所示任意一种解压装置。

下面介绍本申请提供的针对图 14 所示的数据压缩方法的一种数据解压方法。该方法应用于第四电子设备或解压装置。第四电子设备可以是如图 2 所示电子设备而或其他包括解压装置的电子设备，解压装置可以是如图 17 所示的解压装置，也可以是其他解压装置。

如图 18 所示一种解压方法的流程示意图，该方法包括但不限于以下步骤：

S181：获取压缩数据，所述压缩数据包括 N 个压缩数据块以及所述 N 个压缩数据块中每一个压缩数据块的长度，N 为正整数；其中，所述 N 个压缩数据块中任意一个压缩数据块为独立压缩的长度为不大于 L2 的数据块，N 为正整数，M≥N，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块。

S182：根据所述 N 个压缩数据块中每一个压缩数据块的长度，将所述压缩数据拆分出 N 个压缩数据块。

S183：通过 N 个解压引擎分别对 N 个压缩数据块进行解压，得到与 N 个压缩数据块一一对应 N 个原始数据块，其中，所述 N 个原始数据块中任意一个原始数据块的长度不大于 L1， L1 以及 L2 为大于 1 的整数， L1 大于 L2。

S184：将所述 N 个原始数据块进行拼接，得到原始数据。

其中，压缩数据块为通过上述图 14 所述的数据压缩方法得到的压缩数据块。具体可参见图 14 所示的数据压缩方法中相关描述，本申请实施例不再赘述。

本申请一实施例中，解压装置在接收到压缩数据后，通过读取起始字段内存储的长度，进而获取到压缩数据块。依次类推，获取下一个压缩数据块，进而得到 N 个压缩数据块。进一步地，解压装置将 N 个压缩数据块依次输入到解压引擎中进行解压。

本申请一实施例中，压缩装置可以将各个压缩数据块的长度按照数据的压缩次序依次记录在第一文件中。在压缩装置向解压装置传输包括 N 个压缩数据块和第一文件的压缩数据后，解压装置可以根据第一文件包含的多个长度，对接收到的压缩数据进行划分，得到 N 个压缩数据块。进一步地，解压装置将 N 个压缩数据块依次输入到 N 个解压引擎中进行解压。

请参阅图 19，图 19 是本发明实施例提供的又一种解压装置的结构示意图，该解压装置 190 可以包括控制器 1900 以及 M 个解压引擎 1901，其中，控制器 1900 包括以下单元：

获取单元 1902，用于获取压缩数据，所述压缩数据包括 N 个压缩数据块以及所述 N 个压缩数据块中每一个压缩数据块的长度，N 为正整数；其中，所述 N 个压缩数据块中任意一个压缩数据块为独立压缩的长度为不大于 L2 的数据块，N 为正整数，M≥N，长度为 L2 的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块；

拆分单元 1903，用于根据所述 N 个压缩数据块中每一个压缩数据块的长度，将所述压缩数据拆分出 N 个压缩数据块；

数据分发单元 1904，用于将 N 个压缩数据块分发给 N 个解压引擎，以使所述 N 个解

压引擎分别对所述 N 个压缩数据块进行解压，得到与 N 个压缩数据块一一对应 N 个原始数据块，N 个原始数据块中每一个原始数据块的长度不大于 L1，L1 以及 L2 为大于 1 的整数，L1 大于 L2；

拼接单元 1905，用于将所述 N 个原始数据块进行拼接，得到原始数据。

解压装置 190 包括的各个功能单元的具体实现可参考上述图 18 所述的数据解压方法中相关描述，这里不再赘述。该控制器 1900 中的各个单元可以基于硬件或软件实现上述数据压缩方法，例如，基于硬件时，可以基于 FPGA、ASIC 等电路来完成各个单元，或者基于软件实现时，可以通过让 CPU 读取存储器中保存的能够实现上述单元功能的代码来执行相应的功能。为了实现更快的解压速度，本申请中使用硬件来实现相关的单元的功能。

本申请实施例还提供了一种可实现数据解压功能的第四电子设备，该第四电子设备可以包括如图 17 或图 19 所示任意一种解压装置。例如，该第四电子设备 200 包括：处理器 2001、存储器 2002 以及解压装置 2003，其中，处理器 2001 通过总线 2004 连接到存储器 2002 和解压装置 2003。

其中，处理器 2001 为解压装置的控制中心，可以是一个或多个 CPU、一个或多个微处理器，或者一个或多个 FPGA 等，本发明实施例不做限定。

存储器 2002 用于存储数据和指令，可以是只读存储器、随机存取存储器或其他存储器等，处理器 2001 用于调用存储器 2002 的指令实现该第二电子设备的功能。

解压装置 2003 用于对接收到的压缩数据块进行解压，以还原出原始数据块，该解压装置可以是如图 17 或图 19 所示的解压装置。需要说明的是，图 20 所示的解压装置中各个功能的具体实现可以参照图 18 所示的方法实施例中相关描述，本申请实施例不再赘述。

可选地，该第四电子设备还可以包括运算装置，该运算装置与解压装置、处理器耦合，用于根据解压装置解压得到的原始数据进行数据处理。具体可参见上述图 2 描述的电子设备中计算装置的相关描述，此处不再赘述。

本申请实施例还提供了一种压缩解压系统，该压缩解压系统可以包括压缩装置和解压装置，该压缩装置可以是如图 15 或图 16 所示的任意一种压缩装置，解压装置可以是图 17 或图 19 所示的任意一种解压装置。可以理解，该压缩解压系统可以设置于同一电子设备中，也可以分布在不同的电子设备中。

本申请实施例还提供了一种压缩解压系统，该压缩解压系统可以包括第三电子设备和第四电子设备，具体可参见上述各实施例中第三电子设备和第四电子设备的相关描述，此处，不再赘述。

应理解，本申请中第三电子设备、第四电子设备可以是个人计算机（personal computer，PC）、手机、笔记本电脑、平板电脑、服务器、网关、路由器等设备。其中，第三电子设备和第四电子设备可以设置于同一电子设备中；也可以是不同设备，本申请实施例不作限定。

本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程，该流程可以由计算机程序来指令相关的硬件完成，该程序可存储于计算机可读取存储介质中，该程序在执行时，可包括如上述各方法实施例的流程。而前述的存储介质包括：ROM 或随机存储记忆体 RAM、磁碟或者光盘等各种可存储程序代码的介质。

权 利 要 求

1、一种数据压缩方法，其特征在于，用于将原始数据压缩成供解压装置并行解压的一个或多个长度为 L2 的规范压缩数据块，其中，所述解压装置包括多个解压引擎，每个所述解压引擎在一个处理周期内能够对一个所述规范压缩数据块进行解压，所述 L2 为大于 1 的整数，所述方法包括:

执行一次或者多次原始数据块压缩，所述原始数据块压缩包括:

基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数据块，其中，所述原始数据块为所述原始数据中包括的数据。

2、如权利要求 1 所述的方法，其特征在于，所述基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数据块包括:

对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，所述压缩数据块的长度 d 不大于所述 L2;

在所述压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为所述 L2 的所述规范压缩数据块，所述 d 为大于 0 的整数。

3、如权利要求 2 所述的方法，其特征在于，所述原始数据块包括所述原始数据中连续的多个数据，所述原始数据块的长度不大于 L1，所述 L1 为所述解压引擎的出口位宽。

4、如权利要求 3 所述的方法，其特征在于，

在所述原始数据块的长度等于所述 L1 时，与所述原始数据块对应的所述规范压缩数据块中的附加数据为合法码字；或所述附加数据包括无效标志以及无效数据，其中，所述无效标志用于指示所述附加数据需要弃掉；或，

在所述原始数据块的长度小于所述 L1 时，所述附加数据包括无效标志以及无效数据，其中，所述无效标志用于指示所述附加数据需要弃掉。

5、如权利要求 3 或 4 所述的方法，其特征在于，所述对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块包括:

S1、从所述原始数据中获取一个待压缩的数据组，所述数据组包括一个或多个比特的数据;

S2、判断是否需要对所述待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4;

S3、压缩所述待压缩的数据组，压缩完成后执行所述 S1;

S4、将当前已经压缩得到的数据作为所述压缩数据块;

其中，所述判断是否需要对所述待压缩的数据组进行压缩包括：若已被压缩的一个或多个数据组的总长度 x 与所述待压缩的数据组的长度 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度不大于所述 L2，则确定需要进行压缩；若所述

x 与所述Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度大于所述 L2，则确定不需要进行压缩；若所述 x 与所述Δx 之和大于所述 L1，则确定不需要进行压缩。

6、如权利要求 3 或 4 所述的方法，其特征在于，所述对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块包括:

将所述原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块;

在所述临时压缩数据块的长度大于所述 L2 时，将所述长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为所述原始数据块，并将所述原始数据块压缩得到的数据作为所述压缩数据块，其中，所述压缩数据块的长度不大于所述 L2，所述 i 为使得所述压缩数据块不大于所述 L2 的最小正整数;

在所述临时压缩数据块的长度不大于所述 L2 时，将所述长度为 L1 的数据块作为所述原始数据块，将所述临时压缩数据块作为所述压缩数据块。

7、如权利要求 1-6 任一所述的方法，其特征在于，所述 L2 为单个所述解压引擎的入口位宽。

8、一种压缩装置，其特征在于，用于将原始数据压缩成供解压装置并行解压的一个或多个长度为 L2 的规范压缩数据块，其中，所述解压装置包括多个解压引擎，每个所述解压引擎在一个处理周期内能够对一个所述规范压缩数据块进行解压，所述 L2 为大于 1 的整数，包括:

处理模块，用于基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数据块，其中，所述原始数据块为所述原始数据中包括的数据。

9、如权利要求 8 所述的压缩装置，其特征在于，所述处理模块包括:

压缩单元，用于对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，所述压缩数据块的长度 d 不大于所述 L2;

规范单元，用于在所述压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为所述 L2 的所述规范压缩数据块，所述 d 为大于 0 的整数。

10、如权利要求 9 所述的压缩装置，其特征在于，所述原始数据块包括所述原始数据中连续的多个数据，所述原始数据块的长度不大于 L1，所述 L1 为所述解压引擎的出口位宽。

11、如权利要求 10 所述的压缩装置，其特征在于，

在所述原始数据块的长度等于所述 L1 时，与所述原始数据块对应的所述规范压缩数据块中的附加数据为合法码字；或所述附加数据包括无效标志以及无效数据，其中，所述无

效标志用于指示所述附加数据需要弃掉；或，

在所述原始数据块的长度小于所述 L1 时，所述附加数据包括无效标志以及无效数据，其中，所述无效标志用于指示所述附加数据需要弃掉。

12、如权利要求 10 或 11 所述的压缩装置，其特征在于，所述压缩单元具体用于执行如下步骤：

S1、从所述原始数据中获取一个待压缩的数据组，所述数据组包括一个或多个比特的数据；S2、判断是否需要对所述待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4；

S3、压缩所述待压缩的数据组，压缩完成后执行所述 S1；

S4、将当前已经压缩得到的数据作为所述压缩数据块；

其中，所述判断是否需要对所述待压缩的数据组进行压缩包括：若已被压缩的一个或多个数据组的总长度 x 与所述待压缩的数据组的长度Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度不大于所述 L2，则确定需要进行压缩；若所述 x 与所述Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度大于所述 L2，则确定不需要进行压缩；若所述 x 与所述Δx 之和大于所述 L1，则确定不需要进行压缩。

13、如权利要求 10 或 11 所述的压缩装置，其特征在于，所述压缩单元具体用于：

将所述原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块；

在所述临时压缩数据块的长度大于所述 L2 时，将所述长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为所述原始数据块，并将所述原始数据块压缩得到的数据作为所述压缩数据块，其中，所述压缩数据块的长度不大于所述 L2，所述 i 为使得所述压缩数据块不大于所述 L2 的最小正整数；

在所述临时压缩数据块的长度不大于所述 L2 时，将所述长度为 L1 的数据块作为所述原始数据块，将所述临时压缩数据块作为所述压缩数据块。

14、如权利要求 8-13 任一所述的压缩装置，其特征在于，所述 L2 为单个所述解压引擎的入口位宽。

15、一种压缩装置，其特征在于，用于将原始数据压缩成供解压装置并行解压的一个或多个长度为 L2 的规范压缩数据块，其中，所述解压装置包括多个解压引擎，每个所述解压引擎在一个处理周期内能够对一个所述规范压缩数据块进行解压，所述 L2 为大于 1 的整数，所述压缩装置包括：处理器和存储器，其中，所述存储器用于存储数据和程序指令，所述处理器调用所述存储器存储的数据和程序指令，执行：一次或者多次原始数据块压缩，所述原始数据块压缩包括：

基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数

据块，其中，所述原始数据块为所述原始数据中包括的数据。

16、如权利要求 15 所述的压缩装置，其特征在于，所述处理器执行所述基于压缩算法对原始数据块进行处理以得到与所述原始数据块对应的所述规范压缩数据块，具体包括执行:

对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，所述压缩数据块的长度 d 不大于所述 L2;

在所述压缩数据块之后添加长度为 L2-d 的附加数据，从而生成长度为所述 L2 的所述规范压缩数据块，所述 d 为大于 0 的整数。

17、如权利要求 16 所述的压缩装置，其特征在于，所述原始数据块包括所述原始数据中连续的多个数据，所述原始数据块的长度不大于 L1，所述 L1 为所述解压引擎的出口位宽。

18、如权利要求 17 所述的压缩装置，其特征在于，

在所述原始数据块的长度等于所述 L1 时，与所述原始数据块对应的所述规范压缩数据块中的附加数据为合法码字；或所述附加数据包括无效标志以及无效数据，其中，所述无效标志用于指示所述附加数据需要弃掉；或，

在所述原始数据块的长度小于所述 L1 时，所述附加数据包括无效标志以及无效数据，其中，所述无效标志用于指示所述附加数据需要弃掉。

19、如权利要求 17 或 18 所述的压缩装置，其特征在于，所述处理器执行所述对所述原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，具体包括执行如下步骤:

S1、从所述原始数据中获取一个待压缩的数据组，所述数据组包括一个或多个比特的数据;

S2、判断是否需要对所述待压缩的数据组进行压缩，如果需要进行压缩，则执行 S3，否则执行 S4;

S3、压缩所述待压缩的数据组，压缩完成后执行所述 S1;

S4、将当前已经压缩得到的数据作为所述压缩数据块;

其中，所述判断是否需要对所述待压缩的数据组进行压缩包括：若已被压缩的一个或多个数据组的总长度 x 与所述待压缩的数据组的长度 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度不大于所述 L2，则确定需要进行压缩；若所述 x 与所述 Δx 之和不大于所述 L1 且在所述待压缩的数据组被压缩后生成的压缩数据块长度大于所述 L2，则确定不需要进行压缩；若所述 x 与所述 Δx 之和大于所述 L1，则确定不需要进行压缩。

20、如权利要求 17 或 18 所述的压缩装置，其特征在于，所述处理器执行所述对所述

原始数据块通过压缩算法进行独立压缩，得到与所述原始数据块对应的压缩数据块，具体包括执行:

将所述原始数据中长度为 L1 的数据块以数据组为步长进行压缩，得到临时压缩数据块;

在所述临时压缩数据块的长度大于所述 L2 时，将所述长度为 L1 的数据块在去除尾部的 i 个数据组后得到的数据块作为所述原始数据块，并将所述原始数据块压缩得到的数据作为所述压缩数据块，其中，所述压缩数据块的长度不大于所述 L2，所述 i 为使得所述压缩数据块不大于所述 L2 的最小正整数;

在所述临时压缩数据块的长度不大于所述 L2 时，将所述长度为 L1 的数据块作为所述原始数据块，将所述临时压缩数据块作为所述压缩数据块。

21、如权利要求 15-20 任一所述的压缩装置，其特征在于，所述 L2 为单个所述解压引擎的入口位宽。

22、一种具有压缩功能的电子设备，所述电子设备包括压缩装置和处理装置，所述压缩装置为如权利要求 8-14 任意一项权利要求所述的压缩装置或如权利要求 15-21 任意一项权利要求所述的压缩装置；所述处理装置用于向所述压缩装置发送所述原始数据。

23、一种解压装置，其特征在于，包括：第一存储器、M 个解压引擎和第二存储器，其中，

所述第一存储器用于存储多个规范压缩数据块，其中，一个所述规范压缩数据块为对原始数据块进行独立压缩后生成的长度为 L2 的数据块，一个所述规范压缩数据块能够被单个所述解压引擎在一个处理周期内解压完成，M 为大于 1 的整数;

所述 M 个解压引擎用于对所述第一存储器存储的规范压缩数据块进行并行解压，一个所述解压引擎用于解压一个所述规范压缩数据块;

所述第二存储器用于存储所述规范压缩数据块被解压得到的原始数据块，所述规范压缩数据块与所述原始数据块一一对应。

24、如权利要求 23 所述的解压装置，其特征在于，所述解压装置还包括拼接电路，

所述拼接电路用于将所述第二储存器中存储的原始数据块进行拼接，得到原始数据。

25、如权利要求 23 或 24 所述的解压装置，其特征在于，所述 M 个解压引擎中的每一个解压引擎还用于:

在解压得到的原始数据块的长度等于 L1 时或在识别到所述规范压缩数据块中的无效标志时，停止解压操作。

26、如权利要求 23 或 24 所述的解压装置，其特征在于，所述解压装置还包括控制电路，用于:

在第一解压引擎解压得到的原始数据块的长度等于所述 L1 的情况下，停止所述第一解压引擎的解压操作，所述第一解压引擎为所述 N 个解压引擎中的任意一个解压引擎。

27、如权利要求 25 或 26 所述的解压装置，其特征在于，所述解压引擎的出口位宽为所述 L1，所述原始数据块的长度不大于所述 L1。

28、如权利要求 23-27 任意一项权利要求所述的解压装置，其特征在于，所述第二存储器包括分别与所述 M 个解压引擎一一对应的 M 个存储子单元，所述第一存储子单元用于存储所述第一存储子单元对应的解压引擎所解压得到的原始数据块，第一存储子单元为所述 M 个存储子单元中的任意一个存储子单元。

29、一种集成电路，其特征在于，所述集成电路包括如权利要求 23-28 任意一项权利要求所述的解压装置。

30、一种数据解压方法，其特征在于，应用于解压装置，所述解压装置包括 M 个解压引擎，M 为大于 1 的整数，所述方法包括:

获取 N 个规范压缩数据块，其中，所述 N 个规范压缩数据块中任意一个规范压缩数据块为对原始数据块进行独立压缩后生成的长度为 L2 的数据块，一个所述规范压缩数据块能够被单个所述解压引擎在一个处理周期内解压完成，N 为正整数，M≥N;

通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行并行解压，得到 N 个原始数据块，所述规范压缩数据块与所述原始数据块一一对应;

将所述 N 个原始数据块进行拼接，得到原始数据。

31、如权利要求 30 所述的数据解压方法，其特征在于，所述 N 个原始数据块中任意一个原始数据块的长度不大于 L1，所述 L1 为所述解压引擎的出口位宽。

32、如权利要求 30 或 31 所述的数据解压方法，其特征在于，第一解压引擎为所述 N 个解压引擎中的任意一个所述解压引擎，第一规范压缩数据块为所述 N 个规范压缩数据块中的任意一个规范压缩数据块; 所述通过 N 个解压引擎分别对所述 N 个规范压缩数据块进行并行解压，得到 N 个原始数据块，具体包括:

通过所述第一解压引擎对所述第一规范压缩数据块进行解压;

在所述第一解压引擎解压得到的原始数据块的长度等于所述 L1 时，停止所述第一解压引擎对所述第一规范压缩数据块的解压操作，输出所述原始数据块; 或，在所述第一解压引擎识别到无效标志时，停止所述第一解压引擎对所述第一规范压缩数据块的解压操作，输出当前解压得到的原始数据块。

33、一种具有解压功能的电子设备，其特征在于，包括处理器、存储器以及解压装置，所述处理器耦合所述存储器和所述解压装置，其中，所述解压装置为如权利要求 23-28 任

意一项权利要求所述的解压装置。

34、一种具有解压功能的电子设备，其特征在于，包括处理器、存储器以及 M 个解压引擎，所述处理器耦合所述存储器和所述 M 个解压引擎，所述存储器用于存储数据和程序指令，所述处理器调用所述存储器存储的数据和程序指令，实现如权利要求 30-32 任一项所述的数据解压方法。

35、一种压缩解压系统，其特征在于，包括压缩装置和解压装置，所述压缩装置为如权利要求 8-21 任意一项权利要求所述的压缩装置，所述解压装置为如权利要求 23-28 任意一项权利要求所述的解压装置。

36、一种压缩解压系统，其特征在于，包括第一电子设备和第二电子设备，所述第一电子设备为如权利要求 22 所述的具有压缩功能的电子设备，所述第二电子设备为如权利要求 33 或 34 所述的具有解压功能的电子设备。

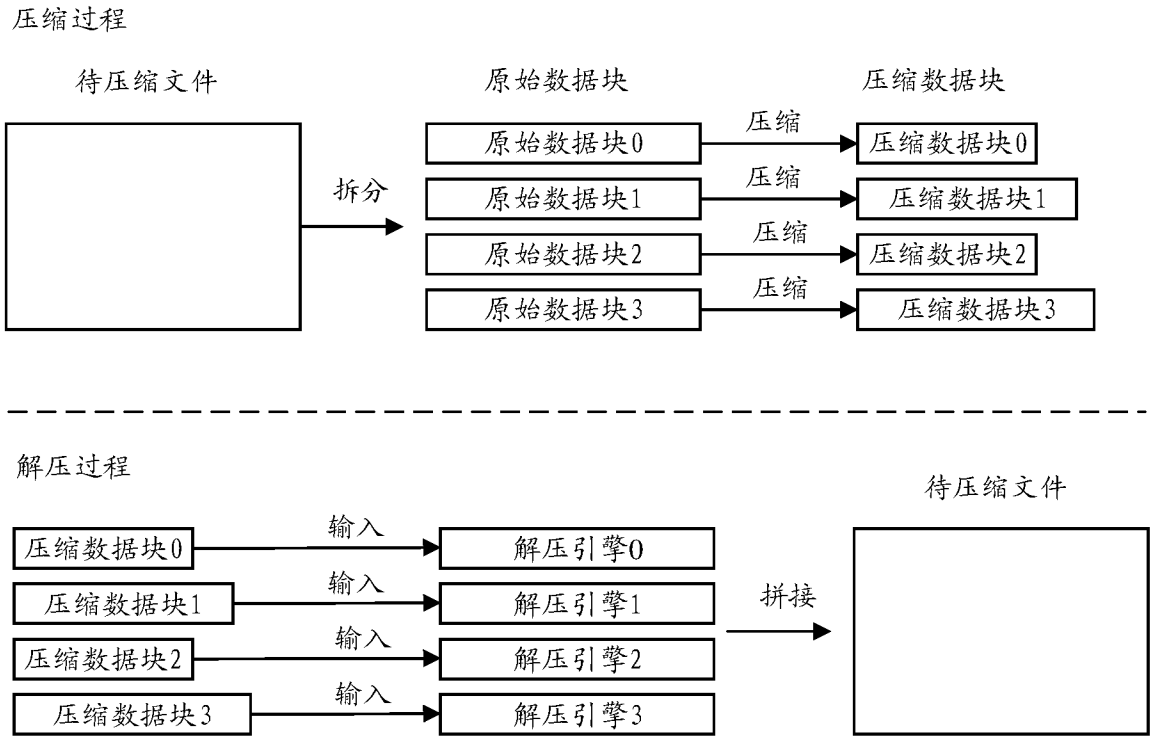

压缩过程
待压缩文件
原始数据块
压缩数据块
拆分
原始数据块0
原始数据块1
原始数据块2
原始数据块3
压缩
压缩
压缩
压缩
压缩数据块0
压缩数据块1
压缩数据块2
压缩数据块3
解压过程
待压缩文件
输入
输入
输入
输入
压缩数据块0
压缩数据块1
压缩数据块2
压缩数据块3
解压引擎0
解压引擎1
解压引擎2
解压引擎3
拼接

图 1

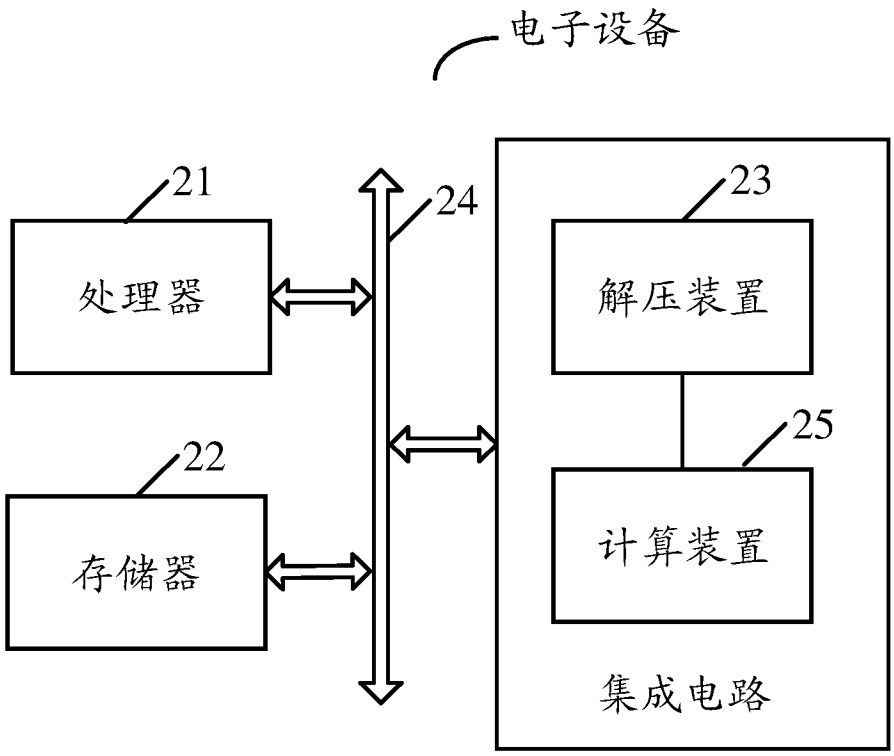

电子设备
21
处理器
22
存储器
24
23
解压装置
25
计算装置
集成电路

图 2

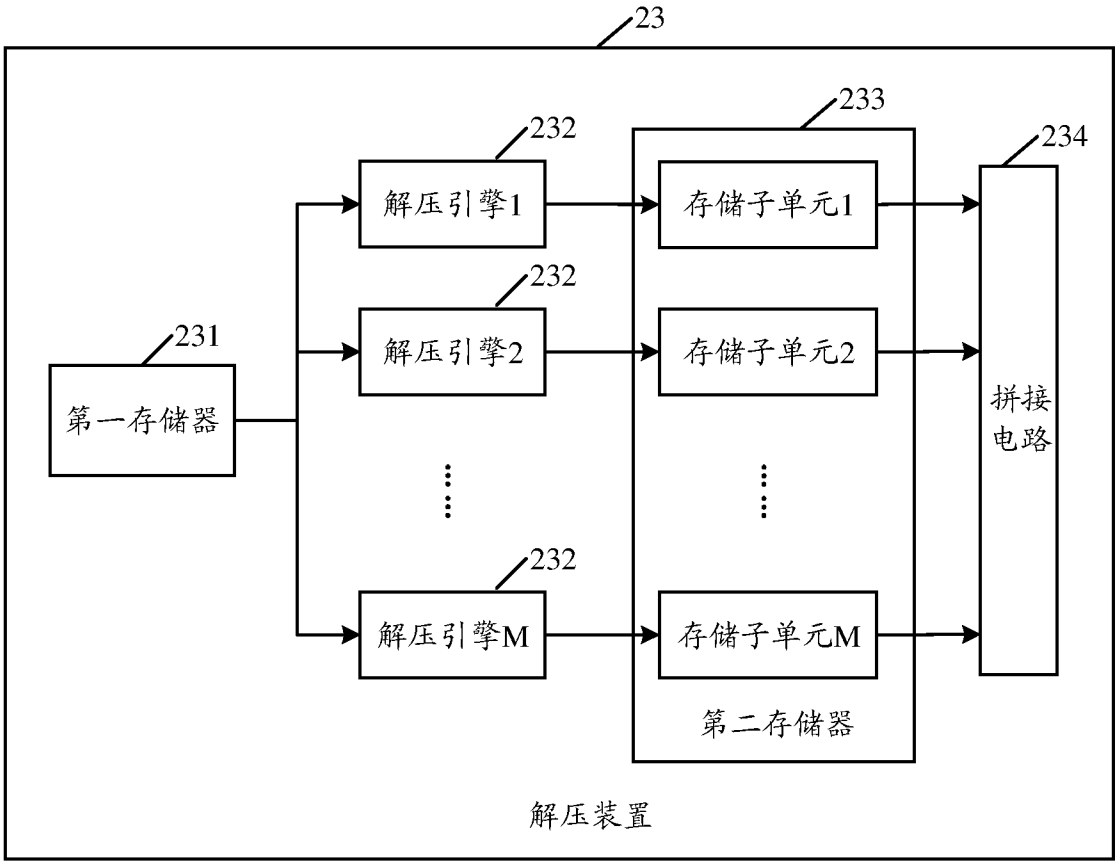

23
233
232
234
解压引擎1
存储子单元1
232
解压引擎2
存储子单元2
231
第一存储器
拼接电路
232
解压引擎M
存储子单元M
第二存储器
解压装置

图 3

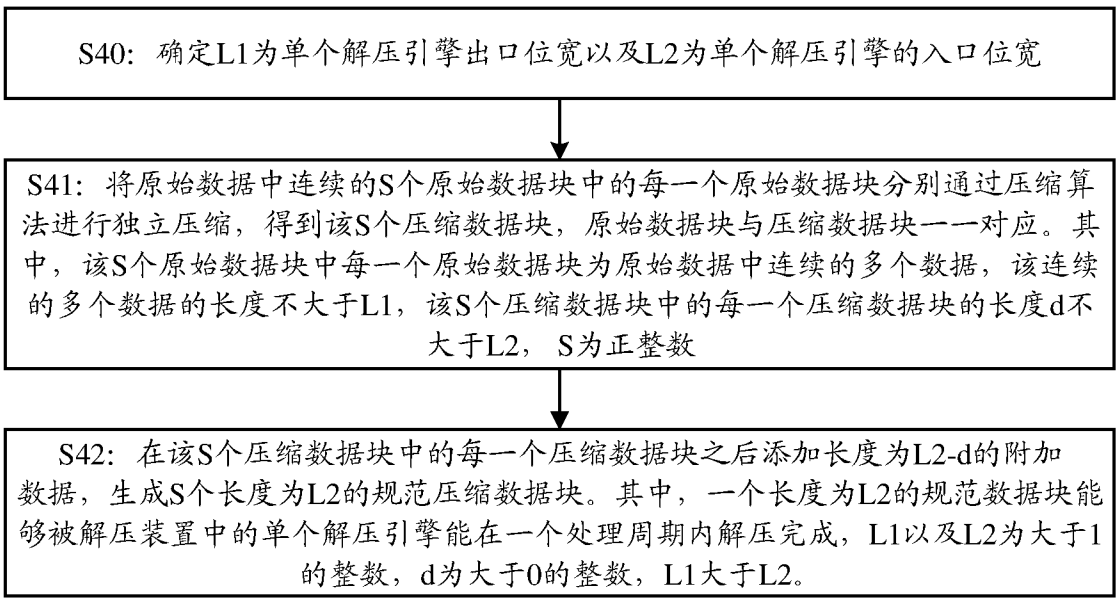

S40：确定L1为单个解压引擎出口位宽以及L2为单个解压引擎的入口位宽
S41：将原始数据中连续的S个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到该S个压缩数据块，原始数据块与压缩数据块一一对应。其中，该S个原始数据块中每一个原始数据块为原始数据中连续的多个数据，该连续的多个数据的长度不大于L1，该S个压缩数据块中的每一个压缩数据块的长度d不大于L2， S为正整数
S42：在该S个压缩数据块中的每一个压缩数据块之后添加长度为L2-d的附加数据，生成S个长度为L2的规范压缩数据块。其中，一个长度为L2的规范数据块能够被解压装置中的单个解压引擎能在一个处理周期内解压完成，L1以及L2为大于1的整数，d为大于0的整数，L1大于L2。

图 4

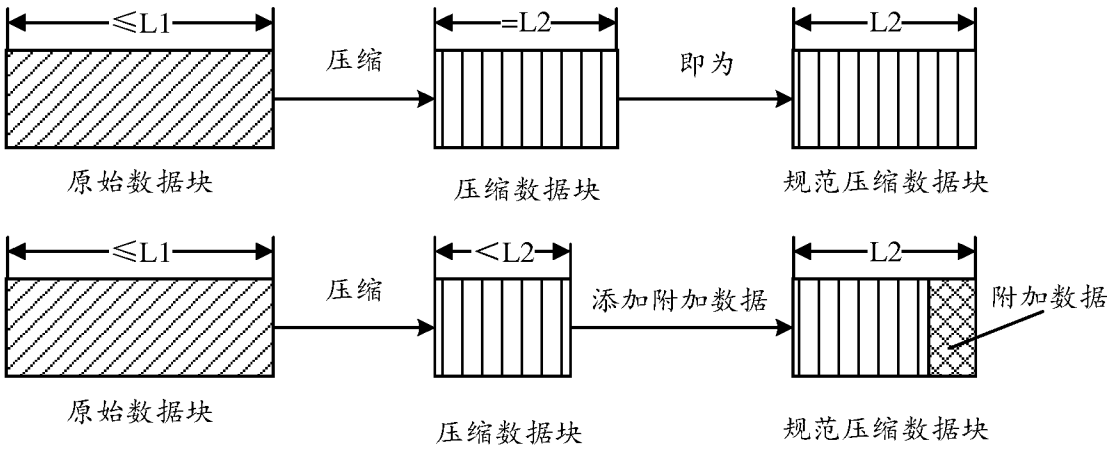

≤L1
压缩
=L2
即为
L2
原始数据块
压缩数据块
规范压缩数据块
≤L1
压缩
＜L2
添加附加数据
L2
附加数据
原始数据块
压缩数据块
规范压缩数据块

图 5

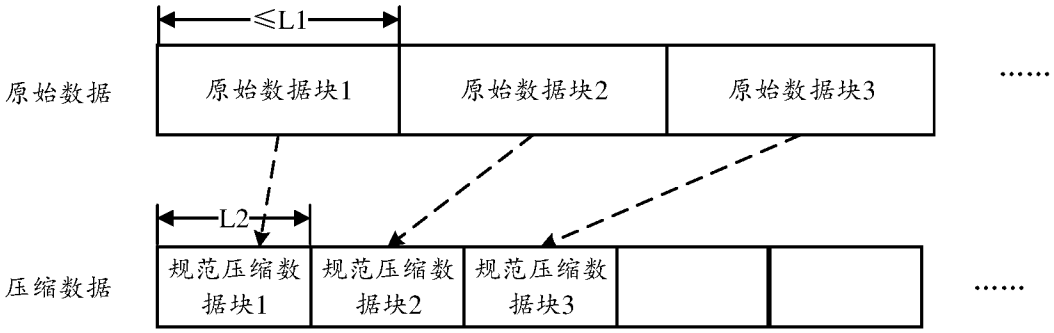

≤L1
原始数据
原始数据块1
原始数据块2
原始数据块3
……
L2
压缩数据
规范压缩数据块1
规范压缩数据块2
规范压缩数据块3
……

图 6A

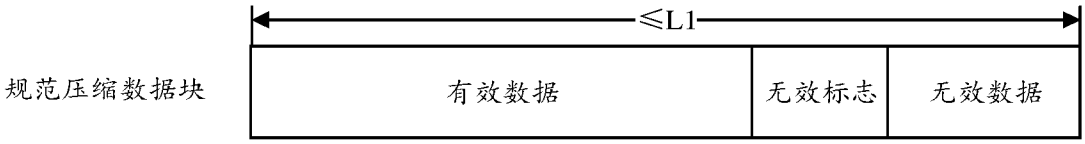

≤L1
规范压缩数据块
有效数据
无效标志
无效数据

图 6B

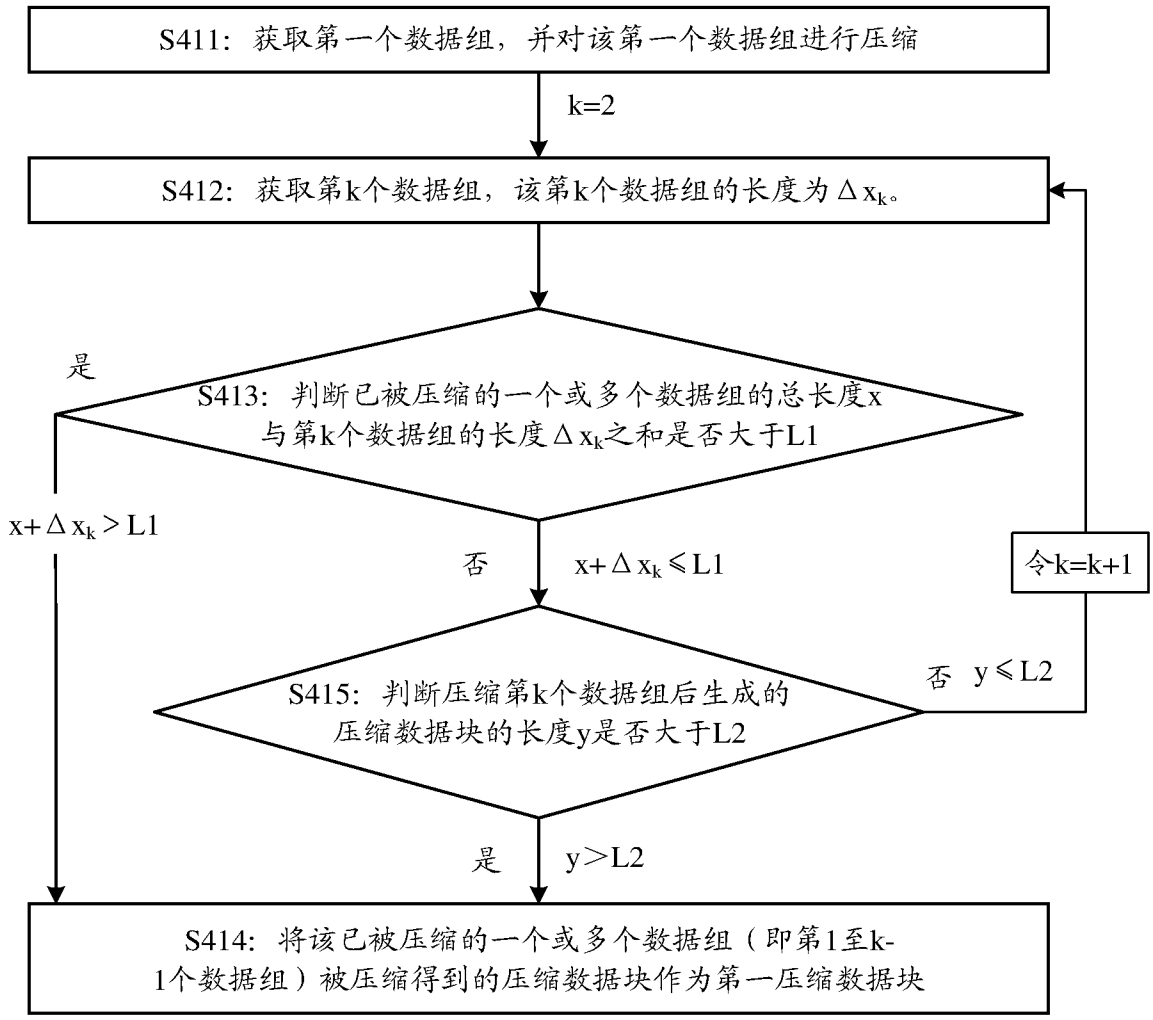

S411：获取第一个数据组，并对该第一个数据组进行压缩
k=2
S412：获取第k个数据组，该第k个数据组的长度为Δx_k。
是
S413：判断已被压缩的一个或多个数据组的总长度x与第k个数据组的长度Δx_k之和是否大于L1
x+Δx_k > L1
否
x+Δx_k ≤ L1
令k=k+1
S415：判断压缩第k个数据组后生成的压缩数据块的长度y是否大于L2
否 y ≤ L2
是
y > L2
S414：将该已被压缩的一个或多个数据组（即第1至k-1个数据组）被压缩得到的压缩数据块作为第一压缩数据块

图 7

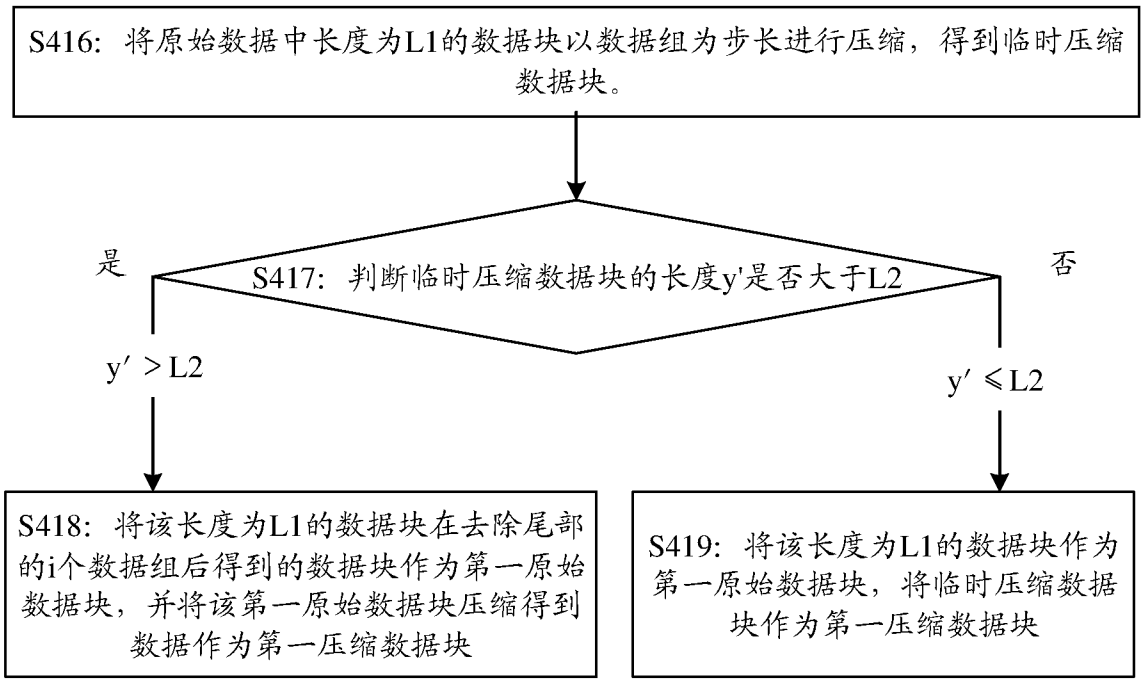

S416：将原始数据中长度为L1的数据块以数据组为步长进行压缩，得到临时压缩数据块。
S417：判断临时压缩数据块的长度y'是否大于L2
是
否
y′ > L2
y′ ≤ L2
S418：将该长度为L1的数据块在去除尾部的i个数据组后得到的数据块作为第一原始数据块，并将该第一原始数据块压缩得到数据作为第一压缩数据块
S419：将该长度为L1的数据块作为第一原始数据块，将临时压缩数据块作为第一压缩数据块

图 8

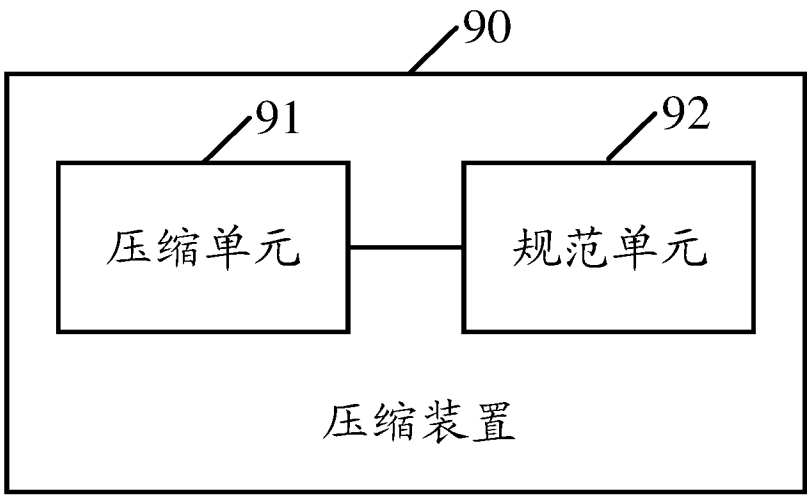

90
91
92
压缩单元
规范单元
压缩装置

图 9

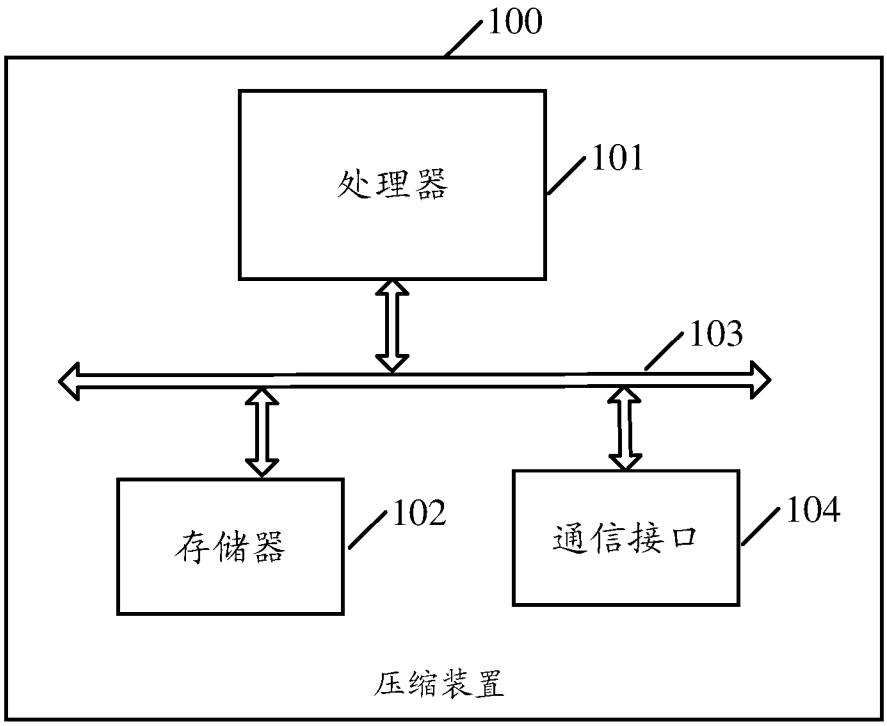

100
处理器
101
103
存储器
102
通信接口
104
压缩装置

图 10

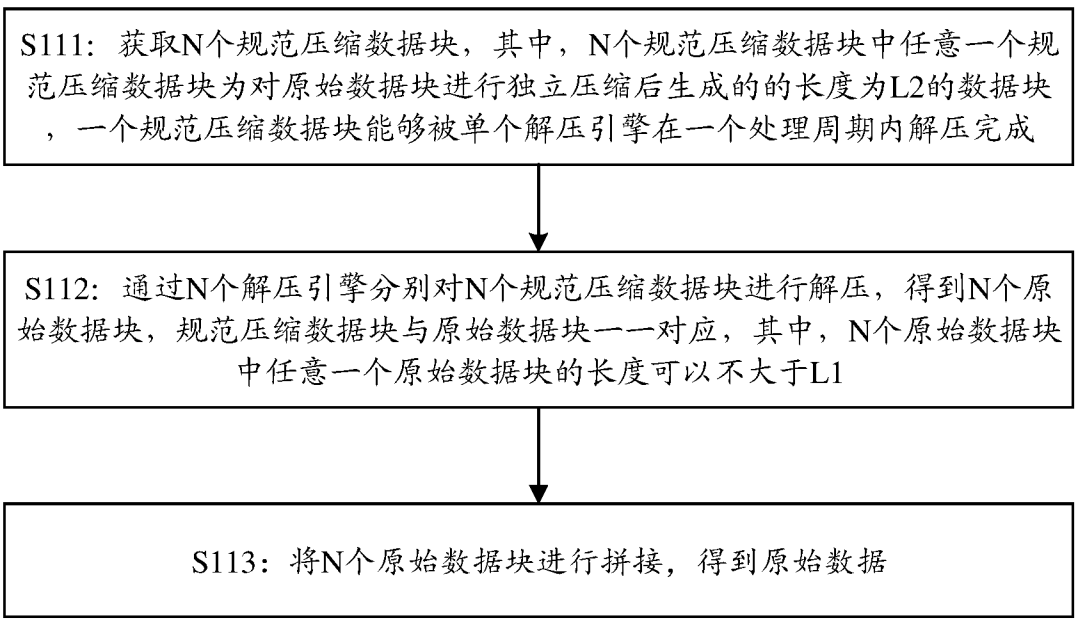

S111：获取N个规范压缩数据块，其中，N个规范压缩数据块中任意一个规范压缩数据块为对原始数据块进行独立压缩后生成的的长度为L2的数据块，一个规范压缩数据块能够被单个解压引擎在一个处理周期内解压完成
S112：通过N个解压引擎分别对N个规范压缩数据块进行解压，得到N个原始数据块，规范压缩数据块与原始数据块一一对应，其中，N个原始数据块中任意一个原始数据块的长度可以不大于L1
S113：将N个原始数据块进行拼接，得到原始数据

图 11

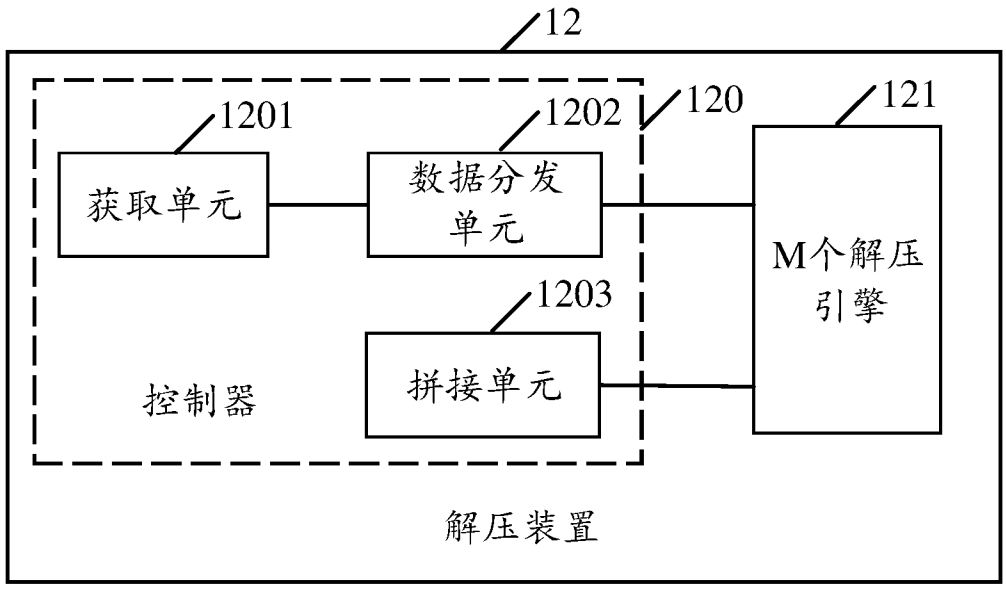

12
1201
1202
120
121
获取单元
数据分发单元
M个解压引擎
1203
拼接单元
控制器
解压装置

图 12

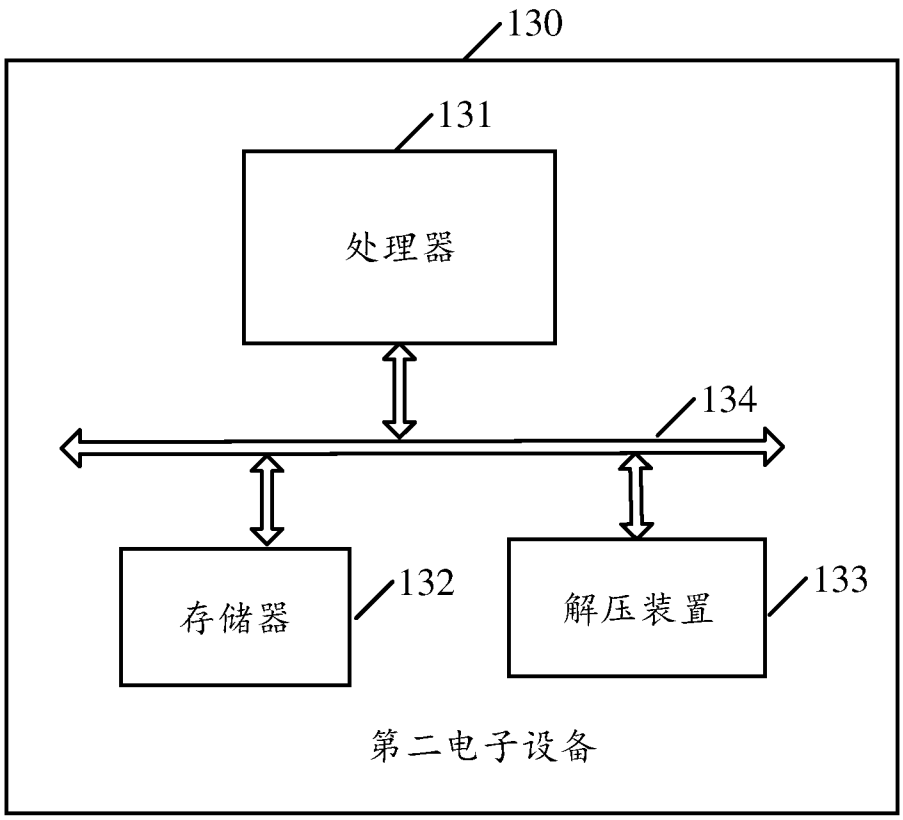

130
131
处理器
134
存储器
132
解压装置
133
第二电子设备

图 13

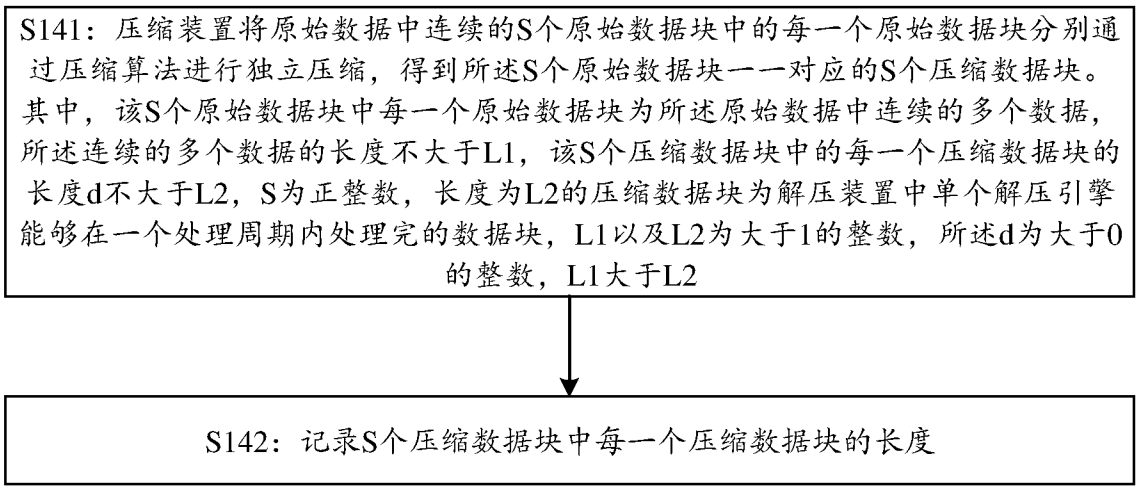

S141：压缩装置将原始数据中连续的S个原始数据块中的每一个原始数据块分别通过压缩算法进行独立压缩，得到所述S个原始数据块一一对应的S个压缩数据块。其中，该S个原始数据块中每一个原始数据块为所述原始数据中连续的多个数据，所述连续的多个数据的长度不大于L1，该S个压缩数据块中的每一个压缩数据块的长度d不大于L2，S为正整数，长度为L2的压缩数据块为解压装置中单个解压引擎能够在一个处理周期内处理完的数据块，L1以及L2为大于1的整数，所述d为大于0的整数，L1大于L2
S142：记录S个压缩数据块中每一个压缩数据块的长度

图 14

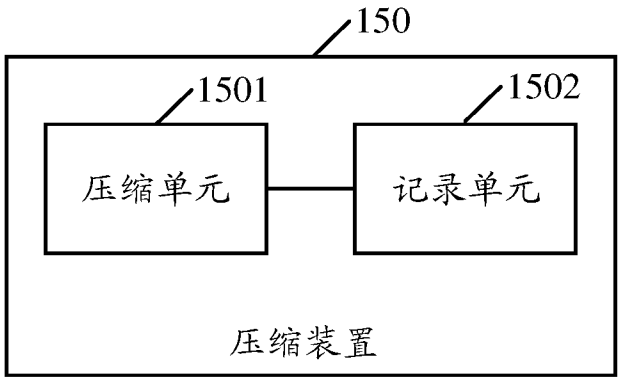

150
1501
1502
压缩单元
记录单元
压缩装置

图 15

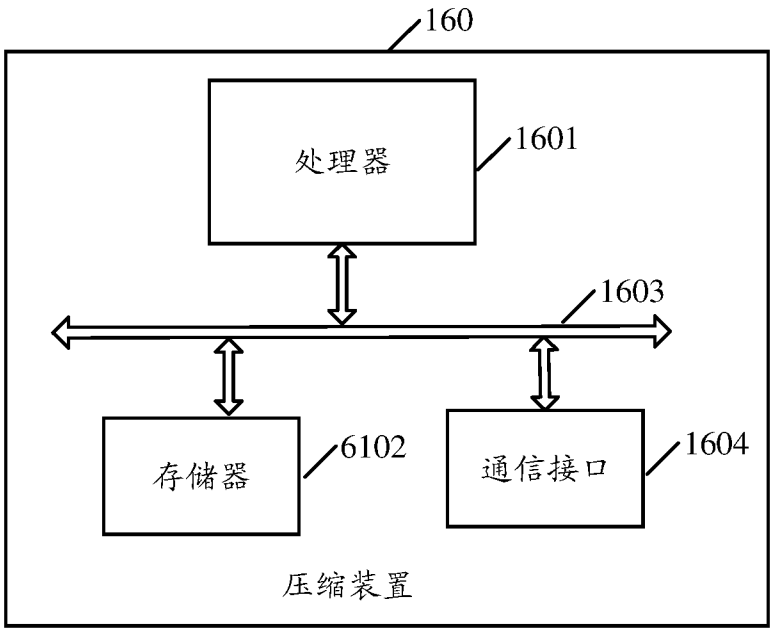

160
处理器
1601
1603
存储器
6102
通信接口
1604
压缩装置

图 16

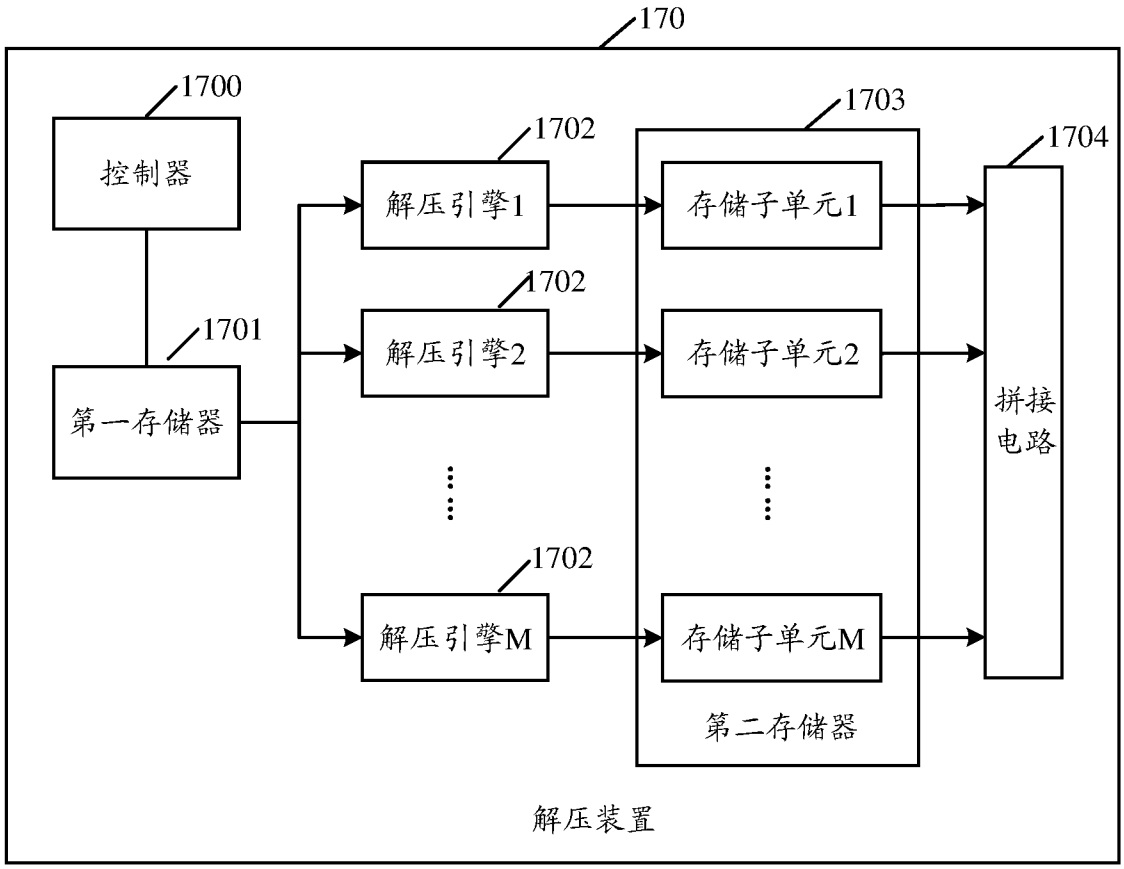

170
1700
控制器
1701
第一存储器
1702
解压引擎1
1702
解压引擎2
1702
解压引擎M
1703
存储子单元1
存储子单元2
存储子单元M
第二存储器
1704
拼接电路
解压装置

图 17

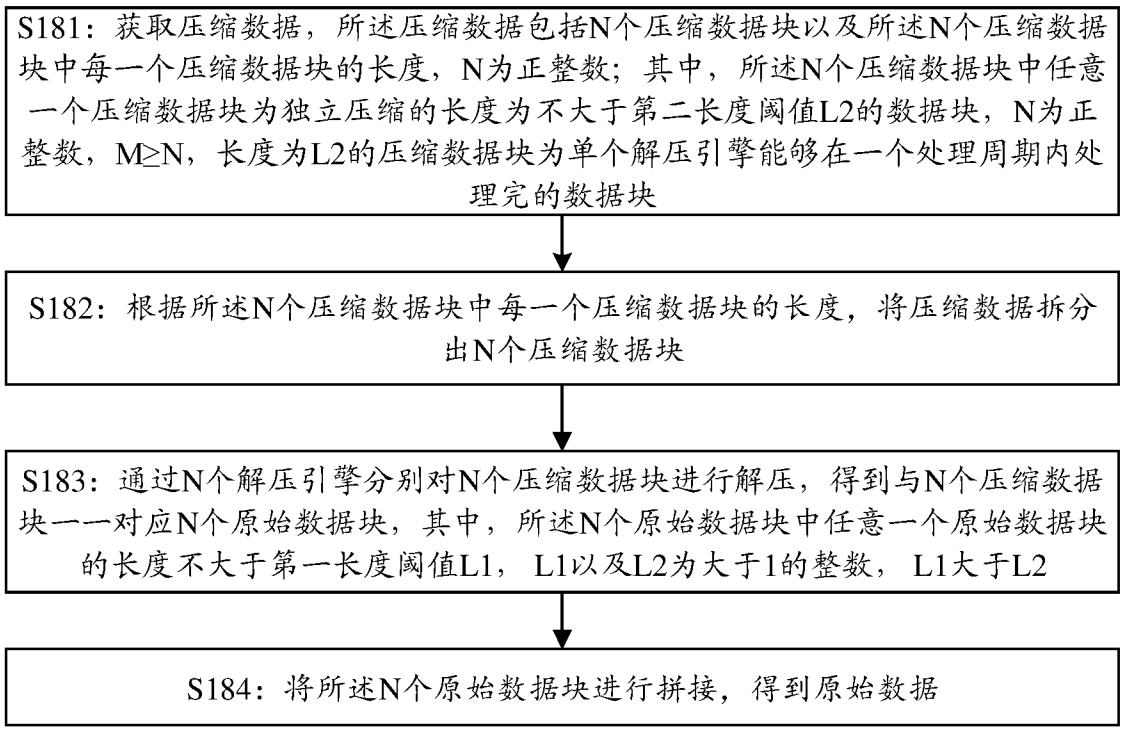

S181：获取压缩数据，所述压缩数据包括N个压缩数据块以及所述N个压缩数据块中每一个压缩数据块的长度，N为正整数；其中，所述N个压缩数据块中任意一个压缩数据块为独立压缩的长度为不大于第二长度阈值L2的数据块，N为正整数，M≥N，长度为L2的压缩数据块为单个解压引擎能够在一个处理周期内处理完的数据块
S182：根据所述N个压缩数据块中每一个压缩数据块的长度，将压缩数据拆分出N个压缩数据块
S183：通过N个解压引擎分别对N个压缩数据块进行解压，得到与N个压缩数据块一一对应N个原始数据块，其中，所述N个原始数据块中任意一个原始数据块的长度不大于第一长度阈值L1，L1以及L2为大于1的整数，L1大于L2
S184：将所述N个原始数据块进行拼接，得到原始数据

图 18

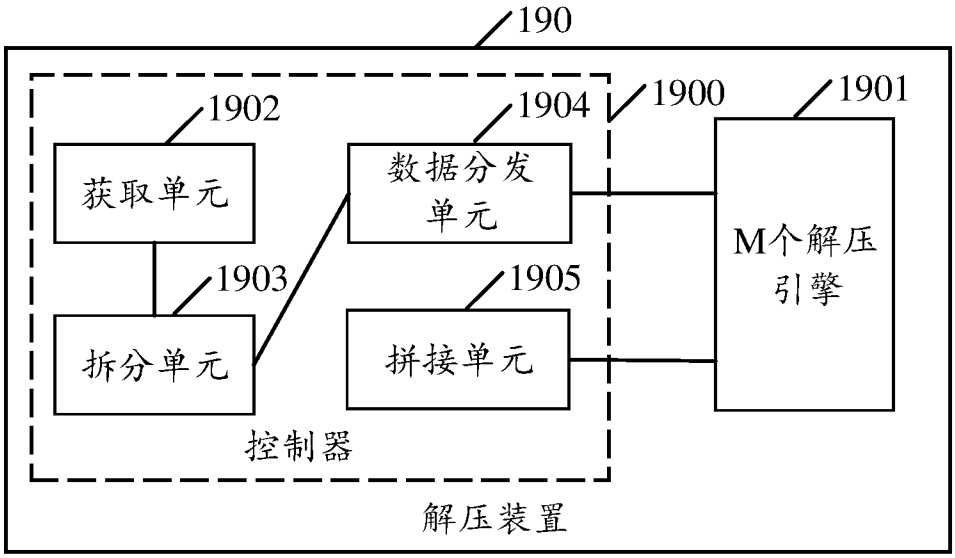

190
1902
获取单元
1904
数据分发单元
1900
1901
M个解压引擎
1903
拆分单元
1905
拼接单元
控制器
解压装置

图 19

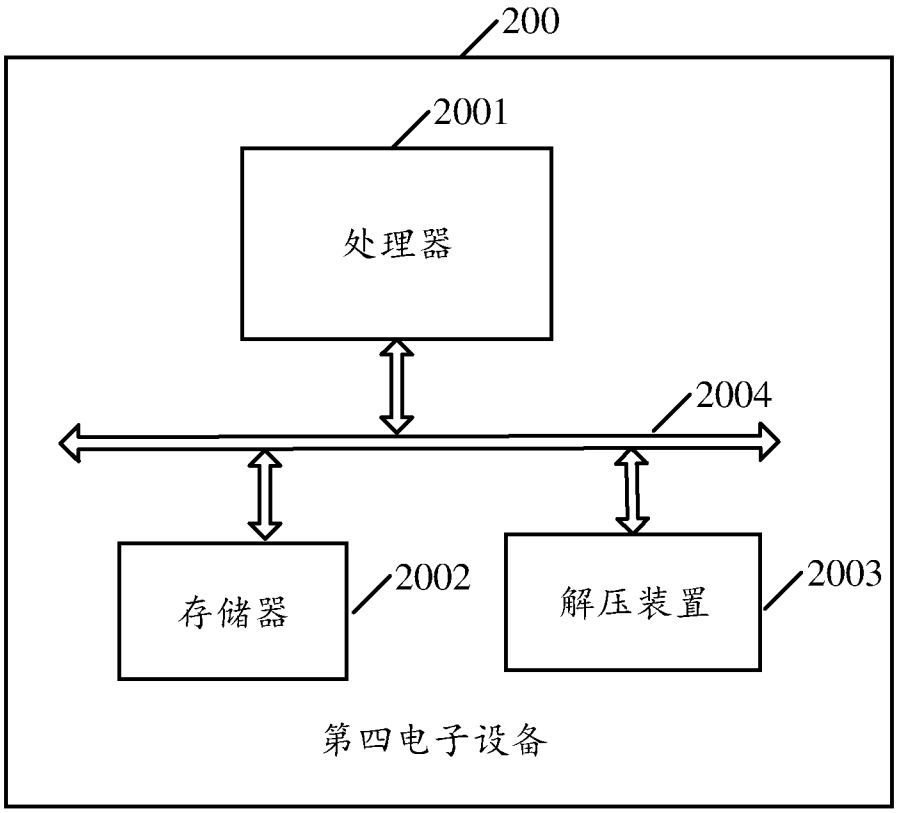

200
2001
处理器
2004
存储器
2002
解压装置
2003
第四电子设备

图 20

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2019/098758

A. CLASSIFICATION OF SUBJECT MATTER

H03M 7/30(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; VEN; WOTXT; EPTXT; USTXT; CNKI: 数据, 压缩, 解压缩, 并行, 等长, 固定长度, 添加, 填充, data, compress, decompress, parallel, same length, fixed length, add, fill

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103384884 A (HUAWEI TECHNOLOGIES CO., LTD.) 06 November 2013 (2013-11-06) description paragraphs 64-129	1-36
Y	CN 1247669 A (THOMSON CONSUMER ELECTRONICS) 15 March 2000 (2000-03-15) description page 2 line 21 to page 4 line 10	1-36
A	US 2011043387 A1 (IBM) 24 February 2011 (2011-02-24) entire document	1-36

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
23 October 2019	**01 November 2019**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2019/098758

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103384884	A	06 November 2013	CN	103384884	B	16 November 2016
				WO	2014089753	A1	19 June 2014
CN	1247669	A	15 March 2000	WO	9827734	A1	25 June 1998
				DE	69719365	D1	03 April 2003
				EP	0945022	B1	26 February 2003
				JP	2001505386	A	17 April 2001
				AU	4601697	A	15 July 1998
				MX	216398	B	12 September 2003
				KR	20000057296	A	15 September 2000
				EP	0945022	A1	29 September 1999
				US	6668015	B1	23 December 2003
				MX	9905603	A1	01 February 2000
				KR	517993	B	29 September 2005
				JP	4627812	B2	09 February 2011
US	2011043387	A1	24 February 2011	US	7982636	B2	19 July 2011

国际检索报告

国际申请号
PCT/CN2019/098758

A. 主题的分类

H03M 7/30(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H03M

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNABS;CNTXT;VEN;WOTXT;EPTXT;USTXT;CNKI:数据，压缩，解压缩，并行，等长，固定长度，添加，填充，data, compress, decompress, parallel, same length, fixed length, add, fill

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
Y	CN 103384884 A (华为技术有限公司) 2013年 11月 6日 (2013-11-06) 说明书第64-129段	1-36
Y	CN 1247669 A (汤姆森消费电子有限公司) 2000年 3月 15日 (2000-03-15) 说明书第2页第21行至第4页第10行	1-36
A	US 2011043387 A1 (IBM) 2011年 2月 24日 (2011-02-24) 全文	1-36

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2019年 10月 23日	2019年 11月 1日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 郑舒玲 电话号码 86-(20)-28950720

表 PCT/ISA/210 (第2页) (2015年1月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2019/098758

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103384884	A	2013年 11月 6日	CN	103384884	B	2016年 11月 16日
				WO	2014089753	A1	2014年 6月 19日
CN	1247669	A	2000年 3月 15日	WO	9827734	A1	1998年 6月 25日
				DE	69719365	D1	2003年 4月 3日
				EP	0945022	B1	2003年 2月 26日
				JP	2001505386	A	2001年 4月 17日
				AU	4601697	A	1998年 7月 15日
				MX	216398	B	2003年 9月 12日
				KR	20000057296	A	2000年 9月 15日
				EP	0945022	A1	1999年 9月 29日
				US	6668015	B1	2003年 12月 23日
				MX	9905603	A1	2000年 2月 1日
				KR	517993	B	2005年 9月 29日
				JP	4627812	B2	2011年 2月 9日
US	2011043387	A1	2011年 2月 24日	US	7982636	B2	2011年 7月 19日