

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y 104698

**Patent dodatkowy
do patentu _____**

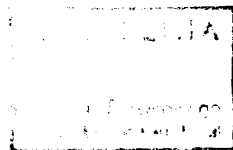
Zgłoszono: 10.01.77 (P.195233)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 06.06.77

Opis patentowy opublikowano: 30.04.1980

Int. Cl². H03K 13/02



Twórca wynalazku: Krzysztof Namysłowski
Uprawniony z patentu: Instytut Badań Jądrowych,
Warszawa (Polska)

Sposób zwiększania rozdzielczości przetworników analogowo-częstotliwościowych

Przedmiotem wynalazku jest sposób zwiększania rozdzielczości przetworników analogowo-częstotliwościowych pracujących w oparciu o metodę całkowania analogowej wielkości wejściowej.

Znane są przetworniki analogowo-częstotliwościowe pracujące w oparciu o metodę całkowania wielkości wejściowej, w których napięcie z integratora porównywane jest ze stałą wartością napięcia odniesienia. W momencie zrównania wartości tych napięć porównywanych w komparatorze następuje generacja impulsu na wyjściu przetwornika i rozładowanie pojemności w integratorze po czym cykl integracji jest powtarzany. Zwiększenie rozdzielczości przetwornika uzyskuje się drogą zmniejszania pojemności w integratorze lub zmniejszania poziomu napięcia odniesienia, co powoduje obniżenie dokładności przetwarzania.

Celem wynalazku jest zwiększenie rozdzielczości przetwornika analogowo-częstotliwościowego bez zmiany stałej całkowania i napięcia odniesienia przy wykorzystaniu sygnału napięciowego z wyjścia integratora oraz sygnału częstotliwościowego z wyjścia przetwornika.

Istota wynalazku polega na tym, że napięcie z wyjścia integratora w przetworniku analogowo-częstotliwościowym porównywane jest w czasie każdego okresu całkowania z napięciem schodkowym otrzymywanym z przetwornika cyfrowo-analogowego przy czym w momentach zrównania narastającego na wyjściu integratora napięcia z napięciem z przetwornika cyfrowo-analogowego następuje generacja impulsu który włącza następny kwant napięcia na wyjściu przetwornika cyfrowo-analogowego, a impulsy z wyjścia przetwornika analogowo-częstotliwościowego powodują zerowanie przetwornika cyfrowo-analogowego po każdym cyklu całkowania. Częstotliwość impulsów generowanych w momentach zrównania napięć z integratora i przetwornika cyfrowo-analogowego jest pomnożona przez liczbę kwantów napięcia przypadających na jeden okres całkowania częstotliwością wyjściową przetwornika analogowo-częstotliwościowego.

Zasadniczą korzyścią stosowania sposobu według wynalazku jest możliwość zwiększania rozdzielczości przetwornika bez zmiany wymagań odnośnie parametrów integratora i komparatora przetwornika. Przy wymaganych dużych zdolnościach rozdzielczych wymagania co do szybkości działania integratora i komparatora są znacznie wyższe niż np. w przetwornikach działających w oparciu o metodę podwójnej integracji.

Stosując sposób zwiększania rozdzielczości według wynalazku dla tego samego układu przetwornika uzyskuje się zwiększenie dokładności i szybkości przetwarzania. Zwiększając w przetworniku dokładność drogą zwiększania stałej całkowania lub/i napięcia odniesienia zmniejsza się częstotliwość wyjściową którą z kolei można zwiększyć stosując do przetwornika sposób według wynalazku.

Przedmiot wynalazku jest pokazany na przykładzie wykonania, odtworzonym na rysunkach, gdzie fig. 1 przedstawia przebiegi czasowe charakterystyczne dla sposobu zwiększenia rozdzielczości według wynalazku, a fig. 2 – układ blokowy zwiększania rozdzielczości przetwornika analogowo-częstotliwościowego.

Impulsy a są impulsami z wyjścia przetwornika analogowo – częstotliwościowego a częstotliwość ich powtarzania jest zależna od wartości podawanego na wejście przetwornika sygnału analogowego. Impulsy te generowane są w przetworniku przy końcu każdego cyklu całkowania w momencie gdy napięcia z wyjścia integratora b osiąga wartość równą ustalonej wartości progowej. W przetworniku w momencie wystąpienia tego impulsu następuje rozładowanie pojemności w integratorze i zmiana napięcia b na wyjściu integratora do wartości początkowej. Przebieg b jest typowym dla przetwornika analogowo-częstotliwościowego przebiegiem napięcia na wyjściu integratora. Przebieg c obrazuje zmianę napięcia na wyjściu przetwornika cyfrowo-analogowego w czasie porównywania tego napięcia z napięciem z wyjścia integratora. Impulsy d generowane są w momentach zrównania napięć b i c. Porównywanie napięć b i c i generacja impulsów d następuje w czasie całego cyklu całkowania przy czym impulsy a powodują na końcu cyklu także powrót napięcia c do stanu początkowego.

Stosowanie sposobu zwiększania rozdzielczości według wynalazku jest wyjaśnione na przykładzie układu z fig. 2. Sygnał analogowy podlegający przetwarzaniu doprowadzony jest do wejścia we przetwornika analogowo – częstotliwościowego 1. Na jednym z wyjść otrzymuje się sygnał częstotliwościowy a przy czym częstotliwość powtarzania impulsów jest proporcjonalna do wartości wielkości analogowej podawanej na wejście we. Na drugie wyjście doprowadzany jest sygnał b bezpośrednio z wyjścia integratora w przetworniku analogowo-częstotliwościowym 1. Impulsy a wprowadzane są na wejście zerujące licznika 4 sterującego przetwornik cyfrowo-analogowy 5. Sygnał b doprowadzany jest do jednego wejścia komparatora 2 a na drugie wejście doprowadzony jest sygnał analogowy c z wyjścia przetwornika cyfrowo-analogowego 5. Sygnał z wyjścia komparatora 2 podawany jest do układu multiwibratora 3. Na wyjściu multiwibratora 3 otrzymuje się sygnał częstotliwościowy d, podawany do licznika 4 sterującego przetwornik cyfrowo-analogowy 5.

Działanie układu z fig. 2 jest następujące. W momencie wystąpienia impulsu a (fig. 1) następuje zmiana wartości napięcia b na wyjściu integratora. Jednocześnie impuls a powoduje wyzerowanie licznika 4 i na wejście przetwornika cyfrowo-analogowego 5 (fig. 2) podawany jest stan odpowiadający najniższej wartości analogowej na wyjściu przetwornika cyfrowo-analogowego 5. Zgodnie z przebiegami z fig. 1 na wejściu komparatora 2 (fig. 2) po wystąpieniu impulsu a napięcie z integratora jest mniejsze niż napięcie c z wyjścia przetwornika cyfrowo-analogowego 5. Napięcie z wyjścia integratora rośnie w cyklu całkowania i w momencie zrównania z napięciem z przetwornika cyfrowo-analogowego 5 na wyjściu komparatora 2 następuje skokowa zmiana stanu powodująca generację impulsu w multiwibratorze 3. Impulsy d z wyjścia multiwibratora 3 podawane są do licznika 4 którego wyjście cyfrowe steruje przetwornik cyfrowo-analogowy 5. Po wystąpieniu pierwszego w danym cyklu całkowania impulsu d następuje zmiana stanu licznika 4 o jeden bit i skokowa zmiana stanu napięcia na wyjściu przetwornika cyfrowo-analogowego 5 o jeden kwant napięcia, oraz powrót do poprzedniego stanu napięcia na wyjściu komparatora 2 gdyż napięcie c z przetwornika cyfrowo-analogowego 5 jest większe od napięcia a z integratora w przetworniku analogowo-częstotliwościowym 1. Gdy rosnące napięcie b osiągnie wartość napięcia c zwiększonego o jeden kwant następuje znowu zmiana stanu komparatora 2, generacja impulsu d na wyjściu multiwibratora 3, skokowy przyrost o jeden kwant, napięcia c na wyjściu przetwornika cyfrowo-analogowego 5.

Na figurze 1 przykładowo podano skokową zmianę na wyjściu przetwornika cyfrowo-analogowego 5 o pięć kwantów, co powoduje generację pięciu impulsów d w czasie jednego cyklu całkowania. Powoduje to pięciokrotne zwiększenie częstotliwości impulsów na wyjściu układu w stosunku do częstotliwości impulsów a otrzymywanych z przetwornika analogowo-częstotliwościowego 1. Jeżeli w czasie cyklu całkowania porównuje się napięcie z integratora z napięciem schodkowym składającym się z n kwantów to otrzymana częstotliwość wyniesie $nx f$ gdzie f jest częstotliwością impulsów wyjściowych przetwornika analogowo-częstotliwościowego 1. Zwiększenie n-krotnie częstotliwości odpowiadającej przetwarzanej wielkości analogowej odpowiada n-krotnemu zwiększeniu rozdzielczości całego układu bez zmiany pozostałych parametrów przetwornika analogowo-częstotliwościowego 1.

Zastrzeżenie patentowe

Sposób zwiększania rozdzielczości przetworników analogowo-częstotliwościowych pracujących w oparciu o metodę całkowania analogowej wielkości wejściowej, z n a m i e n n y t y m , że napięcie (b) z wyjścia integratora porównuje się w każdym cyklu całkowania z napięciem schodkowym (c) przy czym dla każdego zrównania napięć (b i c) generuje się impuls (d), który powoduje zwiększenie o kwant napięcie (c), a impulsy częstotliwościowe (a) z wyjścia przetwornika powodują powrót napięcia (c) do wartości początkowej po każdym cyklu całkowania.

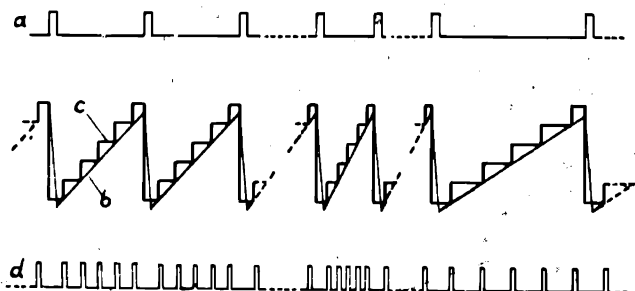


fig. 1

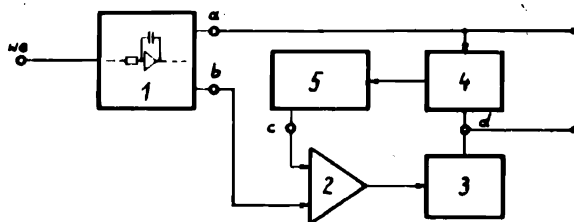


fig. 2