

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-282405

(P2010-282405A)

(43) 公開日 平成22年12月16日(2010.12.16)

(51) Int.Cl.

G06F 13/362 (2006.01)

F I

G06F 13/362 510B

テーマコード (参考)

5B061

審査請求 未請求 請求項の数 3 O L (全 21 頁)

(21) 出願番号 特願2009-134981 (P2009-134981)
 (22) 出願日 平成21年6月4日(2009.6.4)

(71) 出願人 302062931
 ルネサスエレクトロニクス株式会社
 神奈川県川崎市中原区下沼部1753番地
 (74) 代理人 100064746
 弁理士 深見 久郎
 (74) 代理人 100085132
 弁理士 森田 俊雄
 (74) 代理人 100083703
 弁理士 仲村 義平
 (74) 代理人 100096781
 弁理士 堀井 豊
 (74) 代理人 100109162
 弁理士 酒井 将行
 (74) 代理人 100111246
 弁理士 荒川 伸夫

最終頁に続く

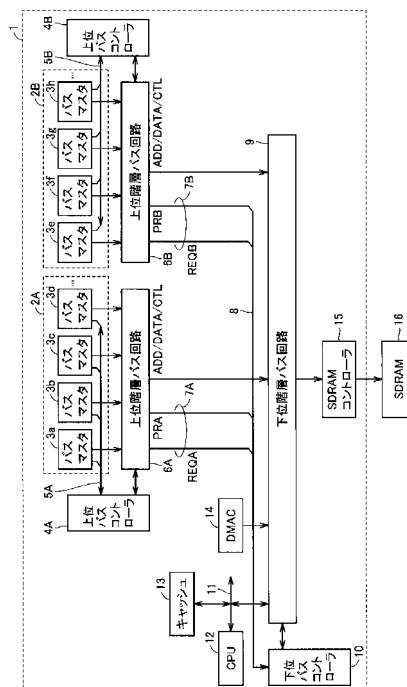
(54) 【発明の名称】 データ処理システム

(57) 【要約】

【課題】固定優先順位バスアクセス調停方式を用いる階層バス構造において、システム動作に応じて優先順位が更新される場合においても、バスアクセス要求の調停を正確に実行する。

【解決手段】複数の上位階層バス回路(6A, 6B)各々において、対応のバスマスタ群(2A, 2B)に含まれるバスマスタのアクセス要求を優先順位に従って調停し、アクセス要求が許可された選択バスマスタの優先順位情報を示す優先順位伝達信号(PRA, PRB)を下位階層のバスコントローラ(10)へ転送する。下位階層バス回路(9)において、下位バスコントローラが、転送された優先順位伝達信号(PRA, PRB)に従ってアクセス要求の調停を実行して、優先順位の高い上位階層バス回路またはバスマスタを選択する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

各々が優先順位が与えられるとともに予め割当てられた処理を実行する1以上のバスマスタを各々が含む複数のバスマスタ群、

各バスマスタ群に対応して配置され、各々が対応のバスマスタ群からの情報を転送する複数の第1のバス、

各前記第1バスに対応して配置され、各々が対応のバスマスタ群からのアクセス要求を優先順位に基いて調停するとともにアクセスが許可されたバスマスタの優先順位を示す優先順位信号を伝達する複数の第1バスコントローラ、

前記複数の第1バスに共通に配置される第2のバス、

前記複数の第1のバスに共通にかつ前記第2のバスに対応して配置され、各前記第1のバスからのアクセス要求を、伝達された優先レベル信号に基いて調停するとともに、アクセスが許可されたバスマスタの優先順位を示す優先順位信号を前記第2バスの下位階層に転送するとともに前記アクセス許可されたバスマスタからの転送情報を前記第2のバスを介して下位階層へ転送する第2バスコントローラを備える、データ処理システム。

10

【請求項 2】

前記データ処理システムは、各前記第1バスに対応して配置され、各々が対応の第1バスと前記第2バスとの間の通信を調整する複数のバスブリッジをさらに備え、

各前記バスブリッジは、対応の第1バスコントローラから転送された優先順位伝達信号を対応のバスマスタからの転送情報とともに順次格納して出力するキューバッファを備える、請求項1記載のデータ処理システム。

20

【請求項 3】

前記キューバッファは、複数段のキューバッファレジスタを含み、

各前記バスブリッジは、さらに、

各前記のキューバッファレジスタの格納する優先順位伝達信号および対応の第1バスコントローラから転送される優先順位伝達信号とを受け、最も高い優先順位を示す優先順位伝達信号を選択して前記第2バスコントローラへ転送する最優先セレクトを備え、

前記キューバッファは、ファーストイン・ファーストアウト態様で格納されたバスマスタからの転送情報を順次第2バスに転送する、請求項2記載のデータ処理システム。

30

【発明の詳細な説明】**【技術分野】****【0001】**

この発明は、情報（データ）を処理するデータ処理システムに関し、特に、上位バスおよび下位バスの階層化されたバス構造を有するデータ処理システムの処理の効率化を実現するためのバスのアクセス制御に関する。

【背景技術】**【0002】**

携帯端末機器および車載情報機器などにおいては、音声信号および画像信号などの情報を処理することが要求される。複数種類の情報を統合的に処理するために、マルチメディア用システム L S I（大規模集積回路装置）が用いられる。このマルチメディアシステム L S I は、画像圧縮、画像処理、画像表示および音声処理などの多くのモジュールを含む。これらのモジュールにおいて処理に必要とされるデータは、たとえばクロック同期型ダイナミック・ランダム・アクセス・メモリ（S D R A M）に格納されるのが一般的である。S D R A M へアクセスを行なうモジュールと S D R A M とは、内部バスおよび S D R A M コントローラを介して結合される。

40

【0003】

複数のモジュールがバスを介して S D R A M に並行してアクセス要求を発行した場合、これらのアクセス競合を調停するために、バスコントローラが設けられる。このバスアクセス要求の調停方式には、固定優先方式およびラウンドロビン方式等種々の方式がある。固定優先方式においては、各モジュールに予め優先順位が割当てられており、優先順位の

50

高いモジュールにバスアクセス権を与える。ラウンドロビン方式においては、モジュールに対するバスアクセス権の優先順位が、順次更新され、一度バスアクセスを実行したモジュールに対し低いバスアクセス優先順位が割当てられる。

【 0 0 0 4 】

しかしながら、このようなバスアクセス権調停方式においては、ある優先順位の低いモジュールが、長期にわたってバスアクセスを行なうことができず、処理が中断され、処理効率が低下する可能性がある。

【 0 0 0 5 】

このようなモジュールの待ち時間を調整することを図る構成が、特許文献 1（特開 2 0 0 8 - 2 0 3 9 8 9 号公報）および特許文献 2（特開 2 0 0 3 - 1 6 7 8 4 2 号公報）に示されている。特許文献 1 においては、バスアクセス要求を発行するバスマスタとバスマスタによりアクセスが要求されるバススレーブとを有するシステム構成において、バスマスタのバス使用要求待ち時間に応じてバス使用要求を選択する。各バスマスタの待ち合わせ時間に応じてバスアクセス権を与えることにより、各バスマスタの待ち合わせ時間を平均化することを図る。

10

【 0 0 0 6 】

特許文献 2 に示される構成においては、第 1 および第 2 のバスの間にバスブリッジを設ける。第 1 および第 2 のバスには、それぞれ、複数のエージェントが接続される。バスブリッジ内において各エージェントのトランザクションの処理回数をモニタし、トランザクション回数に応じてバス使用要求を発行するエージェントの優先順位を変更する。処理回数の多いエージェントの優先順位を低下させることにより、優先順位の低いエージェントの待ち時間を低減することを図る。

20

【 先行技術文献 】

【 特許文献 】

【 0 0 0 7 】

【 特許文献 1 】 特開 2 0 0 8 - 2 0 3 9 8 9 号公報

【 特許文献 2 】 特開 2 0 0 3 - 1 6 7 8 4 2 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

マルチメディア用システム L S I においては、階層バス構造が用いられる。この階層バス構造においては、バスが上位階層バスおよび下位階層バスに分割される。上位階層バスが複数設けられ、各上位階層バスに 1 つの処理に関連するモジュールを並列に接続する。たとえば、第 1 の上位階層バスには、画像処理に関連するモジュールを接続し、画像表示に関連するモジュールを別の第 2 の上位階層バスに接続する。これらの第 1 および第 2 の上位階層バスが、下位階層バスに結合される。上位階層バスを分割することにより、各上位階層バスの負荷容量を低減するとともに、モジュールとバスの間の配線錯綜を回避する。

30

【 0 0 0 9 】

いま、バスアクセス調停が固定優先方式に従って行なわれるデータ処理システムを想定する。また、以下の説明において、アクセス要求を発行するモジュールを、「バスマスタ」と称し、このバスマスタによりアクセスされるモジュールを、「バススレーブ」と称す。この固定優先方式においては、各バスマスタに対しては、固定的に優先順位が与えられる。この優先順位は、以下のようにして定められる。すなわち、マルチメディア用システム L S I においては、S D R A M を含むバスシステムは、いくつかのバスマスタに対してリアルタイム応答をすることが要求される。ここで、「リアルタイム応答」は、バスマスタがバスアクセス要求を発行してからデータ転送が完了するまでの処理が、必ず、システムで決まる制限時間内で行なわれることを意味する。

40

【 0 0 1 0 】

このリアルタイム応答が必要なバスマスタに対しては、その制限時間が短い順に高い優

50

先順位を与える。固定優先調停方式を用いる階層バス構造においては、従来、データ転送制限時間に基づいてバスマスタをグループ化し、各上位階層バスに接続する。この場合、各バスマスタ群においてバスマスタに対して固定優先順位が与えられており、異なるバスマスタ群においては、同じ優先順位が割当てられるバスマスタが存在する。したがって、各上位階層バスに対しても、下位階層バスに対する優先順位が割当てられる。バスの優先順位およびバスマスタ群内の優先順位により、各バスマスタに対する優先順位が固定的に設定される。

【 0 0 1 1 】

異なる上位階層バスから同じ優先順位のバスマスタのアクセス要求が下位階層バスに発行されても、下位階層バスにおいては、優先順位の高い上位階層バスからのアクセス要求を受付ける。

10

【 0 0 1 2 】

しかしながら、マルチメディアシステムにおいては、バスマスタが有するデータ転送の制限時間は、システムの処理モードに応じて異なる場合がある。たとえば、画像表示において表示モードが変更される場合、画像データを S D R A M への転送速度を速くする必要が生じる場合がある。この場合、対応のバスマスタのデータ転送制限時間が、短くされる。

【 0 0 1 3 】

いま、第 1 の上位階層バスおよび第 2 の上位階層バスが設けられ、下位階層バス回路またはバススレーブに対する第 1 の上位階層バスの優先順位が、第 2 の上位階層バスよりも高い階層バス構造を考える。また、第 1 の上位階層バスに含まれるバスマスタの転送制限時間よりも、第 2 の上位階層バスに接続されるバスマスタの転送制限時間が短くされる状態を考える。この場合、第 1 および第 2 の上位階層バスは、下位階層バスに対してそれぞれ固定的に優先順位が割当てられている。これらの第 1 および第 2 の上位階層バスから同時に下位階層バスに対してアクセス要求を発行した場合、優先順位の高い第 1 の上位階層バスからのアクセス要求が許可される。

20

【 0 0 1 4 】

第 2 の上位階層バスのバスマスタのほうがデータ転送制限時間が短く、実質的には第 1 の上位階層バスからのアクセス要求を発行するバスマスタよりも優先順位を高くする必要がある。しかしながら、従来の固定優先調停方式においては、データ転送制限時間の長い第 1 の上位階層バスのバスマスタが選択されることとなる。この結果、固定優先方式におけるデータ転送制限時間の短いバスマスタのアクセスを優先するという原則を維持することができず、データ処理を効率的に行なうことができなくなるという問題が生じる。

30

【 0 0 1 5 】

また、階層バス構造を有するデータ処理システムにおいては、固定優先方式に従ってバスアクセスを調停する構成でない場合においても、バスマスタの実効的優先順位が変更される場合、同様に、上位階層バスの下位階層バスに対するアクセスの調停の問題が生じる。

【 0 0 1 6 】

前述の特許文献 1 および特許文献 2 においては、1 つの上位階層バスに接続されるバスマスタまたはエージェントの間で、待ち時間またはトランザクション処理回数に応じて優先順位を変更して、バスアクセス権利を割当てている。しかしながら、複数の上位階層バスが下位階層バスに対して並列に配置される階層バス構造における下位階層バスに対する上位階層バス間のアクセス調停の構成については何ら考察していない。

40

【 0 0 1 7 】

それゆえ、この発明の目的は、複数の上位階層バスが下位階層バスに対して設けられる階層バス構造において、確実に、バスマスタの実効的優先順位が変更される場合においても、優先順位の決定原則を維持してバスアクセスの調停を行なうことのできるデータ処理システムを提供することである。

【 0 0 1 8 】

50

この発明の他の目的は、固定優先調停方式の階層バス構造において、システムのモードに応じてデータ転送制限時間が変更されるバスマスタが存在する場合でも、正確にバスアクセス権の調停を行なうことのできるデータ処理システムを提供することである。

【課題を解決するための手段】

【0019】

この発明に係るデータ処理システムにおいては、上位階層バスでバスアクセス権の調停に使用される優先順位情報を下位階層バスに伝達し、下位階層バスにおいても、その伝達された優先順位情報を用いてバスアクセス権の調停を行なう。

【発明の効果】

【0020】

10

上位階層バスでバスアクセス権調停に使用される優先順位情報を下位階層バスに伝達している。したがって、階層バス構造において、階層間をまたがって、統一された優先順位を用いてバスアクセス権の調停を行なうことができる。応じて、上位階層バスに接続されるバスマスタの優先順位が変更されても、正確に、アクセス権の調停を行なうことができる。

【0021】

また、上位階層バスに接続されるバスマスタの優先順位の変更が許容されるため、上位階層バスに接続するバスマスタのグループ分けの自由度を大きくすることができる。また、システムの動作モードが変更され、バスマスタのデータ転送制限時間が変更された場合でも、このデータ転送制限時間に応じた優先順位をバスマスタに割当てることができ、正確に、バスアクセス要求の調停を行なうことができ、データ処理効率の劣化を抑制することができる。

20

【0022】

特に、固定優先権調停方式を用いる階層バス構造においては、バスマスタの優先順位が変更されても、バスマスタの優先順位割当の原則を維持することができ、優先順位に従って正確にバスアクセス調停を行うことができる。

【図面の簡単な説明】

【0023】

【図1】この発明の実施の形態1に従うデータ処理システムの全体の構成を概略的に示す図である。

30

【図2】図1に示すデータ処理システムのバスアクセス調停動作を示す図である。

【図3】図1に示す上位バスコントローラおよび上位階層バス回路の構成の一例を概略的に示す図である。

【図4】図1に示す下位階層バス回路および下位バスコントローラの構成の一例を概略的に示す図である。

【図5】この発明の実施の形態1のデータ転送許可発生部の構成を概略的に示す図である。

【図6】この発明の実施の形態2に従うデータ処理システムの全体の構成を概略的に示す図である。

【図7】図6に示すデータ処理システムのアクセス固定動作の一例を示す図である。

40

【図8】この発明の実施の形態3に従うデータ処理システムの全体の構成を概略的に示す図である。

【図9】図8に示すデータ処理システムのバスアクセス調停動作の一例を示す図である。

【図10】図9に示すデータ処理システムのアクセス調整動作を示すタイミング図である。

【発明を実施するための形態】

【0024】

[実施の形態1]

図1は、この発明の実施の形態1に従うデータ処理システムの全体の構成を概略的に示す図である。図1において、データ処理システムは、一例として、マルチメディア用シス

50

テム L S I 1 で構成される。このシステム L S I 1 は、処理内容が予め割当てられるバスマスタ群 2 A および 2 B を含む。バスマスタ群 2 A は、バスマスタ 3 a - 3 d、... を含む、バスマスタ群 2 B は、バスマスタ 3 e - 3 h、... を含む。

【 0 0 2 5 】

バスマスタ群 2 A は、一例として、画像処理を担当し、バスマスタ群 2 B は、画像表示を担当する。画像処理は、入力画像の変換処理などの画像からある情報を抽出する処理を示す。画像表示は、処理画像の表示装置への表示を行い、受信画像データの表示装置への表示の処理も含む。これらのバスマスタ群 2 A および 2 B には、他の画像圧縮処理などが割当てられてもよく、マルチメディア用システム L S I 1 が処理するデータの種類に応じて、その処理内容が定められればよい。

10

【 0 0 2 6 】

バスマスタ 3 a - 3 h の各々は、対応のバスマスタ群 2 A および 2 B に割当てられる処理内容内の単位処理を実行する。画像処理を担当するバスマスタ群 2 A においてバスマスタ 3 a - 3 d は、たとえば、一例として、フィルタ処理、画像の重ね合わせ、色相の変更などの処理を実行する。画像表示を担当するバスマスタ群 2 B においては、バスマスタ 3 e - 3 h は、一例として、各々、表示画像データの倍速表示のための画像データ配列、画像データの転送周波数の変換などの処理をそれぞれ実行する。

【 0 0 2 7 】

バスマスタ群 2 A に対して、上位バスコントローラ 4 A および上位階層バス回路 6 A が設けられ、バスマスタ群 2 B に対して、上位バスコントローラ 4 B および上位階層バス回路 6 B が設けられる。

20

【 0 0 2 8 】

上位バスコントローラ 4 A は、バスマスタ群 2 A に含まれるバスマスタ 3 a - 3 d、... とコントロールバス 5 A を介して結合され、これらのバスマスタ 3 a - 3 d、... のバスアクセス要求の調停を行なう。上位階層バス回路 6 A においては、一例として、内蔵のセレクトタにより、上位バスコントローラ 4 A によりアクセス要求が許可されたバスマスタを選択する。

【 0 0 2 9 】

上位バスコントローラ 4 B も同様、コントロールバス 5 B を介してバスマスタ 3 e - 3 h、... に結合され、これらのバスマスタ 3 e - 3 h、... のアクセス要求の調停を行なう。一例として、上位階層バス回路 6 B においても、セレクトタが含まれており、上位バスコントローラ 4 B によりアクセス要求が許可されたバスマスタを、この内部のセレクトタにより選択する。

30

【 0 0 3 0 】

上位バスコントローラ 4 A および 4 B は、それぞれ、バスアクセス要求が許可されたバスマスタに割当てられている優先順位を示す優先順位伝達信号 P R A および P R B を、それぞれアクセス要求が許可されたバスマスタのアクセス要求 R E Q A および R E Q B ならびにアドレス (A D D)、データ (D A T A : データ書込時) およびコマンド (C T L) とともに転送する。

【 0 0 3 1 】

このアクセス要求が許可されたバスマスタに割当てられた優先順位を示す優先順位伝達信号 P R A および P R B を下位階層へ伝達することにより、バスマスタ 3 a - 3 h、... においてデータ転送制限時間 (優先順位) が変更される場合においても、正確なバスアクセス要求の調停を実現することができる (この動作については後に説明する) 。

40

【 0 0 3 2 】

上位階層バス回路 6 A および 6 B に対し共通に、下位階層バス回路 9 が設けられる。下位階層バス回路 9 に対して下位バスコントローラ 1 0 が設けられる。上位階層バス回路 6 A および 6 B からの優先順位伝達信号 P R A および P R B とアクセス要求 R E Q A 1 および R E Q B は、それぞれローカルコントロールバス 7 A および 7 B に結合されるコントロールバス 8 を介して下位バスコントローラ 1 0 へ与えられる。

50

【 0 0 3 3 】

下位バスコントローラ 1 0 は、転送された優先順位伝達信号 P R A および P R B に従ってバスアクセス要求を調停し、一例として、下位階層バス回路 9 に含まれるセクタにより、アクセス許可された上位階層バス回路 6 (6 A または 6 B) の出力するアドレス (A D D)、データ (D A T A : データ書込時) およびコマンド (C T L) を選択する。

【 0 0 3 4 】

下位階層バス回路 9 に対しては、バススレーブとして、外部メインメモリとして設けられる S D R A M (クロック同期型ダイナミック・ランダム・アクセス・メモリまたはクロック同期型半導体記憶装置) 1 6 に対するアクセスを制御する S D R A M コントローラ 1 5 が設けられる。S D R A M コントローラ 1 5 は、下位階層バス回路 9 から転送されたアドレス、データおよびコマンドに従って図示しないクロック信号に同期して S D R A M 1 6 へアクセスし、必要なデータの転送 (書込または読出) を実行する。この S D R A M コントローラ 1 5 のアクセス制御動作は、通常のメモリコントローラのアクセス制御態様と同様である。

【 0 0 3 5 】

下位階層バス回路 9 は、また、C P U バス 1 1 を介して C P U (中央演算処理装置) 1 2 に結合される。C P U バス 1 1 にはキャッシュメモリ 1 3 が設けられ、C P U 1 2 が処理を実行する際に用いられるデータおよび命令がキャッシュメモリ 1 3 にキャッシュされる。

【 0 0 3 6 】

下位階層バス回路 9 に対してさらに、D M A C (ダイレクト・メモリ・アクセス・コントローラ) 1 4 が設けられ、S D R A M 1 6 へのアクセスが、C P U 1 2 の制御を離れて D M A C 1 4 の制御のもとに実行される。これにより、C P U 1 2 の演算処理に並行して、S D R A M 1 6 とバスマスタとの間でデータ転送を実行する。

【 0 0 3 7 】

図 2 は、この発明の実施の形態 1 に従うデータ処理システムの具体的バスアクセス調停動作の一例を概略的に示す図である。図 2 において、一例として、バスマスタ群 2 A においてバスマスタ 3 a - 3 d が用いられ、バスマスタ群 2 B においては、バスマスタ 3 e - 3 h が利用される。バスマスタ群 2 A のバスマスタ 3 a - 3 c に対し、データ転送制限時間として、5 μ s、10 μ s、15 μ s がそれぞれ割当てられる。システムの動作モードに応じて、バスマスタ 3 d のデータ転送制限時間が 20 μ s から 25 μ s に変更される。一方、バスマスタ群 2 B において、バスマスタ 3 f - 3 h に対して、データ転送制限時間として、30 μ s、35 μ s および 40 μ s がそれぞれ割当てられる。システムの動作モードの変更に伴って、バスマスタ 3 e のデータ転送制限時間として 25 μ s に代えて 20 μ s が割当てられる。

【 0 0 3 8 】

バスマスタ 3 a - 3 h の優先順位は、バスマスタ全体においてデータ転送制限時間が短いものに高い優先順位が割当てられるように割当てられる。したがって、バスマスタ 3 a - 3 c に対して優先順位 “ 1 ”、“ 2 ”、“ 3 ” が割当てられる。一方、バスマスタ 3 f - 3 h に対しては、優先順位 “ 6 ”、“ 7 ” および “ 8 ” が割当てられる。一方、システムの動作モードの変更に伴い、バスマスタ 3 d および 3 e には、それぞれ、優先順位 “ 5 ”、“ 4 ” が割当てられる。すなわち、バスマスタの優先順位は、バスマスタ群内において個々に設定されるのではなく、バスマスタ全体において、そのデータ転送制限時間に応じて割当てられる。従って、バスマスタ群 2 A に含まれるバスマスタ 3 d の優先順位が、バスマスタ群 2 B のバスマスタ 3 e の優先順位よりも低くなる状態が生じる。この処理モードに応じたバスマスタの優先順位の設定は、例えば、以下のようにして行なわれる。すなわち、図 1 に示す C P U 1 2 が、実行する処理モードに応じて各バスマスタに割り当てられるデータ転送制限時間を算出し、その算出結果に基づいて最も短いデータ転送制限時間のバスマスタから順に高い優先順位を設定する。

【 0 0 3 9 】

この図 2 に示す状態において、今、上位階層バス回路 6 A においては、バスマスタ 3 d からのバスアクセス要求が認められ、上位階層バス回路 6 B においては、バスマスタ 3 e からのバスアクセス要求が認められた状態を考える。この場合、上位階層バス回路 6 A は、バスマスタ 3 d の有する優先順位 “ 5 ” を示す優先順位伝達信号 P R A を下位階層バス回路 9 に転送する。一方、上位階層バス回路 6 B は、このバスマスタ 3 e の有する優先順位 “ 4 ” を示す優先順位伝達信号 P R B を下位階層バス回路 9 に転送する。

【 0 0 4 0 】

下位階層バス回路 9 においては、この転送された優先順位伝達信号 P R A および P R B に基づいて、優先順位の高いバスマスタ 3 e のアクセス要求を選択する。したがって、上位階層バス回路 6 A および 6 B の下位階層バス回路 9 に対するアクセス優先順位は、固定的に上位階層バス回路 6 A の方が高いように定められるのではなく、優先順位伝達信号 P R A および P R B に従ってアクセス優先順位を判定してバスアクセス要求の調停を実行する。これにより、システムの処理動作に応じて、バスマスタのデータ転送制限時間が更新され、その優先順位が変更される場合においても、正確に、データ転送制限時間の短いバスマスタのアクセス要求を許可することができる。すなわち、固定優先方式のバスアクセス調停における、データ転送制限時間が短いバスマスタに対して高い優先順位を割当ててバスアクセス権の調停を行うという原則を、維持することができる。

【 0 0 4 1 】

下位階層バス回路 9 に対しては、バススレーブとして S D R A M コントローラ 1 4 および S D R A M 1 6 が設けられており、S D R A M コントローラ 1 4 を介して S D R A M 1 6 に対しアクセスをして、データ転送を行なう。これにより、バスマスタ 3 e は、設定されたデータ転送制限時間内に、必要なデータの転送を行なうことができる。

【 0 0 4 2 】

図 3 は、図 1 に示す上位バスコントローラ 4 A、4 B および上位階層バス回路 6 A、6 B の構成の一例を概略的に示す図である。図 3 において、上位バスコントローラ 4 A および 4 B が同一構成を有し、また、上位階層バス回路 6 A および 6 B も同一構成を有するため、上位バスコントローラ 4 により、上位バスコントローラ 4 A および 4 B を代表的に示し、上位階層バス回路 6 により、上位階層バス回路 6 A および 6 B を代表的に示す。

【 0 0 4 3 】

図 3 において、上位バスコントローラ 4 (4 A , 4 B) は、各バスマスタの優先順位を示す情報を格納するレジスタファイル 2 0 と、バスマスタからのバスアクセス要求 R E Q 1 - R E Q n に従ってレジスタファイル 2 0 を参照してバスアクセス要求の調停を行なうバスアクセス調停部 2 2 と、レジスタファイル 2 0 の各バスマスタの優先順位を C P U 1 2 からの指令に従って変更する書換制御回路 2 4 とを含む。

【 0 0 4 4 】

レジスタファイル 2 0 は、各バスマスタに対応して配置されるエントリ E R Y を含む。これのエントリ E R Y は、それぞれ、バスマスタを特定するバスマスタ I D を格納する識別フィールド F D 1 と、各バスマスタに割当てられた優先順位を示す情報を格納する優先順位フィールド F D 2 を含む。

【 0 0 4 5 】

但し、このレジスタファイル 2 0 の構成としては、夫々のエントリ E R Y を対応するバスマスタに括り付けて (エントリ E R Y の一番目をバスマスタ 3 a、二番目のエントリをバスマスタ 3 B、... 等) 優先順位を示す情報を格納するものであってもよく、逆に、夫々のエントリ E R Y を対応する優先順位に括り付けてバスマスタを特定するバスマスタ識別子 I D を格納するものであってもよく、構成上の都合に応じて決定されればよい。

【 0 0 4 6 】

図 3 においては、一例として、レジスタファイル 2 0 内において、n 個のバスマスタに対して割当てられるバスマスタ識別子 I D 1 - I D n と、バスマスタそれぞれに対して割当てられる優先順位を示す情報 P R 1 - P R n が格納される。

【 0 0 4 7 】

10

20

30

40

50

バスアクセス調停部 22 は、コントロールバス 5 (5 A , 5 B) を介して与えられるバスマスタからのバスアクセス要求 R E Q 1 - R E Q n を受けると、バスアクセス要求が競合するとき、レジスタファイル 20 を参照し、最も優先順位の高いバスマスタのバスアクセス要求を識別し、この最も優先順位の高いバスマスタに対しバスアクセス要求を許可するバスアクセス許可 A C K をアサートする。

【 0 0 4 8 】

バスアクセス調停部 22 からのバスアクセス許可 A C K 1 - A C K n のうちの 1 つがアサートされ、コントロールバス 5 を介してそれぞれ対応のバスマスタに転送される。バスマスタは、対応のバスアクセス許可 A C K i (i = 1 - n のいずれか) がアサートされると、対応の上位階層バス回路に対して S D R A M へのデータ転送要求 (データの書込または読出要求) を発行する。他のバスマスタは、自身に割当てられたバスアクセス許可 A C K i がアサートされるまで、バスアクセスは待ち合わせられる。

【 0 0 4 9 】

書換制御回路 24 は、C P U 12 から書換指示が与えられると、レジスタファイル 20 内の対応のバスマスタの優先順位を書換える。C P U 12 は、バスコントローラ 4 と C P U バス 11 を介して結合され、システムの動作モードが変更され、各バスマスタに割当てられるデータ転送制限時間が変更されると、その変更に応じて、各バスマスタに対する優先順位を再編成する。この優先順位の再編成は、一例として、以下のようにして行なわれる。すなわち、テーブルメモリ内に、システムの処理モードに応じて各バスマスタに割当てられるデータ転送制御時間を各バスマスタに対応して格納する。C P U 12 は、処理モード変更が指示されると、その変更後の処理モードに基づいてテーブルメモリを参照して、各バスマスタのデータ転送制御時間情報を読み出し、全バスマスタに対して、この読み出したデータ転送制限時間の昇順に従って、優先順位を降順に割当てる (短いデータ転送制御時間に対してより高い優先順位を割当てる) 。

【 0 0 5 0 】

C P U 12 は、実行する処理モードに応じて再編成された各バスマスタの優先順位情報を生成すると、一旦、レジスタファイルに生成したバスマスタの優先順位情報を格納する。この後、C P U 12 は、C P U バス 11 を介して書換制御回路 24 に対し優先順位書換指示を与え優先順位変更対象のバスマスタを特定するアドレス (バスマスタ識別情報 I D) および対応の優先順位情報を転送する。これにより、各システム動作モードに応じてバスマスタの優先順位が変更される場合においても、各バスマスタに対して、最もデータ転送制限時間が短いバスマスタを優先的にアクセス許可するという固定優先方式のバスアクセス権調停の原則を維持することができる。

【 0 0 5 1 】

上位階層バス回路 6 (6 A , 6 B) は、バスアクセス調停部 22 からのバスアクセス許可 A C K 1 - A C K n に従ってバスマスタ群 2 (2 A , 2 B) の出力情報を選択するセレクタ 26 と、下位階層に対するバスアクセス要求 I D Q A およびアクセス許可されたバスマスタの優先順位を示す信号 P R A を伝達するバッファ 28 を含む。

【 0 0 5 2 】

セレクタ 26 は、バスアクセス調停部 22 からのバスアクセス許可 A C K 1 - A C K n に従って、アサートされたバスアクセス許可に対応するバスマスタの出力を対応のバスマスタ群 2 から選択し、アクセス許可されたバスマスタから転送されたアドレス A D D 、データ D A T A およびコマンド C T L を下位階層バス回路に転送する。

【 0 0 5 3 】

バスマスタ群 2 は、データ読出を要求し、S D R A M (16) からデータの転送を要求する場合には、対応のバスマスタは、アドレスおよび読出モード指示を出力し、セレクタ 26 からは、これらのアドレス A D D および読出モードを指定するコマンド C T L が出力される。所定期間経過後、セレクタ 26 を介してバスマスタ群 2 のアクセスが許可されたバスマスタに対し、S D R A M からの読出データ D A T A が転送される。

【 0 0 5 4 】

バッファ 28 は、バスアクセス調停部 22 からのバスアクセス要求およびアクセス許可されたバスマスタの優先順位情報を受け、バッファ処理して下位階層に対するバスアクセス要求 REQ (REQA、REQB) および優先順位伝達信号 PR (PRA、PRB) を生成する。

【0055】

なお、この図 3 に示す構成において、上位階層バス回路 6 においては、セクタ 26 によりバスマスタ群 2 に含まれるバスマスタの出力を選択している。しかしながら、以下の構成の場合には、このセクタ 26 は、設ける必要はない。すなわち、バスマスタ群 2 に含まれるバスマスタの出力部 (インターフェース部) が、上位階層バスに並列に結合され、バスマスタは、それぞれ、対応のバスアクセス許可 ACK1 - ACKn がアサートされるときに出力がイネーブルされ、対応のバスアクセス許可 ACKi がネゲート状態の場合には、バスマスタが出力ハイインピーダンス状態に維持される。この構成の場合には、セクタ 26 は、機能的には、バス回路 6 に含まれる上位階層バスと、各バスマスタの出力部に設けられるバスインターフェイスとの組合せに対応することになる。

【0056】

図 3 に示す構成を利用することにより、システム動作モードに応じてバスマスタの優先順位が変更される場合においても、上位階層バス回路 6 におけるバッファ 28 により、下位階層バス回路またはバススレーブへ更新後の優先順位情報を伝達することができる。

【0057】

[バスコントローラの構成]

図 4 は、図 1 に示す下位階層バス回路 9 および下位バスコントローラ 10 の構成を概略的に示す図である。図 4 において、下位バスコントローラ 10 は、上位階層バス回路 2A および 2B から転送される優先順位伝達信号 PRA および PRB のうち最も高い優先順位を選択する最高優先順位選択部 50 と、これらの上位階層バス回路 2A および 2B からの転送要求 REQA および REQB と優先順位伝達信号 PRA および PRB に従って競合アクセスを調停する転送要求調停部 50 を含む。

【0058】

最高優先順位選択部 50 は、上位階層バス回路 2A および 2B からのアクセス要求 (転送要求) REQA および REQB がともにアサートされているとき、並行して伝達される優先順位伝達信号 PRA および PRB のうち高いほうの優先順位を示す優先順位値を選択してバススレーブまたは下位階層バス回路に対し優先順位伝達信号 PR (L) を生成して伝達する。この最高優先順位選択部 50 は、アクセス要求 REQA および REQB の一方のみがアサートされている場合には、対応の優先順位伝達信号を選択して下位階層バス回路またはバススレーブに伝達する。

【0059】

この最高優先順位選択部 50 は、また、転送要求調停部 52 が生成したアクセスが許可されたバスを示す最終バスアクセス許可 FBACKA および FBCKAB を、上位バスコントローラ 4A および 4B へそれぞれ転送する。下位階層バス回路においてアクセスが許可されたバスマスタに対して、最終のバスアクセス許可 ACK を生成して、バスマスタの転送動作を許可する。下位階層バス回路によりアクセスが待ち合わせられるバスマスタは、データ転送を以後に許可されるまで待合せる。この最終バスアクセス許可 FBACKA および FBCKAB を用いた転送処理については、後に詳細に説明する。

【0060】

転送要求調停部 52 は、これらの転送要求 REQA および REQB と優先順位伝達信号 PRA および PRB とに従って、最も優先順位の高い上位階層バス回路またはバスマスタを指定する選択信号 SEL を生成するとともに、下位階層バス回路またはバススレーブに対しアクセス要求 REQ (L) および対応の優先順位伝達信号に従って下位への優先順位伝達信号 PR (L) を生成して転送する。

【0061】

下位階層バス回路 9 は、セクタ部 54 を含む。セクタ部 54 は、上位階層バス回路

10

20

30

40

50

2 A および 2 B からのアドレス信号、データおよびコマンド A D D / D A T A / C T L A および A D D / D A T A / C T L B の一方を、転送要求調停部 5 2 からの選択信号 S E L に従って選択し、下位階層バス回路またはバススレーブに対するアドレス、データおよびコマンド (A D D / D A T A / C T L) を転送する。

【 0 0 6 2 】

この下位バスコントローラ 1 0 において、アクセス要求 (転送要求) R E Q A および R E Q B がともにアサートされているとき、伝達された優先順位伝達信号 P R A および P R B のうち高いほうの優先順位を示す上位階層バス回路またはバスマスタを選択する。これにより、下位階層バス回路 9 において、バスマスタの優先順位が変更されていても、伝達された優先順位伝達信号 P R A および P R B により高いほうの優先順位を有する上位階層バス回路 (またはバスマスタ) を選択して下位階層バス回路またはバススレーブへ上位からの転送情報 (アドレス、データおよびコマンド) を転送することができる。

10

【 0 0 6 3 】

図 5 は、この発明の実施の形態 1 に従うデータ処理システムのデータ転送制御の構成を概略的に示す図である。図 5 において、下位バスコントローラ 1 0 は、その内部に含まれる最高優先順位選択部 5 0 においてアクセス許可されたバスマスタを示す最終バスアクセス許可 F B A C K A および F B A C K B を生成し、それぞれ、上位バスコントローラ 4 A および 4 B へ与える。

【 0 0 6 4 】

上位バスコントローラ 4 A および 4 B は、最終バスアクセス許可 F B A C K A および F B A C K B のアサート時、対応の上位階層バス回路 6 A および 6 B においてアクセス許可されたバスマスタ 3 A および 3 B に対して、データ転送許可 D T X E N A および D T X E N B をアサートする。バスマスタ 3 A および 3 B は、それぞれ、データ転送許可 D T X E N A および D T X E N B のアサート時、データ転送を実行する。このときには、すでに、上位バスコントローラ 4 によりアクセスが許可されたバスマスタは、対応のバスアクセス許可 A C K i に従って転送がイネーブル状態に設定されている。書込データの転送を行なうライトデータ転送時においては、残りの書込データの転送を行なう。一方、読出データ転送時においては、S D R A M (1 6) から転送されたデータが、対応の最終にバスアクセスが許可されたバスマスタに転送される。

20

【 0 0 6 5 】

すなわち、上位バスコントローラ 4 A および 4 B は、バスアクセスが許可されたバスマスタをバスアクセス許可 A C K i により識別し、最終バスアクセス許可 F B A C K A および F B A C K B のアサート時、アサート状態のバスアクセス許可 A C K i に対応するバスマスタに対して、データ転送許可 D T X E N A および D T X E N B をアサートする。各バスマスタにおいて、バスアクセス許可 A C K i と最終バスアクセス許可 F B A C K (F B A C K A または F B A C K B) との論理積演算を行なうことにより、両者がアサートされたバスマスタに対するデータ転送を許可することができる。

30

【 0 0 6 6 】

なお、上述の構成において、階層バス構造は、上位階層バス回路および下位階層バス回路の 2 段階のバス構成とされる。しかしながら、さらに複数のバス階層が設けられていてもよい。また、上位階層バス回路が、下位階層バス回路に対し 2 つ設けられているだけである。しかしながら、1 つの下位階層バス回路に対し 2 よりも大きい複数の上位階層バス回路が配置され、バスマスタが 3 以上のバスグループに分割されてもよい。

40

【 0 0 6 7 】

個々に上位階層バス回路により優先順位の判定を行ない、また、下位階層バス回路においては、伝達された優先順位情報に従って最も高い優先順位のバスマスタを選択する。

【 0 0 6 8 】

以上のように、この発明の実施の形態 1 に従えば、上位から下位に向かって、選択されたバスマスタの優先順位を示す優先順位情報を伝達している。これにより、データ転送制限時間の値がある範囲のバスマスタをまとめてグループ化し、各グループをそれぞれ 1 つ

50

の上位階層バス回路に接続することが特に要求されない。これにより、バス構成の自由度を改善することができる。また、システムの動作モードが変更され、バスマスタのデータ転送制限時間が変更された場合でも、優先順位を変更することにより、データ転送制限時間が短いバスマスタに対してより高い優先順位を与えるという原則を維持することができる。

【 0 0 6 9 】

この図 1 に示す構成において上位階層バス回路と下位階層バス回路の間に、バスブリッジが設けられてもよい。データバス幅の変更およびデータ転送タイミングの調整をこのバスブリッジを用いて行なう。

【 0 0 7 0 】

また、バスマスタがリードデータ転送を要求する場合、下位階層バス回路でアクセスが待ち合わせられた場合、アクセスが待合せ状態のバスマスタに対するデータ転送を待ち合わせる必要がある。この場合、下位バスコントローラ 10 からのバスアクセス許可 F B A C K に従って、上位バスコントローラ 4 が、アクセス許可されたバスマスタに対し、要求したデータが、S D R A M から転送されたことを報知する構成が用いられてもよい。

【 0 0 7 1 】

[実施の形態 2]

図 6 は、この発明の実施の形態 2 に従うデータ処理システムの構成を概略的に示す図である。この図 6 に示すデータ処理システム 1 においては、上位階層バス回路 6 A および上位階層バス回路 6 B それぞれと下位階層バス回路 9 の間にバスブリッジ 6 0 A および 6 0 B が設けられる。これらのバスブリッジ 6 0 A および 6 0 B は、それぞれキューバッファ 6 2 A および 6 2 B を含む。

【 0 0 7 2 】

これらのキューバッファ 6 2 A および 6 2 B は、対応の上位階層バス回路 6 A および 6 B からそれぞれ転送されるアドレス、データおよびコマンド (A D D / D A T A / C T L) に加えて、バスアクセス要求 R E Q (R E Q A , R E Q B) および優先順位伝達信号 P R A をそれぞれ F I F O (ファーストイン・ファーストアウト) 態様で格納する。キューバッファ 6 2 A および 6 2 B は、たとえば複数段のフリップフロップ (F F) で構成され、複数のバスマスタからのバスアクセス要求を待ち行列化することができる。図 6 に示すデータ処理システム 1 の他の構成は、図 1 に示すデータ処理システムの構成と同じであり、対応する部分には同一参照番号を付し、その詳細説明は省略する。

【 0 0 7 3 】

図 7 は、図 6 に示すデータ処理システムのアクセス要求選択態様を、バスブリッジの構成の一例とともに示す図である。図 7 において、バスブリッジ 6 0 A および 6 0 B において、キューバッファ 6 2 A および 6 2 B は、それぞれ、2 段のバッファレジスタ 6 4 を含む。キューバッファ 6 2 A および 6 2 B のバッファレジスタの段数は、システムの要求に応じて決定される。

【 0 0 7 4 】

また、バスマスタ群 2 A においては、バスマスタ 3 a - 3 d が設けられ、バスマスタ群 2 B においては、バスマスタ 3 e - 3 h が設けられる。

【 0 0 7 5 】

バッファレジスタ 6 4 は、バスアクセス要求 R E Q (R E Q A , R E Q B) を格納するバスアクセス要求フィールド 6 5 a と、転送アドレスを格納するアドレスフィールド 6 5 b と、優先順位伝達信号を格納する優先順位フィールド 6 5 c と、転送データを格納するデータフィールド 6 5 d とを含む。転送アドレスは、S D R A M 1 6 のメモリアクセス位置を示すアドレスである。転送データは、書込アクセス時に S D R A M 1 6 に転送されるデータである。

【 0 0 7 6 】

図 7 において、いま、キューバッファ 6 2 A においては、バスマスタ 3 c の転送するアドレス A D (c) がその対応の優先順位 “ 3 ” を示す情報および転送データ D A T A (c

10

20

30

40

50

）とともにフィールド 6 5 b、6 5 c および 6 5 d にそれぞれ格納され、また、バスマスタ 3 d が転送するアドレス A D (d) とリンクして、バスマスタ 3 d の優先順位 “ 5 ” を示す情報が転送データ D A T A (d) とともに、それぞれ、フィールド 6 5 b、6 5 c および 6 5 d に格納され、この場合、アクセス要求を行なっているため、バスアクセス要求 R E Q A がアサートされて対応のバスアクセス要求フィールド 6 5 a に格納される。

【 0 0 7 7 】

キューバッファ 6 2 B においては、バスマスタ 3 e が転送するアドレス A D (e) とリンクしてこのバスマスタ 3 e の優先順位 “ 4 ” を示すデータおよび転送データ D A T A (e)、それぞれ、フィールド 6 5 b、6 5 c および 6 5 d に格納される。また、バスマスタ 3 f の転送アドレス A D (f) が、その優先順位 “ 6 ” とともにリンクしてフィールド 6 5 b および 6 5 c に格納される。また、上位階層バス回路 6 B からアクセス要求が行なわれており、バスアクセス要求 R E Q B がアサートされて各対応のバスアクセス要求フィールド 6 5 a に格納される。

【 0 0 7 8 】

上述のように、バッファレジスタ 6 4 は、一例として、フリップフロップ (F F) で構成される。上位階層バス回路 6 A および 6 B からバスアクセス要求が優先順位伝達信号とともに転送されるごとに、キューバッファ 6 2 A および 6 2 B に順次 F I F O (ファーストイン・ファーストアウト) 態様で対応の上位バス回路 6 A および 6 B からの転送情報がそれぞれ格納される。各クロック信号に同期して、キューバッファ 6 2 A および 6 2 B それぞれから、最初に格納されたバッファレジスタ 6 4 の内容が、下位バスコントローラ 1 0 に転送され、さらに、バスアクセス要求の調停が行なわれる。

【 0 0 7 9 】

図 7 に示す配置においては、下位階層バス回路 9 において、バスマスタ 3 c および 3 e からのアクセス要求の調停が行なわれる。バスマスタ 3 c の優先順位が “ 3 ” であり、バスマスタ 3 e の優先順位が “ 4 ” である。従って、キューバッファ 6 2 A からの転送アドレス A D (c) および転送データ D A T A (c) が選択され、対応の優先順位伝達信号とともに下位階層バス回路 9 を介して S D R A M コントローラ 1 5 に転送される。転送データ D A T A は、S D R A M に対する書込データである。

【 0 0 8 0 】

なお、データ転送についても、キューバッファ 6 2 A および 6 2 B 内にバッファレジスタがそれぞれ書込データ転送経路および読出データ転送経路に設けられる。上述の転送データ D A T A を格納するバッファレジスタ 6 5 d は、書込データ転送部において設けられ、アドレスと同様にバッファレジスタ 6 5 d に転送データが、F I F O 態様で格納される。一方、読出データ転送経路においては、S D R A M コントローラ 1 5 を介して転送されるデータを F I F O 態様で格納して上位階層バス回路 6 A および 6 B に転送する F I F O バッファレジスタが設けられる。この場合、下位バスコントローラ 1 0 においては、先の実施の形態 1 において図 4 および 7 を参照して説明したように、読出データ転送時、最終バスアクセス許可 F B A C K A および F B A C K B に従って読出データ転送を要求したバスマスタが特定されてイネーブルされるため、読出データがアクセス要求したバスマスタに対して正確に F I F O 態様で転送される。

【 0 0 8 1 】

したがって、上位階層バス回路 6 A および 6 B の内部構成およびこの上位バスコントローラ、および下位階層バス回路 9 および下位バスコントローラ 1 0 の構成としては、先の実施の形態 1 において説明した構成を利用することができる。

【 0 0 8 2 】

なお、この図 7 に示す構成においてキューバッファ 6 2 A および 6 2 B においてバスアクセス要求 R E Q A および R E Q B が格納されている。この構成の場合、キューバッファ 6 2 A および 6 2 B に、さらに、各バスアクセスを要求するバスマスタを識別するバスマスタ識別子 I D を格納し、下位バスコントローラ 1 0 においては、最終的にバスアクセスが許可されたバスマスタを、転送されたバスマスタ識別子に基づいて判別して、最終バス

アクセス許可を、バスマスタ識別子とともに上位バスコントローラに転送する構成が用いられてもよい。上位バスコントローラが、最終バスアクセス許可 F B A C K およびバスマスタ識別子 I D とに基いて、アクセス許可されたバスマスタを識別して、転送データ取り込みイネーブル状態に設定してもよい。

【 0 0 8 3 】

以上のように、この発明の実施の形態 2 に従えば、バスブリッジ内において、バスブリッジ内に、優先順位を示す優先順位を格納するバッファを配置しており、この格納した優先順位情報を下位階層バス回路に伝達することができる。したがって階層バス構造において、この上位階層バスと下位階層バスの間にバスブリッジが配置される場合においても、正確に上位階層バスから下位階層バスに優先順位を示す情報を伝達することができ、実施の形態 1 において示す構成と同様の効果を得ることができる。また、上位および下位階層バス回路において、パイプライン的にバスアクセス調停を行うことができ、上位階層バス回路においても、下位階層バス回路での調停結果により、調停を待合せる必要がなく、高速処理が実現される。

10

【 0 0 8 4 】

[実施の形態 3]

図 8 は、この発明の実施の形態 3 に従うデータ処理システムの構成を概略的に示す図である。図 8 に示すデータ処理システムにおいては、バスブリッジ 6 0 A および 6 0 B において、さらに、セクタ 7 0 A および 7 0 B が設けられる。セクタ 7 0 A は、キューバッファ 6 2 A に格納される優先順位情報すべてと上位階層バス回路 6 A から転送される優先順位伝達信号 P R A とを受け、これらの優先順位を判定し、最も優先順位の高い優先順位伝達信号を選択する。セクタ 7 0 B も、同様、キューバッファ 6 2 B に格納される全ての優先順位情報と、上位階層バス回路 6 B から与えられる優先順位伝達信号 P R B とを受け、これらの与えられた優先順位情報のうち最も優先順位の高い優先順位情報を選択して出力する。

20

【 0 0 8 5 】

キューバッファ 6 2 A および 6 2 B には、複数のバスマスタからのバスアクセス要求 R E Q が、優先順位情報 P R i とともにリンクして格納される。セクタ 7 0 A および 7 0 B 各々は、対応のバスアクセス要求 R E Q がアサートされているとき、対応の優先順位情報をすべて比較する。

30

【 0 0 8 6 】

図 8 に示すデータ処理システムの他の構成は、図 6 に示すデータ処理システムの構成と同じであり、対応する部分には同一参照番号を付し、その詳細説明は省略する。

【 0 0 8 7 】

図 9 は、図 8 に示すデータ処理システムの転送処理動作の一例を概略的に示す図である。図 9 において、バスマスタ群 2 A において、バスマスタ 3 a - 3 d が用いられ、バスマスタ群 2 B においてバスマスタ 3 e - 3 h が用いられる。

【 0 0 8 8 】

バスマスタ群 2 A において、バスマスタ 3 a、3 b、3 c および 3 d に対し優先順位 “ 1 ”、“ 2 ”、“ 5 ”、および “ 6 ” が割当てられる。一方、バスマスタ群 2 B において、バスマスタ 3 e、3 f、3 g および 3 h に対しそれぞれ、優先順位 “ 3 ”、“ 4 ”、“ 7 ” および “ 8 ” が割当てられる。すなわち、上位階層バス回路 6 A において、バスマスタ 3 c、3 d および 3 e が順次アクセス要求が許可され、また、上位階層バス回路 6 B において、バスマスタ 3 g、3 h および 3 i が順次バスアクセスが許可された状態を考える。

40

【 0 0 8 9 】

この場合、バスブリッジ 6 2 A において、バスマスタ 3 c に対して、キューバッファ 6 2 A のバッファレジスタに、バスアクセス要求 R E Q A、アドレス A 0 (c) および優先順位情報 “ 5 ” が格納される。次のバッファレジスタ 6 4 において、バスマスタ 3 d に対するバスアクセス要求 R E Q A、アドレス A (d) および優先順位情報 “ 6 ” が格納され

50

る。また、この状態において、上位階層バス回路 6 A から、次のバスマスタ 3 c からのアクセス要求に従って転送先アドレス A 1 (c) が優先順位情報 “ 5 ” とともに転送される。この場合、キューバッファ 6 2 A においては、バッファレジスタ 6 4 すべてに有効情報が格納されており、上位階層バス回路 6 A から転送されるアドレス A 1 (c) および優先順位情報 “ 5 ” は待ち合わせられる。

【 0 0 9 0 】

一方、バスブリッジ 6 0 B において、キューバッファ 6 2 B において、バスマスタ 3 g からのバスアクセス要求 R E Q B が転送要求アドレス A (g) と優先順位情報 “ 7 ” が格納される。またバスマスタ 3 h からの要求に従ってバスアクセス要求 R E Q B、転送先アドレス A (h) および優先順位情報 “ 8 ” が格納される。次のサイクルにおいて、バスマスタ 3 e からの転送要求アドレス A (e) が優先順位情報 “ 3 ” とともにキューバッファ 6 2 B に与えられてその格納が待ち合わせられる。

10

【 0 0 9 1 】

なお、キューバッファ 6 2 A および 6 2 B において、先の実施の形態 2 と同様、転送データを格納するデータフィールドが設けられるが、図 9 においては、図面の煩雑化を避けるために示していない。アドレス信号の転送経路に関連する部分のみを示す。

【 0 0 9 2 】

この状態において、セクタ 7 0 A は、対応のキューバッファ 6 2 A に格納される有効優先順位情報および上位バス回路からの優先順位伝達信号のすべてを受け、最も優先順位の高い優先順位情報を選択して優先順位伝達信号 P R A を生成する。セクタ 7 0 B も、キューバッファ 6 2 B に格納されるフィールド 6 5 c に格納される優先順位情報および上位バス回路 6 B からの待ち状態の優先順位伝達信号を並列に受け、最も優先順位の高い優先順位を選択して優先順位伝達信号 P R B を生成する。このセクタ 7 0 A および 7 0 B からの優先順位伝達信号 P R A および P R B が、下位バスコントローラ 1 0 へ与えられる。このとき下位階層バス回路 9 において、バスブリッジ 6 0 A および 6 0 B から転送されたアドレス（およびデータ）の転送制御を行なう。

20

【 0 0 9 3 】

図 1 0 は、図 9 に示すデータ処理システムの動作を示すタイミング図である。以下、図 1 0 を参照して、図 9 に示すアクセス要求調停動作について説明する。

【 0 0 9 4 】

バスブリッジ 6 0 A および 6 0 B におけるキューバッファ 6 2 A および 6 2 B は、クロック信号 C L K に同期して動作する。

30

【 0 0 9 5 】

サイクル 1 において、セクタ 7 0 A は、優先順位として “ 5 ”、“ 6 ” および “ 5 ” が与えられており、優先順位伝達信号 P R A として、最も優先順位の高い優先順位 “ 5 ” を選択して下位バスコントローラ 1 0 へ対応のアドレスおよびデータとともに与える。一方、セクタ 7 0 B は、優先順位として “ 7 ”、“ 8 ” および “ 3 ” を受け、最も高い優先順位 “ 3 ” を選択して優先順位伝達信号 P R B を生成して下位バスコントローラ 1 0 へ与える。

【 0 0 9 6 】

したがって、この場合、上位階層バス回路 6 A および 6 B に対してはそれぞれ、優先順位 “ 5 ” および “ 3 ” が割当てられる。このとき、下位階層バス回路 9 に対しては、キューバッファ 6 2 A および 6 2 B のアドレスフィールド 6 5 b に格納されるアドレス（および転送データ）が並行して与えられる。下位階層バス回路 9 においては、下位バスコントローラ 1 0 の制御のもとに、優先順位 “ 3 ” が割当てられたキューバッファ 6 2 B からのアドレス A (e) が選択されて S D R A M コントローラ 1 5 へ与えられる。

40

【 0 0 9 7 】

次のサイクル 2 において、キューバッファ 6 2 A の内容の発行は行なわれていないため、セクタ 7 0 A は、サイクル 1 と同様に、優先順位伝達信号 P R A として、優先順位 “ 5 ” を選択して下位バスコントローラ 1 0 へ与える。セクタ 7 0 B は、このとき、

50

優先順位“3”を選択して優先順位伝達信号PRBを生成して下位バスコントローラ10へ与える。ここで、クロック信号CLKに同期してキューバッファ62Bにおいては、バスマスタ3gからの転送アドレスおよび転送データが下位階層バス回路9へ発行されており、バスマスタ3eからの優先順位伝達信号PR2(=“3”)および対応ORDレス信号A(e)がキューバッファ62Bのバッファレジスタ64に格納される。

【0098】

このときには、下位階層バス回路9においては、バスブリッジ62Aおよび62Bからの優先順位情報“5”および“3”に従って、キューバッファ62Bのアドレスフィールド65bの次のアドレスA(h)に優先順位“3”が割当てられており、このアドレスA(h)が対応の転送データおよび優先順位伝達信号PR(=“3”)とともに下位階層バス回路9を介してSDRAMコントローラ15へ転送される。

【0099】

次のサイクル3においても、バスブリッジ60Aのキューバッファ62Aおよび上位階層バス回路6Aの出力優先情報は変化しないため、セクタ70Aは、これまでのサイクルと同様、優先順位“5”を示す情報を選択して出力する。

【0100】

バスブリッジ60Bにおいては、セクタ72Bが、優先順位“3”を選択して、優先順位伝達信号PRBを生成して下位バスコントローラ10へ与える。下位階層バス回路9は、バスブリッジ60Bからの優先順位伝達信号PRBが、優先順位“3”を示しており、下位バスコントローラ10の制御の下に、バスブリッジ60Bからのアドレス信号A(e)を選択して対応の転送データとともに下位階層バス回路9へ転送する。

【0101】

サイクル3において、バスブリッジ60B内のキューバッファ62Bに格納されたアドレスすべての転送が完了すると、上位階層バス回路6Bからの優先順位情報はすべて転送されており、以後のサイクルにおいては無視される(以後のサイクルにおいてバスマスタ群2Bからのアクセス要求は発行されないとする)。

【0102】

サイクル4においては、キューバッファ62Aから、優先順位“5”がセクタ70Aにより選択されて出力される。従って、キューバッファ62Aのアドレスフィールド65aに格納されるアドレスA0(c)、A(d)およびA1(c)が対応の転送データとともに、クロックサイクル4、5および6において、それぞれ、選択されて下位バスコントローラ10へ与えられる。

【0103】

この図9に示すように、優先順位が高いバスマスタ3eがアクセス要求を発行した場合、バスマスタ3eの待ち合わせは、先に格納された優先順位の低いアドレス情報の転送の後、続いて実行することができ、この優先順位の高いバスマスタ3eの待ち合わせ時間を短縮することができる。

【0104】

これにより、以下のような状況を回避することができる。すなわち、キューバッファ62Aにバスマスタ3cおよび3dからの転送情報が格納され、また、キューバッファ62Bにバスマスタ3gおよび3hからの転送情報が格納された後、バスマスタ3cおよびバスマスタ3eが、上位バス回路6Aおよび6Bにより選択された状態を考える。この場合、セクタ70Aおよび70Bが設けられていない場合、以下のようにアクセス調停が行われる。バスブリッジ60Aに格納される優先順位“5”および“6”および次の優先順位“5”のバスマスタ3c、3dおよび3cからのアクセス要求の発行が完了した後に、バスブリッジ60Bの優先順位“7”および“8”を有するバスマスタ3gおよび3hのアドレスおよびデータの転送が行われる。この後に、優先順位“3”を有するバスマスタ3eが、アクセスが許可されアドレスおよびデータの転送が実行される。この場合、優先順位の高いバスマスタ3eの待ち合わせ時間が長くなり、効率的なデータ転送を実現することができなくなり、また、バスマスタ3eのデータ転送制限時間内に必要データを転送する

10

20

30

40

50

ことができなくなり、データ処理を正確に行なうことができなくなる。

【0105】

従って、図8および図9に示すように、バスブリッジ60Aおよび60B内にセクタを設けて、各バスブリッジに対する優先順位の最も高い優先順位を選択して下位階層バス回路に転送することにより、優先順位の高いバスマスタのアクセス要求の待合せ時間を短縮することができる。

【0106】

また、単に優先順位を選択しているだけであり、データ転送要求の発行順序は変更されていない。従って、システム内において必要とされるデータの転送順序を維持することができ、データ処理順序が維持され、処理データのインテグリティ(integrity)を確保することができ、正確なデータ処理を保障することができる。

10

【0107】

以上のように、この発明の実施の形態3に従えば、各上位バス回路において、複数の優先順位情報のうち最も優先順位の高いバスマスタの優先順位を選択している。したがって、優先順位の高いバスマスタのアクセス要求が、優先順位の低いバスマスタのアクセス要求により待ち合わせられる時間を、短くすることができ、処理効率を改善することができる。

【0108】

なお、上述の構成においては、各バスマスタに対して優先順位が各処理モードにおいて固定的に割当てられている。しかしながら、各バスマスタに対して割当てられる優先順位情報として、たとえば、バスマスタのアクセス待ち合わせ時間、またはトランザクション回数に基づいて待ち合わせ時間の最も長いものを優先順位が最も高い情報として転送する、または、トランザクション回数が最も少ない回数を、最も優先順位の高い優先順位情報として生成し、これらの優先順位情報を、各バスマスタの優先順位情報として用いて、これまでの実施の形態1から3の方式に従ってバスアクセスの調停を処理する構成が利用されてもよい。

20

【0109】

従って、上位バス回路において与えられる優先順位情報が各処理モード毎に固定的に設定される調停方式に加えて、バスマスタの優先順位が、バスアクセス要求の発効状況に応じて変更されるバスアクセス調停方式に対しても、本発明は適用することができる。

30

【産業上の利用可能性】

【0110】

この発明は、複数のバスマスタを含み、優先順位に従ってバススレーブに対するアクセス要求が調整される階層バス構造のデータ処理システムに適用することにより、階層バス構造において正確に、優先順位に従ってバスアクセスを調停することができる。特に、固定優先調停方式を用いる階層バス構造のデータ処理システムに適用することにより、システムの動作モードに応じて優先順位が更新される場合においても、正確に、短いデータ転送制限時間に高い優先順位を割当てるという優先順位設定原則を維持して、バスアクセスの調停を行なうことができる。

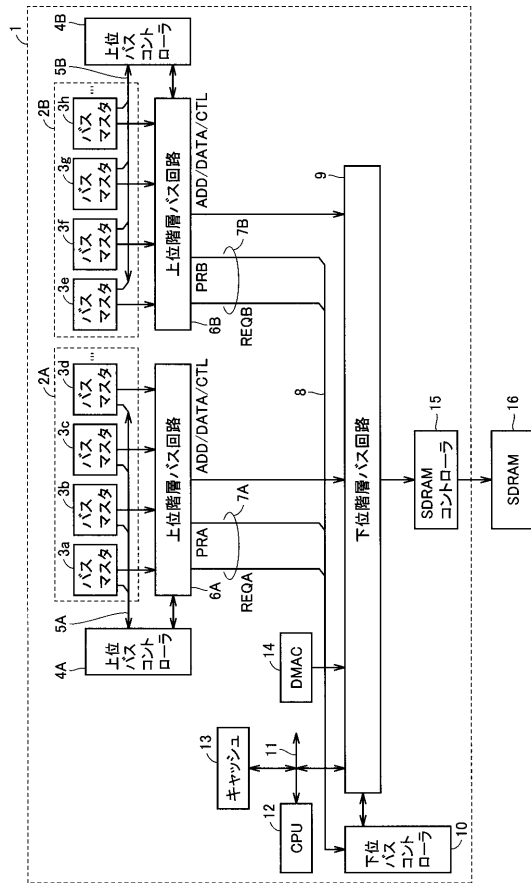
【符号の説明】

40

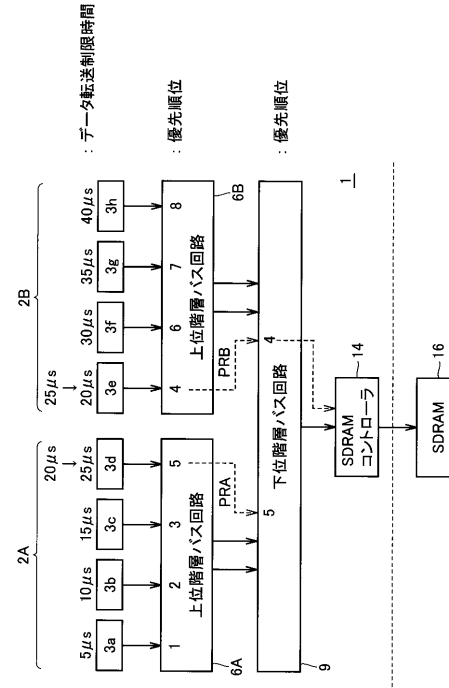
【0111】

1 マルチメディアシステムLSI、2, 2A, 2B バスマスタ群、3a - 3h バスマスタ、6, 6A, 6B 上位階層バス回路、9 下位階層バス回路、4, 4A, 4B 上位バスコントローラ、10 下位バスコントローラ、20 レジスタファイル(テーブルメモリ)、22 バスアクセス調停部、26 セクタ、28 バッファ、44 優先順位生成部、45 CPUインターフェイスI/F、46 優先順位レジスタ、47 選択レジスタ、48 セクタ、12 CPU、50 最高優先順位選択部、52 転送要求調停部、54 セクタ部、60A, 60B バスブリッジ、62A, 62B キューバッファ、70A, 70B セクタ。

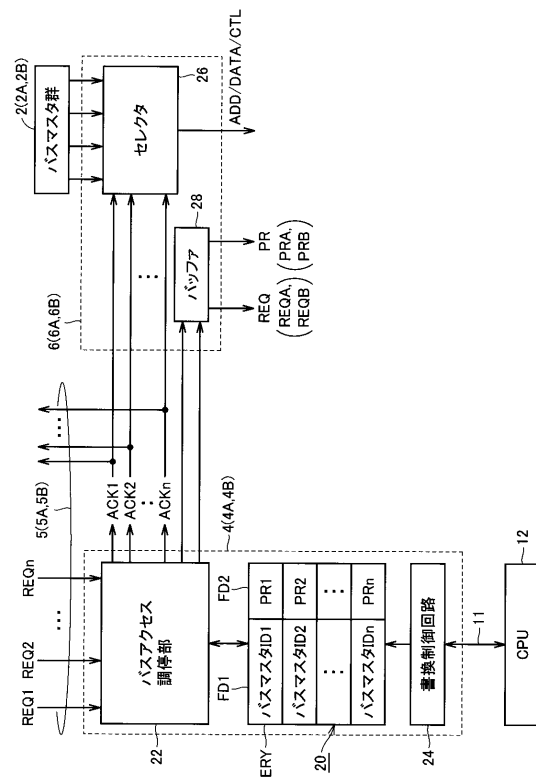
【図 1】



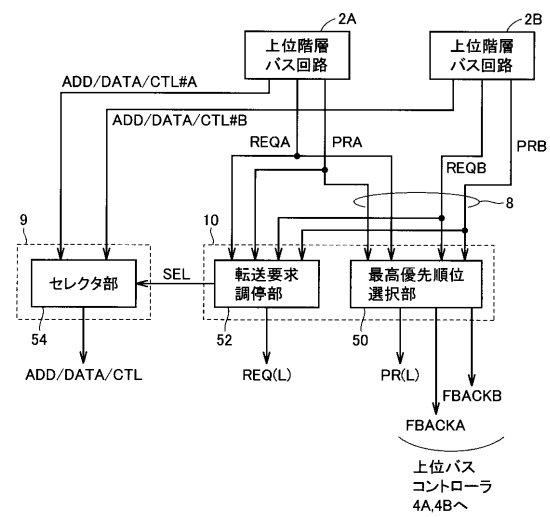
【図 2】



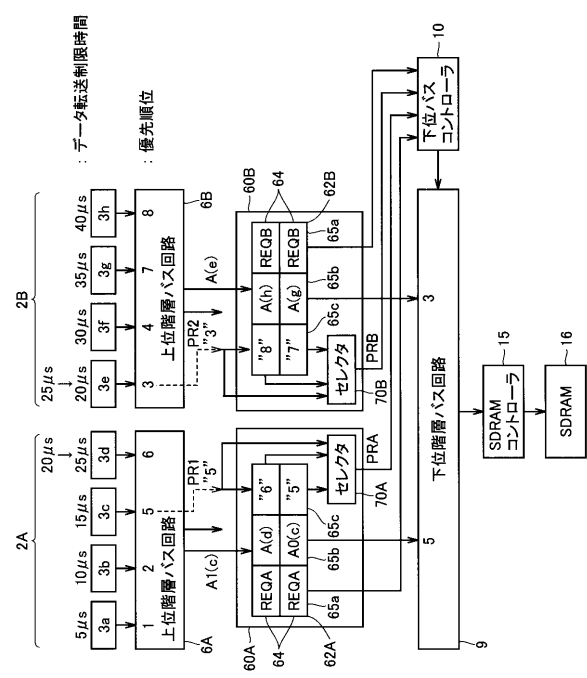
【図 3】



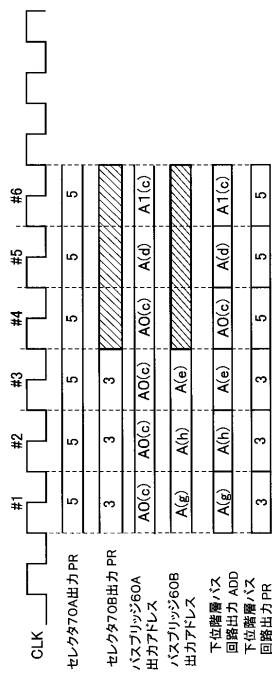
【図 4】



【図 9】



【図 10】



フロントページの続き

(74)代理人 100124523

弁理士 佐々木 真人

(72)発明者 樋口 良平

東京都千代田区大手町二丁目 6 番 2 号 株式会社ルネサステクノロジ内

F ターム(参考) 5B061 BB02 BC01 PP05