

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

connected to a light emitting device to drive the light emitting device to emit light. By configuring a compensation capacitor, because the compensation capacitor is electrically connected to the first end of the driving transistor, the signal inputted to the first end of the driving transistor is stored, so that the voltage inputted to the first end of the driving transistor is stabilized. In this way, when the control circuit enables the second end of the driving transistor to be connected to the light emitting device, the light emitting device is stably driven to emit light, thereby improving the display uniformity.

(57) 摘要: 本公开实施例提供的像素电路、其驱动方法及显示装置, 通过数据写入电路在扫描信号端的信号的控制下, 可以将数据信号端的信号提供给驱动晶体管的第一端。通过第二复位电路根据初始化信号端的信号对驱动晶体管的控制端进行初始化; 通过发光控制电路在发光控制信号端的信号的控制下, 将第一电源端与驱动晶体管的第一端导通, 以及将驱动晶体管的第二端和发光器件导通, 驱动发光器件发光。通过设置补偿电容, 由于补偿电容与驱动晶体管的第一端电连接, 将输入到驱动晶体管的第一端的信号进行存储, 使输入到驱动晶体管的第一端的电压进行稳定。这样在控制电路使驱动晶体管的第二端与发光器件导通时, 稳定的驱动发光器件发光, 提高显示均一性。

像素电路、其驱动方法及显示装置

相关申请的交叉引用

本申请要求在2020年07月21日提交中国专利局、申请号为202010707046.2、
申请名称为“一种显示装置及其驱动方法”的中国专利申请的优先权，其全
5 部内容通过引用结合在本申请中。

技术领域

本公开涉及显示技术领域，特别涉及像素电路、其驱动方法及显示装置。

背景技术

10 有机发光二极管（Organic Light Emitting Diode, OLED）是当今平板显示
器研究领域的热点之一。基于 OLED 显示器的低能耗、生产成本低、自发光、
宽视角及响应速度快等优点，在手机、平板电脑、数码相机等显示领域，OLED
显示器已经开始广泛应用。通常，OLED 属于电流驱动，需要稳定的电流来
15 控制其发光。

发明内容

本公开实施例提供的像素电路，包括：

20 数据写入电路，与驱动晶体管的第一端电连接，且被配置为在扫描信号
端的信号的控制下，将数据信号端的信号提供给所述驱动晶体管的第一端；

补偿电容，所述补偿电容的第一端与第一电源端电连接，所述补偿电容
的第二端与所述驱动晶体管的第一端电连接；

存储电路，分别与所述驱动晶体管的控制端和所述第一电源端电连接；

25 第二复位电路，与所述驱动晶体管的控制端电连接，且被配置为根据初
始化信号端的信号对所述驱动晶体管的控制端进行初始化；

发光控制电路，与所述第一电源端、所述驱动晶体管的第一端和第二端

以及所述发光器件电连接，且被配置为在发光控制信号端的信号的控制下，将所述第一电源端与所述驱动晶体管的第一端导通，以及将所述驱动晶体管的第二端和所述发光器件导通，驱动所述发光器件发光。

在一些示例中，所述像素电路还包括：

- 5 阈值补偿电路，分别与所述驱动晶体管的控制端和第二端电连接，且被配置为在第一控制信号端的信号的控制下，将所述驱动晶体管的控制端和第二端导通，以进行阈值补偿。

在一些示例中，所述阈值补偿电路包括：

- 10 第一晶体管，所述第一晶体管的控制端与所述第一控制信号端电连接，所述第一晶体管的第一端与所述驱动晶体管的控制端电连接，所述第一晶体管的第二端与所述驱动晶体管的第二端电连接。

在一些示例中，所述像素电路还包括：

第一复位电路，与所述发光器件电连接，且被配置为在第二控制信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件。

- 15 在一些示例中，所述第一复位电路包括：

第二晶体管，所述第二晶体管的控制端与所述第二控制信号端电连接，所述第二晶体管的第一端与所述初始化信号端电连接，所述第二晶体管的第二端与所述发光器件电连接。

在一些示例中，所述存储电路包括：

- 20 存储电容，所述存储电容的第一端与所述第一电源端电连接，所述存储电容的第二端与所述驱动晶体管的控制端电连接。

在一些示例中，所述第二复位电路包括：

- 25 第三晶体管，所述第三晶体管的控制端与所述复位信号端电连接，所述第三晶体管的第一端与所述初始化信号端电连接，所述第三晶体管的第二端与所述驱动晶体管的控制端电连接。

在一些示例中，所述第二复位电路还包括：

辅助晶体管，所述辅助晶体管的控制端与所述扫描信号端电连接，所述

辅助晶体管的第一端与所述第三晶体管的第二端电连接，所述辅助晶体管的第二端与所述驱动晶体管的控制端电连接。

在一些示例中，所述发光控制电路包括：

5 第四晶体管，所述第四晶体管的控制端与所述发光控制信号端电连接，所述第四晶体管的第一端与所述第一电源端电连接，所述第四晶体管的第二端与所述驱动晶体管的第一端电连接；

第五晶体管，所述第五晶体管的控制端与所述发光控制信号端电连接，所述第五晶体管的第一端与所述驱动晶体管的第二端电连接，所述第五晶体管的第二端与所述发光器件电连接。

10 在一些示例中，所述数据写入电路包括：

第六晶体管，所述第六晶体管的控制端与所述扫描信号端电连接，所述第六晶体管的第一端与所述数据信号端电连接，所述第六晶体管的第二端与所述驱动晶体管的第一端电连接。

本公开实施例提供的像素电路的驱动方法，包括：

15 复位阶段，所述第二复位电路根据初始化信号端的信号对所述驱动晶体管的控制端进行初始化；

20 阈值补偿阶段，所述数据写入电路在扫描信号端的信号的控制下，将数据信号端的信号提供给所述驱动晶体管的第一端，并通过所述补偿电容进行存储；阈值补偿电路在第一控制信号端的信号的控制下，将所述驱动晶体管的控制端和第二端导通，以进行阈值补偿；

补偿保持阶段，所述阈值补偿电路在第一控制信号端的信号的控制下，将所述驱动晶体管的控制端和第二端导通，以进行阈值补偿；

25 发光阶段，所述发光控制电路在发光控制信号端的信号的控制下，将所述第一电源端与所述驱动晶体管的第一端导通，以及将所述驱动晶体管的第二端和所述发光器件导通，驱动所述发光器件发光。

在一些示例中，所述第二控制信号端与所述第一控制信号端为同一信号端；

所述驱动方法还包括:

在所述阈值补偿阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件;

5 在所述补偿保持阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

在一些示例中, 所述第二控制信号端与所述复位信号端为同一信号端;

所述驱动方法还包括:

在所述复位阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

10 在一些示例中, 所述第二控制信号端与所述扫描信号端为同一信号端;

所述驱动方法还包括:

在所述阈值补偿阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

在一些示例中, 所述驱动方法还包括:

15 在所述复位阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件;

在所述阈值补偿阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件;

20 在所述补偿保持阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

在一些示例中, 所述驱动方法还包括:

在所述补偿保持阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

在一些示例中, 在所述复位阶段之前, 所述驱动方法还包括:

25 初始化阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

在一些示例中, 在所述复位阶段之后, 且在所述阈值补偿阶段之前, 所

述驱动方法还包括:

初始化阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

5 在一些示例中, 所述像素电路还包括: 第一复位电路; 在所述复位阶段之前, 所述驱动方法还包括: 阳极复位阶段; 其中, 在所述阳极复位阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件, 对所述发光器件进行初始化;

所述驱动方法还包括: 在所述复位阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件, 对所述发光器件进行初始化; 所述数据写入电路在扫描信号端的信号的控制下, 10 将数据信号端的信号提供给所述驱动晶体管的第一端。

本公开实施例提供的显示装置, 包括上述像素电路。

附图说明

15 图 1 为本公开实施例中的像素电路的结构示意图;
图 2 为本公开实施例中的一些像素电路的具体结构示意图;
图 3 为本公开实施例中的一些信号时序图;
图 4 为本公开实施例中的又一些像素电路的具体结构示意图;
图 5 为本公开实施例中的又一些信号时序图;
20 图 6 为本公开实施例中的又一些信号时序图;
图 7 为本公开实施例中的又一些信号时序图;
图 8 为本公开实施例中的又一些信号时序图;
图 9 为本公开实施例中的又一些信号时序图;
图 10 为本公开实施例中的又一些信号时序图;
25 图 11 为本公开实施例中的又一些信号时序图;
图 12 为本公开实施例中的又一些像素电路的具体结构示意图;
图 13 为本公开实施例中的又一些像素电路的具体结构示意图;

图 14 为本公开实施例中的又一些像素电路的具体结构示意图；

图 15 为本公开实施例中的又一些像素电路的具体结构示意图；

图 16 为本公开实施例中的又一些信号时序图。

5 具体实施方式

为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。并且在不冲突的情况下，本公开中的实施例及实施例中的特征可以相互组合。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。

除非另外定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。

需要注意的是，附图中各图形的尺寸和形状不反映真实比例，目的只是示意说明本公开内容。并且自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。

本公开实施例提供的一些像素电路，如图 1 所示，可以包括：

数据写入电路 10，与驱动晶体管 M0 的第一端电连接，且被配置为在扫描信号端 GA 的信号的信号的控制下，将数据信号端 DA 的信号提供给驱动晶体管 M0 的第一端；

补偿电容 CF，补偿电容 CF 的第一端与第一电源端 ELVDD 电连接，补偿电容 CF 的第二端与驱动晶体管 M0 的第一端电连接；

存储电路 21，分别与驱动晶体管 M0 的控制端和第一电源端 ELVDD 电连接；

第二复位电路 22，与驱动晶体管 M0 的控制端电连接，且被配置为根据初始化信号端 VINIT 的信号对驱动晶体管 M0 的控制端进行初始化；例如，
5 被配置为在复位信号端 RST 的信号的控制下，将初始化信号端 VINIT 的信号提供给驱动晶体管 M0 的控制端；

发光控制电路 23，与第一电源端 ELVDD、驱动晶体管 M0 的第一端和第二端以及发光器件 L 电连接，且被配置为在发光控制信号端 EM 的信号的控制下，将第一电源端 ELVDD 与驱动晶体管 M0 的第一端导通，以及将驱动晶
10 体管 M0 的第二端和发光器件 L 导通，驱动发光器件 L 发光。

本公开实施例提供的上述像素电路，通过第二复位电路可以根据初始化信号端的信号对驱动晶体管的控制端进行初始化。通过数据写入电路在扫描信号端的信号的控制下，可以将数据信号端的信号提供给驱动晶体管的第一端。通过发光控制电路可以在发光控制信号端的信号的控制下，将第一电源
15 端与驱动晶体管的第一端导通，以及将驱动晶体管的第二端和发光器件导通，驱动发光器件发光。通过设置补偿电容，由于补偿电容与驱动晶体管的第一端电连接，可以将输入到驱动晶体管的第一端的信号进行存储，从而可以使输入到驱动晶体管的第一端的电压进行稳定。这样在驱动晶体管的第二端与发光器件导通时，可以稳定的驱动发光器件发光，进而可以提高显示均一性。

20 由于工艺制程和器件老化等原因，驱动晶体管 M0 的阈值电压 V_{th} 会发生偏移，从而导致显示装置中的不同区域的发光器件 L 的发光亮度不均一，进而影响显示效果。有鉴于此，在本公开实施例中，如图 1 所示，像素电路还可以包括：阈值补偿电路 30；其中，阈值补偿电路 30 分别与驱动晶体管 M0 的控制端和第二端电连接，且被配置为在第一控制信号端 CS1 的信号的控制下，将驱动晶体管 M0 的控制端和第二端导通，以进行阈值补偿。这样一来，
25 通过设置阈值补偿电路 30，可以实现补偿驱动晶体管 M0 的阈值电压的功能。

下面结合具体实施例，对本公开进行详细说明。需要说明的是，本实施

例中是为了更好的解释本公开，但不限制本公开。

在具体实施时，在本公开实施例提供的上述像素电路中，发光器件 L 的第一端与发光控制电路 23 电连接，发光器件 L 的第二端与第二电源端 ELVSS 电连接。示例性地，发光器件 L 与发光控制电路 23 电连接的第一端为其正极，与第二电源端 ELVSS 连接的第二端为其负极。例如，发光器件 L 可以为有机发光二极管和量子点发光二极管中的至少一个。并且，发光器件 L 在驱动晶体管 M0 处于饱和状态时的电流的作用下实现发光。另外，一般发光器件 L 具有开启电压，在发光器件 L 两端的电压差大于或等于开启电压时进行发光。

在具体实施时，在本公开实施例提供的上述像素电路中，第一电源端 ELVDD 的电压 Vdd 一般为正值，第二电源端 ELVSS 的电压 Vss 一般接地或为负值。并且初始信号端的电压 Vini 与第二电源端 ELVSS 的电压 Vss 需要满足公式： $V_{ini}-V_{ss}<V_{th}(L)$ ；其中， $V_{th}(L)$ 为发光器件 L 的开启电压。

在具体实施时，在本公开实施例提供的上述像素电路中，如图 1 与图 2 所示，驱动晶体管 M0 可以为 P 型晶体管；其中，驱动晶体管 M0 的控制端 N3 可以为其栅极，驱动晶体管 M0 的第一端 N1 可以为其源极，驱动晶体管 M0 的第二端 N2 可以为其漏极。或者，驱动晶体管 M0 也可以为 N 型晶体管；其中，驱动晶体管 M0 的控制端 N3 可以为其栅极，驱动晶体管 M0 的第一端 N1 可以为其漏极，驱动晶体管 M0 的第二端 N2 可以为其源极。在实际应用中，驱动晶体管 M0 的类型具体可以根据实际应用的需求进行设计确定，在此不作限定。

在具体实施时，在本公开实施例提供的上述像素电路中，如图 2 所示，阈值补偿电路 30 可以包括：第一晶体管 M1；其中，第一晶体管 M1 的控制端与第一控制信号端 CS1 电连接，第一晶体管 M1 的第一端与驱动晶体管 M0 的控制端电连接，第一晶体管 M1 的第二端与驱动晶体管 M0 的第二端电连接。

在具体实施时，在本公开实施例提供的上述像素电路中，如图 2 所示，存储电路 21 可以包括：存储电容 CST；其中，存储电容 CST 的第一端与第一电源端 ELVDD 电连接，存储电容 CST 的第二端与驱动晶体管 M0 的控制

端电连接。

在具体实施时，在本公开实施例提供的上述像素电路中，如图 2 所示，第二复位电路 22 可以包括：第三晶体管 M3；其中，第三晶体管 M3 的控制端与复位信号端 RST 电连接，第三晶体管 M3 的第一端与初始化信号端 VINIT 电连接，第三晶体管 M3 的第二端与驱动晶体管 M0 的控制端电连接。

在具体实施时，在本公开实施例提供的上述像素电路中，如图 2 所示，发光控制电路 23 包括：第四晶体管 M4 和第五晶体管 M5；其中，第四晶体管 M4 的控制端与发光控制信号端 EM 电连接，第四晶体管 M4 的第一端与第一电源端 ELVDD 电连接，第四晶体管 M4 的第二端与驱动晶体管 M0 的第一端电连接。第五晶体管 M5 的控制端与发光控制信号端 EM 电连接，第五晶体管 M5 的第一端与驱动晶体管 M0 的第二端电连接，第五晶体管 M5 的第二端与发光器件 L 电连接。

在具体实施时，在本公开实施例提供的上述像素电路中，如图 2 所示，数据写入电路 10 包括：第六晶体管 M6；其中，第六晶体管 M6 的控制端与扫描信号端 GA 电连接，第六晶体管 M6 的第一端与数据信号端 DA 电连接，第六晶体管 M6 的第二端与驱动晶体管 M0 的第一端电连接。

进一步地，为了简化像素电路的制作工艺流程，在具体实施时，在本公开实施例提供的上述像素电路中，如图 2 所示，可以使所有的晶体管均为 P 型晶体管。或者，也可以使所有的晶体管均为 N 型晶体管，在此不作限定。

在具体实施时，在本公开实施例提供的上述像素电路中，P 型晶体管在高电平作用下截止，在低电平作用下导通；N 型晶体管在高电平作用下导通，在低电平作用下截止。

需要说明的是，在本公开实施例提供的上述像素电路中，上述晶体管可以是薄膜晶体管（TFT，Thin Film Transistor），也可以是金属氧化物半导体场效应管（MOS，Metal Oxide Semiconductor），在此不作限定。在具体实施时，上述晶体管的控制端可以作为其栅极，并且可以根据晶体管类型以及控制端的信号的不同，可以将上述晶体管的第一端作为其源极，第二端作为其漏极。

或者，将上述晶体管的第一端作为其漏极，第二端作为其源极，在此不作限定。

本公开实施例提供的上述像素电路的驱动方法，包括如下步骤：

5 复位阶段，第二复位电路根据初始化信号端的信号对驱动晶体管的控制端进行初始化；

阈值补偿阶段，数据写入电路在扫描信号端的信号的控制下，将数据信号端的信号提供给驱动晶体管的第一端，并通过补偿电容进行存储；阈值补偿电路在第一控制信号端的信号的控制下，将驱动晶体管的控制端和第二端导通，以进行阈值补偿；

10 补偿保持阶段，阈值补偿电路在第一控制信号端的信号的控制下，将驱动晶体管的控制端和第二端导通，以进行阈值补偿；

发光阶段，发光控制电路在发光控制信号端的信号的控制下，将第一电源端与驱动晶体管的第一端导通，以及将驱动晶体管的第二端和发光器件导通，驱动发光器件发光。

15 下面以图 2 所示的像素电路为例，结合图 3 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 3 所示，em 代表加载到发光控制信号端 EM 信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：复位阶段
20 T1、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在复位阶段 T1，第三晶体管 M3 在信号 rst 的低电平的控制下导通，以将初始化信号端 VINIT 的信号提供给驱动晶体管 M0 的控制端 N3，从而使驱动晶体管 M0 的控制端 N3 的电压为 Vini，进而对驱动晶体管 M0 的控制进行初始化。并且，第一晶体管 M1 在信号 cs1 的高电平的控制下截止。第六晶体管
25 M6 在信号 ga 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。

在阈值补偿阶段 T2，第六晶体管 M6 在信号 ga 的低电平的控制下导通，

以将数据信号端 DA 的信号提供给驱动晶体管 M0 的第一端 N1，可以使驱动晶体管 M0 的第一端 N1 的电压为数据信号端 DA 的信号的电压 Vda。并通过补偿电容 CF 将电压 Vda 进行存储。第一晶体管 M1 在信号 cs1 的低电平的控制下导通，以将驱动晶体管 M0 的控制端 N3 和第二端 N2 导通，从而使驱动晶体管 M0 形成二极管连接方式，进而使驱动晶体管 M0 的第一端 N1 的电压 Vda 对驱动晶体管 M0 的控制端 N3 进行充电。并且，第三晶体管 M3 在信号 rst 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。

在补偿保持阶段 T3，由于补偿电容 CF 将电压 Vda 进行存储。并且，第一晶体管 M1 在信号 cs1 的低电平的控制下导通，以将驱动晶体管 M0 的控制端 N3 和第二端 N2 导通，从而使驱动晶体管 M0 形成二极管连接方式，进而使驱动晶体管 M0 的第一端 N1 的电压 Vda 对驱动晶体管 M0 的控制端 N3 继续进行充电，以使驱动晶体管 M0 的控制端 N3 的电压可以充电为 $Vda - |V_{th}|$ 。并且，第六晶体管 M6 在信号 ga 的高电平的控制下截止。第三晶体管 M3 在信号 rst 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。

在发光阶段 T4，第四晶体管 M4 和第五晶体管 M5 在信号 em 的低电平的控制下均导通。导通的第四晶体管 M4 可以将第一电源端 ELVDD 的电压 Vdd 提供给驱动晶体管 M0 的第一端 N1，以使驱动晶体管 M0 的第一端 N1 的电压为 Vdd。这样可以使驱动晶体管 M0 处于饱和状态，从而使驱动晶体管 M0 产生工作电流 I_{ds} ： $I_{ds} = K (V_{dd} - V_{da})^2$ 。导通的第五晶体管 M5 可以将驱动晶体管 M0 的第二端 N2 与发光器件 L 导通，从而使工作电流 I_{ds} 流入发光器件 L，以驱动发光器件 L 发光。其中，K 为与工艺和设计有关的结构常数。并且，第一晶体管 M1 在信号 cs1 的高电平的控制下截止。第六晶体管 M6 在信号 ga 的高电平的控制下截止。第三晶体管 M3 在信号 rst 的高电平的控制下截止。

需要说明的是，随着显示装置的刷新频率越来越高，例如，由 60Hz 上升

为 120Hz, 240Hz 等, 这样使得信号 ga 控制第六晶体管 M6 导通的时长会越来越短, 从而导致在阈值补偿阶段 T2 中, 数据信号端 DA 的信号通过驱动晶体管 M0 写入存储电容 CST 的电荷量不足, 进而导致驱动晶体管 M0 的阈值电压补偿不充分。本公开实施例中, 通过使第一控制信号端 CS1 的信号 cs1 与扫描信号端 GA 的信号 ga 不同, 可以分别控制第一晶体管 M1 和第六晶体管 M6 的导通和截止。这样在本公开实施例提供的像素电路应用于高刷新频率的显示装置时, 通过在阈值补偿阶段 T2 均控制第一晶体管 M1 和第六晶体管 M6 导通, 可以对存储电容 CST 进行充电。并且, 通过在补偿保持阶段 T3 继续控制第一晶体管 M1 导通, 由于补偿电容 CF 存储有电压 Vda, 从而可以继续对存储电容 CST 进行充电, 以使驱动晶体管 M0 的控制端 N3 的电压最终可以达到 $V_{da}-|V_{th}|$ 。

需要说明的是, 在补偿保持阶段 T3 与发光阶段 T4 之间还可以具有缓冲阶段 T5。在缓冲阶段 T5 中, 可以控制第一晶体管 M1、第三晶体管 M3、第四晶体管 M4、第五晶体管 M5 以及第六晶体管 M6 均截止, 从而可以使像素电路中的晶体管的特性进行稳定, 以在稳定后进入下一个工作阶段, 进而可以提高像素电路的稳定性。

需要说明的是, 在实际应用中, 上述各信号的具体电压值可以根据实际应用环境来设计确定, 在此不作限定。

本公开实施例又提供了一些像素电路, 结构示意图如图 5 所示, 其针对上述实施例中的实施方式进行了变形。下面仅说明本实施例与上述实施例的区别之处, 其相同之处在此不作赘述。

在具体实施时, 在本公开实施例中, 如图 4 所示, 像素电路还可以包括: 第一复位电路 40; 其中, 第一复位电路 40 与发光器件 L 电连接, 且第一复位电路 40 被配置为在第二控制信号端 CS2 的信号的信号的控制下, 将初始化信号端 VINIT 的信号提供给发光器件 L。这样一来, 可以发光器件 L 进行初始化。

在具体实施时, 在本公开实施例中, 如图 4 所示, 第一复位电路可以包括: 第二晶体管 M2; 其中, 第二晶体管 M2 的控制端与第二控制信号端 CS2

电连接，第二晶体管 M2 的第一端与初始化信号端 VINIT 电连接，第二晶体管 M2 的第二端与发光器件 L 电连接。

在具体实施时，在本公开实施例中，驱动方法还可以包括：

在复位阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件；

在阈值补偿阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件；

在补偿保持阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件。

或者，在具体实施时，在本公开实施例中，驱动方法还可以包括：在补偿保持阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件。

或者，在具体实施时，在本公开实施例中，在复位阶段之前，驱动方法还可以包括：初始化阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件。

或者，在具体实施时，在本公开实施例中，在复位阶段之后，且在阈值补偿阶段之前，驱动方法还可以包括：初始化阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件。

下面结合具体实施例进行说明。

在一些示例中，以图 4 所示的像素电路为例，结合图 5 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 5 所示，em 代表加载到发光控制信号端 EM 信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号，cs2 代表加载到第二控制信号端的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：复位阶段 T1、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在复位阶段 T1，第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本

阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在阈值补偿阶段 T2, 第二晶体管 M2 在信号 cs2 的低电平的控制下导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在补偿保持阶段 T3, 第二晶体管 M2 在信号 cs2 的低电平的控制下继续导通，进一步将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，进一步消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在发光阶段 T4, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在另一些示例中，以图 4 所示的像素电路为例，结合图 6 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 6 所示，em 代表加载到发光控制信号端 EM 信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号，cs2 代表加载到第二控制信号端的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：复位阶段 T1、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在复位阶段 T1, 第二晶体管 M2 在信号 cs2 的低电平的控制下导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在阈值补偿阶段 T2, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在补偿保持阶段 T3, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在发光阶段 T4, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本

阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在又一些示例中，以图 4 所示的像素电路为例，结合图 7 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 7 所示，em 代表加载到发光控制信号端 EM 的信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号，cs2 代表加载到第二控制信号端的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：复位阶段 T1、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在复位阶段 T1，第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在阈值补偿阶段 T2，第二晶体管 M2 在信号 cs2 的低电平的控制下导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在补偿保持阶段 T3，第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在发光阶段 T4，第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在又一些示例中，以图 4 所示的像素电路为例，结合图 8 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 8 所示，em 代表加载到发光控制信号端 EM 的信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号，cs2 代表加载到第二控制信号端的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：复位阶段 T1、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在复位阶段 T1，第二晶体管 M2 在信号 cs2 的低电平的控制下导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初

始化，消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在阈值补偿阶段 T2，第二晶体管 M2 在信号 cs2 的低电平的控制下继续导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，进一步消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在补偿保持阶段 T3，第二晶体管 M2 在信号 cs2 的低电平的控制下继续导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，进一步消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在发光阶段 T4，第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在又一些示例中，以图 4 所示的像素电路为例，结合图 9 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 9 所示，em 代表加载到发光控制信号端 EM 的信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号，cs2 代表加载到第二控制信号端的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：初始化阶段 T6、复位阶段 T1、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在初始化阶段 T6，第二晶体管 M2 在信号 cs2 的低电平的控制下导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，消除发光器件 L 中的发光层的界面电荷。并且，第六晶体管 M6 在信号 ga 的高电平的控制下截止。第三晶体管 M3 在信号 rst 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。

在复位阶段 T1，第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在阈值补偿阶段 T2，第二晶体管 M2 在信号 cs2 的高电平的控制下截止。

本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在补偿保持阶段 T3, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。

本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在发光阶段 T4, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本

5 阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在又一些示例中，以图 4 所示的像素电路为例，结合图 10 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 10 所示，em 代表加载到发光控制信号端 EM 信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号，cs2 代表加载到第二控制信号端的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：复位阶段 T1、初始化阶段 T6、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在复位阶段 T1, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

15 在初始化阶段 T6, 第二晶体管 M2 在信号 cs2 的低电平的控制下导通，可以将初始化信号端 VINIT 的信号提供给发光器件 L，以对发光器件 L 进行初始化，消除发光器件 L 中的发光层的界面电荷。并且，第六晶体管 M6 在信号 ga 的高电平的控制下截止。第三晶体管 M3 在信号 rst 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。

20 在阈值补偿阶段 T2, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在补偿保持阶段 T3, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在发光阶段 T4, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本

25 阶段中的其余工作过程可以参照上述实施例，在此不作赘述。

在又一些示例中，以图 4 所示的像素电路为例，结合图 11 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 11 所

示, em 代表加载到发光控制信号端 EM 信号, rst 代表加载到复位信号端 RST 的信号, ga 代表加载到扫描信号端 GA 的信号, cs1 代表加载到第一控制信号端 CS1 的信号, cs2 代表加载到第二控制信号端的信号。并且, 一个像素电路在一个显示帧中的工作过程, 可以包括: 复位阶段 T1、阈值补偿阶段 T2、补偿保持阶段 T3、发光阶段 T4。

在复位阶段 T1, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例, 在此不作赘述。

在阈值补偿阶段 T2, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例, 在此不作赘述。

在补偿保持阶段 T3, 第二晶体管 M2 在信号 cs2 的低电平的控制下继续导通, 可以将初始化信号端 VINIT 的信号提供给发光器件 L, 以对发光器件 L 进行初始化, 进一步消除发光器件 L 中的发光层的界面电荷。本阶段中的其余工作过程可以参照上述实施例, 在此不作赘述。

在发光阶段 T4, 第二晶体管 M2 在信号 cs2 的高电平的控制下截止。本阶段中的其余工作过程可以参照上述实施例, 在此不作赘述。

本公开实施例又提供了一些像素电路, 结构示意图如图 12 所示, 其针对上述实施例中的实施方式进行了变形。下面仅说明本实施例与上述实施例的区别之处, 其相同之处在此不作赘述。

在具体实施时, 在本公开实施例中, 可以使第一控制信号端 CS1 和第二控制信号端为同一信号端。示例性地, 如图 12 所示, 第一晶体管 M1 的控制端和第二晶体管 M2 的控制端均与第一控制信号端 CS1 电连接。

在具体实施时, 在本公开实施例中, 驱动方法还可以包括:

在阈值补偿阶段, 第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给发光器件;

在补偿保持阶段, 第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给发光器件。

需要说明的是, 图 12 所示的像素电路对应的信号时序图, 如图 5 所示,

其工作过程可以参照图 4 所示的像素电路在图 5 所示的信号时序图控制下的工作过程，在此不作赘述。

本公开实施例又提供了一些像素电路，结构示意图如图 13 所示，其针对上述实施例中的实施方式进行了变形。下面仅说明本实施例与上述实施例的区别之处，其相同之处在此不作赘述。

在具体实施时，在本公开实施例中，可以使第二控制信号端和复位信号端 RST 为同一信号端。示例性地，如图 13 所示，第一晶体管 M1 的控制端和第二晶体管 M2 的控制端均与复位信号端 RST 电连接。

在具体实施时，在本公开实施例中，驱动方法还可以包括：在复位阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件。

需要说明的是，图 13 所示的像素电路对应的信号时序图，如图 6 所示，其工作过程可以参照图 4 所示的像素电路在图 6 所示的信号时序图控制下的工作过程，在此不作赘述。

本公开实施例又提供了一些像素电路，结构示意图如图 14 所示，其针对上述实施例中的实施方式进行了变形。下面仅说明本实施例与上述实施例的区别之处，其相同之处在此不作赘述。

在具体实施时，在本公开实施例中，可以使第二控制信号端和扫描信号端 GA 为同一信号端。示例性地，如图 14 所示，第一晶体管 M1 的控制端和第二晶体管 M2 的控制端均与扫描信号端 GA 电连接。

在具体实施时，在本公开实施例中，驱动方法还可以包括：在阈值补偿阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件。

需要说明的是，图 14 所示的像素电路对应的信号时序图，如图 7 所示，其工作过程可以参照图 4 所示的像素电路在图 7 所示的信号时序图控制下的工作过程，在此不作赘述。

本公开实施例又提供了一些像素电路，结构示意图如图 15 所示，其针对

上述实施例中的实施方式进行了变形。下面仅说明本实施例与上述实施例的区别之处，其相同之处在此不作赘述。

在具体实施时，在本公开实施例中，如图 15 所示，第二复位电路 22 还可以包括：辅助晶体管 MF；其中，辅助晶体管 MF 的控制端与扫描信号端 GA 电连接，辅助晶体管 MF 的第一端与第三晶体管 M3 的第二端电连接，辅助晶体管 MF 的第二端与驱动晶体管 M0 的控制端电连接。

在一些示例中，像素电路还包括：第一复位电路；在复位阶段之前，驱动方法还包括：阳极复位阶段；其中，在阳极复位阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件，对发光器件进行初始化。并且，驱动方法还包括：在复位阶段，第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给发光器件，对发光器件进行初始化；数据写入电路在扫描信号端的信号的控制下，将数据信号端的信号提供给驱动晶体管的第一端。

下面以图 15 所示的像素电路为例，结合图 16 所示的电路时序图，对本公开实施例提供的上述像素电路的工作过程作以描述。如图 16 所示，em 代表加载到发光控制信号端 EM 的信号，rst 代表加载到复位信号端 RST 的信号，ga 代表加载到扫描信号端 GA 的信号，cs1 代表加载到第一控制信号端 CS1 的信号。并且，一个像素电路在一个显示帧中的工作过程，可以包括：阳极复位阶段 T0、复位阶段 T1、阈值补偿阶段 T2、补偿保持阶段 T3、缓冲阶段 T5、发光阶段 T4。

在阳极复位阶段 T0，第三晶体管 M3 在信号 rst 的低电平的控制下导通，以将初始化信号端 VINIT 的信号提供给辅助晶体管 MF 的第一端。并且，第二晶体管 M2 在信号 rst 的低电平的控制下导通，以将初始化信号端 VINIT 的信号提供给发光器件 L，从而对发光器件 L 进行初始化。第一晶体管 M1 在信号 cs1 的高电平的控制下截止。第六晶体管 M6 和辅助晶体管 MF 在信号 ga 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。辅助晶体管 MF 在信号 ga 的高电平的控制下截止。

在复位阶段 T1, 第三晶体管 M3 在信号 rst 的低电平的控制下导通, 并且辅助晶体管 MF 在信号 ga 的低电平的控制下导通, 以将初始化信号端 VINIT 的信号提供给驱动晶体管 M0 的控制端 N3, 从而使驱动晶体管 M0 的控制端 N3 的电压为 Vini, 进而对驱动晶体管 M0 的控制进行初始化。并且, 第二晶体管 M2 在信号 rst 的低电平的控制下导通, 以将初始化信号端 VINIT 的信号提供给发光器件 L, 从而对发光器件 L 进行初始化。第六晶体管 M6 在信号 ga 的低电平的控制下, 以将数据信号端 DA 的信号提供给驱动晶体管 M0 的第一端。第一晶体管 M1 在信号 cs1 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。

在阈值补偿阶段 T2, 第六晶体管 M6 在信号 ga 的低电平的控制下, 以将数据信号端 DA 的信号提供给驱动晶体管 M0 的第一端 N1, 可以使驱动晶体管 M0 的第一端 N1 的电压为数据信号端 DA 的信号电压 Vda。第一晶体管 M1 在信号 cs1 的低电平的控制下导通, 以将驱动晶体管 M0 的控制端 N3 和第二端 N2 导通, 从而使驱动晶体管 M0 形成二极管连接方式, 进而使驱动晶体管 M0 的第一端 N1 的电压 Vda 对驱动晶体管 M0 的控制端 N3 进行充电。并且, 第三晶体管 M3 和第二晶体管 M2 在信号 rst 的高电平的控制下截止。第四晶体管 M4 和第五晶体管 M5 在信号 em 的高电平的控制下截止。

在缓存阶段 T5, 各晶体管均截止。从而可以使像素电路中的晶体管的特性进行稳定, 以在稳定后进入发光阶段, 进而可以提高像素电路的稳定性。

在发光阶段 T4, 第四晶体管 M4 和第五晶体管 M5 在信号 em 的低电平的控制下均导通。导通的第四晶体管 M4 可以将第一电源端 ELVDD 的电压 Vdd 提供给驱动晶体管 M0 的第一端 N1, 以使驱动晶体管 M0 的第一端 N1 的电压为 Vdd。这样可以使驱动晶体管 M0 处于饱和状态, 从而使驱动晶体管 M0 产生工作电流 I_{ds} : $I_{ds} = K (V_{dd} - V_{da})^2$ 。导通的第五晶体管 M5 可以将驱动晶体管 M0 的第二端 N2 与发光器件 L 导通, 从而使工作电流 I_{ds} 流入发光器件 L, 以驱动发光器件 L 发光。其中, K 为与工艺和设计有关的结构常数。并且, 第一晶体管 M1 在信号 cs1 的高电平的控制下截止。第六晶体管 M6 和

辅助晶体管 MF 在信号 ga 的高电平的控制下截止。第三晶体管 M3 和第二晶体管 M2 在信号 rst 的高电平的控制下截止。

基于同一发明构思，本公开实施例还提供了显示装置，包括本公开实施例提供的上述像素电路。该显示装置解决问题的原理与前述像素电路相似，因此该显示装置的实施可以参见前述像素电路的实施，重复之处在此不再赘述。

在具体实施时，在本公开实施例中，显示装置可以为：手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的，在此不做赘述，也不应作为对本公开的限制。

本公开实施例提供的上述像素电路、其驱动方法及显示装置，通过控制电路可以使驱动晶体管的控制端进行初始化。通过数据写入电路在扫描信号端的信号的控制下，可以将数据信号端的信号提供给驱动晶体管的第一端。通过设置补偿电容，由于补偿电容与驱动晶体管的第一端电连接，可以将输入到驱动晶体管的第一端的信号进行存储，从而可以使输入到驱动晶体管的第一端的电压进行稳定。这样在控制电路使驱动晶体管的第二端与发光器件导通时，可以稳定的驱动发光器件发光，进而可以提高显示均一性。

尽管已描述了本发明的优选实施例，但本领域内的技术人员一旦得知了基本创造性概念，则可对这些实施例作出另外的变更和修改。所以，所附权利要求要求意欲解释为包括优选实施例以及落入本发明范围的所有变更和修改。

显然，本领域的技术人员可以对本发明实施例进行各种改动和变型而不脱离本发明实施例的精神和范围。这样，倘若本发明实施例的这些修改和变型属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变型在内。

权利要求

1、一种像素电路，其中，包括：

数据写入电路，与驱动晶体管的第一端电连接，且被配置为在扫描信号端的信号的控制下，将数据信号端的信号提供给所述驱动晶体管的第一端；

5 补偿电容，所述补偿电容的第一端与第一电源端电连接，所述补偿电容的第二端与所述驱动晶体管的第一端电连接；

存储电路，分别与所述驱动晶体管的控制端和所述第一电源端电连接；

第二复位电路，与所述驱动晶体管的控制端电连接，且被配置为根据初始化信号端的信号对所述驱动晶体管的控制端进行初始化；

10 发光控制电路，与所述第一电源端、所述驱动晶体管的第一端和第二端以及所述发光器件电连接，且被配置为在发光控制信号端的信号的控制下，将所述第一电源端与所述驱动晶体管的第一端导通，以及将所述驱动晶体管的第二端和所述发光器件导通，驱动所述发光器件发光。

2、如权利要求 1 所述的像素电路，其中，所述像素电路还包括：

15 阈值补偿电路，分别与所述驱动晶体管的控制端和第二端电连接，且被配置为在第一控制信号端的信号的控制下，将所述驱动晶体管的控制端和第二端导通，以进行阈值补偿。

3、如权利要求 2 所述的像素电路，其中，所述阈值补偿电路包括：

20 第一晶体管，所述第一晶体管的控制端与所述第一控制信号端电连接，所述第一晶体管的第一端与所述驱动晶体管的控制端电连接，所述第一晶体管的第二端与所述驱动晶体管的第二端电连接。

4、如权利要求 1-3 任一项所述的像素电路，其中，所述像素电路还包括：

第一复位电路，与所述发光器件电连接，且被配置为在第二控制信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件。

25 5、如权利要求 4 所述的像素电路，其中，所述第一复位电路包括：

第二晶体管，所述第二晶体管的控制端与所述第二控制信号端电连接，

所述第二晶体管的第一端与所述初始化信号端电连接，所述第二晶体管的第二端与所述发光器件电连接。

6、如权利要求 1-3 任一项所述的像素电路，其中，所述存储电路包括：

存储电容，所述存储电容的第一端与所述第一电源端电连接，所述存储电容的第二端与所述驱动晶体管的控制端电连接。

7、如权利要求 1-3 任一项所述的像素电路，其中，所述第二复位电路包括：

第三晶体管，所述第三晶体管的控制端与所述复位信号端电连接，所述第三晶体管的第一端与所述初始化信号端电连接，所述第三晶体管的第二端与所述驱动晶体管的控制端电连接。

8、如权利要求 7 所述的像素电路，其中，所述第二复位电路还包括：

辅助晶体管，所述辅助晶体管的控制端与所述扫描信号端电连接，所述辅助晶体管的第一端与所述第三晶体管的第二端电连接，所述辅助晶体管的第二端与所述驱动晶体管的控制端电连接。

9、如权利要求 1-3 任一项所述的像素电路，其中，所述发光控制电路包括：

第四晶体管，所述第四晶体管的控制端与所述发光控制信号端电连接，所述第四晶体管的第一端与所述第一电源端电连接，所述第四晶体管的第二端与所述驱动晶体管的第一端电连接；

第五晶体管，所述第五晶体管的控制端与所述发光控制信号端电连接，所述第五晶体管的第一端与所述驱动晶体管的第二端电连接，所述第五晶体管的第二端与所述发光器件电连接。

10、如权利要求 1-5 任一项所述的像素电路，其中，所述数据写入电路包括：

第六晶体管，所述第六晶体管的控制端与所述扫描信号端电连接，所述第六晶体管的第一端与所述数据信号端电连接，所述第六晶体管的第二端与所述驱动晶体管的第一端电连接。

11、一种如权利要求 1-10 任一项所述的像素电路的驱动方法，其中，包括：

复位阶段，所述第二复位电路根据初始化信号端的信号对所述驱动晶体管的控制端进行初始化；

5 阈值补偿阶段，所述数据写入电路在扫描信号端的信号的控制下，将数据信号端的信号提供给所述驱动晶体管的第一端，并通过所述补偿电容进行存储；阈值补偿电路在第一控制信号端的信号的控制下，将所述驱动晶体管的控制端和第二端导通，以进行阈值补偿；

10 补偿保持阶段，所述阈值补偿电路在第一控制信号端的信号的控制下，将所述驱动晶体管的控制端和第二端导通，以进行阈值补偿；

发光阶段，所述发光控制电路在发光控制信号端的信号的控制下，将所述第一电源端与所述驱动晶体管的第一端导通，以及将所述驱动晶体管的第二端和所述发光器件导通，驱动所述发光器件发光。

12、如权利要求 11 所述的驱动方法，其中，所述第二控制信号端与所述第一控制信号端为同一信号端；

所述驱动方法还包括：

在所述阈值补偿阶段，所述第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件；

20 在所述补偿保持阶段，所述第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件。

13、如权利要求 11 所述的驱动方法，其中，所述第二控制信号端与所述复位信号端为同一信号端；

所述驱动方法还包括：

25 在所述复位阶段，所述第一复位电路在第二控制信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件。

14、如权利要求 11 所述的驱动方法，其中，所述第二控制信号端与所述扫描信号端为同一信号端；

所述驱动方法还包括:

在所述阈值补偿阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

15、如权利要求 11 所述的驱动方法, 其中, 所述驱动方法还包括:

5 在所述复位阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件;

在所述阈值补偿阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件;

10 在所述补偿保持阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

16、如权利要求 11 所述的驱动方法, 其中, 所述驱动方法还包括:

在所述补偿保持阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

15 17、如权利要求 11 所述的驱动方法, 其中, 在所述复位阶段之前, 所述驱动方法还包括:

初始化阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

18、如权利要求 11 所述的驱动方法, 其中, 在所述复位阶段之后, 且在所述阈值补偿阶段之前, 所述驱动方法还包括:

20 初始化阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件。

19、如权利要求 11 所述的驱动方法, 其中, 所述像素电路还包括: 第一复位电路; 在所述复位阶段之前, 所述驱动方法还包括: 阳极复位阶段; 其中, 在所述阳极复位阶段, 所述第一复位电路在第二控制信号端的信号的控制下, 将初始化信号端的信号提供给所述发光器件, 对所述发光器件进行初
25 始化;

所述驱动方法还包括: 在所述复位阶段, 所述第一复位电路在第二控制

信号端的信号的控制下，将初始化信号端的信号提供给所述发光器件，对所述发光器件进行初始化；所述数据写入电路在扫描信号端的信号的控制下，将数据信号端的信号提供给所述驱动晶体管的第一端。

20、一种显示装置，其中，包括如权利要求 1-10 任一项所述的像素电路。

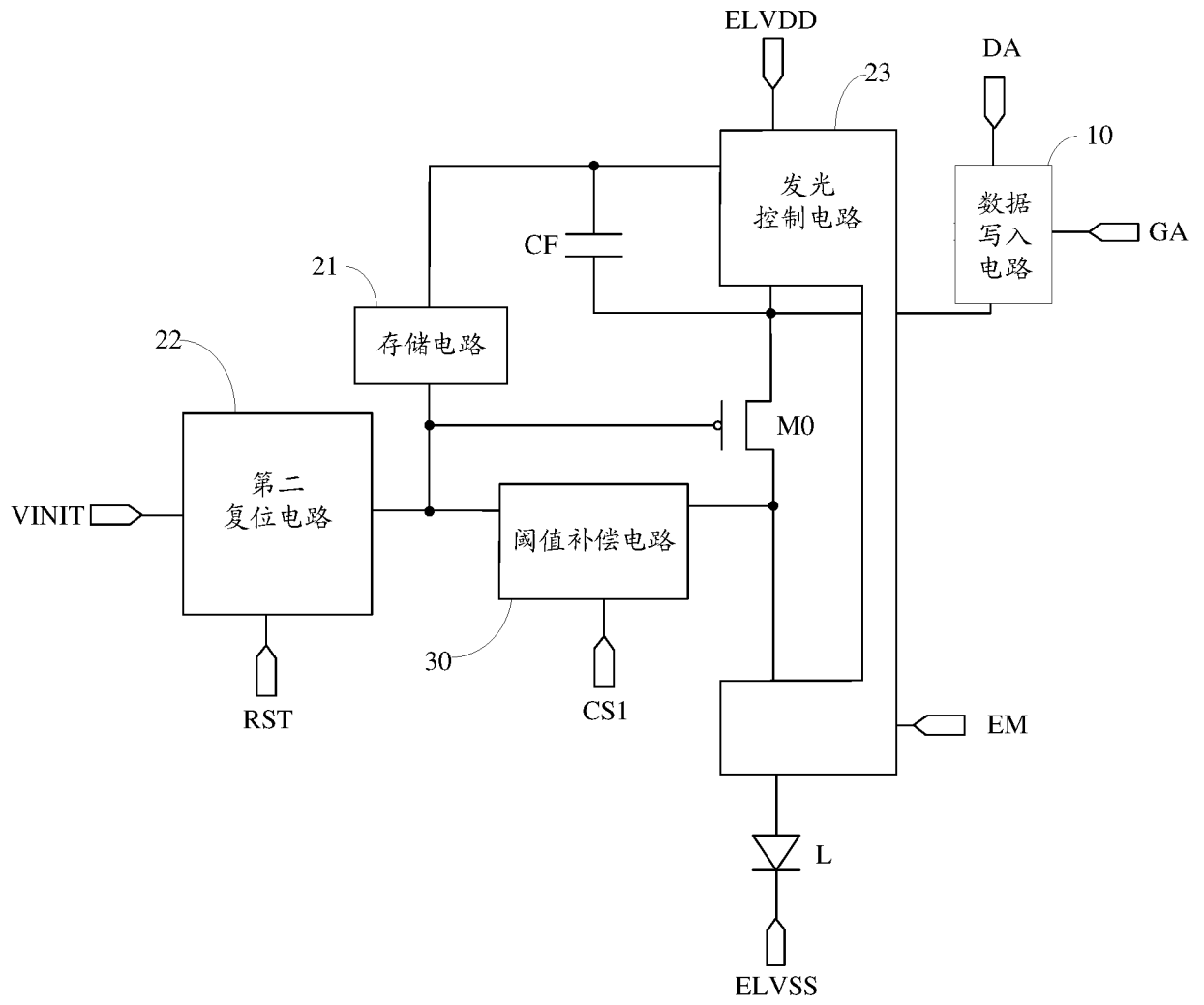


图 1

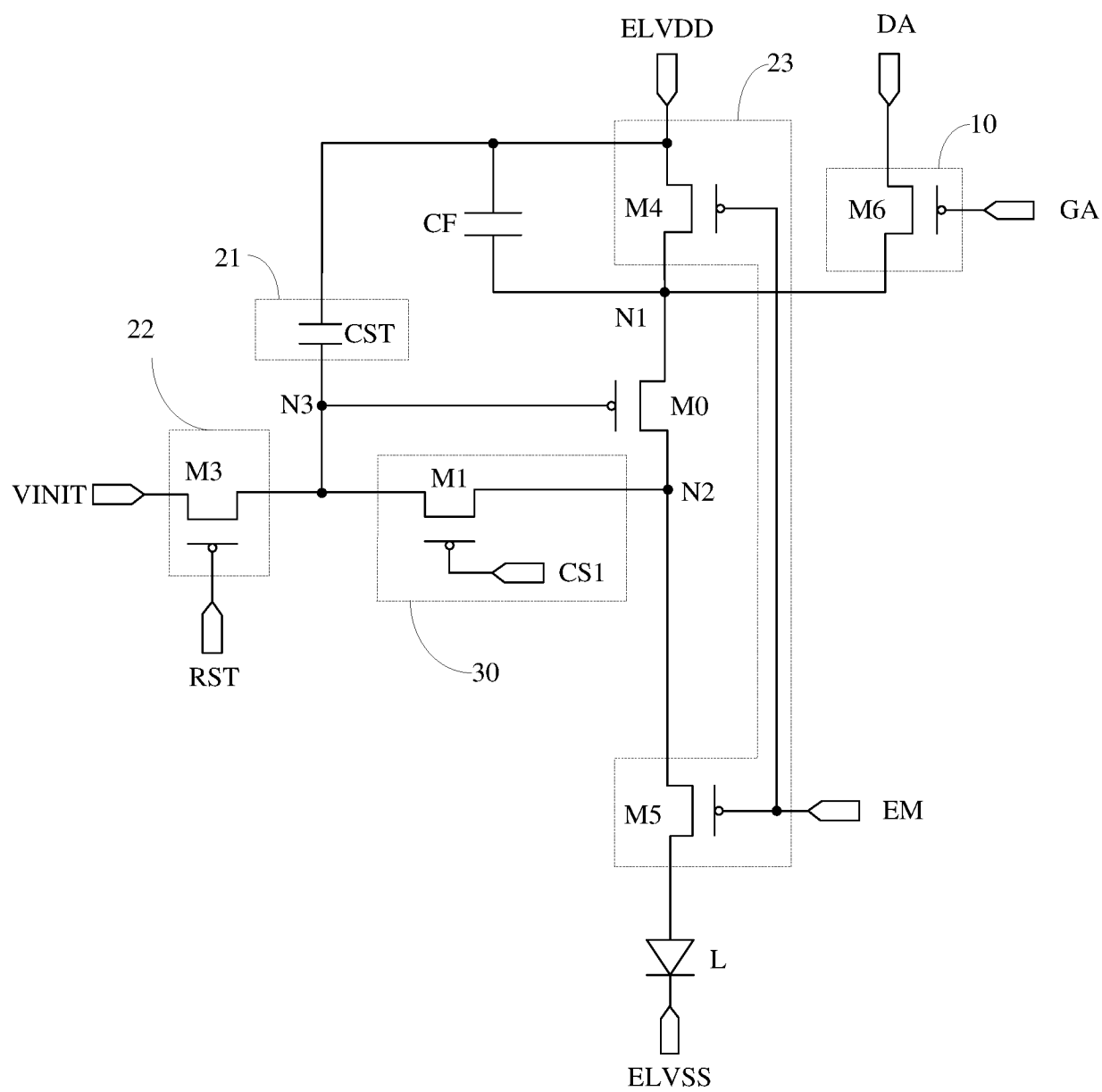


图 2

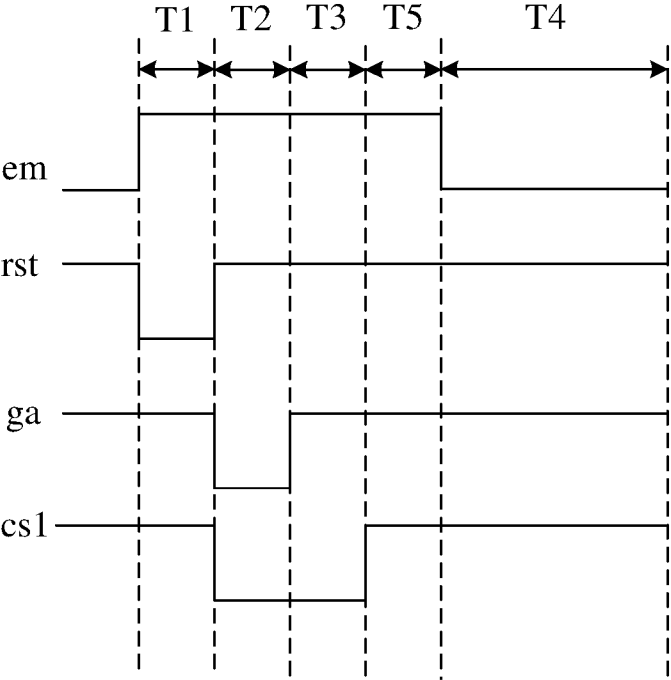


图 3

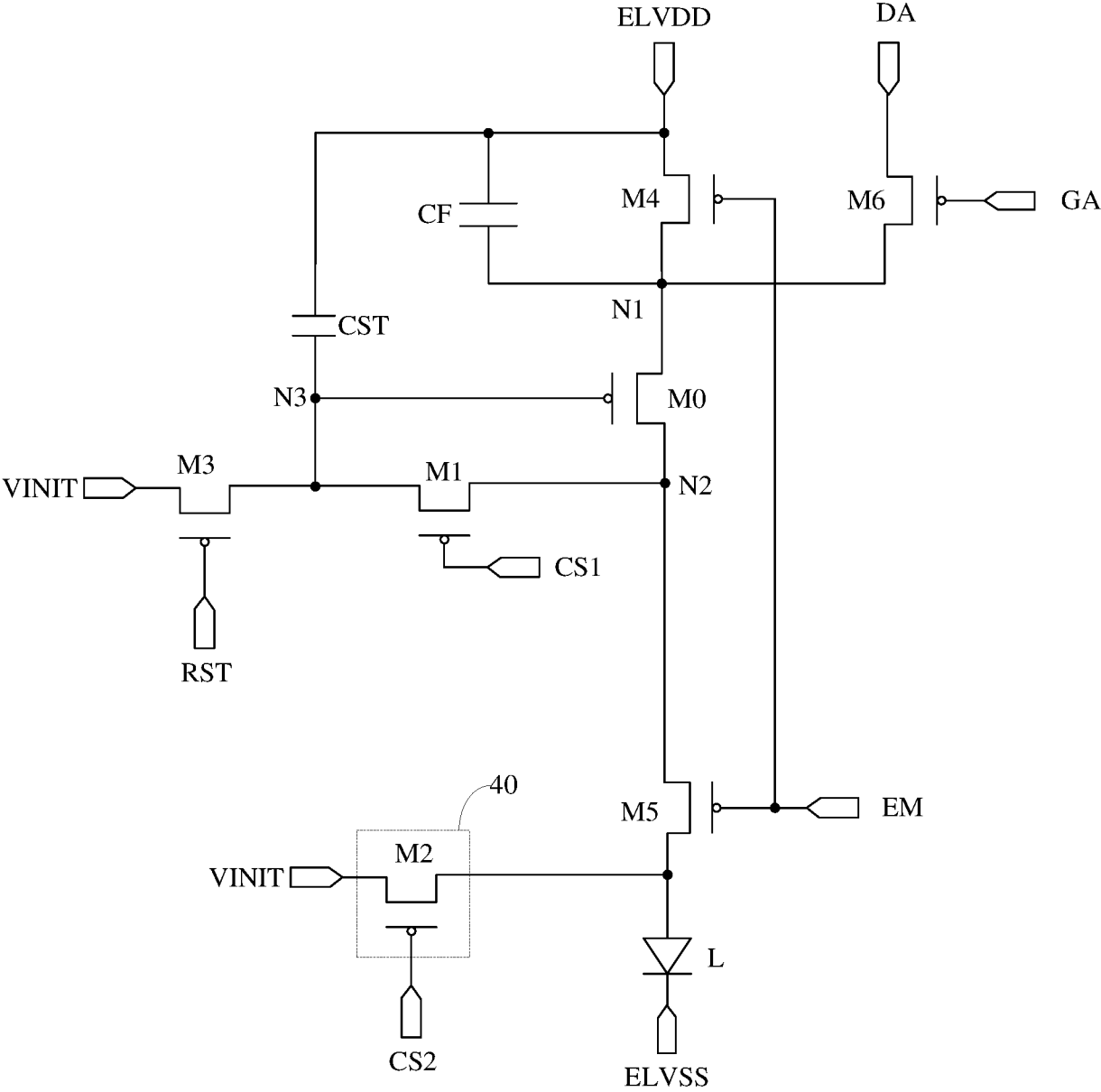


图 4

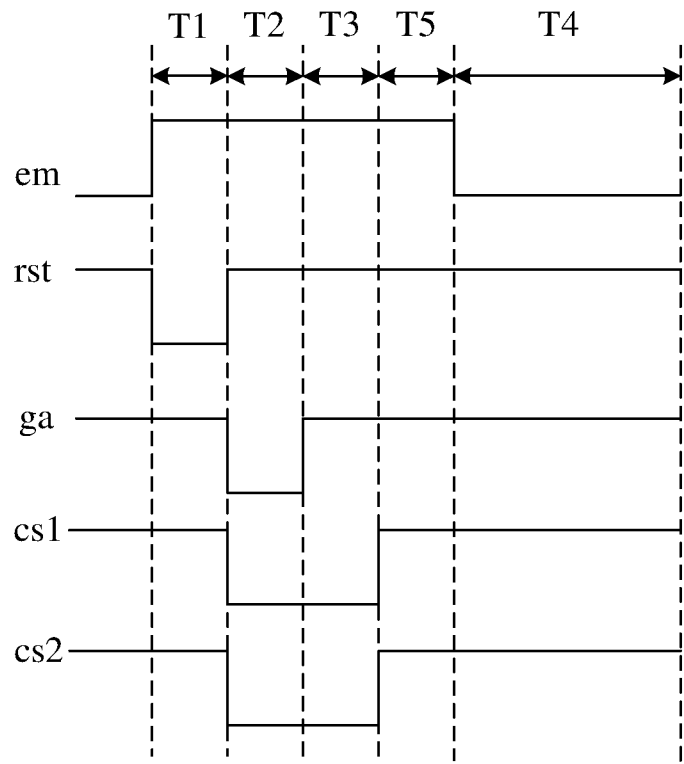


图 5

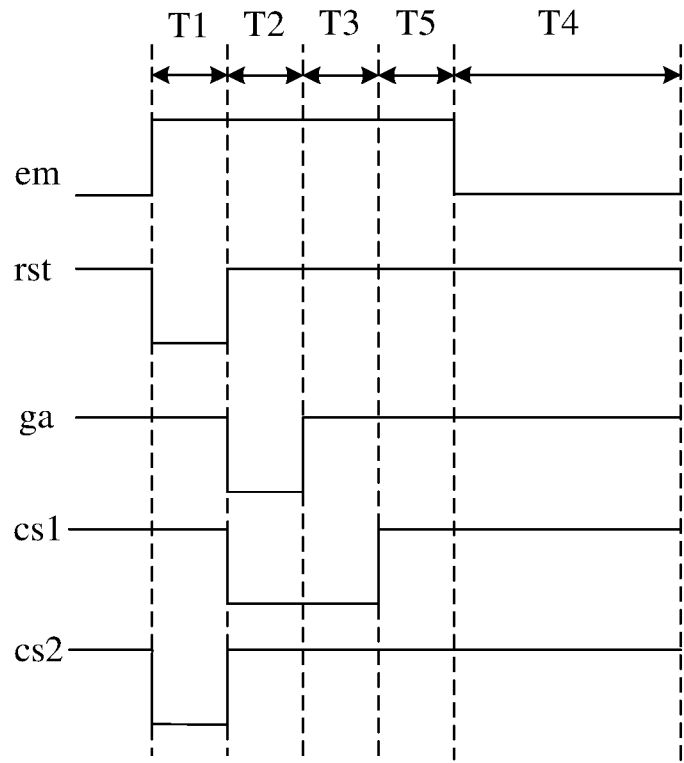


图 6

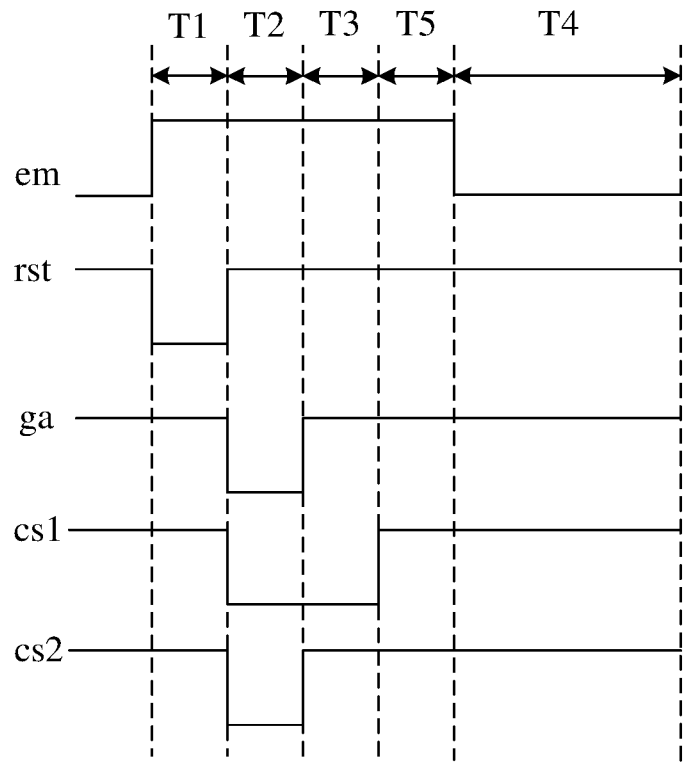


图 7

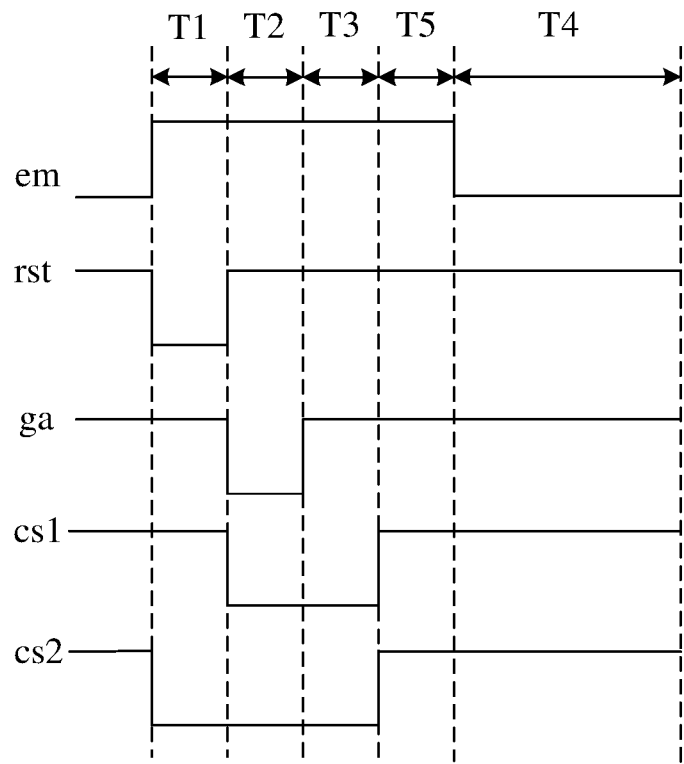


图 8

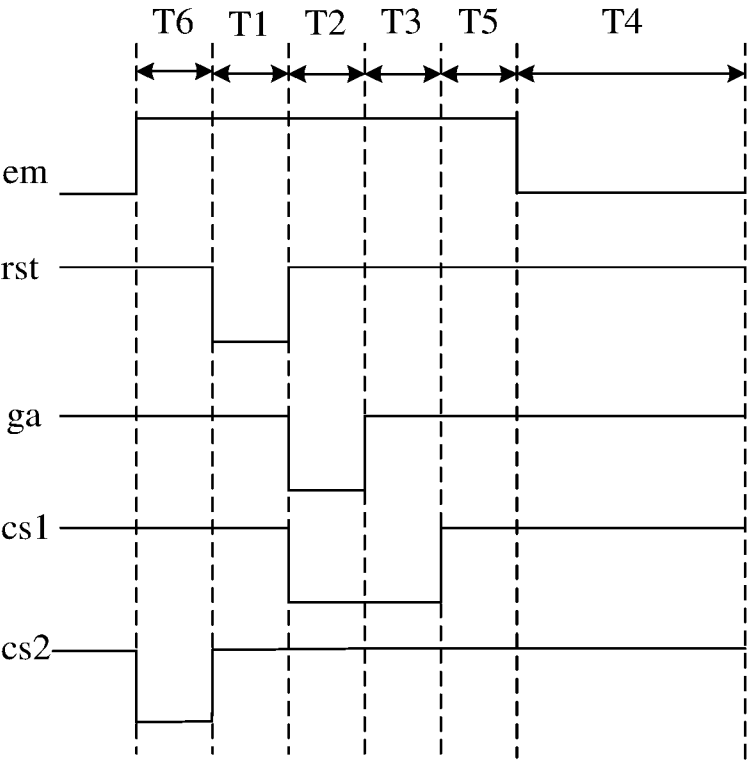


图 9

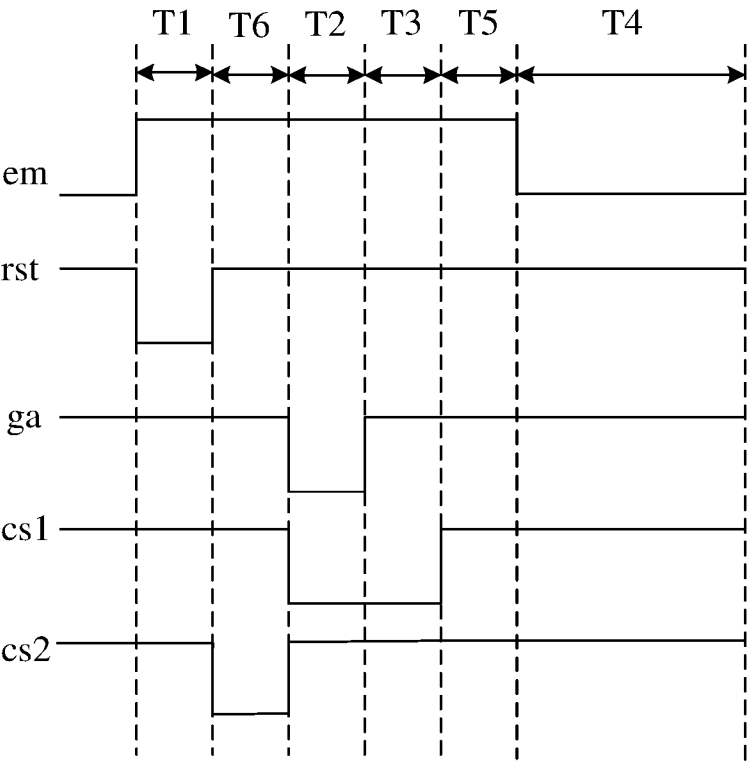


图 10

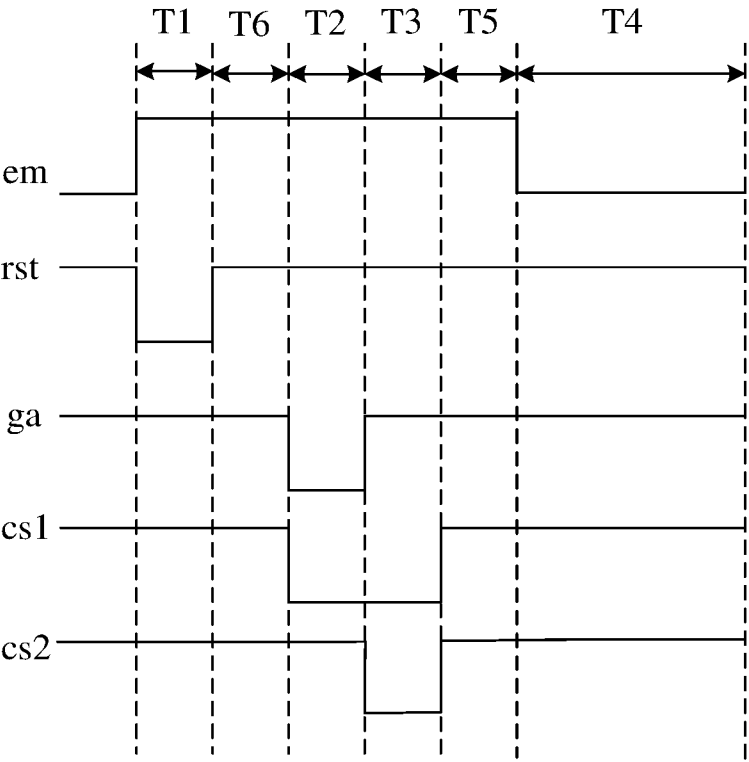


图 11

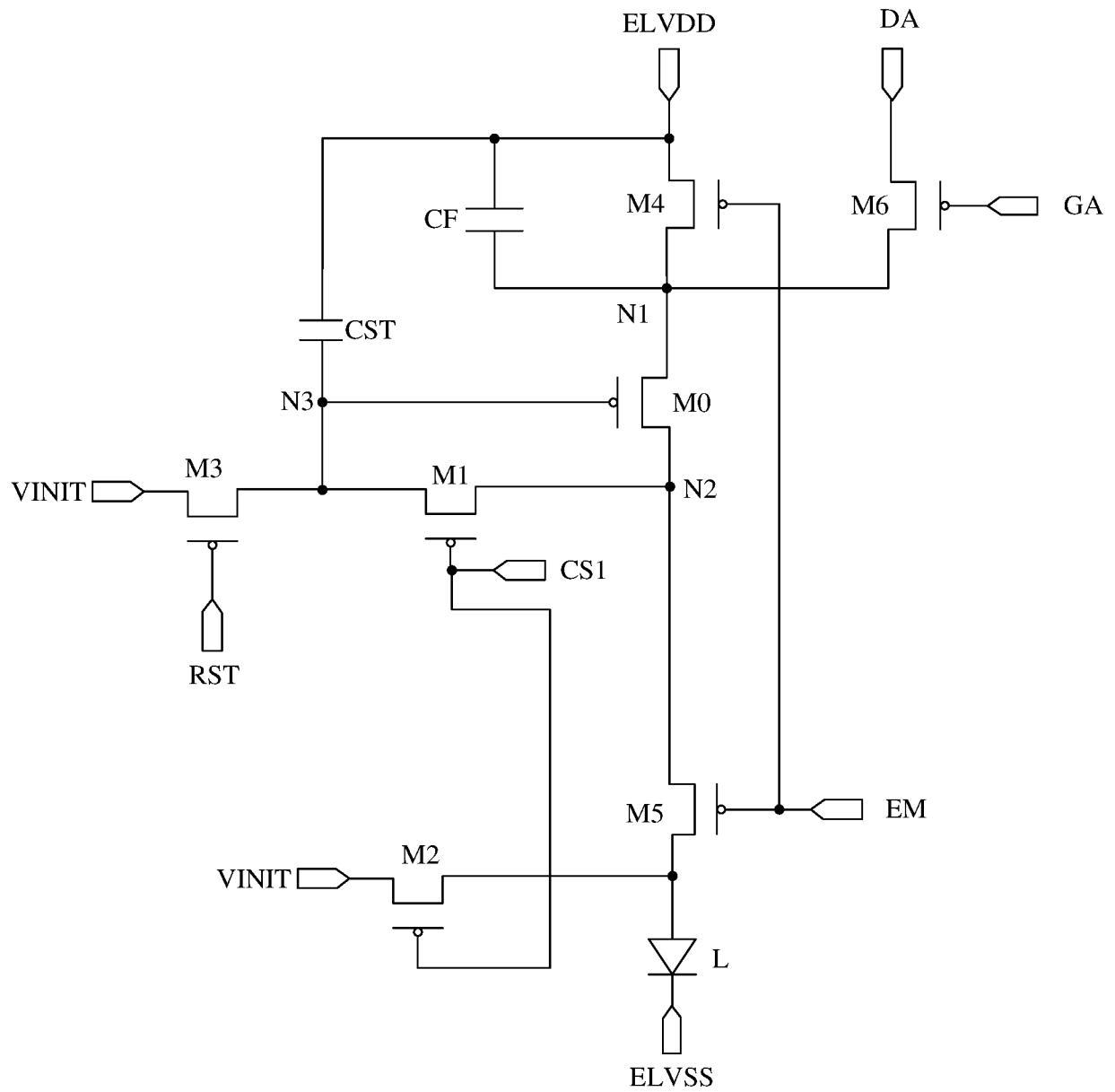


图 12

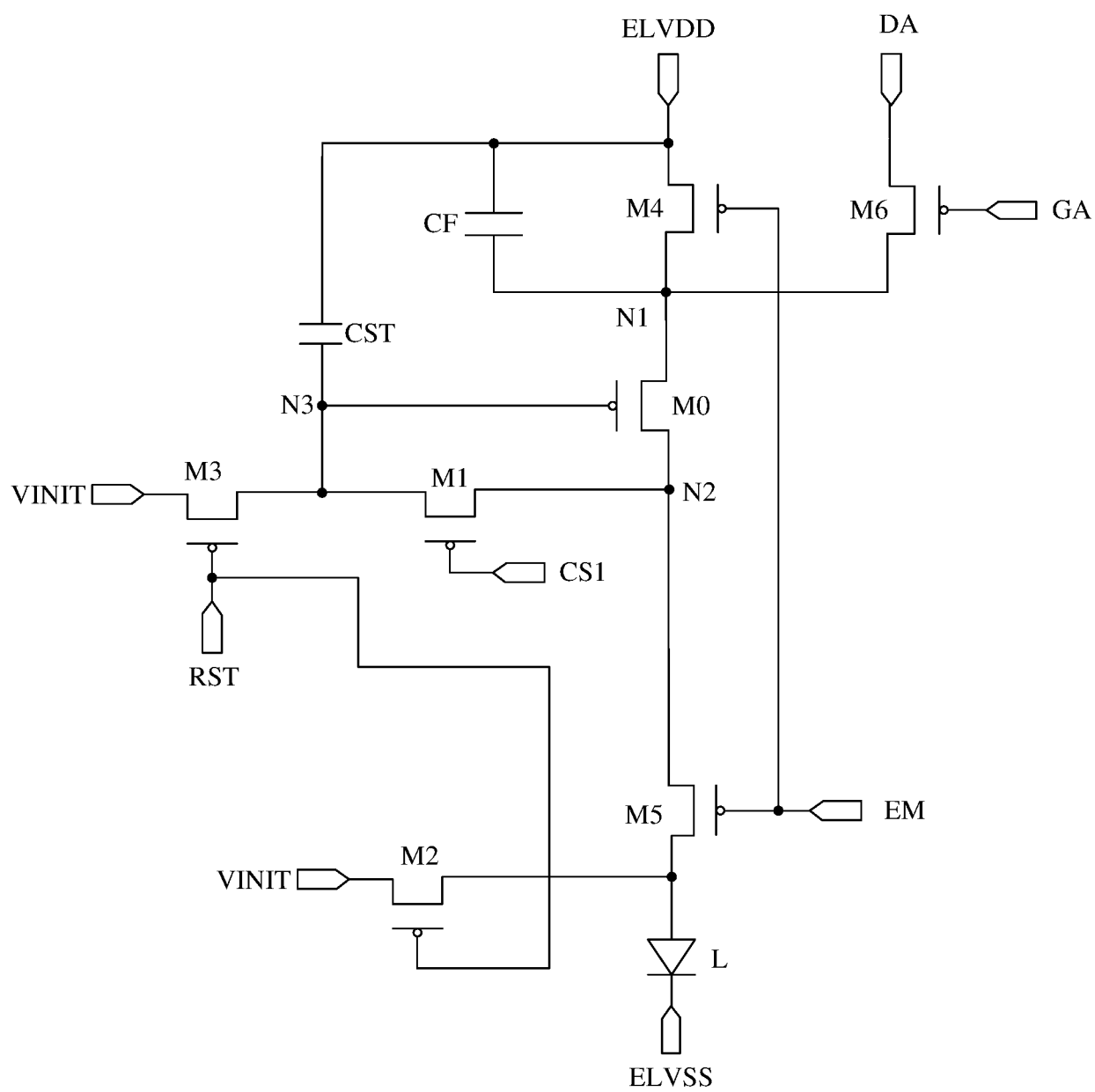


图 13

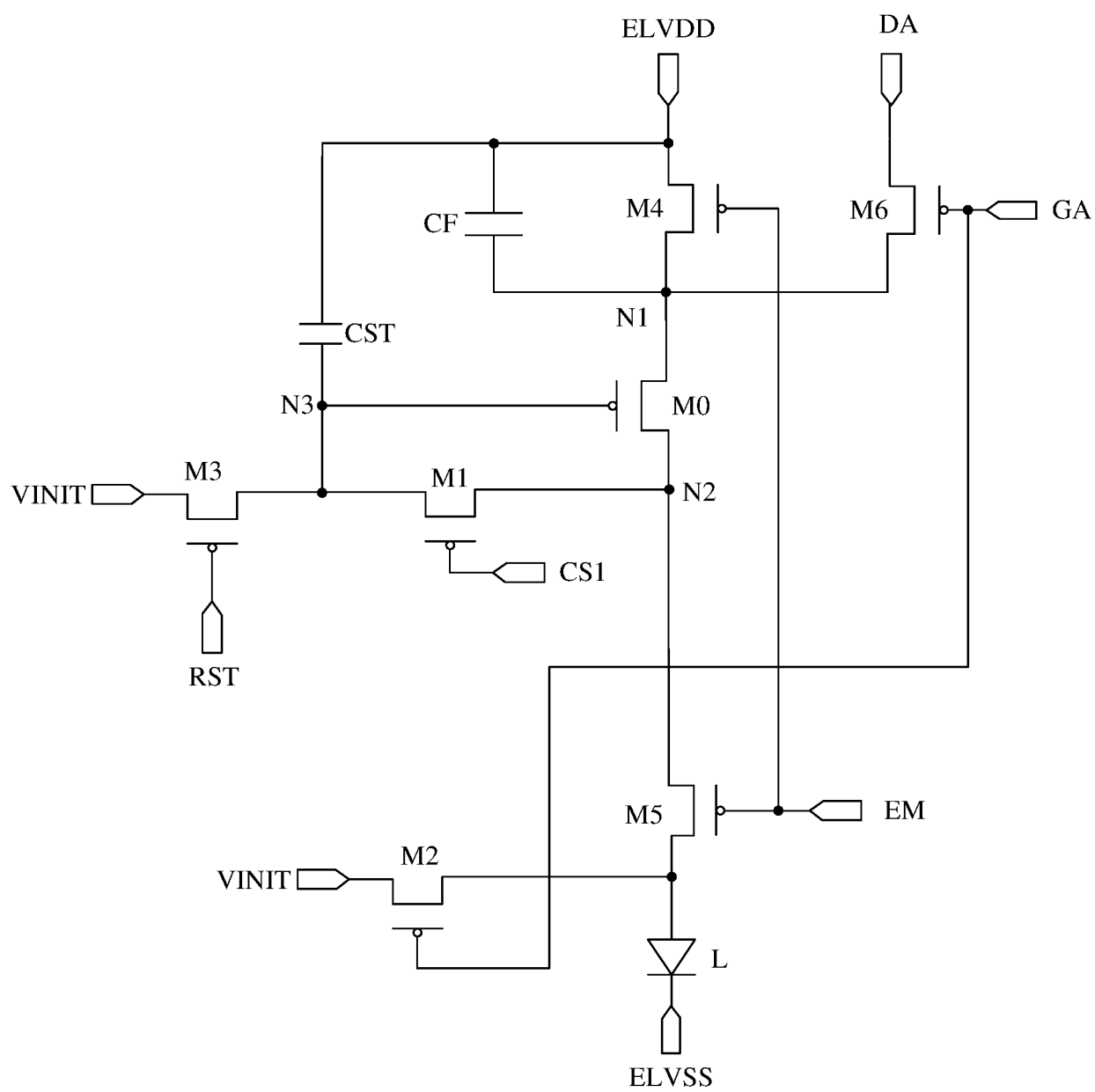


图 14

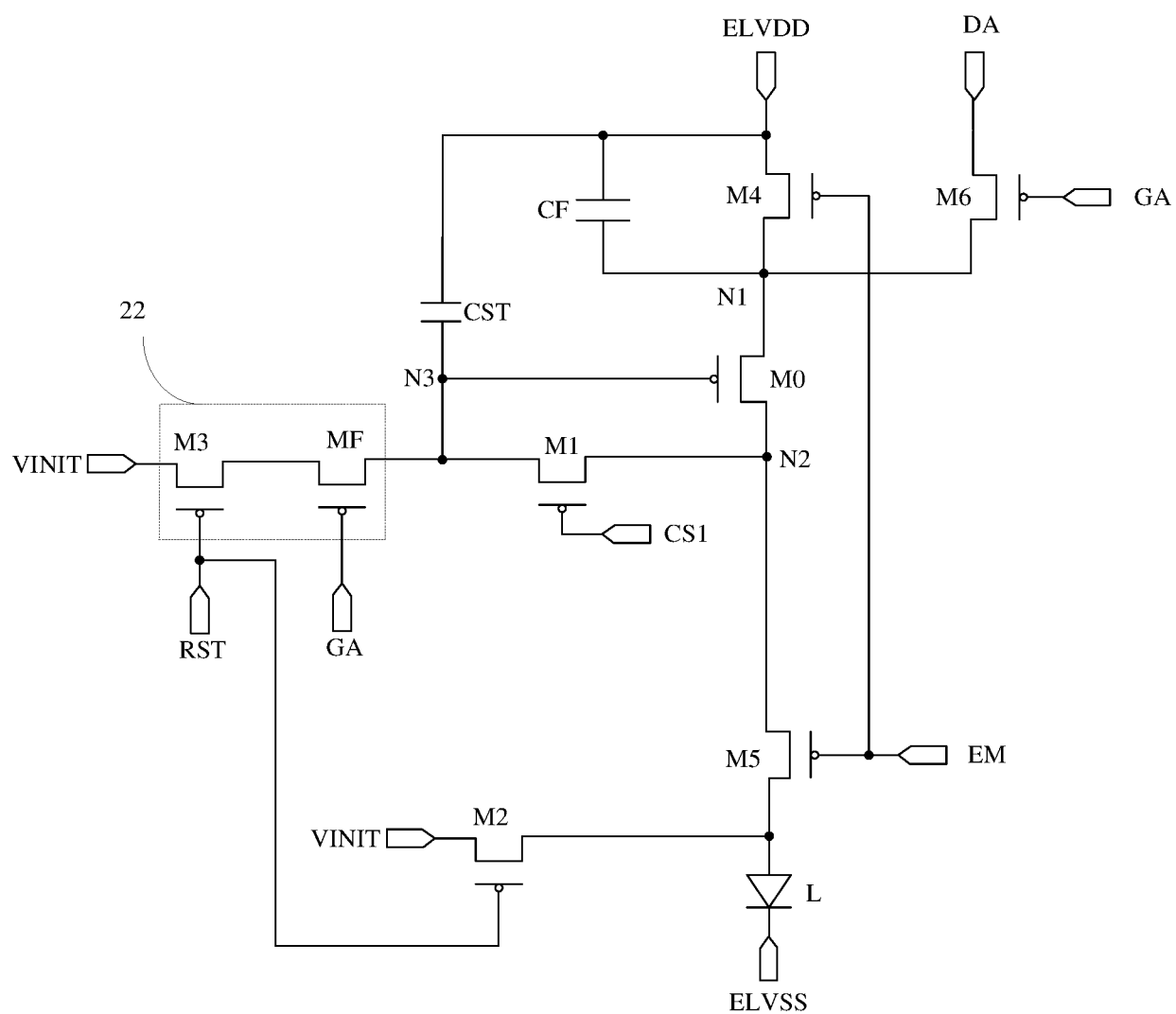


图 15

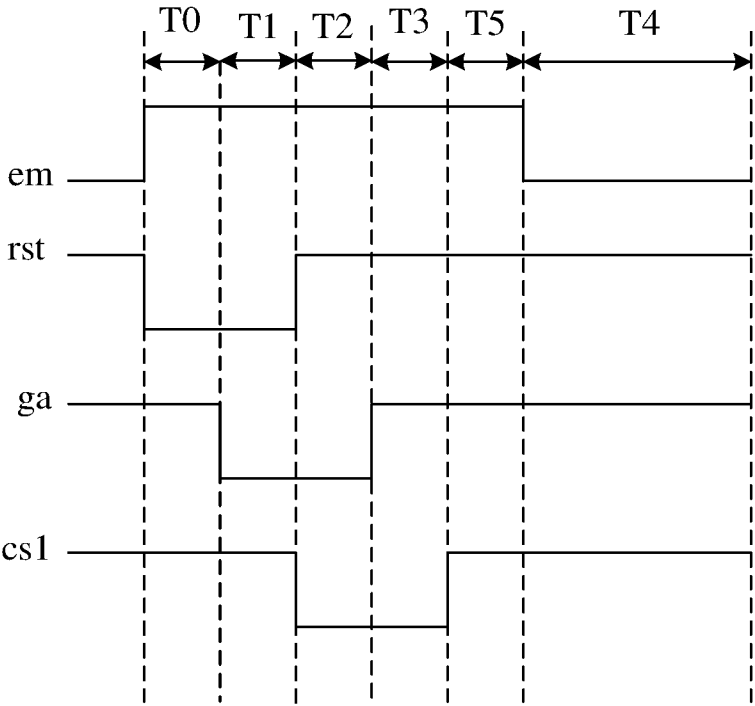


图 16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/118660

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3225(2016.01)i; H01L 27/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; EPTXT; WOTXT: 阈值, 第二, 两, 电容, capacit+, second, two, threshold

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 107564474 A (BOE TECHNOLOGY GROUP CO., LTD.) 09 January 2018 (2018-01-09) description paragraphs [0042]-[0064], figures 1, 2, 5	1-20
X	US 2016133191 A1 (SAMSUNG DISPLAY CO., LTD.) 12 May 2016 (2016-05-12) description, paragraphs [0025]-[0083], and figures 1-6	1-20
A	CN 102467876 A (SAMSUNG MOBILE DISPLAY CO., LTD.) 23 May 2012 (2012-05-23) entire document	1-20
A	CN 108182907 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 19 June 2018 (2018-06-19) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

03 March 2021

Date of mailing of the international search report

09 April 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/118660

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	107564474	A	09 January 2018	US	2019095016	A1	28 March 2019
				CN	107564474	B	06 August 2019
US	2016133191	A1	12 May 2016	US	9812062	B2	07 November 2017
				KR	20160057032	A	23 May 2016
CN	102467876	A	23 May 2012	CN	102467876	B	17 February 2016
				US	9330596	B2	03 May 2016
				KR	101791664	B1	21 November 2017
				KR	20120044504	A	08 May 2012
				US	2012105410	A1	03 May 2012
CN	108182907	A	19 June 2018	None			

国际检索报告

国际申请号

PCT/CN2020/118660

A. 主题的分类

G09G 3/3225(2016.01)i; H01L 27/32(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G; H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS;CNTXT;CNKI;VEN;USTXT;EPTXT;WOTXT;阈值, 第二, 两, 电容, capacit+, second, two, threshold

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 107564474 A (京东方科技集团股份有限公司) 2018年 1月 9日 (2018 - 01 - 09) 说明书第[0042]-[0064]段, 附图1、2、5	1-20
X	US 2016133191 A1 (SAMSUNG DISPLAY CO LTD) 2016年 5月 12日 (2016 - 05 - 12) 说明书第[0025]-[0083]段, 附图1-6	1-20
A	CN 102467876 A (三星移动显示器株式会社) 2012年 5月 23日 (2012 - 05 - 23) 全文	1-20
A	CN 108182907 A (昆山国显光电有限公司) 2018年 6月 19日 (2018 - 06 - 19) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2021年 3月 3日

国际检索报告邮寄日期

2021年 4月 9日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

顾健健

电话号码 (86-512)88996613

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/118660

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107564474	A	2018年 1月 9日	US	2019095016	A1	2019年 3月 28日
				CN	107564474	B	2019年 8月 6日
US	2016133191	A1	2016年 5月 12日	US	9812062	B2	2017年 11月 7日
				KR	20160057032	A	2016年 5月 23日
CN	102467876	A	2012年 5月 23日	CN	102467876	B	2016年 2月 17日
				US	9330596	B2	2016年 5月 3日
				KR	101791664	B1	2017年 11月 21日
				KR	20120044504	A	2012年 5月 8日
				US	2012105410	A1	2012年 5月 3日
CN	108182907	A	2018年 6月 19日	无			