



(12)发明专利

(10)授权公告号 CN 103959648 B

(45)授权公告日 2017.08.15

(21)申请号 201180073372.1

M·泽利克索恩

(22)申请日 2011.09.23

(74)专利代理机构 永新专利商标代理有限公司
72002

(65)同一申请的已公布的文献号
申请公布号 CN 103959648 A

代理人 张伟 王英

(43)申请公布日 2014.07.30

(51)Int.Cl.

(85)PCT国际申请进入国家阶段日
2014.03.10

H03K 17/16(2006.01)

H03K 19/00(2006.01)

(86)PCT国际申请的申请数据
PCT/US2011/053144 2011.09.23

(56)对比文件

US 7498836 B1,2009.03.03,说明书第5栏
第17-24行,第6栏第40-44行,第14栏第57行-第
15栏第55行、附图7-8.

(87)PCT国际申请的公布数据
W02013/043199 EN 2013.03.28

CN 101079619 A,2007.11.28,全文.

US 2008/0284504 A1,2008.11.20,全文.

(73)专利权人 英特尔公司
地址 美国加利福尼亚

审查员 刘凤娇

(72)发明人 S·罗特姆 N·翁格尔

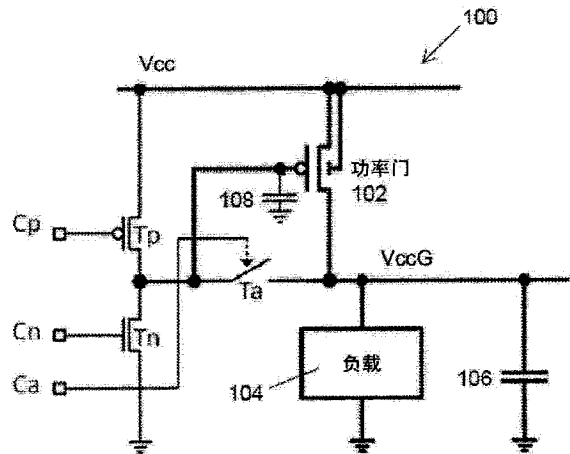
权利要求书3页 说明书7页 附图2页

(54)发明名称

节约电荷的功率门控装置和方法

(57)摘要

一种功率门电路,包括功率门晶体管,其可操作地切换以在空闲模式期间从第二供电电压解耦合第一供电电压以及在完全操作模式期间将第一供电电压耦合到第二供电电压。当接通功率门晶体管时,否则被泄放到地的储存在功率门控晶体管的栅极端子的部分电荷将被传送到逻辑块的第二供电电压的干线。如果逻辑块转到空闲模式,第二供电电压的干线上的部分电荷被用来充电功率门晶体管的栅极端子,以去激活功率门晶体管。由于电荷的再循环以及即使在空闲模式的持续时间可能很短的情况下也能使用功率门电路的能力,以两种方式节约能量。



1. 一种用于对电子电路进行功率门控的装置,包括:

功率门晶体管,其被配置为转变到第一状态以将第一供电电压与第二供电电压解耦合,以及被配置为转变到第二状态以将所述第一供电电压耦合到所述第二供电电压,其中所述功率门晶体管包括控制端子、耦合到所述第一供电电压的第一端子以及耦合到所述第二供电电压的第二端子;以及

开关,其耦合在所述功率门晶体的控制端子和所述第二供电电压之间;

其中,为了将所述功率门晶体管从所述第二状态转变到所述第一状态,所述开关响应于信号而闭合以将所述功率门晶体管转变到所述第一状态,并且然后响应于所述信号而在所述功率门晶体管保持在所述第一状态的同时断开,其中,所述信号由用以控制所述开关的断开/闭合状态的持续期间的控制电路产生;并且

其中,为了将所述功率门晶体管从所述第一状态转变到所述第二状态,所述开关响应于所述信号而闭合,以使电荷能够从所述功率门晶体的所述控制端子流向所述第二供电电压,从而将所述功率门晶体管转变到所述第二状态,并且然后响应于所述信号而在所述功率门晶体管保持在所述第二状态的同时断开。

2. 如权利要求1所述的装置,其中,对于所述第一状态,所述开关响应于所述信号而闭合以使电荷能够从所述第二供电电压流向所述功率门晶体的所述控制端子。

3. 如权利要求1所述的装置,其中,所述功率门晶体管包括P型晶体管。

4. 如权利要求1所述的装置,进一步包括:

第一晶体管,其具有耦合到所述第一供电电压的第一端子、耦合到所述功率门晶体的所述控制端子的第二端子、以及被耦合以接收第一信号的第三端子;以及

第二晶体管,其具有耦合到所述第一晶体的所述第二端子和所述功率门晶体的所述控制端子的第一端子、耦合到地的第二端子、以及被耦合以接收第二信号的第三端子。

5. 如权利要求4所述的装置,其中,所述开关所响应于的所述信号为第三信号;

其中,对于在第一时间的所述第一状态,所述第二信号从第一电平转变到第二电平以去激活所述第二晶体管,并且所述第三信号从所述第二电平转变到所述第一电平以闭合所述开关;

其中,对于在所述第一时间之后的第二时间的所述第一状态,所述第三信号从所述第一电平转变到所述第二电平以断开所述开关,并且所述第一信号从所述第一电平转变到所述第二电平以激活所述第一晶体管和保持所述功率门晶体管被去激活,从而维持所述第一供电电压与所述第二供电电压解耦合;

其中,对于在第三时间的所述第二状态,所述第一信号从所述第二电平转变到所述第一电平以去激活所述第一晶体管,并且所述第三信号从所述第二电平转变到所述第一电平以闭合所述开关;并且

其中,对于在所述第三时间之后的第四时间的所述第二状态,所述第三信号从所述第一电平转变到所述第二电平以断开所述开关,并且所述第二信号从所述第二电平转变到所述第一电平以激活所述第二晶体管和保持所述功率门晶体管被激活,从而维持所述第一供电电压耦合到所述第二供电电压。

6. 如权利要求5所述的装置,其中,所述第一信号、所述第二信号和所述第三信号包括电压信号,并且其中,所述第一电平相对于所述第二电平是较高的电压电平。

7. 如权利要求4到6中的任一项所述的装置,其中,所述第一晶体管包括P型晶体管,并且其中,所述第二晶体管包括N型晶体管。

8. 一种用于对电子电路进行功率门控的方法,包括:

使功率门电路的功率门晶体管转变到第一状态以将第一供电电压与第二供电电压解耦合;

使所述功率门晶体管转变到第二状态以将所述第一供电电压耦合到所述第二供电电压;以及

操作在所述功率门晶体的控制端子与所述第二供电电压之间耦合的开关;

其中,为了将所述功率门晶体管转变到所述第一状态,所述操作包括:所述开关响应于信号而闭合以使电荷能够从所述第二供电电压流向所述功率门晶体的所述控制端子,从而将所述功率门晶体管转变到所述第一状态,并且然后响应于所述信号而在所述功率门晶体管保持在所述第一状态的同时断开,其中,所述信号由用以控制所述开关的断开/闭合状态的持续期间的控制电路产生;并且

其中,为了将所述功率门晶体管转变到所述第二状态,所述操作包括:所述开关响应于所述信号而闭合以使电荷能够从所述功率门晶体的所述控制端子流向所述第二供电电压,从而将所述功率门晶体管转变到所述第二状态,并且然后响应于所述信号而在所述功率门晶体管保持在所述第二状态的同时断开。

9. 如权利要求8所述的方法,其中,所述使所述功率门晶体管转变到第一状态包括:去激活所述功率门晶体管以在所述第一供电电压与所述第二供电电压之间作为开路操作,并且其中,所述使所述功率门晶体管转变到第二状态包括:激活所述功率门晶体管以在所述第一供电电压与所述第二供电电压之间作为短路操作。

10. 如权利要求8到9中的任一项所述的方法,其中,所述功率门电路包括由第一信号控制的第一晶体管和由第二信号控制的第二晶体管,并且其中,所述开关所响应于的所述信号为第三信号,所述方法进一步包括:

对于在第一时间之后的所述第一状态,将所述第二信号从第一电平转变到第二电平以去激活所述第二晶体管,并且将所述第三信号从所述第二电平转变到所述第一电平以闭合所述开关;

对于在所述第一时间之后的第二时间的所述第一状态,将所述第三信号从所述第一电平转变到所述第二电平以断开所述开关,并且将所述第一信号从所述第一电平转变到所述第二电平以激活所述第一晶体管和保持所述功率门晶体管被去激活,从而维持所述第一供电电压与所述第二供电电压解耦合;

对于在第三时间的所述第二状态,将所述第一信号从所述第二电平转变到所述第一电平以去激活所述第一晶体管,并且将所述第三信号从所述第二电平转变到所述第一电平以闭合所述开关;以及

对于在所述第三时间之后的第四时间的所述第二状态,将所述第三信号从所述第一电平转变到所述第二电平以断开所述开关,并且将所述第二信号从所述第二电平转变到所述第一电平以激活所述第二晶体管和保持所述功率门晶体管被激活,从而维持所述第一供电电压耦合到所述第二供电电压。

11. 如权利要求10所述的方法,其中,所述第一信号、所述第二信号和所述第三信号包

括电压信号,并且其中,所述第一电平相对于所述第二电平是较高的电压电平。

12. 一种用于对电子电路进行功率门控的系统,包括:

负载;

功率门电路,其耦合到所述负载并且具有至少一个功率门晶体管,所述至少一个功率门晶体管被配置为转变到与所述负载的空闲模式相关联的第一状态,以在所述空闲模式期间将第一供电电压与第二供电电压解耦合,

其中,所述功率门晶体管被配置为转变到与所述负载的完全操作模式相关联的第二状态,以在所述完全操作模式期间将所述第一供电电压耦合到所述第二供电电压;以及

开关,其耦合到所述功率门晶体的控制端子和所述第二供电电压;

其中,为了将所述功率门晶体管转变到所述第一状态,所述开关响应于信号而闭合预定的第一时间段以使电荷能够在所述控制端子和所述第二供电电压之间流动,其中,所述信号由用以控制所述开关的断开/闭合状态的持续期间的控制电路产生;并且

其中,为了将所述功率门晶体管转变到所述第二状态,所述开关响应于所述信号而闭合预定的第二时间段以使电荷能够在所述控制端子和所述第二供电电压之间流动。

13. 如权利要求12所述的系统,其中,所述负载包括移动设备的电子部件。

14. 如权利要求12所述的系统,其中,所述负载包括集成电路的一部分。

15. 如权利要求12所述的系统,进一步包括被配置为控制所述信号的产生以控制所述开关的操作的有限状态机或计数器。

16. 如权利要求12到15中的任一项所述的系统,进一步包括:

耦合到所述功率门电路并被配置为控制所述信号的持续时间以保持所述开关闭合的自计时电路。

17. 如权利要求12到15中的任一项所述的系统,其中,所述功率门晶体管包括N型晶体管。

节约电荷的功率门控装置和方法

技术领域

[0001] 本公开大体涉及电子电路。更特别地是不排他地，本公开涉及一种功率门控电路。

背景技术

[0002] 功率门控技术通常包括当某一或某些电子部件不在使用中，例如处于睡眠模式或待机模式或否则空闲模式中时，切断或降低提供给这样的电子电路部件的电压。

[0003] 一些功率门控技术在主电力网络（例如Vcc供电电压）与具有该电子部件的逻辑块或其他负载的电力网络（VccG或门控的Vcc供电电压）之间提供晶体管。该晶体管用作功率门晶体管，从而使得功率门晶体管作为开关操作，该开关在完全/正常操作模式期间将Vcc供电电压耦合到VccG供电电压，从而提供Vcc电压电平到逻辑块，并且该晶体管在空闲模式期间从VccG供电电压解耦合Vcc供电电压，从而降低功率消耗或漏电流消耗。

[0004] 然而，功率门晶体管经常尺寸较大，因此将功率门晶体管切换为关断（以从VccG供电电压解耦合Vcc供电电压）和接通（以将Vcc供电电压耦合到VccG供电电压）本身消耗能量。因此，如果空闲模式的持续时间短，并且功率门晶体管被关断一短时间段（在空闲模式期间）然后又接通，则用于关断和接通功率门晶体管所消耗的能量可能比漏电流节省的能量更大。为了降低能量消耗，一些传统的功率门控技术克制在短空闲时期使用功率门晶体管。

[0005] 因此，将功率门晶体管切换为关断和导通可能降低其效率和限制其使用。

附图说明

[0006] 参考下面附图描述非限制的和非穷举的实施例，其中除非特别指定的之外，在各视图中的相同附图标记指代相同部分。

[0007] 图1示出了根据一个实施例的具有功率门晶体管的功率门电路。

[0008] 图2示出了根据一个实施例的与功率门晶体管的第一状态相关联的信号图。

[0009] 图3示出了根据一个实施例的与功率门晶体管的第二状态相关联的信号图。

[0010] 图4为示出了适于实施各实施例的公开的功率门电路/方法的示例的计算机系统的方框图。

具体实施方式

[0011] 本文描述了一种提供功率门控能力的方法和装置的实施例。在下面的描述中，给出了许多具体的细节以提供对实施例的充分理解。这些实施例可以不具有一个或多个这些具体细节的情况下被实施，或者与其他方法、部件、材料等一起实施。在其他例子中，公知的结构、材料或操作未被示出或详细描述，以避免使实施例的方面不清楚。

[0012] 本说明书通篇对“一个实施例”或“一实施例”的提及意味着联系实施例描述的特定的特征、结构或特性被包括在至少一个实施例中。因此，在本说明书通篇不同位置中出现用语“在一个实施例中”或“在一实施例中”并不必然总是指代同一实施例。此外，可在一个

或多个实施例中以任意适合的方式组合特定的特征、结构或特性。

[0013] 一个实施例提供了一种包括功率门控晶体管的功率门电路,该功率门控晶体管可用于切换以在空闲模式期间从第二供电电压解耦合第一供电电压,以及在完全操作模式期间将第一供电电压耦合到第二供电电压。储存在功率门晶体管的栅极端子处的部分电荷被路由到逻辑块的第二供电电压的干线(rail),该部分电荷否则在接通功率门控晶体管时已被卸放到地。当关断功率门晶体管时,如果逻辑块转到空闲模式,则第二供电电压的干线上的部分电荷被用来给功率门晶体管的栅极端子充电,以去激活功率门晶体管。由于电荷的再循环,其使得即使在空闲模式的持续时间可能很短的情况下也能使用功率门电路,所以以两种方式节约能量。

[0014] 一个实施例提供了一种装置,该装置包括:功率门晶体管,其被配置为转变到第一状态以从第二供电电压解耦合第一供电电压,以及被配置为转变到第二状态以将第一供电电压耦合到第二供电电压;以及开关,其耦合到功率门晶体管的控制端子和第二供电电压;其中对于第一状态,开关响应于一信号而闭合,然后响应于该信号而断开;以及其中对于第二状态,开关响应于该信号而闭合,然后响应于该信号而断开。

[0015] 根据该装置的一个实施例,对于第一状态,开关响应于该信号而闭合以使电荷能够从第二供电电压流向功率门晶体管的控制端子;并且对于第二状态,开关响应于该信号而闭合以使电荷能够从功率门晶体管的控制端子流向第二供电电压。

[0016] 根据该装置的一个实施例,功率门晶体管包括P型晶体管。

[0017] 根据该装置的一个实施例,功率门晶体管具有耦合到第一供电电压的第一端子,耦合到第二供电电压的第二端子,以及作为控制端子的第三端子。

[0018] 根据一个实施例,该装置进一步包括:第一晶体管,其具有耦合到第一供电电压的第一端子,耦合到功率门晶体管的第三端子的第二端子,以及耦合以接收第一信号的第三端子;以及第二晶体管,其具有耦合到第一晶体管的第二端子和功率门晶体管的第三端子的第一端子,耦合到地的第二端子,以及耦合以接收第二信号的第三端子。

[0019] 根据该装置的一个实施例,开关所响应于的信号为第三信号;其中对于在第一时间下的第一状态,第二信号从第一电平转变到第二电平以去激活第二晶体管,并且第三信号从第二电平转变到第一电平以闭合开关;其中对于在第一时间之后的第二时间下的第一状态,第三信号从第一电平转变到第二电平以断开开关,并且第一信号从第一电平转变到第二电平以激活第一晶体管和保持功率门晶体管去激活,从而维持第一供电电压从第二供电电压解耦合;其中对于在第三时间下的第二状态,第一信号从第二电平转变到第一电平以去激活第一晶体管,并且第三信号从第二电平转变到第一电平以闭合开关;以及其中对于在第三时间之后的第四时间下的第二状态,第三信号从第一电平转变到第二电平以断开开关,并且第二信号从第二电平转变到第一电平以激活第二晶体管和保持功率门晶体管被激活,从而维持第一供电电压耦合到第二供电电压。

[0020] 根据该装置的一个实施例,第一、第二和第三信号包括电压信号,并且第一电平是相对于第二电平较高的电压电平。

[0021] 根据该装置的一个实施例,第一晶体管包括P型晶体管,并且第二晶体管包括N型晶体管。

[0022] 另一实施例提供一种方法,包括:将功率门电路的功率门晶体管转变到第一状态

以从第二供电电压解耦合第一供电电压;将功率门晶体管转变到第二状态以将第一供电电压耦合到第二供电电压;以及操作耦合在功率门晶体的控制端子和第二供电电压之间的开关;其中对于第一状态和第二状态,操作包括该开关响应于一信号而闭合以使电荷能够在第二供电电压和功率门控晶体的控制端子之间流动,然后响应于该信号而断开。

[0023] 根据该方法的一个实施例,对于第一状态,操作包括开关响应于该信号而闭合,以使电荷能够从第二供电电压流向功率门晶体的控制端子;并且对于第二状态,操作包括开关响应于该信号而闭合,以使电荷能够从功率门晶体的控制端子流向第二供电电压。

[0024] 根据该方法的一个实施例,将功率门晶体管转变到第一状态包括去激活一个P型晶体管以在第一供电电压和第二供电电压之间作为开路操作,并且将功率门晶体管转变到第二状态包括激活该P型晶体管以在第一供电电压和第二供电电压之间作为短路操作。

[0025] 根据该方法的一个实施例,功率门控电路包括由第一信号控制的第一晶体管和由第二信号控制的第二晶体管,并且开关所响应于的信号为第三信号,并且该方法进一步包括:对于在第一时间下的第一状态,第二信号从第一电平转变到第二电平以去激活第二晶体管,并且第三信号从第二电平转变到第一电平以闭合开关;对于在第一时间之后的第二时间下的第一状态,第三信号从第一电平转变到第二电平以断开开关,并且第一信号从第一电平转变到第二电平以激活第一晶体管和保持功率门控晶体管去激活,从而维持第一供电电压从第二供电电压解耦合;对于在第三时间下的第二状态,第一信号从第二电平转变到第一电平以去激活第一晶体管,并且第三信号从第二电平转变到第一电平以闭合开关;以及对于在第三时间之后的第四时间下的第二状态,第三信号从第一电平转变到第二电平以断开开关,并且第二信号从第二电平转变到第一电平以激活第二晶体管和保持功率门控晶体管被激活,从而维持第一供电电压耦合到第二供电电压。

[0026] 根据该方法的一个实施例,第一、第二和第三信号包括电压信号,并且第一电平是相对于第二电平较高的电压电平。

[0027] 另一实施例还提供了一种系统,包括:负载;功率门电路,其耦合到负载并且具有至少一个功率门晶体管,至少一个功率门晶体管被配置为转变到与负载的空闲模式相关联的第一状态,以在空闲模式期间从第二供电电压解耦合第一供电电压,该功率门控晶体管被配置为转变到与负载的完全操作模式相关联的第二状态,以在完全操作模式期间将第一供电电压耦合到第二供电电压;以及耦合到功率门晶体的控制端子和第二供电电压的开关;其中对于第一状态,该开关响应于一信号而闭合以使电荷能够流动;并且其中对于第二状态,该开关响应于该信号而闭合以使电荷能够流动。

[0028] 根据该系统的一个实施例,负载包括移动设备的电子部件。

[0029] 根据该系统的一个实施例,负载包括集成电路的一部分。

[0030] 根据一个实施例,系统进一步包括被配置为控制该信号的产生以控制该开关操作的有限状态机或计数器。

[0031] 根据一个实施例,系统进一步包括耦合到功率门电路并配置为控制该信号的持续时间以保持该开关闭合的自计时电路。

[0032] 根据该系统的一个实施例,功率门晶体管包括N型晶体管。

[0033] 图1示出了根据一个实施例的功率门电路100。功率门电路100可包括位于第一供电电压(例如Vcc供电电压或Vcc干线)与第二供电电压(例如门控的VccG供电电压或VccG干

线)之间的至少一个功率门晶体管102,在一个实施例中第二供电电压可采用相对于第一供电电压较低的电压电平或电位。

[0034] 在一个实施例中,功率门晶体管102可包括P型金属氧化物半导体场效应晶体管(PMOSFET或PFET)。功率门晶体管102具有耦合到Vcc供电电压的第一端子(例如源极端)和耦合到VccG供电电压的第二端子(例如漏极端)。

[0035] 负载104耦合到VccG供电电压以从那里接收电压。负载104可包括逻辑电路、微处理器,或其他类型的可以进入睡眠或待机模式或否则空闲模式的电子部件。电容器106可表示供电电压VccG和地之间的寄生电容。可替代的或额外的,电容器106可以为并联耦合到负载104的实际电路元件,具有耦合到VccG供电电压的第一端子和耦合到地的第二端子。

[0036] 如果功率门晶体管102导通(例如,功率门晶体管102被激活以作为短路操作),供电电压Vcc耦合到供电电压VccG,因此在完全/正常操作期间将供电电压VccG带到与供电电压Vcc相同的电平或电位。在该完全/正常操作中,负载104接收全部供电电压Vcc或接近全部的供电电压Vcc。如果在空闲模式期间功率门晶体管102关断(例如,功率门晶体管102被去激活从而作为开路操作),供电电压Vcc从供电电压VccG解耦合。

[0037] 功率门晶体管102是否导通或关断是基于提供到其第三端子(例如控制端子或栅极端子)的信号的二进制高或低电平。将在下面稍后描述用于关断与导通功率门晶体管的该信号和序列。电容器108可表示功率门晶体管102的栅极端和地之间的寄生电容。可替代的或额外的,电容器108可以为耦合到栅极端的实际的电路元件,具有耦合到功率门控晶体管102的栅极端的第一端子和耦合到地的第二端子。

[0038] 在一个实施例中,功率门晶体管102可为大晶体管。例如通过具有大的宽度的晶体管来体现大体积。为了简化描述,下文将在作为P型晶体管以耦合/解耦合Vcc和VccG供电电压的背景中描述功率门控晶体管102。在其他一些实施例中,功率门晶体管102可为N型晶体管(例如NMOSFET或NFET),以耦合/解耦合Vss和VssG供电电压。

[0039] 如果功率门晶体管102由PFET实现,该功率门晶体管102可被耦合在负载104的供电电流路径的Vcc侧上(有时称为“标头”,功率门晶体管102为“标头开关”)。如果功率门晶体管102由NFET实现,该功率门晶体管102可被耦合在负载104的供电电流路径的Vss侧上(有时称为“脚注”,功率门控晶体管102为“脚注开关”)。根据不同实施例的两种情况中,至少部分地使用/重复使用在标头开关配置中来自VccG的能量或电荷,或可在脚注开关实施方式中来自VssG的能量或电荷。

[0040] 功率门电路100进一步包括第一晶体管Tp、第二晶体管Tn和开关Ta(其可实施为一个或多个晶体管或其他适合的开关设备)。在将在此处描述的一个实施例中,第一晶体管Tp可包括PFET,而第二晶体管Tn可包括NFET。在其他实施例中,可提供其他类型的晶体管和/或导电类型(N型或P型)。在此为了简化描述,将在PFET的背景中描述第一晶体管Tp,而将在NFET的背景中描述第二晶体管Tn。

[0041] 第一晶体管Tp具有耦合到Vcc供电电压的第一端子(例如源极端),以及耦合到第二晶体管Tn的第一端子(例如漏极端)的第二端子(例如漏极端)。第二晶体管Tn的第二端子(例如源极端)可被耦合到地。

[0042] 第一晶体管Tp的第二端子和第二晶体管Tn的第一端子可转而被耦合到功率门晶体管102的栅极端以及开关Ta的第一端子。开关Ta的第一端子可被耦合到功率门晶体管102

的栅极端。开关Ta的第二端子可转而耦合到VccG供电电压，VccG供电电压耦合到负载104。

[0043] 第一晶体管Tp具有耦合以接收信号Cp的第三端子(例如控制端子或栅极端)。第二晶体管Tn具有耦合以接收信号Cn的第三端子(例如控制端子或栅极端)。开关Ta由信号Ca控制。在一个实施例中，信号Cp、Cn和Ca可包括电压信号，该电压信号可具有二进制的高或低电平(以分别提供二进制1和二进制0)。此外在一个实施例中，信号Cp、Cn和Ca中的任意一个或多个可为一个或多个驱动器的输出信号，该一个或多个驱动器的末级可包括逆变器。进一步的在又一个实施例中，自计时电路或其他控制电路可被用来产生信号Ca以控制开关Ta。例如，自计时电路可被用来控制第三信号Ca的高二进制电平和/或低二进制电平的持续期间，从而控制开关Ta的断开/闭合状态的持续期间。

[0044] 在一个实施例中，并且如根据下面的描述而变得明显的，当接通功率门晶体管102(以将功率门晶体管102作为短路操作)时，否则将被泄放到地的储存在功率门晶体管102的栅极端中的部分电荷将被传送到负载104的VccG供电电压。反之亦然，VccG供电电压中的部分电荷被传送到功率门晶体管102的栅极端，用于为功率门晶体管102的栅极端充电，并且如果负载104转到空闲模式，则用于关断功率门晶体管102(以将功率门晶体管102作为开路操作)。由于电荷的再循环以及即使空闲模式在持续时间方面很短的情况下也能使用功率门控晶体管102的能力，能以两种方式节约能量。

[0045] 在一个实施例中，通过使用开关Ta以将功率门晶体管102的栅极端耦合到VccG供电电压来完成电荷的传送。如果负载104进入空闲模式，开关Ta被用来将来自VccG供电电压的电荷传送到功率门晶体管102的栅极端。如果负载104退出空闲模式而进入完全/正常操作模式，开关Ta被用来从功率门晶体管102的栅极端向VccG供电电压传送电荷。

[0046] 图2示出了用于控制第一晶体管Tp的第一信号Cp、用于控制第二晶体管Tn的第二信号Cn以及用于控制开关Ta的第三信号Ca的时序图，根据一个实施例这样的时序图关联于功率门控晶体管102的第一状态。在一个实施例中信号Cp、Cn和Ca可为电压信号。对于图2示出的第一状态，功率门晶体管102被关断以从VccG供电电压解耦合Vcc供电电压，例如在空闲模式期间。

[0047] 图3示出了根据一个实施例的与功率门控晶体管102的第二状态相关联的信号Cp、Cn和Ca的时序图。在第二状态中，功率门晶体管102被导通以将Vcc供电电压耦合到VccG供电电压，例如在当完全的电平电压Vcc(或否则相对于较低电平的VccG供电电压的较高电平电压)被提供给负载104时的完全/正常操作模式期间。

[0048] 现在将结合图1参考图2-3来描述功率门电路100的操作。在接下来的描述中，将在从第一电平电压转变到第二电平电压(例如从低到高，或高到低)的上下文中描述信号Cp、Cn和Ca。因此，在一个示例性的实施例中，第一电平可为相对于第二电平的较高电压电平，以关断(去激活)或导通(激活)图1中示出的某些晶体管。这样的操作描述基于图1中示出的P型或N型器件的特定结构的逻辑，并且根据当前的描述，如果其他配置的P型或N型器件被用在其他一些实施例中，操作的不同逻辑将显而易见。

[0049] 首先参考图1和2，如果功率门晶体管102将被关断(以作为开路操作，该开路从VccG供电电压解耦合Vcc供电电压)，大约在时间T1，第二信号Cn首先从高转到低以关断第二晶体管Tn(第二晶体管Tn作为开路操作)。同时，第一信号Cp为高从而使得第一晶体管Tp关断(以作为开路操作)。

[0050] 然后,第三信号Ca在大约时间T1从低转到高以闭合开关Ta(晶体管Ta响应于第三信号变高而导通以作为短路操作),因此使得电荷能够从VccG供电电压流向功率门晶体管102的栅极端。在一个实施例的受控时间之后,第三信号Ca在大约时间T2变低(开关Ta断开),并且第一信号Cp从高到低以导通第一晶体管Tp(以作为短路操作,并因此提供Vcc供电电压到功率门控晶体管102的栅极端),从而保持功率门晶体管102关断(从而使得功率门晶体管102保持作为开路)。

[0051] 下面参考图1和3,如果功率门晶体管102将被导通(以作为短路操作,该短路将Vcc供电电压耦合到VccG供电电压,以将VccG供电电压带到与Vcc供电电压基本相同的电平),第一信号Cp在大约时间T3首先从低到高,以关断第一晶体管Tp(以作为开路操作)。同时,第二信号Cn为低,从而使得第二晶体管Tn关断(以作为开路操作)。

[0052] 然后,第三信号Ca在大约时间T3从低到高以闭合开关Ta(晶体管Ta响应于第三信号变高而导通以作为短路操作),因此使得电荷能够从功率门晶体管102的栅极流向VccG供电电压(干线)。在一个实施例中,在受控时间之后,第三信号Ca在大约时间T4变低(开关Ta断开),并且第二信号Cn从低到高以导通第二晶体管Tn(以作为短路操作,以耦合功率门控晶体管102的栅极端到地),从而保持功率门控晶体管102导通(从而使得功率门晶体管102保持作为短路)。

[0053] 在一个实施例中,第三信号Ca为高的持续时间(例如,从时间T1到T2,和从时间T3到T4)可由自计时电路控制,以使能量节约最大化。其他方法可被用来产生和/或控制产生第三信号Ca,第三信号Ca转而控制开关Ta,例如,使用有限状态机(FSM)来根据负载104进入和退出空闲模式的时序或条件来控制产生第三信号Ca。作为另一示例,在一个实施例中第三信号Ca的产生可由使用固定数量时钟周期的计数器控制,由计数器使用的周期数量可以例如通过中央处理单元(CPU)或其他处理器来改变和/或被训练和储存在系统中某处(参见例如图4)。

[0054] 在一个实施例中,第三信号Ca保持为高的持续时间可被设置为可操作性接受的时间量。可操作性接受的时间量可基于,例如,充足的时间量以保持开关Ta闭合,从而使得阈值数量的电荷能够从一点传送到另一点。时间量可基于电路需求、电路设计者的喜好和/或其他因素来设置,包括但不限于这样的实施例,其中开关Ta不保持闭合太长时间段,以便阻止电流开始在反方向流动(这会引发能量的浪费)。

[0055] 此处描述的功率门电路100的实施例可被用在多个实施方式和应用中。例如,移动设备,包括但不限于智能手机、上网机、平板电脑和其他移动互联网设备(MID),被设计为具有低功率电路。同样,微处理器具有低功率状态,低功率状态可使用功率门技术以阻止其某些电路或元件不必要地消耗功率。图4为示出了适于实施所披露的各种实施例的功率门电路/方法的示例性计算机系统400的方框图。

[0056] 如图所示,计算机系统400可包括电源单元402、多个处理器或处理器内核404、系统存储器406(其具有存储其中的处理器可读和处理器可执行的指令408)、大容量存储器410(其也可存储指令408)以及通信接口412。为了本申请(包括权利要求)的目的,术语“处理器”和“处理器内核”可被认为是同义的,除非上下文中明确不同地要求。

[0057] 在本发明披露的各种实施例中,至少一个处理器404或系统400中的其他部件可响应于计算机系统400的特定的状态(例如其中的一个或多个电路或部件是否将被置于空闲

模式),产生或引起产生具有高或低状态的信号Cp、Cn或Ca中的任意一个或多个。

[0058] 一个或多个大容量存储器410和/或存储器406可包括有形的、非暂时的计算机可读存储设备(例如磁盘、硬盘驱动器、光盘只读存储器(CDROM)、硬件储存单元,等等)。计算机系统400还可包括输入/输出设备414(例如键盘,显示屏,光标控制,等等)。在各实施例中仅仅为了举例,I/O设备414可包括电子部件418(例如图1的负载104),其为功率门控的和/或自身可包括上述功率门电路100。这样的部件418可选地或额外地位于计算机系统400中的别处,并且可包括部分或整个集成电路。图1的负载104也可为获得功率门控的处理器内核404之一或部分。

[0059] 在一些实施例中,部件418可为分立的或否则不同于负载104的和/或位于计算机系统400中的别处。例如,部件418可包括电路,例如驱动器、自计时电路、计数器、FSM或控制第三信号Ca的持续期间以保持开关Ta闭合的其他电路,或与功率门电路100的操作相关联的其他电路。

[0060] 图4的各元件可通过系统总线416而彼此耦合,系统总线416表示一个或多个总线。在多总线的例子中,其可通过一个或多个总线桥(未示出)而桥接。数据可以通过I/O设备414穿过系统总线416,例如,在部件418和处理器404之间。

[0061] 系统存储器406和大容量存储器件410可被应用以储存实施一个或多个操作系统、固件模块或驱动器、应用等等(此处集中表示为408)的编程指令的工作拷贝和永久拷贝。编程指令的永久拷贝可被放置在工厂中的永久性存储器中,或通过例如分布介质(未示出)(例如光盘(CD))或通过通信接口412(从分布式服务器(未示出))位于现场。

[0062] 根据各种实施例,系统400的一个或多个描述的部件和/或其他元件可包括键盘、LCD屏幕。非易失性存储器端口、多个天线、图形处理器、应用处理器、扬声器或其他相关移动设备元件(包括相机)。

[0063] 计算机系统400的各元件的其余结构为已知,并且因此将不进一步详细描述。

[0064] 图示实施例的上述描述(包括摘要中的描述)并不旨在穷尽或限制于所公开的确切形式。虽然为了说明的目的在此描述特定实施例和示例,但各种修正是可能的。例如,在上文中在信号的高/低值、响应于信号的升高/降低、P型和N型晶体管等等的背景中描述在各种实施例中某些元件的配置和连接。在其他一些实施例中,考虑到是否使用N型晶体管替代P型晶体管,是否反转某些信号,是否响应于下降沿而非上升沿触发状态的某些变化,或者反之亦然,等等,可提供不同的结构。

[0065] 可根据上面的详细描述做出这些和其他修正。下面的权利要求中使用的术语不应被解释为受限于说明书中公开的具体实施例。

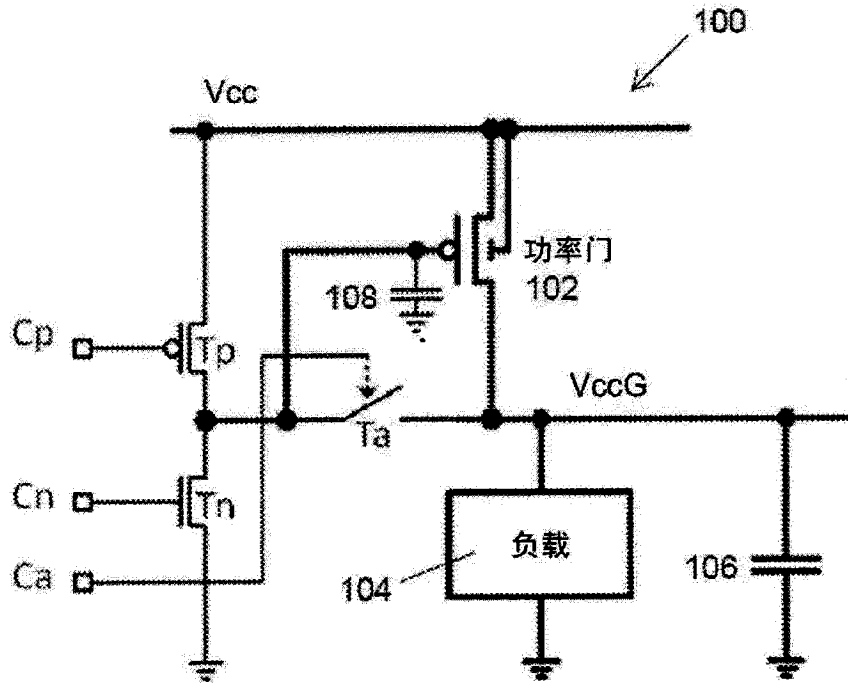


图1

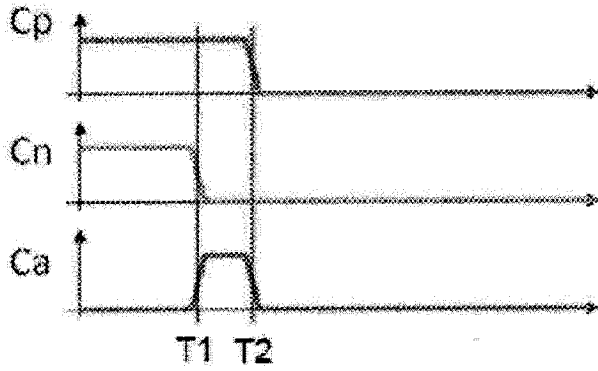


图2

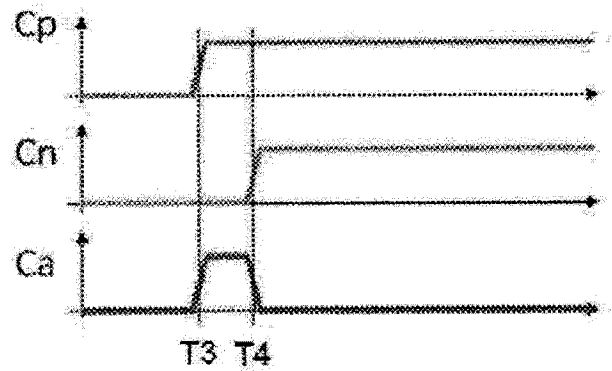


图3

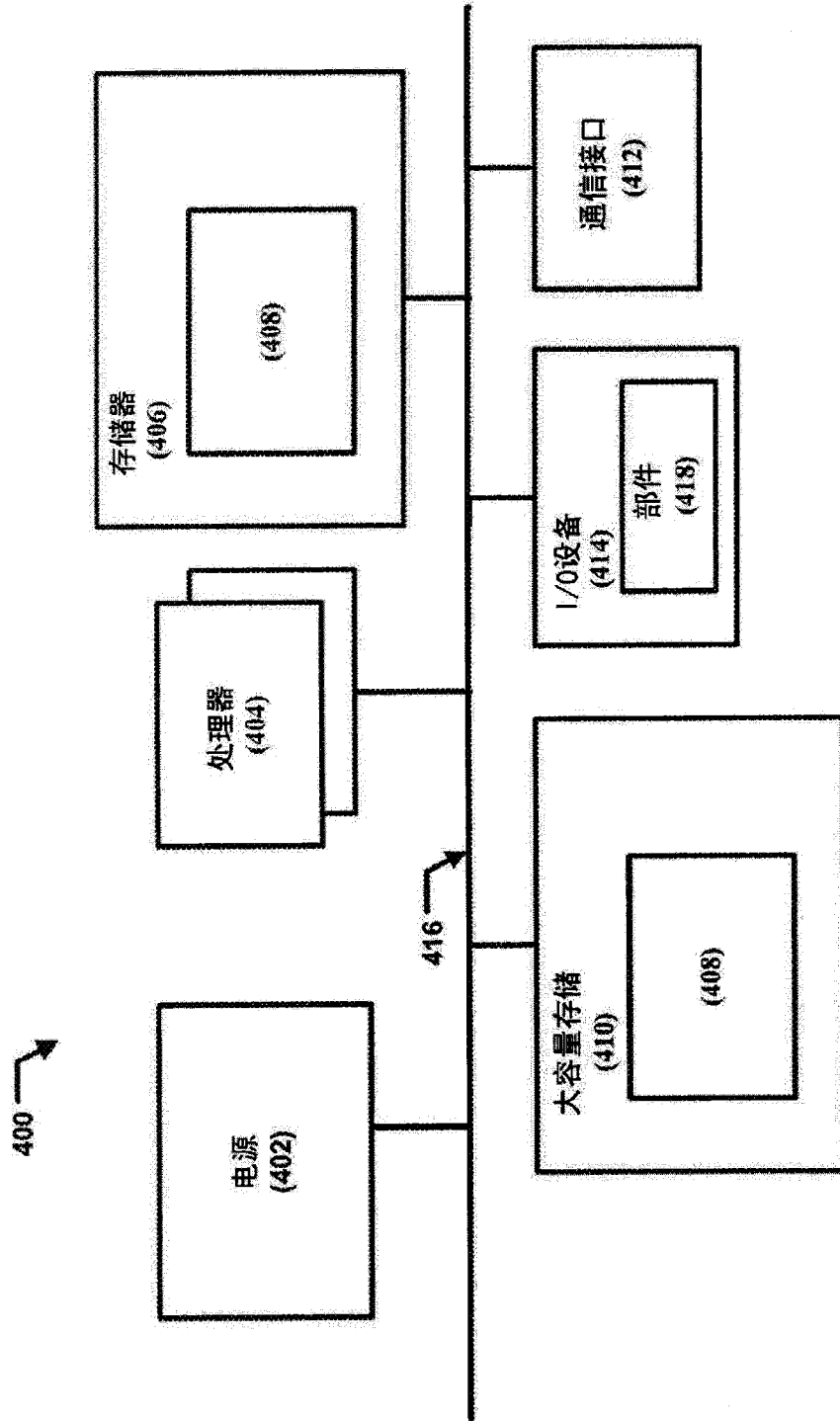


图4