

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4843285号
(P4843285)

(45) 発行日 平成23年12月21日(2011.12.21)

(24) 登録日 平成23年10月14日(2011.10.14)

(51) Int.Cl.	F I
H O 1 L 21/304 (2006.01)	H O 1 L 21/304 6 2 2 Q
	H O 1 L 21/304 6 2 2 X
	H O 1 L 21/304 6 4 5 Z
	H O 1 L 21/304 6 4 5 C
	H O 1 L 21/304 6 4 8 G
	請求項の数 6 (全 32 頁) 最終頁に続く

(21) 出願番号	特願2005-278841 (P2005-278841)	(73) 特許権者	000219967
(22) 出願日	平成17年9月26日 (2005. 9. 26)		東京エレクトロン株式会社
(65) 公開番号	特開2006-253633 (P2006-253633A)		東京都港区赤坂五丁目3番1号
(43) 公開日	平成18年9月21日 (2006. 9. 21)	(74) 代理人	100125254
審査請求日	平成20年9月25日 (2008. 9. 25)		弁理士 別役 重尚
(31) 優先権主張番号	特願2005-36717 (P2005-36717)	(74) 代理人	100118278
(32) 優先日	平成17年2月14日 (2005. 2. 14)		弁理士 村松 聡
(33) 優先権主張国	日本国(JP)	(74) 代理人	100138922
			弁理士 後藤 夏紀
		(74) 代理人	100136858
			弁理士 池田 浩
		(74) 代理人	100135633
			弁理士 二宮 浩康
			最終頁に続く

(54) 【発明の名称】 電子デバイスの製造方法及びプログラム

(57) 【特許請求の範囲】

【請求項1】

半導体基板の表面に成膜された第1の絶縁膜に第1の導電性材料からなる配線を形成する配線形成ステップと、

前記第1の絶縁膜上に、前記配線を覆う第2の絶縁膜を成膜する第2の絶縁膜成膜ステップと、

前記成膜された第2の絶縁膜上に所定のパターンのフォトレジスト層を形成するフォトレジスト層形成ステップと、

該形成されたフォトレジスト層を用いてプラズマ処理により前記第2の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形ステップと、

前記フォトレジスト層を除去するアッシングステップと、

前記第2の絶縁膜上に、第2の導電性材料からなる導電膜を成膜して前記接続孔に前記第2の導電性材料を充填する接続孔充填ステップと、

前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨ステップと、

前記化学機械研磨によって露出した前記第2の絶縁膜を圧力が $6.7 \times 10^{-2} \sim 4.0$ Pa の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気中に暴露する絶縁膜プラズマレスエッチングステップと、

前記混合気体の雰囲気中に暴露された前記第2の絶縁膜を $80 \sim 200$ に加熱する第2の絶縁膜加熱ステップとを有することを特徴とする電子デバイスの製造方法。

【請求項 2】

前記加工成形された接続孔の表面を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気中に暴露する接続孔表面プラズマレスエッチングステップと、

前記混合気体の雰囲気中に暴露された接続孔の表面を $80 \sim 200$ に加熱する接続孔表面加熱ステップとを有することを特徴とする請求項 1 記載の電子デバイスの製造方法。

【請求項 3】

前記加熱された接続孔の表面を導電性バリアで被膜する接続孔被膜ステップを、さらに有することを特徴とする請求項 2 記載の電子デバイスの製造方法。

【請求項 4】

半導体基板の表面に成膜された第 1 の絶縁膜に第 1 の導電性材料からなる配線を形成する配線形成ステップと、

前記第 1 の絶縁膜上に、前記配線を覆う第 2 の絶縁膜を成膜する第 2 の絶縁膜成膜ステップと、

前記成膜された第 2 の絶縁膜上に所定のパターンのフォトレジスト層を形成するフォトレジスト層形成ステップと、

該形成されたフォトレジスト層を用いてプラズマ処理により前記第 2 の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形ステップと、

前記第 2 の絶縁膜上に、第 2 の導電性材料からなる導電膜を成膜して前記接続孔に前記第 2 の導電性材料を充填する接続孔充填ステップと、

前記フォトレジスト層及び前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨ステップと、

前記化学機械研磨によって露出した前記第 2 の絶縁膜を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気中に暴露するプラズマレスエッチングステップと、

前記混合気体の雰囲気中に暴露された前記第 2 の絶縁膜を $80 \sim 200$ に加熱する第 2 の絶縁膜加熱ステップとを有することを特徴とする電子デバイスの製造方法。

【請求項 5】

電子デバイスの製造方法をコンピュータに実行させるプログラムであって、

半導体基板の表面に成膜された第 1 の絶縁膜に第 1 の導電性材料からなる配線を形成する配線形成モジュールと、

前記第 1 の絶縁膜上に、前記配線を覆う第 2 の絶縁膜を成膜する第 2 の絶縁膜成膜モジュールと、

前記成膜された第 2 の絶縁膜上に所定のパターンのフォトレジスト層を形成するフォトレジスト層形成モジュールと、

該形成されたフォトレジスト層を用いてプラズマ処理により前記第 2 の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形モジュールと、

前記フォトレジスト層を除去するアッシングモジュールと、

前記第 2 の絶縁膜上に、第 2 の導電性材料からなる導電膜を成膜して前記接続孔に前記第 2 の導電性材料を充填する接続孔充填モジュールと、

前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨モジュールと、

前記化学機械研磨によって露出した前記第 2 の絶縁膜を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気中に暴露するプラズマレスエッチングモジュールと、

前記混合気体の雰囲気中に暴露された前記第 2 の絶縁膜を $80 \sim 200$ に加熱する第 2 の絶縁膜加熱モジュールとを有することを特徴とするプログラム。

【請求項 6】

電子デバイスの製造方法をコンピュータに実行させるプログラムであって、

半導体基板の表面に成膜された第 1 の絶縁膜に第 1 の導電性材料からなる配線を形成する配線形成モジュールと、

10

20

30

40

50

前記第 1 の絶縁膜上に、前記配線を覆う第 2 の絶縁膜を成膜する第 2 の絶縁膜成膜モジュールと、

前記成膜された第 2 の絶縁膜上に所定のパターンのフォトリソ層を形成するフォトリソ層形成モジュールと、

該形成されたフォトリソ層を用いてプラズマ処理により前記第 2 の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形モジュールと、

前記第 2 の絶縁膜上に、第 2 の導電性材料からなる導電膜を成膜して前記接続孔に前記第 2 の導電性材料を充填する接続孔充填モジュールと、

前記フォトリソ層及び前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨モジュールと、

前記化学機械研磨によって露出した前記第 2 の絶縁膜を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気中に暴露するプラズマレスエッチングモジュールと、

前記混合気体の雰囲気中に暴露された前記第 2 の絶縁膜を $80 \sim 200$ に加熱する第 2 の絶縁膜加熱モジュールとを有することを特徴とするプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子デバイスの製造方法及びプログラムに関し、特に、表面に形成された導電膜を化学機械研磨によって研磨した後、プラズマレスエッチング処理を施すことによって表面の平坦性を向上する電子デバイスの製造方法に関する。

【背景技術】

【0002】

シリコンウエハ（以下、単に「ウエハ」という。）から電子デバイスを製造する電子デバイスの製造方法では、ウエハの表面に成膜された絶縁膜上に所望のパターンのフォトリソ層を形成するリソグラフィ工程、フォトリソ層をマスクとして用いてプラズマによって導電膜をゲート電極に成形し、或いは絶縁膜に配線溝やコンタクトホールを成形するエッチング工程、配線溝やコンタクトホールが成形された絶縁膜表面に導電膜を成膜する PVD（Physical Vapor Deposition）等の成膜工程、及び成膜された導電膜を除去して絶縁膜を露出させると共に該露出した絶縁膜の表面を平坦化する平坦化工程（エッチバック工程）が順次繰り返して実行される。

【0003】

近年、平坦化工程では、従来用いられていたドライエッチングや熱リフローに代わり、CMP（Chemical Mechanical Polishing）と呼ばれるウエハの表面研磨方法が用いられている。CMP は、図 11 に示すように、ポリウレタン等からなる研磨布 200 が貼り付けられた回転テーブル 201 に、ウエハの表面が研磨布 200 に密着するようにウエハをヘッド（ウエハ保持部）202 によって押圧し、研磨布 200 ヘシリカ（ SiO_2 ）を主成分とする研磨剤（スラリー）をスラリー供給ノズル 203 から供給し、洗浄液を供給すると共に、回転テーブル 201 及びヘッド 202 を互いに独立させて回転させることによってウエハの表面を研磨する方法である。CMP では、研磨剤中の SiO_2 粒子とウエハ表面の導電膜や絶縁膜との物理的接触、及び SiO_2 粒子と導電膜や絶縁膜との化学的反応の相乗効果によって研磨が促進されると考えられている（例えば、特許文献 1 参照。）

【0004】

また、近年、電子デバイスにおける配線ルール（要求寸法）の微細化によって顕在化してきた層間絶縁膜の高誘電率に起因する信号伝達速度の低下を防止するために、層間絶縁膜材料として低比誘電率（Low- ϵ ）の材料（表 1 参照）が用いられている。特に、最近では、銅が配線材料として多用されることから、低誘電率層間絶縁膜材料として、炭素をドーブした SiOC 系の低誘電率材料が用いられる。また、より誘電率の低いポラス系材料を用いることも検討されている。なお、ここでは、3.0 以下の比誘電率を低誘電

10

20

30

40

50

率という。

【 0 0 0 5 】

【表 1】

	層間絶縁膜	比誘電率	構造	
無機系	HSQ	3 ~ 2.8	$\left[\begin{array}{c} \text{H} \\ \\ \text{H}-\text{Si}-\text{O}-\text{Si}-\text{O}- \\ \quad \\ \text{O} \quad \text{O} \end{array} \right]_n$	
	ポーラス・シリカ	2.4 ~ 1.8	—	
	SiOC	2.9 ~ 2.7	$\left[\begin{array}{c} \text{CH}_3 \\ \\ \text{O}-\text{Si}-\text{O}-\text{Si}-\text{O}- \\ \quad \\ \text{O} \quad \text{O} \end{array} \right]_n$	
有機系	ポーラスSiOC	2.5 ~ 2.2	—	
	MSQ	2.9 ~ 2.7	$\left[\begin{array}{c} \text{CH}_3 \\ \\ \text{O}-\text{Si}-\text{O}-\text{Si}-\text{O}- \\ \quad \\ \text{O} \quad \text{O} \end{array} \right]_n$	
	ポーラスMSQ	2.5 ~ 1.8	—	
	有機ポリマー	ポリイミド	3.5 ~ 3	$\left[\begin{array}{c} \text{CO} \quad \text{CO} \\ \diagdown \quad / \\ \text{N}-\text{R}_2-\text{N}- \\ / \quad \diagdown \\ \text{CO} \quad \text{CO} \\ (\text{R}_1, \text{R}_2) \end{array} \right]_n$
		バレリン等	3 ~ 2.2	$\left[-\text{CF}_2-\text{C}_6\text{H}_4-\text{CF}_2- \right]_n$
		テフロン (登録商標)等	2.4 ~ 2	$-(\text{CF}_2-\text{CF}_2)_m-\left[\begin{array}{c} \text{O}-\text{O} \\ \quad \\ \text{C} \\ \\ \text{CF}_3 \end{array} \right]_n-$
	アモーフアス・カーボン (F添加)	2.5未満	—	

【 0 0 0 6 】

【特許文献 1】特開平 9 - 2 5 1 9 6 9 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 7 】

しかしながら、CMPによって露出した絶縁膜の表面上には、絶縁膜下の配線パターンの密度に依存する絶縁膜の研磨特性の差に起因する配線上の絶縁膜のエロージョン（研磨

10

20

30

40

50

に起因する侵食)によって発生する絶縁膜の残渣(削り滓)や、 SiO_2 粒子と絶縁膜の構成材料との反応生成物が発生する。

【0008】

また、ポーラス系材料からなる層間絶縁膜は、該膜中の多数の空孔に起因して機械的強度が低く、導電膜の密着性が弱いため、CMPにおいて通常の圧力でウエハをヘッド202によって押圧すると、層間絶縁膜の導電膜からの剥離や層間絶縁膜の崩壊が発生する。これに対応して、層間絶縁膜材料としてポーラス系材料を用いる場合には、低圧、例えば、約1.0kPa以下の圧力でウエハを押圧する必要があるが、低圧のCMPでは層間絶縁膜を十分に研磨することができないため、CMPによって研磨された層間絶縁膜の表面には削り残しが発生する。

10

【0009】

上述した絶縁膜の表面上の残渣、反応生成物及び削り残し(以下、単に「削り残し等」という。)は、ウエハから製造される電子デバイスの配線抵抗や電子デバイスにおけるコンデンサの層間容量異常の要因となるため、除去する必要がある。

【0010】

また、低誘電率絶縁膜上に成膜された導電膜をCMPによって研磨した場合、露出した低誘電率層間絶縁膜の表面とCMPで用いられるスラリーや洗浄液との接触に起因する低誘電率層間絶縁膜の吸湿により、該低誘電率層間絶縁膜が化学的なダメージを被り、これにより、該低誘電率層間絶縁膜の表面において炭素濃度が低下した表面損傷層(ダメージ層)が形成される。

20

【0011】

この表面損傷層は SiO_2 (native oxide)に似た特性を有し、後工程として実行される熱処理工程において体積収縮を起こして絶縁膜中にポイド(空孔)発生させる要因となるので、当該表面損傷層を後工程実行前に予め除去する必要がある。

【0012】

上述した絶縁膜の表面上の表面損傷層及び削り残し等の除去工程としては、水酸化四級アンモニウムや極性有機アミン等からなるCMP後(Post-CMP)清浄化液によって絶縁膜の表面を清浄化する清浄化工程が知られている。

【0013】

ところが、上述した清浄化工程は薬液を用いるウェットエッチング工程に該当し、清浄化工程では清浄化液によって表面損傷層及び削り残し等が容易に溶解するため、表面損傷層及び削り残し等の除去量の制御が困難であるという問題がある。ここで、清浄化液によって表面損傷層及び削り残し等を溶解し過ぎると、絶縁膜下に配置されていたCu配線が露出して、該Cu配線が清浄化液によって腐食(コロージョン)することがある。

30

【0014】

本発明の目的は、絶縁膜の表面上の表面損傷層及び削り残し等を除去することができると共に、表面損傷層及び削り残し等の除去量の制御を容易に行うことができる電子デバイスの製造方法及びプログラムを提供することにある。

【課題を解決するための手段】

【0027】

上記目的を達成するために、請求項1記載の電子デバイスの製造方法は、半導体基板の表面に成膜された第1の絶縁膜に第1の導電性材料からなる配線を形成する配線形成ステップと、前記第1の絶縁膜上に、前記配線を覆う第2の絶縁膜を成膜する第2の絶縁膜成膜ステップと、前記成膜された第2の絶縁膜上に所定のパターンのフォトレジスト層を形成するフォトレジスト層形成ステップと、該形成されたフォトレジスト層を用いてプラズマ処理により前記第2の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形ステップと、前記フォトレジスト層を除去するアッシングステップと、前記第2の絶縁膜上に、第2の導電性材料からなる導電膜を成膜して前記接続孔に前記第2の導電性材料を充填する接続孔充填ステップと、前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨ステップと、前記化学機械研磨によって露出した前記第2の絶縁膜を

40

50

圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気に暴露する絶縁膜プラズマレスエッチングステップと、前記混合気体の雰囲気に暴露された前記第2の絶縁膜を $80 \sim 200$ に加熱する第2の絶縁膜加熱ステップとを有することを特徴とする。

【0028】

請求項2記載の電子デバイスの製造方法は、請求項1記載の電子デバイスの製造方法において、前記加工成形された接続孔の表面を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気に暴露する接続孔表面プラズマレスエッチングステップと、前記混合気体の雰囲気に暴露された接続孔の表面を $80 \sim 200$ に加熱する接続孔表面加熱ステップとを有することを特徴とする。

10

【0029】

請求項3記載の電子デバイスの製造方法は、請求項2記載の電子デバイスの製造方法において、前記加熱された接続孔の表面を導電性バリアで被膜する接続孔被膜ステップを、さらに有することを特徴とする。

【0030】

上記目的を達成するために、請求項4記載の電子デバイスの製造方法は、半導体基板の表面に成膜された第1の絶縁膜に第1の導電性材料からなる配線を形成する配線形成ステップと、前記第1の絶縁膜上に、前記配線を覆う第2の絶縁膜を成膜する第2の絶縁膜成膜ステップと、前記成膜された第2の絶縁膜上に所定のパターンのフォトリソ層を形成するフォトリソ層形成ステップと、該形成されたフォトリソ層を用いてプラズマ処理により前記第2の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形ステップと、前記第2の絶縁膜上に、第2の導電性材料からなる導電膜を成膜して前記接続孔に前記第2の導電性材料を充填する接続孔充填ステップと、前記フォトリソ層及び前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨ステップと、前記化学機械研磨によって露出した前記第2の絶縁膜を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気に暴露するプラズマレスエッチングステップと、前記混合気体の雰囲気に暴露された前記第2の絶縁膜を $80 \sim 200$ に加熱する第2の絶縁膜加熱ステップとを有することを特徴とする。

20

30

【0033】

上記目的を達成するために、請求項5記載のプログラムは、電子デバイスの製造方法をコンピュータに実行させるプログラムであって、半導体基板の表面に成膜された第1の絶縁膜に第1の導電性材料からなる配線を形成する配線形成モジュールと、前記第1の絶縁膜上に、前記配線を覆う第2の絶縁膜を成膜する第2の絶縁膜成膜モジュールと、前記成膜された第2の絶縁膜上に所定のパターンのフォトリソ層を形成するフォトリソ層形成モジュールと、該形成されたフォトリソ層を用いてプラズマ処理により前記第2の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形モジュールと、前記フォトリソ層を除去するアッシングモジュールと、前記第2の絶縁膜上に、第2の導電性材料からなる導電膜を成膜して前記接続孔に前記第2の導電性材料を充填する接続孔充填モジュールと、前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨モジュールと、前記化学機械研磨によって露出した前記第2の絶縁膜を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気に暴露するプラズマレスエッチングモジュールと、前記混合気体の雰囲気に暴露された前記第2の絶縁膜を $80 \sim 200$ に加熱する第2の絶縁膜加熱モジュールとを有することを特徴とする。

40

【0034】

上記目的を達成するために、請求項6記載のプログラムは、電子デバイスの製造方法をコンピュータに実行させるプログラムであって、半導体基板の表面に成膜された第1の絶縁膜に第1の導電性材料からなる配線を形成する配線形成モジュールと、前記第1の絶縁

50

膜上に、前記配線を覆う第2の絶縁膜を成膜する第2の絶縁膜成膜モジュールと、前記成膜された第2の絶縁膜上に所定のパターンのフォトリソ層を形成するフォトリソ層形成モジュールと、該形成されたフォトリソ層を用いてプラズマ処理により前記第2の絶縁膜において前記配線に達する接続孔を加工成形するプラズマ加工成形モジュールと、前記第2の絶縁膜上に、第2の導電性材料からなる導電膜を成膜して前記接続孔に前記第2の導電性材料を充填する接続孔充填モジュールと、前記フォトリソ層及び前記成膜された導電膜を化学機械研磨によって研磨する導電膜研磨モジュールと、前記化学機械研磨によって露出した前記第2の絶縁膜を圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気

10

【発明の効果】

【0043】

請求項1記載の電子デバイスの製造方法及び請求項5記載のプログラムによれば、化学機械研磨によって露出した第2の絶縁膜が、圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気

20

【0044】

請求項2記載の電子デバイスの製造方法によれば、第2の絶縁膜において加工成形された接続孔の表面が、圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気

30

【0045】

請求項3記載の電子デバイスの製造方法によれば、 $80 \sim 200$ に加熱された接続孔の表面が導電性バリアで被膜されるので、表面損傷層が除去された接続孔の表面と、該接続孔に充填される第2の導電性材料との接触を防止することができ、これにより、第2の導電性材料の第2の絶縁膜への拡散を防止することができる。

【0046】

40

請求項4記載の電子デバイスの製造方法及び請求項6記載のプログラムによれば、化学機械研磨によって露出した第2の絶縁膜が、圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ の範囲においてアンモニア及び該アンモニアに対する体積流量比が $1 \sim 1/2$ である弗化水素を含む混合気体の雰囲気

50

を除去することができる。このとき、生成物の生成量は混合気体のパラメータによって制御することができる。したがって、第2の絶縁膜の表面上の表面損傷層及び削り残し等の除去量の制御を容易に行うことができる。また、導電膜だけでなくフォトリソ層も同時に化学機械研磨によって研磨されるため、スループットを向上することができる。

【発明を実施するための最良の形態】

【0047】

以下、本発明の実施の形態について図面を参照しながら説明する。

【0048】

まず、本発明の実施の形態に係る基板の処理方法について説明する。

【0049】

図1は、本実施の形態に係る基板の処理方法が適用される基板処理装置の概略構成を示す平面図である。

【0050】

図1において、基板処理装置10は、電子デバイス用のウエハ（以下、単に「ウエハ」という。）（基板）Wに反応性イオンエッチング（以下、「RIE」という。）処理を施す第1のプロセスシップ11と、該第1のプロセスシップ11と平行に配置され、ウエハWに後述するCOR（Chemical Oxide Removal）処理及びPHT（Post Heat Treatment）処理を施す第2のプロセスシップ12と、第1のプロセスシップ11及び第2のプロセスシップ12がそれぞれ接続された矩形状の共通搬送室としてのローダーユニット13とを備える。

【0051】

ローダーユニット13には、上述した第1のプロセスシップ11及び第2のプロセスシップ12の他、25枚のウエハWを収容する容器としてのフープ（Front Opening Unified Pod）14がそれぞれ載置される3つのフープ載置台15と、フープ14から搬出されたウエハWの位置をプリアライメントするオリエンタ16と、ウエハWの表面状態を計測する第1及び第2のIMS（Integrated Metrology System、Therma-Wave, Inc.）17、18とが接続されている。

【0052】

第1のプロセスシップ11及び第2のプロセスシップ12は、ローダーユニット13の長手方向における側壁に接続されると共にローダーユニット13を挟んで3つのフープ載置台15と対向するように配置され、オリエンタ16はローダーユニット13の長手方向に関する一端に配置され、第1のIMS17はローダーユニット13の長手方向に関する他端に配置され、第2のIMS18は3つのフープ載置台15と並列に配置される。

【0053】

ローダーユニット13は、内部に配置された、ウエハWを搬送するスカラ型デュアルアームタイプの搬送アーム機構19と、各フープ載置台15に対応するように側壁に配置されたウエハWの投入口としての3つのロードポート20とを有する。搬送アーム機構19は、フープ載置台15に載置されたフープ14からウエハWをロードポート20経由で取り出し、該取り出したウエハWを第1のプロセスシップ11、第2のプロセスシップ12、オリエンタ16、第1のIMS17や第2のIMS18へ搬出入する。

【0054】

第1のIMS17は光学系のモニタであり、搬入されたウエハWを載置する載置台21と、該載置台21に載置されたウエハWを指向する光学センサ22とを有し、ウエハWの表面形状、例えば、表面層の膜厚、及び配線溝やゲート電極等のCD（Critical Dimension）値を測定する。第2のIMS18も光学系のモニタであり、第1のIMS17と同様に、載置台23と光学センサ24とを有し、ウエハWの表面におけるパーティクル数を計測する。

【0055】

第1のプロセスシップ11は、ウエハWにRIE処理を施す第1の真空処理室としての第1のプロセスユニット25と、該第1のプロセスユニット25にウエハWを受け渡すリ

10

20

30

40

50

リンク型シングルピックタイプの第1の搬送アーム26を内蔵する第1のロード・ロックユニット27とを有する。

【0056】

第1のプロセスユニット25は、円筒状の処理室容器（チャンバ）と、該チャンバ内に配置された上部電極及び下部電極を有し、該上部電極及び下部電極の間の距離はウエハWにR I E処理を施すための適切な間隔に設定されている。また、下部電極はウエハWをクーロン力等によってチャックするE S C 28をその頂部に有する。

【0057】

第1のプロセスユニット25では、チャンバ内部に処理ガスを導入し、上部電極及び下部電極間に電界を発生させることによって導入された処理ガスをプラズマ化してイオン及びラジカルを発生させ、該イオン及びラジカルによってウエハWにR I E処理を施す。

10

【0058】

第1のプロセスシップ11では、ローダーユニット13の内部圧力は大気圧に維持される一方、第1のプロセスユニット25の内部圧力は真空に維持される。そのため、第1のロード・ロックユニット27は、第1のプロセスユニット25との連結部に真空ゲートバルブ29を備えると共に、ローダーユニット13との連結部に大気ゲートバルブ30を備えることによって、その内部圧力を調整可能な真空予備搬送室として構成される。

【0059】

第1のロード・ロックユニット27の内部には、略中央部に第1の搬送アーム26が設置され、該第1の搬送アーム26より第1のプロセスユニット25側に第1のバッファ31が設置され、第1の搬送アーム26よりローダーユニット13側には第2のバッファ32が設置される。第1のバッファ31及び第2のバッファ32は、第1の搬送アーム26の先端部に配置されたウエハWを支持する支持部（ピック）33が移動する軌道上に配置され、R I E処理が施されたウエハWを一時的に支持部33の軌道の上方に待避させることにより、R I E未処理のウエハWとR I E処理済みのウエハWとの第1のプロセスユニット25における円滑な入れ換えを可能とする。

20

【0060】

第2のプロセスシップ12は、ウエハWにC O R処理を施す第2の真空処理室としての第2のプロセスユニット34と、該第2のプロセスユニット34に真空ゲートバルブ35を介して接続された、ウエハWにP H T処理を施す第3の真空処理室としての第3のプロセスユニット36と、第2のプロセスユニット34及び第2のプロセスユニット36にウエハWを受け渡すリンク型シングルピックタイプの第2の搬送アーム37を内蔵する第2のロード・ロックユニット49とを有する。

30

【0061】

図2は、図1における第2のプロセスユニットの断面図であり、図2（A）は図1における線II - IIに沿う断面図であり、図2（B）は図2（A）におけるA部の拡大図である。

【0062】

図2（A）において、第2のプロセスユニット34は、円筒状の処理室容器（チャンバ）38と、該チャンバ38内に配置されたウエハWの載置台としてのE S C 39と、チャンバ38の上方に配置されたシャワーヘッド40と、チャンバ38内のガス等を排気するT M P（Turbo Molecular Pump）41と、チャンバ38及びT M P 41の間に配置され、チャンバ38内の圧力を制御する可変式バタフライバルブとしてのA P C（Automatic Pressure Control）バルブ42とを有する。

40

【0063】

E S C 39は、内部に直流電圧が印加される電極板（図示しない）を有し、直流電圧により発生するクーロン力又はジョンソン・ラーベック（Johnsen-Rahbek）力によってウエハWを吸着して保持する。また、E S C 39は調温機構として冷媒室（図示しない）を有する。この冷媒室には所定温度の冷媒、例えば、冷却水やガルデン液が循環供給され、当該冷媒の温度によってE S C 39の上面に吸着保持されたウエハWの処理温度が制御される

50

。さらに、ESC39は、ESC39の上面とウエハWの裏面との間に伝熱ガス（ヘリウムガス）を満遍なく供給する伝熱ガス供給系統（図示しない）を有する。伝熱ガスは、COR処理の間、冷媒によって所望の指定温度に維持されたESC39とウエハWとの熱交換を行い、ウエハWを効率よく且つ均一に冷却する。

【0064】

また、ESC39は、その上面から突出自在なリフトピンとしての複数のプッシャーピン56を有し、これらのプッシャーピン56は、ウエハWがESC39に吸着保持されるときにはESC39に収容され、COR処理が施されたウエハWをチャンバ38から搬出するときには、ESC39の上面から突出してウエハWを上方へ持ち上げる。

【0065】

シャワーヘッド40は2層構造を有し、下層部43及び上層部44のそれぞれに第1のバッファ室45及び第2のバッファ室46を有する。第1のバッファ室45及び第2のバッファ室46はそれぞれガス通気孔47、48を介してチャンバ38内に連通する。すなわち、シャワーヘッド40は、第1のバッファ室45及び第2のバッファ室46にそれぞれ供給されるガスのチャンバ38内への内部通路を有する、階層状に積み重ねられた2つの板状体（下層部43、上層部44）からなる。

【0066】

ウエハWにCOR処理を施す際、第1のバッファ室45にはNH₃（アンモニア）ガスが後述するアンモニアガス供給管57から供給され、該供給されたアンモニアガスはガス通気孔47を介してチャンバ38内へ供給されると共に、第2のバッファ室46にはHF（弗化水素）ガスが後述する弗化水素ガス供給管58から供給され、該供給された弗化水素ガスはガス通気孔48を介してチャンバ38内へ供給される。

【0067】

また、シャワーヘッド40はヒータ（図示しない）、例えば、加熱素子を内蔵する。この加熱素子は、好ましくは、上層部44上に配置されて第2のバッファ室46内の弗化水素ガスの温度を制御する。

【0068】

また、図2（B）に示すように、ガス通気孔47、48におけるチャンバ38内への開口部は末広がり状に形成される。これにより、アンモニアガスや弗化水素ガスをチャンバ38内へ効率よく拡散することができる。さらに、ガス通気孔47、48は断面がくびれ形状を呈するので、チャンバ38で発生した堆積物がガス通気孔47、48、引いては、第1のバッファ室45や第2のバッファ室46へ逆流するのを防止することができる。なお、ガス通気孔47、48は螺旋状の通気孔であってもよい。

【0069】

この第2のプロセスユニット34は、チャンバ38内の圧力と、アンモニアガス及び弗化水素ガスの体積流量比を調整することによってウエハWにCOR処理を施す。また、この第2のプロセスユニット34は、チャンバ38内において初めてアンモニアガス及び弗化水素ガスが混合するように設計されている（ポストミックス設計）ため、チャンバ38内に上記2種類のガスが導入されるまで、該2種類のガスが混合するのを防止して、弗化水素ガスとアンモニアガスとがチャンバ38内への導入前に反応するのを防止する。

【0070】

また、第2のプロセスユニット34では、チャンバ38の側壁がヒータ（図示しない）、例えば、加熱素子を内蔵し、チャンバ38内の雰囲気温度が低下するのを防止する。これにより、COR処理の再現性を向上することができる。また、側壁内の加熱素子は、側壁の温度を制御することによってチャンバ38内に発生した副生成物が側壁の内側に付着するのを防止する。

【0071】

図1に戻り、第3のプロセスユニット36は、筐体状の処理室容器（チャンバ）50と、該チャンバ50内に配置されたウエハWの載置台としてのステージヒータ51と、該ステージヒータ51の周りに配置され、ステージヒータ51に載置されたウエハWを上方に

10

20

30

40

50

持ち上げるバッファアーム 5 2 と、チャンバ内及び外部雰囲気と遮断する開閉自在な蓋としての P H T チャンバリッド（図示しない）とを有する。

【 0 0 7 2 】

ステージヒータ 5 1 は、表面に酸化皮膜が形成されたアルミからなり、内蔵された電熱線等によって載置されたウエハ W を所定の温度まで加熱する。具体的には、ステージヒータ 5 1 は載置したウエハ W を少なくとも 1 分間に亘って 1 0 0 ~ 2 0 0 、好ましくは約 1 3 5 まで直接加熱する。

【 0 0 7 3 】

P H T チャンバリッドにはシリコンゴム製のシートヒータが配される。また、チャンバ 5 0 の側壁にはカートリッジヒータ（図示しない）が内蔵され、該カートリッジヒータはチャンバ 5 0 の側壁の壁面温度を 2 5 ~ 8 0 に制御する。これにより、チャンバ 5 0 の側壁に副生成物が付着するのを防止し、付着した副生成物に起因するパーティクルの発生を防止してチャンバ 5 0 のクリーニング周期を延伸する。なお、チャンバ 5 0 の外周は熱シールドによって覆われている。

【 0 0 7 4 】

ウエハ W を上方から加熱するヒータとして、上述したシートヒータの代わりに、紫外線放射（UV radiation）ヒータを配してもよい。紫外線放射ヒータとしては、波長 1 9 0 ~ 4 0 0 n m の紫外線を放射する紫外線ランプ等が該当する。

【 0 0 7 5 】

バッファアーム 5 2 は、C O R 処理が施されたウエハ W を一時的に第 2 の搬送アーム 3 7 における支持部 5 3 の軌道の上方に待避させることにより、第 2 のプロセスユニット 3 4 や第 3 のプロセスユニット 3 6 におけるウエハ W の円滑な入れ換えを可能とする。

【 0 0 7 6 】

この第 3 のプロセスユニット 3 6 は、ウエハ W の温度を調整することによってウエハ W に P H T 処理を施す。

【 0 0 7 7 】

第 2 のロード・ロックユニット 4 9 は、第 2 の搬送アーム 3 7 を内蔵する筐体状の搬送室（チャンバ）7 0 を有する。また、ローダーユニット 1 3 の内部圧力は大気圧に維持される一方、第 2 のプロセスユニット 3 4 及び第 3 のプロセスユニット 3 6 の内部圧力は真空に維持される。そのため、第 2 のロード・ロックユニット 4 9 は、第 3 のプロセスユニット 3 6 との連結部に真空ゲートバルブ 5 4 を備えると共に、ローダーユニット 1 3 との連結部に大気ドアバルブ 5 5 を備えることによって、その内部圧力を調整可能な真空予備搬送室として構成される。

【 0 0 7 8 】

図 3 は、図 1 における第 2 のプロセスシップの概略構成を示す斜視図である。

【 0 0 7 9 】

図 3 において、第 2 のプロセスユニット 3 4 は、第 1 のバッファ室 4 5 へアンモニアガスを供給するアンモニアガス供給管 5 7 と、第 2 のバッファ室 4 6 へ弗化水素ガスを供給する弗化水素ガス供給管 5 8 と、チャンバ 3 8 内の圧力を測定する圧力ゲージ 5 9 と、E S C 3 9 内に配設された冷却系統に冷媒を供給するチラーユニット 6 0 とを備える。

【 0 0 8 0 】

アンモニアガス供給管 5 7 には M F C（Mass Flow Controller）（図示しない）が設けられ、該 M F C は第 1 のバッファ室 4 5 へ供給するアンモニアガスの流量を調整すると共に、弗化水素ガス供給管 5 8 にも M F C（図示しない）が設けられ、該 M F C は第 2 のバッファ室 4 6 へ供給する弗化水素ガスの流量を調整する。アンモニアガス供給管 5 7 の M F C と弗化水素ガス供給管 5 8 の M F C は協働して、チャンバ 3 8 へ供給されるアンモニアガスと弗化水素ガスの体積流量比を調整する。

【 0 0 8 1 】

また、第 2 のプロセスユニット 3 4 の下方には、D P（Dry Pump）（図示しない）に接続された第 2 のプロセスユニット排気系 6 1 が配置される。第 2 のプロセスユニット排気

10

20

30

40

50

系 6 1 は、チャンバ 3 8 と A P C バルブ 4 2 の間に配設された排気ダクト 6 2 と連通する排気管 6 3 と、T M P 4 1 の下方（排気側）に接続された排気管 6 4 とを有し、チャンバ 3 8 内のガス等を排気する。なお、排気管 6 4 は D P の手前において排気管 6 3 に接続される。

【 0 0 8 2 】

第 3 のプロセスユニット 3 6 は、チャンバ 5 0 へ窒素（ N_2 ）ガスを供給する窒素ガス供給管 6 5 と、チャンバ 5 0 内の圧力を測定する圧力ゲージ 6 6 と、チャンバ 5 0 内の窒素ガス等を排気する第 3 のプロセスユニット排気系 6 7 とを備える。

【 0 0 8 3 】

窒素ガス供給管 6 5 には M F C（図示しない）が設けられ、該 M F C はチャンバ 5 0 へ供給される窒素ガスの流量を調整する。第 3 のプロセスユニット排気系 6 7 は、チャンバ 5 0 に連通すると共に D P に接続された本排気管 6 8 と、該本排気管 6 8 の途中に配された A P C バルブ 6 9 と、本排気管 6 8 から A P C バルブ 6 9 を回避するように分岐し、且つ D P の手前において本排気管 6 8 に接続される副排気管 6 8 a とを有する。A P C バルブ 6 9 は、チャンバ 5 0 内の圧力を制御する。

【 0 0 8 4 】

第 2 のロード・ロックユニット 4 9 は、チャンバ 7 0 へ窒素ガスを供給する窒素ガス供給管 7 1 と、チャンバ 7 0 内の圧力を測定する圧力ゲージ 7 2 と、チャンバ 7 0 内の窒素ガス等を排気する第 2 のロード・ロックユニット排気系 7 3 と、チャンバ 7 0 内を大気開放する大気連通管 7 4 とを備える。

【 0 0 8 5 】

窒素ガス供給管 7 1 には M F C（図示しない）が設けられ、該 M F C はチャンバ 7 0 へ供給される窒素ガスの流量を調整する。第 2 のロード・ロックユニット排気系 7 3 は 1 本の排気管からなり、該排気管はチャンバ 7 0 に連通すると共に、D P の手前において第 3 のプロセスユニット排気系 6 7 における本排気管 6 8 に接続される。また、第 2 のロード・ロックユニット排気系 7 3 及び大気連通管 7 4 はそれぞれ開閉自在な排気バルブ 7 5 及びリリーフバルブ 7 6 を有し、該排気バルブ 7 5 及びリリーフバルブ 7 6 は協働してチャンバ 7 0 内の圧力を大気圧から所望の真空度までのいずれかに調整する。

【 0 0 8 6 】

図 4 は、図 3 における第 2 のロード・ロックユニットのユニット駆動用ドライエア供給系の概略構成を示す図である。

【 0 0 8 7 】

図 4 において、第 2 のロード・ロックユニット 4 9 のユニット駆動用ドライエア供給系 7 7 のドライエア供給先としては、大気ドアバルブ 5 5 が有するスライドドア駆動用のドアバルブシリンダ、 N_2 パージユニットとしての窒素ガス供給管 7 1 が有する M F C、大気開放用のリリーフユニットとしての大気連通管 7 4 が有するリリーフバルブ 7 6、真空引きユニットとしての第 2 のロード・ロックユニット排気系 7 3 が有する排気バルブ 7 5、及び真空ゲートバルブ 5 4 が有するスライドゲート駆動用のゲートバルブシリンダが該当する。

【 0 0 8 8 】

ユニット駆動用ドライエア供給系 7 7 は、第 2 のプロセスシップ 1 2 が備える本ドライエア供給管 7 8 から分岐された副ドライエア供給管 7 9 と、該副ドライエア供給管 7 9 に接続された第 1 のソレノイドバルブ 8 0 及び第 2 のソレノイドバルブ 8 1 とを備える。

【 0 0 8 9 】

第 1 のソレノイドバルブ 8 0 は、ドライエア供給管 8 2、8 3、8 4、8 5 の各々を介してドアバルブシリンダ、M F C、リリーフバルブ 7 6 及びゲートバルブシリンダに接続され、これらへのドライエアの供給量を制御することによって各部の動作を制御する。また、第 2 のソレノイドバルブ 8 1 は、ドライエア供給管 8 6 を介して排気バルブ 7 5 に接続され、排気バルブ 7 5 へのドライエアの供給量を制御することによって排気バルブ 7 5 の動作を制御する。

10

20

30

40

50

【 0 0 9 0 】

なお、窒素ガス供給管 7 1 における M F C は窒素 (N ₂) ガス供給系 8 7 にも接続されている。

【 0 0 9 1 】

また、第 2 のプロセスユニット 3 4 や第 3 のプロセスユニット 3 6 も、上述した第 2 のロード・ロックユニット 4 9 のユニット駆動用ドライエア供給系 7 7 と同様の構成を有するユニット駆動用ドライエア供給系を備える。

【 0 0 9 2 】

図 1 に戻り、基板処理装置 1 0 は、第 1 のプロセスシップ 1 1、第 2 のプロセスシップ 1 2 及びローダーユニット 1 3 の動作を制御するシステムコントローラと、ローダーユニット 1 3 の長手方向に関する一端に配置されたオペレーションコントローラ 8 8 を備える。

10

【 0 0 9 3 】

オペレーションコントローラ 8 8 は、例えば L C D (Liquid Crystal Display) からなる表示部を有し、該表示部は基板処理装置 1 0 の各構成要素の動作状況を表示する。

【 0 0 9 4 】

また、図 5 に示すように、システムコントローラは、 E C (Equipment Controller) 8 9 と、3 つの M C (Module Controller) 9 0 , 9 1 , 9 2 と、 E C 8 9 及び各 M C を接続するスイッチングハブ 9 3 とを備える。該システムコントローラは E C 8 9 から L A N (Local Area Network) 1 7 0 を介して、基板処理装置 1 0 が設置されている工場全体の製造工程を管理する M E S (Manufacturing Execution System) としての P C 1 7 1 に接続されている。 M E S は、システムコントローラと連携して工場における工程に関するリアルタイム情報を基幹業務システム (図示しない) にフィードバックすると共に、工場全体の負荷等を考慮して工程に関する判断を行う。

20

【 0 0 9 5 】

E C 8 9 は、各 M C を統括して基板処理装置 1 0 全体の動作を制御する主制御部 (マスタ制御部) である。また、 E C 8 9 は、 C P U、 R A M、 H D D 等を有し、オペレーションコントローラ 8 8 においてユーザ等によって指定されたウエハ W の処理方法、すなわち、レシピに対応するプログラムに応じて C P U が、各 M C に制御信号を送信することにより、第 1 のプロセスシップ 1 1、第 2 のプロセスシップ 1 2 及びローダーユニット 1 3 の動作を制御する。

30

【 0 0 9 6 】

スイッチングハブ 9 3 は、 E C 8 9 からの制御信号に応じて E C 8 9 の接続先としての M C を切り替える。

【 0 0 9 7 】

M C 9 0 , 9 1 , 9 2 は、それぞれ第 1 のプロセスシップ 1 1、第 2 のプロセスシップ 1 2 及びローダーユニット 1 3 の動作を制御する副制御部 (スレーブ制御部) である。各 M C は、 D I S T (Distribution) ボード 9 6 によって G H O S T ネットワーク 9 5 を介して各 I / O (入出力) モジュール 9 7 , 9 8 , 9 9 にそれぞれ接続される。 G H O S T ネットワーク 9 5 は、 M C が有する M C ボードに搭載された G H O S T (General High-Speed Optimum Scalable Transceiver) と称される L S I によって実現されるネットワークである。 G H O S T ネットワーク 9 5 には、最大で 3 1 個の I / O モジュールを接続可能であり、 G H O S T ネットワーク 9 5 では、 M C がマスタに該当し、 I / O モジュールがスレーブに該当する。

40

【 0 0 9 8 】

I / O モジュール 9 8 は、第 2 のプロセスシップ 1 2 における各構成要素 (以下、「エンドデバイス」という。) に接続された複数の I / O 部 1 0 0 からなり、各エンドデバイスへの制御信号及び各エンドデバイスからの出力信号の伝達を行う。 I / O モジュール 9 8 において I / O 部 1 0 0 に接続されるエンドデバイスには、例えば、第 2 のプロセスユニット 3 4 におけるアンモニアガス供給管 5 7 の M F C、弗化水素ガス供給管 5 8 の M F

50

C、圧力ゲージ59及びAPCバルブ42、第3のプロセスユニット36における窒素ガス供給管65のMFC、圧力ゲージ66、APCバルブ69、パuffアーム52及びステージヒータ51、第2のロード・ロックユニット49における窒素ガス供給管71のMFC、圧力ゲージ72及び第2の搬送アーム37、並びにユニット駆動用ドライエア供給系77における第1のソレノイドバルブ80及び第2のソレノイドバルブ81等が該当する。

【0099】

なお、I/Oモジュール97, 99は、I/Oモジュール98と同様の構成を有し、第1のプロセスシップ11に対応するMC90及びI/Oモジュール97の接続関係、並びにローダーユニット13に対応するMC92及びI/Oモジュール99の接続関係も、上述したMC91及びI/Oモジュール98の接続関係と同様の構成であるため、これらの説明を省略する。

10

【0100】

また、各GHOSTネットワーク95には、I/O部100におけるデジタル信号、アナログ信号及びシリアル信号の入出力を制御するI/Oボード(図示しない)も接続される。

【0101】

基板処理装置10において、ウエハWにCOR処理を施す際には、COR処理のレシピに対応するプログラムに応じてEC89のCPUが、スイッチングハブ93、MC91、GHOSTネットワーク95及びI/Oモジュール98におけるI/O部100を介して、所望のエンドデバイスに制御信号を送信することによって第2のプロセスユニット34においてCOR処理を実行する。

20

【0102】

具体的には、CPUが、アンモニアガス供給管57のMFC及び弗化水素ガス供給管58のMFCに制御信号を送信することによってチャンバ38におけるアンモニアガス及び弗化水素ガスの体積流量比を所望の値に調整し、TMP41及びAPCバルブ42に制御信号を送信することによってチャンバ38内の圧力を所望の値に調整する。また、このとき、圧力ゲージ59がチャンバ38内の圧力値を出力信号としてEC89のCPUに送信し、該CPUは送信されたチャンバ38内の圧力値に基づいて、アンモニアガス供給管57のMFC、弗化水素ガス供給管58のMFC、APCバルブ42やTMP41の制御パラメータを決定する。

30

【0103】

また、ウエハWにPHT処理を施す際には、PHT処理のレシピに対応するプログラムに応じてEC89のCPUが、所望のエンドデバイスに制御信号を送信することによって第3のプロセスユニット36においてPHT処理を実行する。

【0104】

具体的には、CPUが、窒素ガス供給管65のMFC及びAPCバルブ69に制御信号を送信することによってチャンバ50内の圧力を所望の値に調整し、ステージヒータ51に制御信号を送信することによってウエハWの温度を所望の温度に調整する。また、このとき、圧力ゲージ66がチャンバ50内の圧力値を出力信号としてEC89のCPUに送信し、該CPUは送信されたチャンバ50内の圧力値に基づいて、APCバルブ69や窒素ガス供給管65のMFCの制御パラメータを決定する。

40

【0105】

図5のシステムコントローラでは、複数のエンドデバイスがEC89に直接接続されることなく、該複数のエンドデバイスに接続されたI/O部100がモジュール化されてI/Oモジュールを構成し、該I/OモジュールがMC及びスイッチングハブ93を介してEC89に接続されるため、通信システムを簡素化することができる。

【0106】

また、EC89のCPUが送信する制御信号には、所望のエンドデバイスに接続されたI/O部100のアドレス、及び当該I/O部100を含むI/Oモジュールのアドレス

50

が含まれているため、スイッチングハブ93は制御信号におけるI/Oモジュールのアドレスを参照し、MCのGHOSTが制御信号におけるI/O部100のアドレスを参照することによって、スイッチングハブ93やMCがCPUに制御信号の送信先の問い合わせを行う必要を無くすことができ、これにより、制御信号の円滑な伝達を実現することができる。

【0107】

ところで、先に述べたように、CMPによって露出した絶縁膜の表面上には削り残し等が発生し、特に、絶縁膜として炭素を含む低誘電率層間絶縁膜を用いた場合、該低誘電率層間絶縁膜の表面にはSiO₂に似た特性を有する表面損傷層（以下、「疑似SiO₂層」という）が形成される。ここで、低誘電率層間絶縁膜がCMPによって圧壊しないためには所定の機械的強度を有する必要がある、具体的には4GPa以上のヤング率を有する必要がある。これら絶縁膜の表面上の疑似SiO₂層及び削り残し等は、ウエハWから製造される電子デバイスにおいて種々の不具合を引き起こす要因となるため、除去する必要がある。なお、この疑似SiO₂層は「変質層」や「犠牲層」とも称される。

10

【0108】

本実施の形態に係る基板の処理方法は、これに対応して、CMPによって表面上の削り残し等が発生し、又は疑似SiO₂層が形成された絶縁膜を備えるウエハWにCOR処理とPHT処理を施す。

【0109】

COR処理は、被処理体の酸化膜とガス分子を化学反応させて生成物を生成する処理であり、PHT処理は、COR処理が施された被処理体を加熱して、COR処理の化学反応によって被処理体に生成した生成物を気化・熱酸化（Thermal Oxidation）させて被処理体から除去する処理である。以上のように、COR処理及びPHT処理、特に、COR処理は、プラズマを用いず且つ水成分を用いずに被処理体の酸化膜を除去する処理であるため、プラズマレスエッチング処理及びドライクリーニング処理（乾燥洗浄処理）に該当する。

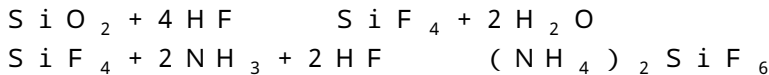
20

【0110】

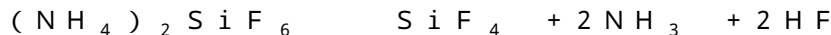
本実施の形態に係る基板の処理方法では、ガスとしてアンモニアガス及び弗化水素ガスを用いる。ここで、弗化水素ガスはSiO₂層や疑似SiO₂層の腐食を促進し、アンモニアガスは、酸化膜と弗化水素ガスとの反応を必要に応じて制限し、最終的には停止させるための反応副生成物（By-product）を合成する。具体的には、COR処理及びPHT処理において以下の化学反応を利用することにより、SiO₂からなる絶縁膜の上層を除去して絶縁膜の表面上の削り残し等を除去し、又は低誘電率層間絶縁膜の表面に形成された疑似SiO₂層を除去する。

30

（COR処理）



（PHT処理）



上述した化学反応を利用したCOR処理及びPHT処理は、以下の特性を有することが本発明者によって確認されている。尚、PHT処理においては、N₂及びH₂も若干量発生する。

40

【0111】

1) 熱酸化膜の選択比（除去速度）が高い。

【0112】

具体的には、COR処理及びPHT処理は、熱酸化膜の選択比が高い一方、シリコンの選択比が低い。したがって、熱酸化膜であるSiO₂膜からなる絶縁膜の上層やSiO₂膜と同様の特性を有する疑似SiO₂層を効率よく除去することができる。

【0113】

2) 上層や疑似SiO₂層が除去された絶縁膜の表面における自然酸化膜の成長速度が

50

遅い。

【 0 1 1 4 】

具体的には、ウェットエッチングによって上層が除去された絶縁膜の表面においては、厚さ 3 の自然酸化膜の成長時間が 10 分であるのに対し、COR 処理及び PHT 処理によって上層が除去された絶縁膜の表面においては、厚さ 3 の自然酸化膜の成長時間は 2 時間以上である。したがって、電子デバイスの製造工程において不要な酸化膜が発生することがなく、電子デバイスの信頼性を向上することができる。

【 0 1 1 5 】

3) ドライ環境において反応が進行する。

【 0 1 1 6 】

具体的には、COR 処理において水を反応に用いることはなく、また、COR 処理によって発生した水も PHT 処理によって気化されるため、上層が除去された絶縁膜の表面に OH 基が配されることがない。したがって、絶縁膜の表面が親水性になることがなく、もって該表面は吸湿することがないため、電子デバイスの配線信頼性の低下を防止することができる。

【 0 1 1 7 】

4) 生成物の生成量は所定時間が経過すると飽和する。

【 0 1 1 8 】

具体的には、所定時間が経過すると、それ以後、絶縁層をアンモニアガス及び弗化水素ガスの混合気体に暴露し続けても、生成物の生成量は増加しない。また、生成物の生成量は、混合気体の圧力、体積流量比等の混合気体のパラメータによって決定される。したがって、絶縁膜の除去量の制御を容易に行うことができる。

【 0 1 1 9 】

5) パーティクルの発生が非常に少ない。

【 0 1 2 0 】

具体的には、第 2 のプロセスユニット 34 及び第 3 のプロセスユニット 36 において、2000 枚のウエハ W における絶縁膜の上層の除去を実行しても、チャンバ 38 やチャンバ 50 の内壁等にパーティクルの付着がほとんど観測されない。したがって、電子デバイスにおいてパーティクルを介した配線の短絡等が発生することがなく、電子デバイスの信頼性を向上することができる。

【 0 1 2 1 】

図 6 は、本実施の形態に係る基板の処理方法を示す工程図である。

【 0 1 2 2 】

図 6 において、まず、CMP による削り残し 101 (図 6 (A))、反応生成物 102 (図 6 (B)) や残渣 (図示しない) を表面上に有する、SiO₂ によって形成された絶縁膜 104、又は疑似 SiO₂ 層 103 が表面に形成された、SiOCH からなる絶縁膜 104a (図 6 (C)) を備えるウエハ W を第 2 のプロセスユニット 34 のチャンバ 38 に収容し、該チャンバ 38 内の圧力を所定の圧力に調整し、チャンバ 38 内にアンモニアガス、弗化水素ガス及び希釈ガスとしてのアルゴン (Ar) ガスを導入して、チャンバ 38 内をこれらから成る混合気体の雰囲気とし、絶縁膜 104、104a を所定の圧力下において混合気体の雰囲気に暴露する (絶縁膜暴露ステップ) (図 6 (A)、(B)、(C))。これにより、絶縁膜 104 を形成する SiO₂ 又は疑似 SiO₂ 層 103、アンモニアガス及び弗化水素ガスから錯体構造を有する生成物を生成して絶縁膜 104 の上層又は疑似 SiO₂ 層 103 を生成物からなる生成物層 105 に変質させる。

【 0 1 2 3 】

次いで、生成物層 105 が形成されたウエハ W を第 3 のプロセスユニット 36 のチャンバ 50 内のステージヒータ 51 上に載置し、該チャンバ 50 内の圧力を所定の圧力に調整し、チャンバ 50 内に窒素ガスを導入して粘性流を生じさせ、ステージヒータ 51 によってウエハ W を所定の温度に加熱する (絶縁膜加熱ステップ)。このとき、熱によって生成物層 105 の錯体構造が分解し、生成物 105 は四弗化珪素 (SiF₄)、アンモニア、

10

20

30

40

50

窒素、弗化水素に分離して気化する。気化したこれらの分子は粘性流に巻き込まれて第3のプロセスユニット排気系67によってチャンバ50から排出される。これにより、絶縁膜104の上層が除去されて絶縁膜104の表面上の削り残し101、反応生成物102及び残渣が除去され、又は疑似SiO₂層103が除去される(図6(D))。

【0124】

第2のプロセスユニット34において、弗化水素ガスは水分と反応しやすいため、チャンバ38におけるアンモニアガスの体積を弗化水素ガスの体積より多く設定するのが好ましく、また、チャンバ38における水分子はできるだけ除去するのが好ましい。具体的には、チャンバ38内の混合気体におけるアンモニアガスに対する弗化水素ガスの体積流量(SCCM)比は1~1/2であるのが好ましく、また、チャンバ38内の所定の圧力は

10

【0125】

また、チャンバ38内の所定の圧力が $6.7 \times 10^{-2} \sim 4.0 \text{ Pa}$ (0.5~30 Torr)であると、生成物の生成量を所定時間経過後に確実に飽和させることができ、これにより、エッチング深さを確実に制御することができる(セルフリミテッド)。例えば、チャンバ38内の所定の圧力が1.3 Pa (10 Torr)である場合、エッチングの進行はCOR処理開始から約3分経過後に停止する。このときのエッチング深さは略15 nmである。また、チャンバ38内の所定の圧力が2.7 Pa (20 Torr)で

20

【0126】

また、反応物は常温近傍で反応が促進されるため、ウエハWを載置するESC39は、内蔵する調温機構(図示しない)によってその温度が25℃に設定されるのが好ましく。さらに、温度が高いほどチャンバ38内に発生した副生成物が付着しにくいことから、チャンバ38内の内壁温度は、側壁に埋設されたヒータ(図示しない)によって50℃に設定されるのが好ましい。

【0127】

第3のプロセスユニット36において、反応物は配位結合を含む錯化合物(Complex compound)であり、錯化合物は結合力が弱く、比較的低温においても熱分解が促進されるので、ウエハWの所定の温度は80~200℃であるのが好ましく、さらに、ウエハWにPHT処理を施す時間は、60~180秒であるのが好ましい。また、チャンバ50に粘性流を生じさせるためには、チャンバ50内の真空度を高めるのは好ましくなく、また、一定の流量のガス流が必要である。したがって、該チャンバ50における所定の圧力は、 $6.7 \times 10^{-1} \sim 1.3 \times 10^2 \text{ Pa}$ (500 Torr~1 Torr)であるのが好ましく、窒素ガスの流量は500~3000 SCCMであるのが好ましい。これにより、チャンバ50内において粘性流を確実に生じさせることができるため、生成物の熱分解によって生じた気体分子を確実に除去することができる。

30

【0128】

また、ウエハWにCOR処理を施す前に、絶縁膜104, 104aの表面形状、例えば、膜厚、又は配線溝やゲート電極等の形状のCD値を測定し、測定された表面形状に応じて、EC89のCPUが、絶縁膜の表面形状と絶縁膜の上層の除去量や疑似SiO₂層の除去量に関連する処理条件パラメータとの所定の関係に基づいて、COR処理又はPHT処理における処理条件パラメータの値を決定する(生成物生成条件決定ステップ)のが好ましい。これにより、絶縁膜104の上層の除去量の制御、引いては絶縁膜104の表面上の削り残し101、反応生成物102及び残渣の除去量の制御、又は疑似SiO₂層103の除去量の制御を正確に行うことができ、もって基板の表面処理の効率を向上することができる。さらに、絶縁膜104を除去することにより、CMPによって発生した局所的な絶縁膜104のエロージョンを解消する際、絶縁膜104の除去量の制御を正確に行

40

50

うことができ、もって絶縁膜104の再平坦化を正確に行うことができる。

【0129】

上記所定の関係は、複数のウエハWを処理するロットの初期において、第1のIMS17によって測定されたCOR処理及びPHT処理を施す前及び施した後における絶縁膜104, 104aの表面形状の差、すなわち、COR処理及びPHT処理による絶縁膜104の上層の除去量又は疑似SiO₂層103の除去量と、このときのCOR処理及びPHT処理における処理条件パラメータとに基づいて設定される。処理条件パラメータとしては、例えば、アンモニアガスに対する弗化水素ガスの体積流量比やチャンバ38内の所定の圧力、ステージヒータ51に載置されたウエハWの加熱温度等が該当する。このようにして設定された所定の関係はEC89のHDD等に格納され、ロットの初期以降におけるウエハWの処理において上述のようにして参照される。

10

【0130】

また、或るウエハWのCOR処理及びPHT処理を施す前及び施した後における絶縁膜104, 104aの表面形状の差に基づいて、当該ウエハWに再度COR処理及びPHT処理を施すか否かを決定してもよく、さらに、再度COR処理及びPHT処理を施す場合には、EC89のCPUが、当該ウエハWのCOR処理及びPHT処理を施した後における絶縁膜104, 104aの表面形状に応じて、上記所定の関係に基づいてCOR処理及びPHT処理の条件パラメータを決定してもよい。これにより、絶縁膜104, 104aの除去量の制御を正確に行うことができ、もって絶縁膜104, 104aの再平坦化を正確に行うことができる。

20

【0131】

本実施の形態に係る基板の処理方法によれば、削り残し101、反応生成物102及び残渣を表面上に有する絶縁膜104、又は疑似SiO₂層103が表面に形成された絶縁膜104aを備えるウエハWが所定の圧力下においてアンモニアガス、弗化水素ガス及びアルゴンガスからなる混合気体の雰囲気暴露され、該混合気体の雰囲気暴露されたウエハWが所定の温度に加熱される。これにより、絶縁膜104を形成するSiO₂又は疑似SiO₂層103、アンモニアガス及び弗化水素ガスから錯体構造を有する生成物が生成され、該生成された生成物の錯体構造が熱によって分解し、生成物は四弗化珪素、アンモニア、弗化水素に分離して気化する。この生成物の気化により、絶縁膜104の上層を除去して絶縁膜104の表面上の削り残し101、反応生成物102及び残渣を除去し、又は疑似SiO₂層103を除去することができる。このとき、生成物の生成量は所定時間が経過すると飽和し、また、生成物の生成量は混合気体のパラメータによって制御することができる。したがって、絶縁膜104の表面上の削り残し101、反応生成物102及び残渣の除去量の制御、又は疑似SiO₂層103の除去量の制御を容易に行うことができる。

30

【0132】

また、本実施の形態に係る基板の処理方法によれば、ウエハWにプラズマレスエッチング処理が施されて削り残し101、反応生成物102、残渣、及び疑似SiO₂層103が除去されるので、ウエハWから製造される電子デバイスにおいて、ゲート電極に電荷が蓄積されないため、ゲート酸化膜の劣化や破壊を防止することができ、エネルギー粒子が電子デバイスに照射されることがないため、半導体における結晶欠陥の発生を防止することができ、さらに、プラズマに起因する予期せぬ化学反応が起こらないため、不純物の発生を防止することができ、これにより、チャンバ38やチャンバ50内が汚染されるのを防止することができる。

40

【0133】

さらに、本実施の形態に係る基板の処理方法によれば、ウエハWにドライクリーニング処理が施されて削り残し101、反応生成物102、残渣、及び疑似SiO₂層103が除去されるので、ウエハWの表面ラフネスの発生を防止できるだけでなく、ウエハWの表面の物性の変化も抑制することができ、もって、ウエハWから製造される電子デバイスにおける配線信頼性の低下を確実に防止することができる。

50

【 0 1 3 4 】

次に、本発明の実施の形態に係る化学機械研磨後洗浄方法について説明する。

【 0 1 3 5 】

本実施の形態に係る化学機械研磨後洗浄方法においても、上述したC O R処理及びP H T処理を用いて、絶縁膜の表面上の疑似S i O₂層及び削り残し等を除去する。また、C O R処理及びP H T処理は基板処理装置10における第2のプロセスシップ12において実行される。

【 0 1 3 6 】

図7は、本発明の実施の形態に係る化学機械研磨後洗浄方法を示す工程図である。

【 0 1 3 7 】

図7において、まず、ウエハWの表面において、熱酸化によって成膜されたS i O₂からなる絶縁膜106にR I E処理等によって配線溝107を形成し、絶縁膜106上に導電性材料であるポリシリコンをP V D法やC V D (Chemical Vapor Deposition)法によって堆積させて導電膜108を形成する(図7(A))。

【 0 1 3 8 】

次いで、該導電膜108をC M Pにより研磨して絶縁膜106を露出させ、これにより、配線109を形成する。このとき、露出した絶縁膜106の表面上にはC M Pによる削り残し110、反応生成物111及び残渣(図示しない)が形成される(図7(B))。

【 0 1 3 9 】

次いで、削り残し110、反応生成物111及び残渣を表面上に有する絶縁膜106を備えるウエハWを乾燥炉(図示しない)に搬入して絶縁膜106の表面を乾燥し、該表面が乾燥された絶縁膜106を有するウエハWを第2のプロセスユニット34のチャンバ38に收容し、該チャンバ38内の圧力を所定の圧力に調整し、チャンバ38内にアンモニアガス、弗化水素ガス及びアルゴンガスを導入して、チャンバ38内をこれらから成る混合気体の雰囲気とし、絶縁膜106を所定の圧力下において混合気体の雰囲気に暴露する(絶縁膜暴露ステップ)。これにより、絶縁膜106を形成するS i O₂、アンモニアガス及び弗化水素ガスから錯体構造を有する生成物を生成して絶縁膜106の上層を生成物からなる生成物層112に変質させる(図7(C))。

【 0 1 4 0 】

次いで、生成物層112が形成されたウエハWを第3のプロセスユニット36のチャンバ50内のステージヒータ51上に載置し、該チャンバ50内の圧力を所定の圧力に調整し、チャンバ50内に窒素ガスを導入して粘性流を生じさせ、ステージヒータ51によってウエハWを所定の温度に加熱する(絶縁膜加熱ステップ)。このとき、熱によって生成物層112の生成物の錯体構造が分解し、生成物は四弗化珪素(S i F₄)、アンモニア、窒素、弗化水素に分離して気化する(図7(D))。気化したこれらの分子は粘性流に巻き込まれて第3のプロセスユニット排気系67によってチャンバ50から排出される。これにより、絶縁膜106の上層が除去され、絶縁膜106の上層と共に絶縁膜106の表面上の削り残し110、反応生成物111及び残渣が除去される(図7(E))。

【 0 1 4 1 】

本実施の形態に係る化学機械研磨後洗浄方法によれば、C M Pによる削り残し110、反応生成物111及び残渣を表面上に有する絶縁膜106を備えるウエハWが所定の圧力下においてアンモニアガス、弗化水素ガス及びアルゴンガスからなる混合気体の雰囲気に暴露され、該混合気体の雰囲気に暴露されたウエハWが所定の温度に加熱される。これにより、絶縁膜106を形成するS i O₂、アンモニアガス及び弗化水素ガスから錯体構造を有する生成物が生成され、該生成された生成物の錯体構造が熱によって分解し、生成物は四弗化珪素、アンモニア、弗化水素に分離して気化する。この生成物の気化により、絶縁膜106の上層を除去して絶縁膜106の表面上の削り残し110、反応生成物111及び残渣を除去することができる。このとき、生成物の生成量は混合気体のパラメータに

10

20

30

40

50

よって制御することができる。したがって、絶縁膜106の表面上の削り残し110、反応生成物111及び残渣の除去量の制御を容易に行うことができる。

【0142】

また、本実施の形態に係る化学機械研磨後洗浄方法によれば、露出した絶縁膜106が上記混合気体の雰囲気暴露される前に、露出した絶縁膜106の表面が乾燥される。上記生成物の生成は乾燥環境下において促進される。したがって、削り残し110、反応生成物111及び残渣の除去を促進することができる。

【0143】

上述した本実施の形態に係る化学機械研磨後洗浄方法では、絶縁膜の表面上の削り残し等を除去したが、絶縁膜としてSiOCHからなる低誘電率層間絶縁膜が用いられる場合、CMPによって低誘電率層間絶縁膜の表面に形成された疑似SiO₂層も、該疑似SiO₂層を上記混合気体の雰囲気暴露して生成物層に変質させ、さらに生成物層を熱で酸化することにより、除去することができる。

10

【0144】

次に、本発明の実施の形態に係る電子デバイスの製造方法について説明する。

【0145】

本実施の形態に係る電子デバイスの製造方法においても、上述したCOR処理及びPH T処理を用いて、低誘電率層間絶縁膜の表面上の疑似SiO₂層及び削り残し等を除去する。また、COR処理及びPH T処理は基板処理装置10における第2のプロセスステップ12において実行される。

20

【0146】

図8は、本発明の実施の形態に係る電子デバイスの製造方法を示す工程図である。

【0147】

図8において、まず、ウエハWの表面において、熱酸化によって成膜されたSiO₂からなる絶縁膜113(第1の絶縁膜)にRIE等によって配線溝を形成し、絶縁膜113上にアルミニウム(Al)又はアルミニウム合金(第1の導電性材料)からなる導電膜(図示しない)を成膜する。さらにエッチバック等の平坦化処理によって成膜された導電膜を研磨して絶縁膜113を露出させ、これにより絶縁膜113に配線114を形成する(配線形成ステップ)(図8(A))。

30

【0148】

次いで、CVD法によって絶縁膜113上に、配線114を覆うようにSiOCHからなる低誘電率層間絶縁膜115(第2の絶縁膜)を成膜し(第2の絶縁膜成膜ステップ)、さらに、リソグラフィによって配線114直上に対応する低誘電率層間絶縁膜115の一部を暴露する開口部124を有するパターンのフォトレジスト層125を形成する(フォトレジスト層形成ステップ)(図8(B))。

【0149】

次いで、形成されたフォトレジスト層125をマスクとして用いて、低誘電率層間絶縁膜115をRIE処理によってエッチングし、低誘電率層間絶縁膜115において配線114に達するビア(Via)ホール(接続孔)118を加工成形する(プラズマ加工成形ステップ)(図8(C))。このとき、ビアホール118の表面はRIE処理に起因して炭素濃度が低下したダメージ層119(表面損傷層)によって覆われる。

40

【0150】

その後、一旦、ウエハWを第2のプロセスユニット34におけるチャンバ38に収容して、ビアホール109の表面を所定の圧力下においてアンモニアガス、弗化水素ガス及びアルゴンガスから成る混合気体の雰囲気暴露し(接続孔表面暴露ステップ)、さらに、混合気体の雰囲気暴露されたウエハWを第3のプロセスユニット36のチャンバ50内のステージヒータ51上に載置してビアホール109の表面を所定の温度に加熱する(接続孔表面加熱ステップ)。これにより、ダメージ層119を生成物層に変質させ、該生成物層を熱によって酸化してビアホール109の表面を覆うダメージ層119を除去する。そして、ウエハWを第3のプロセスユニット36から取り出し、アッシング処理等によ

50

てフォトレジスト層 125 を除去する（アッシングステップ）（図 8（D））。

【0151】

次いで、ダメージ層 119 が除去されたビアホール 118 の表面も含めて低誘電率層間絶縁膜 115 の表面を窒化珪素（SiN）又は炭化珪素（SiC）からなる導電性バリア膜 120 で被膜し（接続孔被膜ステップ）（図 8（E））、さらに、導電性バリア膜 120 で被膜された低誘電率層間絶縁膜 115 上に、CVD 法や PVD 法によって銅（Cu）（第 2 の導電性材料）を堆積させて銅からなる導電膜 121 を成膜すると共に、ビアホール 118 に銅を充填する（接続孔充填ステップ）（図 8（F））。

【0152】

次いで、導電膜 121 及び導電性バリア膜 120 を CMP により研磨して低誘電率層間絶縁膜 115 を露出させ（導電膜研磨ステップ）、これにより、ピアフィル 122 を形成する。このとき、露出した低誘電率層間絶縁膜 115 の表面に CMP に起因する疑似 SiO₂ 層 124 が形成され、該疑似 SiO₂ 層 124 上には CMP による削り残し 116、反応生成物 117 及び残渣（図示しない）が形成される（図 8（G））。

【0153】

次いで、削り残し 116、反応生成物 117、残渣、及び疑似 SiO₂ 層 124 を表面上に有する低誘電率層間絶縁膜 115 を有するウエハ W を第 2 のプロセスユニット 34 のチャンバ 38 に収容し、該チャンバ 38 内の圧力を所定の圧力に調整し、チャンバ 38 内にアンモニアガス、弗化水素ガス及びアルゴンガスを導入して、チャンバ 38 内をこれらから成る混合気体の雰囲気とし、低誘電率層間絶縁膜 115 を所定の圧力下において混合気体の雰囲気に暴露する（第 2 の絶縁膜暴露ステップ）。これにより、疑似 SiO₂ 層、アンモニアガス及び弗化水素ガスから錯体構造を有する生成物を生成して疑似 SiO₂ 層 124 を生成物からなる生成物層 123 に変質させる（図 8（H））。

【0154】

次いで、生成物層 123 が形成されたウエハ W を第 3 のプロセスユニット 36 のチャンバ 50 内のステージヒータ 51 上に載置し、該チャンバ 50 内の圧力を所定の圧力に調整し、チャンバ 50 内に窒素ガスを導入して粘性流を生じさせ、ステージヒータ 51 によってウエハ W を所定の温度に加熱する（絶縁膜加熱ステップ）。このとき、熱によって生成物層 123 の生成物の錯体構造が分解し、生成物は四弗化珪素、アンモニア、弗化水素に分離して気化する（図 8（I））。気化したこれらの分子は粘性流に巻き込まれて第 3 のプロセスユニット排気系 67 によってチャンバ 50 から排出される。これにより、疑似 SiO₂ 層 124 が除去され、さらに疑似 SiO₂ 層 124 上の削り残し 116、反応生成物 117 及び残渣が除去される（図 8（J））。

【0155】

本実施の形態に係る電子デバイスの製造方法によれば、CMP による削り残し 116、反応生成物 117、残渣、及び疑似 SiO₂ 層 124 を表面上に有する低誘電率層間絶縁膜 115 を備えるウエハ W が所定の圧力下においてアンモニアガス、弗化水素ガス及びアルゴンガスからなる混合気体の雰囲気に暴露され、該混合気体の雰囲気に暴露されたウエハ W が所定の温度に加熱される。これにより、疑似 SiO₂ 層、アンモニアガス及び弗化水素ガスから錯体構造を有する生成物が生成され、該生成された生成物の錯体構造が熱によって分解し、生成物は四弗化珪素、アンモニア、弗化水素に分離して気化する。この生成物の気化により、疑似 SiO₂ 層 124 を除去し、さらに疑似 SiO₂ 層 124 上の削り残し 116、反応生成物 117 及び残渣を除去することができる。このとき、生成物の生成量は混合気体のパラメータによって制御することができる。したがって、疑似 SiO₂ 層 124 の除去量の制御及び疑似 SiO₂ 層 124 上の削り残し 116、反応生成物 117 及び残渣の除去量の制御を容易に行うことができる。

【0156】

また、本実施の形態に係る電子デバイスの製造方法によれば、低誘電率層間絶縁膜 115 において加工成形されたビアホール 118 の表面が所定の圧力下においてアンモニアと弗化水素を含む混合気体の雰囲気に暴露されるので、ビアホール 118 の表面における生

10

20

30

40

50

成物の生成及び該生成物の加熱による気化によって、R I E 処理に起因して発生するビアホール 1 1 8 のダメージ層 1 1 9 を除去することができ、ダメージ層 1 1 9 に起因する配線遅延の発生を防止することができる。

【 0 1 5 7 】

さらに、本実施の形態に係る電子デバイスの製造方法によれば、所定の温度に加熱されてダメージ層 1 1 9 が除去されたビアホール 1 1 8 の表面が導電性バリア膜 1 2 0 で被膜されるので、ビアホール 1 1 8 の表面と、該ビアホール 1 1 8 に充填される銅との接触を防止することができ、これにより、銅の低誘電率層間絶縁膜 1 1 5 への拡散を防止することができる。

【 0 1 5 8 】

なお、上述した図 8 の電子デバイスの製造方法では、ビアホール 1 1 8 への銅の充填に先立ってフォトレジスト層 1 2 5 が除去されたが、該フォトレジスト層 1 2 5 はビアホール 1 1 8 への銅の充填後に除去されてもよく、例えば、C M P によって導電膜 1 2 1 及び導電性バリア膜 1 2 0 を研磨する際に、該 C M P によって同時に研磨されてもよい。これにより、スループットを向上することができる。

【 0 1 5 9 】

上述した本実施の形態に係る化学機械研磨後洗浄方法又は電子デバイスの製造方法において、絶縁膜の上層や疑似 S i O ₂ 層を除去する前に、ウエハ W を第 1 の I M S 1 7 に搬入して、絶縁膜の表面形状を測定し、該測定された表面形状に応じて、E C 8 9 の C P U が、絶縁膜の表面形状と絶縁膜の上層の除去量や疑似 S i O ₂ 層の除去量に関連する処理条件パラメータとの所定の関係に基づいて、アンモニアガスに対する弗化水素ガスの体積流量比やチャンバ 3 8 内の所定の圧力、ステージヒータ 5 1 に載置されたウエハ W の加熱温度等の目標値を決定するのが好ましい。これにより、絶縁膜の上層の除去量の制御、引いては絶縁膜の表面上の削り残し等の除去量の制御、又は疑似 S i O ₂ 層の除去量の制御を正確に行うことができ、もって電子デバイスの製造効率を向上することができる。さらに、絶縁膜を除去することにより、C M P によって発生した局所的な絶縁膜のエロージョンを解消する際、絶縁膜の除去量の制御を正確に行うことができ、もって再平坦化を正確に行うことができる。

【 0 1 6 0 】

また、絶縁膜の上層等の除去前及び除去後における絶縁膜の表面形状の差に基づいて、再度絶縁膜の上層等の除去を行うか否かを決定してもよく、さらに、再度絶縁膜の上層等の除去を行う場合には、E C 8 9 の C P U が、絶縁膜の上層等の除去後における絶縁膜の表面形状に応じて、上記所定の関係に基づいてアンモニアガスに対する弗化水素ガスの体積流量比等を決定してもよく、又は、再度の C M P による研磨を決定してもよい。これにより、再度の絶縁膜の上層等の除去量の制御を正確に行うことができ、もって絶縁膜の上層等の再平坦化を正確に行うことができる。

【 0 1 6 1 】

上述した本実施の形態に係る基板の処理方法が適用される基板処理装置は、図 1 に示すような互いに平行に配されたプロセスシップを 2 つ備えるパラレルタイプの基板処理装置に限られず、図 9 や図 1 0 に示すように、ウエハ W に所定の処理を施す真空処理室としての複数のプロセスユニットが放射状に配置された基板処理装置も該当する。

【 0 1 6 2 】

図 9 は、本実施の形態に係る基板の処理方法が適用される基板処理装置の第 1 の変形例の概略構成を示す平面図である。なお、図 9 においては、図 1 の基板処理装置 1 0 における構成要素と同様の構成要素には同じ符号を付し、その説明を省略する。

【 0 1 6 3 】

図 9 において、基板処理装置 1 3 7 は、平面視六角形のトランスファユニット 1 3 8 と、該トランスファユニット 1 3 8 の周囲において放射状に配置された 4 つのプロセスユニット 1 3 9 ~ 1 4 2 と、ローダーユニット 1 3 と、トランスファユニット 1 3 8 及びローダーユニット 1 3 の間に配置され、トランスファユニット 1 3 8 及びローダーユニット 1

10

20

30

40

50

3を連結する2つのロード・ロックユニット143, 144とを備える。

【0164】

トランスファユニット138及び各プロセスユニット139~142は内部の圧力が真空に維持され、トランスファユニット138と各プロセスユニット139~142とは、それぞれ真空ゲートバルブ145~148を介して接続される。

【0165】

基板処理装置137では、ローダーユニット13の内部圧力が大気圧に維持される一方、トランスファユニット138の内部圧力は真空に維持される。そのため、各ロード・ロックユニット143, 144は、それぞれトランスファユニット138との連結部に真空ゲートバルブ149, 150を備えると共に、ローダーユニット13との連結部に大気ドアバルブ151, 152を備えることによって、その内部圧力を調整可能な真空予備搬送室として構成される。また、各ロード・ロックユニット143, 144はローダーユニット13及びトランスファユニット138の間において受渡されるウエハWを一時的に載置するためのウエハ載置台153, 154を有する。

【0166】

トランスファユニット138はその内部に配置された屈伸及び旋回自在になされたフロッグレッグタイプの搬送アーム155を有し、該搬送アーム155は、各プロセスユニット139~142や各ロード・ロックユニット143, 144の間においてウエハWを搬送する。

【0167】

各プロセスユニット139~142は、それぞれ処理が施されるウエハWを載置する載置台156~159を有する。ここで、プロセスユニット140は基板処理装置10における第1のプロセスユニット25と同様の構成を有し、プロセスユニット141は第2のプロセスユニット34と同様の構成を有し、プロセスユニット142は第3のプロセスユニット36と同様の構成を有する。したがって、プロセスユニット140はウエハWにRIE処理を施し、プロセスユニット141はウエハWにCOR処理を施し、プロセスユニット142はウエハWにPHT処理を施すことができる。

【0168】

基板処理装置137では、削り残し等又は疑似SiO₂層を表面上に有する絶縁膜を備えるウエハWを、プロセスユニット141に搬入してCOR処理を施し、さらにプロセスユニット142に搬入してPHT処理を施すことにより、上述した本実施の形態に係る基板の処理方法を実行する。

【0169】

また、基板処理装置137では、プロセスユニット139がウエハWの表面に絶縁膜等を成膜する成膜装置(CVD装置)であり、且つプロセスユニット140がウエハWにCMP処理を施す研磨装置であってもよい。この場合、搬送アーム155がプロセスユニット139~142の順でウエハWを搬送することによって、該ウエハWへ成膜処理、CMP処理、COR処理及びPHT処理を連続的に施すことができる。これにより、スループットを向上することができる。また、この連続的な処理の間、ウエハWはローダーユニット13へ搬出されることがないため、ウエハWは大気と触れることがなく、絶縁膜上に酸化膜が発生するのを防止できると共に、ウエハWの表面へのパーティクルの付着も防止できるため、ウエハWから製造される電子デバイスの配線信頼性を向上することができる。

【0170】

なお、基板処理装置137における各構成要素の動作は、基板処理装置10におけるシステムコントローラと同様の構成を有するシステムコントローラによって制御される。

【0171】

図10は、本実施の形態に係る基板の処理方法が適用される基板処理装置の第2の変形例の概略構成を示す平面図である。なお、図10においては、図1の基板処理装置10及び図9の基板処理装置137における構成要素と同様の構成要素には同じ符号を付し、その説明を省略する。

10

20

30

40

50

【0172】

図10において、基板処理装置160は、図9の基板処理装置137に対して、2つのプロセスユニット161、162が追加され、これに対応して、トランスファユニット163の形状も基板処理装置137におけるトランスファユニット138の形状と異なる。追加された2つのプロセスユニット161、162は、それぞれ真空ゲートバルブ164、165を介してトランスファユニット163と接続されると共に、ウエハWの載置台166、167を有する。

【0173】

また、トランスファユニット163は、2つのスカラアームタイプの搬送アームからなる搬送アームユニット168を備える。該搬送アームユニット168は、トランスファユニット163内に配設されたガイドレール169に沿って移動し、各プロセスユニット139~142、161、162や各ロード・ロックユニット143、144の間においてウエハWを搬送する。

10

【0174】

基板処理装置160では、基板処理装置137と同様に、削り残し等又は疑似SiO₂層を表面上に有する絶縁膜を備えるウエハWを、プロセスユニット141に搬入してCOR処理を施し、さらにプロセスユニット142に搬入してPHT処理を施すことにより、上述した本実施の形態に係る基板の処理方法を実行する。

【0175】

また、基板処理装置160でも、基板処理装置137と同様に、プロセスユニット139（若しくはプロセスユニット161）がウエハWの表面に絶縁膜等を成膜する成膜装置（CVD装置）であり、且つプロセスユニット140（若しくはプロセスユニット139）がウエハWにCMP処理を施す研磨装置であってもよい。この場合も、スループットを向上することができ、ウエハWから製造される電子デバイスの配線信頼性を向上することができる。

20

【0176】

基板処理装置160における各構成要素の動作も、基板処理装置10におけるシステムコントローラと同様の構成を有するシステムコントローラによって制御される。

【0177】

なお、上述した電子デバイスには、いわゆる半導体デバイスの他に、強誘電体、高誘電体等の絶縁性金属酸化物、特にペロブスカイト型結晶構造を有する物質よりなる薄膜を有する不揮発性又は大容量のメモリ素子も含む。ペロブスカイト型結晶構造を有する物質としては、チタン酸ジルコン酸鉛（PZT）、チタン酸バリウムストロンチウム（PST）、及びタンタル酸ニオブストロンチウムビスマス（SBT）等が該当する。

30

【0178】

本発明の目的は、上述した本実施の形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体を、EC89に供給し、EC89のコンピュータ（またはCPUやMPU等）が記憶媒体に格納されたプログラムコードを読み出して実行することによっても達成される。

【0179】

この場合、記憶媒体から読み出されたプログラムコード自体が上述した本実施の形態の機能を実現することになり、そのプログラムコード及び該プログラムコードを記憶した記憶媒体は本発明を構成することになる。

40

【0180】

また、プログラムコードを供給するための記憶媒体としては、例えば、フロッピー（登録商標）ディスク、ハードディスク、光磁気ディスク、CD-ROM、CD-R、CD-RW、DVD-ROM、DVD-RAM、DVD-RW、DVD+RW等の光ディスク、磁気テープ、不揮発性のメモ리카ード、ROM等を用いることができる。または、プログラムコードをネットワークを介してダウンロードしてもよい。

【0181】

50

また、コンピュータが読み出したプログラムコードを実行することにより、上記本実施の形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼動しているOS（オペレーティングシステム）等が実際の処理の一部又は全部を行い、その処理によって上述した本実施の形態の機能が実現される場合も含まれる。

【0182】

さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれた後、そのプログラムコードの指示に基づき、その拡張機能を拡張ボードや拡張ユニットに備わるCPU等が実際の処理の一部または全部を行い、その処理によって前述した本実施の形態の機能が実現される場合も含まれる。

10

【0183】

上記プログラムコードの形態は、オブジェクトコード、インタプリタにより実行されるプログラムコード、OSに供給されるスクリプトデータ等の形態から成ってもよい。

【図面の簡単な説明】

【0184】

【図1】本発明の実施の形態に係る基板の処理方法が適用される基板処理装置の概略構成を示す平面図である。

【図2】図1における第2のプロセスユニットの断面図であり、図2（A）は図1における線II-IIに沿う断面図であり、図2（B）は図2（A）におけるA部の拡大図である。

【図3】図1における第2のプロセスシップの概略構成を示す斜視図である。

20

【図4】図3における第2のロード・ロックユニットのユニット駆動用ドライエア供給系の概略構成を示す図である。

【図5】図1の基板処理装置におけるシステムコントローラの概略構成を示す図である。

【図6】本実施の形態に係る基板の処理方法を示す工程図である。

【図7】本発明の実施の形態に係る化学機械研磨後洗浄方法を示す工程図である。

【図8】本発明の実施の形態に係る電子デバイスの製造方法を示す工程図である。

【図9】本実施の形態に係る基板の処理方法が適用される基板処理装置の第1の変形例の概略構成を示す平面図である。

【図10】本実施の形態に係る基板の処理方法が適用される基板処理装置の第2の変形例の概略構成を示す平面図である。

30

【図11】ウエハにCMPを施す研磨装置の概略構成を示す図である。

【符号の説明】

【0185】

W ウエハ

10, 137, 160 基板処理装置

11 第1のプロセスシップ

12 第2のプロセスシップ

13 ローターユニット

17 第1のIMS

18 第2のIMS

40

25 第1のプロセスユニット

34 第2のプロセスユニット

36 第3のプロセスユニット

37 第2の搬送アーム

38, 50, 70 チャンバ

39 ESC

40 シャワーヘッド

41 TMP

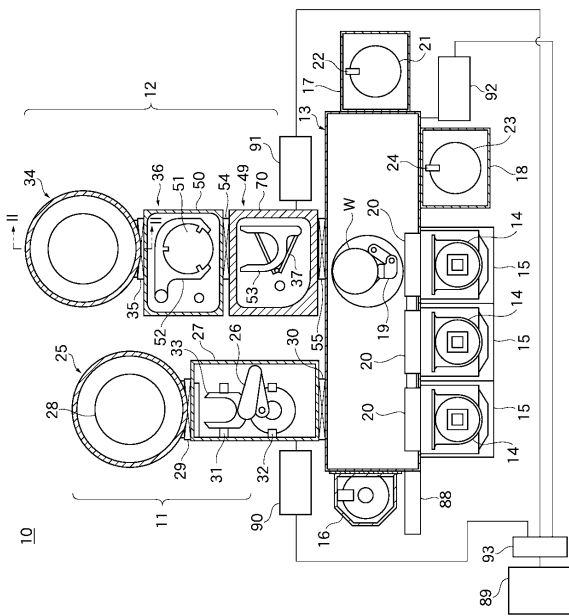
42, 69 APCバルブ

45 第1のバッファ室

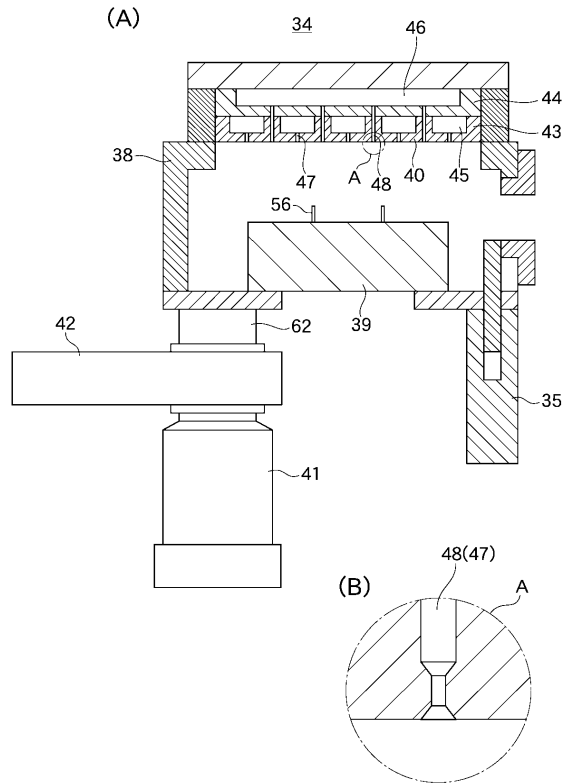
50

4 6	第 2 のバッファ室	
4 7 , 4 8	ガス通気孔	
4 9	第 2 のロード・ロック室	
5 1	ステージヒータ	
5 7	アンモニアガス供給管	
5 8	弗化水素ガス供給管	
5 9 , 6 6 , 7 2	圧力ゲージ	
6 1	第 2 のプロセスユニット排気系	
6 5 , 7 1	窒素ガス供給管	
6 7	第 3 のプロセスユニット排気系	10
7 3	第 2 のロード・ロックユニット排気系	
7 4	大気連通管	
8 9	E C	
9 0 , 9 1 , 9 2	M C	
9 3	スイッチングハブ	
9 5	G H O S T ネットワーク	
9 7 , 9 8 , 9 9	I / O モジュール	
1 0 0	I / O 部	
1 0 1 , 1 1 0 , 1 1 6	削り残し	
1 0 2 , 1 1 1 , 1 1 7	反応生成物	20
1 0 3 , 1 2 4	疑似 S i O ₂ 層	
1 0 4 , 1 0 4 a , 1 0 6 , 1 1 3	絶縁膜	
1 0 5 , 1 1 2 , 1 2 3	生成物層	
1 0 7	配線溝	
1 0 8	導電膜	
1 0 9 , 1 1 4	配線	
1 1 5	低誘電率層間絶縁膜	
1 1 8	ビアホール	
1 1 9	ダメージ層	
1 2 0	導電性バリア膜	30
1 2 1	導電膜	
1 2 2	ビアフィル	
1 3 8 , 1 6 3	トランスファユニット	
1 3 9 , 1 4 0 , 1 4 1 , 1 4 2 , 1 6 1 , 1 6 2	プロセスユニット	
1 7 0	L A N	
1 7 1	P C	

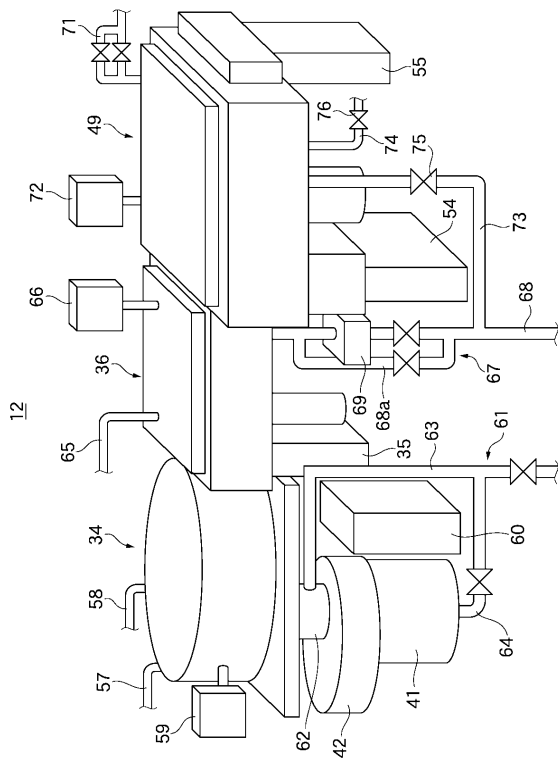
【図1】



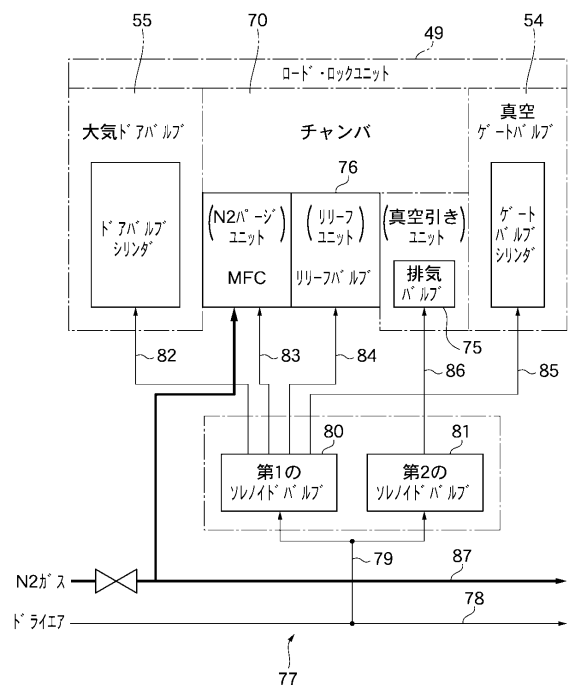
【図2】



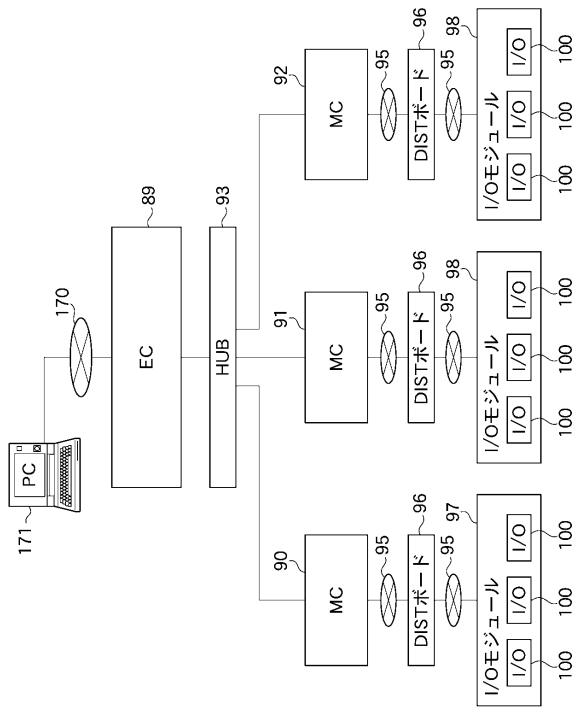
【図3】



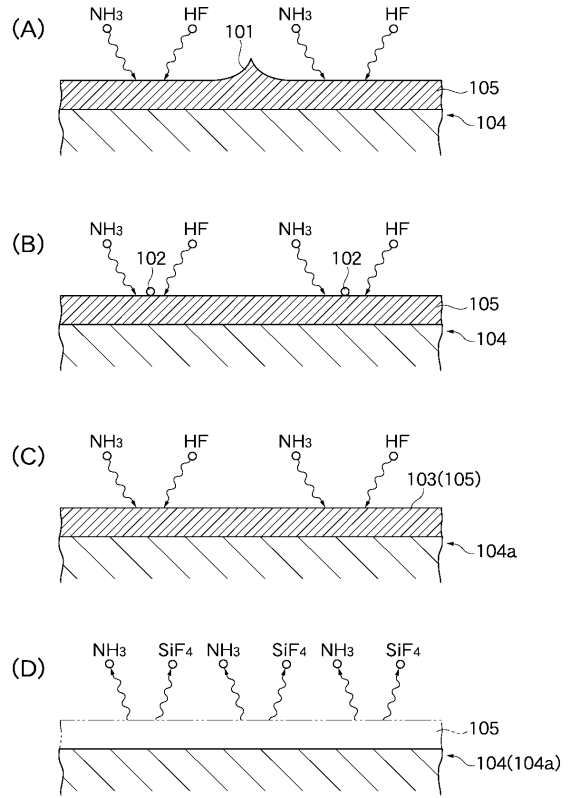
【図4】



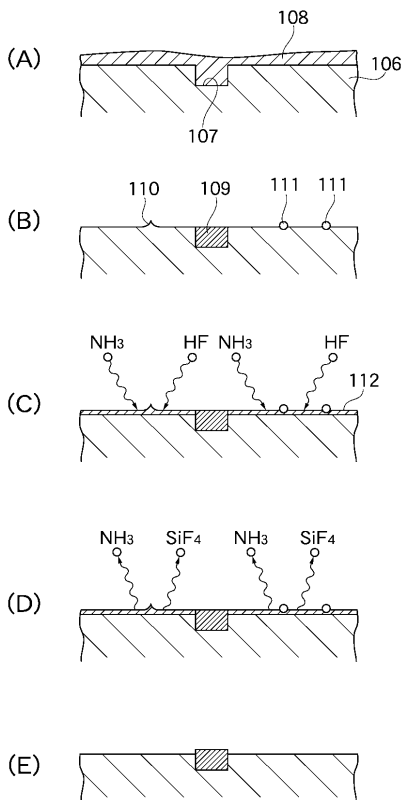
【図5】



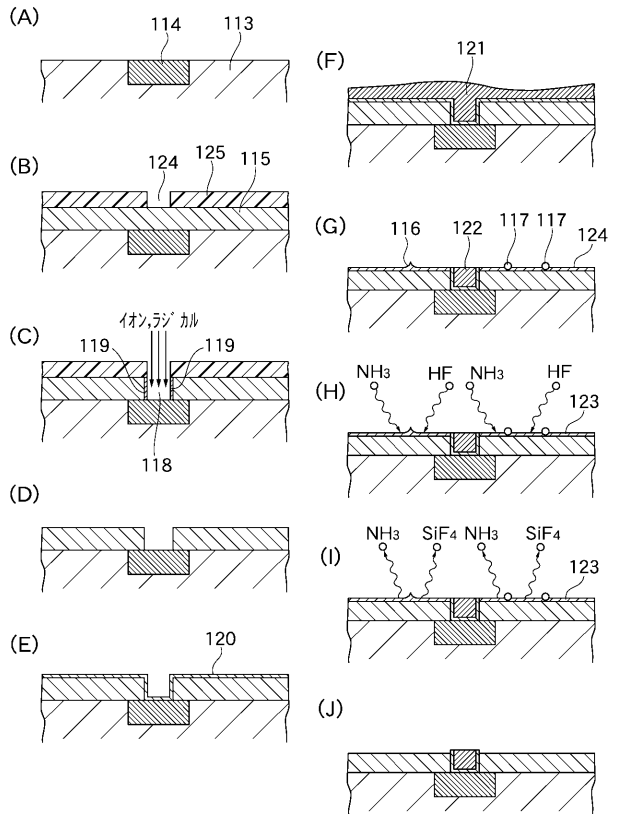
【図6】



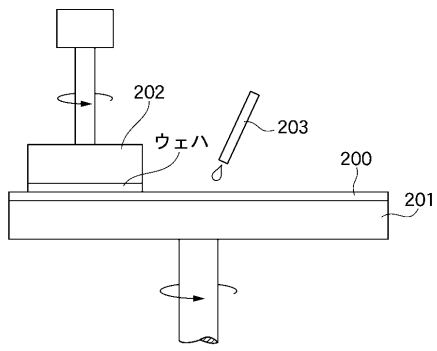
【図7】



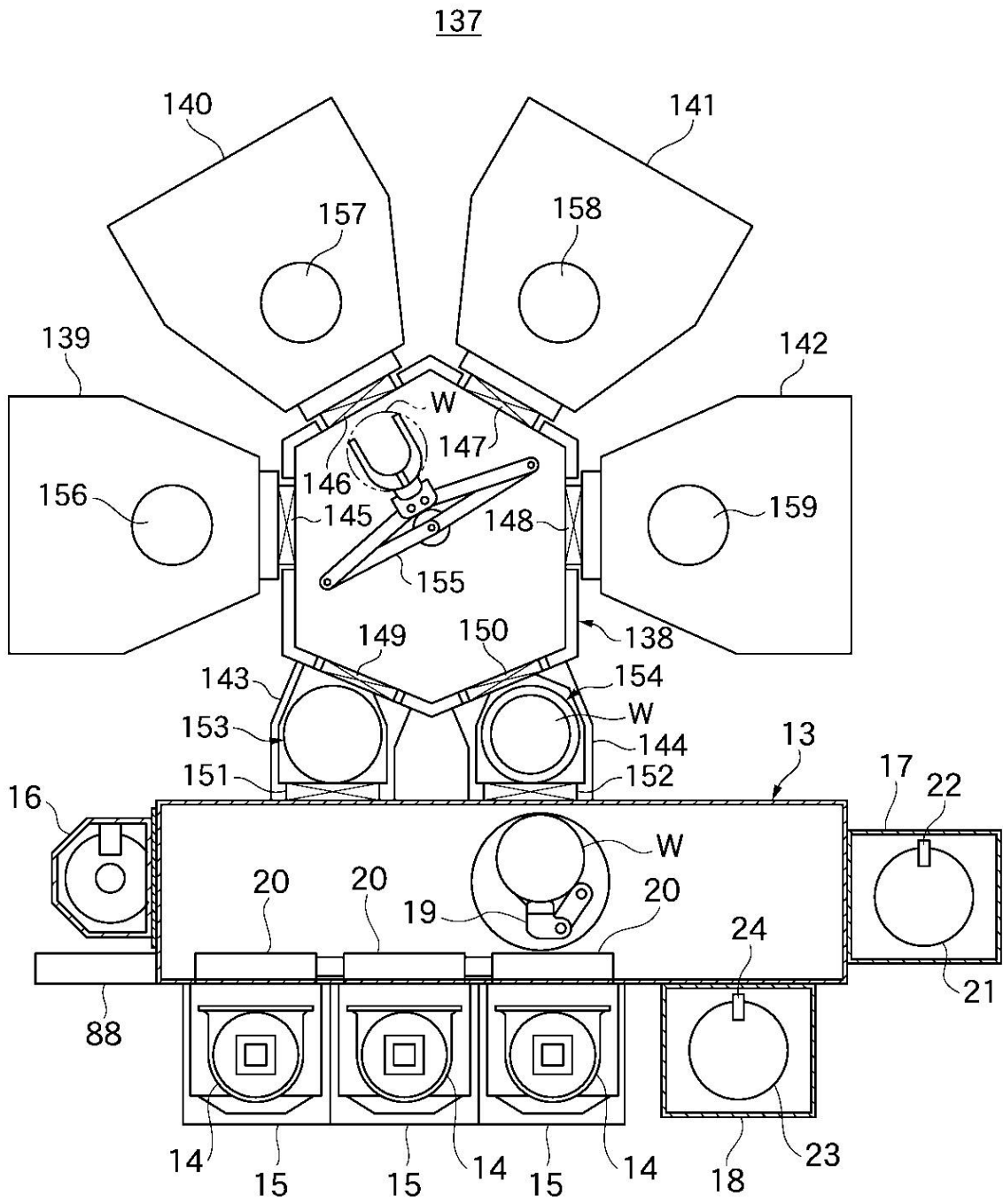
【図8】



【図 11】



【図9】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 21/304 6 4 4 A

(72)発明者 西村 栄一
東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内

(72)発明者 岩 崎 賢也
東京都港区赤坂五丁目3番6号 TBS放送センター 東京エレクトロン株式会社内

審査官 高 辻 将人

(56)参考文献 特開2004-134783(JP,A)
特開2005-039185(JP,A)
特開2004-193575(JP,A)
特開2003-174018(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 2 1 / 3 0 4