

电阻型随机读取存储器及其写操作方法

技术领域

5 本发明属于电阻型随机读取存储器（Resistive Random Access Memory, ReRAM）技术领域，涉及一种监测开始由高阻态（High Resistance Stage, HRS）向低阻态（Low Resistance Stage, LRS）转换/开始由 LRS 向 HRS 转换的时间点来进行置位（Set）/复位（Reset）操作的写操作方法以及实现该写操作方法的 ReRAM。

10 背景技术

电阻型随机读取存储器（ReRAM）因为其不挥发、低成本、高密度、可突破工艺技术代发展限制等特点而被广泛研究，并认为是可能取代闪存（Flash Memory）的半导体存储技术之一。

15 ReRAM 的每个存储单元中，其是通过偏置的电信号作用使存储介质在 HRS 和 LRS 之间可逆转换，从而实现存储功能，其中，从 HRS 向 LRS 转换通常被定义为 Set（置位）操作，从 LRS 向 HRS 转换通常被定义为 Reset（复位）操作。Set 操作和 Reset 操作构成了 ReRAM 的写操作。

Deok-Hwang Kwo 等人在杂志 Nature Nanotechnology 上发表的文章“Atomic structure of conducting nanofilaments in TiO₂ resistive switching memory”表明，在 Set 操作过程中，存储介质中会通过诸如氧空位移动来形成多个导电熔丝（Conductive Filament, CF），从而实现存储介质的上电极（TE）和下电极（BE）之间的低阻导通；并且，在 Reset 操作过程中，CF 被切断或消除以实现高阻转换。

25 并且发现，偏置在 ReRAM 上的电信号进行写操作时，不同的电信号形式可以影响存储介质的 CF 的变化，从而影响 ReRAM 的存储性能，例如，耐久性（Endurance）、数据保持能力（Data Retention）和高阻值/低阻值窗口等方面的存储性能。因此，写操作对于存储器的存储性能是非常重要的。

30 Sang-beom Kang 等人的美国专利号为 US7,920,405B2、题为“CIRCUITS AND METHODS FOR ADAPTIVE WRITE BIAS DRIVING OF RESISTIVE NON-VOLATILE MEMORY DEVICES”的专利中，其揭示了 ReRAM 的一种写电压阶梯递增的写操作方法，其写操作的 Set 电

压如图 1 所示,图 1 揭示的为现有技术的一实施例的 ReRAM 的 Set 操作信号示意图。在该专利中,揭示了动态地反馈写电压变化以判断是否写操作成功来及时切断写电压。

Chih-He Lin 等人的美国专利公开号为 US2012/0075908A1、题为
5 “RESISTIVE RANDOM ACCESS MEMORY AND VERIFYING METHOD THEREOF”的专利中,其揭示了 ReRAM 的又一种写电压脉冲逐步递增的写操作方法,如图 2 所示,图 2 揭示的为现有技术的又一实施例的 ReRAM 的 Set 操作信号示意图。在该专利中,每一级逐步递增的电压脉冲偏置上去结束后,都要进行验证操作来验证写操作是否成功,从而停止偏置写电压脉冲。
10

发明内容

本发明的目的在于,通过改变写操作过程来提高 ReRAM 的存储性能。

15 为实现以上目的或者其他目的,本发明提供以下技术方案。

按照本发明的一方面,提供一种电阻型随机读取存储器,包括:

写操作信号生成模块,其用于至少生成置位/复位操作信号的预操作信号以及电压逐渐下降/上升的转换操作信号;以及

开始转换监测模块,其用于判断被偏置有所述预操作信号的
20 电阻型随机读取存储器的存储单元是否发生开始由高阻态/低阻态向低阻态/高阻态转换,并在发生开始由高阻态/低阻态向低阻态/高阻态转换时输出第一反馈信号;

其中,所述写操作信号生成模块基于所述第一反馈信号生成所述转换操作信号并将其偏置在所述存储单元上以继续进行所述由高阻态/低
25 阻态向低阻态/高阻态转换的置位/复位操作过程。

在一实施例中,所述开始转换监测模块还被配置用于监测置位/复位操作是否成功、并在监测到成功进行置位/复位操作时输出第二反馈信号;

并且,所述写操作信号生成模块基于所述第二反馈信号终止生成
30 所述转换操作信号。

按照本发明的又一方面,提供一种电阻型随机读取存储器的写操

作方法，在所述写操作方法的置位/复位操作过程中，包括以下步骤：

偏置置位/复位操作信号的预操作信号于所述电阻型随机读取存储器的存储单元；

判断是否发生开始由高阻态/低阻态向低阻态/高阻态转换，如果判断为“是”，则输出第一反馈信号；以及

基于所述第一反馈信号生成电压逐渐下降/上升的转换操作信号，并将所述转换操作信号偏置在所述存储单元上以继续进行所述由高阻态/低阻态向低阻态/高阻态转换的置位/复位操作过程。

在一实施例中，在继续进行所述复位操作过程中，判断复位操作是否成功，并在判断为成功进行复位操作时输出第二反馈信号以终止所述复位操作。

按照本发明的还一方面，提供一种电阻型随机读取存储器，包括：

写操作信号生成模块，其用于至少生成复位操作信号的电压逐渐上升的预操作信号以及复位操作信号的转换操作信号；以及
开始转换监测模块，其用于判断被偏置有所述预操作信号的电阻型随机读取存储器的存储单元是否发生开始由低阻态向高阻态转换，并在发生开始由低阻态向高阻态转换时输出第一反馈信号；

其中，所述写操作信号生成模块基于所述第一反馈信号终止所述预操作信号的上升过程并基本维持输出电平以生成所述转换操作信号，并将所述转换操作信号偏置在所述存储单元上以继续进行所述由低阻态向高阻态转换的复位操作过程。

按照本发明的再一方面，提供一种电阻型随机读取存储器的写操作方法，在所述写操作方法的复位操作过程中，包括以下步骤：

偏置复位操作信号的预操作信号于所述电阻型随机读取存储器的存储单元，其中所述预操作信号的电压逐渐上升；

判断是否发生开始由低阻态向高阻态转换，如果判断为“是”，则输出第一反馈信号；以及

基于所述第一反馈信号终止所述预操作信号的上升过程并基本维持输出电平以生成所述转换操作信号，并将所述转换操作信号偏置在所述存储单元上以继续进行所述由低阻态向高阻态转换的复位操作过程。

附图说明

从结合附图的以下详细说明中，将会使本发明的上述和其他目的及优点更加完整清楚，其中，相同或相似的要素采用相同的标号表示。

5 图 1 是现有技术的一实施例的 ReRAM 的 Set 操作信号示意图。

图 2 是现有技术的又一实施例的 ReRAM 的 Set 操作信号示意图。

图 3 是按照本发明一实施例的 ReRAM 的模块结构示意图。

图 4 是按照本发明一实施例的 Set 操作信号的示意图。

图 5 是按照本发明一实施例的 Reset 操作信号的示意图。

10 图 6 是按照本发明又一实施例的 Reset 操作信号的示意图。

图 7 是按照本发明图 3 所示实施例的 ReRAM 的模块的开始转换监测模块的一实例的模块结构示意图。

图 8 是按照本发明图 3 所示实施例的 ReRAM 的模块的开始转换监测模块的又一实例的模块结构示意图。

15 图 9 是按照本发明一实施例的 Set 操作的方法流程示意图。

图 10 是 ReRAM 中的导电熔丝的形成示意图。

图 11 是按照本发明一实施例的 Reset 操作的方法流程示意图。

图 12 是按照本发明又一实施例的 Reset 操作的方法流程示意图。

20 具体实施方式

下面介绍的是本发明的多个可能实施例中的一些，旨在提供对本发明的基本了解，并不旨在确认本发明的关键或决定性的要素或限定所要保护的范

25 因此，以下具体实施方式以及附图仅是对本发明的技术方案的示例性说明，而不应当视为本发明的全部或者视为对本发明技术方案的限定或限制。

30 下面的描述中，为描述的清楚和简明，并没有对图中所示的所有多个部件进行详细描述。附图中示出了多个部件为本领域普通技术人员提供本发明的完全能够实现的公开内容。对于本领域技术人员来说，许多部件的操作都是熟悉而且明显的。

在下文中，将 ReRAM 中的存储单元的高阻态定义为数据“0”，相

应地，将存储单元的低阻态定义为数据“1”；Set 操作为将数据“0”写为“1”的写操作，即写“1”操作，Reset 操作为将数据“1”写为“0”的写操作，即写“0”操作。

申请人注意到，ReRAM 的存储单元在电阻转换过程中，电阻状态的转换速度是非常快的，其操作电压的变化主要来源于电阻状态转换之前。现有的动态反馈写电路（例如 US7,920,405B2 所揭示的技术方案）主要是在写电路中加入电流实时检测模块，当 Set/Reset 完成时才立即使能切断写电压信号 V_{write} 。这样虽然能防止多余的写电压信号 V_{write} （例如电压脉冲）施加在存储单元上对 ReRAM 的存储单元的存储性能造成伤害，但是由于 ReRAM 的电阻转换过程非常快，申请人发现在 Set/Reset 完成之后再切断写电压信号 V_{write} ，仍然会对 ReRAM 的存储单元的存储性能造成一定程度的伤害，例如，出现高阻态和/或低阻态的阻值的一致性变差（更加离散分布）、高低阻值窗口 $R_{\text{off}}/R_{\text{on}}$ 变小等等。这将非常严重影响并限制 ReRAM 的实际应用。

图 3 所示为按照本发明一实施例的 ReRAM 的模块结构示意图。如图 3 所示，该 ReRAM 同样地包括多个存储单元，每个存储单元可以在高阻态（HRS）和低阻态（LRS）之间实现来回转换；多个存储单元可以按行和列排列构成存储阵列 370，在本发明实施例中，为描述的简洁清楚，仅示例了存储阵列 370 中的其中一个存储单元 371 在被选中时进行的 Set/Rest 操作过程。在本文中，为方便理解，被偏置在存储单元 371 上的电信号视为都施加在该存储单元的存储电阻上，也即该存储单元的选通管等相对存储电阻所产生的分压作用基本被忽略（选通管导通时的电阻被忽略）。具体地，该 ReRAM 包括用于根据地址信号从存储阵列 370 中选中相应的存储单元的选择器，例如，列选择器，其中 BL 表示存储阵列中的位线，SL 表示存储阵列中的源线。

在该实施例中，ReRAM 还设置有写操作信号生成模块 350，其可以生成 Set 操作信号和/或 Reset 操作信号，其具体信号形式将在下文结合图 4 至图 6 进行详细描述。

在该实施例中，ReRAM 还设置有开始转换监测模块 310，开始转换监测模块 310 通过监测偏置在被选中的存储单元 371 的电信号的变化，来判断存储器的存储单元 371 是否发生开始由 HRS 向 LRS 转换（在 Set 操作时），或者来判断存储器的存储单元 371 是否发生开始由 LRS

向 HRS 转换（在 Reset 操作时）。在本文中，开始由 LRS 向 HRS 转换的发生时间点或者开始由 HRS 向 LRS 转换的发生时间点被定义为“阻态转换时间点”，需要理解的是，该时间点是存储单元的快速的电阻转换过程中的一个或者一小段时间点，“时间点”并不限于某一特别细小的时刻点，其是相对“电阻转换过程”来定义的，其可以为“电阻转换过程”的“电阻转换开始过程”。本领域技术人员将理解到，在 ReRAM 的电阻转换过程发生之前，存储单元 371 的电阻是基本不发生变化的，在偏置的电信号的作用下，如果存储单元的存储介质中的导电熔丝（filament）发生变化（例如开始生成或开始断裂），则反映存储单元的电阻开始发生变化，具体表现为流经存储单元的电流的变化速率相对之前明显加快，或者具体表现为存储单元上所检测的电压变化到预定值。应当理解到，偏置的激励的电压基本不变的情况下，存储单元上的电压变化是由于流经存储单元的电流的变化的电流所导致，流经存储单元的电流的变化或者从存储单元上所检测的电压变化是反映存储单元的阻变的其中一种形式。

在该实施例中，开始转换监测模块 310 还可以具有判断写操作是否成功的功能。具体地，在开始转换监测模块 310 监测出阻态转换“开始点”时，也即发生开始由 HRS 向 LRS 转换或者发生开始由 LRS 向 HRS 转换时，输出信号 FB1 至逻辑控制模块 340，以进一步基于该反馈的信号 FB1 来进一步控制 Set 操作或 Reset 操作的信号变化（具体变化方式将在其后实施例中描述），从而继续偏置 Set 操作或 Reset 操作信号的转换操作信号于存储单元 371、完成 Set 操作或 Reset 操作过程；在开始转换监测模块 310 监测出 Set 或 Reset 操作成功时，其输出信号 FB2 至逻辑控制模块 340，以进一步基于该反馈的信号 FB2 来进一步控制 Set 操作或 Reset 操作的信号变化。

在以上实施例中，“监测”可以通过对电压或电流的动态检测的方式来实现。

继续如图 3 所示，逻辑控制模块 340 的输入端接入数据信号 DATA，也即需要写入的数据信号，如果 DATA=0，表示需要进行 Reset 操作，如果 DATA=1，表示需要进行 Set 操作。逻辑控制模块 340 的输入端还接入写使能信号 WEN，在该示例中，WEN=1 时，写电路使能工作，开始 Set 或 Reset 操作。逻辑控制模块 340 的输出端与写操作信

号生成模块 350 和极性选择器 360 耦接, 极性选择器 360 用于控制 Set/Reset 操作信号偏置在存储单元 371 上的极性, 例如 DATA=1 时, 写操作信号生成模块 350 所生产的写电压 (V_{write}) 从 BL 方向加到存储单元 371 上, 此操作方向为 Set 操作方向; 反之, V_{write} 由 SL 方向加到 370 上, 进行 Reset 操作。逻辑控制模块 340 还可以基于信号 FB2 使能极性选择器 360 停止工作。需要说明的是, 在本发明中, Set 操作信号与 Reset 操作信号的极性并不是限制性的, 它们既可以是单极性 (unipolar), 也可以是以下图 4 和图 5 所示的双极性 (bipolar)。

继续如图 3 所示, 写操作信号生成模块 350 生成的信号输入放大器的“+”输入端 (正向输入端), 放大器的“-”输入端 (负向输入端) 连接极性选择器 360, 对于理想的运算放大器来说, 其正向输入端和反向输入端的电压完全相等, 运算放大器及其输出端连接的晶体管构成一个负反馈环路, 形成一个写电压-电流转换器。

写操作信号生成模块 350 所生成的信号中, Set 操作信号是电压逐渐下降的, 而 Reset 操作信号的电压是逐渐上升的。写操作信号生成模块 350 所生成的 Set 操作信号和 Reset 操作信号将在以下详细说明。

图 4 所示为按照本发明一实施例的 Set 操作信号的示意图。如图 4 所示, 图 4 (b) 示意了偏置的 Set 操作信号 81, 其由写操作信号生成模块 350 所生成, 图 4 (a) 示意图 4 (b) 所示的 Set 操作信号 81 偏置在存储单元上时在写通路所检测到的 Set 操作电压波形信号 80。在图 4 (a) 和图 4 (b) 中, 时刻 $t_{1'}$ 对应时刻 t_1 , 时刻 $t_{2'}$ 对应时刻 t_2 , 时刻 $t_{3'}$ 对应时刻 t_3 , 时刻 $t_{N-1'}$ 对应时刻 t_{N-1} , 时刻 t_N 对应时刻 t_N 。在该实施例中, Set 操作信号 81 包括预操作信号部分和转换操作信号部分; 转换操作信号部分的电压逐渐下降, 具体是以连续阶梯下降的方式实现, 可以包括 (N-1) 个阶梯, N 为大于或等于 2 的整数。

$81_{1'}$ 表示存储单元 371 发生由 HRS 向 LRS 转换之前 (也即时刻 $t_{1'}$ 之前) 所施加的电压波形, 也即本发明中对应的预操作信号, 其可以为固定电压值 V_1 , 在其他实施例中, 为缩短发生由 HRS 向 LRS 转换之前的时间段, 也即缩短 $t_{1'}$ 之前的时间, 预操作信号 $81_{1'}$ 的电压值也可以逐渐上升。

$81_{2'}$ 至 $81_{N'}$ 表示连续阶梯下降的 Set 操作信号 81 的第 2 至第 N 个电压阶梯, 它们形成了 Set 操作信号 81 的转换操作信号, 时刻 $t_{2'}$ 至时

刻 t_N 表示在时刻 t_1 之后的任意一个电压阶梯、在该电压阶梯的任意时刻可能实现 Set 操作成功, 时刻 t_2 至时刻 t_N 中的一个表示可能发生 Set 操作成功, 相应地, 在该时刻, 偏置的 Set 操作信号 81 被切断, 也即被终止。

- 5 相应地, 写通路所检测到的 Set 操作电压波形信号 80 也随着 Set 操作信号 81 的变化以及存储单元 371 电阻状态变化而发生变化, 由于 Set 操作信号 81 的变化对 Set 操作电压波形信号 80 变化的影响较小, 在此不作具体考虑。其中, 80_1 表示偏置预操作信号 81_1 的情况下所检测到的电压, 时刻 t_1 处对应的信号 80_1 开始电压下降, 这是发生开始由
- 10 LRS 向 HRS 转换时所检测的电压信号, 80_2 至 80_N 分别表示对应转换操作信号 81_2 至 81_N 中的任意一个偏置下在 Set 操作成功时所检测到的电压, 在该实施例中, 80_2 至 80_N 为表现为电压突变边沿形式。

- 在该实施例中, 预操作信号 81_1 的电压 V_1 可以在某一范围内选择设置, 一般地, V_1 可以选择小于单个脉冲下能使 Set 操作成功的电压
- 15 值, 或者小于电压扫描的情况下 Set 转换点对应的电压, 也即 Set 电压, 本领域技术人员可以根据对多个存储单元的 Set 测试, 来确定 V_1 的大小。需要理解的是, V_{set} 的具体大小不受本发明实施例限制。

- 在转换操作信号中, 转换操作信号是从 V_1 开始阶梯下降的, 电压阶梯 81_2 至 81_N 之间电压递减幅度不是具体限制的, 为提高 Set 操作的
- 20 效率, 可以设置 N 和电压阶梯 81_N 的电压的大小限值, 以防止某个存储单元在 Set 操作不成功时过多地消耗时间。

- 如以上图 4 所示在每个电压阶梯上, 都有可能成功实现 Set 操作, 如上所述, 通过开始转换监测模块 310 动态检测 I_{write} , 可以判断出成功 Set 操作的时间点 t_2 、 t_3 ... 或 t_N , 并在对应的时间点 t_2 、 t_3 ... 或 t_N 终
- 25 止 Set 操作信号 81。

- 图 5 所示为按照本发明一实施例的 Reset 操作信号的示意图。如图 5 所示, 图 5 (b) 示意了偏置的 Reset 操作信号 91, 其由写操作信号生成模块 350 所生成, 图 5 (a) 示意图 5 (b) 所示的 Reset 操作信号 91 偏置在存储单元上时写通路所检测到的 Reset 操作电压波形信号 90。
- 30 在图 5 (a) 和图 5 (b) 中, 时刻 t_1 对应时刻 t_1 , 时刻 t_2 对应时刻 t_2 , 时刻 t_3 对应时刻 t_3 , 时刻 t_{N-1} 对应时刻 t_{N-1} , 时刻 t_N 对应时刻 t_N 。在该实施例中, Reset 操作信号 91 包括预操作信号部分和转换操作信号部

分；转换操作信号部分的电压逐渐上升，具体是以连续阶梯上升的方式实现，可以包括 $(N-1)$ 个阶梯， N 为大于或等于 2 的整数。

5 91_1 表示存储单元 371 发生由 LRS 向 HRS 转换之前（也即时刻 t_1 之前）所施加的电压波形，也即本发明中对应的预操作信号，其可以为固定电压值 $V1$ ，在其他实施例中，为缩短发生由 LRS 向 HRS 转换之前的时间段，也即缩短 t_1 之前的时间，预操作信号 91_1 的电压值 $V1$ 也可以逐渐上升。

10 91_2 至 91_N 表示连续阶梯上升的 Reset 操作信号 91 的第 2 至第 N 个电压阶梯，它们构成了 Reset 操作信号 91 的转换操作信号，时刻 t_2 至时刻 t_N 表示在时刻 t_1 之后的任意一个电压阶梯、在该电压阶梯的任意时刻可能实现 Reset 操作成功，时刻 t_2 至时刻 t_N 中的一个表示可能发生 Reset 操作成功，相应地，在该时刻，偏置的 Reset 操作信号 91 被切断，也即被终止。

15 相应地，写通路所检测到的 Reset 操作电压波形信号 90 也随着 Reset 操作信号 91 的变化以及存储单元 371 电阻状态变化而发生变化，由于 Reset 操作信号 91 的变化对 Reset 操作电压波形信号 90 变化的影响较小，在此不作具体考虑。其中， 90_1 表示偏置预操作信号 91_1 的情况下所检测到的电压，时刻 t_1 处对应的信号 90_1 开始电压下降，这是发生开始由 LRS 向 HRS 转换时所检测到的电压信号， 90_2 至 90_N 分别表示
20 对应 91_2 至 91_N 中的任意一个在 Reset 操作成功时所检测到的电压，在该实施例中， 90_2 至 90_N 为表现为电压突变边沿形式。

在该实施例中，预操作信号 91_1 的电压 $V1$ 可以在某一范围内选择设置，一般地， $V1$ 可以选择小于单个脉冲下能使 Reset 操作成功的电压值，或者小于电压扫描测试的情况下 Reset 转换点对应的电压，也即
25 Reset 电压，本领域技术人员可以根据对多个存储单元的 Reset 测试来确定 $V1$ 的大小。需要理解的是， $V1$ 的具体大小不受本发明实施例限制。

在转换操作信号中，其起始电压小于 $V1$ ，也即电压阶梯 91_2 的电压小于 $V1$ ，因此，在 t_1 时刻由相对较高的预操作信号的电压 $V1$ 下降
30 至初始电压，该下降大小不是限制性的。电压阶梯 91_2 至 91_N 之间电压递增幅度也不是限制性的，为提高 Reset 操作的效率，可以设置 N 和电压阶梯 91_N 的电压的大小限值，以防止某个存储单元在 Reset 操作不

成功时过多地消耗时间。

如以上图 5 所示在每个电压阶梯上,都有可能成功实现 Reset 操作,如上所述,通过开始转换监测模块 310 动态检测 I_{write} ,可以判断出成功 Reset 操作的时间点 t_2 、 t_3 ...或 t_N ,并在对应的时间点 $t_{2'}$ 、 $t_{3'}$...或 $t_{N'}$

5 终止 Reset 操作信号 91。

图 6 所示为按照本发明又一实施例的 Reset 操作信号的示意图。如图 6 所示,图 6 (b) 示意了偏置的 Reset 操作信号 96,其由写操作信号生成模块 350 所生成,图 6 (a) 示意图 6 (b) 所示的 Reset 操作信号 96 偏置在存储单元上时写通路所检测到的 Reset 操作电压波形信号 95。在图 6 (a) 和图 6 (b) 中,时刻 $t_{1'}$ 对应时刻 t_1 ,时刻 $t_{2'}$ 对应时刻 t_2 ,时刻 $t_{3'}$ 对应时刻 t_3 ,时刻 $t_{N-1'}$ 对应时刻 t_{N-1} ,时刻 $t_{N'}$ 对应时刻 t_N 。

96_{1'} 表示存储单元 371 发生由 LRS 向 HRS 转换之前(也即时刻 $t_{1'}$ 之前)所施加的电压波形,也即本发明中对应的预操作信号,预操作信号 96_{1'} 为电压逐渐上升的信号,具体是以连续阶梯上升的方式实现,阶梯的个数不是限制性的。连续阶梯上升的预操作信号的初始电压 V_1 的大小相对较小,其远小于单个脉冲下能使 Reset 操作成功的电压值,或者小于电压扫描测试的情况下 Reset 转换点对应的电压,也即 Reset 电压。在时刻 $t_{1'}$,表示发生开始由 LRS 向 HRS 转换,此时,预操作信号 96_{1'} 终止阶梯上升过程,并维持电平输出,即生成转换操作信号,也
15 即信号 96_{2'} 至 96_{N'} 的至少一个。

96_{2'} 至 96_{N'} 是用于继续进行 Reset 操作的信号,其电平基本恒定在一预定值,也即信号 96_{2'}、96_{3'}、...或 96_{N'} 的电平大小与预操作信号 96_{1'} 的最高电平相等且连续地输出,时刻 $t_{2'}$ 至时刻 $t_{N'}$ 表示在时刻 $t_{1'}$ 之后的任意一个时刻可能实现 Reset 操作成功,时刻 $t_{2'}$ 至时刻 $t_{N'}$ 中的一个表示可能 Reset 操作成功,相应地,在该时刻,偏置的 Reset 操作信号 96 被切断,也即被终止。
25

相应地,写通路所检测到的 Reset 操作电压波形信号 95 也随着 Reset 操作信号 96 的变化以及存储单元 371 电阻状态变化而发生变化,由于 Reset 操作信号 96 的变化对 Reset 操作电压波形信号 95 变化的影响较小,在此不作具体考虑。其中,95₁ 表示偏置预操作信号 96_{1'} 的情况下所检测到的电压,时刻 t_1 处对应的信号 96_{1'} 开始电压下降,这是发生开始由 LRS 向 HRS 转换时所检测的电压信号,95₂ 至 95_N 分别表示
30

对应在 $96_{2'}$ 至 $96_{N'}$ 中的任意一个在 Reset 操作成功时所检测到的电压，在该实施例中， 95_2 至 95_N 为表现为电压突变边沿形式。

在该实施例中，预操作信号 $96_{1'}$ 在时刻 $t_{1'}$ 处的电压一般地小于单个脉冲下能使 Reset 操作成功的电压值，也即小于 Reset 电压。

- 5 如以上图 6 所示维持电平阶段的 Reset 操作信号，都有可能成功实现 Reset 操作，如上所述，通过开始转换监测模块 310 动态检测 I_{write} ，可以判断出成功 Reset 操作的时间点 t_2 、 t_3 ... 或 t_N ，并在对应的时间点 $t_{2'}$ 、 $t_{3'}$... 或 $t_{N'}$ 终止 Reset 操作信号 96。

- 10 图 7 所示为按照本发明图 3 所示实施例的 ReRAM 的模块的开始转换监测模块的一实例的模块结构示意图。在该实施例中，开始转换监测模块 310 包括写通路电流检测器 311、微分电路 312 以及比较器 313，微分电路 312 以及比较器 313 为边沿检测电路的一具体实例。其中，写通路电流检测器 311 用于动态检测在偏置写激励（如图 4 至图 6 中的信号 81、91 或 96）于被选中的存储单元 371 上时写通路上的写电流 I_{write} ，并且可以输出如图 4 至图 6 所述的信号 80、90 或 95；微分电路 312 的工作原理如以下关系式（1）所示：

$$U_0 = -i_R R = -RC \frac{du}{dt} \quad (1)$$

其中， U_0 是微分电路 312 的输出电压信号。

- 20 在存储单元 371 的电阻状态刚开始变化的时候，信号 80、90 或 95 的 V_{detect} 相对之前的状态有一个明显的电压变化，这个时候可以采用微分电路 312 检测出信号 80、90 或 95 的 V_{detect} 的电压变化的斜率，进一步通过比较器 313 判断是否发生开始由 HRS 向 LRS 转换或者开始由 LRS 向 HRS 转换，也即判断出时刻 t_1 ，从而反馈输出信号 FB1。

- 25 在该实施例中，写通路电流检测器 311 监测出的写电流 I_{write} 也可以用来判断写操作（例如 Set 操作或 Reset 操作）是否成功，写通路电流检测器 311 与逻辑控制模块 340 耦接，在写通路电流检测器 311 判断为写操作成功的情况下，发送反馈信号 FB2 至逻辑控制模块 340，逻辑控制模块 340 基于该信号 FB2 使能写操作信号生成模块 350 终止生成 Set/Reset 操作信号（如图 4、图 5、图 6 所示的时刻 t_2 至 t_N 中的任一个）。这样，通过电流检测的动态反馈，避免多余的 Set/Reset 激
- 30

励偏置在已经成功进行 Set/Reset 操作的存储单元上，不但有利于提高 Set/Reset 操作的速度，而且有利于降低 Set/Reset 操作的功耗、提高数据保持能力以及阻态值的一致性等等。

在又一实施例中，成功 Set 操作或 Reset 操作时的 V_{detect} 的变化也可以通过边沿检测电路检测出，例如，通过微分电路 312 以及比较器 313 检测出如图 4 至图 6 中的时刻 t_2 、 t_3 ... 或 t_N 的下降或上升边沿，从而输出反馈信号 FB2 至逻辑控制模块 340。

图 8 所示为按照本发明图 3 所示实施例的 ReRAM 的模块的开始转换监测模块的又一实例的模块结构示意图。在该实施例中，开始转换监测模块 310 包括写通路电流检测器 311 以及比较器 314。其中，写通路电流检测器 311 用于动态检测在偏置写激励（如图 4 至图 6 中的信号 81、91 或 96）于被选中的存储单元 371 上时写通路上的写电流 I_{write} ，并输出如图 4（a）、图 5（a）或图 6（a）所示的监测电压 V_{detect} ，比较器 314 基于预定的 V_{ref} 来与信号 80、90 或 95 的 V_{detect} 进行比较判断，从而判断是否发生开始由 HRS 向 LRS 转换或者开始由 LRS 向 HRS 转换，或者判断是否成功进行 Set 或 Reset 操作。 V_{ref} 的大小根据不同判断类型而进行不同的选择；在判断是否发生开始由 HRS 向 LRS 转换时， V_{ref} 表示开始由 HRS 向 LRS 转换时所检测到的电压，其值远小于成功 Set 操作后所检测到的电压，且大于在开始由 HRS 向 LRS 转换之前所检测到的电压；在判断是否发生开始由 LRS 向 HRS 转换时， V_{ref} 表示开始由 LRS 向 HRS 转换时所检测到的电压，其值远大于成功 Set 操作后所检测到的电压，且小于在开始由 HRS 向 LRS 转换之前所检测到的电压。 V_{ref} 可以通过多次试验测试得到。

以下进一步揭示本发明实施例的 ReRAM 的 Set/Reset 操作方法，该操作方法可以用来解释 ReRAM 的工作原理。

图 9 所示为按照本发明一实施例的 Set 操作的方法流程示意图。以下基于图 9、图 3 以及图 4 所示实施例的 Set 操作信号具体描述该 Set 操作方法过程。

首先，步骤 S110，写使能信号 WEN 置“1”，表示写操作电路准备开始进行写操作。

进一步，步骤 S120，接收到写 DATA = 1 的数据信号 (DATA)，表示此时需要进行 Set 操作，同时 n 置为 1。此时，控制逻辑模块 340 根据

DATA 信号使能写操作信号生成模块 350 生成如图 4 所示的 Set 操作信号 81 (包括预操作信号) 以在存储单元 371 上施加激励。

进一步, 步骤 S130, $V_{\text{set}}=V1$, 也即将 Set 操作信号 81 的预操作信号 81_1 施加在存储单元 371 上, 预操作信号 81_1 的电压值大小为 $V1$ 。

- 5 在此步骤中, $\text{DATA}=1$ 同时作用于极性选择模块 360, $\text{DATA}=1$ 时写操作电压 V_{write} 由 BL 方向加在 371 上。

- 进一步, 步骤 S140, 监测是否发生开始由 HRS 向 LRS 转换, 在一实例中, 当动态检测的 I_{write} 大于某一预定值 I_{set1} (I_{set1} 小于存储单元被 SET 成功后的电流) 时, 表明此时存储单元 371 开始发生状态转换, 10 也即开始由 HRS 向 LRS 转换, 反馈输出信号 FB1。在又一实例中, 具体可以通过边沿检测电路判断是否动态检测到电阻转换边沿, 即如图 9 所示, 当动态检测的 I_{write} 发生变化时 (Set 过程 I_{write} 稍微变大), 表明此时存储单元 371 开始发生状态转换, 也即开始由 HRS 向 LRS 转换, 边沿检测电路检测到电压的上升边沿, 反馈输出信号 FB1。

- 15 如果一直未监测到开始由 HRS 向 LRS 转换, 表示该存储单元失效, 结束 Set 过程。

- 进一步, 步骤 S150, 对 Set 信号进行阶梯下降, 例如, 由预操作信号 81_1 阶梯下降形成信号 81_2 。信号 81_2 用来继续对存储单元进行由 HRS 向 LRS 转换的 Set 操作过程。阶梯下降的幅度 ΔV 不是限制性的, 20 例如可以为 0.1 伏。

- 步骤 S160, 动态检测 Set 操作是否成功。具体地, 当动态检测的 I_{write} 大于某一预定值 I_{set2} (I_{set2} 为存储单元操作成功后写通路中的电流值) 表明存储单元 371 被 Set 操作成功, 反馈信号 FB2 有效, 从而通过逻辑控制模块 340, 控制写操作信号生成模块 350 切断后续的 Set 操作 25 信号, Set 操作信号终止, 结束 Set 过程。如果没有检测到 I_{write} 大于某一预定值 I_{set2} , 则继续降低 Set 操作信号的电压, 也即进行步骤 S170、S150。其中, 步骤 S170 中的 N 表示 Set 操作信号的阶梯下降的最多次数, 如果 $n \geq N$, 表示该存储单元可能难以 Set 操作成功, 终止生成 Set 操作信号, 结束 Set 操作过程。

- 30 以上步骤 S150、S160、S170 的循环执行多次, 可以形成连续阶梯下降的 Set 操作信号的转换操作信号, 连续阶梯下降的 S 转换操作信号被偏置在存储单元 371 上, 直到 Set 操作成功, 立即终止生产 Set 操作

信号，避免在 Set 操作成功后避免多余的写激励信号。这样，Set 操作形成的 CF 不会继续受诸如 Set 操作信号的写激励信号影响，有利于减小额外的功耗，例如，相比图 1 所示的现有的 Set 操作方式，Set 操作的功耗可以降低达 34%；而且还能防止过写操作对存储性能造成的破坏性影响；并且，可以不需要进行传统的验证操作，连续阶梯下降形式的 Set 操作信号也相比于图 2 所示的 Set 操作信号效率更高。

以下具体解释阶梯下降形式的 Set 操作信号所带来的技术效果以及其原理。

申请人通过分别基于图 1 所示的 Set 操作信号和图 4 所示的 Set 操作信号对同一 ReRAM 芯片进行 Set 操作测试，统计分析测试结果发现，本发明的电压逐渐下降形式的 Set 操作信号可以相对于传统的电压逐渐上升形式的 Set 操作信号，可以至少从以下几个方面提高存储性能：

- （一）存储器的耐久性（Endurance）可以提高至少 2 个数量级；
- （二）存储器的数据保持能力（Data）也有所提高，其中在开态（ R_{on} ）的数据保持失效率至少降低 88%，在关态（ R_{off} ）的数据保持实现率至少降低 71%；
- （三） R_{off} / R_{on} 的窗口（即高阻值/低阻值窗口）也可以提升达 7 倍。

当然，需要理解的是，不同类型的 ReRAM 芯片测试单元、不同的其他测试条件等可能会导致不同的效果，也即在以上各方面的存储性能方面的提升程度可能会表现有所不同。

申请人还发现，以上通过控制 Set 操作信号的电压波形以下降方式来激励存储单元，可以控制存储介质中用于形成 CF 的氧空位的迁移，从而控制 CF 的形状，从而获得在以上诸多方面的性能改善。以下图 10 示例性地揭示了 CF 的形成以及本发明实施例的 ReRAM 采用阶梯下降形式的 Set 操作信号带来存储性能改善的原因。

图 10 所示为 ReRAM 中的导电熔丝的形成示意图。其中图 10 (a) 所示为 CF 还没有形成之前的示意图，图 10 (b) 所示为 Set 操作完成时的 CF 形状示意图，图 10 (c) 为 Reset 操作完成时的 CF 形状示意图，图 10 (d) 为过写操作对 CF 的影响示意图。在图 10 (a) 至图 10 (c) 中，实线示意的 CF 是基于图 9 所示的 Set 操作方法形成的，虚线示意 CF 是基于图 1 所示的 Set 操作方法形成的；图 10 (d) 中，103 示意未受 Over-Set（过置位）操作影响的 CF，103a 示意受 Over-Set（过置位）

操作影响的 CF。

如图 10 (a) 所示, CF 是在 Set 电压作用下由氧空位和氧离子的移动形成。虚线表示的 CF101a、101、101c 表示在 Set 激励为阶梯增电压下形成的。当第一级阶梯电压作用在 ReRAM 存储单元上后, CF 开始生长, 上下电极间通路电阻降低, 在此情况下, 若下一级 Set 电压幅度上升, 则流过上下电极通路的电流增大, 施加在通路中的熔丝 (filament) 还没生成的部位的电场强度增大, 导致此 Set 电压阶梯下新生长的熔丝粗细较上一阶梯相对增大, 以此类推, Set 过程采用阶梯增电压方式会导致 CF 最终形成的形状大致为上细下粗的圆锥形, 也即 CF 由 101a 向 101 变化。实线表示的 CF102a、102、102c 表示 Set 激励为电压逐渐下降的情况下生成的, 例如采用基于图 9 所示的阶梯降电压 Set 操作方法, 在每一级 CF 生长出后, 降低后续施加在 ReRAM 存储单元上的电压, 可起到控制流经上下电极通路电流稳定, 调节 CF 最终生长形状为近似均匀圆柱形的作用。此 CF 形状的控制直接影响到 ReRAM 的耐久性 (Endurance)、数据保持能力 (Data Retention) 以及高低阻值窗口 $R_{\text{off}}/R_{\text{on}}$ 等性能的改善。

图 11 所示为按照本发明一实施例的 Reset 操作的方法流程示意图。以下基于图 11、图 3 以及图 5 所示实施例的 Reset 操作信号具体描述该 Reset 操作方法过程。

首先, 步骤 S210, 写使能信号 WEN 置“1”, 表示写操作电路准备开始进行写操作。

进一步, 步骤 S220, 接收到写 DATA=0 的数据信号(DATA), 表示此时需要进行 Reset 操作, 同时 n 置为 1。此时, 控制逻辑模块 340 根据 DATA 信号使能写操作信号生成模块 350 生成如图 5 所示的 Reset 操作信号 91 (包括预操作信号) 以在存储单元 371 上施加激励。

进一步, 步骤 S330, $V_{\text{reset}}=V1$, 也即将 Reset 操作信号 91 的预操作信号 91_1 施加在存储单元 371 上, 预操作信号 91_1 的电压值大小为 $V1$ 。在此步骤中, DATA=0 同时作用于极性选择模块 360, DATA=0 时写操作电压 V_{write} 由 SL 方向加在 371 上, 当然, 在单极性写操作的情况下, 写操作电压 V_{write} 由 BL 方向加在 371 上。

进一步, 步骤 S240, 监测是否发生开始由 LRS 向 HRS 转换, 在一实例中, 当动态检测的 I_{write} 小于某一预定值 I_{reset1} (I_{reset1} 大于存储单

元被 Reset 成功后的电流)时, 表明此时存储单元 371 开始发生状态转换, 也即开始由 LRS 向 HRS 转换, 反馈输出信号 FB1。在又一实例中, 具体可以通过边沿检测电路判断是否动态检测到电阻转换边沿, 即如图 11 所示, 当动态检测的 I_{write} 发生变化时(Reset 过程 I_{write} 稍微变小), 表明此时存储单元 371 开始发生状态转换, 也即开始由 LRS 向 HRS 转换, 边沿检测电路检测到电压的下降边沿, 反馈输出信号 FB1。

如果一直未监测到开始由 LRS 向 HRS 转换, 表示该存储单元失效, 结束 Reset 过程。

进一步, 步骤 S250, $V_{\text{write}}=V2$, $V2$ 小于 $V1$, 也即从预操作信号 91₁ 的电压 $V1$ 下降至信号 91₂ 的电压 $V2$, 也即转换操作信号的初始电压 $V2$, 准备开始形成阶梯上升的转换操作信号。

步骤 S260, 动态检测 Reset 操作是否成功。具体地, 当动态检测的 I_{write} 小于某一预定值 I_{reset2} (I_{reset2} 为存储单元操作成功后写通路中的电流值)表明存储单元 371 被 Reset 操作成功, 反馈信号 FB2 有效, 从而通过逻辑控制模块 340, 控制写操作信号生成模块 350 切断后续的 Reset 操作信号的转换操作信号, Reset 操作信号终止, 结束 Reset 过程。如果没有检测到 I_{write} 小于某一预定值 I_{reset2} , 则继续降低 Reset 操作信号的电压, 也即进行步骤 S270、S280。

进一步, 步骤 S270, 对 Reset 信号进行阶梯上升, 例如, 由预操作信号 91₂ 阶梯上升形成信号 91₃, 信号 91₃ 用来继续对存储单元进行由 LRS 向 HRS 转换的 Reset 操作过程。阶梯上升的幅度 ΔV 不是限制性的, 例如可以为 0.1 伏。

进一步, 步骤 S280 中的 N 表示 Reset 操作信号的阶梯下降的最多次, 如果 $n \geq N$, 表示该存储单元可能难以 Reset 操作成功, 终止生成 Reset 操作信号, 终止 Reset 操作过程。

以上步骤 S260、S270、S280 的循环执行多次, 可以形成连续阶梯上升的转换操作信号, 连续阶梯上升的转换操作信号被偏置在存储单元 371 上, 直到 Reset 操作成功, 立即终止产生 Reset 操作信号, 避免在 Reset 操作成功后避免多余的写激励信号。这样, Reset 操作后不会受写激励信号影响, 有利于提高存储性能, 而且减小额外的功耗。

图 12 所示为按照本发明又一实施例的 Reset 操作的方法流程示意图。以下基于图 12、图 3 以及图 6 所示实施例的 Reset 操作信号具体

描述该 Reset 操作方法过程。

首先，步骤 S410，写使能信号 WEN 置“1”，表示写操作电路准备开始进行写操作。

进一步，步骤 420，接收到写 DATA =0 的数据信号(DATA)，表示
5 此时需要进行 Reset 操作，同时 n 置为 1。此时，控制逻辑模块 340 根据 DATA 信号使能写操作信号生成模块 350 生成如图 5 所示的 Reset 操作信号 96（包括预操作信号 96_1 ）以在存储单元 371 上施加激励。

进一步，步骤 S430， $V_{\text{reset}}=V1$ ，也即开始将 Reset 操作信号 96 的
10 预操作信号 96_1 （阶梯上升的预操作信号 96_1 的第一阶梯电压）施加在存储单元 371 上，预操作信号 96_1 的初始电压值大小为 V1。在此步骤中，DATA=0 同时作用于极性选择模块 360，DATA=0 时写操作电压 V_{write} 由 SL 方向加在 371 上，当然，在单极性写操作的情况下，写操作电压 V_{write} 由 BL 方向加在 371 上。

进一步，步骤 S440，监测是否发生开始由 LRS 向 HRS 转换，在
15 一实例中，当动态检测的 I_{write} 小于某一预定值 I_{reset1} (I_{reset1} 大于存储单元被 Reset 成功后的电流)时，表明此时存储单元 371 开始发生状态转换，也即开始由 LRS 向 HRS 转换，反馈输出信号 FB1。在又一实例中，具体可以通过边沿检测电路判断是否动态检测到电阻转换边沿，即如图 11 所示，当动态检测的 I_{write} 发生变化时(Reset 过程 I_{write} 稍微变小)，
20 表明此时存储单元 371 开始发生状态转换，也即开始由 LRS 向 HRS 转换，边沿检测电路检测到电压的下降边沿，反馈输出信号 FB1。

如果在预操作信号 96_1 的电压等于 V1 的时段下未监测到开始由 LRS 向 HRS 转换，则进入步骤 S450、S460。

进一步，步骤 S450， $V1=V1+\Delta V$ ，也即对预操作信号 96_1 进行阶
25 梯上升，在 $n < N$ 的情况下（步骤 S460），返回步骤 S440。这样步骤 S440、S450、S460 可以循环执行，直到步骤 S440 判断为“是”。步骤 S460 中，如果 $n \geq N$ ，表示该存储单元可能难以 Reset 操作成功，终止生成 Reset 操作信号，终止 Reset 操作过程。

在步骤 S440 判断为“是”的情况下，继续进入步骤 S470，动态检测
30 Reset 操作是否成功。具体地，存储单元 371 被偏置电压恒定的转换操作信号，其电压等于预操作信号 96_1 的最大电压值，当动态检测的 I_{write} 小于某一预定值 I_{reset2} (I_{reset2} 为存储单元操作成功后写通路中的电流值)

表明存储单元 371 被 Reset 操作成功，反馈信号 FB2 有效，从而通过逻辑控制模块 340，控制写操作信号生成模块 350 切断后续的转换操作信号，Reset 操作信号终止，结束 Reset 过程，因此，在该过程中，可能随时切断的 Reset 操作信号的转换操作信号。如果没有检测到 I_{write} 小于某一预定值 I_{reset2} ，则进入步骤 S480，判断 Reset 操作时间是否结束，如果 Reset 操作时间长于预定时间，则表示该存储单元不能 Reset 操作成功，终止 Reset 操作，如果判断为否，则继续偏置 Reset 操作信号，返回步骤 S470，直到 Reset 操作成功。

在以上实施例的写操作方法以及实现该写操作方法的 ReRAM 中，在预操作信号的偏置下监测开始由 HRS/LRS 向 LRS /HRS 转换的发生与否，来提前控制转换操作信号的变化，也即提前改变置位/复位操作方式，这样，可以优化存储单元的存储介质中的导电熔丝的形状，写操作对 ReRAM 的存储单元的存储性能造成的伤害小，从而提高存储器的性能，例如，在高阻态和/或低阻态的阻值的一致性、高低阻值窗口 $R_{\text{off}}/R_{\text{on}}$ 、数据保持特性等方面都能够有所改善。

需要理解的是，在本发明的 ReRAM 中，可以进行单极性的置位和复位操作，也可以进行双极性的置位和复位操作。

需要说明的是，以上述及的阶梯变化的信号中，每一级电压幅度、宽度、总阶梯数目全部是可调的，它们可以通过对一批存储器所测试的电学参数的实际统计结果进行调整。

将理解，当据称将部件“连接”或“耦接”到另一个部件时，它可以直接连接或耦接到另一个部件或可以存在中间部件。

以上例子主要说明了本发明的 ReRAM 以及其写操作方法。尽管只对其中一些本发明的实施方式进行了描述，但是本领域普通技术人员应当了解，本发明可以在不偏离其主旨与范围内以许多其他的形式实施，例如，电压的上升与下降是线性变化实现的，或者电压的上升与下降是通过非连续的电压脉冲实现阶梯变化的。因此，所展示的例子与实施方式被视为示意性的而非限制性的，在不脱离如所附各权利要求所定义的本发明精神及范围的情况下，本发明可能涵盖各种的修改与替换。

权 利 要 求

1. 一种电阻型随机读取存储器，其特征在于，包括：

5 写操作信号生成模块（350），其用于至少生成置位（Set）/复位（Reset）操作信号的预操作信号以及电压逐渐下降/上升的转换操作信号；以及

10 开始转换监测模块（310），其用于判断被偏置有所述预操作信号的电阻型随机读取存储器的存储单元是否发生开始由高阻态/低阻态向低阻态/高阻态转换，并在发生开始由高阻态/低阻态向低阻态/高阻态转换时输出第一反馈信号（FB1）；

其中，所述写操作信号（350）生成模块基于所述第一反馈信号（FB1）生成所述转换操作信号并将其偏置在所述存储单元上以继续进行所述由高阻态/低阻态向低阻态/高阻态转换的置位/复位操作过程。

15 2. 如权利要求 1 所述的电阻型随机读取存储器，其特征在于，所述开始转换监测模块（310）还被配置用于监测置位/复位操作是否成功、并在监测到成功进行置位/复位操作时输出第二反馈信号（FB2）；

并且，所述写操作信号（350）生成模块基于所述第二反馈信号（FB2）终止生成所述转换操作信号。

20 3. 如权利要求 1 或 2 所述的电阻型随机读取存储器，其特征在于，所述开始转换监测模块（310）包括：

写通路电流检测器（311），其用于动态检测在偏置置位/复位操作信号于被选中的存储单元上时写通路上的写电流（ I_{write} ）；以及

25 边沿检测电路，其至少用于监测出发生开始由高阻态/低阻态向低阻态/高阻态转换并输出所述第一反馈信号（FB1）；

其中，所述写通路电流检测器（311）基于所述写电流（ I_{write} ）输出在偏置置位/复位操作信号于被选中的存储单元上时从写通路所检测的电压信号（ V_{detect} ），该检测的电压信号（ V_{detect} ）被输入至所述边沿检测电路。

30 4. 如权利要求 3 所述的电阻型随机读取存储器，其特征在于，所述边沿检测电路包括微分电路（312）和第一比较器（313）。

5. 如权利要求 3 所述的电阻型随机读取存储器，其特征在于，所

述边沿检测电路还用于监测置位/复位操作是否成功、并在监测到成功进行置位/复位操作时输出第二反馈信号 (FB2)。

6. 如权利要求 1 或 2 所述的电阻型随机读取存储器, 其特征在于, 所述开始转换监测模块 (310) 包括:

- 5 写通路电流检测器 (311), 其用于动态检测在偏置置位/复位操作信号于被选中的存储单元上时写通路上的写电流 (I_{write}); 以及
 第二比较器 (314);

 其中, 所述写通路电流检测器 (311) 基于所述写电流 (I_{write}) 输出在偏置置位/复位操作信号于被选中的存储单元上时从写通路所检测的电压信号 (V_{detect}), 该检测的电压信号 (V_{detect}) 被输入至第二比较器 (314), 所述第二比较器 (314) 将该检测的电压信号 (V_{detect}) 与第一预定值 ($I_{\text{set1}}/I_{\text{Reset1}}$) 进行比较, 在该检测的电压信号 (V_{detect}) 大于/小于第一预定值 ($I_{\text{set1}}/I_{\text{Reset1}}$) 时, 表示发生开始由高阻态/低阻态向低阻态/高阻态转换, 所述第二比较器 (314) 输出所述第一反馈信号
15 (FB1)。

 7. 如权利要求 6 所述的电阻型随机读取存储器, 其特征在于, 所述第二比较器 (314) 被配置为将该检测的电压信号 (V_{detect}) 与第二预定值 ($I_{\text{set2}}/I_{\text{Reset2}}$) 进行比较, 在该检测的电压信号 (V_{detect}) 大于/小于第二预定值 ($I_{\text{set2}}/I_{\text{Reset2}}$) 时, 表示置位/复位操成功, 所述第二比较器
20 (314) 输出第二反馈信号 (FB2)。

8. 如权利要求 1 所述的电阻型随机读取存储器, 其特征在于, 所述预操作信号的电压值恒定或者电压值逐渐上升。

9. 如权利要求 8 所述的电阻型随机读取存储器, 其特征在于, 所述预操作信号的最大电压值小于所述存储单元的 Set 电压/Reset 电压。

25 10. 如权利要求 1 所述的电阻型随机读取存储器, 其特征在于, 所述电压逐渐下降/上升的转换操作信号为连续阶梯下降/上升的转换操作信号。

 11. 如权利要求 10 所述的电阻型随机读取存储器, 其特征在于, 在置位操作时, 所述转换操作信号从所述预操作信号连续阶梯下降。

30 12. 如权利要求 10 所述的电阻型随机读取存储器, 其特征在于, 在复位操作时, 所述转换操作信号从所述预操作信号下降至初始阶梯电压再连续阶梯上升。

13. 一种电阻型随机读取存储器的写操作方法，其特征在于，在所述写操作方法的置位（Set）/复位（Reset）操作过程中，包括以下步骤：

偏置置位/复位操作信号的预操作信号于所述电阻型随机读取存储器的存储单元（371）；

5 判断是否发生开始由高阻态/低阻态向低阻态/高阻态转换，如果判断为“是”，则输出第一反馈信号（FB1）；以及

基于所述第一反馈信号（FB1）生成电压逐渐下降/上升的转换操作信号，并将所述转换操作信号偏置在所述存储单元上以继续进行所述由高阻态/低阻态向低阻态/高阻态转换的置位/复位操作过程。

10 14. 如权利要求 13 所述的写操作方法，其特征在于，在继续进行所述置位/复位操作过程中，判断置位/复位操作是否成功，并在判断为成功进行置位/复位操作时输出第二反馈信号（FB2）以终止所述置位/复位操作。

15 15. 如权利要求 13 或 14 所述的写操作方法，其特征在于，在判断是否发生开始由高阻态/低阻态向低阻态/高阻态转换的过程中：

动态检测在偏置置位/复位操作信号于被选中的存储单元上时写通路上的写电流（ I_{write} ）；以及

20 基于所述写电流（ I_{write} ）从写通路检测在偏置置位/复位操作信号于被选中的存储单元上时的电压信号（ V_{detect} ），基于该检测的电压信号（ V_{detect} ）的变化，输出所述第一反馈信号（FB1）。

16. 如权利要求 15 所述的写操作方法，其特征在于，在继续进行所述置位/复位操作过程中，基于该检测的电压信号（ V_{detect} ）的上升/下降边沿，判断置位/复位操作是否成功、并在判断为成功进行置位/复位操作时输出第二反馈信号（FB2）以终止所述置位/复位操作。

25 17. 如权利要求 13 或 14 所述的写操作方法，其特征在于，在判断是否发生开始由高阻态/低阻态向低阻态/高阻态转换的过程中：

动态检测在偏置置位/复位操作信号于被选中的存储单元上时写通路上的写电流（ I_{write} ）；

30 基于所述写电流（ I_{write} ）从写通路检测在偏置置位/复位操作信号于被选中的存储单元上时的电压信号（ V_{detect} ）；以及

将该检测的电压信号（ V_{detect} ）与第一预定值（ $I_{\text{set1}}/I_{\text{Reset1}}$ ）进行比较，在该检测的电压信号（ V_{detect} ）大于/小于第一预定值（ $I_{\text{set1}}/I_{\text{Reset1}}$ ）

时，表示发生开始由高阻态/低阻态向低阻态/高阻态转换。

18. 如权利要求 17 所述的写操作方法，其特征在于，在继续进行所述置位/复位操作过程中，将该检测的电压信号 (V_{detect}) 与第二预定值 ($I_{\text{set2}}/I_{\text{Reset2}}$) 进行比较，在该检测的电压信号 (V_{detect}) 大于/小于第二预定值 ($I_{\text{set2}}/I_{\text{Reset2}}$) 时，判断为置位/复位操成功，从而输出第二反馈信号 (FB2) 以终止所述置位/复位操作。

19. 如权利要求 13 所述的写操作方法，其特征在于，所述预操作信号的电压值恒定或者电压值逐渐上升。

20. 如权利要求 19 所述的写操作方法，其特征在于，所述预操作信号的最大电压值小于所述存储单元的 Set 电压/Reset 电压。

21. 如权利要求 13 所述的写操作方法，其特征在于，所述电压逐渐下降/上升的转换操作信号为连续阶梯下降/上升的转换操作信号。

22. 如权利要求 21 所述的写操作方法，其特征在于，在置位操作时，所述转换操作信号从所述预操作信号连续阶梯下降。

23. 如权利要求 21 所述的写操作方法，其特征在于，在复位操作时，所述转换操作信号从所述预操作信号下降至初始阶梯电压再连续阶梯上升。

24. 一种电阻型随机读取存储器，其特征在于，包括：

写操作信号生成模块，其用于至少生成复位 (Reset) 操作信号的电压逐渐上升的预操作信号以及复位操作信号的转换操作信号；以及

开始转换监测模块，其用于判断被偏置有所述预操作信号的电阻型随机读取存储器的存储单元是否发生开始由低阻态向高阻态转换，并在发生开始由低阻态向高阻态转换时输出第一反馈信号；

其中，所述写操作信号生成模块基于所述第一反馈信号终止所述预操作信号的上升过程并基本维持输出电平以生成所述转换操作信号，并将所述转换操作信号偏置在所述存储单元上以继续进行所述由低阻态向高阻态转换的复位操作过程。

25. 如权利要求 24 所述的电阻型随机读取存储器，其特征在于，所述开始转换监测模块 (310) 还被配置用于监测复位操作是否成功、并在监测到成功进行复位操作时输出第二反馈信号 (FB2)；

并且，所述写操作信号（350）生成模块基于所述第二反馈信号（FB2）终止生成所述转换操作信号。

26. 如权利要求 24 或 25 所述的电阻型随机读取存储器，其特征在于，所述开始转换监测模块（310）包括：

5 写通路电流检测器（311），其用于动态检测在偏置复位操作信号于被选中的存储单元上时写通路上的写电流（ I_{write} ）；以及

边沿检测电路，其至少用于监测出发生开始由低阻态向高阻态转换并输出所述第一反馈信号（FB1）；

10 其中，所述写通路电流检测器（311）基于所述写电流（ I_{write} ）输出在偏置复位操作信号于被选中的存储单元上时从写通路所检测的电压信号（ V_{detect} ），该检测的电压信号（ V_{detect} ）被输入至所述边沿检测电路。

27. 如权利要求 26 所述的电阻型随机读取存储器，其特征在于，所述边沿检测电路包括微分电路（312）和第一比较器（313）。

15 28. 如权利要求 26 所述的电阻型随机读取存储器，其特征在于，所述边沿检测电路还用于监测复位操作是否成功、并在监测到成功进行复位操作时输出第二反馈信号（FB2）。

29. 如权利要求 24 或 25 所述的电阻型随机读取存储器，其特征在于，所述开始转换监测模块（310）包括：

20 写通路电流检测器（311），其用于动态检测在偏置复位操作信号于被选中的存储单元上时写通路上的写电流（ I_{write} ）；以及

第二比较器（314）；

25 其中，所述写通路电流检测器（311）基于所述写电流（ I_{write} ）输出在偏置复位操作信号于被选中的存储单元上时从写通路所检测的电压信号（ V_{detect} ），该检测的电压信号（ V_{detect} ）被输入至第二比较器（314），所述第二比较器（314）将该检测的电压信号（ V_{detect} ）与第一预定值（ I_{Reset1} ）进行比较，在该检测的电压信号（ V_{detect} ）小于第一预定值（ I_{Reset1} ）时，表示发生开始由低阻态向高阻态转换，所述第二比较器（314）输出所述第一反馈信号（FB1）。

30 30. 如权利要求 29 所述的电阻型随机读取存储器，其特征在于，所述第二比较器（314）被配置为将该检测的电压信号（ V_{detect} ）与第二预定值（ I_{Reset2} ）进行比较，在该检测的电压信号（ V_{detect} ）小于第二预

定值 ($I_{\text{Reset}2}$) 时, 表示复位操成功, 所述第二比较器 (314) 输出第二反馈信号 (FB2)。

31. 如权利要求 24 所述的电阻型随机读取存储器, 其特征在于, 所述预操作信号为连续阶梯上升的信号。

5 32. 如权利要求 31 所述的电阻型随机读取存储器, 其特征在于, 所述预操作信号的最大电压值小于所述存储单元的 Reset 电压。

33. 一种电阻型随机读取存储器的写操作方法, 其特征在于, 在所述写操作方法的复位 (Reset) 操作过程中, 包括以下步骤:

10 偏置复位操作信号的预操作信号于所述电阻型随机读取存储器的存储单元, 其中所述预操作信号的电压逐渐上升;

 判断是否发生开始由低阻态向高阻态转换, 如果判断为“是”, 则输出第一反馈信号; 以及

 基于所述第一反馈信号终止所述预操作信号的上升过程并基本维持输出电平以生成所述转换操作信号, 并将所述转换操作信号偏置在
15 所述存储单元上以继续进行所述由低阻态向高阻态转换的复位操作过程。

34. 如权利要求 33 所述的写操作方法, 其特征在于, 在继续进行所述复位操作过程中, 判断复位操作是否成功, 并在判断为成功进行复位操作时输出第二反馈信号 (FB2) 以终止所述复位操作。

20 35. 如权利要求 33 或 34 所述的写操作方法, 其特征在于, 在判断是否发生开始由低阻态向高阻态转换的过程中:

 动态检测在偏置复位操作信号于被选中的存储单元上时写通路上的写电流 (I_{write}); 以及

 基于所述写电流 (I_{write}) 从写通路检测在偏置复位操作信号于被选
25 中的存储单元上时的电压信号 (V_{detect}), 基于该检测的电压信号 (V_{detect}) 的变化, 输出所述第一反馈信号 (FB1)。

36. 如权利要求 35 所述的写操作方法, 其特征在于, 在继续进行所述复位操作过程中, 基于该检测的电压信号 (V_{detect}) 的下降边沿, 判断复位操作是否成功、并在判断为成功进行复位操作时输出第二反
30 馈信号 (FB2) 以终止所述复位操作。

37. 如权利要求 33 或 34 所述的写操作方法, 其特征在于, 在判断是否发生开始由低阻态向高阻态转换的过程中:

动态检测在偏置复位操作信号于被选中的存储单元上时写通路上的写电流 (I_{write}) ;

基于所述写电流 (I_{write}) 从写通路检测在偏置复位操作信号于被选中的存储单元上时的电压信号 (V_{detect}) ; 以及

- 5 将该检测的电压信号 (V_{detect}) 与第一预定值 (I_{Reset1}) 进行比较, 在该检测的电压信号 (V_{detect}) 小于第一预定值 (I_{Reset1}) 时, 表示发生开始由低阻态向高阻态转换。

38. 如权利要求 37 所述的写操作方法, 其特征在于, 在继续进行所述复位操作过程中, 将该检测的电压信号 (V_{detect}) 与第二预定值
10 (I_{Reset2}) 进行比较, 在该检测的电压信号 (V_{detect}) 小于第二预定值 (I_{Reset2}) 时, 判断为复位操成功, 从而输出第二反馈信号 (FB2) 以终止所述复位操作。

39. 如权利要求 33 所述的电阻型随机读取存储器, 其特征在于, 所述预操作信号为连续阶梯上升的信号。

- 15 40. 如权利要求 39 所述的电阻型随机读取存储器, 其特征在于, 所述预操作信号的最大电压值小于所述存储单元的 Reset 电压。

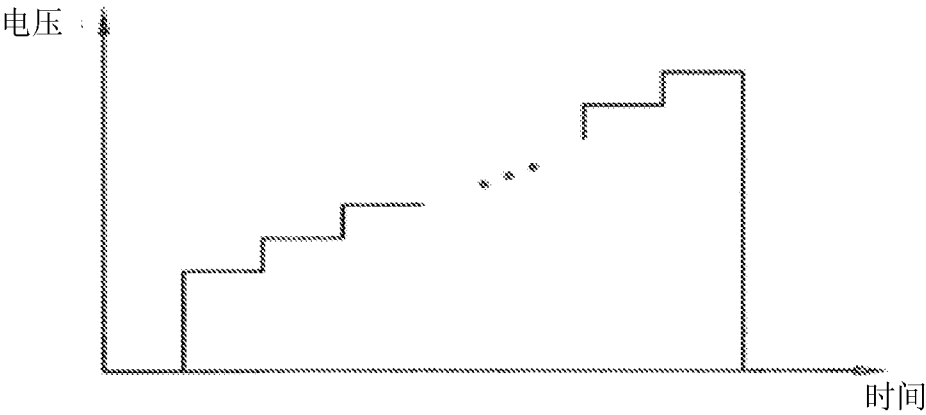


图 1

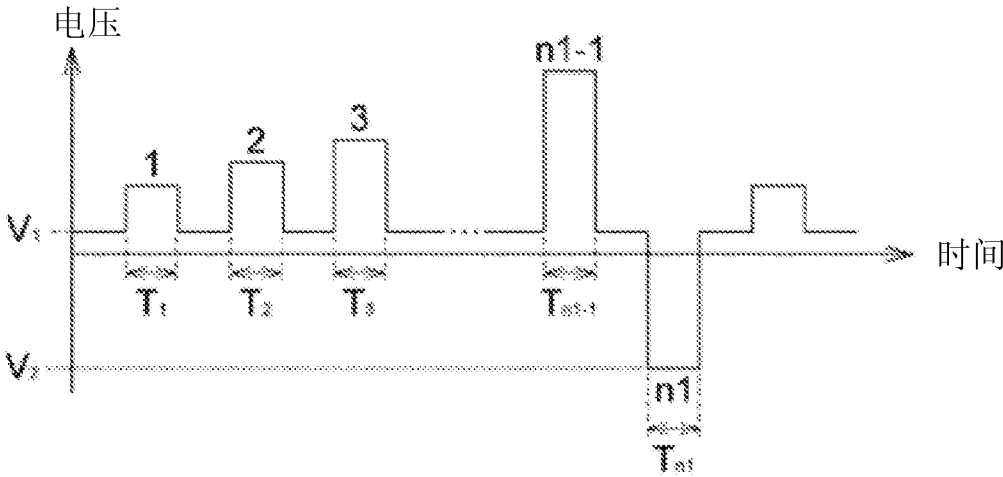


图 2

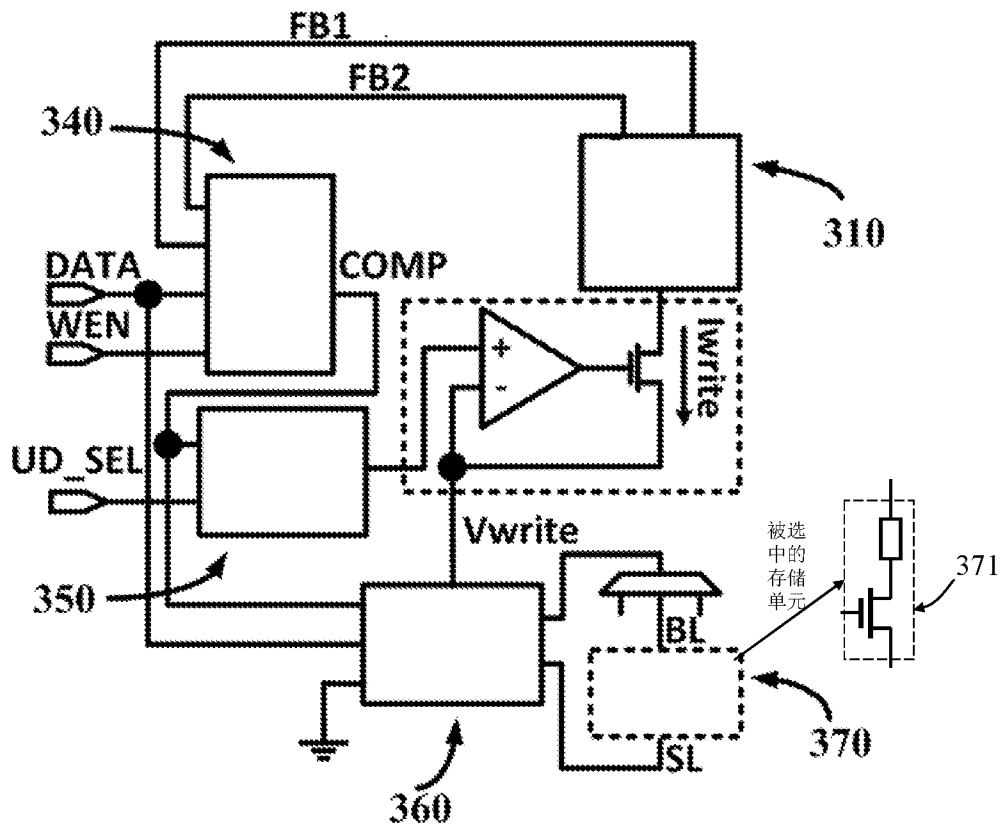


图 3

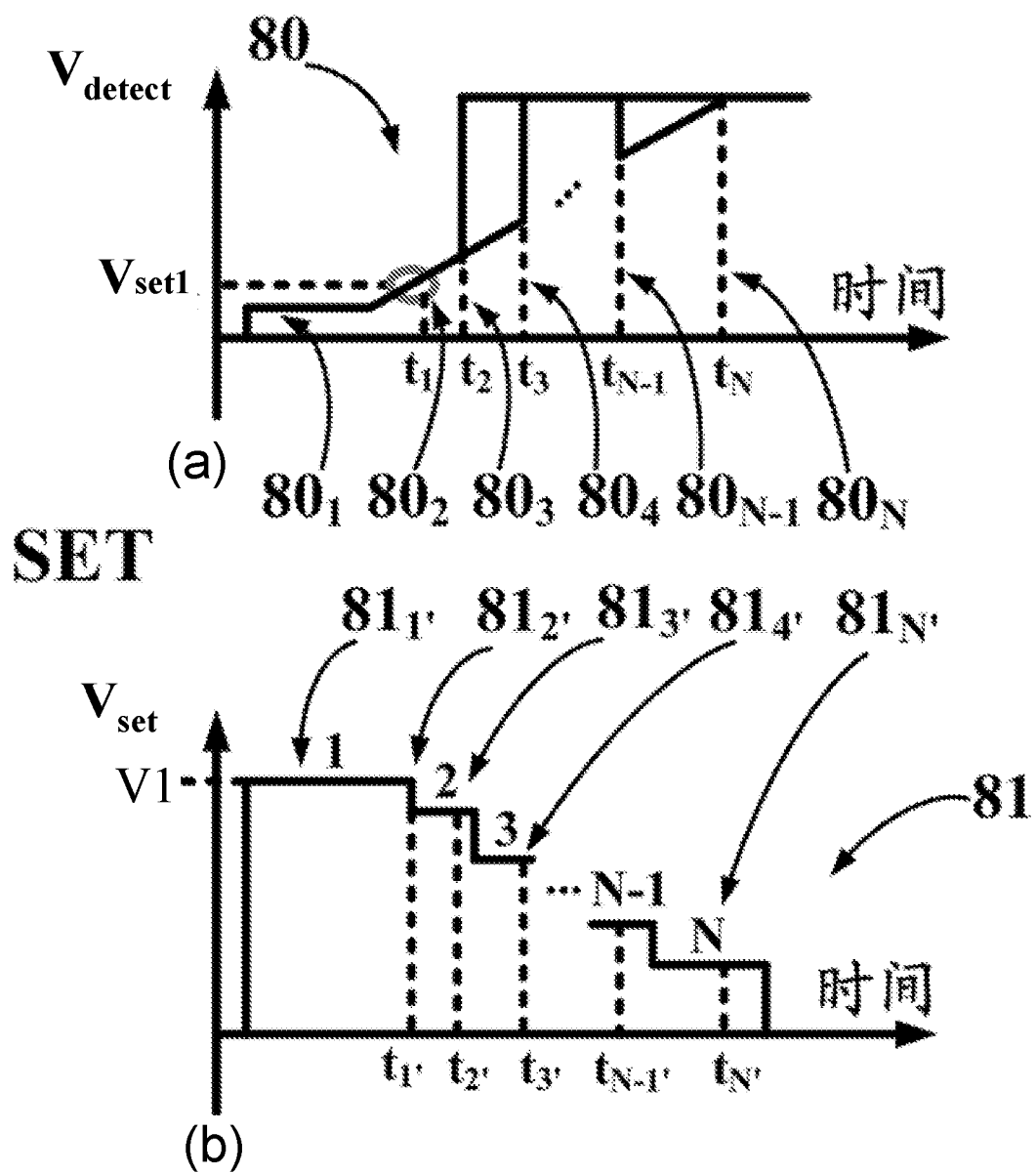


图 4

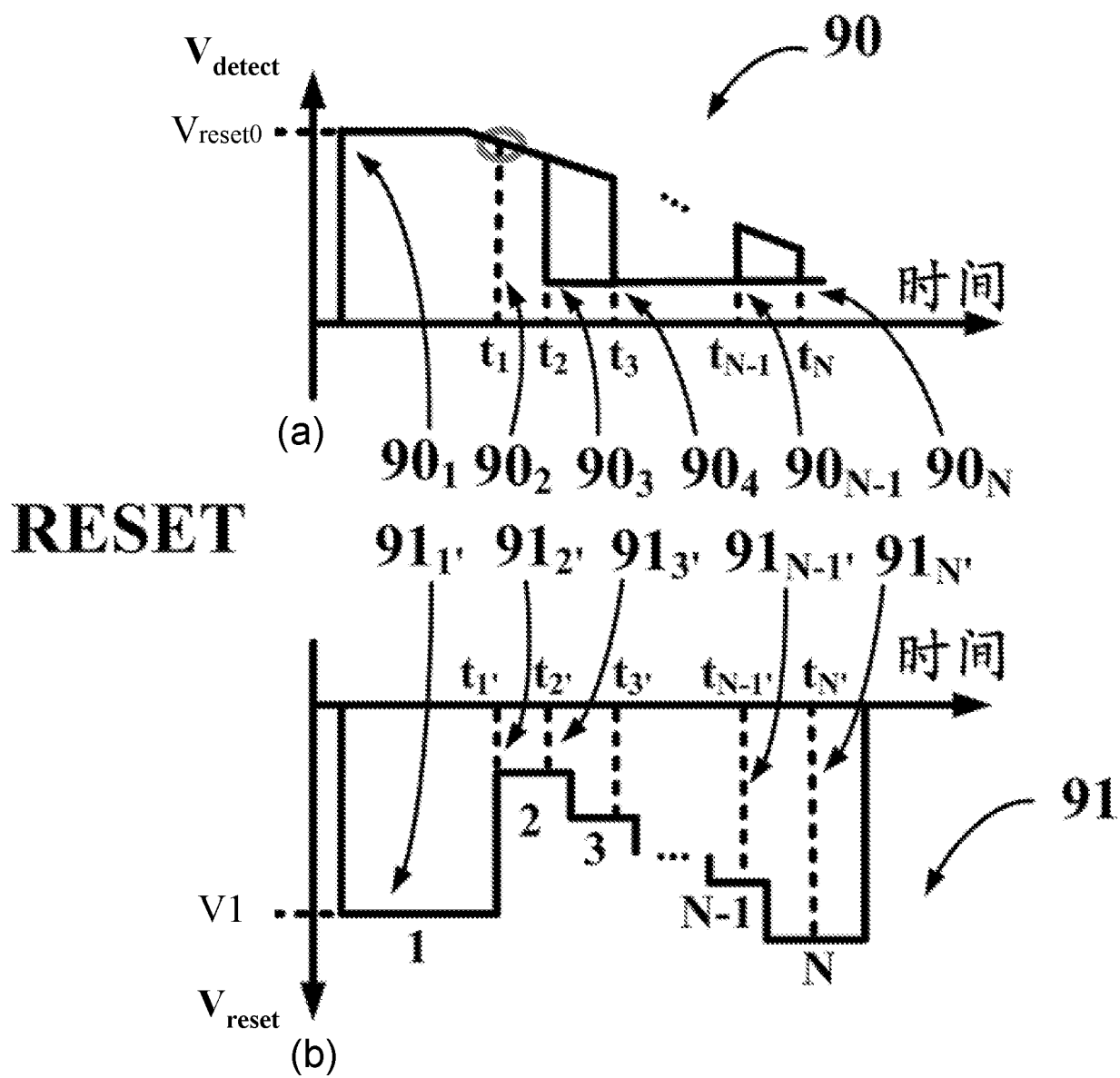


图 5

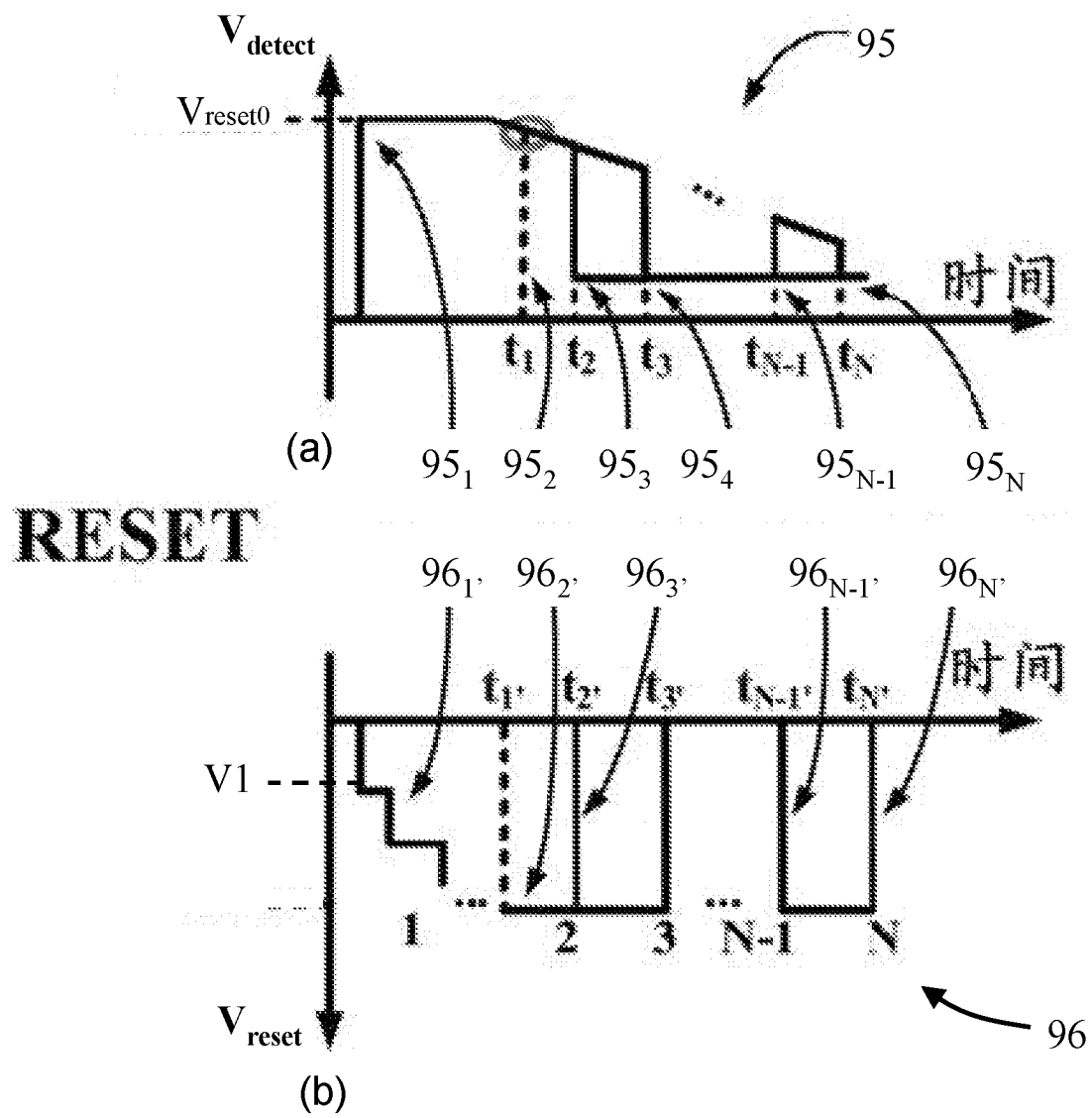


图 6

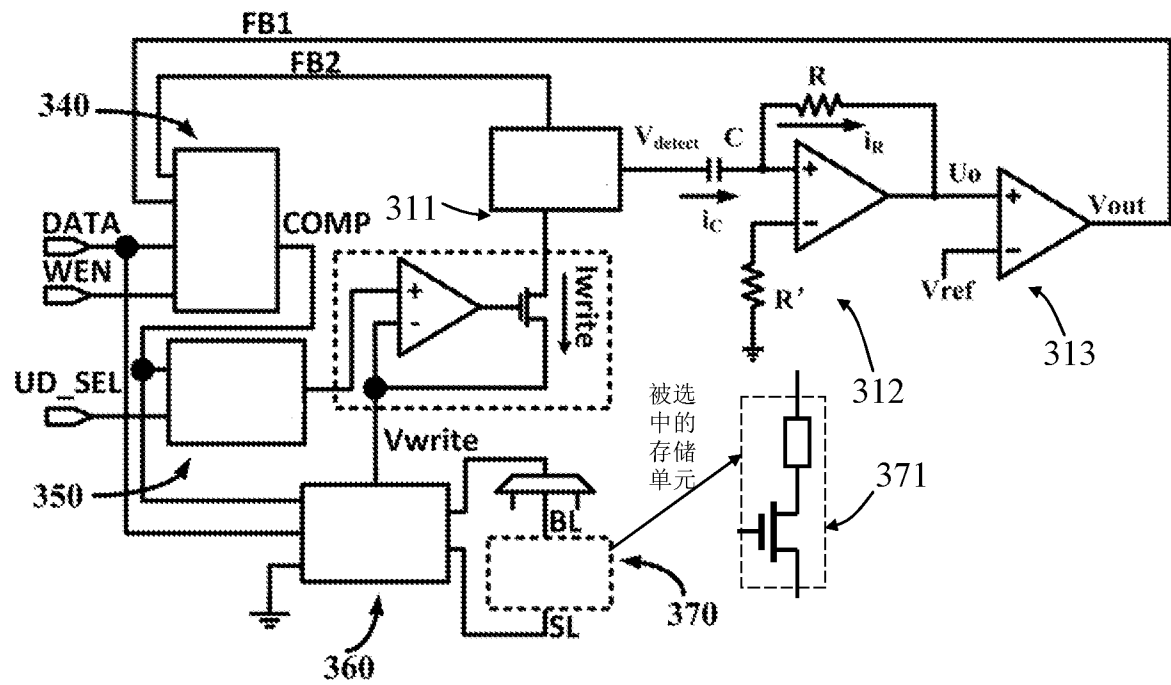


图 7

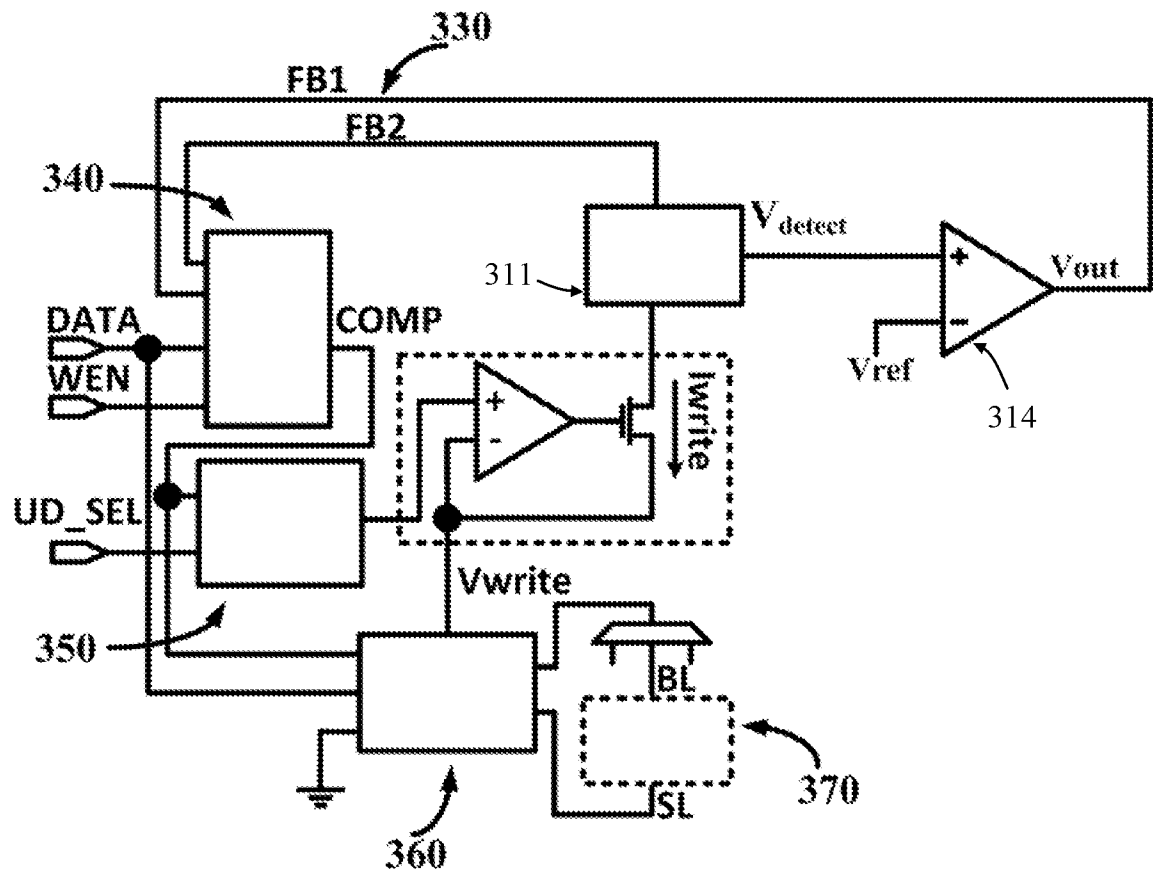


图 8

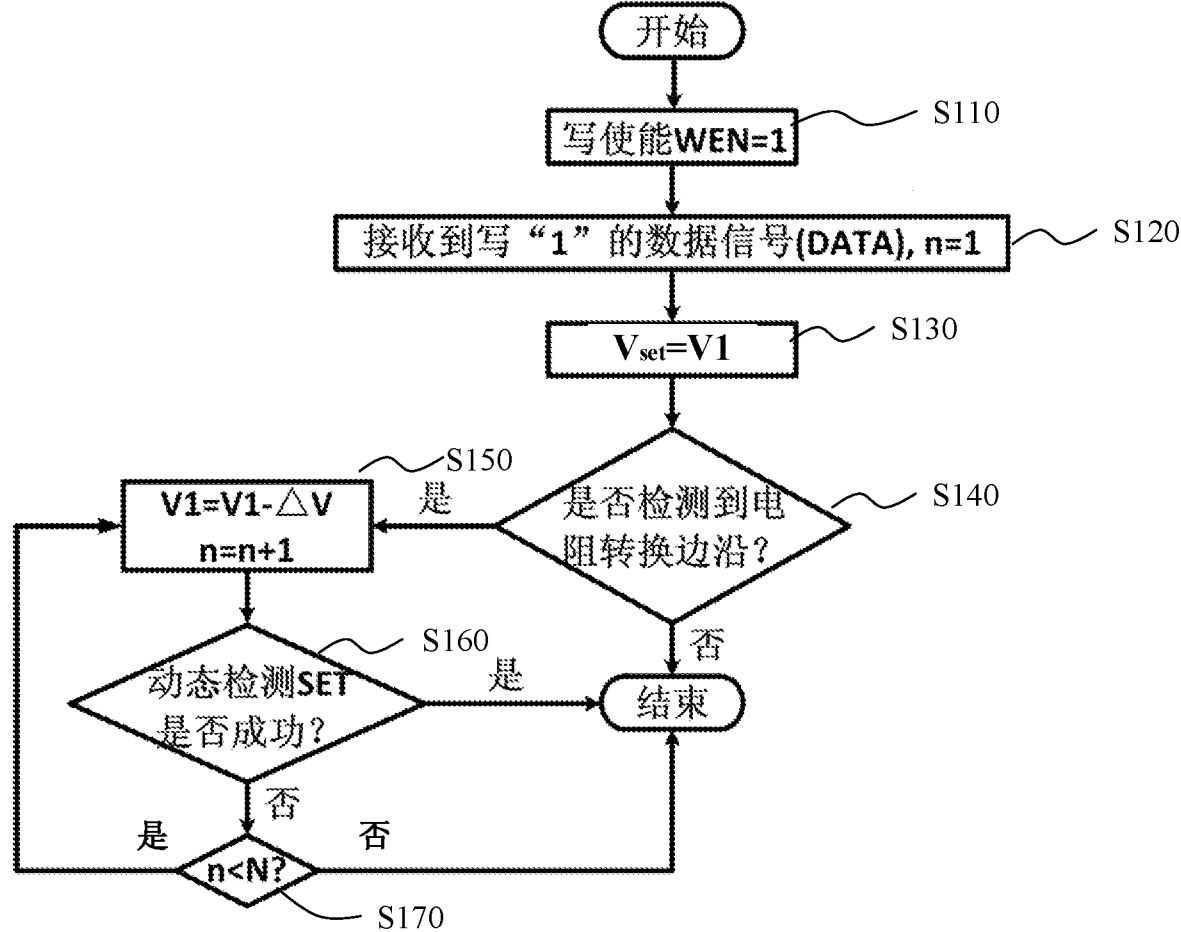


图 9

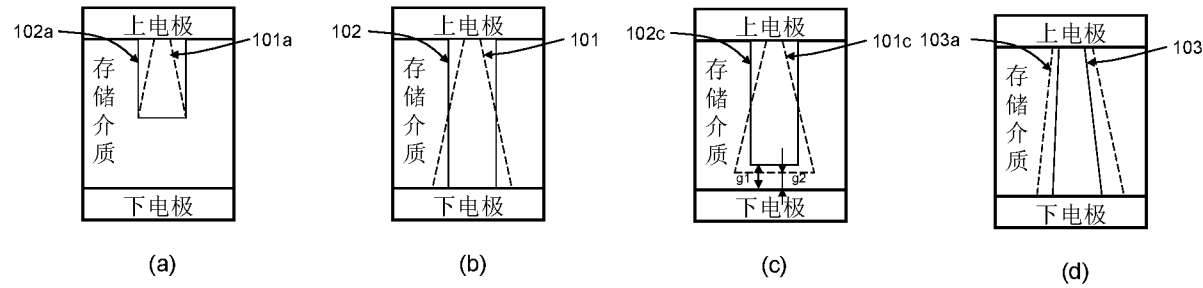


图 10

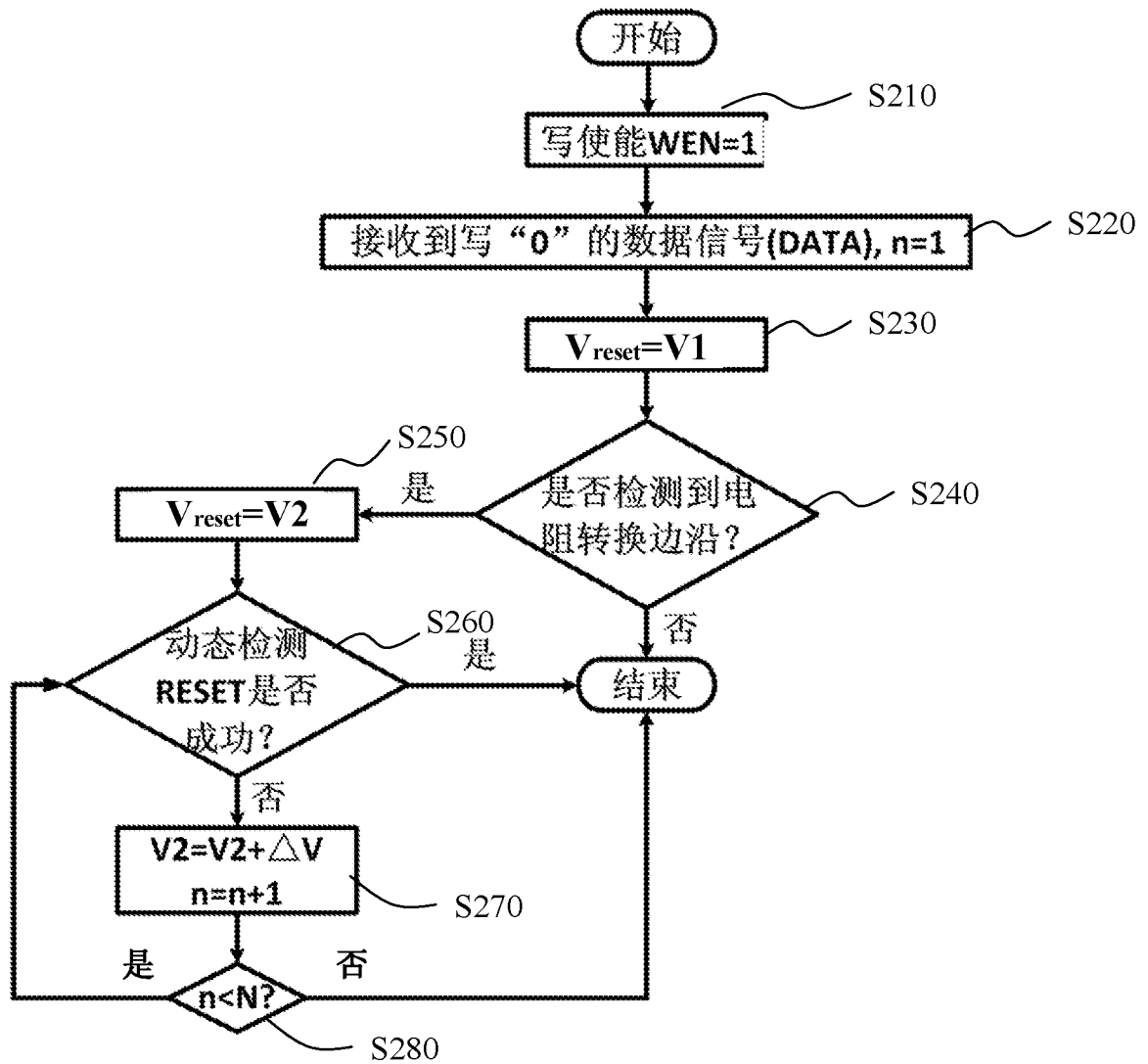


图 11

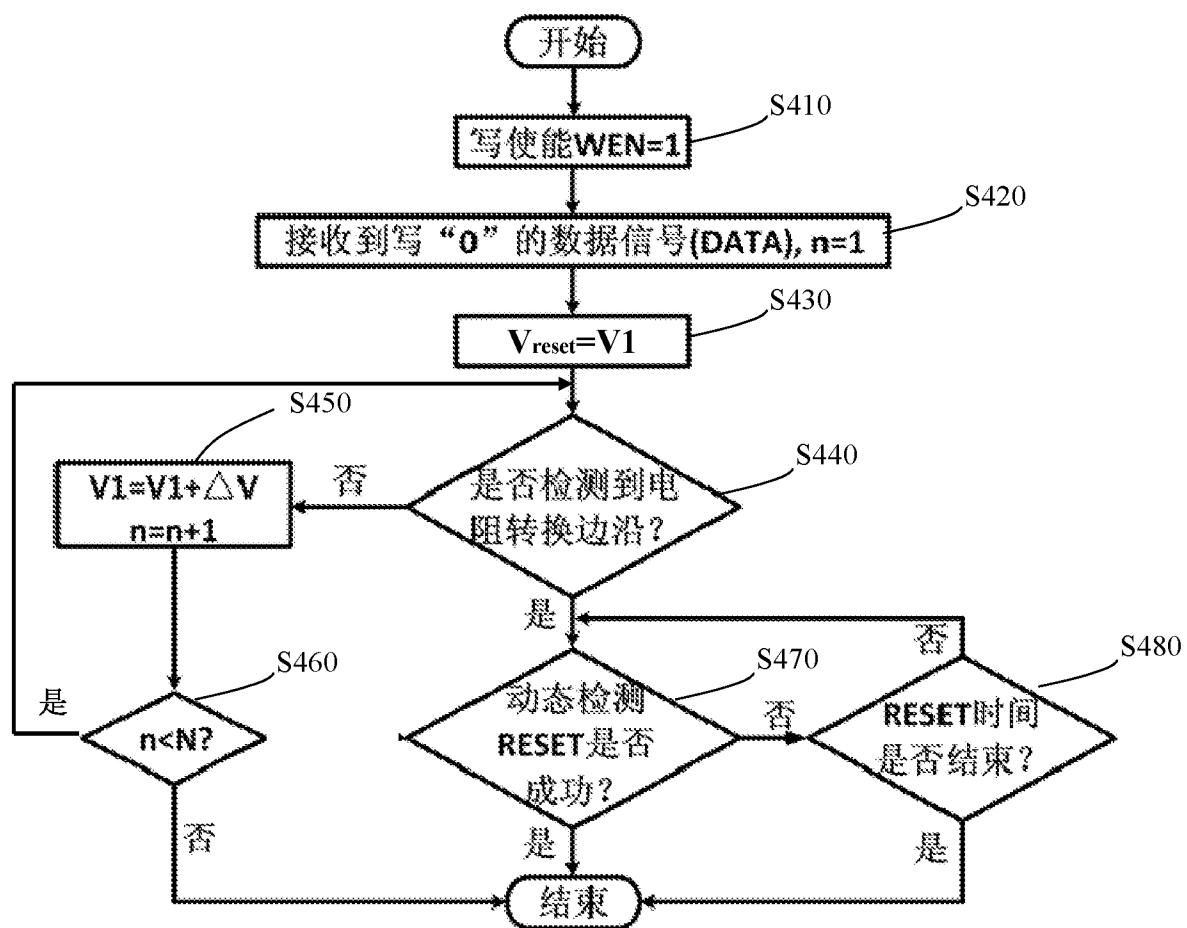


图 12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/081328

A. CLASSIFICATION OF SUBJECT MATTER

G11C 16/02(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, GOOGLE, ISI: resistive random access memory, store, gradual, ReRAM, RAM, switch w memory, DSWM, memory, set, reset, feedback, drastic, quickly, writ+, step, complet+, successful+, (low or high) w resistance

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Song, Y.L.et al.; "Reliability Significant Improvement of Resistive Switching Memory by Dynamic Self-adaptive Write Method", 2013 SYMPOSIUM ON VLSI TECHNOLOGY, vol. /, no. /, 13 June 2013 (13.06.2013), main body, column 1, lines 34-50, and figures 2-3	1-40
Y	CN 102129886 A (SEMICONDUCTOR MANUFACTURING INTERNATIONAL (SHANGHAI) CORPORATION), 20 July 2011 (20.07.2011), description, paragraphs 63-80 and 108-125, and figures 11a-13b	1-40
A	CN 103700404 A (YANGZHOU DAOYUAN MICROELECTRONICS CO., LTD.), 02 April 2014 (02.04.2014), the whole document	1-40
A	CN 103680602 A (FUDAN UNIVERSITY), 26 March 2014 (26.03.2014), the whole document	1-40
A	CN 102169720 A (FUDAN UNIVERSITY), 31 August 2011 (31.08.2011), the whole document	1-40

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 August 2015 (14.08.2015)	Date of mailing of the international search report 06 September 2015 (06.09.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YANG, Qingli Telephone No.: (86-10) 61648127

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2015/081328

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102129886 A	20 July 2011	None	
CN 103700404 A	02 April 2014	None	
CN 103680602 A	26 March 2014	None	
CN 102169720 A	31 August 2011	None	

国际检索报告

国际申请号

PCT/CN2015/081328

A. 主题的分类

G11C 16/02 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

G11C

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNPAT, WPI, EPDOC, CNKI, GOOGLE, ISI: 阻变存储器, 存储器, 存储, 写, 复位, 置位, 设置, 反馈, 回馈, 阶梯, 快速, 迅速, 逐渐, 完成, 成功, 高阻, 低阻, ReRAM, RAM, switch w memory, DSWM, memory, set, reset, feedback, drastic, quickly, writ+, step, complet+, successful+, (low or high) w resistance

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	Song, Y.L. 等. "Reliability Significant Improvement of Resistive Switching Memory by Dynamic Self-adaptive Write Method" 2013 Symposium on VLSI Technology, 第/卷, 第/期, 2013年 6月 13日 (2013 - 06 - 13), 正文第1栏第34-50行、附图2-3	1-40
Y	CN 102129886 A (中芯国际集成电路制造上海有限公司) 2011年 7月 20日 (2011 - 07 - 20) 说明书第63-80、108-125段、附图11a-13b	1-40
A	CN 103700404 A (扬州稻源微电子有限公司) 2014年 4月 2日 (2014 - 04 - 02) 全文	1-40
A	CN 103680602 A (复旦大学) 2014年 3月 26日 (2014 - 03 - 26) 全文	1-40
A	CN 102169720 A (复旦大学) 2011年 8月 31日 (2011 - 08 - 31) 全文	1-40

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 8月 14日

国际检索报告邮寄日期

2015年 9月 6日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局 (ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10) 62019451

授权官员

杨庆丽

电话号码 (86-10) 61648127

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/081328

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	102129886	A	2011年 7月 20日	无	
CN	103700404	A	2014年 4月 2日	无	
CN	103680602	A	2014年 3月 26日	无	
CN	102169720	A	2011年 8月 31日	无	