



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 202145549 A

(43)公開日：中華民國 110 (2021) 年 12 月 01 日

(21)申請案號：110113658

(22)申請日：中華民國 110 (2021) 年 04 月 15 日

(51)Int. Cl. : *H01L27/146 (2006.01)*

(30)優先權：2020/04/20 日本

2020-074995

(71)申請人：日商索尼半導體解決方案公司(日本) SONY SEMICONDUCTOR SOLUTIONS CORPORATION (JP)

日本

(72)發明人：榊田佳明 MASUDA, YOSHIKI (JP)；中食慎太郎 NAKAJIKI, SINTARO (JP)；山下和芳 YAMASHITA, KAZUYOSHI (JP)；栗原慎一郎 KURIHARA, SHINICHIRO (JP)；黒木章悟 KUROGI, SYOGO (JP)；上坂祐介 UESAKA, YUSUKE (JP)；坂元俊起 SAKAMOTO, TOSHIKI (JP)；河野広行 KAWANO, HIROYUKI (JP)；岩本政利 IWAMOTO, MASATOSHI (JP)；寺田尚史 TERADA, TAKASHI (JP)；小林進大 KOBAYASHI, SHINTA (JP)；荒井千広 ARAI, CHIHIRO (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：16 項 圖式數：67 共 122 頁

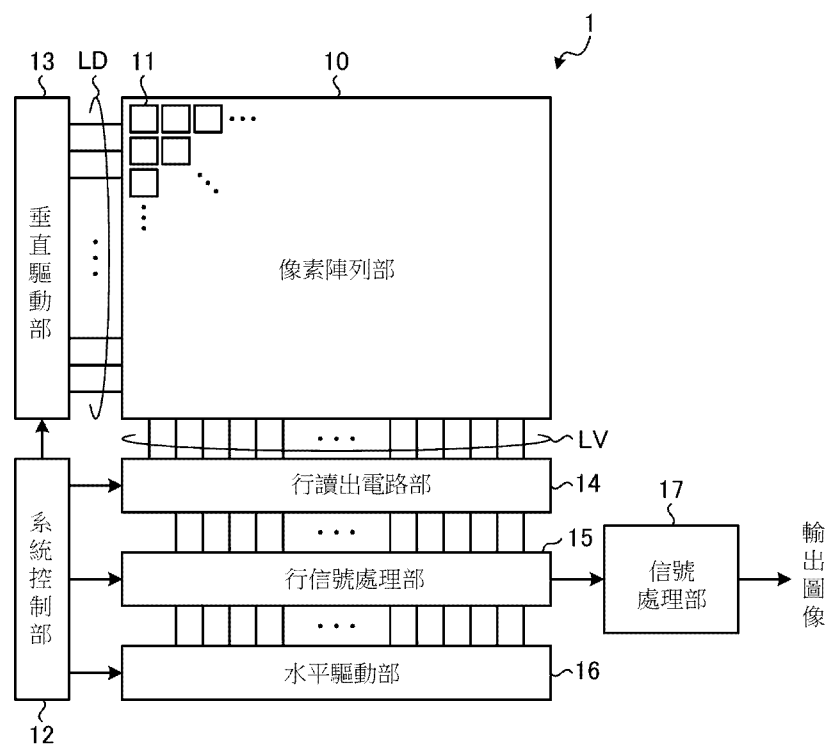
(54)名稱

固態攝像元件及電子機器

(57)摘要

本揭示之固態攝像元件具備：第 1 受光像素、第 2 受光像素、及金屬層(34)。第 1 受光像素接收可見光。第 2 受光像素接收紅外光。金屬層(34)以相對於第 1 受光像素之光電轉換部及第 2 受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

指定代表圖：



- 符號簡單說明：
- 1:固態攝像元件
 - 10:像素陣列部
 - 11:有效單位像素/單位像素
 - 12:系統控制部
 - 13:垂直驅動部
 - 14:行讀出電路部
 - 15:行信號處理部
 - 16:水平驅動部
 - 17:信號處理部
 - LD:像素驅動線
 - LV:垂直像素配線

【圖1】



202145549

【發明摘要】

【中文發明名稱】

固態攝像元件及電子機器

【中文】

本揭示之固態攝像元件具備：第1受光像素、第2受光像素、及金屬層(34)。第1受光像素接收可見光。第2受光像素接收紅外光。金屬層(34)以相對於第1受光像素之光電轉換部及第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

【指定代表圖】

圖1

【代表圖之符號簡單說明】

1:固態攝像元件

10:像素陣列部

11:有效單位像素/單位像素

12:系統控制部

13:垂直驅動部

14:行讀出電路部

15:行信號處理部

16:水平驅動部

17:信號處理部

LD:像素驅動線

LV:垂直像素配線

【發明說明書】

【中文發明名稱】

固態攝像元件及電子機器

【技術領域】

【0001】

本揭示係關於一種固態攝像元件及電子機器。

【先前技術】

【0002】

近年來，已知悉可同時取得可見光圖像與紅外圖像之固態攝像元件。於所述固態攝像元件中，接收可見光之受光像素與接收紅外光之受光像素排列於同一像素陣列部而形成(例如，參照專利文獻1)。

[先前技術文獻]

[專利文獻]

【0003】

[專利文獻1]日本特開2017-139286號公報

【發明內容】

[發明所欲解決之課題]

【0004】

然而，於將可見光之受光像素與紅外光之受光像素形成於同一像素陣列部之情形下，朝紅外光之受光像素入射之紅外光漏入相鄰之受光像素，而有在相鄰之受光像素發生混色之虞。

【0005】

因此，本揭示提議一種可抑制混色之發生之固態攝像元件及電子機

器。

[解決課題之技術手段]

【0006】

根據本揭示，提供一種固態攝像元件。固態攝像元件具備：第1受光像素、第2受光像素、及金屬層。第1受光像素接收可見光。第2受光像素接收紅外光。金屬層以相對於前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

【圖式簡單說明】

【0007】

圖1係顯示本揭示之實施形態之固態攝像元件之概略構成例之系統構成圖。

圖2係顯示本揭示之實施形態之像素陣列部之一例之平面圖。

圖3係顯示本揭示之實施形態之像素陣列部之另一例之平面圖。

圖4係示意性地顯示本揭示之實施形態之像素陣列部之構造之剖視圖。

圖5係用於說明本揭示之實施形態之金屬層之功能之圖。

圖6係顯示參考例之像素陣列部中之單元尺寸與混色率之關係之圖。

圖7係示意性地顯示本揭示之實施形態之變化例1之像素陣列部之構造之剖視圖。

圖8係示意性地顯示本揭示之實施形態之變化例2之像素陣列部之構造之剖視圖。

圖9係用於說明本揭示之實施形態之變化例2之金屬層之功能之圖。

圖10係示意性地顯示本揭示之實施形態之變化例3之像素陣列部之構造之剖視圖。

圖11係顯示本揭示之實施形態之金屬層之構成及配置之一例之平面圖。

圖12係顯示本揭示之實施形態之金屬層之構成及配置之另一例之平面圖。

圖13係示意性地顯示本揭示之實施形態之變化例4之像素陣列部之構造之剖視圖。

圖14係顯示本揭示之實施形態之變化例4之金屬層之構成及配置之一例之平面圖。

圖15係示意性地顯示本揭示之實施形態之變化例5之像素陣列部之構造之剖視圖。

圖16係顯示本揭示之實施形態之變化例5之金屬層之一例之平面圖。

圖17係顯示本揭示之實施形態之變化例5之金屬層之一例之平面圖。

圖18係顯示本揭示之實施形態之變化例5之金屬層之一例之平面圖。

圖19係示意性地顯示本揭示之實施形態之變化例6之像素陣列部之構造之剖視圖。

圖20係示意性地顯示本揭示之實施形態之變化例7之像素陣列部之構造之剖視圖。

圖21係示意性地顯示本揭示之實施形態之變化例8之像素陣列部之構造之剖視圖。

圖22係示意性地顯示本揭示之實施形態之變化例9之像素陣列部之構造之剖視圖。

圖23係示意性地顯示本揭示之實施形態之變化例10之像素陣列部之構造之剖視圖。

圖24係示意性地顯示本揭示之實施形態之變化例11之像素陣列部之構造之剖視圖。

圖25係示意性地顯示本揭示之實施形態之變化例12之像素陣列部之構造之剖視圖。

圖26係示意性地顯示本揭示之實施形態之變化例13之像素陣列部之構造之剖視圖。

圖27係示意性地顯示本揭示之實施形態之變化例14之像素陣列部之構造之剖視圖。

圖28係顯示本揭示之實施形態之IR截止濾光器之分光特性之一例之圖。

圖29係顯示本揭示之實施形態之各單位像素之分光特性之一例之圖。

圖30係顯示本揭示之實施形態之IR截止濾光器之色材之一例之圖。

圖31係顯示本揭示之實施形態之IR截止濾光器之分光特性之另一例之圖。

圖32係顯示本揭示之實施形態之IR截止濾光器之分光特性之另一例之圖。

圖33係顯示本揭示之實施形態之IR截止濾光器之分光特性之另一例之圖。

圖34係顯示本揭示之實施形態之IR截止濾光器之分光特性之另一例之圖。

圖35係示意性地顯示本揭示之實施形態之變化例15之像素陣列部之構造之剖視圖。

圖36係示意性地顯示本揭示之實施形態之變化例16之像素陣列部之構造之剖視圖。

圖37係示意性地顯示本揭示之實施形態之變化例17之像素陣列部之構造之剖視圖。

圖38係示意性地顯示本揭示之實施形態之變化例18之像素陣列部之構造之剖視圖。

圖39係示意性地顯示本揭示之實施形態之變化例19之像素陣列部之構造之剖視圖。

圖40係示意性地顯示本揭示之實施形態之變化例20之像素陣列部之構造之剖視圖。

圖41係示意性地顯示本揭示之實施形態之變化例21之像素陣列部之構造之剖視圖。

圖42係示意性地顯示本揭示之實施形態之變化例22之像素陣列部之構造之剖視圖。

圖43係示意性地顯示本揭示之實施形態之變化例23之像素陣列部之構造之剖視圖。

圖44係示意性地顯示本揭示之實施形態之變化例24之像素陣列部之構造之剖視圖。

圖45係示意性地顯示本揭示之實施形態之變化例25之像素陣列部之構造之剖視圖。

圖46係示意性地顯示本揭示之實施形態之變化例26之像素陣列部之

構造之剖視圖。

圖47係示意性地顯示本揭示之實施形態之變化例27之像素陣列部之構造之剖視圖。

圖48係示意性地顯示本揭示之實施形態之變化例27之突起部之配置之一例之平面圖。

圖49係示意性地顯示本揭示之實施形態之變化例27之突起部之配置之一例之平面圖。

圖50係示意性地顯示本揭示之實施形態之變化例27之突起部之配置之一例之平面圖。

圖51係示意性地顯示本揭示之實施形態之變化例27之突起部之配置之一例之平面圖。

圖52係示意性地顯示本揭示之實施形態之變化例27之突起部之配置之一例之平面圖。

圖53係示意性地顯示本揭示之實施形態之變化例27之突起部之配置之一例之平面圖。

圖54係示意性地顯示本揭示之實施形態之變化例27之突起部之配置之一例之平面圖。

圖55係示意性地顯示本揭示之實施形態之變化例28之像素陣列部之構造之剖視圖。

圖56係示意性地顯示本揭示之實施形態之變化例29之像素陣列部之構造之剖視圖。

圖57係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之一例之圖。

圖58係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之一例之圖。

圖59係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之一例之圖。

圖60係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之一例之圖。

圖61係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之一例之圖。

圖62係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之另一例之圖。

圖63係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之另一例之圖。

圖64係用於說明本揭示之實施形態之變化例29之金屬層之製造步驟之另一例之圖。

圖65係示意性地顯示本揭示之實施形態之固態攝像元件之周邊構造之剖視圖。

圖66係顯示本揭示之實施形態之固態攝像元件之平面構成之圖。

圖67係顯示作為適用本揭示之技術之電子機器之攝像裝置之構成例之方塊圖。

【實施方式】

【0008】

以下，對於本揭示之各實施形態基於圖式詳細地進行說明。再者，於以下之各實施形態中，藉由對於同一部位賦予同一符號而省略重複之說

明。

【0009】

近年來，已知悉可同時取得可見光圖像與紅外圖像之固態攝像元件。於所述固態攝像元件中，接收可見光之受光像素與接收紅外光之受光像素排列於同一像素陣列部而形成。

【0010】

然而，於將可見光之受光像素與紅外光之受光像素形成於同一像素陣列部之情形下，朝紅外光之受光像素入射之紅外光漏入相鄰之受光像素，而有在相鄰之受光像素發生混色之虞。

【0011】

此係緣於如下之故，即：因紅外光與可見光相比波長更長，故光路長變長，因此已通過光電二極體之紅外光由下層之配線層反射，而易於漏入相鄰之受光像素。

【0012】

因此，期待實現一種克服上述之問題點而可抑制混色之發生之技術。

【0013】

＜固態攝像元件之構成＞

圖1係顯示本揭示之實施形態之固態攝像元件1之概略構成例之系統構成圖。如圖1所示般，CMOS影像感測器即固態攝像元件1具備：像素陣列部10、系統控制部12、垂直驅動部13、行讀出電路部14、行信號處理部15、水平驅動部16、及信號處理部17。

【0014】

該等像素陣列部10、系統控制部12、垂直驅動部13、行讀出電路部14、行信號處理部15、水平驅動部16及信號處理部17設置於同一半導體基板上或電性連接之複數個積層半導體基板上。

【0015】

於像素陣列部10，具有光電轉換元件(光電二極體PD(參照圖4)等)之有效單位像素(以下亦稱為單位像素)11二維配置為行列狀，該光電轉換元件可將與入射光量相應之電荷量進行光電轉換並蓄積於內部，且作為信號而輸出。

【0016】

又，像素陣列部10除了有效單位像素11外，亦有包含不具有光電二極體PD等之構造之虛設單位像素、或藉由對受光面進行遮光而遮斷來自外部之光入射之遮光單位像素等配置成列及/或行狀而成之區域之情形。

【0017】

再者，遮光單位像素除了為受光面被遮光之構造以外，亦可具備與有效單位像素11同樣之構成。又，以下，亦有將與入射光量相應之電荷量之光電荷簡稱為「電荷」、將單位像素11簡稱為「像素」之情形。

【0018】

於像素陣列部10，相對於行列狀之像素排列，針對每一列沿著圖式中之左右方向(像素列之像素之排列方向)形成有像素驅動線LD，針對每一行沿著圖式中之上下方向(像素列之像素之排列方向)形成有垂直像素配線LV。像素驅動線LD之一端連接於與垂直驅動部13之各行對應之輸出端。

【0019】

行讀出電路部14至少包含：於像素陣列部10內之選擇列之單位像素11針對每一行供給恆定電流之電路、電流鏡電路及成為讀出對象之單位像素11之切換開關等。

【0020】

而且，行讀出電路部14與像素陣列部10內之選擇像素中之電晶體一起構成放大器，將光電荷信號轉換成電壓信號並朝垂直像素配線LV輸出。

【0021】

垂直驅動部13包含移位暫存器及位址解碼器等，對像素陣列部10之各單位像素11全像素同時或以列單位等進行驅動。關於該垂直驅動部13，對於其具體性之構成將圖示予以省略，為具有讀出掃描系統、排除掃描系統或批次排除及批次傳送系統之構成。

【0022】

讀出掃描系統為了自單位像素11讀出像素信號，而以列單位依次對像素陣列部10之單位像素11進行選擇掃描。於列驅動(滾動快門動作)之情形下，關於排除，對於由讀出掃描系統進行讀出掃描之讀出列，與該讀出掃描相比提前快門速度之時間份額進行排除掃描。

【0023】

又，在全域曝光(全域快門動作)之情形下，較批次傳送提前快門速度之時間份額進行批次排除。藉由如此之排除，自讀出列之單位像素11之光電二極體PD等將無用之電荷排除(重置)。然後，藉由無用電荷之排除(重置)，進行所謂之電子快門動作。

【0024】

此處，所謂電子快門動作係指丟棄截至近前積存於光電二極體PD等之無用之光電荷，重新開始曝光(開始光電荷之蓄積)之動作。

【0025】

藉由由讀出掃描系統執行之讀出動作而讀出之信號係與其近前之讀出動作或電子快門動作以後所入射之光量對應者。於列驅動之情形下，自近前之讀出動作之讀出時序或電子快門動作之排除時序至此次之讀出動作之讀出時序為止之期間為單位像素11之光電荷之蓄積時間(曝光時間)。於全域曝光之情形下，自批次排除至批次傳送為止之時間為蓄積時間(曝光時間)。

【0026】

自被垂直驅動部13選擇掃描之像素列之各單位像素11輸出之像素信號，經由垂直像素配線LV各者供給至行信號處理部15。行信號處理部15針對像素陣列部10之每一像素行，針對自選擇列之各單位像素11經由垂直像素配線LV輸出之像素信號進行特定之信號處理，且將信號處理後之像素信號暫時性地保持。

【0027】

具體而言，行信號處理部15至少進行雜訊去除處理、例如CDS(Correlated Double Sampling：相關雙取樣)處理作為信號處理。藉由由該行信號處理部15進行之CDS處理，去除重置雜訊及放大電晶體AMP之臨限值偏差等像素固有之固定圖案雜訊。

【0028】

再者，於行信號處理部15，除了雜訊去除處理以外，例如亦可構成為具有AD轉換功能，將像素信號作為數位信號而輸出。

【0029】

水平驅動部16包含移位暫存器及位址解碼器等，依序選擇與行信號處理部15之像素行對應之單位電路。藉由由該水平驅動部16進行之選擇掃描，經行信號處理部15信號處理之像素信號依次朝信號處理部17輸出。

【0030】

系統控制部12包含產生各種時序信號之時序產生器等，基於由時序產生器產生之各種時序信號，進行垂直驅動部13、行信號處理部15、水平驅動部16等之驅動控制。

【0031】

固態攝像元件1更具備信號處理部17、及未圖示之資料儲存部。信號處理部17至少具有加算處理功能，對於自行信號處理部15輸出之像素信號進行加算處理等各種信號處理。

【0032】

資料儲存部在信號處理部17之信號處理時，暫時性地儲存該處理所需之資料。關於該等信號處理部17及資料儲存部，可為由設置於與固態攝像元件1不同之別的基板之外部信號處理部、例如DSP(Digital Signal Processor，數位信號處理器)或軟體執行之處理，亦可與固態攝像元件1搭載於相同之基板上。

【0033】**<像素陣列部之構成>**

接著，對於像素陣列部10之詳細之構成，一面參照圖2～圖5一面進行說明。圖2係顯示本揭示之實施形態之像素陣列部10之一例之平面圖。

【0034】

如圖2所示般，於實施形態之像素陣列部10，複數個單位像素11排列成行列狀地配置。於所述複數個單位像素11，包含接收紅色之光之R像素11R、接收綠色之光之G像素11G、接收藍色之光之B像素11B、及接收紅外光之IR像素11IR。

【0035】

R像素11R、G像素11G及B像素11B係第1受光像素之一例，以下進行總稱而亦稱為「可見光像素」。又，IR像素11IR係第2受光像素之一例。

【0036】

又，於相鄰之單位像素11彼此之間，設置有分離區域23。該分離區域23於像素陣列部10中在俯視下配置成格子狀。

【0037】

於實施形態之像素陣列部10中，例如，如圖2所示般，可行的是，相同種類之可見光像素分別配置成L字狀，於其餘之部位配置有IR像素11IR。

【0038】

再者，像素陣列部10中之可見光像素及IR像素11IR之配置並不限於圖2之例。例如，如圖3所示般，亦可為IR像素11IR配置成棋盤格狀，於其餘之部位分別配置3種可見光像素。圖3係顯示本揭示之實施形態之像素陣列部10之另一例之平面圖。

【0039】

圖4係示意性地顯示本揭示之實施形態之像素陣列部10之構造之剖視

圖，係與圖2之A-A線剖視圖對應之圖。

【0040】

如圖4所示般，實施形態之像素陣列部10具備半導體層20、配線層30、及光學層40。而且，於像素陣列部10中，自來自外部之光L所入射之側(以下亦稱為光入射側)起依序積層有光學層40、半導體層20及配線層30。

【0041】

半導體層20具有第1導電型(例如，P型)之半導體區域21、及第2導電型(例如，N型)之半導體區域22。而且，藉由在第1導電型之半導體區域21內，以像素單位形成第2導電型之半導體區域22，而形成藉由PN接合而實現之光電二極體PD。所述光電二極體PD係光電轉換部之一例。

【0042】

又，於半導體層20設置有上述之分離區域23。所述分離區域23將彼此相鄰之單位像素11之諸個光電二極體PD分離。分離區域23例如由藉由挖掘半導體區域22而設置之溝槽形成。又，於分離區域23，設置有遮光壁24、及金屬氧化膜25。

【0043】

遮光壁24係在俯視下沿著分離區域23設置、而對自相鄰之單位像素11傾斜地入射之光予以遮蔽之壁狀之膜。藉由設置所述遮光壁24，而可抑制透過相鄰之單位像素11之光之入射，因此可抑制混色之發生。

【0044】

遮光壁24例如由各種金屬(鎢、鋁、銀、銅及該等之合金)或黑色系有機膜等具有遮光性之材料構成。又，於實施形態中，遮光壁24不貫通半導

體層20，而是自半導體層20之光入射側之面延伸至半導體層20之中途。

【0045】

金屬氧化膜25以於分離區域23中覆蓋遮光壁24之方式設置。又，金屬氧化膜25以覆蓋半導體區域21之光入射側之面之方式設置。金屬氧化膜25例如由具有固定電荷之材料(例如，氧化鉛、氧化鉭、氧化鋁、氧化銦等)構成。

【0046】

再者，於實施形態中，亦可於金屬氧化膜25與遮光壁24之間，另外設置防反射膜或絕緣膜等。

【0047】

於半導體層20之與光入射側為相反側之面，配置有配線層30。所述配線層30藉由在層間絕緣膜31內形成有複數層配線32及複數個像素電晶體33而構成。複數個像素電晶體33進行蓄積於光電二極體PD之電荷之讀出等。

【0048】

又，實施形態之配線層30更具有金屬層34，其由以鎢為主成分之金屬構成。金屬層34於各單位像素11中設置於較複數層配線32更靠光入射側。對於所述金屬層34之詳情將於後述。

【0049】

於半導體層20之光入射側之面，配置有光學層40。光學層40具有：IR截止濾光器41、平坦化膜42、彩色濾光器43、及OCL(On-Chip Lens，晶載透鏡)44。

【0050】

IR截止濾光器41由添加有近紅外線吸收性染料之有機材料作為有機之色材而形成。該IR截止濾光器41配置於可見光像素(R像素11R、G像素11G及B像素11B)之半導體層20之光入射側之面，而不配置於IR像素11IR之半導體層20之光入射側之面。對於所述IR截止濾光器41之詳情將於後述。

【0051】

平坦化膜42將供形成彩色濾光器43及OCL 44之面平坦化，為了避免在形成彩色濾光器43及OCL 44時之旋轉塗佈之步驟中產生之不均而設置。

【0052】

平坦化膜42例如由有機材料(例如，丙烯酸樹脂)形成。再者，平坦化膜42並不限定於由有機材料形成之情形，亦可由氧化矽或氮化矽等形成。

【0053】

又，如上述般，由於未在IR像素11IR設置IR截止濾光器41，因此於IR像素11IR中，平坦化膜42與半導體層20之金屬氧化膜25直接接觸。

【0054】

彩色濾光器43係使由OCL 44集光之光L中之特定之波長之光透過之光學性之濾光器。彩色濾光器43配置於可見光像素(R像素11R、G像素11G及B像素11B)之平坦化膜42之光入射側之面。

【0055】

於該彩色濾光器43，例如包含使紅色之光透過之彩色濾光器43R、使綠色之光透過之彩色濾光器43G、及使藍色之光透過之彩色濾光器43B。

【0056】

於實施形態中，彩色濾光器43R設置於R像素11R，彩色濾光器43G設置於G像素11G，彩色濾光器43B設置於B像素11B。又，於實施形態中，未於IR像素11IR配置彩色濾光器43。

【0057】

OCL 44係針對每一單位像素11而設置、將光L集光至各單位像素11之光電二極體PD之透鏡。OCL 44例如由丙烯酸類等之樹脂等構成。又，如上述般，由於未在IR像素11IR設置彩色濾光器43，因此於IR像素11IR中，OCL 44與平坦化膜42直接接觸。

【0058】

又，於IR截止濾光器41或平坦化膜42與半導體層20之界面處，於與分離區域23對應之部位，設置有遮光壁45。遮光壁45係對自相鄰之單位像素11傾斜地入射之光予以遮蔽之壁狀之膜，設置為與遮光壁24相連。

【0059】

藉由設置所述遮光壁45，而可抑制透過相鄰之單位像素11之IR截止濾光器41或平坦化膜42之光之入射，因此可抑制混色之發生。遮光壁45例如由鋁或鎢等構成。

【0060】

此處，於實施形態中，藉由將由以鎢為主成分之金屬構成之金屬層34配置於各單位像素11，而可抑制混色之發生。對於其理由將於下文中進行說明。

【0061】

圖5係用於說明本揭示之實施形態之金屬層34之功能之圖。若假定在各單位像素11未設置金屬層34之情形下，入射至IR像素11IR之光L中之通

過半導體層20之光L，由配線32反射為雜散光Ls，而漏入相鄰之單位像素11。

【0062】

特別是，紅外光與可見光相比波長更長，因此光路長變長，故如此般作為雜散光Ls漏入相鄰之單位像素11之現象顯著可見。又，用作配線32之銅或銅合金之紅外區域之折射率與矽大不相同(折射率 $n \approx 0.3$)，因此使漏入之雜散光Ls漫反射。藉此，像素陣列部10之串擾特性惡化。

【0063】

然而，於實施形態中，以相對於可見光像素及IR像素11IR之光電二極體PD，在與光入射側為相反側和其相向之方式設置有金屬層34。藉此，如圖5所示般，可抑制已通過IR像素11IR之光電二極體PD之光L到達配線層30之配線32。

【0064】

此係緣於構成金屬層34之鎢在紅外區域之折射率與矽相近(折射率 $n \approx 3.5$)，因此可使光L不漫反射地反射至IR像素11IR之光電二極體PD之故。

【0065】

因此，根據實施形態，可抑制由配線32反射之雜散光Ls漏入相鄰之單位像素11，因此於將可見光像素與IR像素11IR排列地配置之像素陣列部10中，可抑制混色之發生。

【0066】

又，藉由將金屬層34之主成分設為高熔點之鎢，而在形成金屬層34之後之像素陣列部10之製造步驟中金屬層34亦不會大幅改質，因此可容

易地組入金屬層34之製造步驟。

【0067】

再者，於實施形態中，示出金屬層34由以鎢為主成分之金屬構成之情形，但金屬層34未必一定以鎢為主成分。例如，於實施形態中，亦可將紅外區域之折射率為1以上之材料用作金屬層34。

【0068】

藉此亦然，可使光L不漫反射地反射至IR像素11IR之光電二極體PD，因此可抑制由IR像素11IR引起之混色之發生。

【0069】

又，於實施形態中，亦可將電阻為 $20(\mu\Omega\text{m})$ 以下之材料用作金屬層34。藉此亦然，可使光L不漫反射地反射至IR像素11IR之光電二極體PD，因此可抑制由IR像素11IR引起之混色之發生。

【0070】

又，於實施形態中，金屬層34只要在配線層30中設置於較複數層配線32更靠光入射側即可。藉此，可進一步已通過抑制IR像素11IR之光電二極體PD之光L到達配線層30之配線32。

【0071】

因此，根據實施形態，於將可見光像素與IR像素11IR排列地配置之像素陣列部10中，可進一步抑制混色之發生。

【0072】

又，於實施形態中，金屬層34只要經由未圖示之配線連接於接地電位即可。藉此，於像素陣列部10之製造步驟中，可抑制由金屬層34引起之電弧之發生，而可穩定地製造像素陣列部10。

【0073】

又，藉由將金屬層34連接於接地電位，而可抑制由金屬層34引起之寄生電容之發生，因此可抑制在各單位像素11中感度產生偏差。

【0074】

再者，於本揭示中，並不限定於金屬層34連接於接地電位之情形，亦可使金屬層34作為配線層30之配線32之一部分發揮功能。藉此，可省略一部分配線32，而可降低像素陣列部10之製造成本。

【0075】

又，於實施形態中，亦可於金屬層34之至少一個主面(即，光入射面側之主面或者與光入射面為相反側之主面)設置障壁性高之障壁金屬層。所述障壁金屬層例如由鉭、鈦、鈺、鈷、或錳等金屬構成。

【0076】

藉此，可提高金屬層34與層間絕緣膜31之間之密接力，因此可使像素陣列部10之信賴性提高。

【0077】

又，於實施形態中，遮光壁24之下端與金屬層34之表面在厚度方向上之距離可為500(nm)~1000(nm)之範圍。若假定遮光壁24之下端與金屬層34之表面之距離小於500(nm)之情形下，需要將遮光壁24更深地形成，因此增大像素陣列部10之製造成本。

【0078】

另一方面，於遮光壁24之下端與金屬層34之表面之距離大於1000(nm)之情形下，與相鄰之單位像素11之間之間隙變大，因此混色之抑制效果降低。

【0079】

然而，於實施形態中，遮光壁24之下端與金屬層34之表面之距離為500(nm)～1000(nm)之範圍，因此可降低像素陣列部10之製造成本，同時可抑制混色之發生。

【0080】

又，於實施形態中，半導體層20之下表面(亦即，與配線層30之界面)與金屬層34之表面在厚度方向上之距離只要為50(nm)～200(nm)之範圍即可。若假定半導體層20之下表面與金屬層34之表面之距離小於50(nm)之情形下，有半導體層20之絕緣性惡化之虞。

【0081】

另一方面，於半導體層20之下表面與金屬層34之表面之距離大於200(nm)之情形下，與相鄰之單位像素11之間之間隙變大，因此混色之抑制效果降低。

【0082】

然而，於實施形態中，半導體層20之下表面與金屬層34之表面之距離為50(nm)～200(nm)之範圍，因此可確保像素陣列部10之信賴性，同時可抑制混色之發生。

【0083】

又，於實施形態中，金屬層34之厚度只要為50(nm)～200(nm)之範圍即可。若假定金屬層34之厚度小於50(nm)之情形下，難以使光L有效地反射，因此混色之抑制效果降低。

【0084】

另一方面，於金屬層34之厚度大於200(nm)之情形下，配線層30相應

地變厚，因此增大像素陣列部10之製造成本。

【0085】

然而，於實施形態中，金屬層34之厚度為50(nm)～200(nm)之範圍，因此可降低像素陣列部10之製造成本，同時可抑制混色之發生。

【0086】

此處，對於本揭示之像素之定義進行說明。於在俯視下為正方形狀之像素排列成行列狀之像素陣列部之情形下，存在如下之像素陣列部，即：於各像素設置有晶載透鏡，於相鄰之2像素設置有一個晶載透鏡，於行列方向上相鄰之4像素設置有一個晶載透鏡，於行列方向上相鄰之4像素設置有一個彩色濾光器。對於該等之像素陣列部，將1個像素定義為1像素，將1像素之俯視下之一邊之長度定義為單元尺寸。

【0087】

又，例如，於將俯視下為正方形狀之像素分離成面積為同一俯視下為矩形狀之2個分割像素而使用之情形下，將組合了2個分割像素而成之俯視下為正方形狀之像素定義為1像素，將1像素之俯視下之一邊之長度定義為單元尺寸。

【0088】

又，根據固態攝像元件1，例如亦有大小不同之2種類之像素交替地二維配置而成之像素陣列部。該情形下，對於大像素及小像素各者，將對向之邊間之距離為最短之像素定義為細微像素。

【0089】

此處，於實施形態之像素陣列部10中，單元尺寸只要在2.2(μm)以下即可，若單元尺寸為1.45(μm)以下則更佳。圖6係顯示參考例之像素陣列

部中之單元尺寸與混色率之關係之圖。

【0090】

如圖6所示般，於參考例之像素陣列部中，若單元尺寸為 $2.2(\mu\text{m})$ 以下，則混色率急劇增加。亦即，於參考例之像素陣列部中，若單元尺寸在 $2.2(\mu\text{m})$ 以下之範圍內細微化，則混色急劇增加，因此細微化非常困難。

【0091】

然而，於實施形態之像素陣列部10中，如上述般可抑制混色之發生，因此即便將單元尺寸以成為 $2.2(\mu\text{m})$ 以下之方式細微化，仍可取得實用上無障礙之圖像。

【0092】

又，如圖6所示般，於參考例之像素陣列部中，若單元尺寸為 $1.45(\mu\text{m})$ 以下則混色率越發急劇增加。亦即，於參考例之像素陣列部中，若單元尺寸在 $1.45(\mu\text{m})$ 以下之範圍內細微化，則混色越發急劇地增加，因此細微化變得更困難。

【0093】

然而，於實施形態之像素陣列部10中，如上述般可抑制混色之發生，因此即便以單元尺寸成為 $1.45(\mu\text{m})$ 以下之方式進行細微化，仍可取得實用上無障礙之圖像。

【0094】

<變化例1>

接著，對於實施形態之像素陣列部10之各種變化例進行說明。圖7係示意性地顯示本揭示之實施形態之變化例1之像素陣列部10之構造之剖視圖。

【0095】

於圖7所示之變化例1中，金屬層34之配置與實施形態不同。具體而言，於圖7之例中，金屬層34不設置於可見光像素(R像素11R、G像素11G及B像素11B)，而僅設置於IR像素11IR。

【0096】

藉此亦然，可抑制已通過IR像素11IR之光電二極體PD之光L到達配線層30之配線32。因此，根據變化例1，可抑制由配線32反射之雜散光Ls(參照圖5)漏入相鄰之單位像素11，因此可抑制混色之發生。

【0097】**<變化例2>**

圖8係示意性地顯示本揭示之實施形態之變化例2之像素陣列部10之構造之剖視圖。於圖8所示之變化例2中，金屬層34之配置與實施形態及變化例1不同。

【0098】

具體而言，於圖8之例中，金屬層34不設置於IR像素11IR，僅設置於可見光像素(R像素11R、G像素11G及B像素11B)。亦即，於變化例2中，以相對於可見光像素之光電二極體PD，在與光入射側為相反側和其相向之方式設置金屬層34。

【0099】

藉此，如圖9所示般，可抑制已通過IR像素11IR之光電二極體PD並由配線32反射之光L作為雜散光Ls入射至可見光像素之光電二極體PD。

【0100】

因此，根據變化例2，可抑制混色之發生。圖9係用於說明本揭示之

實施形態之變化例2之金屬層34之功能之圖。

【0101】

<變化例3>

於目前為止所說明之實施形態及各種變化例中，示出金屬層34設置於配線層30之例，但金屬層34並不限於設置在配線層30之情形。圖10係示意性地顯示本揭示之實施形態之變化例3之像素陣列部10之構造之剖視圖。

【0102】

於圖10所示之變化例3中，於半導體層20之內部，以相對於可見光像素及IR像素11IR之光電二極體PD，在與光入射側為相反側和其相向之方式設置金屬層34。

【0103】

藉此亦然，可抑制已通過IR像素11IR之光電二極體PD之光L到達配線層30之配線32。因此，根據變化例3，可抑制由配線32反射之雜散光L_s(參照圖5)漏入相鄰之單位像素11，因此可抑制混色之發生。

【0104】

<金屬層之平面構造>

圖11係顯示本揭示之實施形態之金屬層34之構成及配置之一例之平面圖。如圖11所示般，於1個單位像素11，金屬層34可在不與其他構成要件(例如，像素電晶體33)干擾之範圍內儘可能大地配置。

【0105】

亦即，如圖11所示般，實施形態之金屬層34只要以於俯視下不與像素電晶體33重合之方式配置即可。藉此，可減薄金屬層34，因此可減薄

配線層30整體，故可降低像素陣列部10之製造成本。

【0106】

又，於實施形態中，可抑制由金屬層34與像素電晶體33重合而引起之寄生電容之發生，因此可抑制在各單位像素11中感度產生偏差。

【0107】

圖12係顯示本揭示之實施形態之金屬層34之構成及配置之另一例之平面圖。如圖12所示般，金屬層34可在俯視下具有間隙34g。藉此，可抑制由半導體層20與金屬層34之間之膜厚之偏差所致之光學干擾。

【0108】

設置於所述金屬層34之間隙34g之寬度，例如在將光之波長設為 $\lambda 1$ (nm)、將層間絕緣膜31之折射率設為 $n1$ 時，只要設為藉由以下之式(1)求出之X以上之寬度即可。

$$X=\lambda 1/n1/2 \quad \cdot \cdot (1)$$

【0109】

例如，於 $\lambda 1=850$ (nm)、 $n1=1.5$ 之情形下，設置於金屬層34之間隙34g之寬度X只要設為 $850/(1.5)/2 \doteq 283$ (nm)以上即可。

【0110】

<變化例4>

圖13係示意性地顯示本揭示之實施形態之變化例4之像素陣列部10之構造之剖視圖。如圖13所示般，可行的是，金屬層34具有騎上部34r，所述騎上部34r以騎上像素電晶體33之與光入射側為相反側之方式配置。

【0111】

亦即，如圖14所示般，變化例4之金屬層34可以於俯視下與像素電晶

體33重合之方式配置。圖14係顯示本揭示之實施形態之變化例4之金屬層34之構成及配置之一例之平面圖。

【0112】

藉此，由於可將1個單位像素11之金屬層34之面積最大化，故可進一步抑制已通過IR像素11IR之光電二極體PD之光L作為雜散光Ls(參照圖5)漏入相鄰之單位像素11。因此，根據變化例4，可進一步抑制混色之發生。

【0113】

又，於變化例4中，可藉由像素電晶體33之多晶矽來吸收到達金屬層34之騎上部34r之前之光L。因此，根據變化例4，由於可減少到達金屬層34之光L自身之量，因此可進一步抑制雜散光Ls漏入相鄰之單位像素11。

【0114】

又，於變化例4中，如圖14所示般，只要在像素電晶體33中由騎上部34r騎上之部位之邊之朝向、與騎上部34r之邊之朝向不平行即可。

【0115】

<變化例5>

圖15係示意性地顯示本揭示之實施形態之變化例5之像素陣列部10之構造之剖視圖。如圖15所示般，金屬層34可為多層。變化例5之金屬層34例如係自光入射側起依序具有金屬層34a、金屬層34b、及金屬層34c之3層構造。

【0116】

於該變化例5之金屬層34中，藉由在第1層金屬層34a不承接所有之光L，並使其透過至下層之金屬層34b、34c，而可於所述下層之金屬層

34b、34c使光L吸收、干擾及衍射。

【0117】

藉此，可進一步抑制已通過IR像素11IR之光電二極體PD之光L作為雜散光Ls(參照圖5)漏入相鄰之單位像素11。因此，根據變化例5，可進一步抑制混色之發生。

【0118】

於變化例5之金屬層34中，金屬層34a、金屬層34b及金屬層34c可並非全部為整體膜(無間隙34g(參照圖12)之膜)，亦可為具有間隙34g之膜。

【0119】

例如，如圖16～圖18所示般，可行的是，第1層金屬層34a為豎條紋狀，第2層金屬層34b為橫條紋狀，第3層金屬層34c為對該等進行插補之點狀。圖16～圖18係顯示本揭示之實施形態之變化例5之金屬層34a～34c之一例之平面圖。

【0120】

該情形下，設置於金屬層34a、金屬層34b及金屬層34c之間隙34g之寬度只要設為藉由上述之式(1)求出之寬度X以上即可。

【0121】

再者，金屬層34a、34b、34c之構成並不限於圖16～圖18之例。例如，可僅第3層金屬層34c為整體膜。又，可行的是，第1層金屬層34a為橫條紋狀，第2層金屬層34b為豎條紋狀，第3層金屬層34c為對該等進行插補之點狀(或整體膜)。

【0122】

又，可行的是，第1層金屬層34a為斜條紋狀，第2層金屬層34b為與

金屬層34a正交之朝向之斜條紋狀，第3層金屬層34c為對該等進行插補之點狀(或整體膜)。

【0123】

<變化例6>

圖19係示意性地顯示本揭示之實施形態之變化例6之像素陣列部10之構造之剖視圖。如圖19所示般，於變化例6之像素陣列部10中，分離區域23之遮光壁24以貫通半導體層20之方式設置。

【0124】

藉此，可進一步抑制由金屬層34反射之光L漏入相鄰之單位像素11，因此可進一步抑制混色之發生。

【0125】

<變化例7>

圖20係示意性地顯示本揭示之實施形態之變化例7之像素陣列部10之構造之剖視圖。如圖20所示般，於變化例7之像素陣列部10中，分離區域23之遮光壁24以將半導體層20貫通、且到達配線層30之金屬層34之方式設置。

【0126】

藉此，可進一步抑制由金屬層34反射之光L漏入相鄰之單位像素11，因此可進一步抑制混色之發生。

【0127】

再者，於圖20之例中，示出遮光壁24與金屬層34經由金屬氧化膜25接觸之例，但遮光壁24與金屬層34亦可不經由金屬氧化膜25而直接接觸。

【0128】

藉此，例如，於分離區域23之遮光壁24固定於特定之電位之情形下，金屬層34亦固定於特定之電位，因此可抑制所述金屬層34成為浮動狀態。因此，根據變化例7，可抑制產生攝像區域之周邊區域之感度特性降低之陰影之情形。

【0129】**<變化例8>**

圖21係示意性地顯示本揭示之實施形態之變化例8之像素陣列部10之構造之剖視圖。如圖21所示般，於變化例8之像素陣列部10中，於分離區域23不是設置由具有遮光性之材料構成之遮光壁24，而是設置由透過性高之材料構成之透明壁26。

【0130】

藉此亦然，以鎢為主成分之金屬層34亦可使光L不漫反射地反射至IR像素11IR之光電二極體PD，因此可充分地抑制混色之發生。

【0131】

變化例8之透明壁26例如由氧化矽或氮氧化矽、氮化矽等無機材料、或二氧化矽類有機材料等構成。

【0132】**<變化例9>**

圖22係示意性地顯示本揭示之實施形態之變化例9之像素陣列部10之構造之剖視圖。如圖22所示般，於變化例9之像素陣列部10中，於可見光像素之半導體區域21之光入射側之面設置有凸部21a。

【0133】

若改變視點，則藉由在半導體區域21之光入射側之面設置凹部，而在其餘之半導體區域之光入射側之面設置凸部。亦即，於變化例9中，可見光像素具有所謂之蛾眼構造。作為蛾眼構造之形狀，例如係指將半導體區域21之光入射側之面挖掘成倒金字塔形狀而成之凹部之形狀。

【0134】

藉由所述蛾眼構造，可將入射至可見光像素之光L封閉於所入射之可見光像素之光電二極體PD而增長光路長，因此可提高可見光像素之感度。

【0135】

再者，於圖22之例中，示出在可見光像素形成蛾眼構造之例，但亦可於IR像素11IR形成蛾眼構造。

【0136】

藉此亦然，將入射至IR像素11IR之光L封閉於所入射之IR像素11IR之光電二極體PD而增長光路長，因此可提高IR像素11IR之感度。

【0137】

另一方面，因可見光像素及IR像素11IR之至少一者具有蛾眼構造，而光L之朝向變得傾斜，故有增加混色之發生之情形。

【0138】

然而，於變化例9之像素陣列部10中，如上述般可抑制混色之發生，因此即便可見光像素及IR像素11IR之至少一者具有蛾眼構造，仍可取得實用上無障礙之圖像。亦即，根據變化例9，可兼顧感度之提高、及混色之抑制。

【0139】

<變化例10>

圖23係示意性地顯示本揭示之實施形態之變化例10之像素陣列部10之構造之剖視圖。如圖23所示般，於變化例10之像素陣列部10中，於可見光像素中相鄰之遮光壁45彼此之寬度窄於IR像素11IR中相鄰之遮光壁45彼此之寬度。

【0140】

藉此，藉由OCL 44之集光率為高之可見光可充分地集光於可見光像素，且可抑制藉由OCL 44之集光率低於可見光之紅外光入射至可見光像素之光電二極體PD。

【0141】

亦即，於變化例10中，可減輕可見光像素中之紅外光入射之影響，因此可減少自可見光像素之光電二極體PD輸出之信號之雜訊。

【0142】

又，於變化例10中，藉由將在IR像素11IR中相鄰之遮光壁45彼此之寬度加寬，而可使藉由OCL 44之集光率為低之紅外光更多地入射至IR像素11IR。亦即，於變化例10中，可使自IR像素11IR輸出之信號之強度增加。

【0143】

因此，根據變化例10，可提高自像素陣列部10輸出之信號之品質。

【0144】

<變化例11>

於目前為止所說明之實施形態及各種變化例中，示出於所謂之背面照射型之像素陣列部10適用金屬層34之例，但本揭示之金屬層34並不限

於所述之例。圖24係示意性地顯示本揭示之實施形態之變化例11之像素陣列部10A之構造之剖視圖。

【0145】

如圖24所示般，變化例11之像素陣列部10A係所謂之表面照射型之像素陣列部，光L自光學層40經由配線層30入射至各單位像素11之光電二極體PD。

【0146】

而且，於變化例11中，於配線層30以覆蓋像素電晶體33之光入射側之方式設置金屬層34。藉此，可抑制紅外光入射至相鄰之單位像素11之光電二極體PD。

【0147】

因此，根據變化例11，於表面照射型之像素陣列部10A中，可抑制混色之發生。

【0148】

<變化例12>

圖25係示意性地顯示本揭示之實施形態之變化例12之像素陣列部10之構造之剖視圖。如圖25所示般，於變化例12之像素陣列部10中，將分離區域23之遮光壁24以將半導體層20貫通之方式設置。

【0149】

進而，於變化例12中，自遮光壁24之前端部至配線層30之配線32於光入射方向上設置有貫通之遮光部35。所述遮光部35具有遮光壁35a、及金屬氧化膜35b。

【0150】

遮光壁35a係在俯視下沿著分離區域23設置、而對自相鄰之單位像素11入射之光予以遮蔽之壁狀之膜。金屬氧化膜35b於遮光部35中以覆蓋遮光壁35a之方式設置。遮光壁35a由與遮光壁24同樣之材料構成，金屬氧化膜35b由與金屬氧化膜25同樣之材料構成。

【0151】

如圖25所示般，藉由以與遮光壁24之前端部相連之方式設置遮光部35，而可進一步抑制雜散光 L_s (參照圖5)自IR像素11IR漏入相鄰之單位像素11。因此，根據變化例12，可進一步抑制混色之發生。

【0152】

<變化例13>

圖26係示意性地顯示本揭示之實施形態之變化例13之像素陣列部10之構造之剖視圖。如圖26所示般，於變化例13之像素陣列部10中，將分離區域23之遮光壁24以將半導體層20貫通之方式設置。

【0153】

進而，於變化例13中，自與遮光壁24之前端部鄰接之位置至配線層30之配線32於光入射方向上設置有貫通之一對遮光部35。亦即，變化例13之像素陣列部10以遮光壁24之前端部由一對遮光部35包圍之方式構成。

【0154】

藉此亦然，可進一步抑制雜散光 L_s (參照圖5)自IR像素11IR漏入相鄰之單位像素11。因此，根據變化例13，可進一步抑制混色之發生。再者，於圖26之例中，遮光壁24可未必一定以將半導體層20貫通之方式形成。

【0155】**<變化例14>**

圖27係示意性地顯示本揭示之實施形態之變化例14之像素陣列部10之構造之剖視圖。如圖27所示般，於變化例14之像素陣列部10中，分離區域23之遮光壁24以將半導體層20貫通、且到達配線層30之金屬層34之方式設置。

【0156】

進而，於變化例14中，自金屬層34之與遮光壁24不同之另外之位置至配線層30之配線32於光入射方向上設置貫通之一對遮光部35。亦即，於變化例14中，遮光壁24、金屬層34、及遮光部35構成為具有一體之遮光功能之部位。

【0157】

藉此亦然，可進一步抑制雜散光 L_s (參照圖5)自IR像素11IR漏入相鄰之單位像素11。因此，根據變化例14，可進一步抑制混色之發生。

【0158】**<IR截止濾光器之詳情>**

接著，對於設置於可見光像素之IR截止濾光器41之詳情，一面參照圖28～圖34及上述之圖4一面進行說明。圖28係顯示本揭示之實施形態之IR截止濾光器41之分光特性之一例之圖。

【0159】

如圖28所示般，IR截止濾光器41具有在700(nm)以上之波長頻帶中透過率為30(%)以下之分光特性，特別是，對於850(nm)附近之波長頻帶具有吸收極大波長。

【0160】

而且，如圖4所示般，於實施形態之像素陣列部10中，IR截止濾光器41配置於可見光像素中之半導體層20之光入射側之面，不配置於IR像素11IR中之半導體層20之光入射側之面。

【0161】

又，於實施形態之像素陣列部10中，於R像素11R配置有使紅色之光透過之彩色濾光器43R，於G像素11G配置有使綠色之光透過之彩色濾光器43G。進而，於實施形態之像素陣列部10中，於B像素11B配置有使藍色之光透過之彩色濾光器43B。

【0162】

藉由該等之各濾光器，入射至R像素11R、G像素11G、B像素11B及IR像素11IR之光電二極體PD之光之分光特性成為如圖29所示之圖般。圖29係顯示本揭示之實施形態之各單位像素之分光特性之一例之圖。

【0163】

如圖29所示般，於實施形態之像素陣列部10中，R像素11R、G像素11G、B像素11B之分光特性在波長大致750(nm)～850(nm)之紅外光區域內獲得較低之透過率。

【0164】

亦即，於實施形態中，藉由在可見光像素設置IR截止濾光器41，而可減輕可見光像素中之紅外光入射之影響，因此可減少自可見光像素之光電二極體PD輸出之信號之雜訊。

【0165】

進而，於實施形態之像素陣列部10中，於IR像素11IR未設置IR截止

濾光器41，因此如圖29所示般，IR像素11IR之分光特性在紅外光區域維持較高之透過率。

【0166】

亦即，於實施形態中，可使紅外光更多地入射至IR像素11IR，因此可使自IR像素11IR輸出之信號之強度增加。

【0167】

如目前為止所說明般，於實施形態之像素陣列部10中，藉由僅在可見光像素設置IR截止濾光器41，而可提高自像素陣列部10輸出之信號之品質。

【0168】

又，於實施形態中，如圖4所示般，於IR像素11IR未設置IR截止濾光器41，因此於IR像素11IR中平坦化膜42與半導體層20之金屬氧化膜25直接接觸。

【0169】

如此般，藉由使具有與金屬氧化膜25相近之折射率之平坦化膜42與金屬氧化膜25直接接觸，而可抑制金屬氧化膜25之表面處之反射或衍射。

【0170】

因此，根據實施形態，使透過金屬氧化膜25之表面併入射至IR像素11IR之光電二極體PD之光L之量增加，因此可進一步增加自IR像素11IR輸出之信號之強度。

【0171】

IR截止濾光器41由添加有近紅外線吸收性染料之有機材料作為有機

之色材形成。作為所述近紅外線吸收性染料，例如使用吡咯并吡咯染料、銅化合物、花青類染料、酞菁類化合物、亞胺離子類化合物、硫醇錯合類化合物、過渡金屬氧化物類化合物等。

【0172】

又，作為在IR截止濾光器41中使用之近紅外線吸收性染料，例如亦使用方酸菁類染料、萘酞菁類染料、夸特銳烯類染料、二硫醇金屬錯合類染料、克酮酸化合物等。

【0173】

於實施形態之IR像素11IR中，IR截止濾光器41之色材較佳的是使用如圖30之化學式所示之吡咯并吡咯染料。圖30係顯示本揭示之實施形態之IR截止濾光器41之色材之一例之圖。

【0174】

於圖30中， R^{1a} 、 R^{1b} 分別獨立地表示烷基、芳基、或雜芳基。 R^2 、 R^3 分別獨立地表示氫原子或取代基，至少一者係吸電子基團。 R^2 、 R^3 可彼此鍵結而形成鏈。

【0175】

R^4 表示氫原子、烷基、芳基、雜芳基、取代硼、或金屬原子，可與 R^{1a} 、 R^{1b} 、 R^3 之至少1種共價鍵結或配位鍵結。

【0176】

再者，於上述之圖28之例中，IR截止濾光器41之分光特性設為在850(nm)附近之波長頻帶具有吸收極大波長者，但只要在700(nm)以上之波長頻帶中透過率為30(%)以下即可。

【0177】

圖31～圖34係顯示本揭示之實施形態之IR截止濾光器41之分光特性之另一例之圖。例如，如圖31所示般，IR截止濾光器41之分光特性可在800(nm)以上之波長頻帶中透過率為20(%)。

【0178】

又，如圖32所示般，IR截止濾光器41之分光特性亦可在950(nm)附近之波長頻帶中具有吸收極大波長。又，如圖33所示般，IR截止濾光器41之分光特性可在750(nm)以上之波長頻帶整體中透過率為20(%)以下。

【0179】

又，如圖34所示般，IR截止濾光器41之分光特性可除了可見光以外，亦使波長800(nm)～900(nm)之紅外光透過。

【0180】

如此般，藉由根據添加至IR截止濾光器41之色材來決定吸收極大波長，而可將IR截止濾光器41設為在可見光像素中對特定之波長頻帶之紅外光選擇性地進行吸收之光學濾光器。又，IR截止濾光器41之吸收極大波長可根據固態攝像元件1之用途而適當決定。

【0181】

<變化例15>

於目前為止所說明之實施形態及各種變化例中，示出在半導體層20之光入射側之面設置有IR截止濾光器41之例，但本揭示之IR截止濾光器41之配置並不限於所述例。圖35係示意性地顯示本揭示之實施形態之變化例15之像素陣列部10之構造之剖視圖。

【0182】

如圖35所示般，於變化例15之像素陣列部10中，以將IR截止濾光器

41與彩色濾光器43予以調換之方式配置。亦即，於變化例15中，彩色濾光器43配置於可見光像素(R像素11R、G像素11G及B像素11B)中之半導體層20之光入射側之面。

【0183】

又，平坦化膜42將供形成IR截止濾光器41及OCL 44之面平坦化，為了避免在形成IR截止濾光器41及OCL 44時之旋轉塗佈之步驟中產生之不均而設置。

【0184】

而且，IR截止濾光器41配置於可見光像素(R像素11R、G像素11G及B像素11B)之平坦化膜42之光入射側之面。

【0185】

藉此亦然，可藉由僅於可見光像素設置IR截止濾光器41，而提高自像素陣列部10輸出之信號之品質。

【0186】

<變化例16>

圖36係示意性地顯示本揭示之實施形態之變化例16之像素陣列部10之構造之剖視圖。如圖36所示般，於變化例16之像素陣列部10中，省略了將在形成有IR截止濾光器41之後之表面予以平坦化之平坦化膜42。

【0187】

亦即，於變化例16中，彩色濾光器43配置於可見光像素(R像素11R、G像素11G及B像素11B)中之IR截止濾光器41之光入射側之面。

【0188】

藉此亦然，可藉由僅於可見光像素設置IR截止濾光器41，而提高自

像素陣列部10輸出之信號之品質。

【0189】

<變化例17>

圖37係示意性地顯示本揭示之實施形態之變化例17之像素陣列部10之構造之剖視圖。如圖37所示般，於變化例17之像素陣列部10中，與上述之變化例16同樣地，省略了將在形成有IR截止濾光器41之後之表面予以平坦化之平坦化膜42。

【0190】

又，於變化例17中，於IR像素11IR中之半導體層20之金屬氧化膜25與OCL 44之間，設置有透明材46。所述透明材46具有至少使紅外光透過之光學特性，在IR截止濾光器41形成之後藉由光微影術步驟而形成。

【0191】

藉此亦然，可藉由僅於可見光像素設置IR截止濾光器41，而提高自像素陣列部10輸出之信號之品質。

【0192】

<變化例18>

圖38係示意性地顯示本揭示之實施形態之變化例18之像素陣列部10之構造之剖視圖。如圖38所示般，於變化例18之像素陣列部10中，IR截止濾光器41為多層(圖中為2層)。

【0193】

所述多層之IR截止濾光器41，例如可藉由重複進行形成1層之IR截止濾光器41之步驟、及藉由平坦化膜42將表面平坦化之步驟而形成。

【0194】

此處，若假定欲藉由平坦化膜42將膜厚較厚之1層之IR截止濾光器41進行平坦化之情形下，於形成平坦化膜42時有在平坦化膜42產生不均之虞。

【0195】

然而，於變化例18中，由於藉由平坦化膜42將膜厚較小之IR截止濾光器41平坦化，因此可抑制在平坦化膜42產生不均。進而，於變化例18中，藉由將IR截止濾光器41設為多層，而可增加IR截止濾光器41之總計之膜厚。

【0196】

因此，根據變化例18，可精度良好地形成像素陣列部10，並且可進一步提高自像素陣列部10輸出之信號之品質。

【0197】

<變化例19>

圖39係示意性地顯示本揭示之實施形態之變化例19之像素陣列部10之構造之剖視圖。如圖39所示般，於變化例19之像素陣列部10中，遮光壁45以將IR截止濾光器41貫通之方式設置。

【0198】

藉此，可進一步抑制相鄰之單位像素11之透過IR截止濾光器41及平坦化膜42之光之入射，而可進一步抑制混色之發生。

【0199】

<變化例20>

圖40係示意性地顯示本揭示之實施形態之變化例20之像素陣列部10之構造之剖視圖。如圖40所示般，於變化例20之像素陣列部10中，於遮

光壁45之光入射側設置有光學壁47。並且，於變化例20中，成為一體之遮光壁45與光學壁47以將IR截止濾光器41貫通之方式設置。

【0200】

光學壁47由折射率低(例如， $n \leq 1.6$)之材料構成，例如由氧化矽或低折射率之有機材料等構成。

【0201】

藉此亦然，可進一步抑制相鄰之單位像素11之透過IR截止濾光器41及平坦化膜42之光之入射，而可進一步抑制混色之發生。

【0202】

<變化例21>

圖41係示意性地顯示本揭示之實施形態之變化例21之像素陣列部10之構造之剖視圖。如圖41所示般，於變化例21之像素陣列部10中，於配線層30設置有光學濾光器反射層34A來取代金屬層34。

【0203】

所述光學濾光器反射層34A例如由介電體之多層膜構成，反射率為所賦予之值(例如，80(%))以上。又，光學濾光器反射層34A分別配置於各單位像素11，設置於較複數層配線32更靠光入射側。

【0204】

藉此亦然，可抑制已通過IR像素11IR之光電二極體PD之光L到達配線層30之配線32。因此，根據變化例21，可抑制由配線32反射之雜散光Ls(參照圖5)漏入相鄰之單位像素11，因此可抑制混色之發生。

【0205】

又，於變化例21中，可使用較由鎢構成之金屬層34反射率更高之光

學濾光器反射層34A，因此可將由所述光學濾光器反射層34A反射之光L有效地返回至IR像素11IR。因此，根據變化例21，可提高IR像素11IR之感度。

【0206】

<變化例22>

圖42係示意性地顯示本揭示之實施形態之變化例22之像素陣列部10之構造之剖視圖。如圖42所示般，於變化例22之像素陣列部10中，光學濾光器反射層34A不是個別地配置於單位像素11，而是一體地設置於像素區域R1(參照圖65)之整體。

【0207】

藉此亦然，可抑制已通過IR像素11IR之光電二極體PD之光L到達配線層30之配線32。因此，根據變化例22，可抑制由配線32反射之雜散光Ls(參照圖5)漏入相鄰之單位像素11，因此可抑制混色之發生。

【0208】

再者，光學濾光器反射層34A由介電體之多層膜構成，因此即便如圖42所示般光學濾光器反射層34A與像素電晶體33相接，亦無相鄰之像素電晶體33彼此短路之虞。亦即，於變化例22中，可以與像素電晶體33相接之方式無間隙地配置光學濾光器反射層34A。

【0209】

因此，根據變化例22，可進一步抑制由配線32反射之雜散光Ls漏入相鄰之單位像素11，因此可進一步抑制混色之發生。

【0210】

又，於變化例22中，光學濾光器反射層34A由絕緣膜構成，因此即

便與像素電晶體33之朝擴散層之接觸電極相接，亦無短路之虞。因此，於變化例22中，可將配線32在配線層30內以較高之自由度來配置。

【0211】

<變化例23>

圖43係示意性地顯示本揭示之實施形態之變化例23之像素陣列部10之構造之剖視圖。如圖43所示般，於變化例23之像素陣列部10中，光學濾光器反射層34A不設置於可見光像素(R像素11R、G像素11G及B像素11B)，僅設置於IR像素11IR。

【0212】

藉此亦然，可抑制已通過IR像素11IR之光電二極體PD之光L到達配線層30之配線32。因此，根據變化例23，可抑制由配線32反射之雜散光Ls(參照圖5)漏入相鄰之單位像素11，因此可抑制混色之發生。

【0213】

<變化例24>

圖44係示意性地顯示本揭示之實施形態之變化例24之像素陣列部10之構造之剖視圖。於變化例24之像素陣列部10中，於配線層30設置有僅使特定之波長區域選擇性地反射之光學濾光器反射層34B。

【0214】

例如，於圖44之例中，僅使紅色之波長區域選擇性地反射之光學濾光器反射層34B僅設置於R像素11R。

【0215】

藉此亦然，可抑制已通過R像素11R之光電二極體PD之光L到達配線層30之配線32。因此，根據變化例24，可抑制混色之發生。

【0216】

又，於變化例24中，藉由將僅使紅色之波長區域選擇性地反射之光學濾光器反射層34B僅設置於R像素11R，而可不由光學濾光器反射層34B反射已透過彩色濾光器43R之紅外光，而僅使其反射紅色光。

【0217】

因此，根據變化例24，可提高R像素11R中紅色光之感度，且可抑制由紅外光所致之無用之感度之增加。

【0218】**<變化例25>**

圖45係示意性地顯示本揭示之實施形態之變化例25之像素陣列部10之構造之剖視圖。如圖45所示般，於變化例25之像素陣列部10中，於配線層30上，於較金屬層34更靠光入射側設置有晶載透鏡36。所述晶載透鏡36係將光L集光至各單位像素11之金屬層34之透鏡。

【0219】

藉此，於變化例25中，可使來自金屬層34之反射光反射至位於正上方之光電二極體PD之中央區域。亦即，於變化例25中，可抑制來自金屬層34之反射光漏入相鄰之單位像素11，而可抑制混色之發生。又，藉由晶載透鏡36之集光效果，可實現金屬層34之尺寸縮小。

【0220】

再者，於圖45之例中，示出在晶載透鏡36之附近配置金屬層34之例，但本揭示並不限於所述之例，例如，亦可於晶載透鏡36之附近配置光學濾光器反射層34A、34B。

【0221】

又，於圖45之例中，示出在晶載透鏡36之正下方配置金屬層34之例，但本揭示並不限於所述例，例如，亦可為不在晶載透鏡36之正下方配置配線32之構成。藉此，藉由晶載透鏡36而光被縮限，而可抑制由配線32引起之光反射，因此可抑制混色之發生。

【0222】

<變化例26>

圖46係示意性地顯示本揭示之實施形態之變化例26之像素陣列部10之構造之剖視圖。如圖46所示般，於變化例26之像素陣列部10中，於配線層30，較金屬層34更靠光入射側設置有超透鏡36A。所述超透鏡36A係具有超表面之平面透鏡，且係將光L集光至各單位像素11之金屬層34之透鏡。

【0223】

藉此，於變化例26中，可使來自金屬層34之反射光反射至位於正上方之光電二極體PD之中央區域。亦即，於變化例26中，可抑制來自金屬層34之反射光漏入相鄰之單位像素11，而可抑制混色之發生。

【0224】

再者，於圖46之例中，示出在超透鏡36A之附近配置金屬層34之例，但本揭示並不限於所述例，例如，亦可在超透鏡36A之附近配置光學濾光器反射層34A、34B。

【0225】

又，於圖46之例中，示出在超透鏡36A之正下方配置金屬層34之例，但本揭示並不限於所述例，例如，亦可為不在超透鏡36A之正下方配置配線32之構成。藉此，藉由超透鏡36A而光被縮限，而可抑制由配線32

引起之光反射，因此可抑制混色之發生。

【0226】

<變化例27>

圖47係示意性地顯示本揭示之實施形態之變化例27之像素陣列部10之構造之剖視圖。如圖47所示般，於變化例27之像素陣列部10中，金屬層34僅設置於IR像素11IR，且所述金屬層34之構成與上述之實施形態不同。

【0227】

具體而言，變化例27之金屬層34具有複數個突起部34d、及側壁部34e。複數個突起部34d配置於金屬層34之光入射側之面。藉由所述複數個突起部34d，變化例27之金屬層34之光入射側之面成為粗糙面。

【0228】

側壁部34e係自金屬層34之光入射側之面之周緣部朝向光入射側突出之壁狀之部位。所述側壁部34e以與包圍IR像素11IR之遮光壁24相向之方式配置。

【0229】

藉此亦然，可抑制已通過IR像素11IR之光電二極體PD之光L到達配線層30之配線32。因此，根據變化例27，可抑制由配線32反射之雜散光Ls(參照圖5)漏入相鄰之單位像素11，因此可抑制混色之發生。

【0230】

又，於變化例27中，藉由在金屬層34之光入射側之面配置複數個突起部34d，而可延長由所述光入射側之面反射之光之光路長，因此可增加光電二極體PD之飽和電荷量Qs。

【0231】

又，於變化例27中，藉由在金屬層34之光入射側之面配置複數個突起部34d，而可使金屬層34與光電二極體PD之距離成為不一樣。因此，根據變化例27，可提高相鄰之單位像素11彼此之混色率偏差之穩健性。

【0232】

又，於變化例27中，藉由在金屬層34之光入射側之面配置側壁部34e，而可抑制由金屬層34反射之光漏入相鄰之單位像素11，因此可抑制混色之發生。

【0233】

又，於變化例27中，藉由在金屬層34之光入射側之面配置側壁部34e，而可將由金屬層34反射之光返回至正上方之光電二極體PD，因此可增加光電二極體PD之飽和電荷量 Q_s 。

【0234】

圖48～圖54係示意性地顯示本揭示之實施形態之變化例27之突起部34d之配置之一例之平面圖。如圖48所示般，於變化例27之金屬層34，在俯視下，4個突起部34d可排列成2列2行地配置。

【0235】

又，如圖49所示般，於變化例27之金屬層34，在俯視下，9個突起部34d可排列成3列3行地配置。又，如圖50所示般，於變化例27之金屬層34，在俯視下，16個突起部34d可排列成4列4行地配置。

【0236】

又，如圖51所示般，於變化例27之金屬層34，在俯視下，25個突起部34d可排列成5列5行地配置。又，如圖52所示般，於變化例27之金屬層

34，在俯視下，4個突起部34d可以2列2行排列成菱形狀地配置。

【0237】

又，如圖53所示般，於變化例27之金屬層34，在俯視下，9個突起部34d可以3列3行排列成菱形狀地配置。又，如圖54所示般，於變化例27之金屬層34，在俯視下，16個突起部34d可以4列4行排列成菱形狀地配置。

【0238】

<變化例28>

圖55係示意性地顯示本揭示之實施形態之變化例28之像素陣列部10之構造之剖視圖。如圖55所示般，於變化例28之像素陣列部10中，設置為金屬層34具有與上述之變化例27同樣之構成，且分離區域23之遮光壁24將半導體層20貫通。

【0239】

藉此，可進一步抑制由金屬層34反射之光L漏入相鄰之單位像素11，因此可進一步抑制混色之發生。

【0240】

<變化例29>

圖56係示意性地顯示本揭示之實施形態之變化例29之像素陣列部10之構造之剖視圖。如圖56所示般，於變化例29之像素陣列部10中，金屬層34具有與上述之變化例27同樣之構成，且於所述金屬層34之周圍設置高反射率膜37。

【0241】

該高反射率膜37係由較鎢為主成分之金屬層34反射率更高之材料(例如，金或白金等)構成。所述高反射率膜37以覆蓋配置有突起部34d之金屬

層34之光入射側之面、及側壁部34e等之方式配置。

【0242】

於該變化例29中，藉由配置該高反射率膜37，可將由金屬層34反射之光更多地返回至正上方之光電二極體PD，因此可進一步增加光電二極體PD之飽和電荷量 Q_s 。

【0243】

圖57～圖61係用於說明本揭示之實施形態之變化例29之金屬層34之製造步驟之一例之圖。首先，於半導體層20之表面形成層間絕緣膜31及遮罩M1。

【0244】

接著，於遮罩M1形成特定之開口A1，自遮罩M1之上方藉由RIE(Reactive Ion Etching，反應性離子蝕刻)等各向異性蝕刻而挖掘，而如圖57所示般，於半導體層20及層間絕緣膜31形成溝槽T1。

【0245】

接著，在將遮罩M1去除之後，於半導體層20及層間絕緣膜31之表面使用周知之手法形成高反射率膜37。然後，藉由利用CMP(Chemical Mechanical Polishing，化學機械研磨)等方法將形成於層間絕緣膜31之表面之高反射率膜37予以研磨，而如圖58所示般，於溝槽T1之內壁面形成高反射率膜37。

【0246】

接著，於半導體層20及層間絕緣膜31之表面使用周知之方法形成金屬層34。然後，藉由利用CMP(Chemical Mechanical Polishing)等方法將形成於層間絕緣膜31之表面之金屬層34予以研磨，而如圖59所示般，於

溝槽T1之內部形成側壁部34e。

【0247】

接著，形成具有特定之開口A2之遮罩M2，並自所述遮罩M2之上藉由各向同性蝕刻進行挖掘，藉此如圖60所示般，於層間絕緣膜31形成半球狀之凹部E1。

【0248】

接著，在將遮罩M2去除之後，藉由在層間絕緣膜31之表面形成高反射率膜37及金屬層34，而如圖61所示般，形成具有突起部34d及側壁部34e之金屬層34。

【0249】

圖62～圖64係用於說明本揭示之實施形態之變化例29之金屬層34之製造步驟之另一例之圖。再者，於該另一例中，因直至圖59為止之步驟與上述之一例同樣，故省略說明。

【0250】

繼直至圖59為止之步驟之後，於另一例中，如圖62所示般，於層間絕緣膜31之表面形成含有氣泡B之遮罩M3。所述遮罩M3例如係稀疏之氧化膜。

【0251】

接著，將所述遮罩M3藉由整面回蝕而去除。藉此，如圖63所示般，於層間絕緣膜31之表面形成由氣泡B引起之凹凸P。然後，藉由在層間絕緣膜31之表面形成高反射率膜37及金屬層34，而如圖64所示般，形成具有突起部34d及側壁部34e之金屬層34。

【0252】

＜固態攝像元件之周邊構造＞

圖65係示意性地顯示本揭示之實施形態之固態攝像元件1之周邊構造之剖視圖，主要示出固態攝像元件1之周邊部之剖面構造。如圖65所示般，固態攝像元件1具有：像素區域R1、周邊區域R2、及墊區域R3。

【0253】

像素區域R1係供設置單位像素11之區域。於像素區域R1，複數個單位像素11排列成二維格子狀。又，周邊區域R2如圖66所示般，係以包圍像素區域R1之四方之方式設置之區域。圖66係顯示本揭示之實施形態之固態攝像元件1之平面構成之圖。

【0254】

又，如圖65所示般，於周邊區域R2設置有遮光層48。所述遮光層48係將自周邊區域R2朝向像素區域R1傾斜地入射之光予以遮蔽之膜。

【0255】

藉由設置所述遮光層48，而可抑制光L自周邊區域R2朝像素區域R1之單位像素11入射，因此可抑制混色之發生。遮光層48例如由鋁或鎢等構成。

【0256】

墊區域R3如圖66所示般，係設置於周邊區域R2之周圍之區域。又，墊區域R3如圖65所示般，具有接觸孔H。於所述接觸孔H之底部，設置有未圖示之接合墊。

【0257】

而且，藉由接合線經由接觸孔H等接合於接合墊，而像素陣列部10與固態攝像元件1之各部分電性連接。

【0258】

此處，於實施形態中，如圖65所示般，IR截止濾光器41可不僅形成於像素區域R1，亦可形成於周邊區域R2及墊區域R3。

【0259】

藉此，可進一步抑制紅外光自周邊區域R2及墊區域R3朝像素區域R1之單位像素11入射。因此，根據實施形態，可進一步抑制混色之發生。

【0260】

又，於實施形態中，藉由亦在周邊區域R2及墊區域R3形成IR截止濾光器41，而在形成平坦化膜42時，可抑制在周邊區域R2及墊區域R3於平坦化膜42處產生不均。因此，根據實施形態，可精度良好地形成固態攝像元件1。

【0261】

於目前為止所說明之實施形態及各種變化例中，示出在像素陣列部10將可見光像素(R像素11R、G像素11G、B像素11B)及IR像素11IR排列地配置之例，但亦可將具有其他功能之受光像素追加於像素陣列部10。

【0262】

例如，亦可於實施形態之像素陣列部10追加相位差檢測用受光像素(以下，亦稱為相位差像素)，於該相位差像素設置以鎢為主成分之金屬層34。

【0263】

藉此，可抑制起因於IR像素11IR而在相位差像素產生之混色，因此可提高固態攝像元件1之自動對焦性能。

【0264】

又，亦可於實施形態之像素陣列部10追加使用ToF(Time of Flight，飛行時間)形式之距離測定用之受光像素(以下，亦稱為測距像素)，於該測距像素設置以鎢為主成分之金屬層34。

【0265】

藉此，可抑制起因於IR像素11IR而在測距像素產生之混色，因此可提高固態攝像元件1之測距性能。

【0266】

<效果>

實施形態之固態攝像元件1具備：第1受光像素(R像素11R、G像素11G、B像素11B)、第2受光像素(IR像素11IR)、及金屬層34。第1受光像素(R像素11R、G像素11G、B像素11B)接收可見光。第2受光像素(IR像素11IR)接收紅外光。金屬層34以相對於第1受光像素之光電轉換部(光電二極體PD)及第2受光像素之光電轉換部(光電二極體PD)之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

【0267】

藉此，可抑制由IR像素11IR引起之混色之發生。

【0268】

又，於實施形態之固態攝像元件1中，金屬層34以與第2受光像素(IR像素11IR)之光電轉換部(光電二極體PD)相向之方式設置。

【0269】

藉此，可抑制由IR像素11IR引起之混色之發生。

【0270】

又，於實施形態之固態攝像元件1中，金屬層34以與第1受光像素(R

像素11R、G像素11G、B像素11B)之光電轉換部(光電二極體PD)相向之方式設置。

【0271】

藉此，可抑制由IR像素11IR引起之混色之發生。

【0272】

又，於實施形態之固態攝像元件1中，金屬層34為多層(金屬層34a、34b、34c)。

【0273】

藉此，可進一步抑制由IR像素11IR引起之混色之發生。

【0274】

又，於實施形態之固態攝像元件1中，金屬層34於俯視下具有間隙34g。

【0275】

藉此，可抑制由半導體層20與金屬層34之間之膜厚之偏差所致之光學干擾。

【0276】

又，實施形態之固態攝像元件1具備半導體層20、及配線層30。半導體層20設置有第1受光像素(R像素11R、G像素11G、B像素11B)之光電轉換部(光電二極體PD)及第2受光像素(IR像素11IR)之光電轉換部(光電二極體PD)。配線層30設置於半導體層20之與光入射側為相反側之面，具有複數層配線32。又，金屬層34於配線層30設置於較複數層配線32更靠光入射側。

【0277】

藉此，可抑制由IR像素11IR引起之混色之發生。

【0278】

又，於實施形態之固態攝像元件1中，配線層30具有與第1受光像素(R像素11R、G像素11G、B像素11B)之光電轉換部及第2受光像素(IR像素11IR)之光電轉換部分別連接之複數個像素電晶體33。又，金屬層34以於俯視下不與像素電晶體33重合之方式配置。

【0279】

藉此，可降低像素陣列部10之製造成本。

【0280】

又，於實施形態之固態攝像元件1中，配線層30具有與第1受光像素(R像素11R、G像素11G、B像素11B)之光電轉換部及第2受光像素(IR像素11IR)之光電轉換部分別連接之複數個像素電晶體33。又，金屬層34以騎上像素電晶體33之與光入射側為相反側之方式配置。

【0281】

藉此，可進一步抑制由IR像素11IR引起之混色之發生。

【0282】

又，於實施形態之固態攝像元件1中，配線層30具有設置於較金屬層34更靠光入射側之透鏡(晶載透鏡36、超透鏡36A)。

【0283】

藉此，可抑制由IR像素11IR引起之混色之發生。

【0284】

又，於實施形態之固態攝像元件1中，金屬層34具有配置於光入射側之面之複數個突起部34d、及自光入射側之面之周緣部朝向光入射側突出

之壁狀之側壁部34e。

【0285】

藉此，可抑制由IR像素11IR引起之混色之發生，且可增加光電二極體PD之飽和電荷量 Q_s 。

【0286】

又，於實施形態之固態攝像元件1中，配線層30具有以覆蓋金屬層34之光入射側之面之方式配置之高反射率膜37。

【0287】

藉此，可進一步增加光電二極體PD之飽和電荷量 Q_s 。

【0288】

又，實施形態之固態攝像元件1具備半導體層20、及配線層30。半導體層20設置有第1受光像素(R像素11R、G像素11G、B像素11B)之光電轉換部(光電二極體PD)及第2受光像素(IR像素11IR)之光電轉換部(光電二極體PD)。配線層30設置於半導體層20之與光入射側為相反側之面，具有複數層配線32。又，金屬層34設置於半導體層20。

【0289】

藉此，可抑制由IR像素11IR引起之混色之發生。

【0290】

又，於實施形態之固態攝像元件1中，金屬層34連接於接地電位。

【0291】

藉此，可穩定地製造像素陣列部10。

【0292】

又，實施形態之固態攝像元件1具備：第1受光像素(R像素11R、G像

素11G、B像素11B)、第2受光像素(IR像素11IR)、及光學濾光器反射層34A(34B)。第1受光像素(R像素11R、G像素11G、B像素11B)接收可見光。第2受光像素(IR像素11IR)接收紅外光。光學濾光器反射層34A(34B)以相對於第1受光像素之光電轉換部(光電二極體PD)及第2受光像素之光電轉換部(光電二極體PD)之至少一者在與光入射側為相反側和其相向之方式設置，且反射率為所賦予之值以上。

【0293】

藉此，可抑制由IR像素11IR引起之混色之發生。

【0294】

又，於實施形態之固態攝像元件1中，光學濾光器反射層34A(34B)設置於像素區域R1之整體。

【0295】

藉此，可進一步抑制由IR像素11IR引起之混色之發生。

【0296】

<電子機器>

再者，本揭示並不限於對於固態攝像元件之適用。亦即，本揭示除了固態攝像元件以外亦可適用於相機模組或攝像裝置、具有攝像功能之可攜式終端裝置、或於圖像讀取部中使用固態攝像元件之影印機等具有固態攝像元件之所有電子機器。

【0297】

作為所述攝像裝置，例如可舉出數位靜態相機或視訊攝影機等。又，作為具有所述攝像功能之可攜式終端裝置，例如可舉出智慧型手機或平板型終端等。

【0298】

圖67係顯示作為適用本揭示之技術之電子機器100之攝像裝置之構成例之方塊圖。圖67之電子機器100例如係數位靜態相機或視訊攝影機等攝像裝置、或智慧型手機或平板型終端等可攜式終端裝置等電子機器。

【0299】

於圖67中，電子機器100包括：透鏡群101、固態攝像元件102、DSP電路103、訊框記憶體104、顯示部105、記錄部106、操作部107、及電源部108。

【0300】

又，於電子機器100中，DSP電路103、訊框記憶體104、顯示部105、記錄部106、操作部107、及電源部108經由匯流排線109相互連接。

【0301】

透鏡群101擷取來自被攝體之入射光(像光)並於固態攝像元件102之攝像面上成像。固態攝像元件102與上述之實施形態之固態攝像元件1對應，將藉由透鏡群101成像於攝像面上之入射光之光量以像素單位轉換成電信號並作為像素信號而輸出。

【0302】

DSP電路103係處理自固態攝像元件102供給之信號之相機信號處理電路。訊框記憶體104以訊框單位暫時地保持經DSP電路103處理之圖像資料。

【0303】

顯示部105例如包含液晶面板或有機EL(Electro Luminescence，電致發光)面板等面板型顯示裝置，顯示由固態攝像元件102拍攝到之動畫或

靜畫。記錄部106將由固態攝像元件102拍攝到之動畫或靜畫之圖像資料記錄於半導體記憶體或硬碟等記錄媒體。

【0304】

操作部107依照使用者之操作，發出關於電子機器100所具有之各種功能之操作指令。電源部108將成為DSP電路103、訊框記憶體104、顯示部105、記錄部106及操作部107之動作電源之各種電源適當供給至該等供給對象。

【0305】

於如此般構成之電子機器100中，作為固態攝像元件102，藉由適用上述之各實施形態之固態攝像元件1，而可抑制由IR像素11IR引起之混色之發生。

【0306】

以上，對於本揭示之實施形態進行了說明，但本揭示之技術範圍，並不限定於上述實施形態本身，在不脫離本揭示之要旨之範圍內，可進行各種變更。又，可適當組合不同之實施形態及變化例之構成要件。

【0307】

又，本說明書所記載之效果終極而言僅為例示而並非被限定者，亦可具有其他之效果。

【0308】

再者，本技術亦可採用如以下之構成。

(1)

一種固態攝像元件，其具備：第1受光像素，其接收可見光；

第2受光像素，其接收紅外光；及

金屬層，其以相對於前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

(2)

如前述(1)之固態攝像元件，其中前述金屬層以與前述第2受光像素之光電轉換部相向之方式設置。

(3)

如前述(1)或(2)之固態攝像元件，其中前述金屬層以與前述第1受光像素之光電轉換部相向之方式設置。

(4)

如前述(1)至(3)中任一項之固態攝像元件，其中前述金屬層為多層。

(5)

如前述(1)至(4)中任一項之固態攝像元件，其中前述金屬層於俯視下具有間隙。

(6)

如前述(1)至(5)中任一項之固態攝像元件，其具備：半導體層，其供設置前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部；及

配線層，其設置於前述半導體層之與光入射側為相反側之面，具有複數層配線；且

前述金屬層於前述配線層設置於較前述複數層配線更靠光入射側。

(7)

如前述(6)之固態攝像元件，其中前述配線層具有與前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部分別連接之複數個像素電

晶體，且

前述金屬層以於俯視下不與前述像素電晶體重合之方式配置。

(8)

如前述(6)之固態攝像元件，其中前述配線層具有與前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部分別連接之複數個像素電晶體，且

前述金屬層以騎上前述像素電晶體之與光入射側為相反側之方式配置。

(9)

如前述(6)之固態攝像元件，其中前述配線層具有設置於較前述金屬層更靠光入射側之透鏡。

(10)

如前述(6)之固態攝像元件，其中前述金屬層具有配置於光入射側之面之複數個突起部、及自光入射側之面之周緣部朝向光入射側突出之壁狀之側壁部。

(11)

如前述(10)之固態攝像元件，其中前述配線層具有以覆蓋前述金屬層之光入射側之面之方式配置之高反射率膜。

(12)

如前述(1)至(5)中任一項之固態攝像元件，其具備：半導體層，其設置前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部；及配線層，其設置於前述半導體層之與光入射側為相反側之面，具有複數層配線；且

前述金屬層設置於前述半導體層。

(13)

如前述(1)至(12)中任一項之固態攝像元件，其中前述金屬層連接於接地電位。

(14)

一種固態攝像元件，其具備：第1受光像素，其接收可見光；

第2受光像素，其接收紅外光；及

光學濾光器反射層，其以相對於前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，且反射率為所賦予之值以上。

(15)

如前述(14)之固態攝像元件，其中前述光學濾光器反射層設置於像素區域之整體。

(16)

一種電子機器，其具備：固態攝像元件；

光學系統，其擷取來自被攝體之入射光並於前述固態攝像元件之攝像面上成像；及

信號處理電路，其對來自前述固態攝像元件之輸出信號進行處理；

且

前述固態攝像元件具備：

第1受光像素，其接收可見光；

第2受光像素，其接收紅外光；及

金屬層，其以相對於前述第1受光像素之光電轉換部及前述第2受光

像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

(17)

如前述(16)之電子機器，其中前述金屬層以與前述第1受光像素之光電轉換部相向之方式設置。

(18)

如前述(16)或(17)之電子機器，其中前述金屬層以與前述第1受光像素之光電轉換部相向之方式設置。

(19)

如前述(16)至(18)中任一項之電子機器，其中前述金屬層為多層。

(20)

如前述(16)至(19)中任一項之電子機器，其中前述金屬層於俯視下具有間隙。

(21)

如前述(16)至(20)中任一項之電子機器，其具備：半導體層，其供設置前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部；及

配線層，其設置於前述半導體層之與光入射側為相反側之面，具有複數層配線；且

前述金屬層於前述配線層設置於較前述複數層配線更靠光入射側。

(22)

如前述(21)之電子機器，其中前述配線層具有與前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部分別連接之複數個像素電晶體，且

前述金屬層以於俯視下不與前述像素電晶體重合之方式配置。

(23)

如前述(21)之電子機器，其中前述配線層具有與前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部分別連接之複數個像素電晶體，且

前述金屬層以騎上前述像素電晶體之與光入射側為相反側之方式配置。

(24)

如前述(21)之電子機器，其中前述配線層具有設置於較前述金屬層更靠光入射側之透鏡。

(25)

如前述(21)之電子機器，其中前述金屬層具有配置於光入射側之面之複數個突起部、及自光入射側之面之周緣部朝向光入射側突出之壁狀之側壁部。

(26)

如前述(25)之電子機器，其中前述配線層具有以覆蓋前述金屬層之光入射側之面之方式配置之高反射率膜。

(27)

如前述(16)至(21)中任一項之電子機器，其具備：半導體層，其供設置前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部；及

配線層，其設置於前述半導體層之與光入射側為相反側之面，具有複數層配線；且

前述金屬層設置於前述半導體層。

(28)

如前述(16)至(27)中任一項之電子機器，其中前述金屬層連接於接地電位。

(29)

一種電子機器，其具備：第1受光像素，其接收可見光；

第2受光像素，其接收紅外光；及

光學濾光器反射層，其以相對於前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，且反射率為所賦予之值以上。

(30)

如前述(29)之電子機器，其中前述光學濾光器反射層設置於像素區域之整體。

【符號說明】

【0309】

1:固態攝像元件

10, 10A:像素陣列部

11:有效單位像素/單位像素

11B:B像素(第1受光像素之一例)

11G:G像素(第1受光像素之一例)

11IR:IR像素(第2受光像素之一例)

11R:R像素(第1受光像素之一例)

12:系統控制部

13:垂直驅動部

- 14:行讀出電路部
- 15:行信號處理部
- 16:水平驅動部
- 17:信號處理部
- 20:半導體層
- 21, 22:半導體區域
- 21a:凸部
- 23:分離區域
- 24:遮光壁
- 25:金屬氧化膜
- 26:透明壁
- 30:配線層
- 31:層間絕緣膜
- 32:配線
- 33:像素電晶體
- 34, 34a~34c:金屬層
- 34A, 34B:光學濾光器反射層
- 34d:突起部
- 34e:側壁部
- 34g:間隙
- 34r:騎上部
- 35:遮光部
- 35a:遮光壁

35b:金屬氧化膜

36:晶載透鏡(透鏡之一例)

36A:超透鏡(透鏡之一例)

37:高反射率膜

40:光學層

41:IR截止濾光器

42:平坦化膜

43, 43B, 43G, 43R:彩色濾光器

44:OCL

45:遮光壁

46:透明材

47:光學壁

48:遮光層

100:電子機器

101:透鏡群

102:固態攝像元件

103:DSP電路

104:訊框記憶體

105:顯示部

106:記錄部

107:操作部

108:電源部

109:匯流排線

A-A:線

A1, A2:開口

B:氣泡

E1:凹部

H:接觸孔

L:光

Ls:雜散光

LD:像素驅動線

LV:垂直像素配線

M1, M2, M3:遮罩

P:凹凸

PD:光電二極體(光電轉換部之一例)

R1:像素區域

R2:周邊區域

R3:墊區域

T1:溝槽

【發明申請專利範圍】

【請求項1】

一種固態攝像元件，其具備：第1受光像素，其接收可見光；

第2受光像素，其接收紅外光；及

金屬層，其以相對於前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

【請求項2】

如請求項1之固態攝像元件，其中前述金屬層以與前述第2受光像素之光電轉換部相向之方式設置。

【請求項3】

如請求項1之固態攝像元件，其中前述金屬層以與前述第1受光像素之光電轉換部相向之方式設置。

【請求項4】

如請求項1之固態攝像元件，其中前述金屬層為多層。

【請求項5】

如請求項1之固態攝像元件，其中前述金屬層於俯視下具有間隙。

【請求項6】

如請求項1之固態攝像元件，其具備：半導體層，其供設置前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部；及

配線層，其設置於前述半導體層之與光入射側為相反側之面，具有複數層配線；且

前述金屬層於前述配線層設置於較前述複數層配線更靠光入射側。

【請求項7】

如請求項6之固態攝像元件，其中前述配線層具有與前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部分別連接之複數個像素電晶體，且

前述金屬層以於俯視下不與前述像素電晶體重合之方式配置。

【請求項8】

如請求項6之固態攝像元件，其中前述配線層具有與前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部分別連接之複數個像素電晶體，且

前述金屬層以騎上前述像素電晶體之與光入射側為相反側之方式配置。

【請求項9】

如請求項6之固態攝像元件，其中前述配線層具有設置於較前述金屬層更靠光入射側之透鏡。

【請求項10】

如請求項6之固態攝像元件，其中前述金屬層具有配置於光入射側之面之複數個突起部、及自光入射側之面之周緣部朝向光入射側突出之壁狀之側壁部。

【請求項11】

如請求項10之固態攝像元件，其中前述配線層具有以覆蓋前述金屬層之光入射側之面之方式配置之高反射率膜。

【請求項12】

如請求項1之固態攝像元件，其具備：半導體層，其供設置前述第1

受光像素之光電轉換部及前述第2受光像素之光電轉換部；及

配線層，其設置於前述半導體層之與光入射側為相反側之面，具有複數層配線；且

前述金屬層設置於前述半導體層。

【請求項13】

如請求項1之固態攝像元件，其中前述金屬層連接於接地電位。

【請求項14】

一種固態攝像元件，其具備：第1受光像素，其接收可見光；

第2受光像素，其接收紅外光；及

光學濾光器反射層，其以相對於前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，且反射率為所賦予之值以上。

【請求項15】

如請求項14之固態攝像元件，其中前述光學濾光器反射層設置於像素區域之整體。

【請求項16】

一種電子機器，其具備：固態攝像元件；

光學系統，其擷取來自被攝體之入射光並於前述固態攝像元件之攝像面上成像；及

信號處理電路，其對來自前述固態攝像元件之輸出信號進行處理；

且

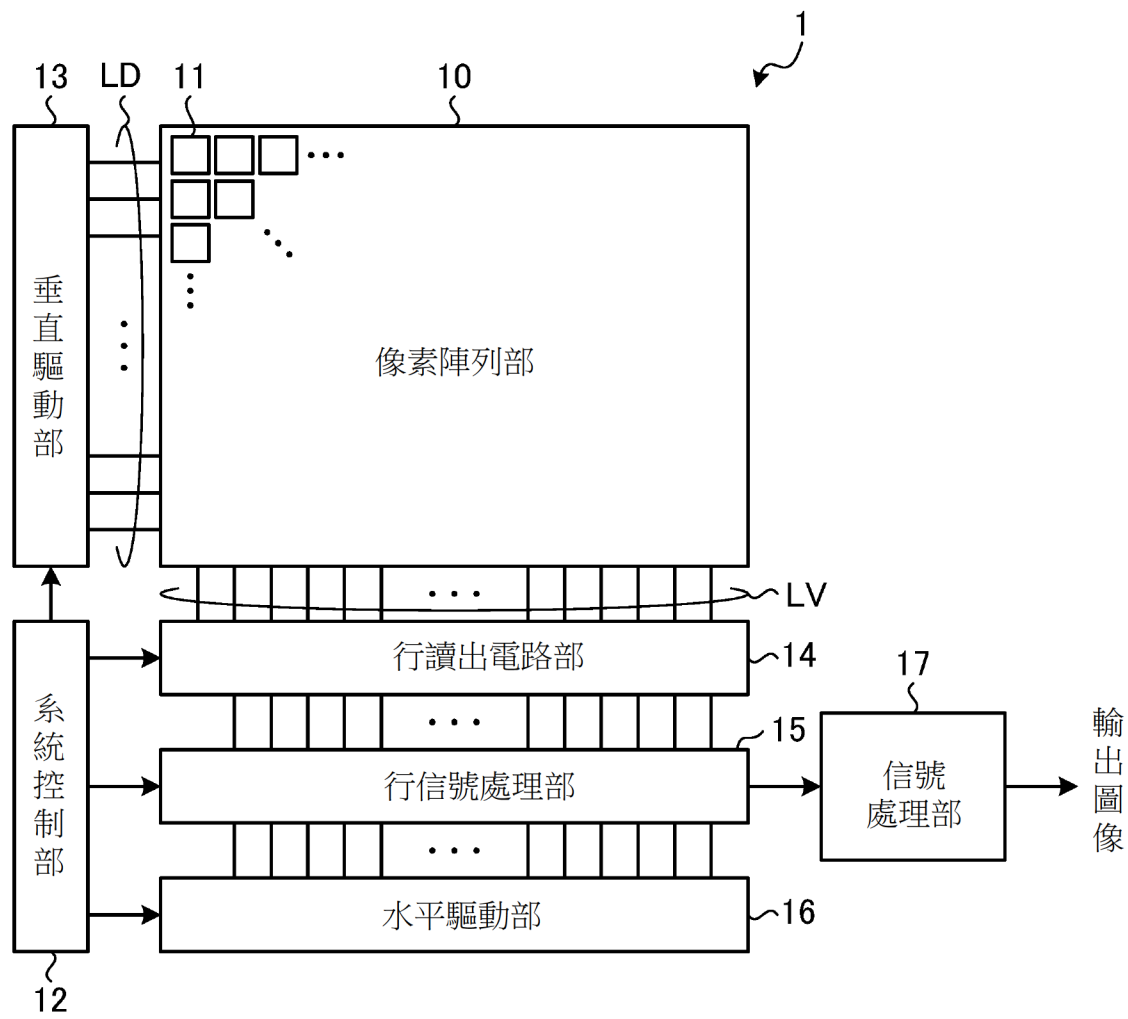
前述固態攝像元件具備：

第1受光像素，其接收可見光；

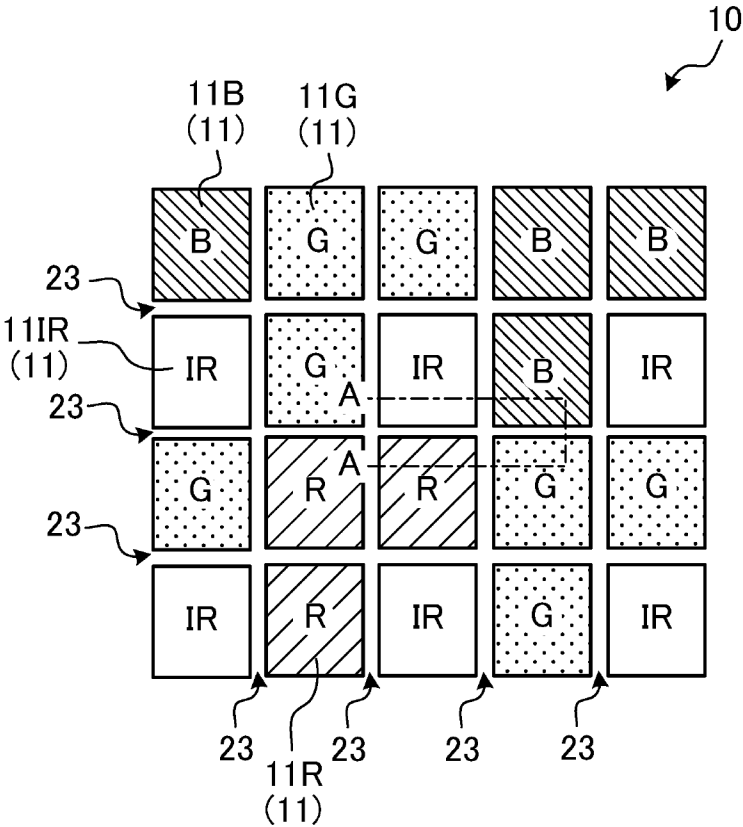
第2受光像素，其接收紅外光；及

金屬層，其以相對於前述第1受光像素之光電轉換部及前述第2受光像素之光電轉換部之至少一者在與光入射側為相反側和其相向之方式設置，鎢為主成分。

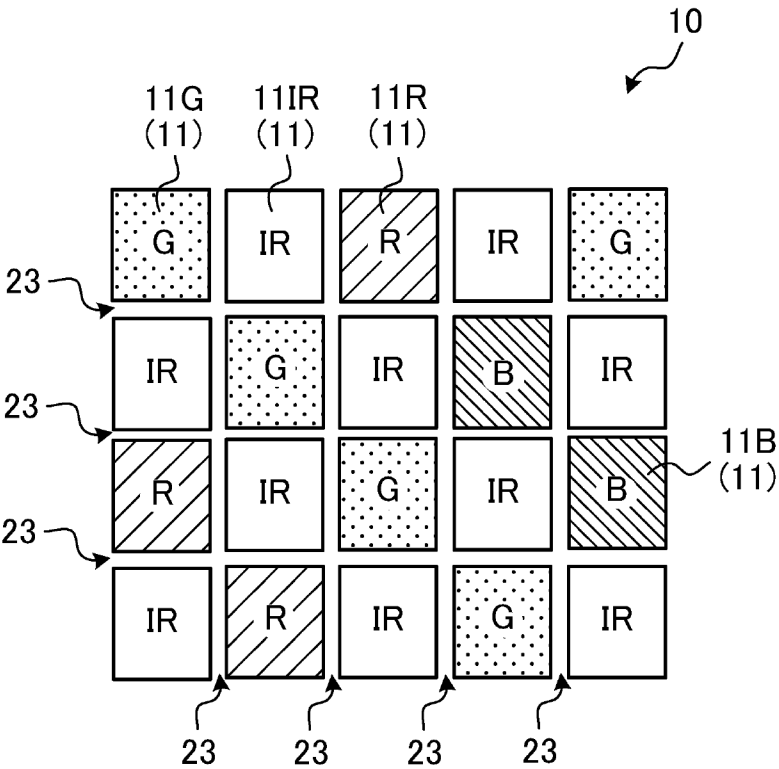
【發明圖式】



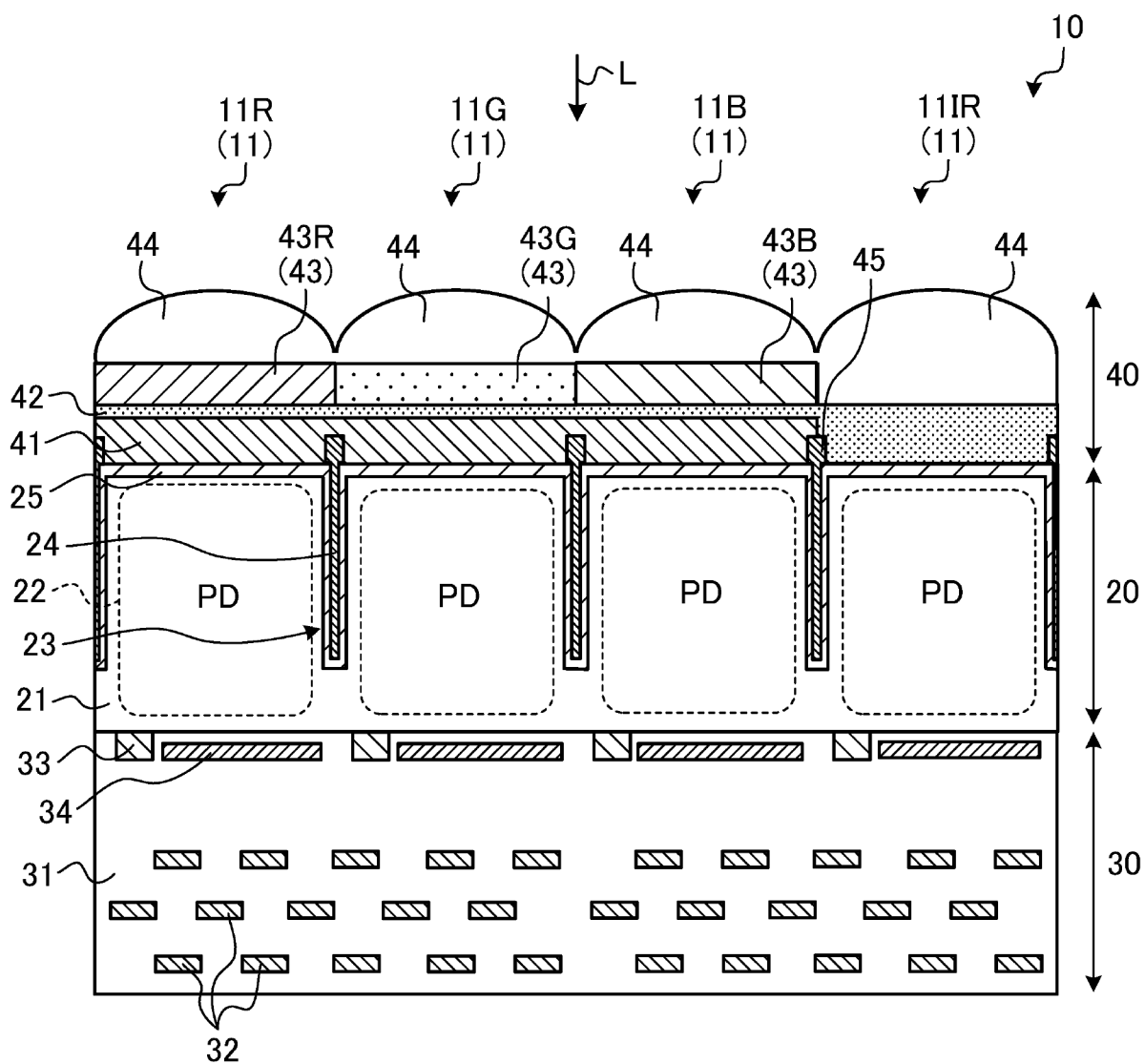
【圖1】



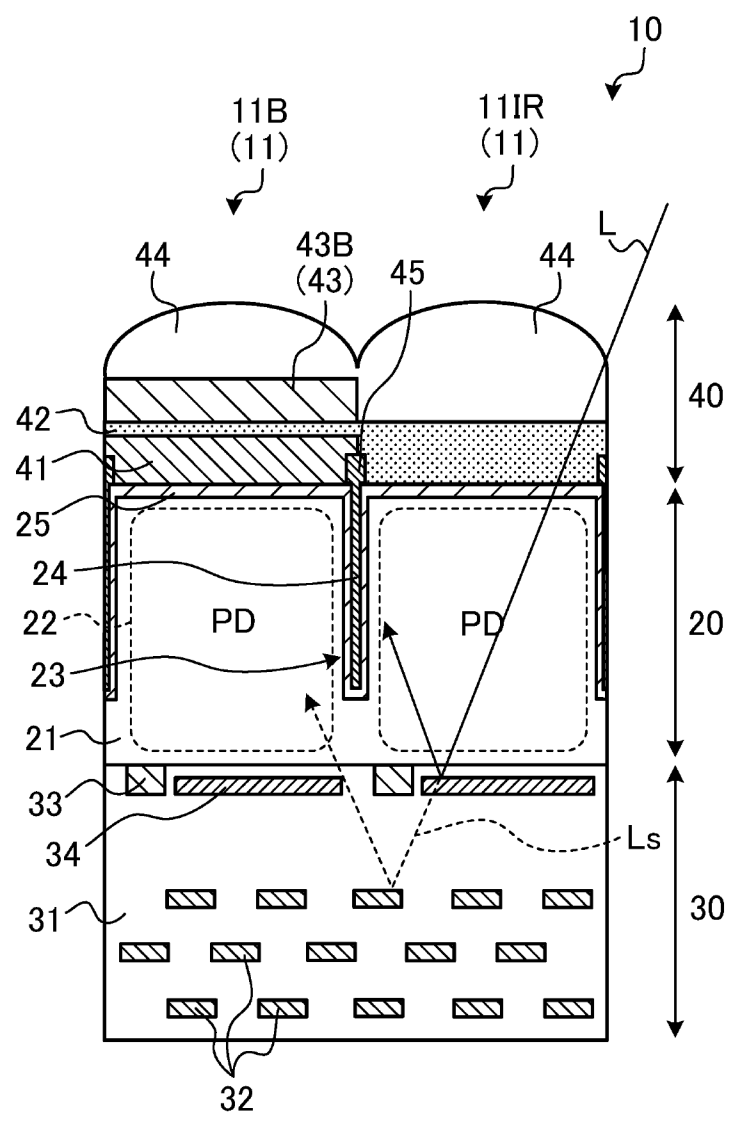
【圖2】



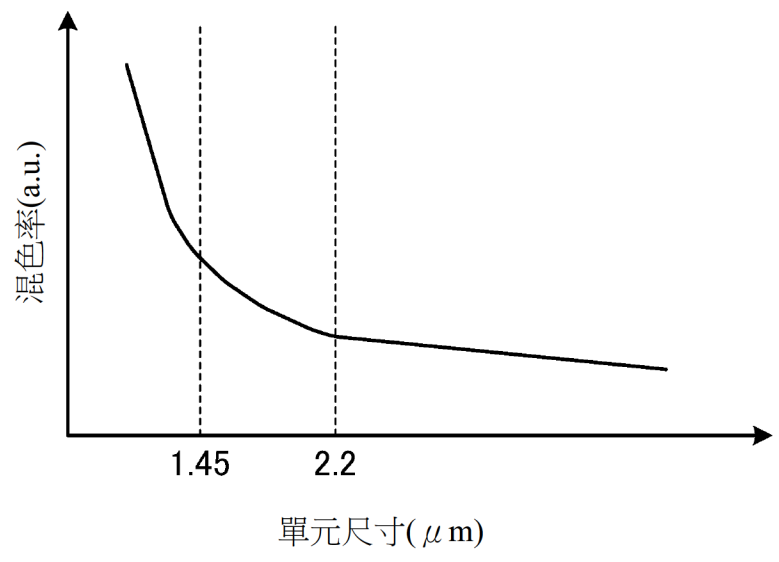
【圖3】



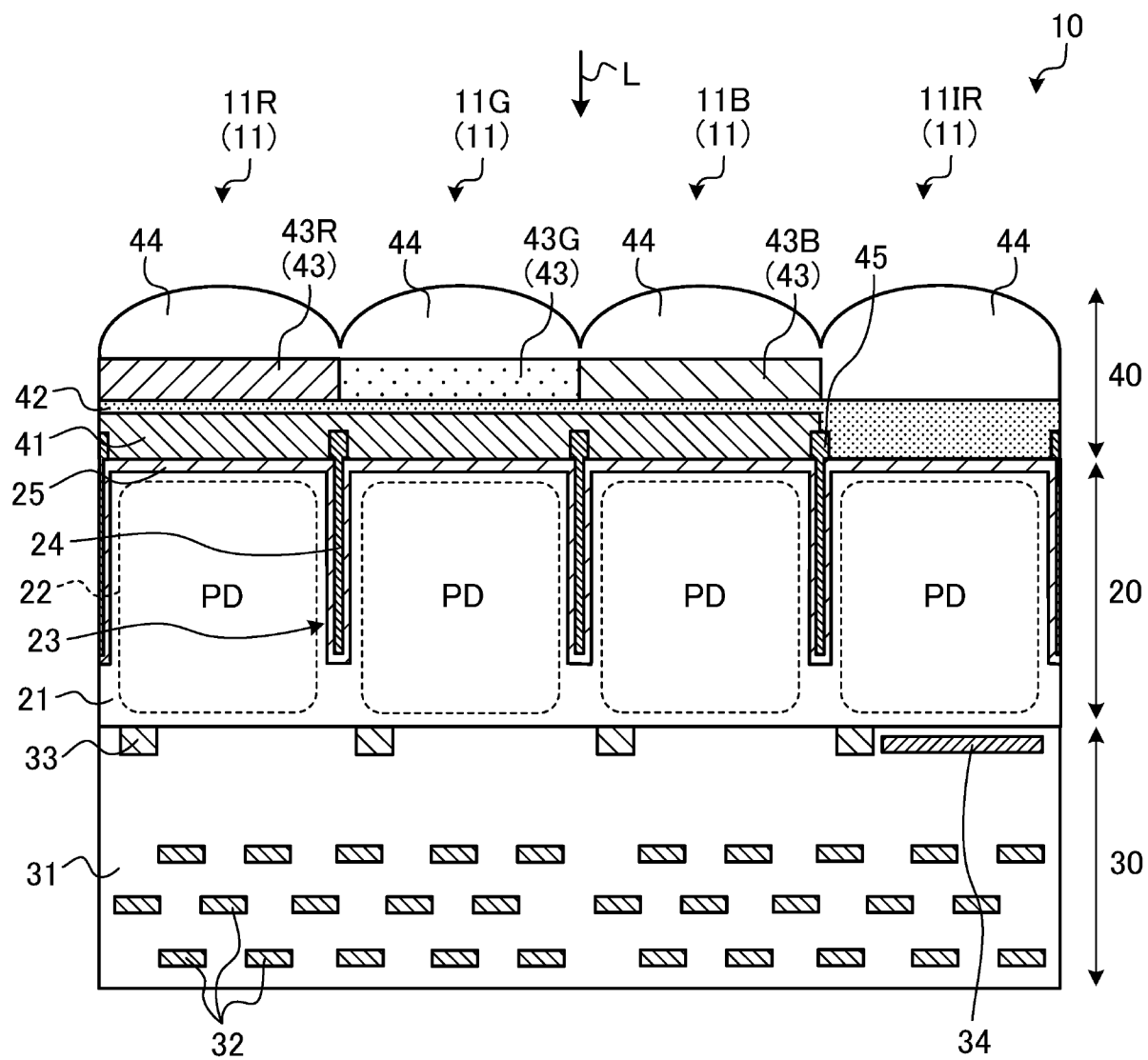
【圖4】



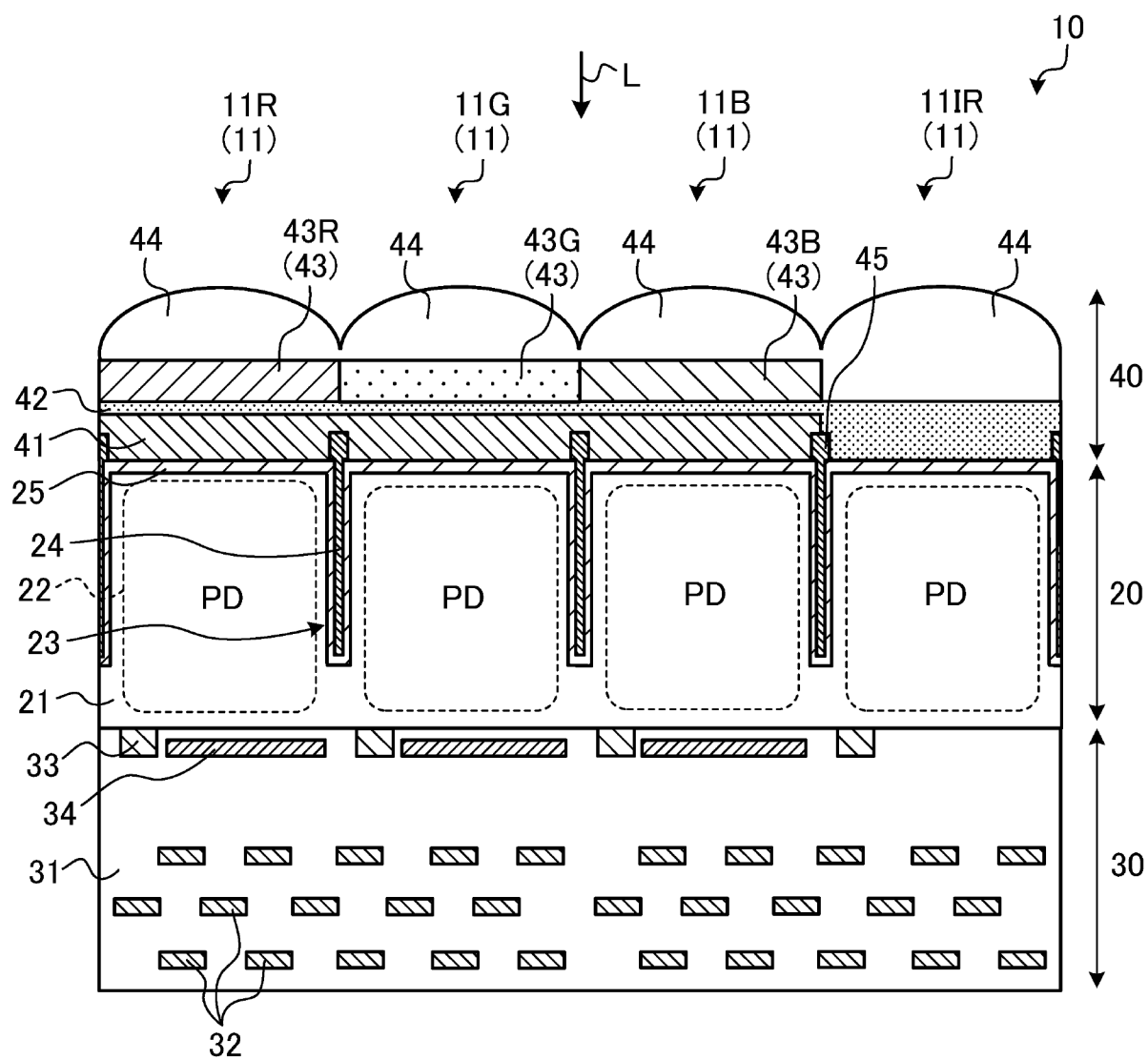
【圖5】



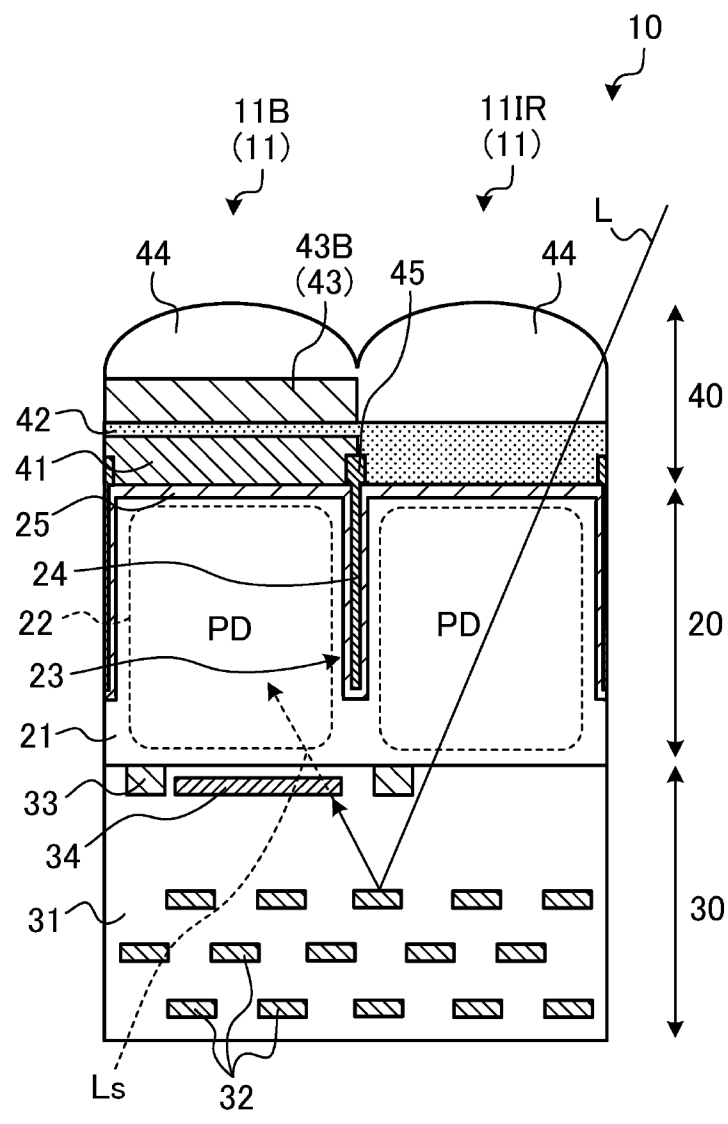
【圖6】



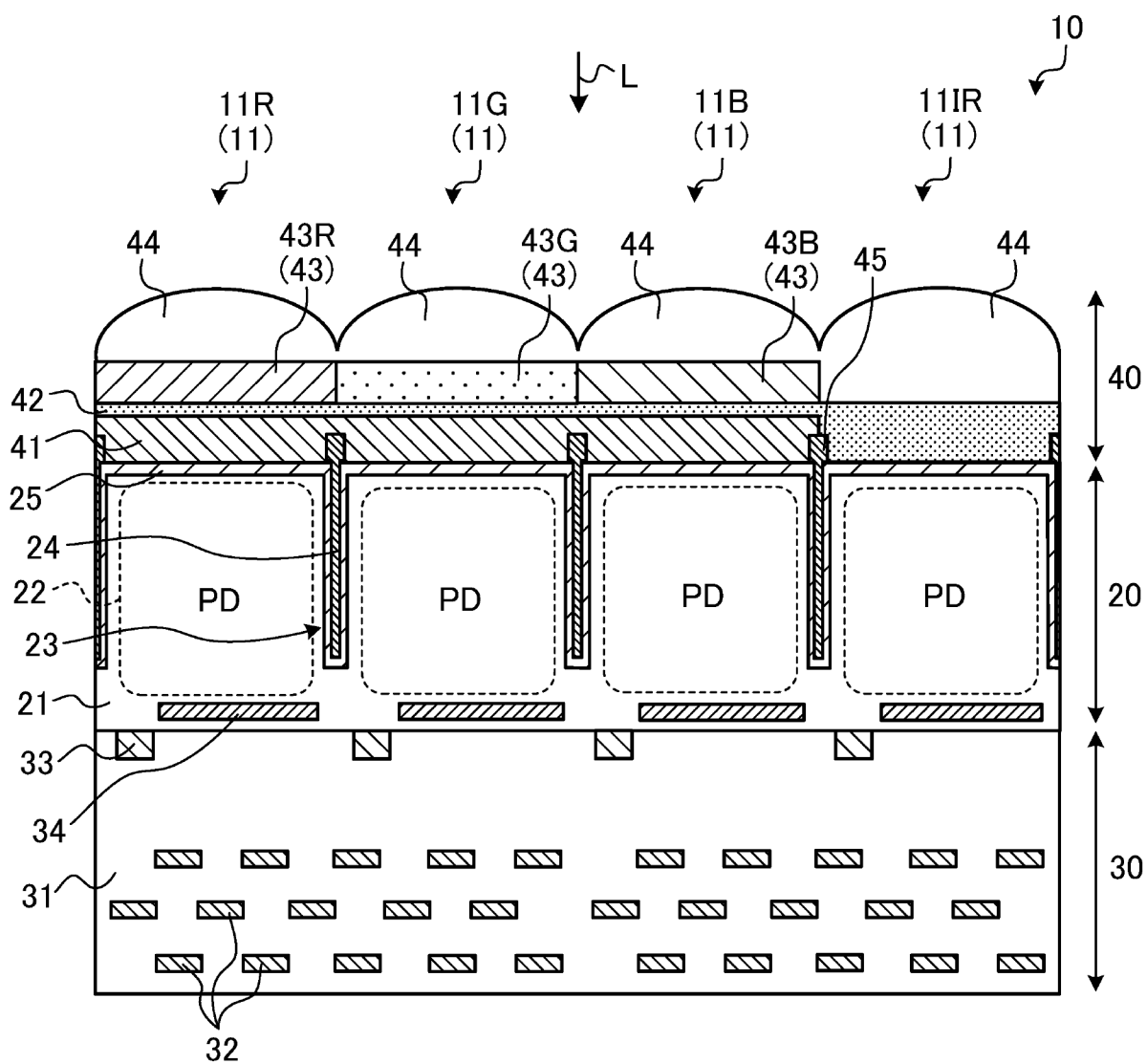
【圖7】



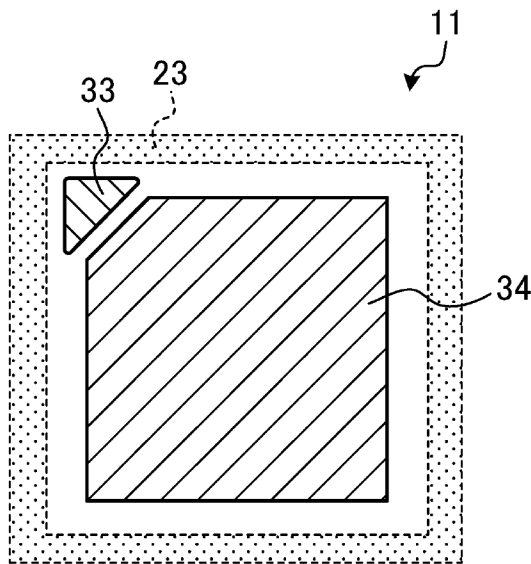
【圖8】



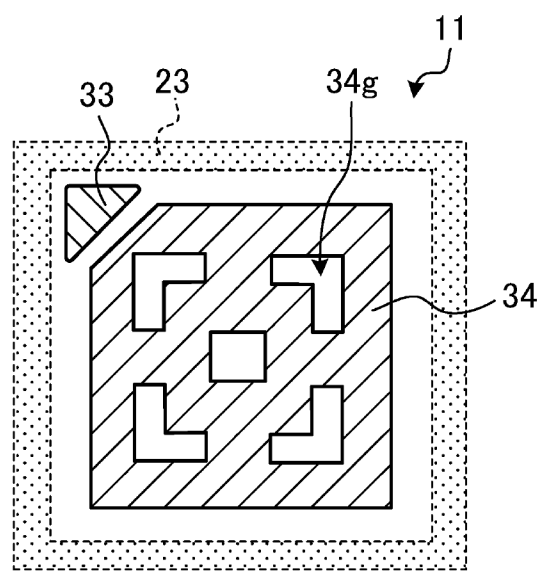
【圖9】



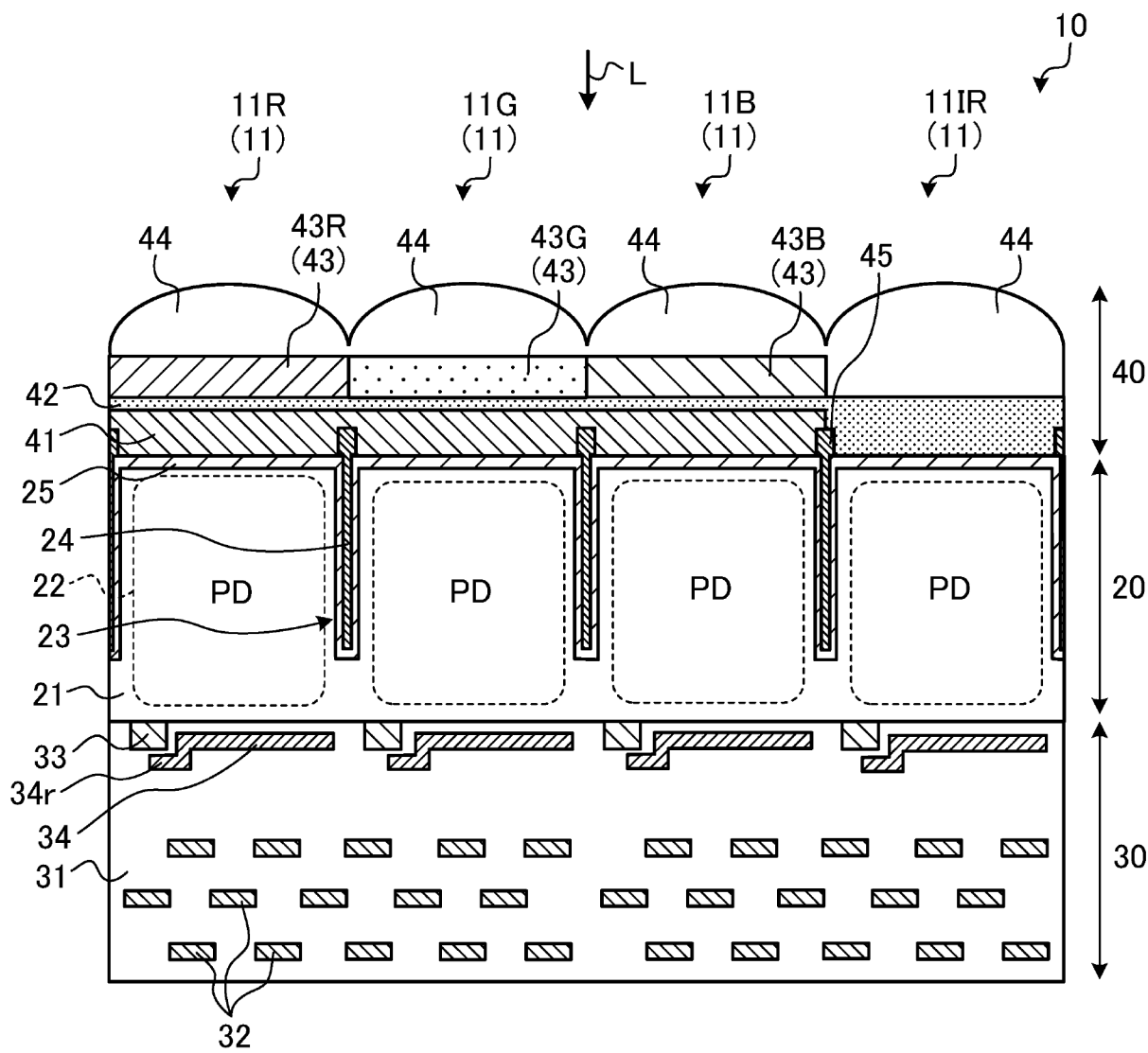
【圖10】



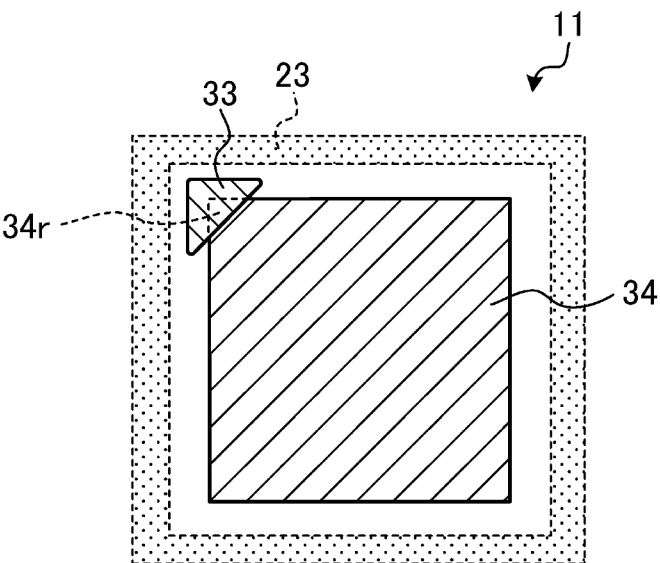
【圖11】



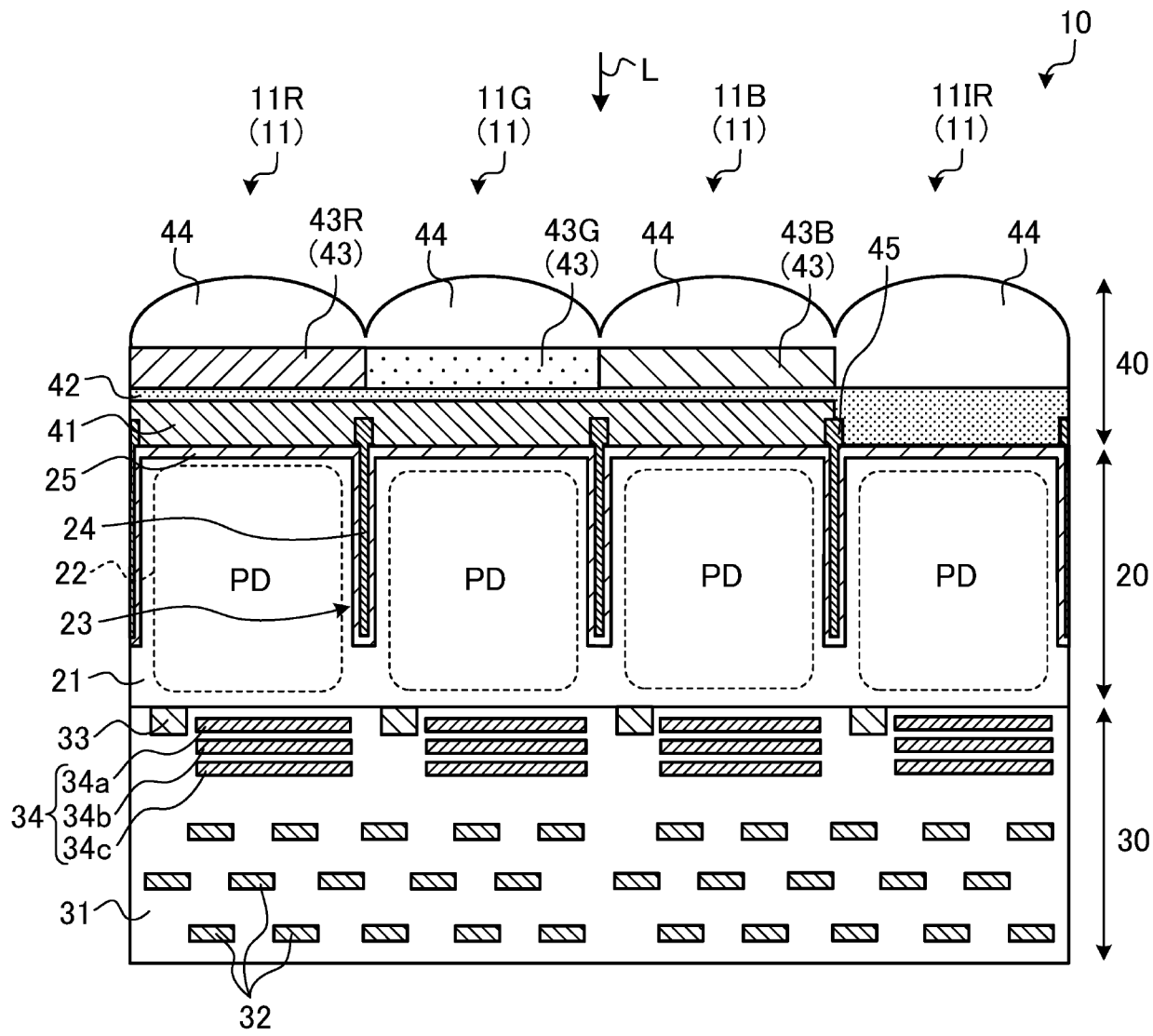
【圖12】



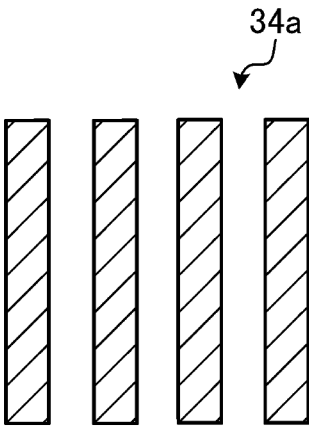
【圖13】



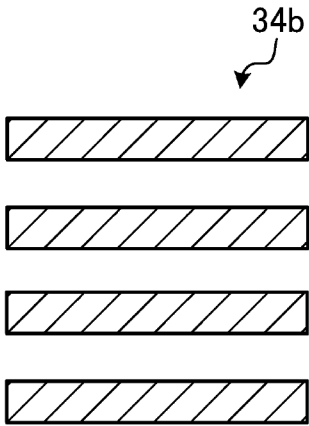
【圖14】



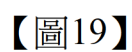
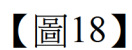
【圖15】

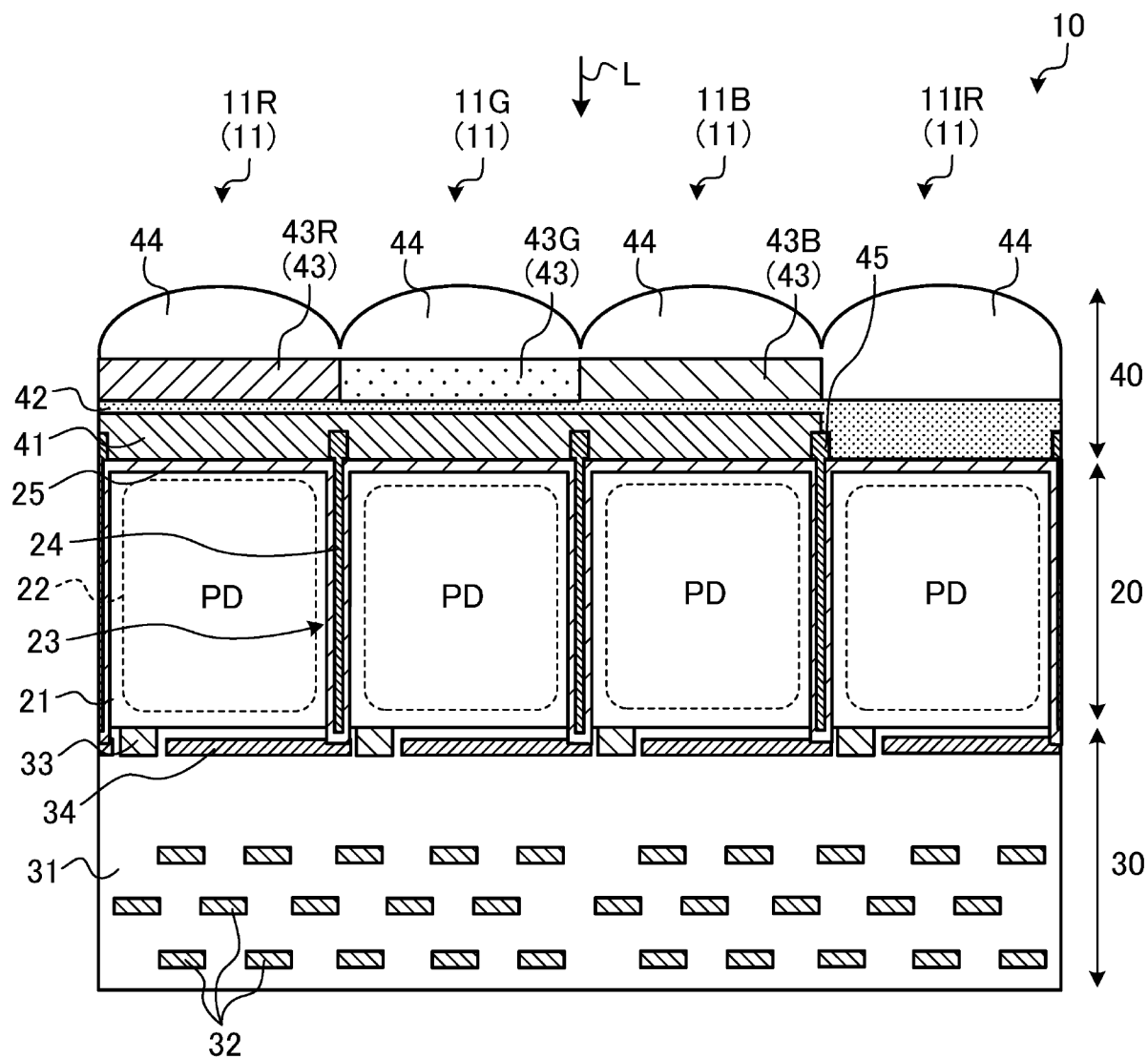


【圖16】

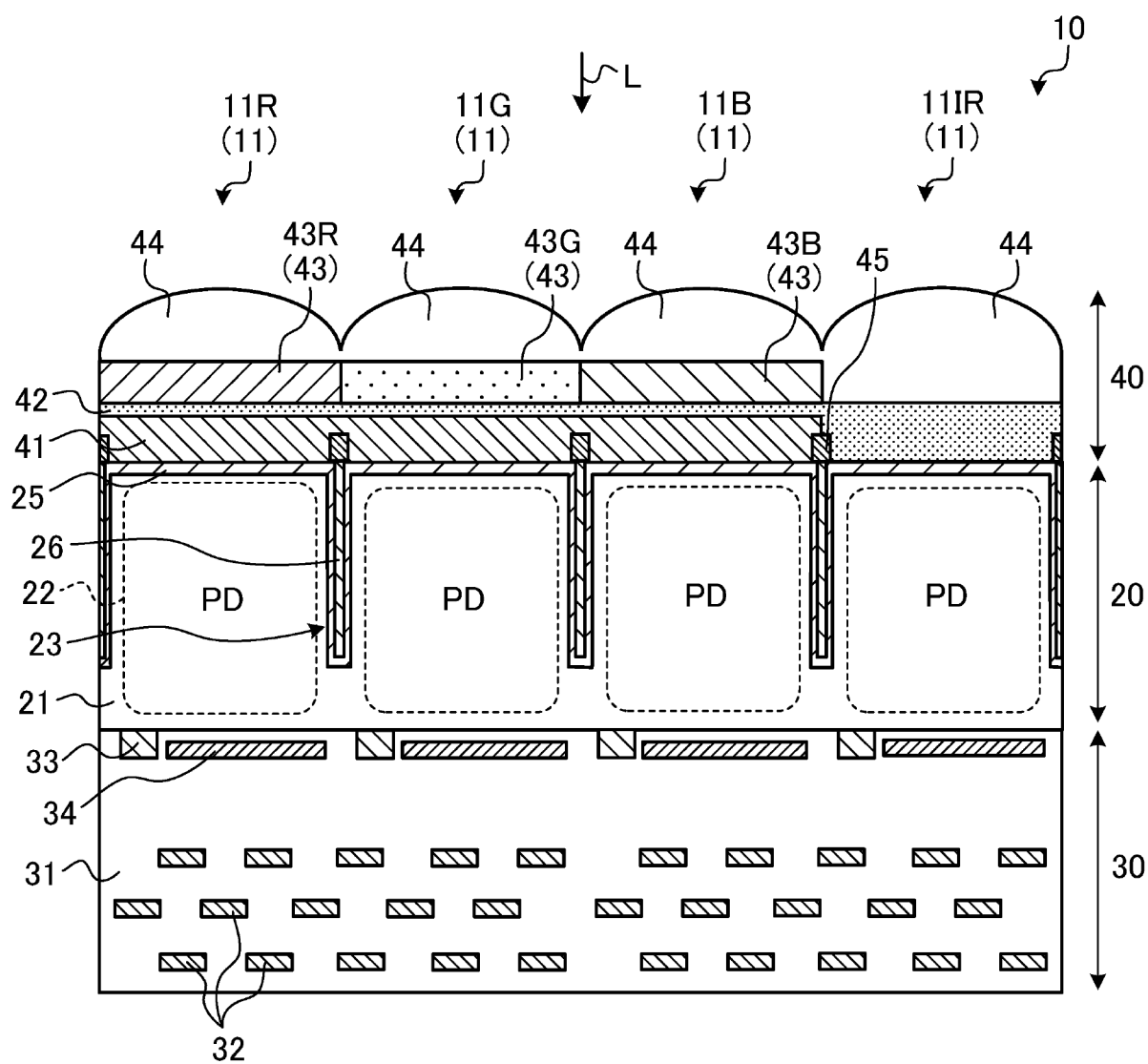


【圖17】

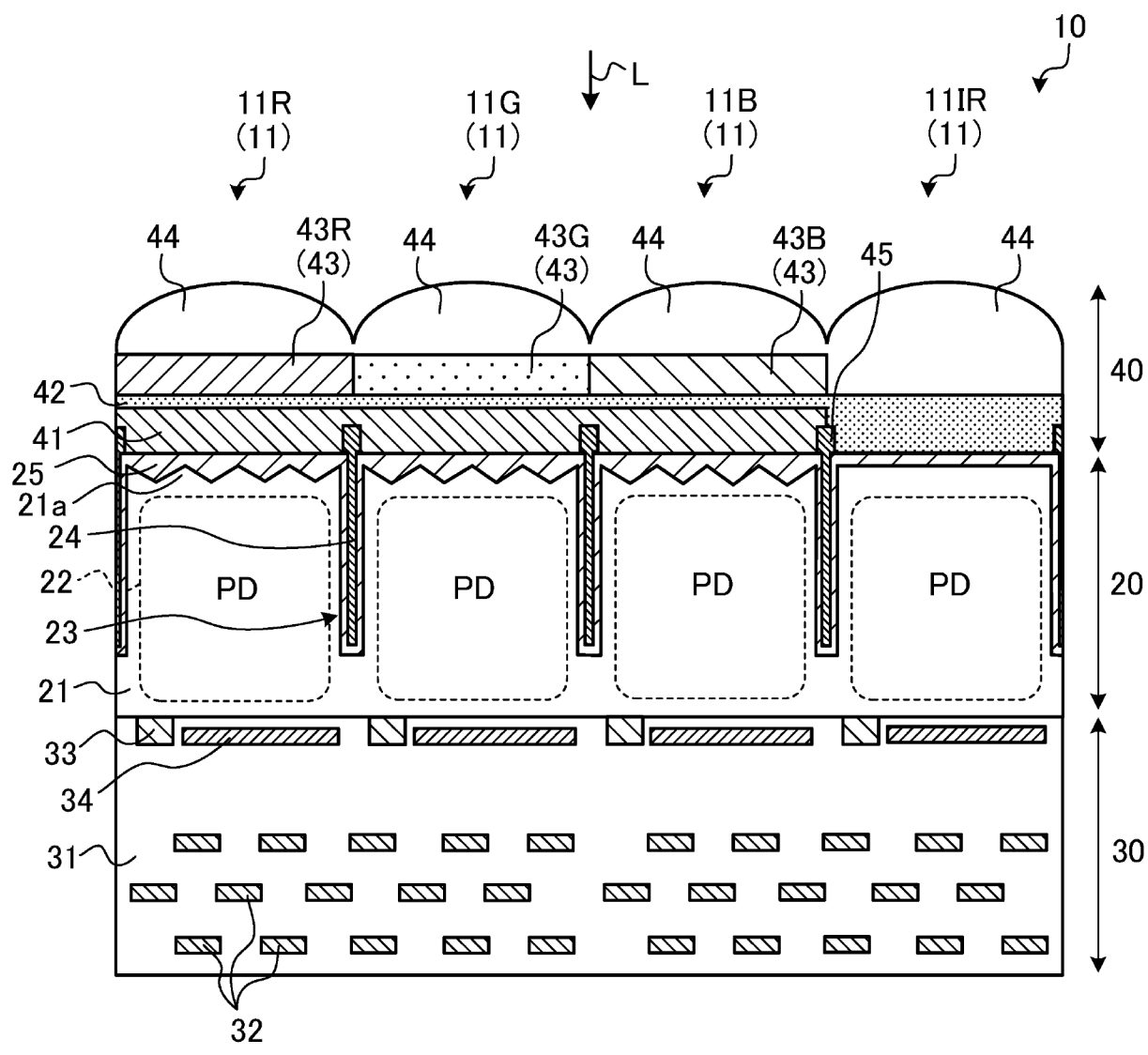




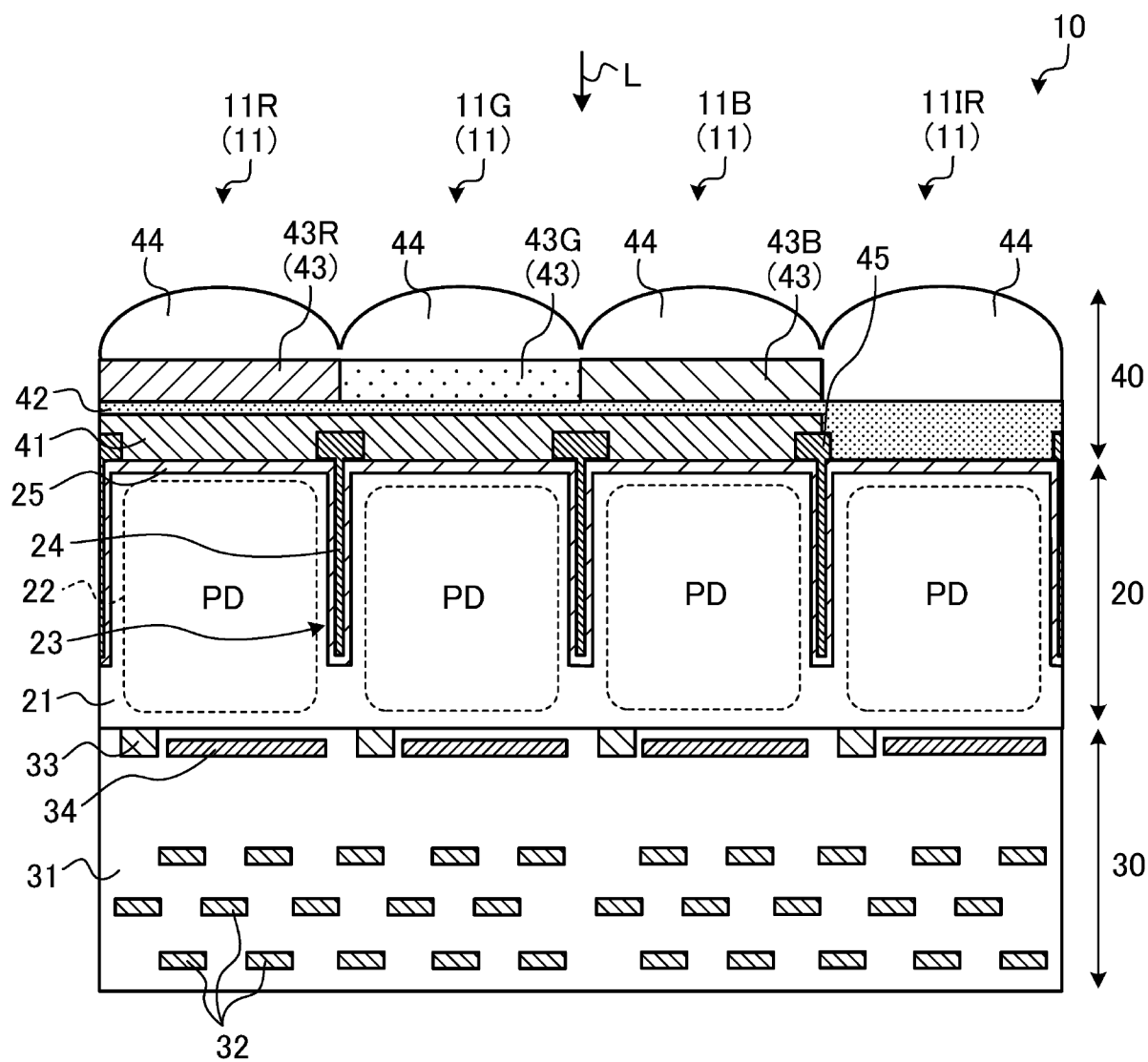
【圖20】



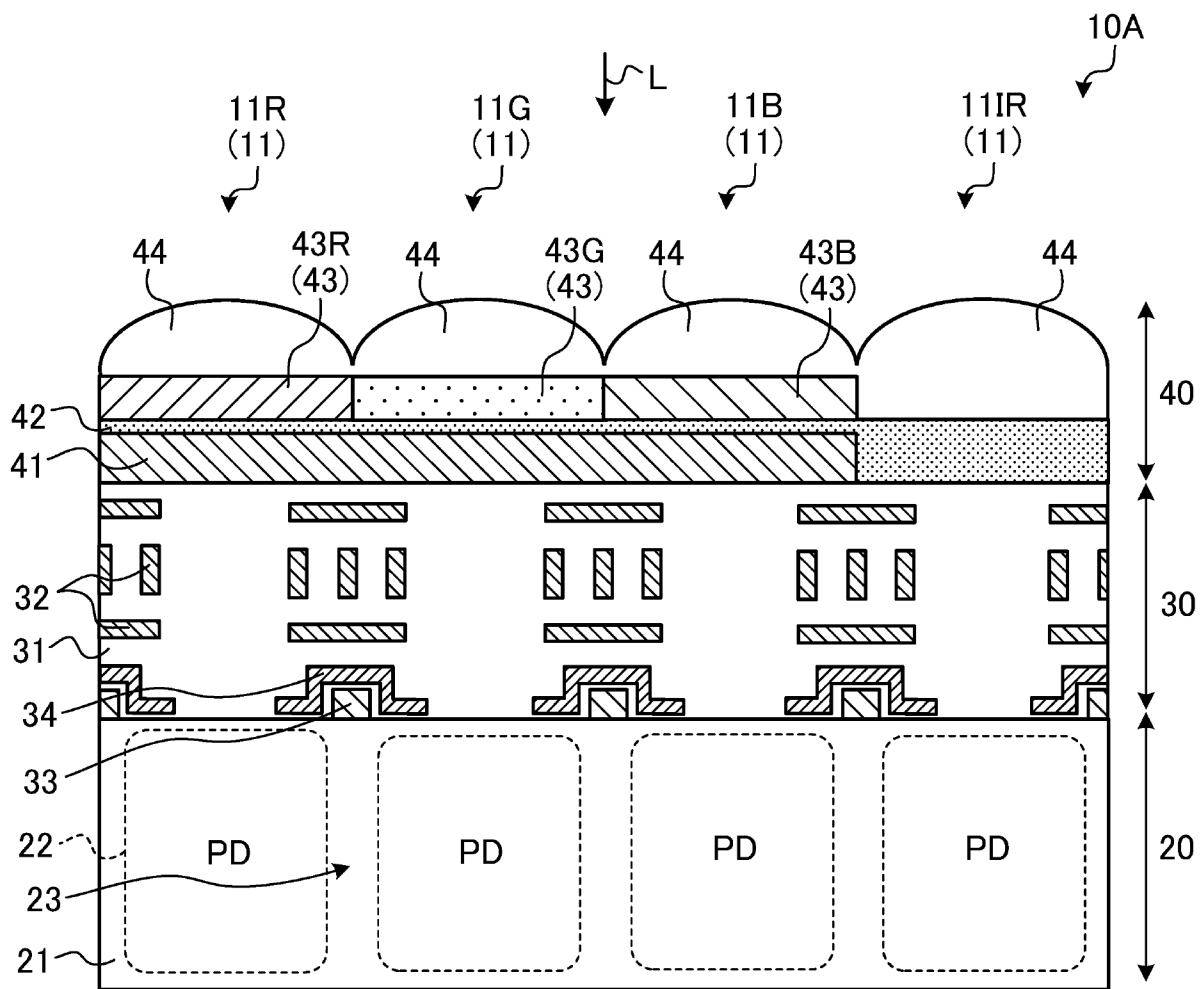
【圖21】



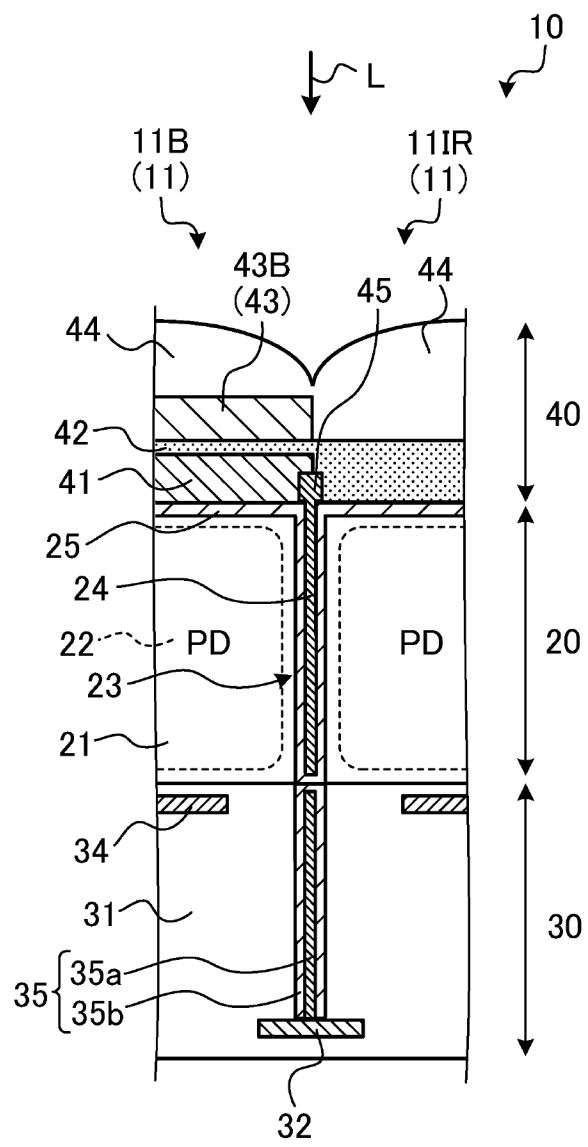
【圖22】



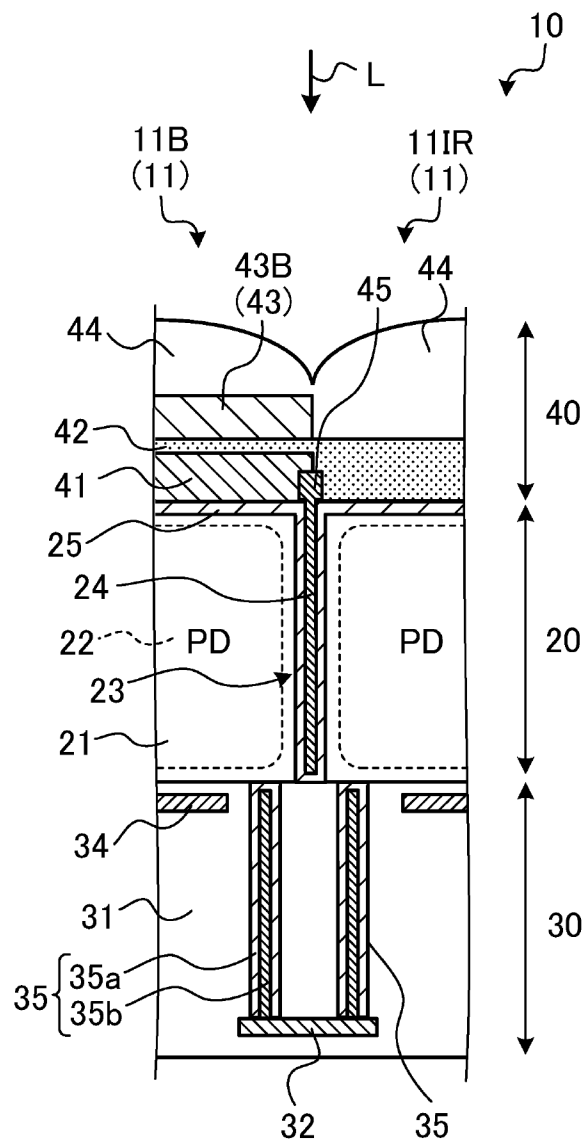
【圖23】



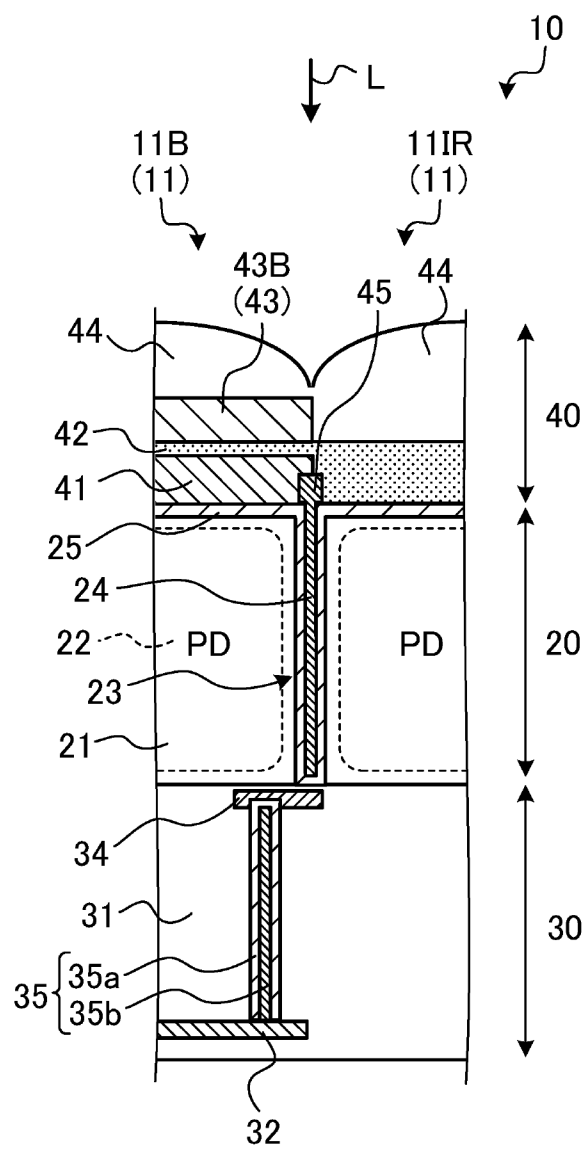
【圖24】



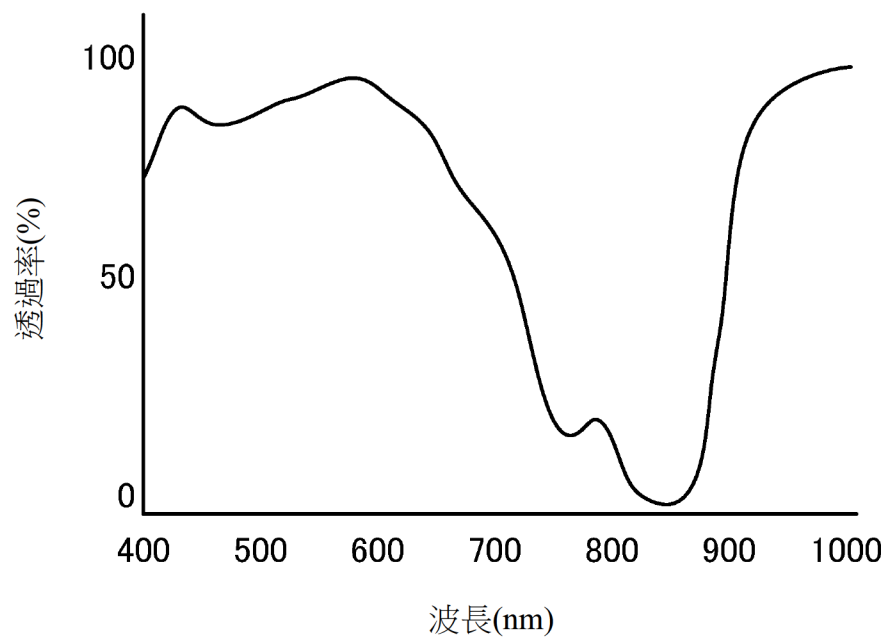
【圖25】



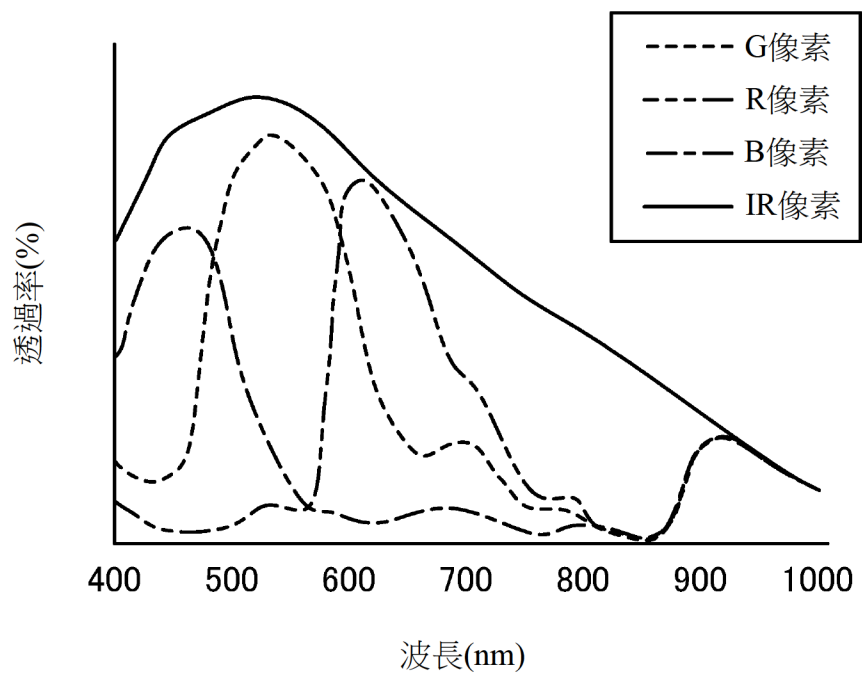
【圖26】



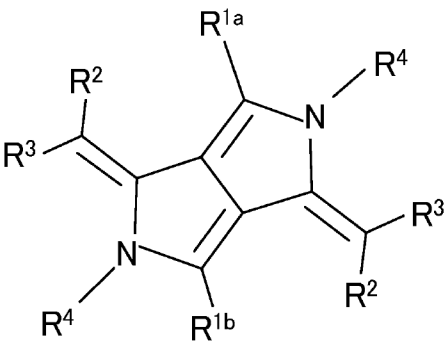
【圖27】



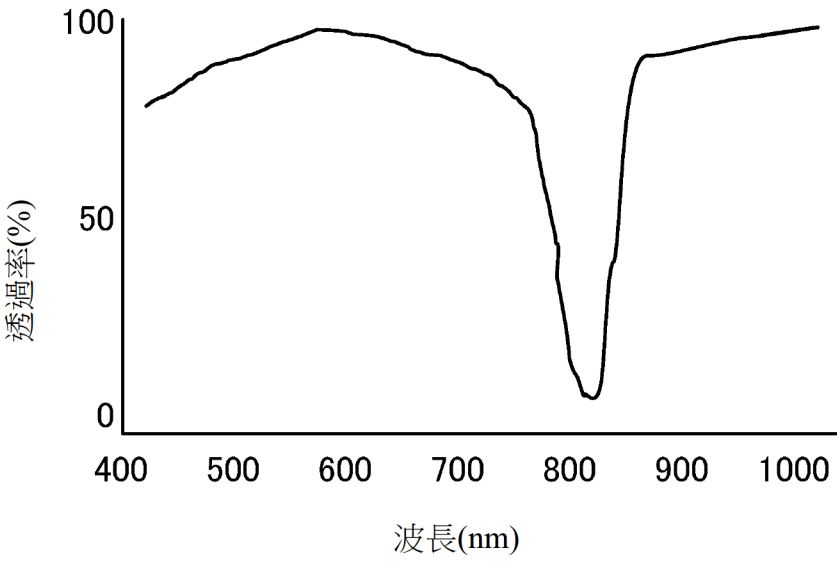
【圖28】



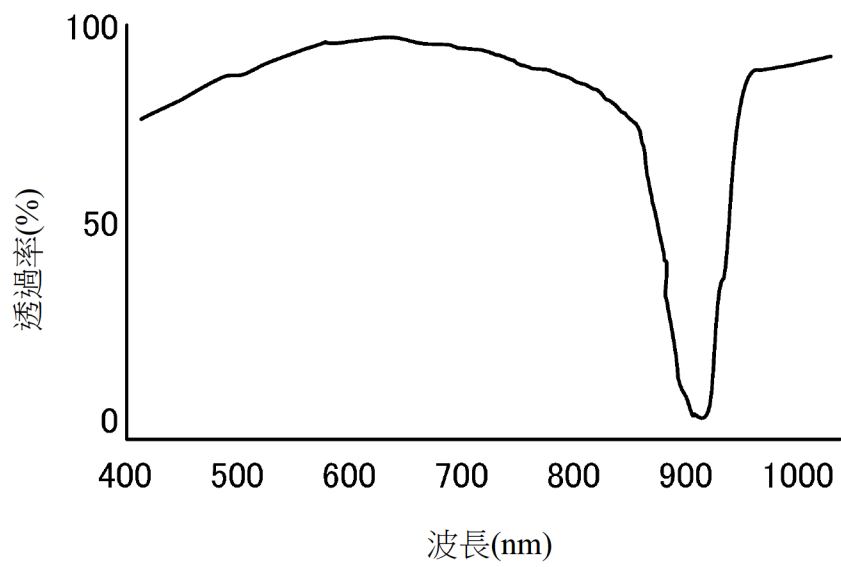
【圖29】



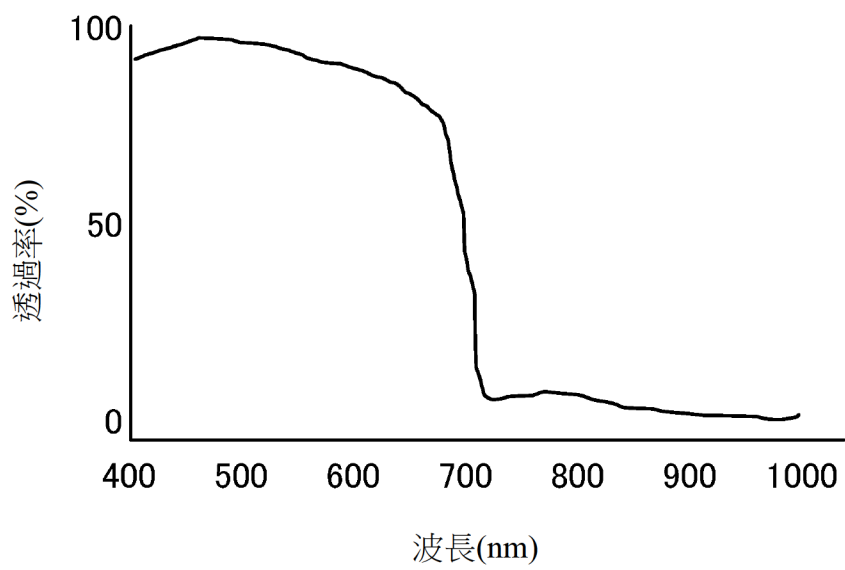
【圖30】



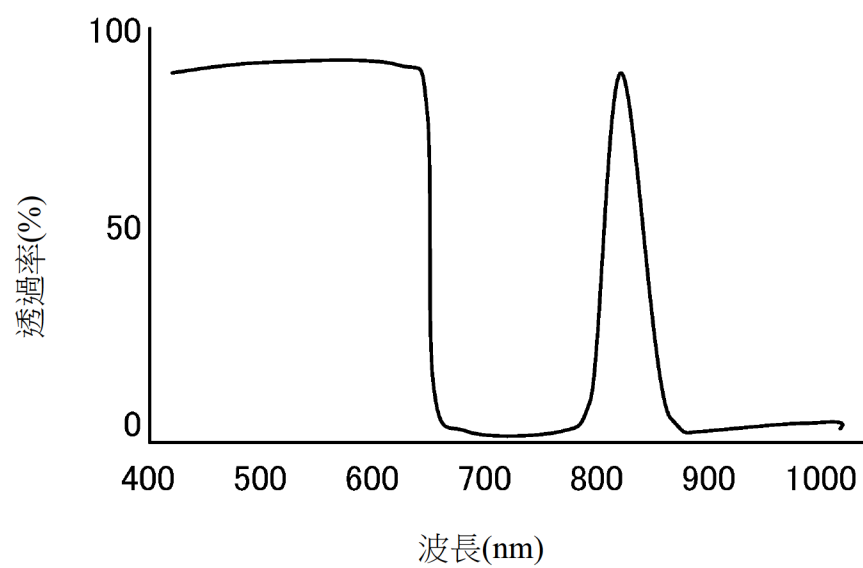
【圖31】



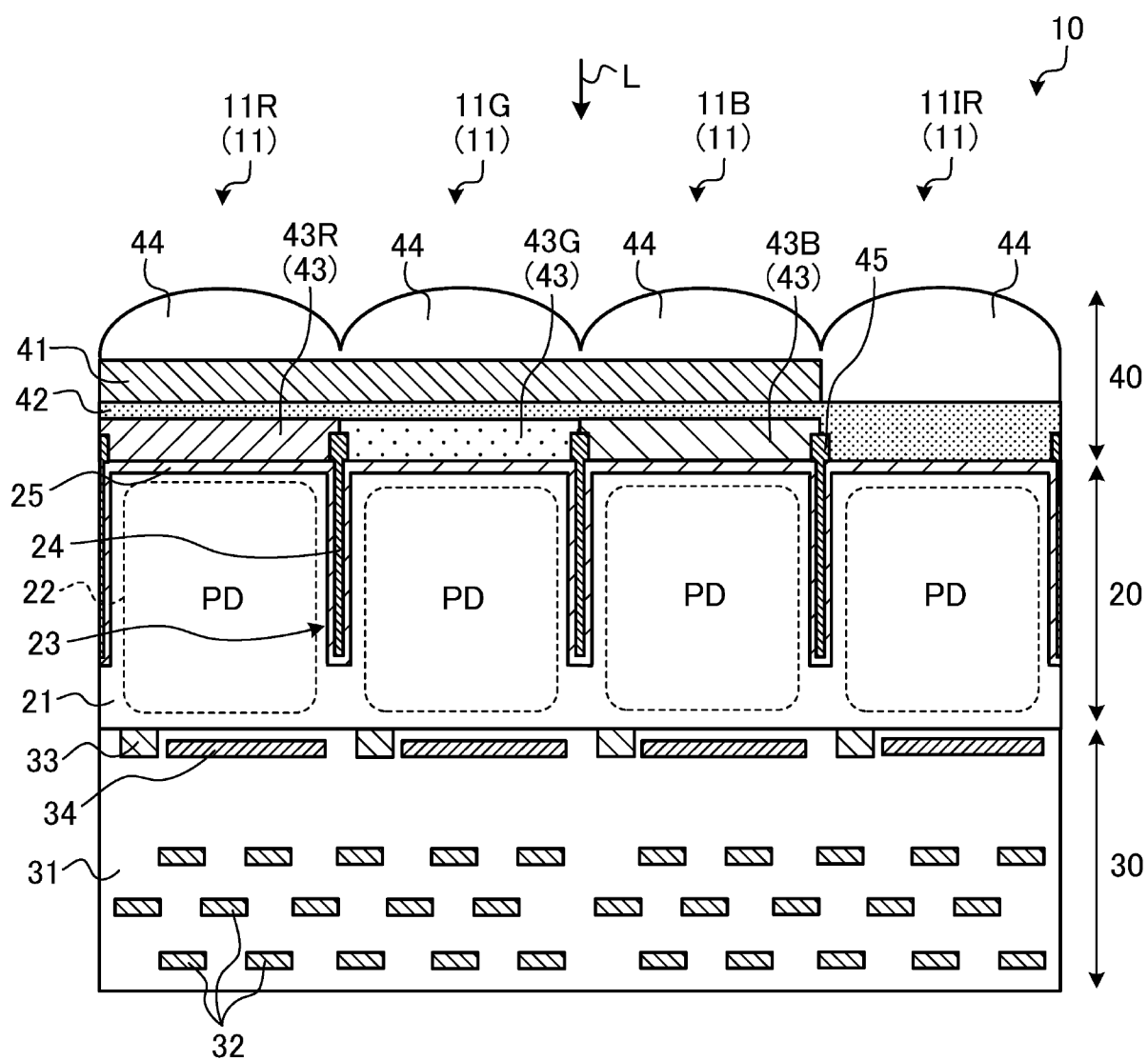
【圖32】



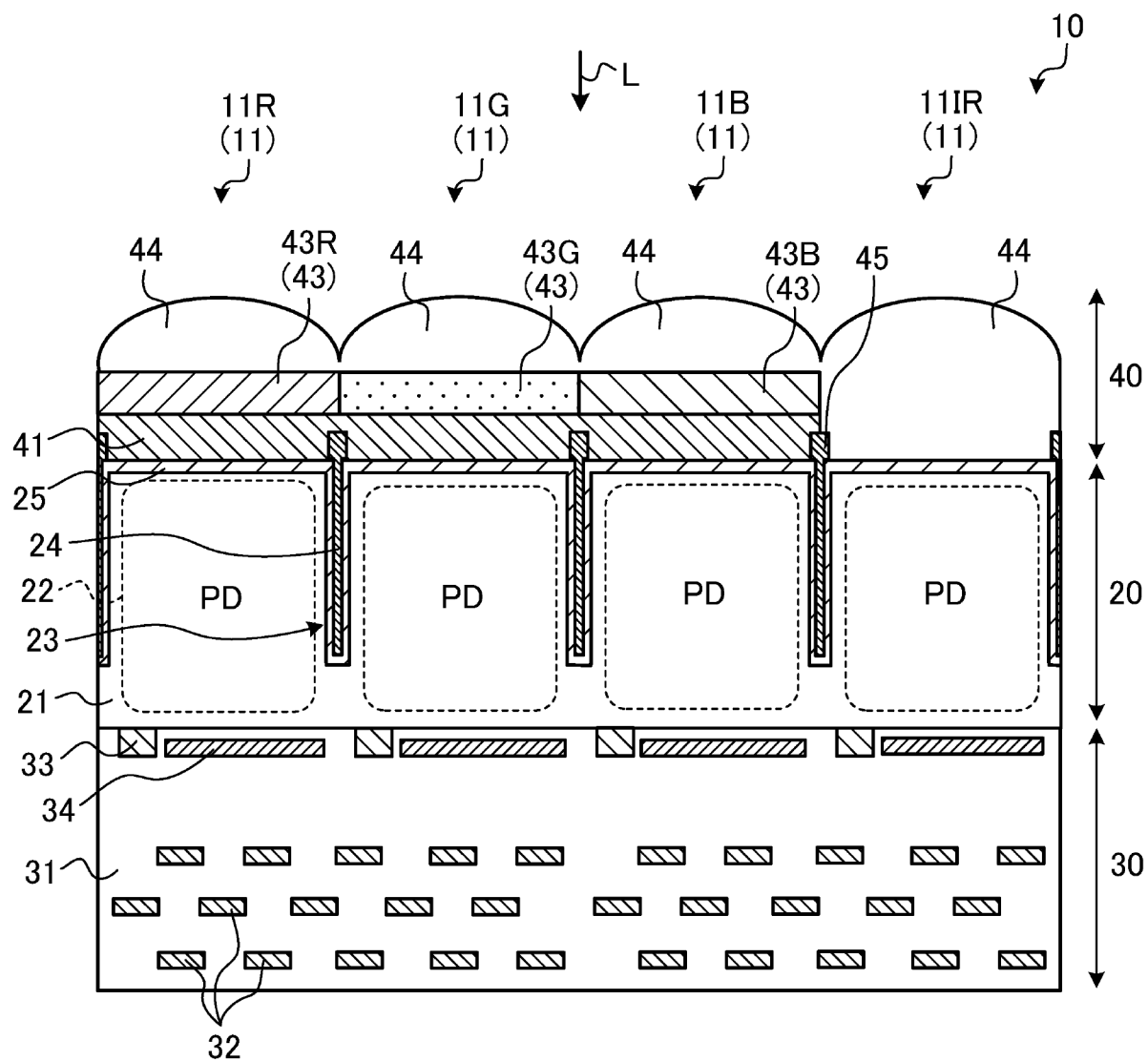
【圖33】



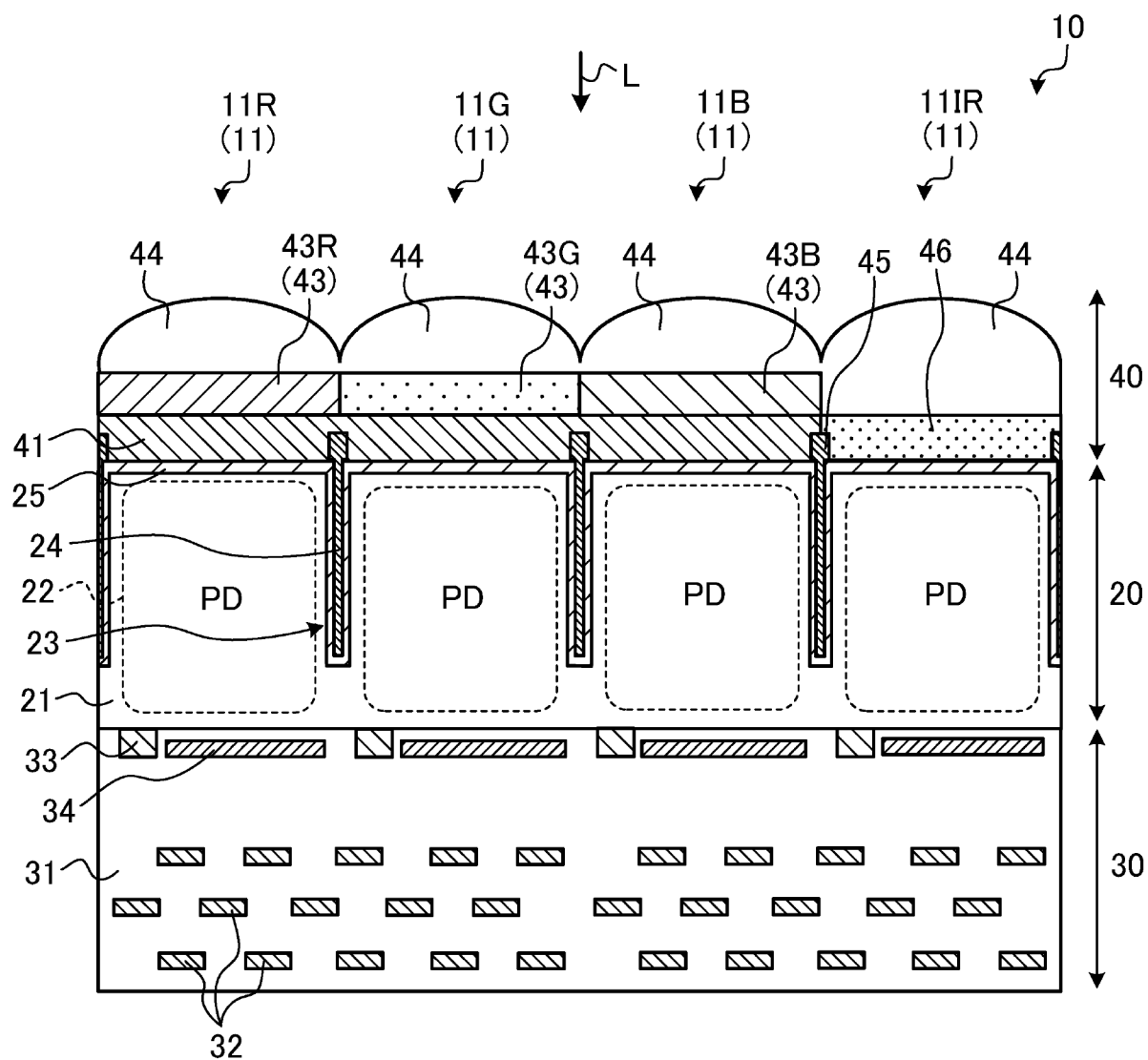
【圖34】



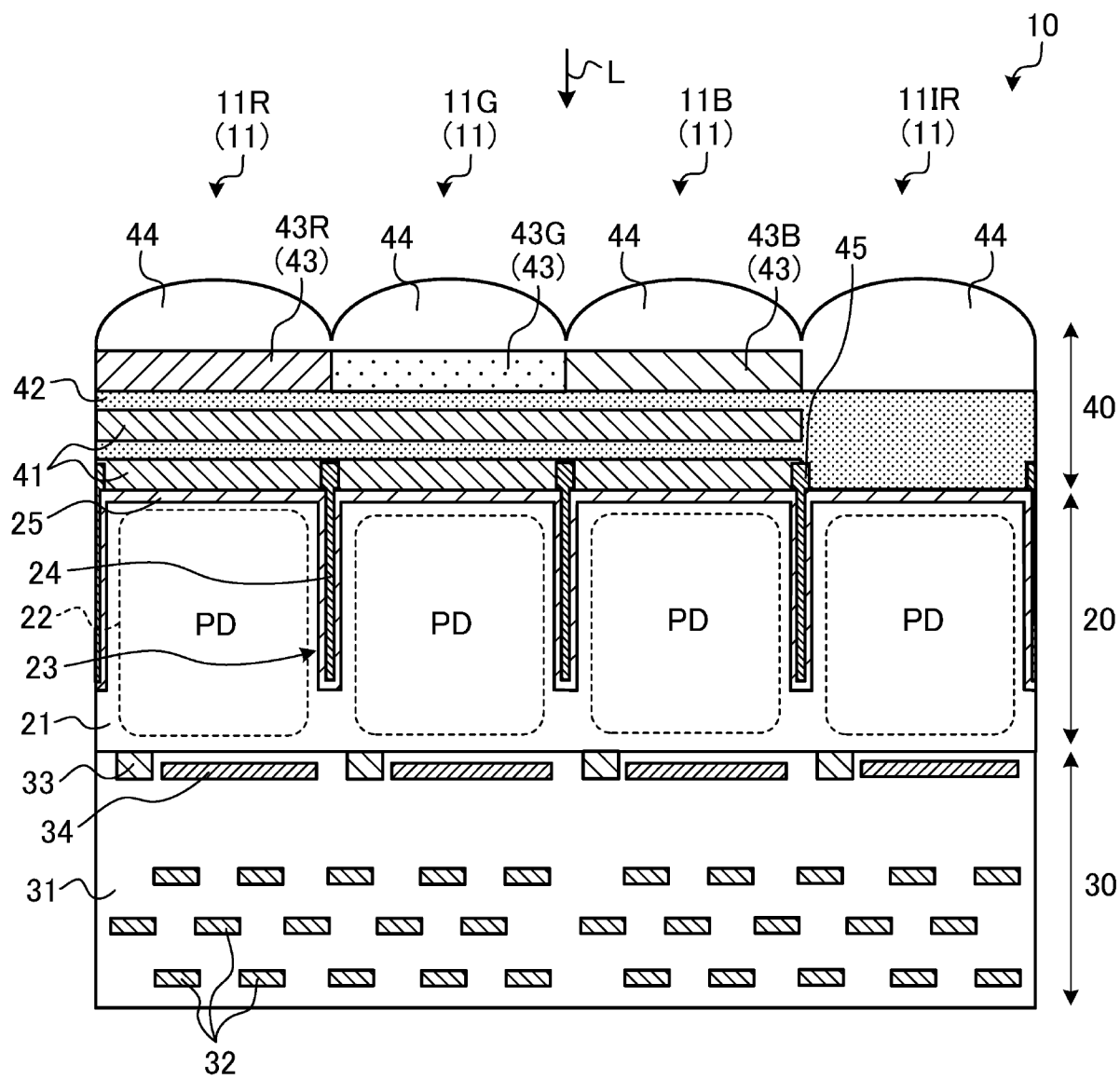
【圖35】



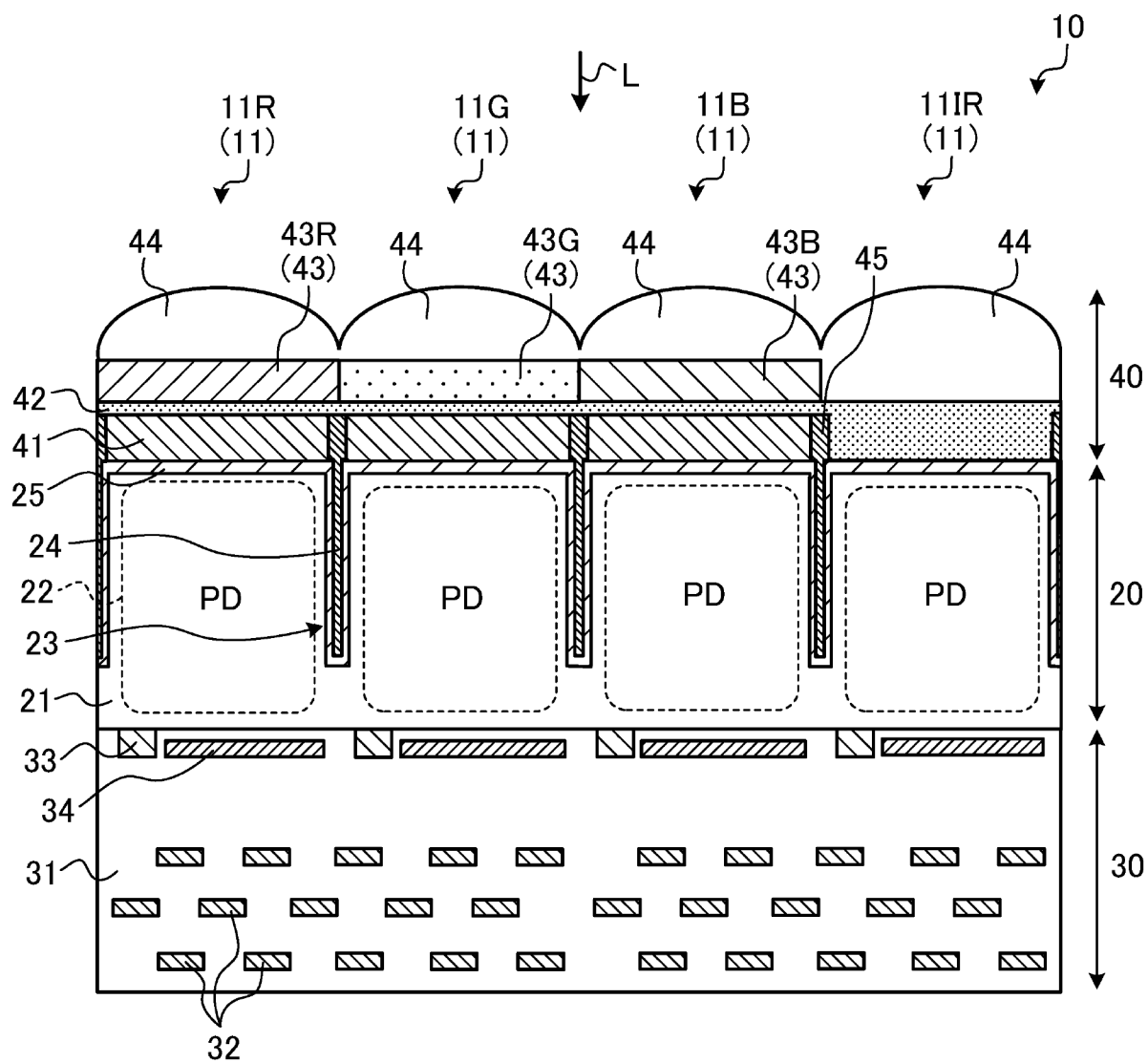
【圖36】



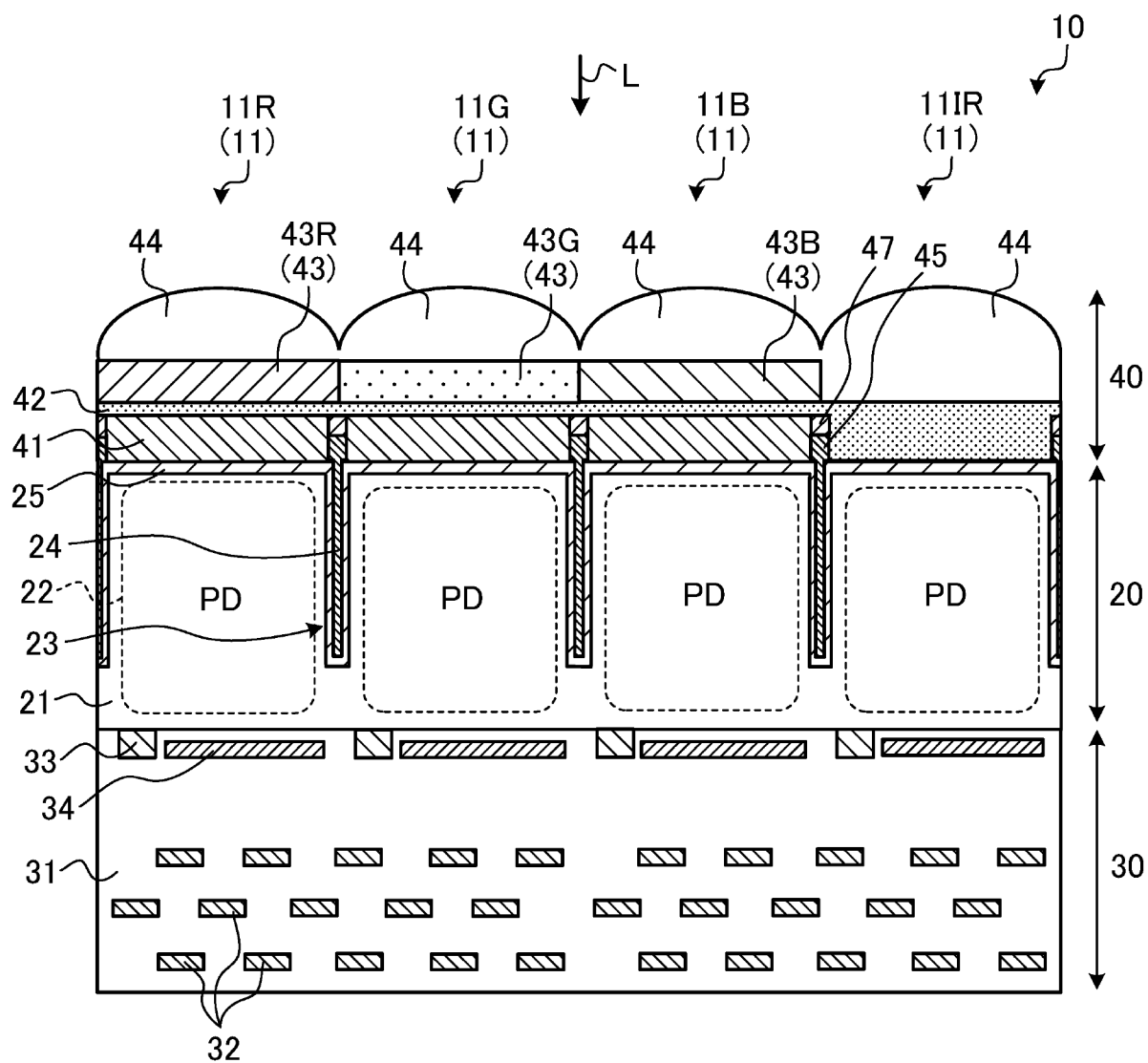
【圖37】



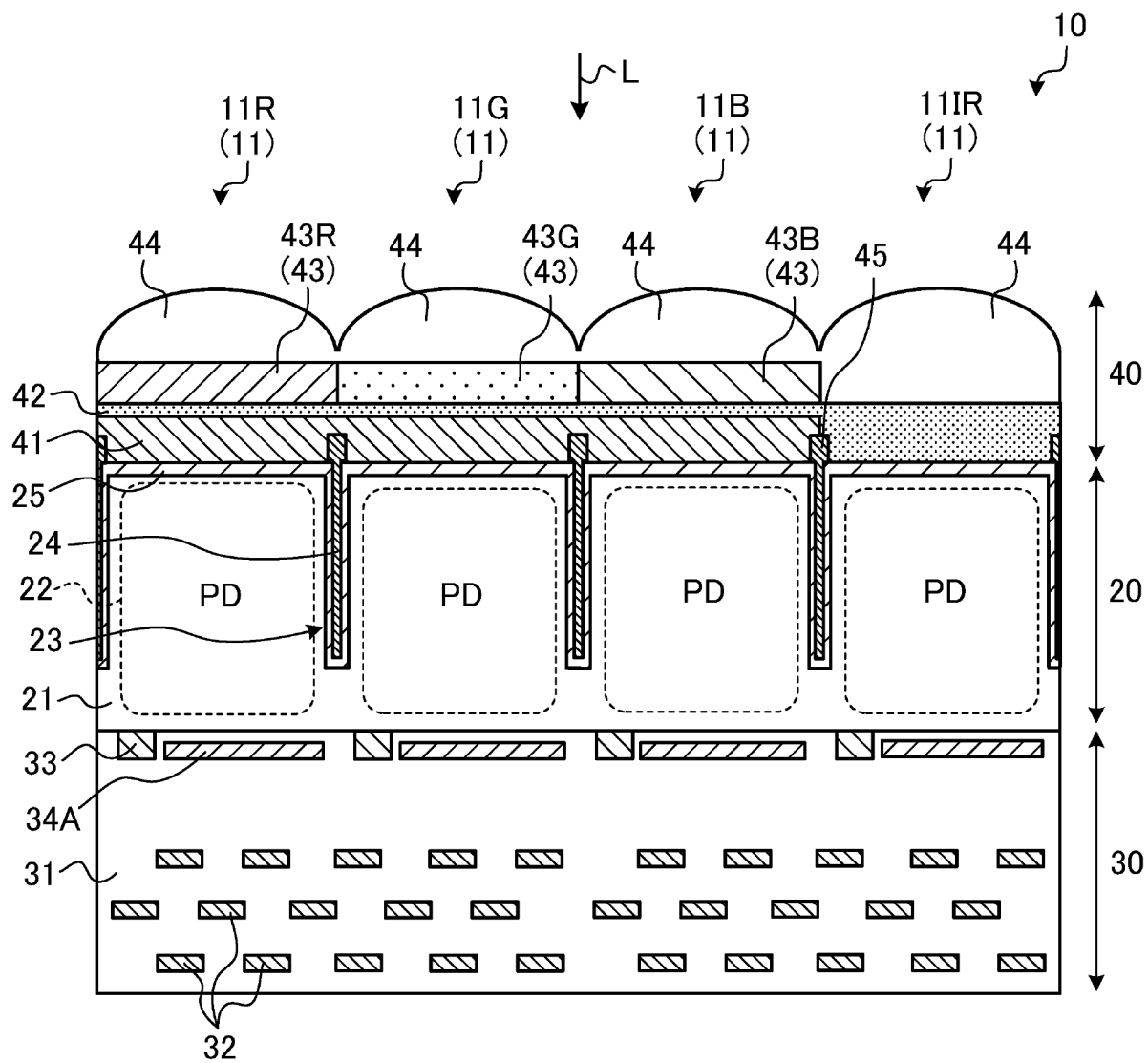
【圖38】



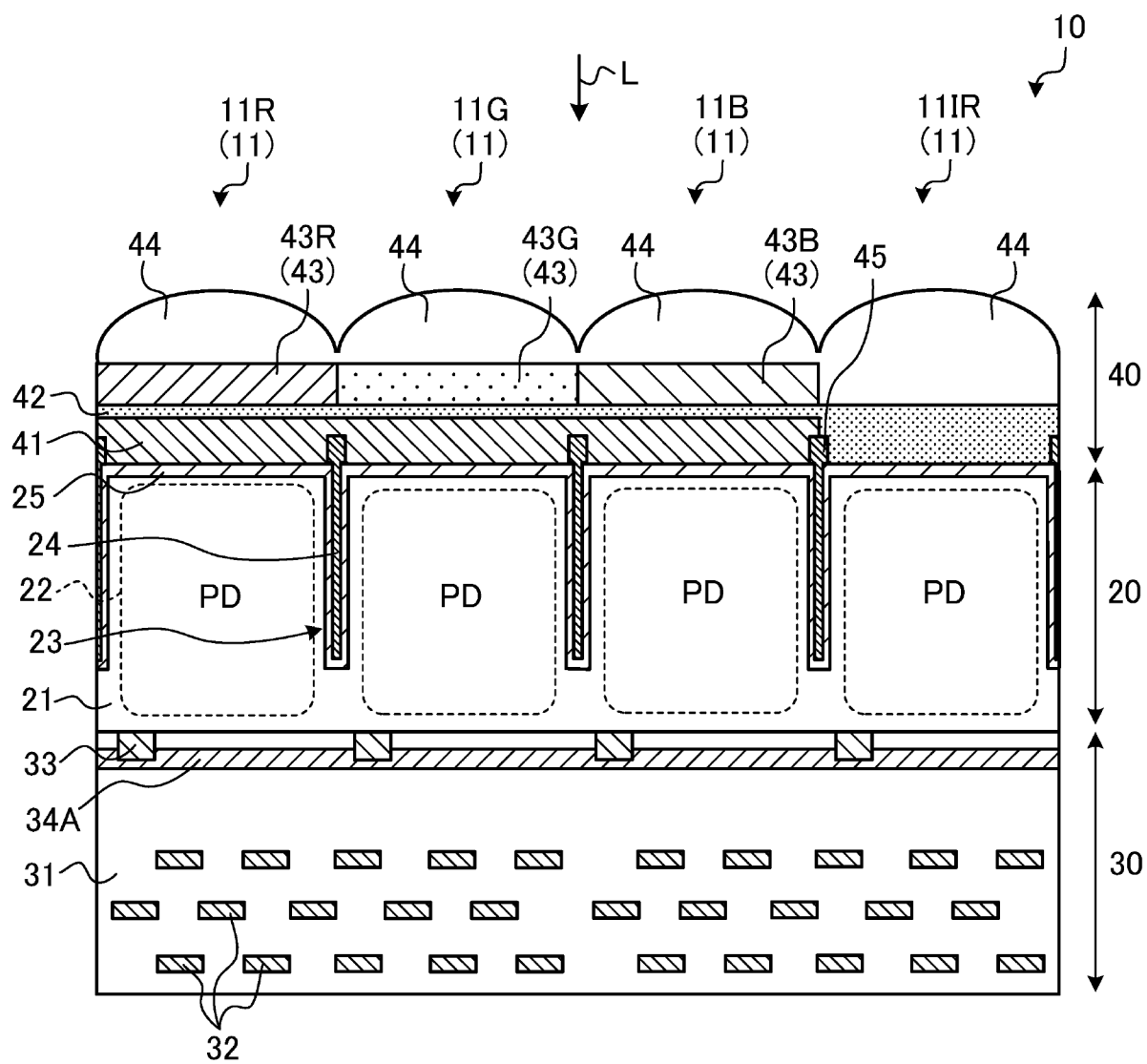
【圖39】



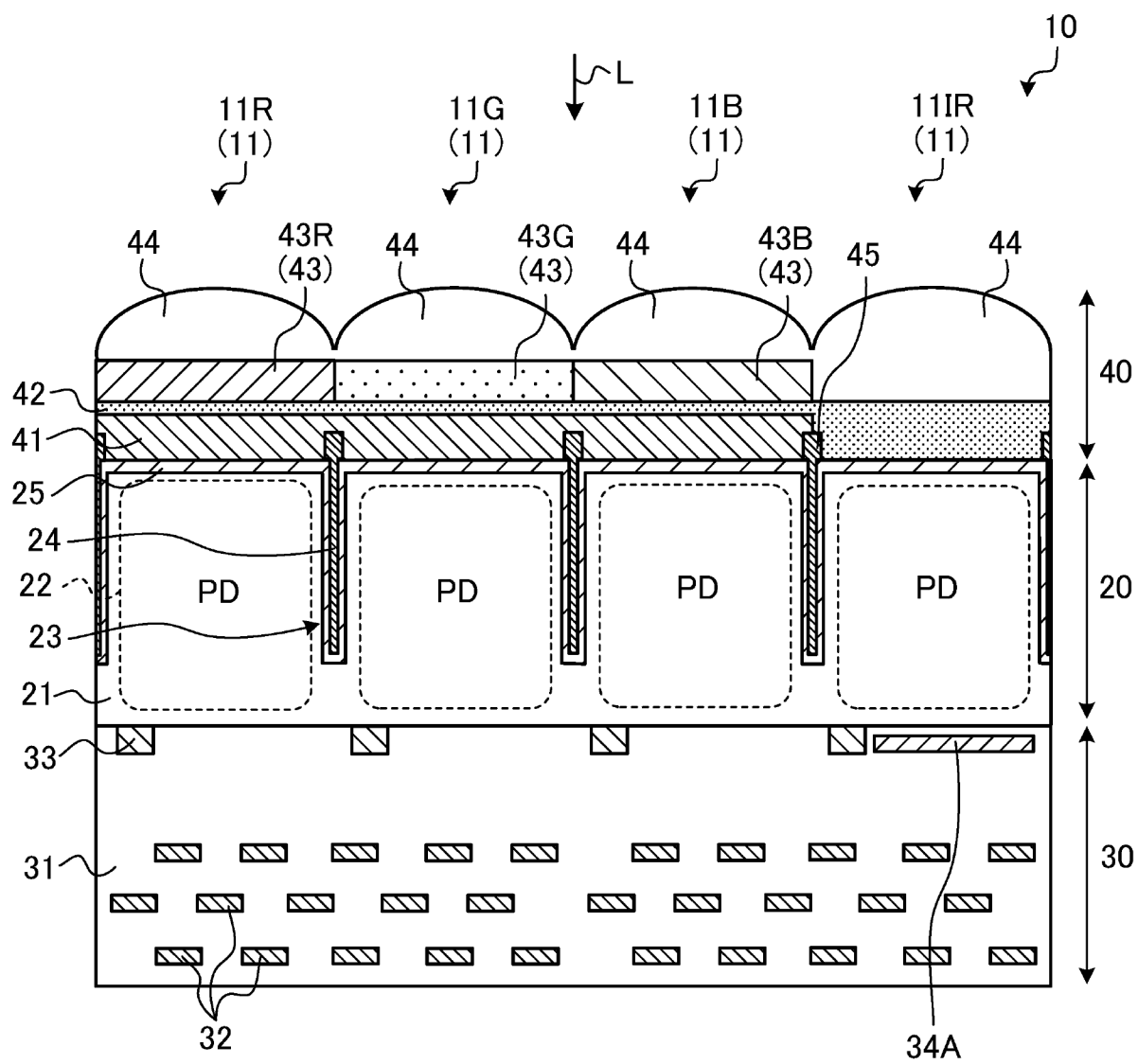
【圖40】



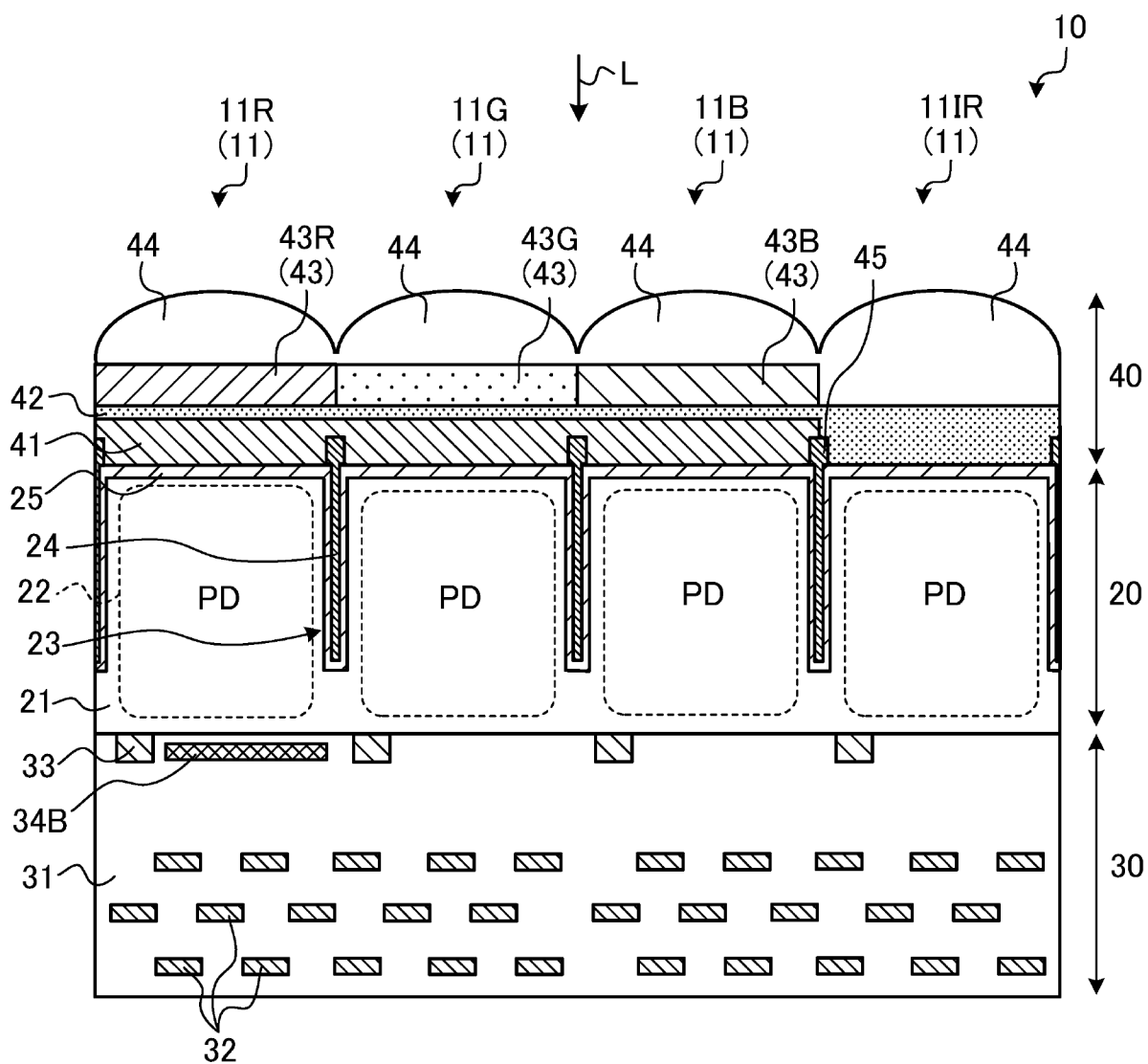
【圖41】



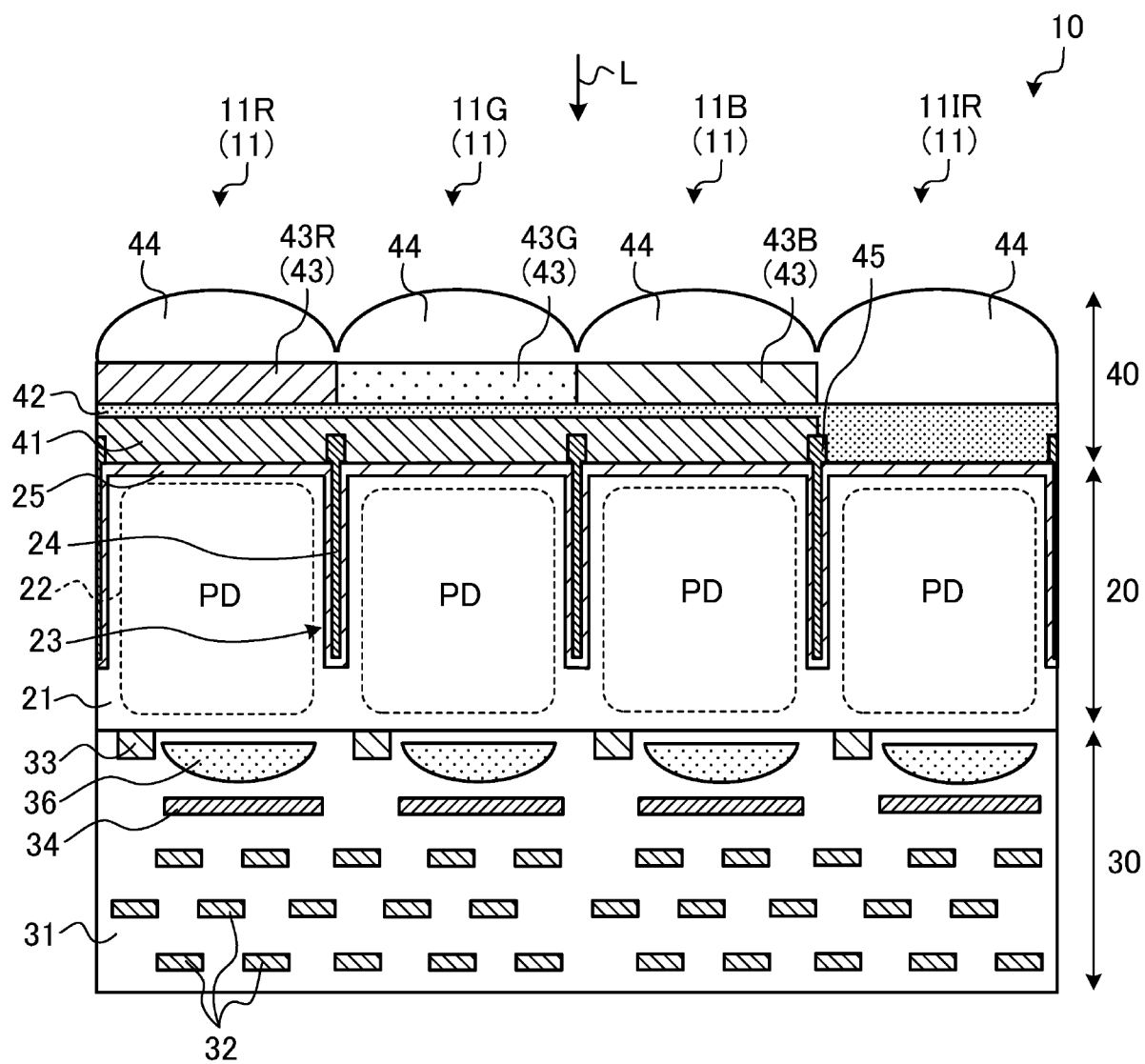
【圖42】



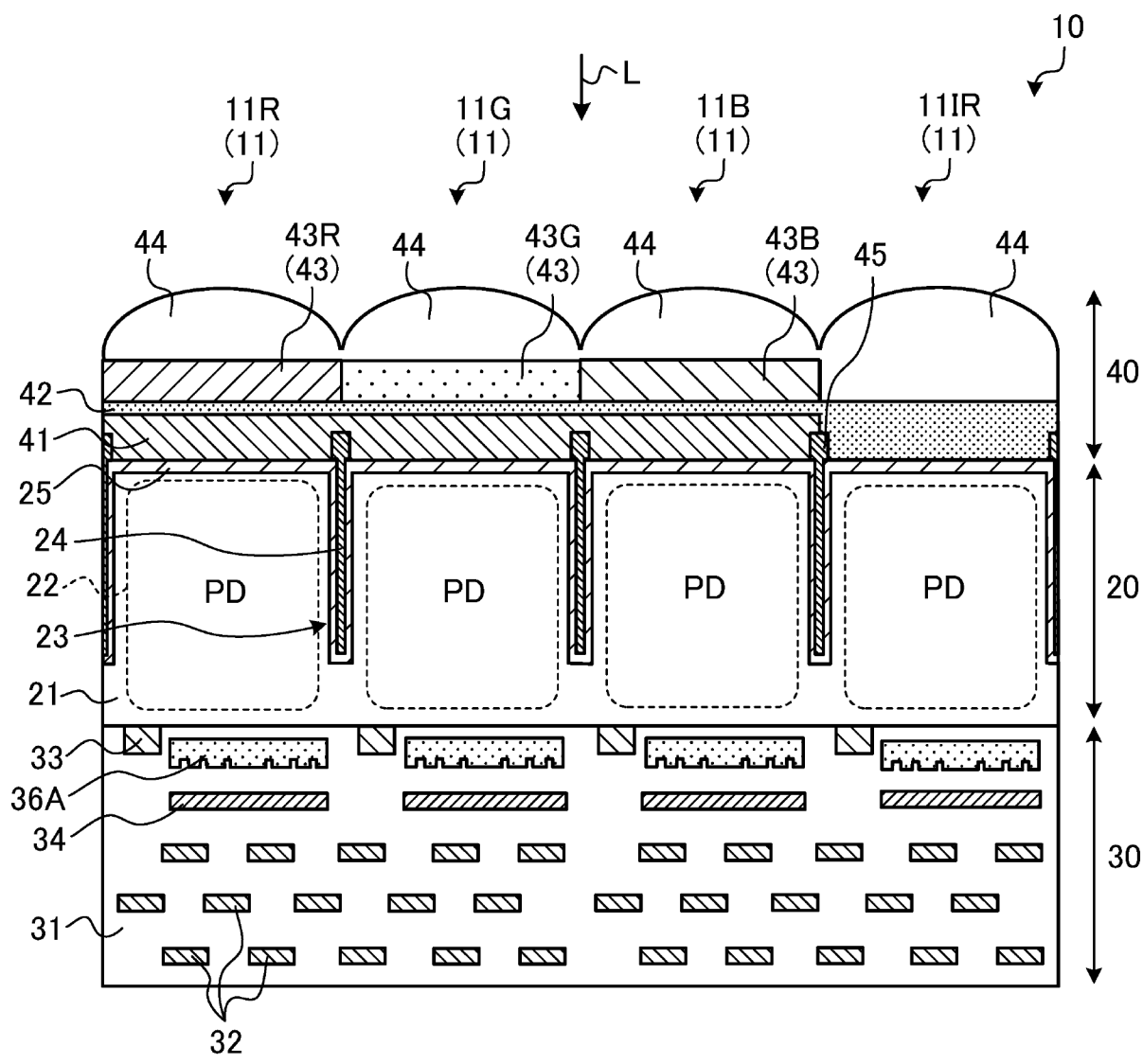
【圖43】



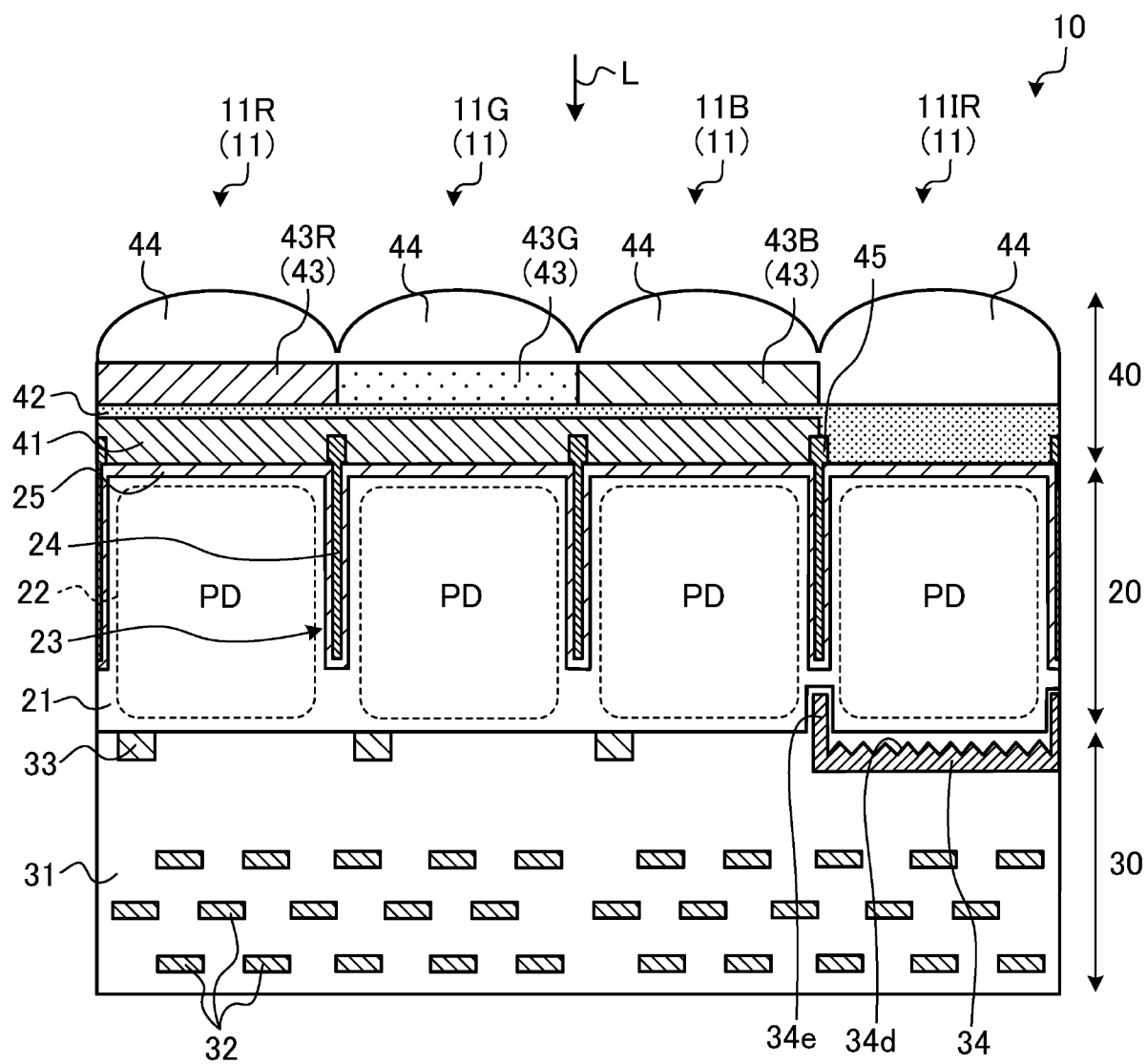
【圖44】



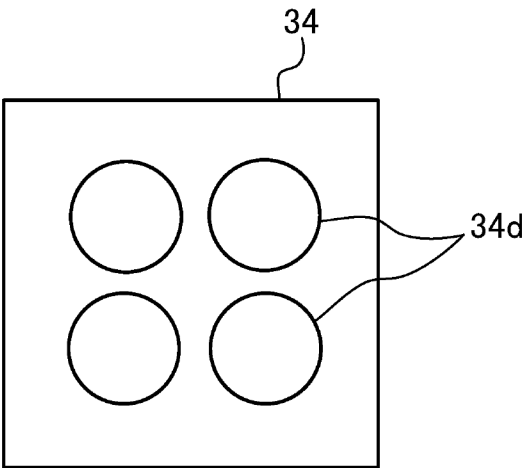
【圖45】



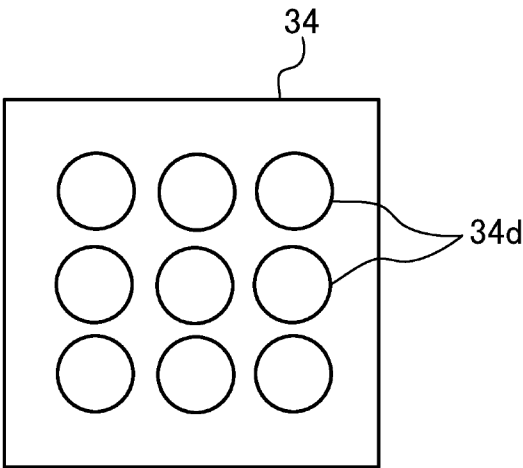
【圖46】



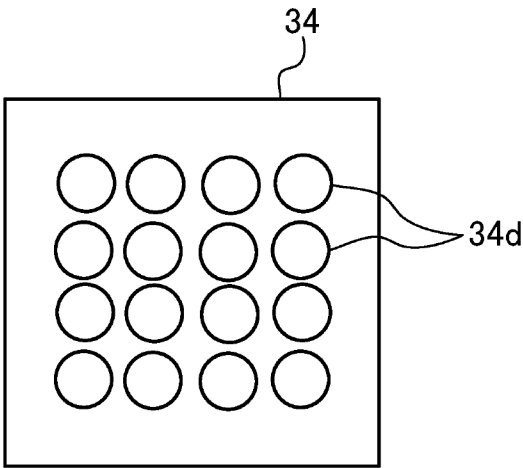
【圖47】



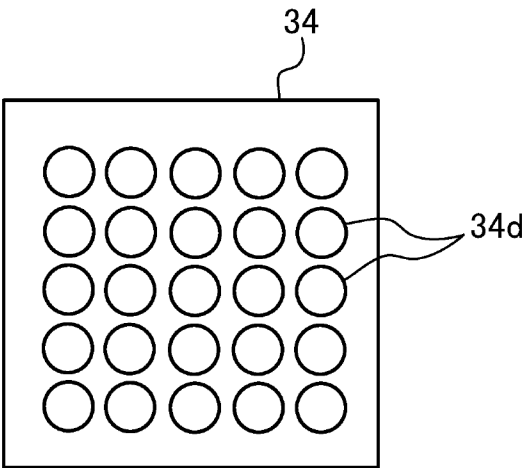
【圖48】



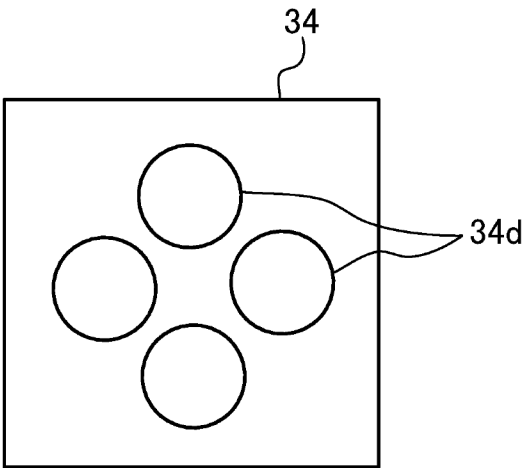
【圖49】



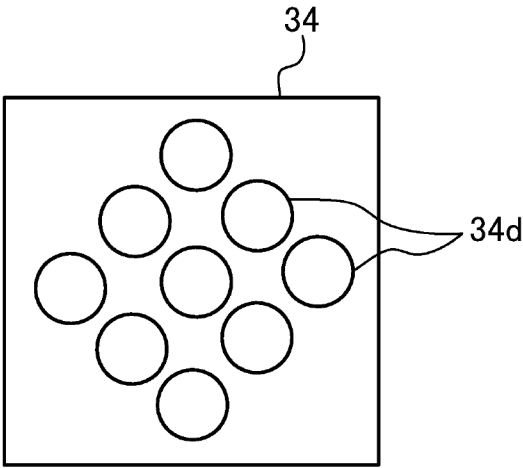
【圖50】



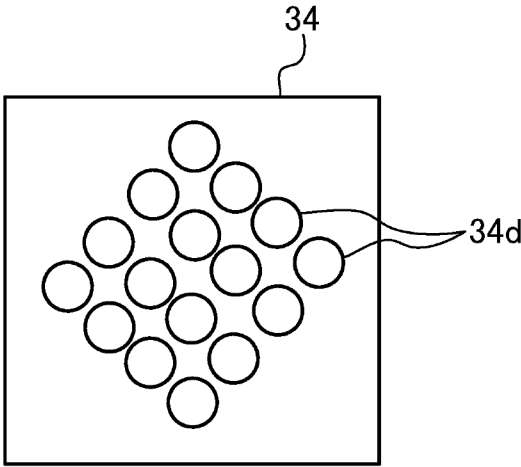
【圖51】



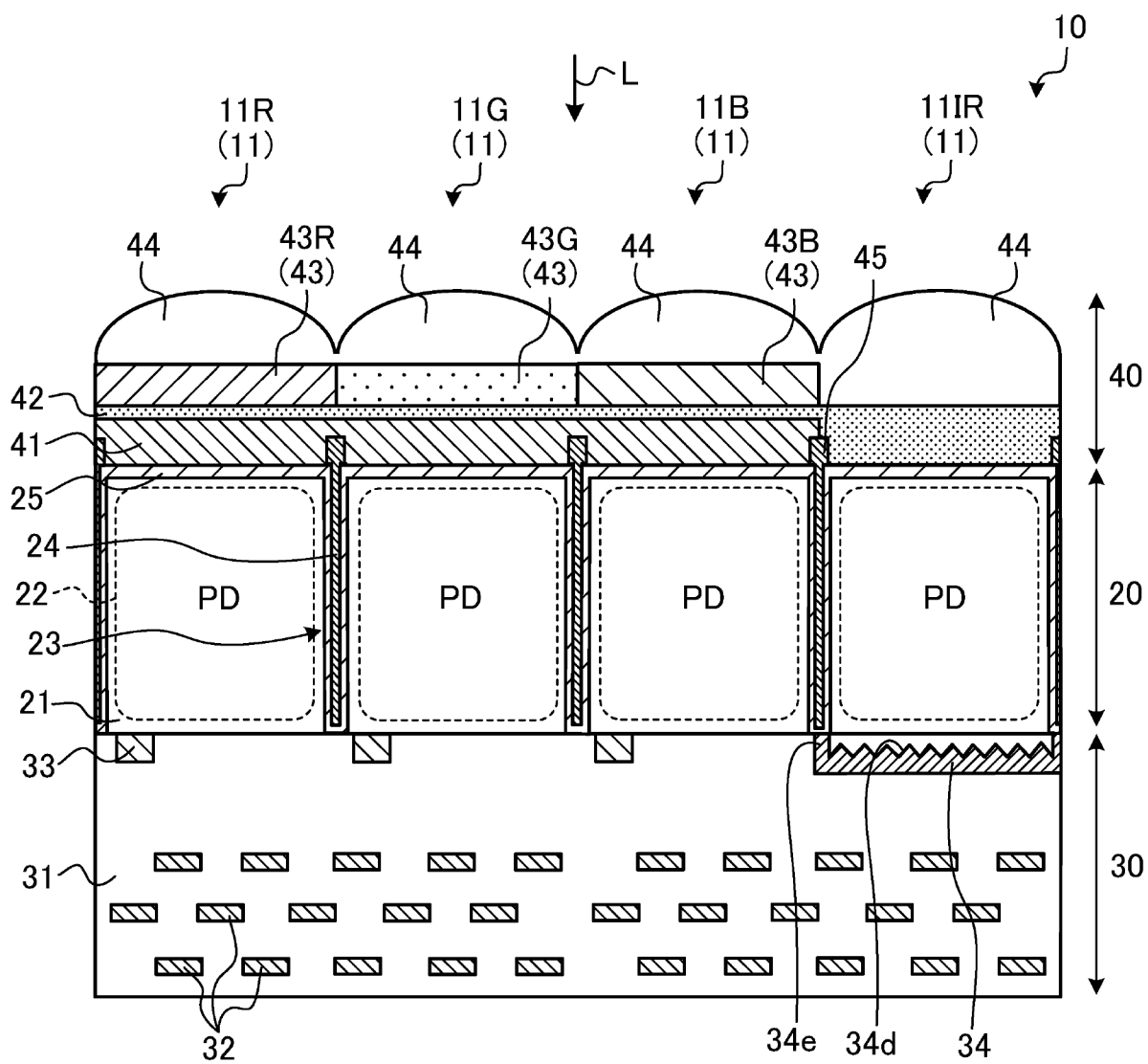
【圖52】



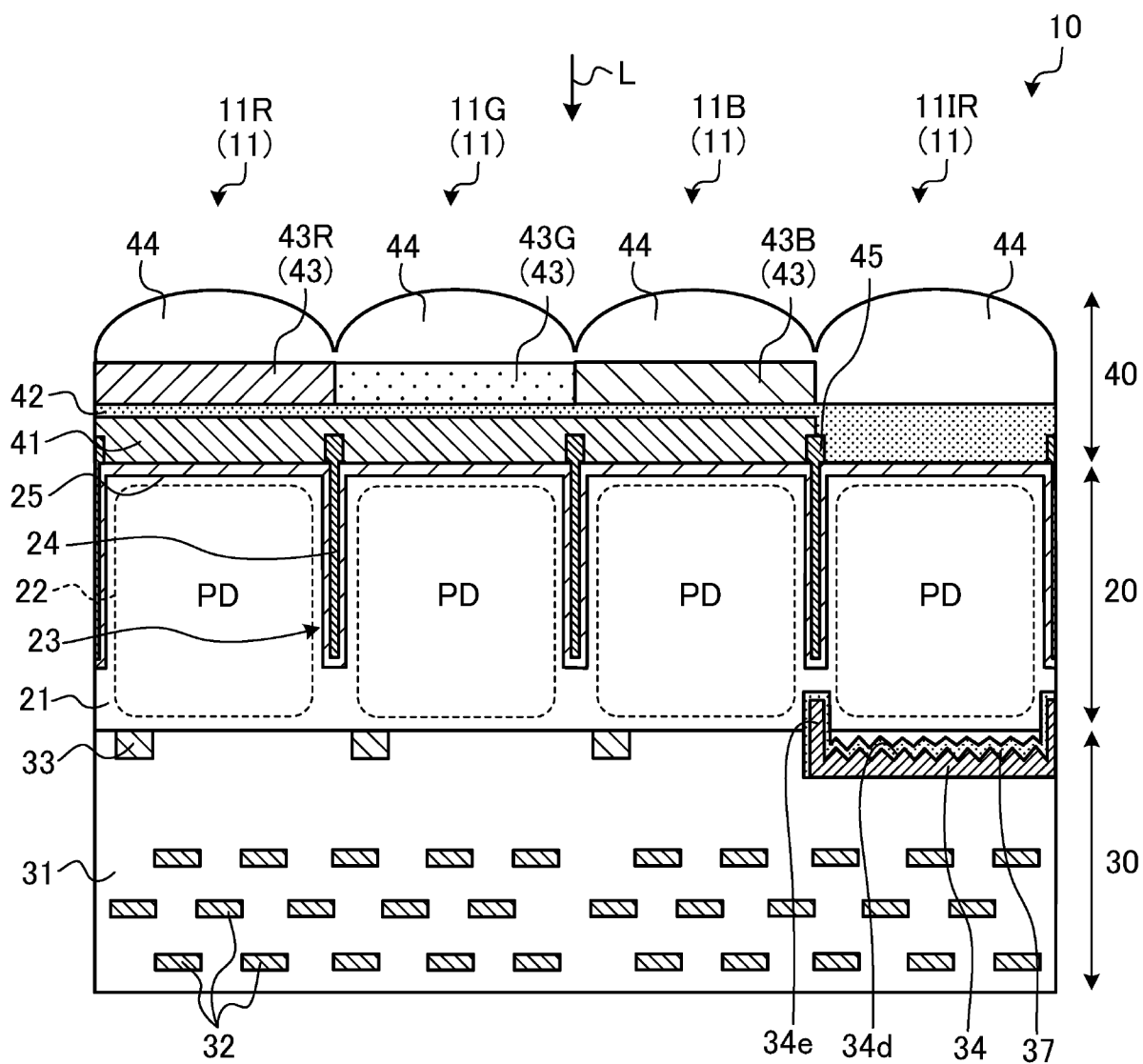
【圖53】



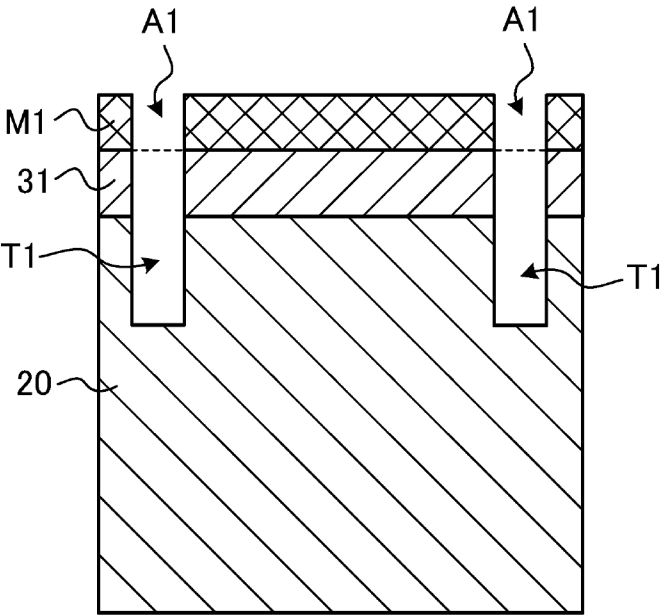
【圖54】



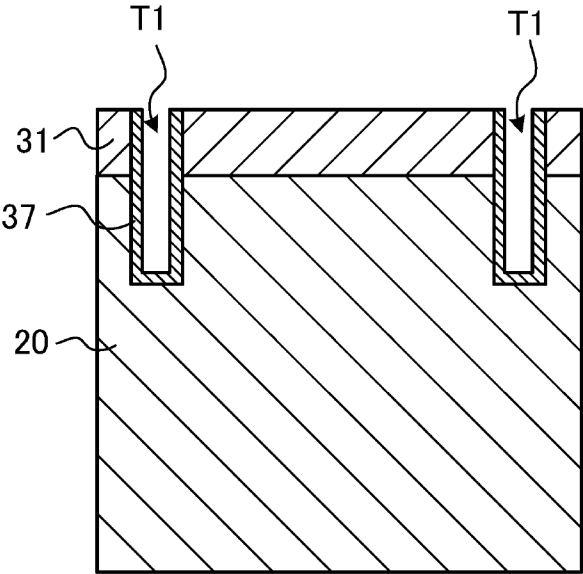
【圖55】



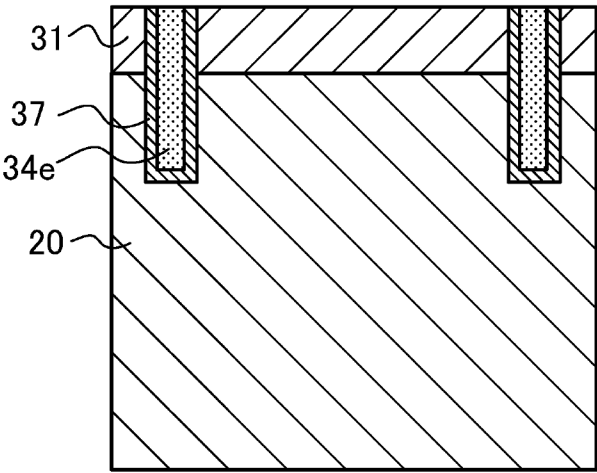
【圖56】



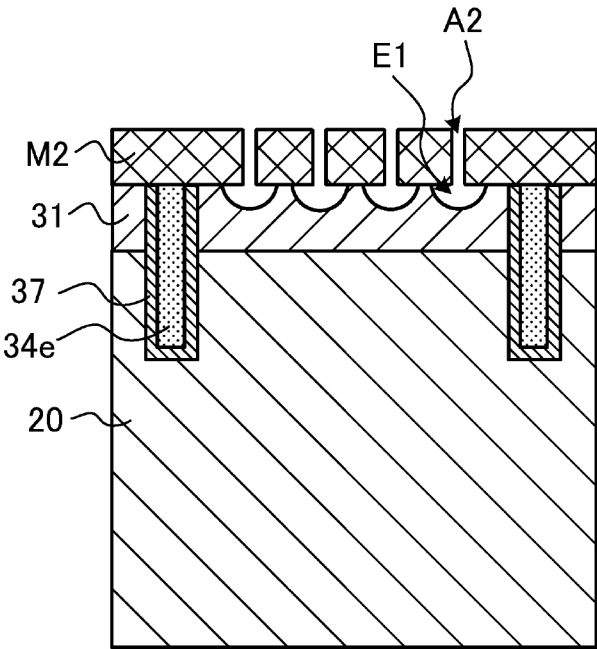
【圖57】



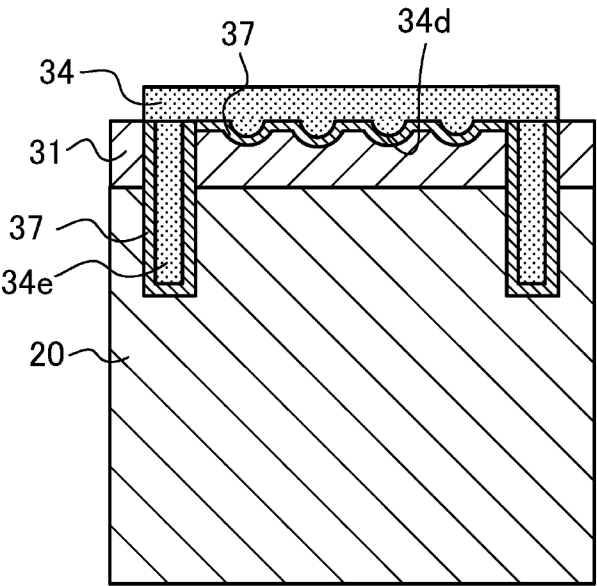
【圖58】



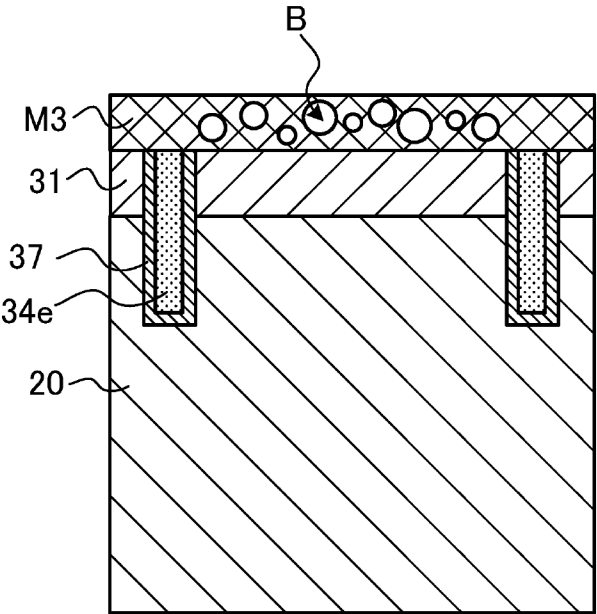
【圖59】



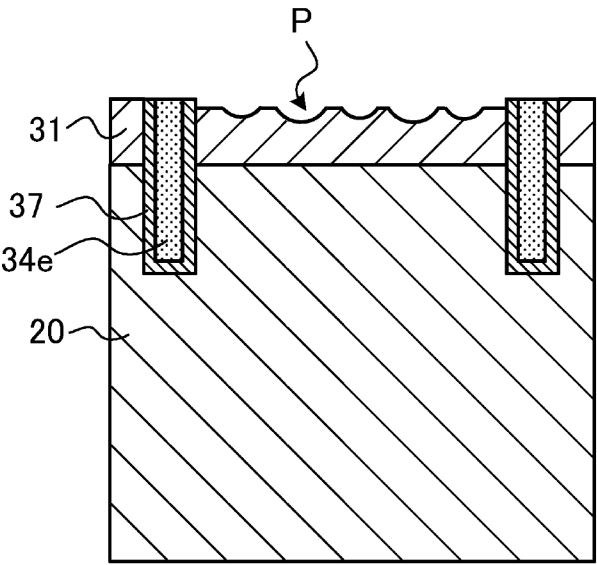
【圖60】



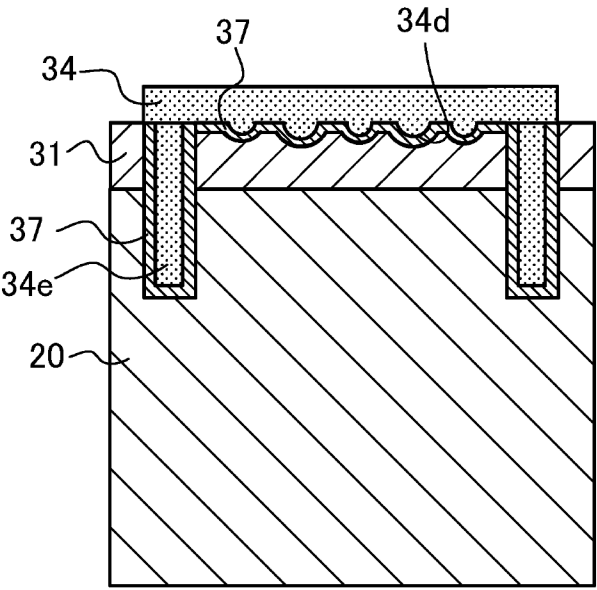
【圖61】



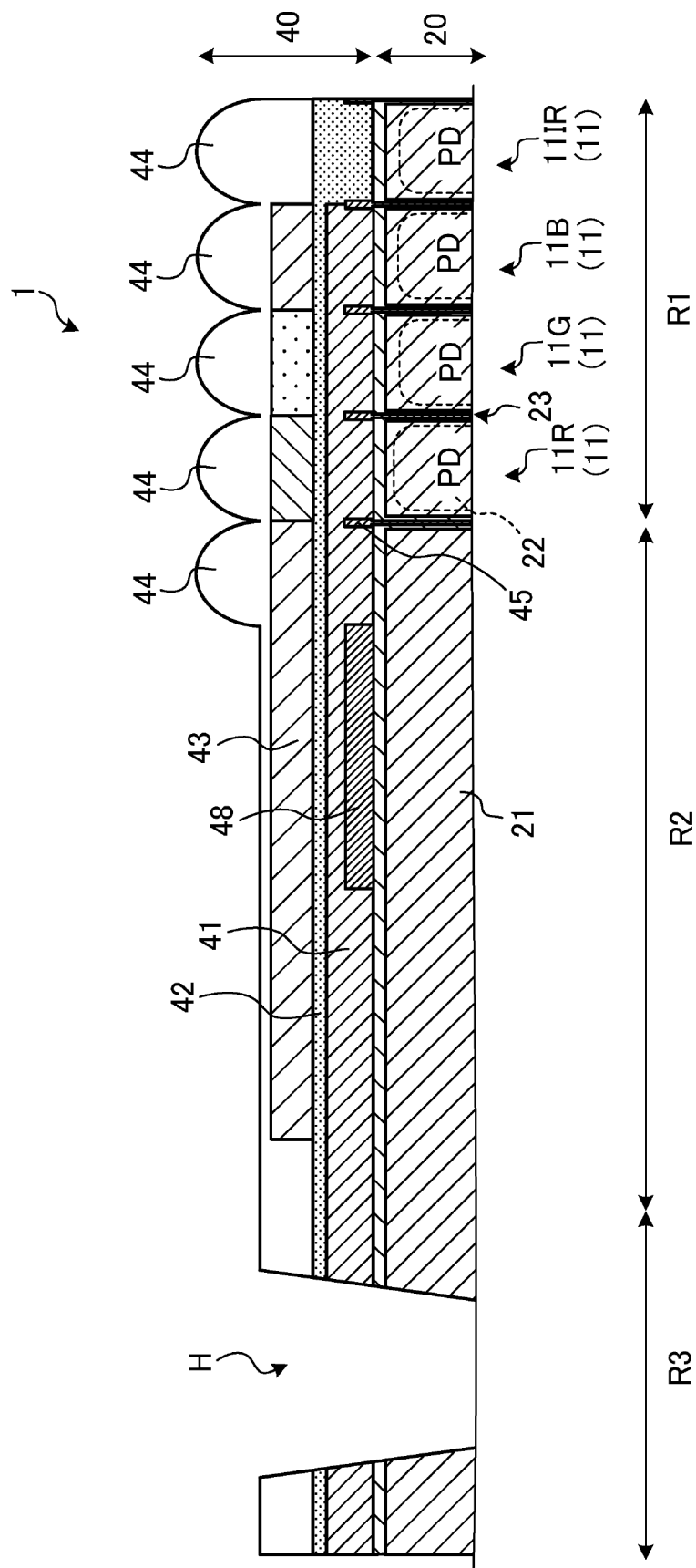
【圖62】



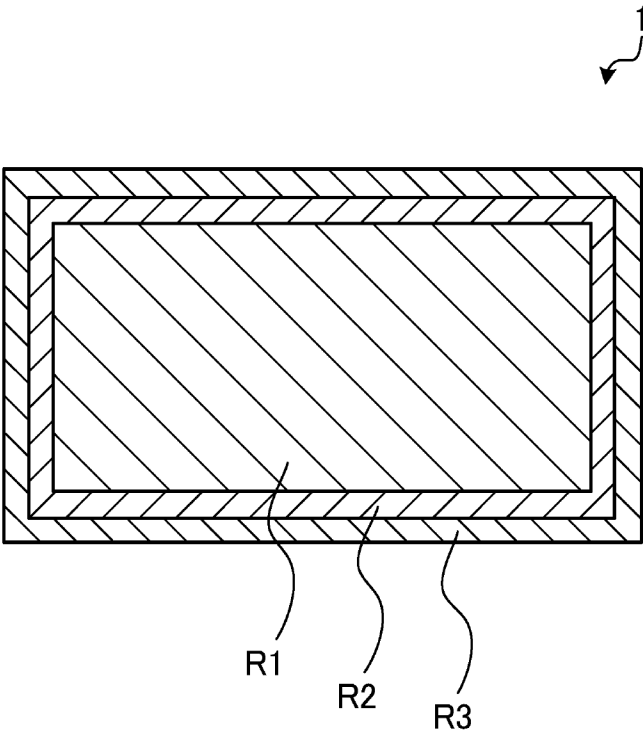
【圖63】



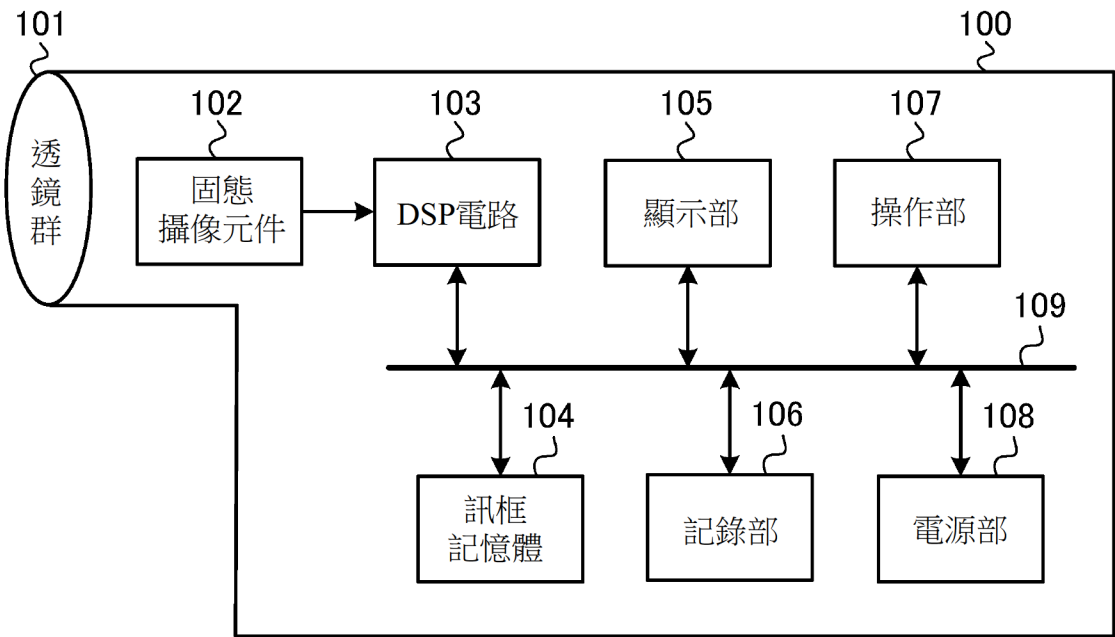
【圖64】



【圖65】



【圖66】



【圖67】