(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3548974号
(P3548974)
(45)発行日　平成16年8月4日(2004.8.4)　(24)登録日　平成16年4月30日(2004.4.30)

(51)Int.Cl.[7]　F I
G01R 33/07　G01R 33/06　H

請求項の数 5　(全 11 頁)

(21)出願番号　特願平9-60291
(22)出願日　平成9年3月14日(1997.3.14)
(65)公開番号　特開平10-253728
(43)公開日　平成10年9月25日(1998.9.25)
審査請求日　平成14年9月10日(2002.9.10)

(73)特許権者　503121103
株式会社ルネサステクノロジ
東京都千代田区丸の内二丁目４番１号
(73)特許権者　000233527
株式会社ルネサス東日本セミコンダクタ
東京都青梅市藤橋三丁目３番地２
(74)代理人　100085811
弁理士　大日方　富雄
(72)発明者　早川　博彦
埼玉県入間郡毛呂山町大字旭台１５番地
日立東部セミコンダクタ株式会社内
(72)発明者　宇津木　温
埼玉県入間郡毛呂山町大字旭台１５番地
日立東部セミコンダクタ株式会社内

最終頁に続く

(54)【発明の名称】磁気検出回路

(57)【特許請求の範囲】
【請求項１】
ホール素子と、該ホール素子に駆動電流を流すための第１の定電流源と、上記ホール素子の出力を弁別するコンパレータと、該コンパレータのスレッシュホールドレベルを発生するスレッシュホールド発生抵抗に電流を流すための第２の定電流源とを備えてなる磁気検出回路であって、
上記第１の定電流源は、上記ホール素子の磁気－電気変換特性の正の温度依存性に対応した所定の負の温度特性を有し、該負の温度特性によって上記ホール素子の磁気－電気変換特性の正の温度依存性が補償されるよう構成され、
上記第２の定電流源は、上記スレッシュホールド発生抵抗の正の温度依存性に対応した所定の負の温度特性を有し、該負の温度特性によって上記スレッシュホールド発生抵抗の正の温度依存性が補償されるよう構成されていることを特徴とする磁気検出回路。
【請求項２】
請求項１に記載の磁気検出回路において、
上記ホール素子は、上記第１の定電流源を構成する第１のトランジスタと直列形態に接続され、
上記コンパレータは、上記スレッシュホールド発生抵抗と、該スレッシュホールド発生抵抗に電流を流すための上記第２の定電流源を構成する第２のトランジスタとを含んで構成され、
上記第１のトランジスタは、上記ホール素子の正の温度依存性に対応した所定の負の温度

特性を有する第１の温度補償電流源の出力トランジスタとカレントミラー接続され、上記第１の温度補償電流源の負の温度特性によって上記ホール素子の磁気－電気変換特性の正の温度依存性が補償されるよう構成され、
上記第２トランジスタは、上記スレッシュホールド発生抵抗の正の温度依存性に対応した所定の負の温度特性を有する第２の温度補償電流源の出力トランジスタとカレントミラー接続され、上記第２の温度補償電流源の負の温度特性によって上記スレッシュホールド発生抵抗の正の温度依存性が補償されるよう構成されていることを特徴とする磁気検出回路。

【請求項３】
請求項２に記載の磁気検出回路において、
上記第２の温度補償電流源は、上記第２のトランジスタとカレントミラー接続された第３のトランジスタと、該第３のトランジスタと直列形態に接続された抵抗と、上記第３のトランジスタとカレントミラー接続された第４のトランジスタと、該第４のトランジスタと直列形態に接続された基準電圧発生回路とを含んで構成され、
上記抵抗の温度特性は上記スレッシュホールド発生抵抗の温度特性とほぼ等しく、上記抵抗に上記基準電圧発生回路から発生する電圧が印加されるよう構成されていることを特徴とする磁気検出回路。

【請求項４】
請求項１乃至３のいずれか１項に記載の磁気検出回路において、上記第１の定電流源の有する負の温度特性は約－１０００ｐｐｍ／℃であり、上記第２の定電流源の有する負の温度特性は約－２０００ｐｐｍ／℃であることを特徴とする磁気検出回路。

【請求項５】
請求項１乃至４のいずれか１項に記載の磁気検出回路において、上記ホール素子と上記コンパレータと上記第１および第２の定電流源とが一つの単結晶シリコンチップ上に形成されてなることを特徴とする磁気検出回路。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】
本発明は、ホール素子を用いた磁気センサの駆動回路及び信号検出回路の温度補償に適用して有効な技術に関し、例えばホール素子とその周辺回路が１つのシリコンチップ上に形成されてなるモノリシックＩＣセンサに利用して有効な技術に関する。

【０００２】

【従来の技術】
従来、各種測定器や制御系におけるセンサとして磁気－電気変換特性を有するホール素子が利用されている。ホール素子の磁気－電気変換特性は温度依存性を有することが知られており、ホール素子を用いた磁気センサは比較的温度変化の大きな環境にて使用されることがあるので、温度変動に対して安定した出力が得られるようにするため種々の温度補償回路が従来より提案されており、例えば特公平３－５１１１８号や特開昭５７－１９７８８３号などがある。

【０００３】
特公平３－５１１１８号の発明は、ホール素子の磁気－電気変換特性は温度依存性が駆動電流の温度依存性とほぼ一致することに着目し、ホール素子の駆動電流を検出する監視手段と、検出された電流に比例した電圧を発生する回路とを設け、ホール素子の出力を弁別するコンパレータに対して安定したスレッシュホールド電圧を与えることにより温度補償するようにしたものである。

【０００４】
また、特開昭５７－１９７８８３号の発明は、ホール素子を適当な温度温度依存性を持った定電圧源で駆動することにより、ホール素子の磁気－電気変換特性の温度依存性を補償するようにしたものである。

【０００５】

【発明が解決しようとする課題】
上記先願発明のうちホール素子の駆動電流を監視する方式にあっては、検出した駆動電流に比例した電流を抵抗に流してスレッシュホールドレベルを発生させるようにしているため、温度依存性がないかもしくは無視できるほど小さな抵抗を必要とする。しかしながら、そのような抵抗をモノリシックＩＣにおいて実現することは現在の半導体集積回路技術では非常に困難であり、コストアップにつながるというという欠点がある。
【０００６】
一方、ホール素子を適当な温度依存性を持った定電圧源で駆動する方式にあっては、ホール素子の磁気－電気変換特性を最小にするには定電圧源として正の温度依存性を持つものが必要となるが、シリコンチップ上でそのような定電圧源を形成すると、高温度領域での必要電圧が非常に高くなってしまうという問題点があることが明らかになった。
【０００７】
この発明の目的は、ホール素子の磁気－電気変換特性の温度依存性を補償可能な回路技術を提供することにある。
【０００８】
この発明の他の目的は、ホール素子とその周辺回路を一つのシリコンチップ上に有し低電圧で駆動可能なモノリシックＩＣ化されたセンサを低コストで提供できるようにすることにある。
【０００９】
この発明の他の目的は、広い温度範囲において動作可能でありかつ周辺回路を含んでモノリシックＩＣ化が容易な自動車のトランスミッションやエンジン等の回転検出に適したセンサを提供できるようにすることにある。
【００１０】
この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添附図面から明らかになるであろう。
【００１１】
【課題を解決するための手段】
本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。
【００１２】
すなわち、ホール素子の駆動回路として定電圧源の代わりに定電流源を用いることによりホール素子の磁気－電気変換特性の温度依存性を定電流源の負の温度特性で補償するとともに、ホール素子の出力を弁別するコンパレータのスレッシュホールドレベルを発生する抵抗の温度依存性をその抵抗に流れる電流を与える定電流源の負の温度特性で補償させるようにしたものである。
【００１３】
ホール素子をシリコンチップ上に形成する場合、使用されるのはエピタキシャル層あるいは拡散層からなるｎ形半導体層であり、その場合ホール素子の磁気－電気変換特性はキャリア濃度に左右されるため、多くは不純物濃度が１×１０１６／ｃｍ３程度以下である。このような仕様で形成されたホール素子が定電圧で駆動されるとその消費電流の温度依存性は－４０００～－７０００ｐｐｍ／℃程度となり、磁気－電気変換特性も同様の温度依存性を示す。しかし、上記のようなホール素子が定電流で駆動されると、正の温度計数を持ち磁気－電気変換特性は１０００～３０００ｐｐｍ／℃程度の温度依存性となる。従って、－５００～－２０００ｐｐｍ／℃程度の負の温度特性を持つ定電流源でホール素子を駆動することにより、ホール素子の磁気－電気変換特性を最小にすることができる。
【００１４】
このように、定電圧源の代わりに定電流源でホール素子を駆動することができるため、高温度領域においても高い電圧を必要としなくても済むようになるとともに、上記のように負の温度特性を有する定電流源はシリコンチップ上において簡単に実現できるため、広い温度範囲で動作可能なモノリシックＩＣセンサを低コストで提供することができるように

なる。
【００１５】
【発明の実施の形態】
以下、本発明の好適な実施例を図面に基づいて説明する。
【００１６】
図１はモノリシックＩＣ化された本発明に係る磁気センサで、１は単結晶シリコンチップ、２はこのシリコンチップ上にｎ形エピタキシャル層として形成されたホール素子、３は内部回路の動作点を与えるため前記ホール素子と同様にｎ形エピタキシャル層で構成されたダミーホール素子である。これらのホール素子２および３の一方の電源端子には定電圧電源回路４からの定電圧が印加されているとともに、他方の電源端子と接地点との間には定電流源５が接続され、この定電流源５によってホール素子２および３が駆動されるように構成されている。
【００１７】
そして、上記ホール素子２の一対の出力端子は次段の増幅器６の差動入力端子に接続され、この増幅器６の出力電圧がコンパレータ７の反転入力端子に入力されているとともに、上記ダミーホール素子３は一対の出力端子間が短絡結合されその電圧が動作点を与える基準電圧Ｖｒとしてコンパレータ７の非反転入力端子に印加されている。
【００１８】
また、特に制限されないが、上記コンパレータ７の入力端子側には増幅器６の出力電圧のピークレベルすなわちＤＣレベルを検出する時定数の大きなローパスフィルタからなるピークホールド回路８が接続されており、このピークホールド回路８の検出した電圧がコンダクタンスアンプ９を介して増幅器６の反転入力端子に帰還されている。これによって、ホール素子２からコンパレータ７へ伝達される信号のＤＣ成分が除去され、ホール素子２の検出信号のうち時間的に変動する交流成分（リップル）のみがコンパレータ７に入力されて上記基準電圧Ｖｒと比較され、その出力によってオープンコレクタ形式の出力バイポーラトランジスタ１０が駆動されて出力電流の形で出力端子ＯＵＴより外部へ出力される。
【００１９】
この実施例の磁気センサには、温度変動に係わらずシリコンのバンドギャップに相当する一定の電圧を発生するバンドギャップ基準電圧発生回路１１と、それぞれ所定の温度特性を有するように設計された３つの電流源１２，１３，１４とが設けられている。上記３つの電流源１２～１４のうち電流源１４はバンドギャップ基準電圧発生回路１１からの定電圧に基づいて、約－１０００ｐｐｍ／℃の温度特性を有する電流を形成して上記定電流源５に与え、その電流によってホール素子２および３を駆動するように構成されている。
【００２０】
ホール素子は定電流で駆動されると、正の温度係数を持ち磁気－電気変換特性は１０００～３０００ｐｐｍ／℃程度の温度依存性となるが、－１０００ｐｐｍ／℃の負の温度特性を持つ電流源５で駆動されることにより、ホール素子２および３の磁気－電気変換特性は－５００ｐｐｍ／℃以下の温度依存性を呈するようにされる。
【００２１】
一方、上記３つの電流源１２～１４のうち電流源１３はバンドギャップ基準電圧発生回路１１からの定電圧に基づいて、約－２０００ｐｐｍ／℃の温度特性を有する電流を形成して上記コンパレータ７に供給し、その電流をコンパレータ内部のスレッシュホールド電圧を決定する抵抗に流すことによって、抵抗の有する約２０００ｐｐｍ／℃の正の温度係数をキャンセルし、温度変動にかかわらず安定したスレッシュホールド電圧を形成できるように構成されている。
【００２２】
さらに、上記３つの電流源１２～１４のうち電流源１２はバンドギャップ基準電圧回路１１からの定電圧に基づいて、０ｐｐｍ／℃の温度特性つまり温度依存性のない電流を形成して上記定電流源５およびコンパレータ７以外のアンプ（図１の実施例では６および９）

に供給し、その温度依存性のない電流によってそれぞれのアンプを駆動するように構成されている。これらのアンプはそのゲインが各々抵抗の比で決まる回路とされているため、ゲインの変動が生じない。

【００２３】

次に、上記実施例の磁気センサＩＣのより具体的な実施例について説明する。図２はチップ上におけるホール素子２の断面構造の一例を示す。この実施例のホール素子は、ｐ型シリコン単結晶基板１上に形成されたｎ型エピタキシャル層２１の周囲に基板表面に達するように形成されたＰ型分離領域２２が形成され、ｎ型エピタキシャル層２１の表面にはｐ型拡散層２３が形成された構造とされている。基板表面のｎ＋型領域２４ａ，２４ｂは上記ｎ型エピタキシャル層２１の両端部に設けられた電源端子のコンタクト領域、２５ａ，２５ｂは上記ｎ型エピタキシャル層２１の中央両側部に設けられた出力端子のコンタクト領域である。

【００２４】

シリコンチップ上に形成されたエピタキシャル層２１からなるホール素子では検出した磁気の大きさに応じた電流がその表面に沿って流れるため、プロセスの途中でチップ表面が汚染されていたり欠陥が生じていたりすると電流が変化してしまうが、この実施例では、ｎ型エピタキシャル層２１の表面が基板１と同電位のｐ型拡散層２３で覆われているため、ホール素子としてのエピタキシャル層を流れる電流はｐ型拡散層２３と基板１の間を流れるようになり、電流は基板表面の汚染や欠陥に影響されないため、ばらつきの少ない安定した検出出力を得ることができる。

【００２５】

図３には、コンパレータ７の具体的な回路例が示されている。この実施例のコンパレータ５は、一対の差動トランジスタＱ１１，Ｑ１２と、Ｑ１１のエミッタ端子に接続された定電流用トランジスタＱ１３と、差動トランジスタＱ１１，Ｑ１２のコレクタと電源電圧端子Ｖｃｃとの間に接続された負荷抵抗Ｒ１１，Ｒ１２と、上記トランジスタＱ１２のエミッタと定電流トランジスタトランジスタＱ１３のコレクタとの間に接続されたスレッシホールド発生用抵抗Ｒ１３と、トランジスタＱ１２のコレクタにベースが接続されたトランジスタＱ１４と、該トランジスタＱ１４とエミッタ共通接続されてカレントスイッチ回路を構成するトランジスタＱ１５と、その共通エミッタに接続された定電流用トランジスタＱ１６と、上記トランジスタＱ１５とベース共通接続されてカレントミラー回路を構成するトランジスタＱ１７とから構成されている。

【００２６】

この実施例のコンパレータは、入力端子に入力される電圧Ｖｉｎ１，Ｖｉｎ２の電位差（Ｖｉｎ２－Ｖｉｎ１）が、抵抗Ｒ１３の両端の電位差よりも小さい間はトランジスタＱ１１の側に電流が流れてＱ１２のコレクタ電圧はＶｃｃに近いレベルとされ、トランジスタＱ１４がオフされてＱ１５側に電流が流れ、カレントミラーによってＱ１７に転写された電流が出力電流として流される。そして、入力電圧の電位差（Ｖｉｎ２－Ｖｉｎ１）が、抵抗Ｒ１３の両端の電位差よりも大きくなるとトランジスタＱ１１の側に流れていた電流がＱ１２に流れてそのコレクタ電圧が下がり、トランジスタＱ１４がオンされ、Ｑ１５側に流れていた電流がＱ１４に流れるようになって出力電流が遮断されるようになる。

【００２７】

この実施例のコンパレータは、スレッシホールド発生用抵抗Ｒ３が約２０００ｐｐｍ／℃の温度特性を有するが、上記定電流用トランジスタＱ１３が前記電流源１３内の－２０００ｐｐｍ／℃の温度特性を有する定電流を流す出力トランジスタ（後述）とカレントミラー接続されることにより、－２０００ｐｐｍ／℃の温度特性を有する定電流をスレッシホールド発生用抵抗Ｒ１３に流す。その結果、抵抗Ｒ１３の有する約２０００ｐｐｍ／℃の正の温度係数がキャンセルされ、温度変動にかかわらず安定したスレッシュホールド電圧が形成される。

【００２８】

図４には、前記電流源１２～１４の具体的な回路例が示されている。この実施例の回路は

、電流源１３をメイン電流源とし、電流源１２，１４はこのメイン電流源１３で生成された電流に基づいてそれぞれの電流を派生的に生成するサブ電流源として構成されている。

【００２９】

メインとなる電流源１３は、互いにベースが結合されかつエミッタが電源電圧端子Ｖｃｃに接続され第１のカレントミラー回路を構成する一対のｐｎｐトランジスタＱ１，Ｑ２と、同じく互いにベースが結合されかつコレクタが上記カレントミラー・トランジスタＱ１，Ｑ２のコレクタ側に接続され第２のカレントミラー回路を構成する一対のｎｐｎトランジスタＱ３，Ｑ４とを有し、トランジスタＱ３のエミッタと接地点との間に抵抗Ｒ１が接続されているとともに、トランジスタＱ４のコレクタとＱ２のコレクタとの間に抵抗Ｒ２が接続され、Ｑ４のエミッタにはバンドギャップ基準電圧発生回路１１からの定電圧ＶＢが印加されている。

【００３０】

これによって、トランジスタＱ３，Ｑ４により抵抗Ｒ１と基準電圧発生回路１１へは同一の電流が流れ、抵抗Ｒ１には同一電圧ＶＢが印加される。従って、抵抗Ｒ１の抵抗値をＲ１、抵抗Ｒ１に流れる電流をＩ１とすると、抵抗Ｒ１を流れる電流Ｉ１の温度依存性は、

ｄＩ１／ｄＴ＝ｄ（ＶＢ／Ｒ１）／ｄＴ

で表され、ここで、ＶＢは温度の変動に係わらずほぼ一定と見なせるので、

ｄＩ１／ｄＴ　－（ＶＢ／Ｒ１）Ｄ（１／Ｒ１）Ｄ（ｄＲ１／ｄＴ）

となる。

【００３１】

この実施例では、上記抵抗Ｒ１をコンパレータ７内の抵抗Ｒ１３と同じ約２０００ｐｐｍ／℃の正の温度係数を有する抵抗で構成しているので、抵抗Ｒ１を流れる電流の温度依存性は－２０００ｐｐｍ／℃となり、この－２０００ｐｐｍ／℃の電流がトランジスタＱ１に流れ、さらにカレントミラー回路３１を介して前記コンパレータ７内の定電流用トランジスタＱ１３に流れるように構成されている。その結果、コンパレータ７においては、スレッシホールド発生用抵抗Ｒ１３の有する２０００ｐｐｍ／℃の温度特性が、定電流用トランジスタＱ１３に流れる－２０００ｐｐｍ／℃の温度特性を有する定電流によりキャンセルされ、温度変動にかかわらず安定したスレッシュホールド電圧が形成される。

【００３２】

次に、電流源１２は、上記トランジスタＱ２のコレクタと抵抗Ｒ２との接続ノードｎ１にベースが接続されコレクタが電源電圧端子Ｖｃｃに接続されたコレクタ接地型トランジスタＱ５と、Ｑ５のエミッタ端子と接地点との間に直列接続された抵抗Ｒ３およびダイオード接続のトランジスタＱ６とから構成されている。そして、このトランジスタＱ６に対しホール素子の定電流源５およびコンパレータ７以外のアンプ（図１の実施例では６および９）内の定電流トランジスタとがカレントミラー接続され、それによってホール素子の定電流源５およびコンパレータ７以外のアンプにトランジスタＱ６に流れる電流Ｉ３と同一の電流が流されるように構成されている。

【００３３】

ところで、この実施例の電流源１２において抵抗Ｒ３に流れる電流をＩ３、抵抗Ｒ２の抵抗値をＲ２抵抗Ｒ２に流れる電流をＩ２、トランジスタＱ４，Ｑ５，Ｑ６のベース・エミッタ間順方向電圧をＶＦとすると、Ｑ５のベース電位Ｖ１は、Ｒ２－Ｑ４の電流パスから、

Ｖ１＝Ｉ２・Ｒ２＋ＶＦ＋ＶＢ……（１）

また、Ｑ５－Ｒ３－Ｑ６の電流パスから

Ｖ１＝ＶＦ＋Ｉ３・Ｒ３＋ＶＦ……（２）

式（１），（２）から

Ｉ２・Ｒ２＋ＶＦ＋ＶＢ＝ＶＦ＋Ｉ３・Ｒ３＋ＶＦ……（３）

Ｉ３・Ｒ３＝Ｉ２・Ｒ２＋ＶＢ－ＶＦ……（４）

∴Ｉ３＝（Ｒ２／Ｒ３）Ｉ２＋ＶＢ／Ｒ３－ＶＦ／Ｒ３

となる。従って、電流Ｉ３の温度依存性ｄＩ３／ｄＴは、

ｄＩ３／ｄＴ＝ｄ／ｄＴ（Ｒ２／Ｒ３）・Ｉ２＋（Ｒ２／Ｒ３）ｄＩ２／ｄＴ＋ｄ／ｄＴ（ＶＢ／Ｒ３）－ｄ／ｄＴ（ＶＦ／Ｒ３）　・・・（６）
となる。
【００３４】
ここで、Ｒ２とＲ３を同一種類の抵抗とすると、
ｄ／ｄＴ（Ｒ２／Ｒ３）＝０
ＶＢの温度依存性は充分に小さいためｄＶＢ／ｄＴ　０とおけるので、（６）式は、
ｄＩ３／ｄＴ＝（Ｒ２／Ｒ３）ｄＩ２／ｄＴ＋ＶＢ・ｄ／ｄＴ（１／Ｒ３）－ｄＶＦ／ｄＴ・（１／Ｒ３）－ＶＦ・ｄ／ｄＴ（１／Ｒ３）・・・（７）
となる。
【００３５】
ここで、Ｉ２＝Ｉ１＝ＶＢ／Ｒ１　なる関係から、
Ｒ１・ｄＩ２／ｄＴ＋Ｉ２・ｄＲ１／ｄＴ＝ｄＶＢ／ｄＴ＝０
両辺に（１／Ｒ１）Ｉ２を掛けて、
１／Ｉ２・ｄＩ２／ｄＴ＝－１／Ｒ１・ｄＲ１／ｄＴ　・・・（８）
一方、Ｒ１，Ｒ２，Ｒ３は同一種類の抵抗なので、
１／Ｉ２・ｄＩ２／ｄＴ＝－１／Ｒ１・ｄＲ１／ｄＴ＝－１／Ｒ２・ｄＲ２／ｄＴ＝－１／Ｒ３・ｄＲ３／ｄＴ　・・・（９）
（９）式を用いて（７）式を整理する。

$$dI3/dT=(R2/R3)\cdot I2\cdot 1/I2\cdot dI2/dT+VB(-1/R32)\cdot dR3/dT-VF/R3\cdot 1/VF\cdot dVF/dT$$
$$-VF(-1/R32)dR3/dT$$
$$=-(R2/R3)\cdot I2\cdot(1/R3\cdot dR3/dT)-VB/R3\cdot(1/R3\cdot dR3/dT)$$
$$-VF/R3\cdot(1/VF\cdot dVF/dT)+VF/R3\cdot(1/R3\cdot dR3/dT)$$
$$=1/R3\cdot dR3/dT\cdot(1/R3)\cdot\{-I2R2-VB+VF\}-1/VF\cdot dVF/dT\cdot(1/R3)\cdot VF\cdots(10)$$

ここで、本発明に用いたプロセスの場合、
１／Ｒ３・ｄＲ３／ｄＴ　２０００ｐｐｍ／℃　であり、
１／ＶＦ・ｄＶＦ／ｄＴ　－２０００ｐｐｍ／℃　であるので、
１／ＶＦ・ｄＶＦ／ｄＴ＝－１／Ｒ３・ｄＲ３／ｄＴ　とおいて、（１０）式は、
ｄＩ３／ｄＴ＝１／Ｒ３・ｄＲ３／ｄＴ・（１／Ｒ３）・｛－Ｉ２Ｒ２－ＶＢ＋２ＶＦ｝　・・・（１１）
式（１１）から、電流Ｉ３の温度特性を０ｐｐｍ／℃とするには、
２ＶＦ－ＶＢ－Ｉ２・Ｒ２＝０
とすれば良い。具体的には、Ｉ２　２００μＡ、Ｒ２＝１．５ｋΩ、ＶＢ＝１．４５Ｖ、ＶＦ　０．８Ｖとすることで、電流Ｉ３の温度特性としてほぼ０ｐｐｍ／℃が達成される。そして、このような電流が、カレントミラー回路を介してホール素子の定電流源５やコンパレータ７以外のアンプの定電流トランジスタＱ３２に転写され、温度依存性のない電流がそれぞれのアンプに流されて駆動されることとなる。
【００３６】
一方、上記電流源１４は、電流源１２内のトランジスタＱ６とカレントミラー接続されたトランジスタＱ８と直列形態に接続されて温度依存性のない電流が流されるトランジスタＱ２１と、このＱ２１とベースが結合されてカレントミラー回路を構成するトランジスタＱ２２と、上記メイン電流源１３内の－２０００ｐｐｍ／℃の温度特性を有する電流が流されるトランジスタＱ１とカレントミラー接続されたトランジスタＱ２３と、このトランジスタＱ２３と上記トランジスタＱ２２のコレクタに共通にコレクタが接続され、Ｑ２２とＱ２３に流れる電流Ｉ３とＩ１を合成した電流Ｉ４を流すトランジスタＱ２４とによって構成されている。
【００３７】

これによってトランジスタＱ２４には、０ｐｐｍ／℃と－２０００ｐｐｍ／℃の平均である－１０００ｐｐｍ／℃の温度特性を有する電流Ｉ４が流されることとなる。そして、上記トランジスタＱ２４とホール素子２および３の定電流源５を構成するトランジスタＱ３０とがカレントミラー接続され、トランジスタＱ２４に流れる電流と同一の温度特性の電流がホール素子に流され、ホール素子の磁気－電気変換特性の有する１０００～３０００ｐｐｍ／℃の正の温度依存性が－１０００ｐｐｍ／℃の負の温度特性を持つ電流で補償され、ホール素子２および３の磁気－電気変換特性は－５００ｐｐｍ／℃以下の温度依存性を呈するようにされる。

【００３８】

以上説明したように、上記実施例は、ホール素子の駆動回路として定電圧源の代わりに定電流源を用いることによりホール素子の磁気－電気変換特性の温度依存性を定電流源の負の温度特性で補償するとともに、ホール素子の出力を弁別するコンパレータのスレッシュホールドレベルを発生する抵抗の温度依存性をその抵抗に流れる電流を与える定電流源の負の温度特性で補償させるようにしたので、高温度領域においても高い電圧を必要としなくても済むようになるとともに、上記のように負の温度特性を有する定電流源はシリコンチップ上において簡単に実現できるため、広い温度範囲で動作可能なモノリシックＩＣセンサを低コストで提供することができるようになるという効果がある。

【００３９】

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば上記実施例では、ダミーホール素子３を設けてその出力平均値をとってコンパレータ７への動作点を与えるようにしているが、コンパレータの動作点はそれに限定されず、任意の安定なレベルを用いるようにすることができる。また、実施例では、ホール素子の出力からＤＣレベルを除去するためピークホールド回路８とコンダクタンスアンプ９とを設けているが、これらの回路を省略することも可能である。

【００４０】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるホール素子を用いた磁気センサに適用した場合について説明したがこの発明はそれに限定されるものでなく、半導体集積回路における温度補償回路一般に利用することができる。

【００４１】

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

【００４２】

すなわち、ホール素子の磁気－電気変換特性の温度依存性を補償するとともに、ホール素子とその周辺回路を一つのシリコンチップ上に有し低電圧で駆動可能なモノリシックＩＣセンサを低コストで製造することができ、これによって広い温度範囲において動作可能な自動車のトランスミッションやエンジン等の回転検出に好適なセンサを提供できるようになる。

【図面の簡単な説明】

【図１】モノリシックＩＣ化された本発明に係る磁気センサの一実施例を示すブロック構成図。

【図２】実施例の磁気センサＩＣのチップ上におけるホール素子の構造の一例を示す断面図。

【図３】実施例の磁気センサ内のコンパレータの具体例を示す回路図。

【図４】実施例の磁気センサ内の電流源の具体例を示す回路図。

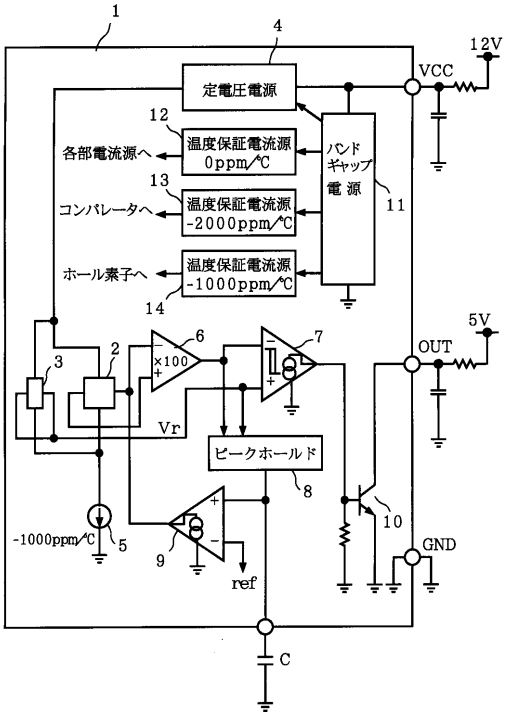
【符号の説明】

１　シリコンチップ

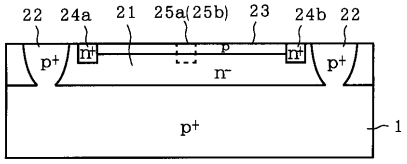
２　ホール素子

３　ダミーホール素子
４　定電圧電源回路
５　定電流源
７　コンパレータ
６，９　アンプ
１０　　出力トランジスタ
１１　　バンドギャップ基準電圧発生回路

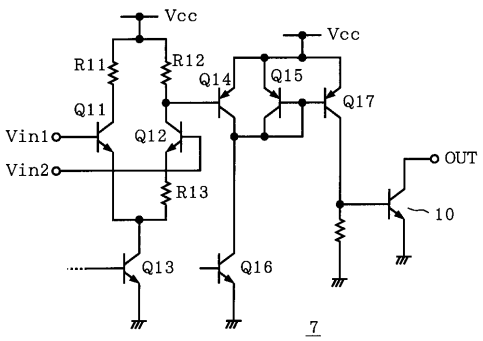
【図１】



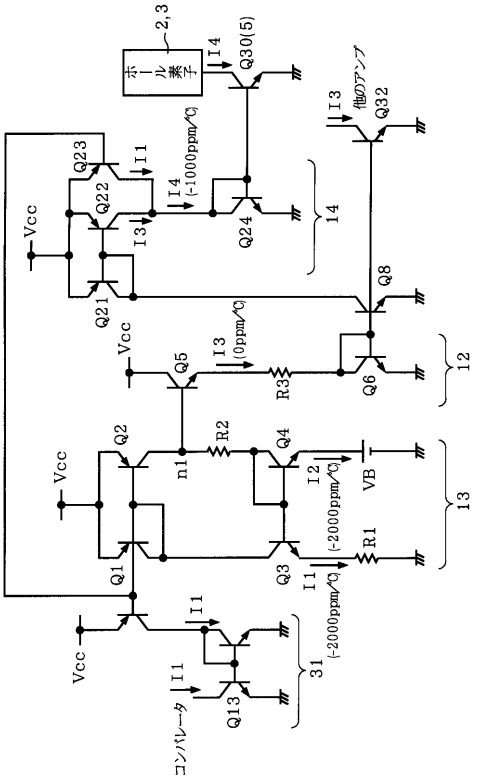
【図２】



【図３】



【図４】


2,3
ホール素子
I4
Q30(5)
I3
他のアンプ
Q32
Q23
I1
Q22
I4
(-1000ppm/℃)
I3
Q24
14
Vcc
Q21
Q8
Vcc
Q5
I3
(0ppm/℃)
R3
Q6
12
Q2
R2
Q4
n1
I2
(-2000ppm/℃)
VB
Vcc
Q1
Q3
I1
(-2000ppm/℃)
R1
13
I1
Vcc
I1
コンパレータ
Q13
31

フロントページの続き

(72)発明者　羽賀　乃丞
埼玉県入間郡毛呂山町大字旭台１５番地　日立東部セミコンダクタ株式会社内

審査官　飯野　茂

(56)参考文献　実開平０４－０３２０８０（ＪＰ，Ｕ）
特開平０９－０５４１４９（ＪＰ，Ａ）
実用新案登録第２６０６２３１（ＪＰ，Ｙ２）
特開平５－２５１７８６（ＪＰ，Ａ）
特開平６－１３２７９５（ＪＰ，Ａ）
特開平６－１７４７５８（ＪＰ，Ａ）
特開平８－６３２４５（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.^{7}，ＤＢ名)
G01R 33/02-10
H03K 3/00-22,5/00-02
H03M 3/00-02