

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 25 年 12 月 26 日 (2013.12.26)

【公開番号】特開 2012-156251 (P2012-156251A)

【公開日】平成 24 年 8 月 16 日 (2012.8.16)

【年通号数】公開・登録公報 2012-032

【出願番号】特願 2011-13180 (P2011-13180)

【国際特許分類】

H 0 1 L 23/12 (2006.01)

【F I】

H 0 1 L 23/12 N

【手続補正書】

【提出日】平成 25 年 11 月 7 日 (2013.11.7)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体チップの回路形成面及び側面を封止する封止絶縁層と、  
前記封止絶縁層の前記回路形成面側の面である第 1 面に交互に積層された複数の配線層及び複数の絶縁層と、を有し、  
前記第 1 面に形成された配線層は、前記半導体チップと電氣的に接続されており、  
最外層の絶縁層、又は最外層の絶縁層の次層の絶縁層が、織布又は不織布からなる補強部材を内蔵している半導体パッケージ。

【請求項 2】

前記補強部材を内蔵する絶縁層が、織布又は不織布に絶縁性樹脂を含浸させてなる請求項 1 記載の半導体パッケージ。

【請求項 3】

前記第 1 面に積層された最外層の配線層に第 1 の電極パッドが設けられ、  
前記最外層の絶縁層に、前記第 1 の電極パッドを露出する開口が設けられている請求項 1 又は 2 記載の半導体パッケージ。

【請求項 4】

前記封止絶縁層に、前記半導体チップの電極を露出するビアホールが形成され、  
前記封止絶縁層の第 1 面に形成されている配線層と前記電極とを接続するビアが、前記ビアホール内に形成されている請求項 1 乃至 3 の何れか一項記載の半導体パッケージ。

【請求項 5】

前記封止絶縁層の第 1 面の反対面である第 2 面から露出する第 2 の電極パッドと、  
前記封止絶縁層を貫通し、前記第 1 面に形成されている配線層と前記第 2 の電極パッドとを電氣的に接続する貫通配線と、を更に有する請求項 1 乃至 4 の何れか一項記載の半導体パッケージ。

【請求項 6】

前記半導体チップの裏面及び前記第 2 の電極パッドの露出面は、前記第 2 面と面一である請求項 5 記載の半導体パッケージ。

【請求項 7】

前記半導体チップの裏面は、前記第 2 面と面一であり、  
前記第 2 の電極パッドの露出面は、前記第 2 面よりも窪んでいる請求項 5 記載の半導体

パッケージ。

【請求項 8】

支持体の一方の面に半導体チップを回路形成面を上にして配置する第 1 工程と、  
前記半導体チップの回路形成面及び側面を封止するように、前記支持体の一方の面に封止絶縁層を形成する第 2 工程と、  
前記封止絶縁層の前記回路形成面側の面である第 1 面に、複数の配線層及び複数の絶縁層を交互に積層する第 3 工程と、  
前記支持体を除去する第 4 工程と、を有し、  
前記第 3 工程では、前記第 1 面に前記半導体チップと電氣的に接続するように配線層を形成し、更に、最外層の絶縁層、又は最外層の絶縁層の次層の絶縁層に織布又は不織布からなる補強部材を内蔵している絶縁層を積層する半導体パッケージの製造方法。

【請求項 9】

前記第 2 工程よりも前に、前記支持体の一方の面に電極パッドを形成し、  
前記第 2 工程では、前記半導体チップの回路形成面及び側面、並びに、前記電極パッドの上面及び側面を封止するように、前記支持体の一方の面に封止絶縁層を形成し、  
前記第 2 工程と前記第 3 工程との間に、前記封止絶縁層を貫通し、前記電極パッドの上面を露出する貫通孔を形成し、  
前記第 3 工程で前記第 1 面に形成する配線層は、前記貫通孔内に形成され前記電極パッドと電氣的に接続される貫通配線を含む請求項 8 記載の半導体パッケージの製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本半導体パッケージは、半導体チップの回路形成面及び側面を封止する封止絶縁層と、  
前記封止絶縁層の前記回路形成面側の面である第 1 面に交互に積層された複数の配線層及び複数の絶縁層と、を有し、前記第 1 面に形成された配線層は、前記半導体チップと電氣的に接続されており、最外層の絶縁層、又は最外層の絶縁層の次層の絶縁層が、織布又は不織布からなる補強部材を内蔵していることを要件とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

本半導体パッケージの製造方法は、支持体の一方の面に半導体チップを回路形成面を上にして配置する第 1 工程と、前記半導体チップの回路形成面及び側面を封止するように、前記支持体の一方の面に封止絶縁層を形成する第 2 工程と、前記封止絶縁層の前記回路形成面側の面である第 1 面に、複数の配線層及び複数の絶縁層を交互に積層する第 3 工程と、前記支持体を除去する第 4 工程と、を有し、前記第 3 工程では、前記第 1 面に前記半導体チップと電氣的に接続するように配線層を形成し、更に、最外層の絶縁層、又は最外層の絶縁層の次層の絶縁層に織布又は不織布からなる補強部材を内蔵している絶縁層を積層することを要件とする。