

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001 年 4 月 12 日 (12.04.2001)

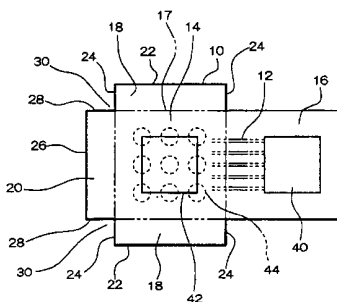
PCT

(10) 国際公開番号
WO 01/26432 A1

- (51) 国際特許分類⁷: H05K 1/02, H01L 21/60, 21/311, 23/12, 25/04 (HASHIMOTO, Nobuaki) [JP/JP]; 〒392-8502 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社 社内 Nagano (JP).
- (21) 国際出願番号: PCT/JP00/06824
- (22) 国際出願日: 2000 年 9 月 29 日 (29.09.2000) (74) 代理人: 井上 一, 外 (INOUE, Hajime et al.); 〒167-0051 東京都杉並区荻窪5丁目26番13号 荻窪TMビル2階 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語 (81) 指定国 (国内): CN, JP, KR, US.
- (30) 優先権データ: 特願平11/281424 1999 年 10 月 1 日 (01.10.1999) JP (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
- (71) 出願人 (米国を除く全ての指定国について): セイコーエプソン株式会社 (SEIKO EPSON CORPORATION) [JP/JP]; 〒163-0811 東京都新宿区西新宿2丁目4番1号 Tokyo (JP). 添付公開書類:
— 国際調査報告書
- (72) 発明者; および 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。
- (75) 発明者/出願人 (米国についてのみ): 橋元伸晃

(54) Title: WIRING BOARD, SEMICONDUCTOR DEVICE AND METHOD OF PRODUCING, TESTING AND PACKAGING THE SAME, AND CIRCUIT BOARD AND ELECTRONIC EQUIPMENT

(54) 発明の名称: 配線基板、半導体装置並びにその製造、検査及び実装方法、回路基板並びに電子機器



(57) Abstract: A semiconductor device which includes a board (10). The board (10) is formed with a wiring pattern (12) and has a first portion (14), and a second portion (16) to be flatwise placed on the first portion (14). The first portion (14) has sides (22, 24, 26, 28) serving as criteria for positioning, while the second portion (16) is shaped to be placed on the first portion (14) while avoiding the sides (22, 24, 26, 28) of the first portion (14).

(57) 要約:

半導体装置は、基板（10）を含む。基板（10）は、配線パターン（12）が形成され、第1の部分（14）と、第1の部分（14）に平面的に重ねるための第2の部分（16）と、を有し、第1の部分（14）は位置決めの基準となる辺（22）、（24）、（26）、（28）を有し、第2の部分（16）は、第1の部分（14）の辺（22）、（24）、（26）、（28）を避けて、第1の部分（14）と積み重ねられる形状をなしている。

明 細 書

配線基板、半導体装置並びにその製造、検査及び実装方法、
回路基板並びに電子機器

5

〔技術分野〕

本発明は、配線基板、半導体装置並びにその製造、検査及び実装方法、回路基板並びに電子機器に関する。

10 〔背景技術〕

1枚の基板の半導体チップが搭載された第1の部分を折り曲げて、外部端子が設けられた第2の部分に接着したり、半導体チップが搭載された第1の基板を、外部端子が設けられた第2の基板に接合する構造のパッケージが開発されている。これらのパッケージによれば、平面形状を小さくしつつ、基板の面積
15 を大きくできるので配線パターン設計の自由度が増すという利点があり、複数の半導体チップを積層したスタック構造を簡単に構成することができる。

ただし、基板を正確に折り曲げて正確な位置に重ねることは難しい。あるいは、複数の基板を正確な位置に接合することは難しい。そのため、基板のうち、外部端子が形成された部分よりも、その上に重ねられる部分がはみ出すことで、
20 パッケージの外形が製品によって異なる場合があった。その場合、パッケージの外形と外部端子との相対的位置が製品によって異なるので、外形を基準として外部端子の位置合わせを行えなかった。

〔発明の開示〕

25 本発明は、この問題点を解決するものであり、その目的は、位置合わせを簡単に行える配線基板、半導体装置並びにその製造、検査及び実装方法、回路基板並びに電子機器を提供することにある。

(1) 本発明に係る配線基板は、配線パターンが形成され、第1の部分と、前記第1の部分に平面的に重ねるための第2の部分と、を有し、

前記第1の部分は、位置決めの基準となる端部を有し、

5 前記第2の部分は、前記第1の部分における前記端部を避けた領域と平面的に重なる形状をなしている。

なお、平面的に重なるとは、必ずしも接触して積み重なった状態に限定されない。本発明によれば、第2の部分が、位置決めの基準となる端部を避けて第1の部分と平面的に重なる形状をなしている。したがって、第2の部分と第1の部分とが平面的に重なっても、第1の部分における位置決めの基準となる端部を利用して、位置決めを行うことができる。

(2) この配線基板において、

前記位置決めの基準となる端部は、互いに直交する関係にある2つの辺を含んでもよい。

これによれば、2つの辺によって平面上の位置が決められる。

15 (3) この配線基板において、

前記第1の部分は、矩形をなす本体部分と、前記端部を有し前記本体部分の少なくとも1辺から延設された凸部と、を有してもよい。

これによれば、凸部を使用して、詳しくは凸部の2つの辺を使用して、平面上の位置が決められる。

20 (4) この配線基板において、

前記凸部は、前記本体部分との境界となる辺と、前記本体部分との境界となる辺に対して垂直方向に延びる第1の辺と、前記本体部分との境界となる辺と平行な関係を有する先端の第2の辺と、により決定された領域からなり、前記位置決めの基準となる端部は、前記第1の辺及び前記第2の辺を含んでもよい。

25 (5) この配線基板において、

前記第1の部分における前記本体部分は、前記凸部が設けられていない辺を有し、

前記第 2 の部分は、前記凸部が設けられていない辺の隣に配置されてもよい。

(6) この配線基板において、

前記第 2 の部分は、前記第 1 の部分の前記凸部に対向する凹部を有してもよい。

5 (7) この配線基板において、

複数の前記位置決め基準となる端部を有し、少なくとも 1 つの前記端部は、前記第 1 の部分の前記本体部分における前記凸部を避けた部分に形成されてもよい。

(8) この配線基板において、

10 前記第 1 の部分は、前記第 2 の部分よりも大きい形状をなし、前記直交する関係にある 2 つの辺が前記第 1 の部分の角部を形成していてもよい。

(9) この配線基板において、

前記第 1 の部分は、挟まれた角度において直角をなし、かつ、前記直交する関係にある 2 つの辺を含む凹状端部が形成されていてもよい。

15 (1 0) この配線基板において、

前記複数の端部は、複数の穴を形成していてもよい。

(1 1) この配線基板において、

前記第 1 の部分に連続的に前記第 2 の部分が延設されていてもよい。

(1 2) この配線基板において、

20 前記第 1 の部分から切り離されて前記第 2 の部分が形成されており、前記第 1 及び第 2 の部分は、前記配線パターンによって接続されていてもよい。

これによれば、第 1 及び第 2 の部分が切り離されているので、両者の間で基板を容易に屈曲させたり、折り曲げたりすることができる。

(1 3) 本発明に係る半導体装置は、少なくとも 1 つの半導体チップと、

25 第 1 の部分と、前記第 1 の部分に平面的に重なるように配置されてなる第 2 の部分と、を有し、前記半導体チップが搭載されてなる基板と、
を含み、

前記第 1 の部分は、位置決めの基準となる端部を有し、

前記第 2 の部分は、前記第 1 の部分の前記端部を避ける形状をなす。

なお、平面的に重なるとは、必ずしも接触して積み重なった状態に限定されない。本発明によれば、第 2 の部分が、位置決めの基準となる端部を避ける形
5 状をなしている。したがって、第 2 の部分と第 1 の部分とが平面的に重なっても、第 1 の部分における位置決めの基準となる端部を利用して、位置決めを行うことができる。

(14) この半導体装置において、

前記第 1 の部分には、複数の外部端子が設けられていてもよい。

10 これによれば、第 1 の部分における位置決めの基準となる端部と、外部端子との相対的位置が固定されているので、位置決めの基準となる端部を利用して、外部端子の位置決めを簡単に行うことができる。そして、半導体装置の電気的な特性を検査するときに、半導体装置をソケットに投げ込むだけでよい。また、回路基板に半導体装置を実装するときに、外部端子の位置ずれによる不良の発生率を低減させることができる。
15

(15) この半導体装置において、

前記基板として、請求項 1 から請求項 10 のいずれかに記載の配線基板が用いられてもよい。

(16) 本発明に係る回路基板には、上記半導体装置が搭載されている。

20 (17) 本発明に係る電子機器は、上記半導体装置を備える。

(18) 本発明に係る半導体装置の製造方法は、上記配線基板に、少なくとも 1 つの半導体チップを搭載し、前記配線基板の前記第 1 の部分に前記第 2 の部分を積み重ねる工程を含む。

25 なお、積み重ねるとは、平面的に重複した状態を指し、必ずしも接触して積み重なった状態に限定されない。本発明によれば、第 2 の部分が、位置決めの基準となる端部を避けて第 1 の部分と積み重ねられる形状をなしている。こうして得られた半導体装置によれば、第 2 の部分を第 1 の部分に積み重ねても、

第 1 の部分における位置決め基準となる端部を利用して、位置決めを行うことができる。

(1 9) 本発明に係る半導体装置の検査方法は、上記半導体装置を、前記位置決め基準となる複数の端部を使用して位置合わせする工程と、

5 前記半導体装置の電気的特性を検査する工程と、
を含む。

本発明によれば、第 1 の部分における位置決め基準となる端部を利用して位置決めを行い、検査を行うことができる。

(2 0) 本発明に係る半導体装置の実装方法は、上記半導体装置を、前記位置決め基準となる複数の端部を使用して位置合わせする工程と、

10 前記半導体装置を回路基板に実装する工程と、
を含む。

本発明によれば、第 1 の部分における位置決め基準となる端部を利用して、実装のための位置決めを簡単に行うことができる。

15

[図面の簡単な説明]

図 1 は、本発明を適用した第 1 の実施の形態に係る半導体装置の製造方法を説明する図である。

図 2 は、本発明を適用した第 1 の実施の形態に係る半導体装置及びその検査
20 又は実装方法を示す図である。

図 3 は、本発明を適用した第 1 の実施の形態に係る半導体装置が実装された回路基板を示す図である。

図 4 は、本発明を適用した第 2 の実施の形態に係る半導体装置の製造方法を説明する図である。

25 図 5 は、本発明を適用した第 2 の実施の形態に係る半導体装置及びその検査
又は実装方法を示す図である。

図 6 は、本発明を適用した第 2 の実施の形態の変形例に係る半導体装置を説

明するための図である。

図 7 は、本発明を適用した第 3 の実施の形態に係る半導体装置を示す図である。

図 8 は、本発明を適用した第 4 の実施の形態に係る半導体装置及びその検査又は実装方法を示す図である。

図 9 は、本発明を適用した第 5 の実施の形態に係る半導体装置を示す図である。

図 10 は、本発明に係る方法を適用して製造された半導体装置を備える電子機器を示す図である。

10

[発明を実施するための最良の形態]

以下、本発明の実施の形態を、図面を参照して説明する。

(第 1 の実施の形態)

図 1 は、本発明を適用した第 1 の実施の形態に係る半導体装置の製造方法を説明する図であり、図 2 は、本実施の形態に係る半導体装置及びその検査又は実装方法を説明する図であり、図 3 は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。

(基板について)

本実施の形態に係る半導体装置には、図 1 に示す基板 10 が使用される。基板 10 は、少なくとも 1 つの (図 1 では複数の) 半導体チップ 40、42 を搭載するためのインターポーザとして使用される。基板 10 の材料として、有機系又は無機系のいずれの材料であってもよく、これらの複合構造からなるものであってもよい。有機系の材料から形成された基板 10 として、例えばポリイミド樹脂からなる 2 層や 3 層などのフレキシブル基板が挙げられる。基板 10 は、屈曲させるときには、柔軟性のあるフレキシブル基板を使用することが好ましい。フレキシブル基板として、FPC (Flexible Printed Circuit) と呼ばれる基板やガラスエポキシテープと呼ばれる基板や、TAB (Tape Automated

Bonding) 技術で使用するテープ基板を使用してもよい。また、無機系の材料から形成された基板 10 として、例えばセラミック基板やガラス基板が挙げられる。有機系及び無機系の材料の複合構造として、例えばガラスエポキシ基板が挙げられる。これらの基板は、多層基板やビルドアップ基板であってもよい。

基板 10 の一方の面には、配線パターン 12 が形成されている。配線パターン 12 は、銅などの導電材料で形成することができる。配線パターン 12 は、ハンダ、スズ、金、ニッケルやこれらの複合材料などでメッキされていることが好ましい。配線パターン 12 が形成された状態で、基板 10 を配線基板と称することができる。

配線パターン 12 が接着剤（図示せず）を介して基板 10 に貼り付けられて、3 層基板を構成してもよい。あるいは、配線パターン 12 を、接着剤なしで基板 10 に形成して 2 層基板を構成してもよい。配線パターン 12 は、ランド部等の電氣的な接続部分を除いて、図示しないレジスト等の保護膜にて覆われていることが好ましい。

基板 10 は、第 1 の部分 14 と、第 2 の部分 16 と、を含む。第 2 の部分 16 は、図 2 に示すように、第 1 の部分 14 に積み重ねられる。詳しくは、第 1 及び第 2 の部分 14、16 の間の領域を屈曲又は折り曲げて、第 1 及び第 2 の部分 14、16 が積み重ねられる。あるいは、第 1 及び第 2 の部分 14、16 が、切り離されており配線パターン 12 によって両者が接続されていても良い。その例については次の実施の形態で説明する。なお、第 1 及び第 2 の部分 14、16 は、両者が接触して平面的な重なり部分を有しているが、両者が接触せずに非接触の状態であってもよい。

第 1 の部分 14 は、矩形をなす本体部分 17 と、少なくとも 1 つの（図 1 において複数の）凸部 18 と、を有する。凸部 18 は、本体部分 17 の辺から延設される。凸部 18 は、図示する例では、矩形をなす本体部分 17 の 1 つの辺（仮想上の辺であって実在しない）から直角方向に延設されるが、これに限定

するものではなく直角方向とは異なる方向に延設されてもよい。図 1 において、第 1 の部分 1 4 のうち、第 2 の部分 1 6 から同じ幅で形成された領域を本体部分 1 7 とすると、本体部分 1 7 は矩形をなしており、平行な 2 辺（図 1 において上下の 2 辺）のそれぞれから凸部 1 8 が形成されている。また、上述した 2 つの凸部 1 8 と、上述した本体部分 1 7 と、を合わせた領域から第 2 の部分 1 6 とは反対方向に、凸部 2 0 が形成されている。

凸部 1 8 は、本体部分 1 7 の 1 つの辺と平行な関係にある先端の辺 2 2 と、本体部分 1 7 の辺から直交方向に延びる辺 2 4 と、を含む。つまり、これらの辺 2 2、2 4 は、互いに直交する関係にある。同様に、凸部 2 0 は、本体部分 1 7 の 1 つの辺と平行な関係にある先端の辺 2 6 と、本体部分 1 7 の辺から直交方向に延びる辺 2 8 と、を含む。これらの辺 2 6、2 8 は、互いに直交する関係にある。また、凸部 1 8 の辺 2 2 と、凸部 2 0 の辺 2 6 とは、それぞれの延長線上において互いに直交する関係にある。

凸部 1 8 の辺 2 4 と、凸部 2 0 の辺 2 8 とは、凹状端部 3 0 を形成しており、辺 2 4 と辺 2 8 によって挟まれた角度において直角をなしている。

凸部 1 8 の辺 2 2、2 4 を含む端部、凸部 2 0 の辺 2 6、2 8 を含む端部、凸部 1 8、2 0 の辺 2 4、2 8 を含む端部、あるいは凸部 1 8、2 0 の辺 2 2、2 6 を含む端部は、位置決めの基準となる。詳しくは、直交方向に延びる 2 つの辺 2 2、2 4、直交方向に延びる 2 つの辺 2 6、2 8、直交方向に延びる 2 つの辺 2 4、2 8、直交方向に延びる 2 つの辺 2 2、2 6 のうち、少なくともいずれか 2 つの辺又はそれ以上の複数の辺が位置決めの基準となる。

これらの位置決めの基準は、外部端子との間の位置が決まっているので、後述する半導体装置の検査、半導体装置の実装の際に、位置決めの基準を含む基板の外形から、簡単に外部端子の正確な位置を決定することができる。

第 1 の部分 1 4 には、複数の外部端子 4 4 が設けられている。また、第 1 の部分 1 4 には、少なくとも 1 つの半導体チップ 4 2 を搭載してもよい。半導体チップ 4 2 の実装形態は、半導体装置の説明で後述する。

第2の部分16は、第1の部分14のうち、位置決めの基準となる端部（上述した）を避けて、第1の部分14に積み重ねられる形状をしている。図1に示す例では、第2の部分16は、第1の部分14のうち、凸部18、20を除いた領域とほぼ等しい形状となっている。第2の部分16を、このような形状

5 にすることで、図2に示すように第1及び第2の部分14、16が積み重なったときに、第1の部分14の、位置決めの基準となる端部から、第2の部分16がはみ出さないようになっている。

また、第2の部分16は、第1の部分14の凸部18を説明するときに定義した本体部分17の、凸部18を避けた部分の隣に配置されている。図1に示

10 す例では、第1の部分14と連続して一体的に第2の部分16が形成されている。なお、第1及び第2の部分14、16の間に、図示しないスリットを形成してもよい。スリットを形成することで、第1及び第2の部分14、16の間で、基板10を屈曲しやすく又は折り曲げやすくなる。

第2の部分16には、少なくとも1つ（又は複数）の半導体チップ40が搭載

15 される。半導体チップ40の実装形態は、半導体装置の説明で後述する。

なお、上述した本体部分17は一例であり、本体部分の定義はこれに限定されるものではない。例えば、図1において、第1の部分14のうち、第2の部分16から同じ幅で形成された領域（凸部20を含む領域）を本体部分とすると、平行な2辺（図1において上下の2辺）のそれぞれから凸部18が形成

20 されているといえる。あるいは、上述した2つの凸部18と、その間を凸部18と同じ幅でつなぐ領域と、を合わせた領域を本体部分として、この本体部分に、第2の部分16とは反対方向に、凸部20が形成されているということもできる。これらの場合には、凸部18、20のそれぞれは、矩形をなす本体部分の1つの辺（仮想上の辺であって実在しない）から、本体部分の辺の長さよりも

25 短い幅で延設される。

あるいは、本体部分は、第2の部分16の幅に関係なく、凸部18、20で囲まれた矩形部分（例えば本体部分17）を指すということもできる。

(半導体装置の製造方法について)

本実施の形態に係る半導体装置の製造方法では、上述した基板 10 に少なくとも 1 つ又は複数の半導体チップ 40、42 を搭載する。例えば、基板 10 の第 1 の部分 14 に半導体チップ 42 を実装し、第 2 の部分 16 に半導体チップ 40 を実装する。この工程は、基板 10 を、平面的状態すなわち屈曲させない状態で行う。

そして、第 2 の部分 16 を、第 1 の部分 14 に積み重ねる。例えば、第 1 及び第 2 の部分 14、16 の間の領域を屈曲させ又は折り曲げて、第 1 の部分 14 上に第 2 の部分 16 を積み重ねる。

また、複数の外部端子 44 (図 3 参照) を設ける工程を含んでもよい。例えば、基板 10 に形成された貫通穴 11 を介して、配線パターン 12 が形成された面とは反対側に突出する外部端子 44 を設ける。外部端子 44 は、ハンダ等で形成することができる。貫通穴 11 にハンダを設け、これを溶融させて表面張力でボールを形成してもよいし、貫通穴 11 に導電材料を設け、これにハンダボールを載せてもよい。貫通穴 11 の内面をメッキしてスルーホールを形成してもよい。

この場合、貫通穴 11 の形成位置は外部端子が設けられる位置となるので、例えば基板製造時に、前述した基板の位置決め基準と貫通穴 11 とを、同一工程の金型で抜き加工すると、より正確に相互の位置を出すことができる。同一工程で形成できない場合は、貫通穴 11 と同時に位置基準穴を形成しておき、後加工で、基板の位置決め基準を、その位置基準穴に基づいて形成してもよい。

(半導体装置について)

図 3 は、本実施の形態に係る半導体装置を示す図である。半導体装置は、基板 10 と、少なくとも 1 つ又は複数の半導体チップ 40、42 と、を含む。基板 10 は、上述した通りのものである。

基板 10 には、複数の貫通穴 11 が形成されている。貫通穴 11 は、配線パ

ターン 1 2 に複数の外部端子 4 4 を電氣的に接続するためのものである。基板 1 0 における配線パターン 1 2 が形成された面とは反対側の面に突出する外部端子 4 4 を、貫通穴 1 1 を介して配線パターン 1 2 に電氣的に接続することができる。例えば、配線パターン 1 2 が貫通穴 1 1 上を通るようになっていれば、
5 貫通穴 1 1 を介して、配線パターン 1 2 上に外部端子 4 4 を設けることができる。

外部端子 4 4 は、ハンダ等で形成される。貫通穴 1 1 に充填されたハンダを溶融させて表面張力でボールを形成してもよいし、貫通穴 1 1 に設けられた導電材料にハンダボールを載せてもよい。貫通穴 1 1 の内面をメッキしてスルーホールを形成してもよい。
10

また、貫通穴 1 1 上に形成された配線パターン 1 2 を、貫通穴 1 1 中に屈曲させて外部端子として使用してもよい。例えば、配線パターン 1 2 の一部を、金型などを使って貫通穴 1 1 の内部に入り込ませ、基板 1 0 における配線パターン 1 2 が形成された面とは反対側の面から突出させ、その突出した部分を外部端子としてもよい。あるいは、積極的に外部端子を形成せずマザーボード実装時にマザーボード側に塗布されるハンダクリームを利用し、その溶融時の表面張力で結果的に外部端子を形成してもよい。この半導体装置は、回路基板に実装される面に、外部端子を形成するためのランド部が形成された、いわゆるランドグリッドアレイ型の半導体装置である。
15

図 3 に示すように、基板 1 0 は屈曲しており、半導体チップ 4 0、4 2 は、積み重なった状態になっている。こうすることで、半導体装置を小型化することができる。半導体チップ 4 0、4 2 は、接着剤 4 6 等で接合されているか、機械的な方法で固定されていることが好ましい。
20

本実施の形態では、半導体チップ 4 0、4 2 は、異方性導電膜 3 2 を使用して配線パターン 1 2 に接合されている。半導体チップ 4 0 の実装形態は特に限定されないが、フェースダウンボンディングが適用される場合には、半導体チップ 4 0 は、配線パターン 1 2 上に搭載される。そして、半導体チップ 4 0 の
25

電極（好ましくはバンプ）が配線パターン 12 に接合される。接合の手段としては、異方性導電膜 32 の他に、異方性導電接着剤、導電樹脂ペースト（銀ペーストを含有する樹脂など）を使用してもよい。あるいは、Au-Au、Au-Sn、ハンダなどによる金属接合や、絶縁樹脂の収縮力によって、電極（好ましくはバンプ）と配線パターン 12 とを接合してもよい。あるいは、ワイヤーボンディングを用いたフェースアップ型の実装でも良いし、フィンガーを接続するような TAB 実装方式を適用してもよい。

配線パターン 12 のうち、第 1 の部分 14 に形成されるパターンと、第 2 の部分 16 に形成されるパターンとが、部分的にミラー対称の形状になっていてもよく、あるいは、部分的に同一形状であってもよい。この様にすることによって、基板 10 に配線パターン 12 を形成するときに用いる設計データ、マスクを共用でき、配線基板の製造初期費用を抑えることができる。

本実施の形態では、基板 10 が屈曲している。基板 10 における半導体チップ 40、42 が搭載される面を内側にして、基板 10 が屈曲している。基板 10 は、2 つの半導体チップ 40、42 の間で屈曲している。また、図 2 に示すように、基板 10 における第 1 の部分 14 の凸部 18、20 から、第 2 の部分 16 がはみ出さないようになっている。したがって、凸部 18、20 の辺 22、24、26、28 のうち、最低直交する 2 つの辺を利用して、半導体装置の位置合わせを簡単に行うことができる。

配線パターン 12 が、第 1 及び第 2 の部分 14、16 上において、部分的にミラー対称の形状であるときに、半導体チップ 40、42 も、ミラー対称の回路構造を有していてもよい。あるいは、配線パターン 12 が、第 1 及び第 2 の部分 14、16 上において、部分的に同一形状を含むときに、半導体チップ 40、42 は、同一の回路構造を有していてもよい。

半導体チップ 40、42 がミラー対称の回路構造又は同一の回路構造を有するときには、それぞれの素子に対して、同一の外部端子 44 から電氣的な接続を図ることができる。半導体チップ 40、42 がメモリである場合、同一の外

部端子 44 で、アドレス端子やデータ端子を共有化することが容易になる。

例えば、半導体チップ 40、42 がメモリであるときに、同一の外部端子 44 から、それぞれのメモリの同じアドレスのメモリセルに、情報の読み出し又は書き込みを行うことができる。半導体チップ 40、42 を、チップセレクト

5 端子の接続においてのみ分離しておくことで、同一外部端子配列を用いて、複数（例えば 2 つ）の半導体チップを別々にコントロールすることができる。

本実施の形態によれば、安価な片面基板を使用して、スタック構造の半導体装置を製造することができるので、コストを下げることができる。本実施の形態で説明した内容は、可能な限り以下の実施の形態でも適用することができる。

10 本実施の形態では、外部端子を有する半導体装置について述べてきたが、基板の一部を延出し、そこから外部接続を図るようにしても良い。基板の一部をコネクタのリードとしたり、コネクタを基板上に実装したり、基板の配線パターンそのものを他の電子機器に接続してもよい。

（半導体装置の検査方法について）

15 図 2 は、本実施の形態に係る半導体装置の検査方法を説明する図である。上述したように、本実施の形態に係る半導体装置は、基板 10 における第 1 の部分 14 の凸部 18、20 を利用して位置合わせを行えるようになっている。したがって、図示しないソケットに半導体装置を投げ込むだけで、簡単に半導体装置の電気的特性を検査することができる。

20 例えば、図 2 に示す例では、図示しないソケットが、ガイド 50、52、54 を有する。ガイド 50、52 は凸部 18 と係合し、ガイド 54 は凸部 20 と係合する。ガイド 50、52、54 とともに、あるいはこれらの代わりに、ソケットがピン 56 を有していても良い。ピン 56 は、凸部 20 及び 2 つの凸部 18 で形成された 2 つの凹部 30（直交方向に延びる辺 24、28 で形成される）に当接する。

25

このように、凸部 18、20 の辺 22、24、26、28 のうち、直交方向に延びるいずれか 2 つの辺が、ガイド 50、52、54 のうちの少なくとも 1

つ、あるいは一对のピン 5 6 と係合することで、半導体装置 1 の位置決めを簡単に行うことができる。ガイド 5 0、5 2、5 4 は、図示される凹型でなくても、少なくとも 2 辺を固定できる構造であればよく、図示されるように最低 2 カ所のピン 5 6 をガイドとしてもよい。そして、外部端子 4 4 等の、半導体装置 1 の内部との電気的な接続を図る部分と、プローブやソケットの位置とを決めることができるので、後はこれらを当てて、半導体装置 1 の検査を行うことができる。

(半導体装置の実装方法・回路基板について)

図 3 は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。図 3 で、半導体装置 1 は、回路基板 2 に実装されている。回路基板 2 には例えばガラスエポキシ基板等を用いることが一般的である。回路基板 2 には例えば銅からなる配線パターン 3 が所望の回路となるように形成されていて、それらの配線パターン 3 と半導体装置 1 の外部端子とを接続することでそれらの電気的導通が図られている。

半導体装置 1 は、上述した半導体装置の検査方法で説明した内容で、簡単に位置合わせを行える。したがって、外部端子 4 4 等の、外部との電気的な接続を図る部分と、回路基板 2 の配線パターン 3 とを正確に接合することができ、位置ずれによる不良の発生を低減することができる。すなわち、平面外観の位置（外部端子 4 4 の位置を含む）は、上述したような位置決定構造との間で精度よく出ているので、半導体装置の実装機、例えばチップマウンタが位置決定構造を認識することで、外部端子 4 4 と配線パターン 3 との正確な接合を達成できる。

本発明は、上記実施の形態に限定されるものではなく、種々の変形が可能である。以下、その他の実施の形態について説明する。

(第 2 の実施の形態)

図 4 は、本発明を適用した第 2 の実施の形態に係る半導体装置の製造方法を説明する図であり、図 5 は、本実施の形態に係る半導体装置及びその検査又は

実装方法を説明する図である。図 6 は、本実施の形態の変形例に係る半導体装置の製造方法を説明する図である。

本実施の形態では、図 4 に示す基板 60 が使用される。基板 60 には、配線パターン 62 が形成されている。また、基板 60 は、第 1 及び第 2 の部分 64、66 を有する。第 1 及び第 2 の部分 64、66 は、切り離されて形成されており、配線パターン 62 によって両者が接続されている。配線パターン 62 は、その上にフレキシブルなレジストが塗布されて、絶縁されていることが好ましい。

第 1 の部分 64 は、矩形をなす本体部分の、1 つの辺（仮想上の辺であって実在しない）から直角方向に延設され、かつ、延設する幅はその辺の長さよりも短く形成されてなる凸部 68 を有する。凸部 68 の先端の辺 72 と、本体部分の辺から直角方向に延びる辺 74 と、は直交方向に延びている。したがって、凸部 68 を使用して、詳しくは、凸部 68 の直交方向に延びる辺 72、74 を使用して、半導体装置の検査時や実装時に、外部端子 80 と、検査装置や配線パターン 3（図 3 参照）などとの位置合わせを簡単に行うことができる。辺 72、74 を形成する複数の端部は、位置決めの基準となる。

第 2 の部分 66 は、第 1 の部分 64 の凸部 68 を避ける形状の凹部 70 を有する。凹部 70 は、凸部 68 に対向して配置されている。すなわち、凹部 70 の凹部の内側に凸部 68 が配置されている。第 2 の部分 66 は、このような形状であるため、第 1 の部分 64 の、位置決めの基準となる端部（辺 72、74 を形成する端部又は凸部 68）を避けて、第 1 の部分 64 と積み重ねられる形状をなしている。もちろん、第 1 の部分 64 だけではなく、第 2 の部分 66 も、位置決めの基準として使用してもよい。

基板 60 のその他の構成については、第 1 の実施の形態で基板 10 について説明した内容を適用することができる。

本実施の形態に係る半導体装置の製造方法では、上述した基板 60 に少なくとも 1 つ又は複数の半導体チップ 76、78 を搭載する。例えば、基板 60 の

第 1 の部分 6 4 に半導体チップ 7 8 を実装し、第 2 の部分 6 6 に半導体チップ 7 6 を実装する。この工程は、基板 6 0 を、平面的状態すなわち屈曲させない状態で行う。

そして、第 2 の部分 6 6 を、第 1 の部分 6 4 に積み重ねる。本実施の形態では、第 1 及び第 2 の部分 6 4、6 6 は、切り離されているので、配線パターン 6 2 を屈曲させ又は折り曲げて、第 1 の部分 6 4 上に第 2 の部分 6 6 を積み重ねる。

また、複数の外部端子 8 0 を設ける工程を含んでもよい。その詳細については、第 1 の実施の形態で説明した外部端子 4 4 の内容を適用することができる。

10 15 20 25 30 35 40 45 50 55 60 65 70 75 80 85 90 95 100 105 110 115 120 125 130 135 140 145 150 155 160 165 170 175 180 185 190 195 200 205 210 215 220 225 230 235 240 245 250 255 260 265 270 275 280 285 290 295 300 305 310 315 320 325 330 335 340 345 350 355 360 365 370 375 380 385 390 395 400 405 410 415 420 425 430 435 440 445 450 455 460 465 470 475 480 485 490 495 500 505 510 515 520 525 530 535 540 545 550 555 560 565 570 575 580 585 590 595 600 605 610 615 620 625 630 635 640 645 650 655 660 665 670 675 680 685 690 695 700 705 710 715 720 725 730 735 740 745 750 755 760 765 770 775 780 785 790 795 800 805 810 815 820 825 830 835 840 845 850 855 860 865 870 875 880 885 890 895 900 905 910 915 920 925 930 935 940 945 950 955 960 965 970 975 980 985 990 995 1000 1005 1010 1015 1020 1025 1030 1035 1040 1045 1050 1055 1060 1065 1070 1075 1080 1085 1090 1095 1100 1105 1110 1115 1120 1125 1130 1135 1140 1145 1150 1155 1160 1165 1170 1175 1180 1185 1190 1195 1200 1205 1210 1215 1220 1225 1230 1235 1240 1245 1250 1255 1260 1265 1270 1275 1280 1285 1290 1295 1300 1305 1310 1315 1320 1325 1330 1335 1340 1345 1350 1355 1360 1365 1370 1375 1380 1385 1390 1395 1400 1405 1410 1415 1420 1425 1430 1435 1440 1445 1450 1455 1460 1465 1470 1475 1480 1485 1490 1495 1500 1505 1510 1515 1520 1525 1530 1535 1540 1545 1550 1555 1560 1565 1570 1575 1580 1585 1590 1595 1600 1605 1610 1615 1620 1625 1630 1635 1640 1645 1650 1655 1660 1665 1670 1675 1680 1685 1690 1695 1700 1705 1710 1715 1720 1725 1730 1735 1740 1745 1750 1755 1760 1765 1770 1775 1780 1785 1790 1795 1800 1805 1810 1815 1820 1825 1830 1835 1840 1845 1850 1855 1860 1865 1870 1875 1880 1885 1890 1895 1900 1905 1910 1915 1920 1925 1930 1935 1940 1945 1950 1955 1960 1965 1970 1975 1980 1985 1990 1995 2000 2005 2010 2015 2020 2025 2030 2035 2040 2045 2050 2055 2060 2065 2070 2075 2080 2085 2090 2095 2100 2105 2110 2115 2120 2125 2130 2135 2140 2145 2150 2155 2160 2165 2170 2175 2180 2185 2190 2195 2200 2205 2210 2215 2220 2225 2230 2235 2240 2245 2250 2255 2260 2265 2270 2275 2280 2285 2290 2295 2300 2305 2310 2315 2320 2325 2330 2335 2340 2345 2350 2355 2360 2365 2370 2375 2380 2385 2390 2395 2400 2405 2410 2415 2420 2425 2430 2435 2440 2445 2450 2455 2460 2465 2470 2475 2480 2485 2490 2495 2500 2505 2510 2515 2520 2525 2530 2535 2540 2545 2550 2555 2560 2565 2570 2575 2580 2585 2590 2595 2600 2605 2610 2615 2620 2625 2630 2635 2640 2645 2650 2655 2660 2665 2670 2675 2680 2685 2690 2695 2700 2705 2710 2715 2720 2725 2730 2735 2740 2745 2750 2755 2760 2765 2770 2775 2780 2785 2790 2795 2800 2805 2810 2815 2820 2825 2830 2835 2840 2845 2850 2855 2860 2865 2870 2875 2880 2885 2890 2895 2900 2905 2910 2915 2920 2925 2930 2935 2940 2945 2950 2955 2960 2965 2970 2975 2980 2985 2990 2995 3000 3005 3010 3015 3020 3025 3030 3035 3040 3045 3050 3055 3060 3065 3070 3075 3080 3085 3090 3095 3100 3105 3110 3115 3120 3125 3130 3135 3140 3145 3150 3155 3160 3165 3170 3175 3180 3185 3190 3195 3200 3205 3210 3215 3220 3225 3230 3235 3240 3245 3250 3255 3260 3265 3270 3275 3280 3285 3290 3295 3300 3305 3310 3315 3320 3325 3330 3335 3340 3345 3350 3355 3360 3365 3370 3375 3380 3385 3390 3395 3400 3405 3410 3415 3420 3425 3430 3435 3440 3445 3450 3455 3460 3465 3470 3475 3480 3485 3490 3495 3500 3505 3510 3515 3520 3525 3530 3535 3540 3545 3550 3555 3560 3565 3570 3575 3580 3585 3590 3595 3600 3605 3610 3615 3620 3625 3630 3635 3640 3645 3650 3655 3660 3665 3670 3675 3680 3685 3690 3695 3700 3705 3710 3715 3720 3725 3730 3735 3740 3745 3750 3755 3760 3765 3770 3775 3780 3785 3790 3795 3800 3805 3810 3815 3820 3825 3830 3835 3840 3845 3850 3855 3860 3865 3870 3875 3880 3885 3890 3895 3900 3905 3910 3915 3920 3925 3930 3935 3940 3945 3950 3955 3960 3965 3970 3975 3980 3985 3990 3995 4000 4005 4010 4015 4020 4025 4030 4035 4040 4045 4050 4055 4060 4065 4070 4075 4080 4085 4090 4095 4100 4105 4110 4115 4120 4125 4130 4135 4140 4145 4150 4155 4160 4165 4170 4175 4180 4185 4190 4195 4200 4205 4210 4215 4220 4225 4230 4235 4240 4245 4250 4255 4260 4265 4270 4275 4280 4285 4290 4295 4300 4305 4310 4315 4320 4325 4330 4335 4340 4345 4350 4355 4360 4365 4370 4375 4380 4385 4390 4395 4400 4405 4410 4415 4420 4425 4430 4435 4440 4445 4450 4455 4460 4465 4470 4475 4480 4485 4490 4495 4500 4505 4510 4515 4520 4525 4530 4535 4540 4545 4550 4555 4560 4565 4570 4575 4580 4585 4590 4595 4600 4605 4610 4615 4620 4625 4630 4635 4640 4645 4650 4655 4660 4665 4670 4675 4680 4685 4690 4695 4700 4705 4710 4715 4720 4725 4730 4735 4740 4745 4750 4755 4760 4765 4770 4775 4780 4785 4790 4795 4800 4805 4810 4815 4820 4825 4830 4835 4840 4845 4850 4855 4860 4865 4870 4875 4880 4885 4890 4895 4900 4905 4910 4915 4920 4925 4930 4935 4940 4945 4950 4955 4960 4965 4970 4975 4980 4985 4990 4995 5000 5005 5010 5015 5020 5025 5030 5035 5040 5045 5050 5055 5060 5065 5070 5075 5080 5085 5090 5095 5100 5105 5110 5115 5120 5125 5130 5135 5140 5145 5150 5155 5160 5165 5170 5175 5180 5185 5190 5195 5200 5205 5210 5215 5220 5225 5230 5235 5240 5245 5250 5255 5260 5265 5270 5275 5280 5285 5290 5295 5300 5305 5310 5315 5320 5325 5330 5335 5340 5345 5350 5355 5360 5365 5370 5375 5380 5385 5390 5395 5400 5405 5410 5415 5420 5425 5430 5435 5440 5445 5450 5455 5460 5465 5470 5475 5480 5485 5490 5495 5500 5505 5510 5515 5520 5525 5530 5535 5540 5545 5550 5555 5560 5565 5570 5575 5580 5585 5590 5595 5600 5605 5610 5615 5620 5625 5630 5635 5640 5645 5650 5655 5660 5665 5670 5675 5680 5685 5690 5695 5700 5705 5710 5715 5720 5725 5730 5735 5740 5745 5750 5755 5760 5765 5770 5775 5780 5785 5790 5795 5800 5805 5810 5815 5820 5825 5830 5835 5840 5845 5850 5855 5860 5865 5870 5875 5880 5885 5890 5895 5900 5905 5910 5915 5920 5925 5930 5935 5940 5945 5950 5955 5960 5965 5970 5975 5980 5985 5990 5995 6000 6005 6010 6015 6020 6025 6030 6035 6040 6045 6050 6055 6060 6065 6070 6075 6080 6085 6090 6095 6100 6105 6110 6115 6120 6125 6130 6135 6140 6145 6150 6155 6160 6165 6170 6175 6180 6185 6190 6195 6200 6205 6210 6215 6220 6225 6230 6235 6240 6245 6250 6255 6260 6265 6270 6275 6280 6285 6290 6295 6300 6305 6310 6315 6320 6325 6330 6335 6340 6345 6350 6355 6360 6365 6370 6375 6380 6385 6390 6395 6400 6405 6410 6415 6420 6425 6430 6435 6440 6445 6450 6455 6460 6465 6470 6475 6480 6485 6490 6495 6500 6505 6510 6515 6520 6525 6530 6535 6540 6545 6550 6555 6560 6565 6570 6575 6580 6585 6590 6595 6600 6605 6610 6615 6620 6625 6630 6635 6640 6645 6650 6655 6660 6665 6670 6675 6680 6685 6690 6695 6700 6705 6710 6715 6720 6725 6730 6735 6740 6745 6750 6755 6760 6765 6770 6775 6780 6785 6790 6795 6800 6805 6810 6815 6820 6825 6830 6835 6840 6845 6850 6855 6860 6865 6870 6875 6880 6885 6890 6895 6900 6905 6910 6915 6920 6925 6930 6935 6940 6945 6950 6955 6960 6965 6970 6975 6980 6985 6990 6995 7000 7005 7010 7015 7020 7025 7030 7035 7040 7045 7050 7055 7060 7065 7070 7075 7080 7085 7090 7095 7100 7105 7110 7115 7120 7125 7130 7135 7140 7145 7150 7155 7160 7165 7170 7175 7180 7185 7190 7195 7200 7205 7210 7215 7220 7225 7230 7235 7240 7245 7250 7255 7260 7265 7270 7275 7280 7285 7290 7295 7300 7305 7310 7315 7320 7325 7330 7335 7340 7345 7350 7355 7360 7365 7370 7375 7380 7385 7390 7395 7400 7405 7410 7415 7420 7425 7430 7435 7440 7445 7450 7455 7460 7465 7470 7475 7480 7485 7490 7495 7500 7505 7510 7515 7520 7525 7530 7535 7540 7545 7550 7555 7560 7565 7570 7575 7580 7585 7590 7595 7600 76

に重複させたときに、本体部分における凸部 6 8 を除く全ての辺（3 辺）において、第 2 の部分 6 6 からはみ出す形状をなしてもよい。あるいは、第 1 の部分 6 4 は、本体部分の凸部 6 8 を除く、隣合う 2 つの辺において、第 2 の部分からはみ出す形状をなしてもよい。これらによれば、半導体装置を検査又は実装するとき、第 1 の部分 6 4 における少なくとも隣合う 2 辺を基準として、2 次元的に半導体装置の位置を把握することが容易となる。

半導体装置の位置決めは、ソケットなどのガイドに端部を係合させて行ってもよく、あるいはカメラなどを使用して第 1 の部分 6 4 の各辺 8 2、8 4 を画像として認識して行ってもよい。なお、画像認識による半導体装置の位置決めは、すべての実施の形態で適用できる。また、直交方向に延びる 2 つの辺 8 2、8 4 を形成する端部を位置決めとして使用するとともに、上述の辺 7 2、7 4 を形成する複数の端部又は凸部 6 8 を使用して、さらに半導体装置の位置決めの精度を向上させてもよい。

（第 3 の実施の形態）

図 7 は、本発明を適用した第 3 の実施の形態に係る半導体装置を示す図である。この半導体装置は、第 1 及び第 2 の部分 9 2、9 4 を有する基板 9 0 を含む。第 1 及び第 2 の部分 9 2、9 4 は、積み重ねられている。第 1 及び第 2 の部分 9 2、9 4 は、連続的かつ一体的に形成されていてもよいし、切り離されていても良い。これらの詳細は、第 1 及び第 2 の実施の形態で説明した。第 1 及び第 2 の部分 9 2、9 4 の間には、少なくとも 1 つ又は複数の図示しない半導体チップが設けられている。第 1 の部分 9 2 には、図示しない外部端子を設けてもよい。

本実施の形態では、第 1 の部分 9 2 に、複数の穴 9 6 が形成されている。複数の穴 9 6 を形成するための複数の端部は、半導体装置の位置決めの基準となる。すなわち、穴 9 6 にピンなどを挿通することで、半導体装置の位置決めを簡単に行うことができる。

第 2 の部分 9 4 は、第 1 の部分 9 2 の穴 9 6（あるいは穴 9 6 を形成する端

部)を避けて、第1の部分92に積み重ねられるようになっている。図7に示す例では、第1の部分92における穴96が形成される領域に対応して、第2の部分94に、切り欠き98が形成されている。

本実施の形態でも、半導体装置が、位置決めの基準となる複数の端部(穴96を形成する端部)を有するので、これを利用して、半導体装置の検査時や実装時に、外部端子(図示せず)と、検査装置や配線パターン3(図3参照)などとの検査又は実装を正確に行うことができる。穴96でなくとも、外観から判別できる部分(基板の角、凸部、凹部等)が、第1の部分92に形成されていれば、これを位置決めの基準として利用することができる。

(第4の実施の形態)

図8は、本発明を適用した第4の実施の形態に係る半導体装置を示す図である。この半導体装置は、第1及び第2の部分102、104を有する基板100を含む。第1及び第2の部分102、104は、積み重ねられている。第1及び第2の部分102、104は、連続的かつ一体的に形成されていてもよいが、図8に示す例では、切り離されており、配線パターン106によって両者は接続されている。その詳細は、第1及び第2の実施の形態で説明した。第1及び第2の部分102、104の間には、少なくとも1つ又は複数の図示しない半導体チップが設けられている。第1の部分102には、図示しない外部端子を設けてもよい。

本実施の形態では、第1の部分102が、第2の部分104よりも大きい形状をなしている。第1の部分102の外形を形成する辺のうち、2つの辺108、110は直交方向に延びている。直交方向に延びる辺108、110は、第1の部分102の角部を形成してもよい。直交方向に延びる2つの辺108、110を形成する端部は、ソケットなどのガイド112に係合させることで、半導体装置の位置決めの基準となる。

第2の部分104は、第1の部分102よりも小さいので、第1の部分102の、位置決めの基準となる端部を避けて、第1の部分102に積み重ねられ

る形状となっている。

本実施の形態によれば、第 1 の部分 1 0 2 の外形を形成する辺のうち、直交方向に延びる辺 1 0 8、1 1 0 を使用し、あるいはこれらを形成する端部を使用して、半導体装置の検査時や実装時に、外部端子（図示せず）と、検査装置
5 や配線パターン 3（図 3 参照）などとの検査又は実装を正確に行うことができる。

さらに、本実施の形態に第 2 の実施の形態で説明したような、第 1 の部分を形成し、それを位置決め機構として併用してもよい。

（第 5 の実施の形態）

10 図 9 は、本発明を適用した第 5 の実施の形態に係る半導体装置を示す図である。上述した実施の形態では、第 1 及び第 2 の部分を有する基板について説明したが、基板は、第 3 又はそれ以上の部分を有していても良い。本実施の形態に係る半導体装置で使用される基板 1 2 0 は、第 1 ～第 3 の部分 1 2 2、1 2 4、1 2 6 を有する。第 1 及び第 2 の部分 1 2 2、1 2 4 は、上述した実施の
15 形態で説明した内容が当てはまる。第 1 及び第 2 の部分 1 2 2、1 2 4 には、半導体チップ 1 3 0、1 3 2 が搭載されている。この場合、少なくとも 1 つの半導体チップ 1 3 0、1 3 2 が、第 1 及び第 2 の部分 1 2 2、1 2 4 の少なくとも一方に搭載されていればよい。

基板 1 2 0 の第 3 の部分 1 2 6 は、図 9 に示す例では第 2 の部分 1 2 4 に延
20 設されているが、第 1 の部分 1 2 2 に延設してもよい。第 3 の部分 1 2 6 も、第 2 の部分と同様に、第 1 の部分 1 2 2 の、位置決め基準となる端部を避けて第 1 の部分 1 2 2 と積み重ねられる形状をなしている。すなわち、第 3 の部分 1 2 6 も、第 2 の部分 1 2 4 と同様の構成である。第 1 の部分 1 2 2 及び第 2 の部分 1 2 4 の構成は、上述した実施の形態で説明した内容が当てはまる。
25 また、外部端子 4 4 等の構成についても、上述した実施の形態で説明した内容を適用することができる。

本実施の形態によれば、上述した実施の形態で説明した効果に加えて、さら

に多くの半導体チップを有する半導体装置を構成することができる。

本発明を適用した半導体装置を有する電子機器として、図10には、ノート型パーソナルコンピュータ200及び携帯電話300が示されている。

5 以上述べた実施の形態で、トータルコストが上昇しない範囲内で、基板として、ビルドアップ基板又は多層基板を使用してもよい。

10 なお、上記本発明の構成要件で「半導体チップ」を「電子素子」に置き換えて、半導体チップと同様に電子素子（能動素子か受動素子かを問わない）を、基板に実装して電子部品を製造することもできる。このような電子素子を使用して製造される電子部品として、例えば、光素子、抵抗器、コンデンサ、コイル、発振器、フィルタ、温度センサ、サーミスタ、バリスタ、ポリウム又はヒューズなどがある。

さらに、前述した全ての実施の形態は、半導体チップとその他の電子素子とが基板上で混載される半導体装置（実装モジュール）であっても良い。

15 また、以上述べてきた実施の形態では、基板を折り曲げて積層する例について述べたが、本発明は、これに限ることなく、全ての基板の積層方法に適用することができる。基板を積層した場合の上下の基板の電気的な接続には、バンブを用いたり、コネクタを用いてもよい。その場合、上述した基板の位置決定構造は、外部端子の形成してある基板（下方の基板）に、あるいは、上方に積層されてなる基板に形成してあればよく、折り曲げる以外の全ての構成において、本発明を適用してもよい。

20

請 求 の 範 囲

1. 配線パターンが形成され、第1の部分と、前記第1の部分に平面的に重ねるための第2の部分と、を有し、

5 前記第1の部分は、位置決めの基準となる端部を有し、

前記第2の部分は、前記第1の部分における前記端部を避けた領域と平面的に重なる形状をなしている配線基板。

2. 請求項1記載の配線基板において、

10 前記位置決めの基準となる端部は、互いに直交する関係にある2つの辺を含んでなる配線基板。

3. 請求項1記載の配線基板において、

前記第1の部分は、矩形をなす本体部分と、前記端部を有し前記本体部分の少なくとも1辺から延設された凸部と、を有してなる配線基板。

4. 請求項3記載の配線基板において、

15 前記凸部は、前記本体部分との境界となる辺と、前記本体部分との境界となる辺に対して垂直方向に延びる第1の辺と、前記本体部分との境界となる辺と平行な関係を有する先端の第2の辺と、により決定された領域からなり、前記位置決めの基準となる端部は、前記第1の辺及び前記第2の辺を含んでなる配線基板。

20 5. 請求項4記載の配線基板において、

前記第1の部分における前記本体部分は、前記凸部が設けられていない辺を有し、

前記第2の部分は、前記凸部が設けられていない辺の隣に配置されてなる配線基板。

25 6. 請求項4記載の配線基板において、

前記第2の部分は、前記第1の部分の前記凸部に対向する凹部を有する配線基板。

7. 請求項 6 記載の配線基板において、

複数の前記位置決め基準となる端部を有し、少なくとも 1 つの前記端部は、前記第 1 の部分の前記本体部分における前記凸部を避けた部分に形成されてなる配線基板。

5 8. 請求項 2 記載の配線基板において、

前記第 1 の部分は、前記第 2 の部分よりも大きい形状をなし、前記直交する関係にある 2 つの辺が前記第 1 の部分の角部を形成してなる配線基板。

9. 請求項 2 記載の配線基板において、

10 前記第 1 の部分は、挟まれた角度において直角をなし、かつ、前記直交する関係にある 2 つの辺を含む凹状端部が形成されてなる配線基板。

10 10. 請求項 1 記載の配線基板において、

前記複数の端部は、複数の穴を形成してなる配線基板。

11. 請求項 1 から請求項 10 のいずれかに記載の配線基板において、

前記第 1 の部分に連続的に前記第 2 の部分が延設されてなる配線基板。

15 12. 請求項 1 から請求項 10 のいずれかに記載の配線基板において、

前記第 1 の部分から切り離されて前記第 2 の部分が形成されており、前記第 1 及び第 2 の部分は、前記配線パターンによって接続されてなる配線基板。

13. 少なくとも 1 つの半導体チップと、

20 第 1 の部分と、前記第 1 の部分に平面的に重なるように配置されてなる第 2 の部分と、を有し、前記半導体チップが搭載されてなる基板と、
を含み、

前記第 1 の部分は、位置決め基準となる端部を有し、

前記第 2 の部分は、前記第 1 の部分の前記端部を避ける形状をなす半導体装置。

25 14. 請求項 13 記載の半導体装置において、

前記第 1 の部分には、複数の外部端子が設けられてなる半導体装置。

15. 請求項 13 記載の半導体装置において、

前記基板として、請求項 1 から請求項 10 のいずれかに記載の配線基板が用いられてなる半導体装置。

16. 請求項 13 又は請求項 14 のいずれかに記載の半導体装置が搭載された回路基板。

5 17. 請求項 13 又は請求項 14 のいずれかに記載の半導体装置を備える電子機器。

18. 請求項 1 から請求項 10 のいずれかに記載の配線基板に、少なくとも 1 つの半導体チップを搭載し、前記配線基板の前記第 1 の部分に前記第 2 の部分を積み重ねる工程を含む半導体装置の製造方法。

10 19. 請求項 13 又は請求項 14 のいずれかに記載の半導体装置を、前記位置決め基準となる複数の端部を使用して位置合わせする工程と、

前記半導体装置の電気的特性を検査する工程と、

を含む半導体装置の検査方法。

15 20. 請求項 13 又は請求項 14 のいずれかに記載の半導体装置を、前記位置決め基準となる複数の端部を使用して位置合わせする工程と、

前記半導体装置を回路基板に実装する工程と、

を含む半導体装置の実装方法。

1 / 7

FIG. 1

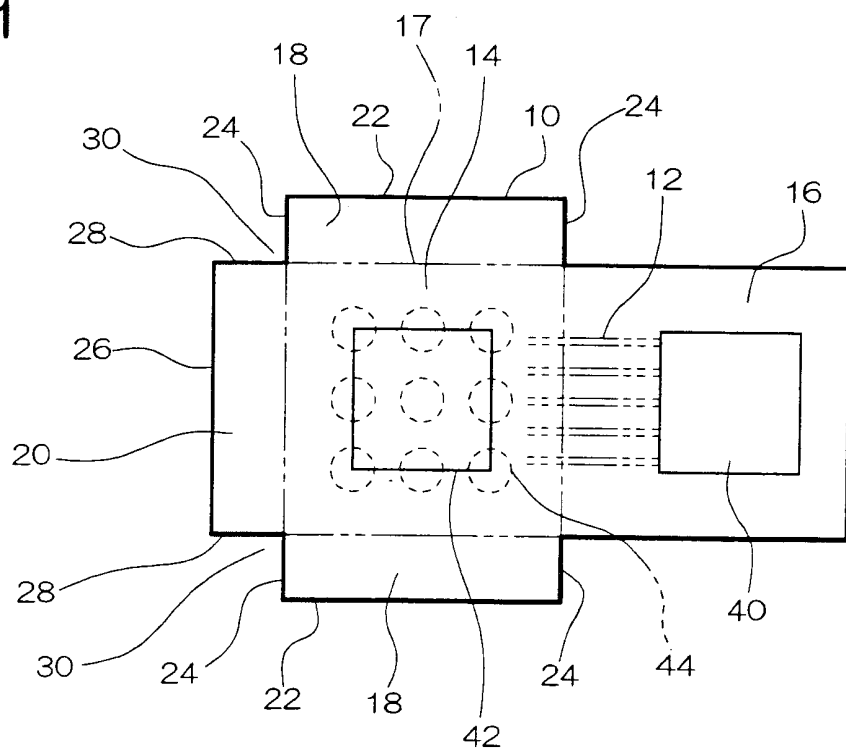
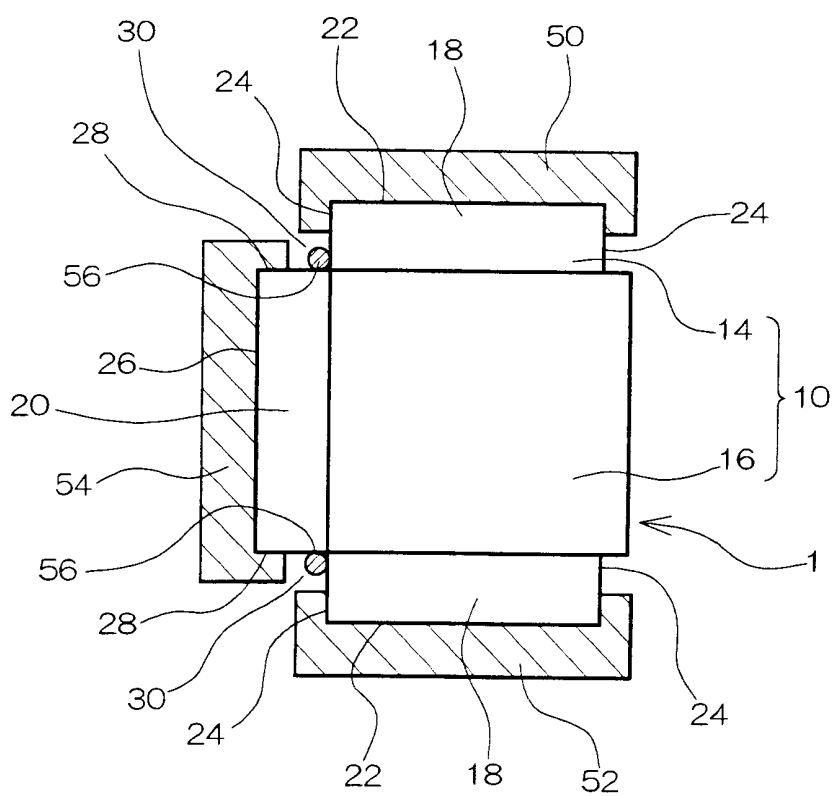


FIG. 2



3 / 7

FIG. 4

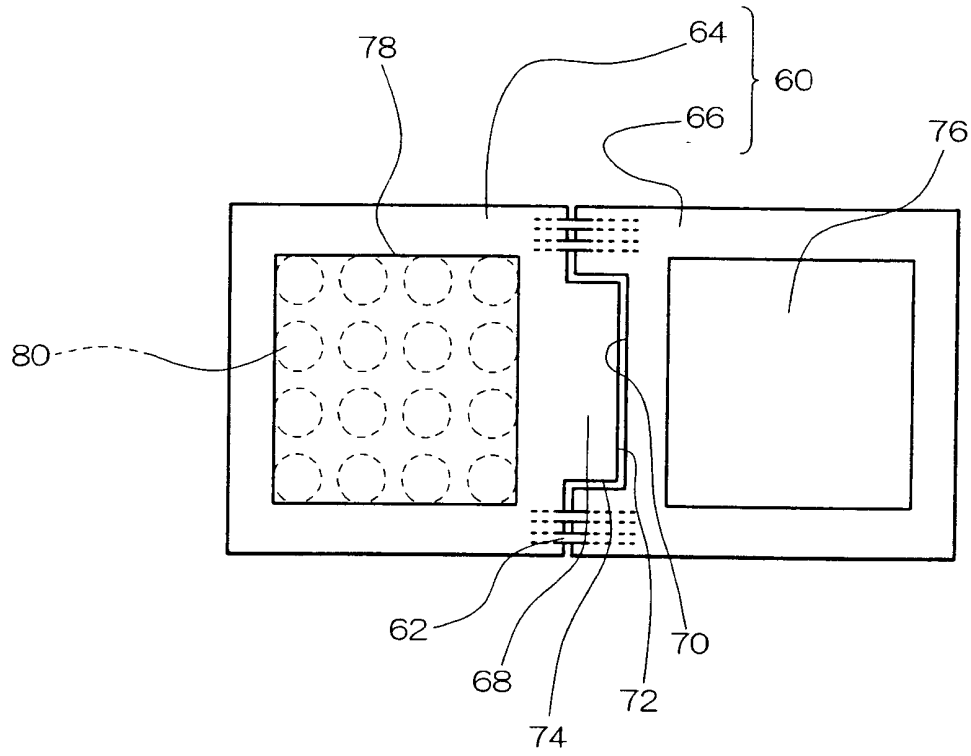


FIG. 5

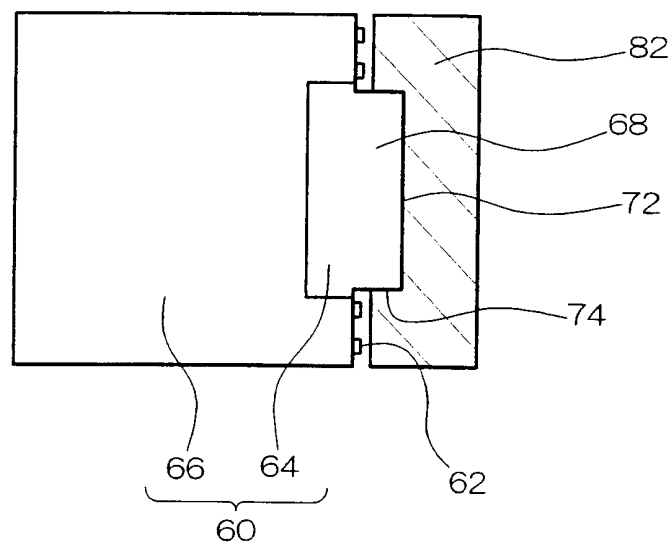


FIG. 7

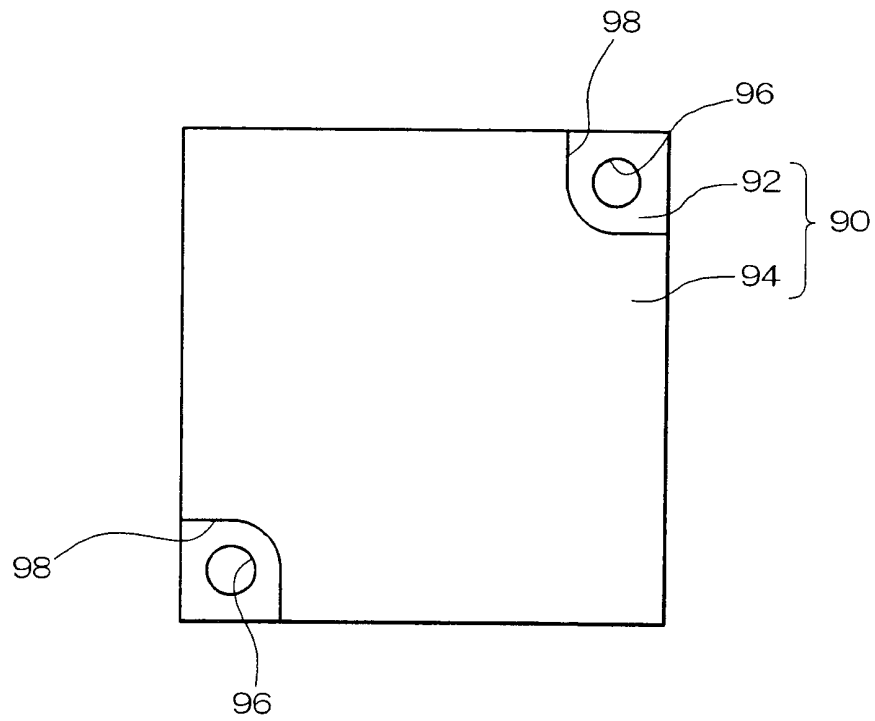


FIG. 8

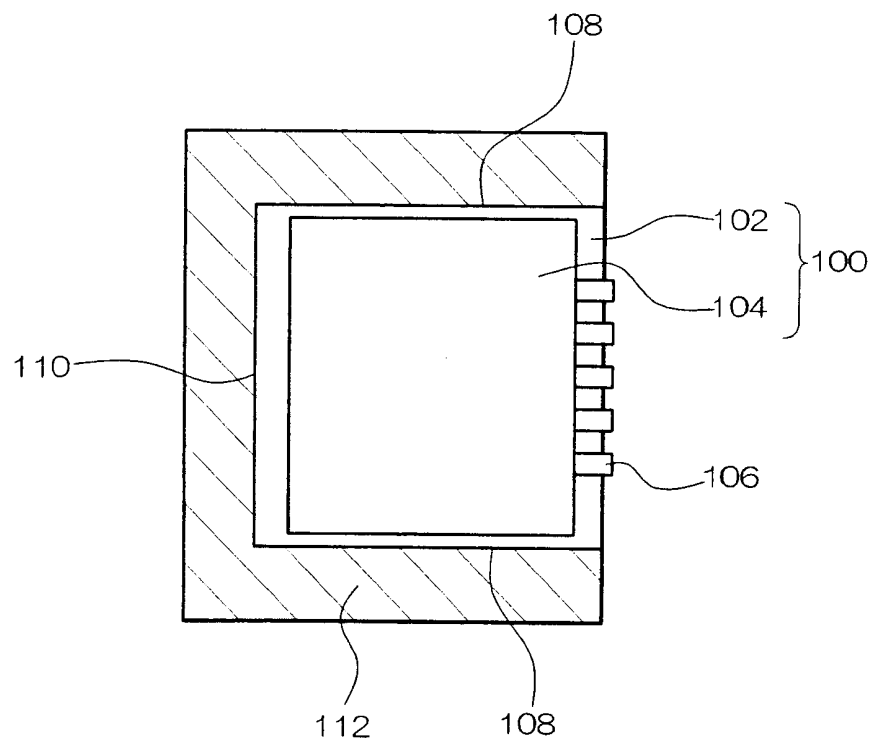
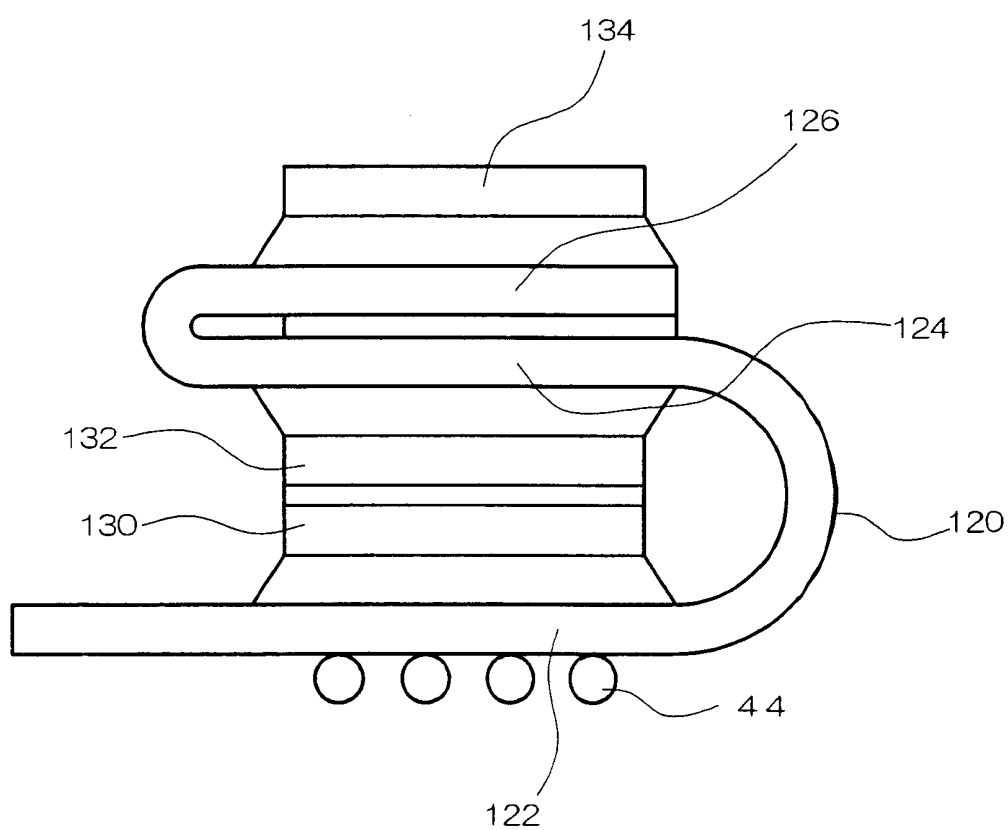
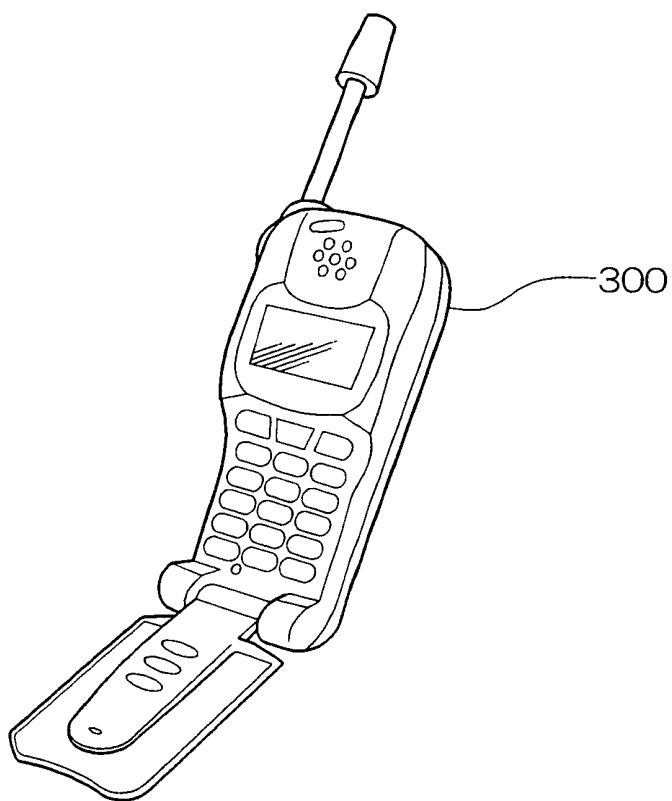
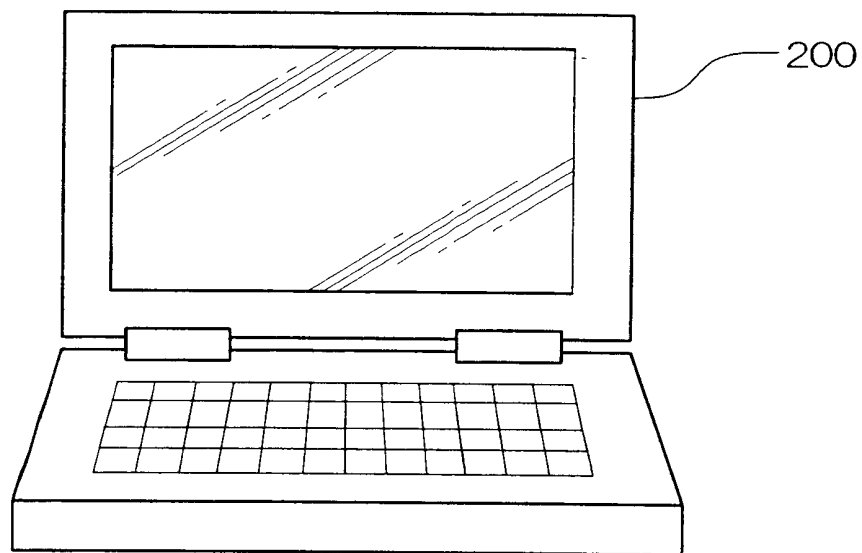


FIG. 9



7 / 7

FIG. 10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06824

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H05K1/02, H01L21/60, 311, H01L23/12, H01L25/04, H01L25/04

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H05K1/02, H01L21/60, 311, H01L23/12, H01L25/04, H01L25/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2000
Kokai Jitsuyo Shinan Koho	1971-2000	Jitsuyo Shinan Toroku Koho	1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 04-150055, A (Seiko Epson Corporation), 22 May, 1992 (22.05.92), Full text; Figs. 1 to 7 (Family: none)	1-20
Y	JP, 03-245591, A (NEC Corporation), 01 November, 1991 (01.11.91), Full text; Figs. 1 to 2 (Family: none)	1-20
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No.156316/1987 (Laid-open No.60543/1989), (Mitsubishi Electric Corporation), 17 April, 1989 (17.04.89), Full text; Figs. 1~3 (Family: none)	1-20

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 December, 2000 (18.12.00)Date of mailing of the international search report
26 December, 2000 (26.12.00)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ H05K1/02, H01L21/60, 311, H01L23/12, H01L25/04,		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ H05K1/02, H01L21/60, 311, H01L23/12, H01L25/04,		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 (1926-1996年) 日本国公開実用新案公報 (1971-2000年) 日本国登録実用新案公報 (1994-2000年) 日本国実用新案登録公報 (1996-2000年)		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 04-150055, A (セイコーエプソン株式会社) 22. 5月. 1992 (22. 05. 92) 全文, 第1-7図 (ファミリーなし)	1-20
Y	JP, 03-245591, A (日本電気株式会社) 1. 11月. 1991 (01. 11. 91) 全文, 第1-2図 (ファミリーなし)	1-20
Y	日本国実用新案登録出願62-156316号 (日本国実用新案登録出願公開1-60543号) の願書に添付され た明細書及び図面のマイクロフィルム (三菱電機株式会社), 17. 4月. 1989 (17. 04. 89) 全文, 第1-3図 (ファミリーなし)	1-20
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 18. 12. 00	国際調査報告の発送日 26.12.00	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 林 茂樹 印 電話番号 03-3581-1101 内線 3389	