

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5516960号
(P5516960)

(45) 発行日 平成26年6月11日(2014.6.11)

(24) 登録日 平成26年4月11日(2014.4.11)

(51) Int.Cl.		F I			
HO4N	5/357	(2011.01)	HO4N	5/335	570
HO4N	5/374	(2011.01)	HO4N	5/335	740
HO4N	5/353	(2011.01)	HO4N	5/335	530
HO1L	27/146	(2006.01)	HO1L	27/14	A

請求項の数 12 (全 26 頁)

(21) 出願番号	特願2010-85981 (P2010-85981)	(73) 特許権者	000002185
(22) 出願日	平成22年4月2日(2010.4.2)		ソニー株式会社
(65) 公開番号	特開2011-217315 (P2011-217315A)		東京都港区港南1丁目7番1号
(43) 公開日	平成23年10月27日(2011.10.27)	(74) 代理人	100082131
審査請求日	平成25年3月15日(2013.3.15)		弁理士 稲本 義雄
		(74) 代理人	100121131
			弁理士 西川 孝
		(72) 発明者	馬淵 圭司
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		審査官	鈴木 肇

最終頁に続く

(54) 【発明の名称】 固体撮像装置、固体撮像装置の駆動方法、および、電子機器

(57) 【特許請求の範囲】

【請求項1】

光電変換素子と、

前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な複数段の電荷転送蓄積部と、

前記複数段の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部と

を備える複数の単位画素が2次元に配列され、

前記複数の単位画素の全てが同時に、

前記光電変換素子に蓄積されている不要電荷を前記電荷転送蓄積部に転送する蓄積開始処理の後、それぞれ時間が異なる複数の連続する露光期間に前記光電変換素子で発生した複数の信号電荷を順に前記電荷転送蓄積部に転送し、前記不要電荷及び前記複数の信号電荷をそれぞれ異なる前記電荷転送蓄積部に蓄積し、

1画素あるいは複数の画素単位で、

前記不要電荷及び前記複数の信号電荷を、前記電荷転送蓄積部に転送された順に前記電荷検出部に転送し、前記不要電荷を前記電荷検出部から排出し、前記複数の信号電荷にそれぞれ基づく複数の信号を読み出し、

全ての前記単位画素の前記複数の信号の読み出しが終了する前に、次の前記蓄積開始処理を実行する

固体撮像装置。

【請求項 2】

前記複数の連続する露光期間において、後の露光期間ほど時間が短い
請求項 1 に記載の固体撮像装置。

【請求項 3】

前記複数の単位画素の全てが同時に、

前記蓄積開始処理の後、最初の前記信号電荷が前記電荷転送蓄積部に転送される前に、前記蓄積開始処理により前記電荷転送蓄積部に転送された前記不要電荷を前記電荷検出部に転送する

請求項 1 に記載の固体撮像装置。

【請求項 4】

光電変換素子と、

前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な複数段の電荷転送蓄積部と、

前記複数段の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部と

を備える複数の単位画素が 2 次元に配列される固体撮像装置の前記複数の単位画素の全てが同時に、

前記光電変換素子に蓄積されている不要電荷を前記電荷転送蓄積部に転送する蓄積開始処理の後、それぞれ時間が異なる複数の連続する露光期間に前記光電変換素子で発生した複数の信号電荷を順に前記電荷転送蓄積部に転送し、前記不要電荷及び前記複数の信号電荷をそれぞれ異なる前記電荷転送蓄積部に蓄積し、

1 画素あるいは複数の画素単位で、

前記不要電荷及び前記複数の信号電荷を、前記電荷転送蓄積部に転送された順に前記電荷検出部に転送し、前記不要電荷を前記電荷検出部から排出し、前記複数の信号電荷にそれぞれ基づく複数の信号を読み出し、

全ての前記単位画素の前記複数の信号の読み出しが終了する前に、次の前記蓄積開始処理を実行するように駆動する

固体撮像装置の駆動方法。

【請求項 5】

前記複数の連続する露光期間において、後の露光期間ほど時間が短い

請求項 4 に記載の固体撮像装置の駆動方法。

【請求項 6】

前記複数の単位画素の全てが同時に、

前記蓄積開始処理の後、最初の前記信号電荷が前記電荷転送蓄積部に転送される前に、前記蓄積開始処理により前記電荷転送蓄積部に転送された前記不要電荷を前記電荷検出部に転送する

請求項 4 に記載の固体撮像装置の駆動方法。

【請求項 7】

光電変換素子と、

前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な複数段の電荷転送蓄積部と、

前記複数段の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部と

を備える複数の単位画素が 2 次元に配列され、

前記複数の単位画素の全てが同時に、

前記光電変換素子に蓄積されている不要電荷を前記電荷転送蓄積部に転送する蓄積開始処理の後、それぞれ時間が異なる複数の連続する露光期間に前記光電変換素子で発生した複数の信号電荷を順に前記電荷転送蓄積部に転送し、前記不要電荷及び前記複数の信号電荷をそれぞれ異なる前記電荷転送蓄積部に蓄積し、

1 画素あるいは複数の画素単位で、

10

20

30

40

50

前記不要電荷及び前記複数の信号電荷を、前記電荷転送蓄積部に転送された順に前記電荷検出部に転送し、前記不要電荷を前記電荷検出部から排出し、前記複数の信号電荷にそれぞれ基づく複数の信号を読み出し、

全ての前記単位画素の前記複数の信号の読み出しが終了する前に、次の前記蓄積開始処理を実行する

固体撮像装置を搭載した電子機器。

【請求項 8】

光電変換素子と、

前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な第 1 及び第 2 の電荷転送蓄積部と、

前記第 1 及び第 2 の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部と

を備える複数の単位画素が 2 次元に配列され、

前記複数の単位画素の全てが同時に、

前記光電変換素子に蓄積されている不要電荷を前記第 1 の電荷転送蓄積部に転送する蓄積開始処理の後、前記不要電荷を前記第 2 の電荷転送蓄積部を介して前記電荷検出部に転送し、所定の露光期間に前記光電変換素子で発生した信号電荷を、前記第 1 の電荷転送蓄積部を介して第 2 の電荷転送蓄積部に転送する蓄積終了処理を実行し、

1 画素あるいは複数の画素単位で、

次の前記蓄積終了処理までの間に、前記不要電荷を前記電荷検出部から排出し、前記第 2 の電荷転送蓄積部に転送された前記信号電荷を、前記電荷検出部に転送して前記信号電荷に基づく信号を読み出す読み出し処理を実行し、

全ての前記単位画素の前記読み出し処理が終了する前に、次の前記蓄積開始処理を実行する

固体撮像装置。

【請求項 9】

前記信号電荷を前記電荷転送蓄積部に転送した直後に、前記読み出し処理を開始する請求項 8 に記載の固体撮像装置。

【請求項 10】

光電変換素子と、

前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な第 1 及び第 2 の電荷転送蓄積部と、

前記第 1 及び第 2 の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部と

を備える複数の単位画素が 2 次元に配列され固体撮像装置の前記複数の単位画素の全てが同時に、

前記光電変換素子に蓄積されている不要電荷を前記第 1 の電荷転送蓄積部に転送する蓄積開始処理の後、前記不要電荷を前記第 2 の電荷転送蓄積部を介して前記電荷検出部に転送し、所定の露光期間に前記光電変換素子で発生した信号電荷を、前記第 1 の電荷転送蓄積部を介して第 2 の電荷転送蓄積部に転送する蓄積終了処理を実行し、

1 画素あるいは複数の画素単位で、

次の前記蓄積終了処理までの間に、前記不要電荷を前記電荷検出部から排出し、前記第 2 の電荷転送蓄積部に転送された前記信号電荷を、前記電荷検出部に転送して前記信号電荷に基づく信号を読み出す読み出し処理を実行し、

全ての前記単位画素の前記読み出し処理が終了する前に、次の前記蓄積開始処理を実行するように駆動する

固体撮像装置の駆動方法。

【請求項 11】

前記信号電荷を前記電荷転送蓄積部に転送した直後に、前記読み出し処理を開始する請求項 10 に記載の固体撮像装置の駆動方法。

10

20

30

40

50

【請求項 1 2】

光電変換素子と、

前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な第 1 及び第 2 の電荷転送蓄積部と、

前記第 1 及び第 2 の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部と

を備える複数の単位画素が 2 次元に配列され、

前記複数の単位画素の全てが同時に、

前記光電変換素子に蓄積されている不要電荷を前記第 1 の電荷転送蓄積部に転送する蓄積開始処理の後、前記不要電荷を前記第 2 の電荷転送蓄積部を介して前記電荷検出部に転送し、所定の露光期間に前記光電変換素子で発生した信号電荷を、前記第 1 の電荷転送蓄積部を介して第 2 の電荷転送蓄積部に転送する蓄積終了処理を実行し、

1 画素あるいは複数の画素単位で、

次の前記蓄積終了処理までの間に、前記不要電荷を前記電荷検出部から排出し、前記第 2 の電荷転送蓄積部に転送された前記信号電荷を、前記電荷検出部に転送して前記信号電荷に基づく信号を読み出す読み出し処理を実行し、

全ての前記単位画素の前記読み出し処理が終了する前に、次の前記蓄積開始処理を実行する

固体撮像装置を搭載した電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、固体撮像装置の駆動方法、および、電子機器に関し、特に、グローバルシャッタに対応した固体撮像装置、固体撮像装置の駆動方法、および、電子機器に関する。

【背景技術】

【0002】

従来、1つのフォトダイオードに対して2つのポテンシャル井戸を設けることにより、固体撮像装置のダイナミックレンジを拡大することが提案されている（例えば、特許文献1参照）。具体的には、同じ強度の光に対して流入する電荷量に差がつくように、フォトダイオードの両側にポテンシャル井戸を設ける。そして、流入量が大きい方のポテンシャル井戸に蓄積された電荷を高感度信号として読み出し、流入量が小さい方のポテンシャル井戸に蓄積された電荷を低感度信号として読み出し、その2つの信号を用いて固体撮像装置のダイナミックレンジを拡大することが提案されている。

【0003】

また、従来、CMOS高速度イメージセンサ用の全画素同時電子シャッタが開発されている。全画素同時電子シャッタとは、撮像に有効な全ての画素について同時に露光を開始し、同時に露光を終了する動作を行うものであり、グローバルシャッタ（グローバル露光）とも呼ばれる。

【0004】

そして、従来、画素内に2つの電荷保持部を設けて、グローバルシャッタを用いた動画撮影を可能にすることが提案されている（例えば、特許文献2参照）。具体的には、フォトダイオードとフローティングディフュージョン領域（FD領域）との間に、第1の電荷保持部および第2の電荷保持部の2つの電荷保持部を設ける。そして、前のフレームにおいて蓄積された電荷を第2電荷保持部に保持し、1行毎にFD領域に転送して、前のフレームの電荷に基づく画素信号を読み出す。それと並行して、フォトダイオードを全画素同時にリセットして露光を開始し、フォトダイオードに蓄積された電荷を全画素同時に第1の電荷保持部に転送する。これにより、グローバルシャッタを用いた動画撮影が可能になる。

【先行技術文献】

10

20

30

40

50

【特許文献】

【0005】

【特許文献1】国際公開2007/83704号

【特許文献2】特開2009-296574号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、特許文献1に記載の発明では、1画素に浮遊拡散領域が2つ設けられる。そのため、1画素当たりのフォトダイオードの面積が小さくなり、感度が低下する。逆に、1画素当たりのフォトダイオードの面積を小さくしなければ、1画素あたりの面積が大きくなり、固体撮像装置のサイズが大きくなる。

10

【0007】

また、特許文献1に記載の発明では、1つのフォトダイオードから異なる方向に設けられた2つのポテンシャル井戸に電荷が転送される。しかし、1つのフォトダイオードから異なる方向に完全に電荷を転送できるように、フォトダイオードの不純物分布を形成するのは困難である。そのため、特許文献1に記載の発明では、フォトダイオードに蓄積された電荷が完全に転送されずに残留したり、2つのポテンシャル井戸への電荷転送量の特性に画素間でバラツキが生じたりする場合がある。その結果、ノイズや画素特性のバラツキ等が生じ、画質の低下を招いていた。

【0008】

20

さらに、特許文献1に記載の発明では、グローバルシャッターを行うことができず、いわゆるローリングシャッターが行われるため、行毎に露光期間のズレが生じ、特に動きが速い被写体が歪んで撮影される。

【0009】

また、特許文献2に記載の発明では、電荷保持部とは別に、フォトダイオードに蓄積された不要電荷を排出するための電荷排出部が設けられている。しかし、上述したように、1つのフォトダイオードから異なる方向に完全に電荷を転送できるようにするのは技術的に困難である。その結果、上述した理由により、ノイズや画素特性のバラツキ等が生じ、画質の低下を招いていた。

【0010】

30

本発明は、このような状況を鑑みてなされたものであり、グローバルシャッターを用いて撮影した画像の画質を向上できるようにするものである。より具体的には、グローバルシャッターを用いて撮影した画像の画質を低下させずに、ダイナミックレンジを拡大できるようにするものである。また、グローバルシャッターを用いた動画撮影の画質を向上できるようにするものである。

【課題を解決するための手段】

【0011】

本発明の第1の側面の固体撮像装置は、光電変換素子と、前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な複数段の電荷転送蓄積部と、前記複数段の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部とを備える複数の単位画素が2次元に配列され、前記複数の単位画素の全てが同時に、前記光電変換素子に蓄積されている不要電荷を前記電荷転送蓄積部に転送する蓄積開始処理の後、それぞれ時間が異なる複数の連続する露光期間に前記光電変換素子で発生した複数の信号電荷を順に前記電荷転送蓄積部に転送し、前記不要電荷及び前記複数の信号電荷をそれぞれ異なる前記電荷転送蓄積部に蓄積し、1画素あるいは複数の画素単位で、前記不要電荷及び前記複数の信号電荷を、前記電荷転送蓄積部に転送された順に前記電荷検出部に転送し、前記不要電荷を前記電荷検出部から排出し、前記複数の信号電荷にそれぞれ基づく複数の信号を読み出し、全ての前記単位画素の前記複数の信号の読み出しが終了する前に、次の前記蓄積開始処理を実行する。

40

【0012】

50

前記複数の連続する露光期間において、後の露光期間ほど時間が短くすることができる。

【0013】

前記複数の単位画素の全てが同時に、前記蓄積開始処理の後、最初の前記信号電荷が前記電荷転送蓄積部に転送される前に、前記蓄積開始処理により前記電荷転送蓄積部に転送された前記不要電荷を前記電荷検出部に転送させることができる。

【0014】

本発明の第1の側面の固体撮像装置の駆動方法は、光電変換素子と、前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な複数段の電荷転送蓄積部と、前記複数段の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部とを備える複数の単位画素が2次元に配列される固体撮像装置の前記複数の単位画素の全てが同時に、前記光電変換素子に蓄積されている不要電荷を前記電荷転送蓄積部に転送する蓄積開始処理の後、それぞれ時間が異なる複数の連続する露光期間に前記光電変換素子で発生した複数の信号電荷を順に前記電荷転送蓄積部に転送し、前記不要電荷及び前記複数の信号電荷をそれぞれ異なる前記電荷転送蓄積部に蓄積し、1画素あるいは複数の画素単位で、前記不要電荷及び前記複数の信号電荷を、前記電荷転送蓄積部に転送された順に前記電荷検出部に転送し、前記不要電荷を前記電荷検出部から排出し、前記複数の信号電荷にそれぞれ基づく複数の信号を読み出し、全ての前記単位画素の前記複数の信号の読み出しが終了する前に、次の前記蓄積開始処理を実行するように駆動する。

【0015】

前記複数の連続する露光期間において、後の露光期間ほど時間が短くすることができる。

【0016】

前記複数の単位画素の全てが同時に、前記蓄積開始処理の後、最初の前記信号電荷が前記電荷転送蓄積部に転送される前に、前記蓄積開始処理により前記電荷転送蓄積部に転送された前記不要電荷を前記電荷検出部に転送させることができる。

【0017】

本発明の第1の側面の電子機器は、光電変換素子と、前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な複数段の電荷転送蓄積部と、前記複数段の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部とを備える複数の単位画素が2次元に配列され、前記複数の単位画素の全てが同時に、前記光電変換素子に蓄積されている不要電荷を前記電荷転送蓄積部に転送する蓄積開始処理の後、それぞれ時間が異なる複数の連続する露光期間に前記光電変換素子で発生した複数の信号電荷を順に前記電荷転送蓄積部に転送し、前記不要電荷及び前記複数の信号電荷をそれぞれ異なる前記電荷転送蓄積部に蓄積し、1画素あるいは複数の画素単位で、前記不要電荷及び前記複数の信号電荷を、前記電荷転送蓄積部に転送された順に前記電荷検出部に転送し、前記不要電荷を前記電荷検出部から排出し、前記複数の信号電荷にそれぞれ基づく複数の信号を読み出し、全ての前記単位画素の前記複数の信号の読み出しが終了する前に、次の前記蓄積開始処理を実行する固体撮像装置を搭載する。

【0018】

本発明の第1の側面においては、固体撮像装置の複数の単位画素の全てにおいて同時に、光電変換素子に蓄積されている不要電荷を電荷転送蓄積部に転送する蓄積開始処理の後、それぞれ時間が異なる複数の連続する露光期間に前記光電変換素子で発生した複数の信号電荷が順に前記電荷転送蓄積部に転送され、前記不要電荷及び前記複数の信号電荷がそれぞれ異なる前記電荷転送蓄積部に蓄積され、1画素あるいは複数の画素単位で、前記不要電荷及び前記複数の信号電荷が、前記電荷転送蓄積部に転送された順に電荷検出部に転送され、前記不要電荷が前記電荷検出部から排出され、前記複数の信号電荷にそれぞれ基づく複数の信号が読み出され、全ての前記単位画素の前記複数の信号の読み出しが終了する前に、次の前記蓄積開始処理が実行される。

【0019】

本発明の第2の側面の固体撮像装置は、光電変換素子と、前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な第1及び第2の電荷転送蓄積部と、前記第1及び第2の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部とを備える複数の単位画素が2次元に配列され、前記複数の単位画素の全てが同時に、前記光電変換素子に蓄積されている不要電荷を前記第1の電荷転送蓄積部に転送する蓄積開始処理の後、前記不要電荷を前記第2の電荷転送蓄積部を介して前記電荷検出部に転送し、所定の露光期間に前記光電変換素子で発生した信号電荷を、前記第1の電荷転送蓄積部を介して第2の電荷転送蓄積部に転送する蓄積終了処理を実行し、1画素あるいは複数の画素単位で、次の前記蓄積終了処理までの間に、前記不要電荷を前記電荷検出部から排出し、前記第2の電荷転送蓄積部に転送された前記信号電荷を、前記電荷検出部に転送して前記信号電荷に基づく信号を読み出す読み出し処理を実行し、全ての前記単位画素の前記読み出し処理が終了する前に、次の前記蓄積開始処理を実行する。

10

【0021】

前記信号電荷を前記電荷転送蓄積部に転送した直後に、前記読み出し処理を開始させることができる。

【0022】

本発明の第2の側面の固体撮像装置の駆動方法は、光電変換素子と、前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な第1及び第2の電荷転送蓄積部と、前記第1及び第2の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部とを備える複数の単位画素が2次元に配列され固体撮像装置の前記複数の単位画素の全てが同時に、前記光電変換素子に蓄積されている不要電荷を前記第1の電荷転送蓄積部に転送する蓄積開始処理の後、前記不要電荷を前記第2の電荷転送蓄積部を介して前記電荷検出部に転送し、所定の露光期間に前記光電変換素子で発生した信号電荷を、前記第1の電荷転送蓄積部を介して第2の電荷転送蓄積部に転送する蓄積終了処理を実行し、1画素あるいは複数の画素単位で、次の前記蓄積終了処理までの間に、前記不要電荷を前記電荷検出部から排出し、前記第2の電荷転送蓄積部に転送された前記信号電荷を、前記電荷検出部に転送して前記信号電荷に基づく信号を読み出す読み出し処理を実行し、全ての前記単位画素の前記読み出し処理が終了する前に、次の前記蓄積開始処理を実行するように駆動する。

20

30

【0024】

前記信号電荷を前記電荷転送蓄積部に転送した直後に、前記読み出し処理を開始させることができる。

【0025】

本発明の第2の側面の電子機器は、光電変換素子と、前記光電変換素子で発生した電荷を順に転送するとともに、電荷の蓄積が可能な第1及び第2の電荷転送蓄積部と、前記第1及び第2の電荷転送蓄積部を介して前記光電変換素子から転送される電荷を信号として読み出すために保持する電荷検出部とを備える複数の単位画素が2次元に配列され、前記複数の単位画素の全てが同時に、前記光電変換素子に蓄積されている不要電荷を前記第1の電荷転送蓄積部に転送する蓄積開始処理の後、前記不要電荷を前記第2の電荷転送蓄積部を介して前記電荷検出部に転送し、所定の露光期間に前記光電変換素子で発生した信号電荷を、前記第1の電荷転送蓄積部を介して第2の電荷転送蓄積部に転送する蓄積終了処理を実行し、1画素あるいは複数の画素単位で、次の前記蓄積終了処理までの間に、前記不要電荷を前記電荷検出部から排出し、前記第2の電荷転送蓄積部に転送された前記信号電荷を、前記電荷検出部に転送して前記信号電荷に基づく信号を読み出す読み出し処理を実行し、全ての前記単位画素の前記読み出し処理が終了する前に、次の前記蓄積開始処理を実行する。

40

【0026】

本発明の第2の側面においては、固体撮像装置の複数の単位画素の全てにおいて同時に

50

、光電変換素子に蓄積されている不要電荷を第1の電荷転送蓄積部に転送する蓄積開始処理の後、不要電荷が第2の電荷転送蓄積部を介して前記電荷検出部に転送され、所定の露光期間に前記光電変換素子で発生した信号電荷を、前記第1の電荷転送蓄積部を介して第2の電荷転送蓄積部に転送する蓄積終了処理が実行され、1画素あるいは複数の画素単位で、次の前記蓄積終了処理までの間に、前記不要電荷を前記電荷検出部から排出し、前記第2の電荷転送蓄積部に転送された前記信号電荷を、前記電荷検出部に転送して前記信号電荷に基づく信号を読み出す読み出し処理が実行され、全ての前記単位画素の前記読み出し処理が終了する前に、次の前記蓄積開始処理が実行される。

【発明の効果】

【0031】

本発明の第1又は第2の側面によれば、グローバルシャッタを用いて撮影した画像の画質が向上する。特に、本発明の第1の側面によれば、グローバルシャッタを用いて撮影した画像の画質を低下させずに、ダイナミックレンジを拡大することができる。また、本発明の第2の側面によれば、グローバルシャッタを用いた動画撮影の画質が向上する。

【図面の簡単な説明】

【0032】

【図1】本発明を適用した固体撮像装置の一実施の形態の構成例を示すブロック図である。

【図2】単位画素の回路構成の例を示す回路図である。

【図3】単位画素の構造例を示す図である。

【図4】固体撮像装置の駆動処理の第1の実施の形態を説明するためのフローチャートである。

【図5】固体撮像装置の駆動処理の第1の実施の形態を説明するためのポテンシャル図である。

【図6】固体撮像装置の駆動処理の第1の実施の形態を説明するためのポテンシャル図である。

【図7】固体撮像装置の駆動処理の第1の実施の形態を説明するためのポテンシャル図である。

【図8】固体撮像装置の駆動処理の第2の実施の形態を説明するためのフローチャートである。

【図9】固体撮像装置の駆動処理の第2の実施の形態を説明するためのポテンシャル図である。

【図10】固体撮像装置の駆動処理の第2の実施の形態を説明するためのタイミングチャートである。

【図11】本発明を適用した電子機器の一実施の形態の構成例を示すブロック図である。

【発明を実施するための形態】

【0033】

以下、本発明を実施するための形態（以下、実施の形態という）について説明する。なお、説明は以下の順序で行う。

1. 実施の形態

2. 変形例

【0034】

< 1. 実施の形態 >

まず、図1乃至図7を参照して、本発明の第1の実施の形態について説明する。

【0035】

[固体撮像装置の構成例]

図1は、本発明を適用した固体撮像装置の構成例を示すブロック図である。

【0036】

固体撮像装置100は、画素部111、垂直駆動回路112、カラム処理回路113、出力回路114、および、制御回路115を含むように構成される。画素部111、垂直

10

20

30

40

50

駆動回路 1 1 2、カラム処理回路 1 1 3、出力回路 1 1 4、および、制御回路 1 1 5は、図示せぬ半導体基板（チップ）上に形成されている。

【 0 0 3 7 】

画素部 1 1 1 には、入射光量に応じた電荷量の光電荷を発生して内部に蓄積する光電変換素子を有する単位画素（図 2 および図 3 の単位画素 1 3 1）が、行列状に 2 次元配置されている。なお、以下、入射光量に応じた電荷量の光電荷を、単に「電荷」と称し、単位画素を、単に「画素」と称する場合がある。また、図示は省略しているが、画素部 1 1 1 には、行列状の画素配列に対して行ごとに画素駆動線が図の左右方向（画素行の画素の配列方向）に沿って形成され、列ごとに垂直信号線が図の上下方向（画素列の画素の配列方向）に沿って形成されている。

10

【 0 0 3 8 】

垂直駆動回路 1 1 2 は、条件に応じて 1 行や全行の画素行を選択するシフトレジスタやアドレスデコーダ、選択された画素行に駆動パルスを通すスイッチング回路、それをバッファリングして画素駆動線を駆動するバッファ回路などによって構成され、画素部 1 1 1 の各単位画素を、全画素同時、行単位、あるいは、画素単位で駆動する画素駆動部である。

【 0 0 3 9 】

垂直駆動回路 1 1 2 によって選択走査された画素行の各単位画素から出力される画素信号は、図示せぬ垂直信号線を通してカラム処理回路 1 1 3 に供給される。カラム処理回路 1 1 3 は、画素信号に対して所定の信号処理を行うとともに、信号処理後の画素信号を一時的に保持する。

20

【 0 0 4 0 】

具体的には、カラム処理回路 1 1 3 は、信号処理としてノイズ除去処理、例えば、CDS (Correlated Double Sampling; 相関二重サンプリング) 処理を行う。例えば、CDS 処理を行うことにより、リセットノイズや増幅トランジスタの閾値ばらつき等の画素固有のランダムノイズや固定パターンノイズが除去される。なお、カラム処理回路 1 1 3 に、ノイズ除去処理以外に、例えば、AD (アナログ - デジタル) 変換機能を持たせ、信号レベルをデジタル信号で出力させるようにすることも可能である。

【 0 0 4 1 】

また、カラム処理回路 1 1 3 は、シフトレジスタやアドレスデコーダなどによって構成される水平駆動部を備え、水平駆動部による選択走査により、カラム処理回路 1 1 3 で信号処理された画素信号が順番に出力回路 1 1 4 に出力される。

30

【 0 0 4 2 】

出力回路 1 1 4 は、カラム処理回路 1 1 3 から出力される画素信号に対して、ゲイン調整、傷補正、加算処理等の種々の信号処理を行う。出力回路 1 1 4 は、信号処理を行った後の画素信号からなる画像信号を固体撮像装置 1 0 0 の外部に出力する。なお、出力回路 1 1 4 は、固体撮像装置 1 0 0 とは別の基板に設けられる外部信号処理部、例えば DSP (Digital Signal Processor) やソフトウェアによる処理により実現するようにしてもよいし、固体撮像装置 1 0 0 と同じ基板上に搭載するようにしてもよい。

【 0 0 4 3 】

40

制御回路 1 1 5 は、各種のタイミング信号を生成するタイミングジェネレータ等によって構成され、タイミングジェネレータで生成された各種のタイミング信号を基に垂直駆動回路 1 1 2、カラム処理回路 1 1 3 および出力回路 1 1 4 などの駆動制御を行う。

【 0 0 4 4 】

[単位画素の構造]

次に、図 2 および図 3 を参照して、図 1 の画素部 1 1 1 に行列状に配置されている単位画素 1 3 1 の具体的な構成について説明する。

【 0 0 4 5 】

図 2 は、単位画素 1 3 1 の回路構成の例を示している。単位画素 1 3 1 は、光電変換素子であるフォトダイオード (PD) 1 4 1、第 1 CCD 1 4 2、第 2 CCD 1 4 3、転送

50

ゲート144、浮遊拡散領域(FD: Floating Diffusion)145、リセットトランジスタ(Rst)146、選択トランジスタ(SEL)147、増幅トランジスタ(Amp)148、および、電源149を含むように構成される。

【0046】

フォトダイオード141のアノードは接地され、カソードは、第1CCD142、第2CCD143、および、転送ゲート144を介して浮遊拡散領域145に接続されている。

【0047】

第1CCD142のゲート電極171A(図3)は、CCD1配線152に接続されている。CCD1配線152は行毎に設けられ、同じ行の単位画素131の第1CCD142のゲート電極171Aが、同じCCD1配線152に接続される。

10

【0048】

第2CCD143のゲート電極173A(図3)は、CCD2配線153に接続されている。CCD2配線153は行毎に設けられ、同じ行の単位画素131の第2CCD143のゲート電極173Aが、同じCCD2配線153に接続される。

【0049】

転送ゲート144のゲート電極144A(図3)は転送配線154に接続されている。転送配線154は行毎に設けられ、同じ行の単位画素131の転送ゲート144のゲート電極144Aが、同じ転送配線154に接続される。

【0050】

リセットトランジスタ146は、例えば、NチャネルのMOSトランジスタにより構成される。リセットトランジスタ146のドレイン電極は電源149に接続され、ゲート電極はRst配線150に接続され、ソース電極は浮遊拡散領域145に接続されている。Rst配線150は行毎に設けられ、同じ行の単位画素131のリセットトランジスタ146のゲート電極が、同じRst配線150に接続される。そして、リセットトランジスタ146のゲート電極にリセットパルスRSTが印加され、リセットトランジスタ146がオンされることにより、浮遊拡散領域145がリセットされ、浮遊拡散領域145から電荷が排出される。

20

【0051】

選択トランジスタ147は、例えば、NチャネルのMOSトランジスタにより構成される。選択トランジスタ147のドレイン電極は電源149に接続され、ゲート電極はSEL配線151に接続され、ソース電極は増幅トランジスタ148のドレイン電極に接続されている。SEL配線151は行毎に設けられ、同じ行の単位画素131の選択トランジスタ147のゲート電極が、同じSEL配線151に接続される。そして、選択トランジスタ147のゲート電極に選択パルスSELが印加され、選択トランジスタ147がオンされることにより、画素信号を読み出す対象となる単位画素131が選択される。

30

【0052】

増幅トランジスタ148は、例えば、NチャネルのMOSトランジスタにより構成される。増幅トランジスタ148のゲート電極は浮遊拡散領域145に接続され、ソース電極は垂直信号線155に接続されている。垂直信号線155は列毎に設けられ、同じ列の単位画素131の増幅トランジスタ148のソース電極が、同じ垂直信号線155に接続される。増幅トランジスタ148は、選択トランジスタ147がオンされているとき、浮遊拡散領域145の電圧を示す信号を、垂直信号線155を介してカラム処理回路113に供給する。

40

【0053】

なお、ここで例示したリセットトランジスタ146、増幅トランジスタ148および選択トランジスタ147の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。また、リセットトランジスタ146、増幅トランジスタ148および選択トランジスタ147については、その一つあるいは複数を画素信号の読み出し方法によって省略したり、複数の画素間で共有したりすることも可能である。さらに、例えば、

50

選択トランジスタ 147 を、増幅トランジスタ 148 と垂直信号線 155 の間に配置するようにすることも可能である。

【0054】

図3は、単位画素 131 のフォトダイオード 141 から浮遊拡散領域 145 までの断面の構造を模式的に示している。

【0055】

フォトダイオード 141 は、例えば、N型基板 181 上に形成されたP型ウェル層 182 に対して、P型層 183 を基板表面側に形成してN型埋め込み層 184 を埋め込むことにより形成される埋め込み型フォトダイオードである。また、N型埋め込み層 184 とN型基板 181 との間において、P型ウェル層 182 が薄く形成されている。これにより、フォトダイオード 141 が飽和した場合、フォトダイオード 141 から溢れた電荷は、第1CCD 142 の方に流出せず、薄くなったP型ウェル層 182 を介してN型基板 181 に排出される。

10

【0056】

第1CCD 142 は、第1CCDゲート 171 およびメモリ部 172 により構成される。第1CCDゲート 171 は、ゲート電極 171A に転送パルスTRC1が印加されると、フォトダイオード 141 に蓄積されている電荷を転送する。なお、以下、ゲート電極 171A に転送パルスTRC1が印加された状態を、転送パルスTRC1がオンされた状態、あるいは、第1CCDゲート 171 がオンされた状態とも称する。また、以下、ゲート電極 171A に転送パルスTRC1が印加されていない状態を、転送パルスTRC1がオフされた状態、あるいは、第1CCDゲート 171 がオフされた状態とも称する。

20

【0057】

メモリ部 172 は、ゲート電極 171A の下に形成された濃度が低いN型の埋め込みチャンネル 185 によって形成され、第1CCDゲート 171 によってフォトダイオード 141 から転送された電荷を蓄積する。なお、メモリ部 172 が埋め込みチャンネル 185 によって形成されていることと、ゲート電極 171A のオフ電圧がP型ウェル層 182 に対して負の電圧に設定されていることで、Si-SiO₂ 界面での暗電流の発生を抑えることができ、画質の向上に寄与できる。

【0058】

また、メモリ部 172 の上部にゲート電極 171A を配置し、そのゲート電極 171A に転送パルスTRC1を印加することにより、メモリ部 172 に変調をかけることができる。すなわち、ゲート電極 171A に転送パルスTRC1が印加されることにより、メモリ部 172 のポテンシャルが深くなる。これにより、メモリ部 172 の飽和電荷量を、変調を掛けない場合よりも増やすことができる。

30

【0059】

第2CCD 143 は、第2CCDゲート 173 およびメモリ部 174 により構成される。第2CCDゲート 173 は、ゲート電極 173A に転送パルスTRC2が印加されると、メモリ部 172 に蓄積されている電荷を転送する。なお、以下、ゲート電極 173A に転送パルスTRC2が印加された状態を、転送パルスTRC2がオンされた状態、あるいは、第2CCDゲート 173 がオンされた状態とも称する。また、以下、ゲート電極 173A に転送パルスTRC2が印加されていない状態を、転送パルスTRC2がオフされた状態、あるいは、第2CCDゲート 173 がオフされた状態とも称する。

40

【0060】

メモリ部 174 は、ゲート電極 173A の下に形成された濃度が低いN型の埋め込みチャンネル 186 によって形成され、第2CCDゲート 173 によってメモリ部 172 から転送された電荷を蓄積する。なお、メモリ部 174 が埋め込みチャンネル 186 によって形成されていることと、ゲート電極 173A のオフ電圧がP型ウェル層 182 に対して負の電圧に設定されていることで、Si-SiO₂ 界面での暗電流の発生を抑えることができる、画質の向上に寄与できる。

【0061】

50

また、メモリ部 174 の上部にゲート電極 173A を配置し、そのゲート電極 173A に転送パルス TRC2 を印加することにより、メモリ部 174 に変調をかけることができる。すなわち、ゲート電極 173A に転送パルス TRC2 が印加されることにより、メモリ部 174 のポテンシャルが深くなる。これにより、メモリ部 174 の飽和電荷量を、変調を掛けない場合よりも増やすことができる。

【0062】

このように、単位画素 131 には、フォトダイオード 141 で発生した電荷を順に転送するとともに、電荷の蓄積が可能な CCD が 2 段設けられている。

【0063】

転送ゲート 144 は、ゲート電極 144A に転送パルス TRG が印加されると、メモリ部 174 に蓄積された電荷を転送する。なお、以下、ゲート電極 144A に転送パルス TRG が印加された状態を、転送パルス TRG がオンされた状態、あるいは、転送ゲート 144 がオンされた状態とも称する。また、以下、ゲート電極 144A に転送パルス TRG が印加されていない状態を、転送パルス TRG がオフされた状態、あるいは、転送ゲート 144 がオフされた状態とも称する。

【0064】

浮遊拡散領域 145 は、N 型層からなる電荷電圧変換部であり、転送ゲート 144 によりメモリ部 174 から転送された電荷を信号として読み出すために保持し、保持した電荷を電圧に変換する。

【0065】

なお、メモリ部 172、メモリ部 174、および、浮遊拡散領域 145 の表面側は遮光されている。

【0066】

[単位画素 131 の駆動方法の第 1 の実施の形態]

次に、図 4 乃至図 7 を参照して、固体撮像装置 100 の単位画素 131 の駆動方法の第 1 の実施の形態について説明する。なお、図 4 は、単位画素 131 の駆動処理を説明するためのフローチャートである。また、図 5 乃至図 7 は、単位画素 131 の各部のポテンシャル図である。図 5 乃至図 7 のポテンシャル図は、縦方向がポテンシャルを示し、下方向ほど電子にとってのポテンシャルが低く（電位が高く）なる。

【0067】

なお、図 5 に示されるように、図 4 のステップ S1 の処理前の時刻 t_0 において、固体撮像装置 100 の各単位画素 131 のフォトダイオード 141 に不要電荷 N_0 が蓄積され、第 1 CCD 142、第 2 CCD 143、浮遊拡散領域 145 はリセットされ、電荷が排出されているものとする。

【0068】

図 4 のステップ S1 乃至 S3 の処理は、各単位画素 131 が入射光量に応じた電荷を蓄積する蓄積期間の処理であり、全画素同時に実行される。

【0069】

ステップ S1 において、全画素同時に、フォトダイオード 141 に蓄積されている不要電荷を排出し、第 1 信号電荷の蓄積を開始する。

【0070】

具体的には、時刻 t_1 において、ゲート電極 171A に転送パルス TRC1 が印加され、第 1 CCD ゲート 171 がオンし、フォトダイオード 141 に蓄積されている不要電荷 N_0 が、第 1 CCD 142 のメモリ部 172 に転送される。

【0071】

時刻 t_2 において、転送パルス TRC1 がオフし、第 1 CCD ゲート 171 がオフする。この時点から、フォトダイオード 141 において第 1 信号電荷（以下、信号電荷 S1 と称する）の蓄積が開始される。

【0072】

時刻 t_3 において、ゲート電極 173A に転送パルス TRC2 が印加され、第 2 CCD

10

20

30

40

50

ゲート 173 がオンし、第 1 CCD 142 のメモリ部 172 に蓄積されている不要電荷 N0 が第 2 CCD 143 のメモリ部 174 に転送される。

【0073】

時刻 t4 において、転送パルス TRC2 がオフし、第 2 CCD ゲート 173 がオフする。

【0074】

時刻 t5 において、ゲート電極 144A に転送パルス TRG が印加され、転送ゲート 144 がオンし、第 2 CCD 143 のメモリ部 174 に蓄積されている不要電荷 N0 が浮遊拡散領域 145 に転送される。

【0075】

時刻 t6 において、転送パルス TRG がオフし、転送ゲート 144 がオフする。また、リセットトランジスタ 146 のゲート電極にリセットパルス RST が印加され、浮遊拡散領域 145 がリセットされ、浮遊拡散領域 145 から不要電荷 N0 が排出される。

【0076】

その後、時刻 t6 の状態が継続され、フォトダイオード 141 に信号電荷 S1 が蓄積される（時刻 t7）。

【0077】

ステップ S2 において、全画素同時に、第 1 信号電荷を第 2 CCD 143 に転送し、第 2 信号電荷の蓄積を開始する。

【0078】

具体的には、時刻 t2 においてフォトダイオード 141 への信号電荷 S1 の蓄積が開始されてから所定の露光時間 T1 が経過した時刻 t8 において、ゲート電極 171A に転送パルス TRC1 が印加され、第 1 CCD ゲート 171 がオンする。これにより、フォトダイオード 141 に蓄積されている信号電荷 S1 が第 1 CCD 142 のメモリ部 172 に転送される。従って、時刻 t2 から時刻 t8 までが、信号電荷 S1 を蓄積するための露光期間（以下、露光期間 T1 と称する）となる。

【0079】

時刻 t9 において、転送パルス TRC1 がオフし、第 1 CCD ゲート 171 がオフする。この時点から、フォトダイオード 141 において第 2 信号電荷（以下、信号電荷 S2 と称する）の蓄積が開始される。すなわち、露光期間 T1 の終了後、すぐに次の露光期間が開始される。

【0080】

時刻 t10 において、ゲート電極 173A に転送パルス TRC2 が印加され、第 2 CCD ゲート 173 がオンし、第 1 CCD 142 のメモリ部 172 に蓄積されている信号電荷 S1 が第 2 CCD 143 のメモリ部 174 に転送される。

【0081】

時刻 t11 において、転送パルス TRC2 がオフし、第 2 CCD ゲート 173 がオフする。

【0082】

その後、時刻 t11 の状態が継続され、フォトダイオード 141 に信号電荷 S2 が蓄積される（時刻 t12）。

【0083】

ステップ S3 において、全画素同時に、第 2 信号電荷を第 1 CCD 142 に転送する。

【0084】

具体的には、時刻 t9 においてフォトダイオード 141 への信号電荷 S2 の蓄積が開始されてから所定の露光時間 T2 が経過した時刻 t13 において、ゲート電極 171A に転送パルス TRC1 が印加され、第 1 CCD ゲート 171 がオンする。これにより、フォトダイオード 141 に蓄積されている信号電荷 S2 が第 1 CCD 142 のメモリ部 172 に転送される。従って、時刻 t9 から時刻 t13 までが、信号電荷 S2 を蓄積するための露光期間（以下、露光期間 T2 と称する）となる。

10

20

30

40

50

【 0 0 8 5 】

時刻 t_{14} において、転送パルス TRC_1 がオフし、第 1 CCD ゲート 17_1 がオフする。この時点から、フォトダイオード 14_1 において不要電荷（以下、不要電荷 N_1 と称する）の蓄積が開始される。なお、もし、不要電荷 N_1 によりフォトダイオード 14_1 が飽和しても、フォトダイオード 14_1 から溢れた不要電荷 N_1 は、 P 型ウェル層 18_2 を介して N 型基板 18_1 に排出され、各 CCD のメモリ部に保持されている信号電荷には影響を与えない。

【 0 0 8 6 】

以上のステップ S_1 乃至 S_3 の処理より、固体撮像装置 100 の全画素が同時に露光を開始し、同時に露光を終了するグローバル露光が 2 回連続して行われる。そして、複数の連続する露光期間 T_1 , T_2 にフォトダイオード 14_1 で発生した信号電荷 S_1 , S_2 が、それぞれ異なる CCD のメモリ部に蓄積される。

10

【 0 0 8 7 】

ステップ S_4 乃至 S_{10} の処理は、各単位画素 13_1 に蓄積された電荷の読み出しが行われる読み出し期間の処理であり、画素ごとあるいは複数の画素単位で実行される。なお、以下、行ごとに実行する例を示す。すなわち、この例では、ステップ S_4 乃至 S_{10} の処理は、画素信号を読み出す対象となる行（以下、注目行と称する）の単位画素 13_1 において行われる。

【 0 0 8 8 】

ステップ S_4 において、注目行の単位画素 13_1 は、浮遊拡散領域 14_5 をリセットし、リセットレベルを読み出す。具体的には、リセットトランジスタ 14_6 のゲート電極にリセットパルス RST が印加され、浮遊拡散領域 14_5 がリセットされ、浮遊拡散領域 14_5 から電荷が排出される。そして、選択トランジスタ 14_7 のゲート電極に選択パルス SEL が印加される。これにより、電荷が排出された浮遊拡散領域 14_5 の電圧（以下、リセットレベル R_1 と称する）を示す画素信号が、増幅トランジスタ 14_8 から垂直信号線 15_5 へ出力される。カラム処理回路 11_3 は、その画素信号に基づいて、リセットレベル R_1 を読み出す。なお、選択トランジスタ 14_7 のゲート電極に選択パルス SEL が印加された状態は、ステップ S_{10} まで継続される。

20

【 0 0 8 9 】

ステップ S_5 において、注目行の単位画素 13_1 は、第 1 信号電荷を浮遊拡散領域 14_5 に転送し、第 2 信号電荷を第 2 CCD 14_3 に転送する。

30

【 0 0 9 0 】

具体的には、時刻 t_{15} において、ゲート電極 14_4A に転送パルス TRG が印加され、転送ゲート 14_4 がオンし、第 2 CCD 14_3 のメモリ部 17_4 に蓄積されている信号電荷 S_1 が浮遊拡散領域 14_5 に転送される。

【 0 0 9 1 】

時刻 t_{16} において、転送パルス TRG がオフし、転送ゲート 14_4 がオフする。ここで、選択トランジスタ 14_7 のゲート電極に選択パルス SEL が印加されているので、信号電荷 S_1 が蓄積されている浮遊拡散領域 14_5 の電圧（以下、信号レベル S_1 と称する）を示す画素信号が、増幅トランジスタ 14_8 から垂直信号線 15_5 へ出力される。

40

【 0 0 9 2 】

時刻 t_{17} において、ゲート電極 17_3A に転送パルス TRC_2 が印加され、第 2 CCD ゲート 17_3 がオンし、第 1 CCD 14_2 のメモリ部 17_2 に蓄積されている信号電荷 S_2 が、第 2 CCD 14_3 のメモリ部 17_4 に転送される。

【 0 0 9 3 】

時刻 t_{18} において、転送パルス TRC_2 がオフし、第 2 CCD ゲート 17_3 がオフする。

【 0 0 9 4 】

ステップ S_6 において、注目行の単位画素 13_1 は、第 1 信号電荷を読み出す。すなわち、カラム処理回路 11_3 は、垂直信号線 15_5 を介して増幅トランジスタ 14_8 から供

50

給される画素信号に基づいて、信号レベルS1を読み出す。また、カラム処理回路113は、信号レベルS1とリセットレベルR1の差分をとることによりCDS処理を行い、信号レベルS1を補正する。カラム処理回路113は、補正した信号レベルS1を示す画素信号（以下、画素信号S1と称する）を出力回路114に供給する。

【0095】

ステップS7において、注目行の単位画素131は、浮遊拡散領域145をリセットし、第1信号電荷を排出し、リセットレベルを読み出す。

【0096】

具体的には、時刻t19において、リセットトランジスタ146のゲート電極にリセットパルスRSTが印加され、浮遊拡散領域145がリセットされ、浮遊拡散領域145から信号電荷S1が排出される。ここで、選択トランジスタ147のゲート電極に選択パルスSELが印加されているので、信号電荷S1が排出された浮遊拡散領域145の電圧（以下、リセットレベルR2と称する）を示す画素信号が、増幅トランジスタ148から垂直信号線155に出力される。カラム処理回路113は、その画素信号に基づいて、リセットレベルR2を読み出す。

10

【0097】

ステップS8において、注目行の単位画素131は、第2信号電荷を浮遊拡散領域145に転送する。

【0098】

具体的には、時刻t20において、ゲート電極144Aに転送パルスTRGが印加され、転送ゲート144がオンし、第2CCD143のメモリ部174に蓄積されている信号電荷S2が浮遊拡散領域145に転送される。

20

【0099】

時刻t21において、転送パルスTRGがオフし、転送ゲート144がオフする。ここで、選択トランジスタ147のゲート電極に選択パルスSELが印加されているので、信号電荷S2が蓄積されている浮遊拡散領域145の電圧（以下、信号レベルS2と称する）を示す画素信号が、増幅トランジスタ148から垂直信号線155に出力される。

【0100】

ステップS9において、注目行の単位画素131は、第2信号電荷を読み出す。すなわち、カラム処理回路113は、垂直信号線155を介して増幅トランジスタ148から供給される画素信号に基づいて、信号レベルS2を読み出す。また、カラム処理回路113は、信号レベルS2とリセットレベルR2の差分をとることによりCDS処理を行い、信号レベルS2を補正する。カラム処理回路113は、補正した信号レベルS2を示す画素信号（以下、画素信号S2と称する）を出力回路114に供給する。

30

【0101】

このように、信号電荷S1、S2が順に浮遊拡散領域145に転送され、信号電荷S1、S2に基づく画素信号S1、S2が個別に読み出される。

【0102】

また、出力回路114は、画素信号S1および画素信号S2に対して種々の信号処理を行ったり、画素信号S1および画素信号S2に基づいて、外部に出力する画素信号（以下、出力信号と称する）を生成する処理を行ったりする。例えば、出力回路114は、信号レベルS1と信号レベルS2を加算したり、信号レベルS1と信号レベルS2の一方を選択したり、信号レベルS1と信号レベルS2の平均を取ったりして、出力信号の出力レベルを設定する。なお、信号レベルS1と信号レベルS2を加算する場合、例えば、以下の式(1)により出力レベルが求められる。

40

【0103】

$$\text{出力レベル} = \text{信号レベル} S_1 + \text{信号レベル} S_2 \times (\text{露光時間} T_1 \div \text{露光時間} T_2) \dots (1)$$

【0104】

ステップS10において、注目行の単位画素131は、浮遊拡散領域145をリセット

50

し、第 2 信号電荷を排出する。

【 0 1 0 5 】

具体的には、時刻 t_{22} において、リセットトランジスタ 146 のゲート電極にリセットパルス RST が印加され、浮遊拡散領域 145 がリセットされ、浮遊拡散領域 145 から信号電荷 S2 が排出される。また、選択トランジスタ 147 のゲート電極への選択パルス SEL の印加が停止される。

【 0 1 0 6 】

ステップ S11 において、制御回路 115 は、全ての画素の信号電荷を読み出したか否かを判定する。また、全ての画素の信号電荷を読み出していないと判定された場合、処理はステップ S4 に戻る。その後、ステップ S11 において、全ての画素の信号電荷を読み出したと判定されるまで、ステップ S4 乃至 S11 の処理が繰返し実行される。これにより、1 行ずつ順番に各単位画素 131 の信号電荷 S1, S2 に基づく画素信号 S1, S2 が読み出される。

10

【 0 1 0 7 】

一方、ステップ S11 において、全ての画素の信号電荷が読み出されたと判定された場合、処理はステップ S12 に進む。

【 0 1 0 8 】

ステップ S12 において、制御回路 115 は、次の露光を開始するか否かを判定する。次の露光を開始すると判定された場合、処理はステップ S1 に戻り、ステップ S1 以降の処理が実行される。

20

【 0 1 0 9 】

一方、ステップ S12 において、次の露光を開始しないと判定された場合、駆動処理は終了する。

【 0 1 1 0 】

なお、露光時間 T1 と露光時間 T2 は、任意の時間に設定することができる。例えば、露光時間 T1 と露光時間 T2 を異なる時間に設定することにより、固体撮像装置 100 のダイナミックレンジを拡大することができる。例えば、露光時間 T2 を露光時間 T1 より短く設定することにより、露光時間 T1 に対応する画素信号 S1 は、高感度で、低輝度の被写体を繊細に再現できる信号となり、露光時間 T2 に対応する画素信号 S2 は、低感度で、高輝度の被写体を飽和せずに再現できる信号となる。すなわち、1 フレームにつき高感度の画素信号 S1 と低感度の画素信号 S2 を得ることができる。その結果、2 つの信号を用いて出力信号を生成することにより、ダイナミックレンジの広い画像を生成することができる。

30

【 0 1 1 1 】

なお、露光時間 T2 を露光時間 T1 より長く設定することも可能である。ただし、露光時間 T2 を露光時間 T1 より短く設定した方が、第 2 CCD 143 のメモリ部 174 に信号電荷 S1 を蓄積する時間を短縮することができる。その結果、例えば、反射や回折などでゲート電極 173A の下部に光が入射することにより発生した電荷が、メモリ部 174 に漏れ込み、信号電荷 S1 に加算されることによるノイズ量を低減することができる。

【 0 1 1 2 】

また、画素信号 S1 と画素信号 S2 を個別に取得することができるので、信号を分離するための不確定性の問題が発生せず、動きのある被写体や手振れに対して、より適切なダイナミックレンジ拡大処理を行うことができる。

40

【 0 1 1 3 】

さらに、信号電荷 S1 を蓄積する露光期間 T1 と、信号電荷 S2 を蓄積する露光期間 T2 が全画素で同じ期間に設定されるため、動きのある被写体に対して歪みがない画像を得ることができる。

【 0 1 1 4 】

また、単位画素 131 では、フォトダイオード 141 に蓄積された不要電荷を、特許文献 2 のように電荷排出部に転送してから排出する代わりに、第 1 CCD 142 および第 2

50

CCD 143を介して浮遊拡散領域145に転送してから排出する。従って、フォトダイオード141から溢れた電荷をN型基板181に排出する経路については、フォトダイオード141に蓄積された電荷を完全転送できるようにする必要はない。すなわち、フォトダイオード141から複数の方向に電荷を完全転送できるようにする必要はなく、第1CCD 142の方向にのみ完全転送できるようにすればよい。従って、フォトダイオード141の不純物分布の形成が容易になる。また、フォトダイオード141の不要電荷を排出するために、専用のトランジスタを設けたり、専用のパルス信号を供給する制御を行ったりする必要はない。

【0115】

[単位画素131の駆動方法の第2の実施の形態]

次に、図8乃至図10を参照して、固体撮像装置100の単位画素131の駆動方法の第2の実施の形態について説明する。なお、図8は、単位画素131の駆動処理を説明するためのフローチャートである。また、図9は、単位画素131の各部のポテンシャル図である。図9のポテンシャル図は、縦方向がポテンシャルを示し、下方向ほど電子にとってのポテンシャルが低く(電位が高く)なる。さらに、図10は、単位画素131の駆動処理を説明するためのタイミングチャートである。図10の横方向は時間を示し、縦方向は走査方向を示している。

【0116】

なお、この第2の実施の形態では、信号電荷を読み出す前に次の露光が開始される単位画素131と、信号電荷を読み出した後に次の露光が開始される単位画素131の2つに分かれる。図9は、信号電荷を読み出す前に次の露光が開始される単位画素131のポテンシャル図を示している。そして、図9の例では、図8のステップS51の処理前の時刻t0において、単位画素131のフォトダイオード141に不要電荷N0が蓄積され、第2CCD 143のメモリ部174に前のフレームの信号電荷S0が蓄積され、第1CCD 142および浮遊拡散領域145はリセットされ、電荷が排出されているものとする。なお、信号電荷を読み出した後に露光が開始される単位画素131の場合、時刻t0において、第2CCD 143のメモリ部174に前のフレームの信号電荷S0が蓄積されていない状態となる。

【0117】

また、図9では、図5乃至図7と異なり、電荷が転送される過程の図示を省略しており、その説明も適宜省略する。

【0118】

ステップS51において、全画素同時に、フォトダイオード141に蓄積されている不要電荷を第1CCD 142に転送し、信号電荷の蓄積を開始する。

【0119】

具体的には、時刻t1において、全画素同時に、フォトダイオード141に蓄積されている不要電荷N0が第1CCD 142のメモリ部172に転送され、フォトダイオード141において信号電荷S1の蓄積が開始される。この処理は、図10の「全画素リセット」に相当する。

【0120】

ステップS52乃至S55の処理は、全画素リセットの時点で、前のフレームの信号電荷がまだ読み出されていない単位画素131の信号電荷の読み出しを行う処理であり、画素ごとあるいは複数の画素単位で実行される。なお、以下、行ごとに実行する例を示す。すなわち、この例では、ステップS52乃至S55の処理は、画素信号を読み出す対象となる注目行の単位画素131において行われる。

【0121】

ステップS52において、注目行の単位画素131は、図4のステップS4と同様の処理により、浮遊拡散領域145をリセットし、リセットレベル(以下、リセットレベルR0と称する)を読み出す。なお、このとき、注目行の単位画素131の選択トランジスタ147のゲート電極に選択パルスSELが印加され、その状態がステップS55まで継続

10

20

30

40

50

される。

【 0 1 2 2 】

ステップ S 5 3 において、注目行の単位画素 1 3 1 は、前のフレームの信号電荷を浮遊拡散領域 1 4 5 に転送する。

【 0 1 2 3 】

具体的には、時刻 t_3 において、注目行の各単位画素 1 3 1 の第 2 C C D 1 4 3 のメモリ部 1 7 4 に蓄積されている前のフレームの信号電荷 S_0 が、浮遊拡散領域 1 4 5 に転送される。ここで、選択トランジスタ 1 4 7 のゲート電極に選択パルス $S E L$ が印加されているので、信号電荷 S_0 が蓄積されている浮遊拡散領域 1 4 5 の電圧（以下、信号レベル S_0 と称する）を示す画素信号が、増幅トランジスタ 1 4 8 から垂直信号線 1 5 5 に出力される。

10

【 0 1 2 4 】

ステップ S 5 4 において、注目行の単位画素 1 3 1 は、前のフレームの信号電荷を読み出す。すなわち、カラム処理回路 1 1 3 は、垂直信号線 1 5 5 を介して増幅トランジスタ 1 4 8 から供給される画素信号に基づいて、信号レベル S_0 を読み出す。また、カラム処理回路 1 1 3 は、信号レベル S_0 とリセットレベル R_0 の差分をとることにより C D S 処理を行い、信号レベル S_0 を補正する。カラム処理回路 1 1 3 は、補正した信号レベル S_0 を示す画素信号（以下、画素信号 S_0 と称する）を出力回路 1 1 4 に供給する。また、出力回路 1 1 4 は、画素信号 S_0 に対して種々の信号処理を行ったり、画素信号 S_0 に基づいて、外部に出力する出力信号を生成する処理を行ったりする。

20

【 0 1 2 5 】

ステップ S 5 5 において、注目行の単位画素 1 3 1 は、浮遊拡散領域 1 4 5 をリセットし、前のフレームの信号電荷を排出する。

【 0 1 2 6 】

具体的には、時刻 t_4 において、リセットトランジスタ 1 4 6 のゲート電極にリセットパルス $R S T$ が印加され、浮遊拡散領域 1 4 5 がリセットされ、浮遊拡散領域 1 4 5 から信号電荷 S_0 が排出される。また、選択トランジスタ 1 4 7 のゲート電極への選択パルス $S E L$ の印加が停止される。

【 0 1 2 7 】

ステップ S 5 6 において、制御回路 1 1 5 は、前のフレームの信号電荷を全て読み出したか否かを判定する。前のフレームの信号電荷をまだ全て読み出していないと判定された場合、処理はステップ S 5 2 に戻る。その後、ステップ S 5 6 において、前のフレームの信号電荷を全て読み出したと判定されるまで、ステップ S 5 2 乃至 S 5 6 の処理が繰返し実行される。これにより、前のフレームの信号電荷 S_0 がまだ読み出されていない行について、1 行ずつ順番に各単位画素 1 3 1 の信号電荷 S_0 に基づく画素信号 S_0 が読み出される。

30

【 0 1 2 8 】

一方、ステップ S 5 6 において、前のフレームの信号電荷を全て読み出したと判定された場合、処理はステップ S 5 7 に進む。

【 0 1 2 9 】

ステップ S 5 7 において、制御回路 1 1 5 は、露光時間が経過したか否かを判定する。具体的には、例えば、制御回路 1 1 5 は、時刻 t_1 から所定の露光時間 T が経過したか否かの判定処理を所定の間隔で繰返し、時刻 t_1 から所定の露光時間 T が経過したと判定した場合、処理はステップ S 5 8 に進む。

40

【 0 1 3 0 】

ステップ S 5 8 において、全画素同時に、不要電荷を浮遊拡散領域 1 4 5 に転送し、現在のフレームの信号電荷を第 2 C C D 1 4 3 に転送する。

【 0 1 3 1 】

具体的には、時刻 t_1 から所定の露光時間 T が経過した時刻 t_5 において、第 1 C C D 1 4 2 のメモリ部 1 7 2 に蓄積されている不要電荷 N_0 が浮遊拡散領域 1 4 5 に転送され

50

る。また、フォトダイオード 141 に蓄積されている現在のフレームの信号電荷 S1 が第 2 CCD 143 のメモリ部 174 に転送される。従って、時刻 t1 から時刻 t5 までが、信号電荷 S1 を蓄積するための露光期間（以下、露光期間 T と称する）となる。なお、この処理は、図 10 の「全画素同時に CCD へ電荷転送」に相当する。

【0132】

ステップ S59 乃至 S62 の処理は、現在のフレームの信号電荷の読み出しを行う処理であり、画素ごとあるいは複数の画素単位で実行される。なお、以下、行ごとに実行する例を示す。すなわち、この例では、ステップ S59 乃至 S62 の処理は、画素信号を読み出す対象となる注目行の単位画素 131 において行われる。

【0133】

ステップ S59 において、注目行の単位画素 131 は、図 4 のステップ S4 と同様の処理により、浮遊拡散領域 145 をリセットし、リセットレベル（以下、リセットレベル R1 と称する）を読み出す。このとき、浮遊拡散領域 145 から不要電荷 N0 が排出される。また、このとき、注目行の単位画素 131 の選択トランジスタ 147 のゲート電極に選択パルス SEL が印加され、その状態がステップ S62 まで継続される。

【0134】

ステップ S60 において、注目行の単位画素 131 は、ステップ S53 と同様の処理により、現在のフレームの信号電荷 S1 を、第 2 CCD 142 のメモリ部 174 から浮遊拡散領域 145 に転送する。ここで、選択トランジスタ 147 のゲート電極に選択パルス SEL が印加されているので、信号電荷 S1 が蓄積されている浮遊拡散領域 145 の電圧（以下、信号レベル S1 と称する）を示す画素信号が、増幅トランジスタ 148 から垂直信号線 155 に出力される。

【0135】

ステップ S61 において、注目行の単位画素 131 は、現在のフレームの信号電荷を読み出す。すなわち、カラム処理回路 113 は、垂直信号線 155 を介して増幅トランジスタ 148 から供給される画素信号に基づいて、信号レベル S1 を読み出す。また、カラム処理回路 113 は、信号レベル S1 とリセットレベル R1 の差分をとることにより CDS 処理を行い、信号レベル S1 を補正する。カラム処理回路 113 は、補正した信号レベル S1 を示す画素信号（以下、画素信号 S1 と称する）を出力回路 114 に供給する。また、出力回路 114 は、画素信号 S1 に対して種々の信号処理を行ったり、画素信号 S1 に基づいて、外部に出力する出力信号を生成する処理を行ったりする。

【0136】

ステップ S62 において、注目行の単位画素 131 は、ステップ S55 と同様の処理により、浮遊拡散領域 145 をリセットし、現在のフレームの信号電荷 S1 を排出し、選択トランジスタ 147 のゲート電極への選択パルス SEL の印加を停止する。

【0137】

ステップ S63 において、制御回路 115 は、次の露光を開始するタイミングであるかを判定する。まだ次の露光を開始するタイミングでないと判定された場合、処理はステップ S59 に戻る。その後、ステップ S63 において、次の露光を開始するタイミングであると判定されるまで、ステップ S59 乃至 S63 の処理が繰返し実行される。これにより、1 行ずつ順番に各単位画素 131 の信号電荷 S1 に基づく画素信号が読み出される。

【0138】

一方、ステップ S63 において、次のフレームの露光を開始するタイミングであると判定された場合、処理はステップ S51 に戻り、ステップ S51 以降の処理が実行される。すなわち、読み出し処理の実行中に、次のフレームの露光が開始され、次のフレームの信号電荷を蓄積する処理が開始される。

【0139】

以上のようにして、第 1 CCD 142 と第 2 CCD 143 の 2 つの CCD を設けることにより、図 10 に示されるように、信号電荷を 1 行ずつ読み出す処理と並行して、全画素

10

20

30

40

50

同時にフォトダイオード141をリセットし、次のフレームの露光を開始することができる。また、全画素の露光期間を合わせることができる。すなわち、グローバルシャッタと1フレーム内の任意の露光時間を両立させた動画撮影が可能になる。

【0140】

また、図10に示されるように、フォトダイオード141に蓄積された信号電荷が第2CCD143のメモリ部174に転送されてから、すぐに信号電荷の読み出しが行われる。これにより、メモリ部174に信号電荷を蓄積する時間を短縮することができる。その結果、例えば、反射や回折などでゲート電極173Aの下部に光が入射することにより発生した電荷が、メモリ部174に漏れ込み、信号電荷S1に加算されることによるノイズ量を低減することができる。一方、特許文献2に記載の発明では、フォトダイオードに蓄積された信号電荷を転送した後、不要電荷を電荷排出部に排出してから、信号電荷の読み出しが行われるため、メモリ部に信号電荷を蓄積する時間が長くなる。

10

【0141】

また、単位画素131の駆動方法の第1の実施の形態と同様に、不要信号を、第1CCD142および第2CCD143を介して浮遊拡散領域145に転送してから排出するので、フォトダイオード141の不純物分布の形成が容易になる。また、フォトダイオード141の不要電荷を排出するために、専用のトランジスタを設けたり、専用のパルス信号を供給する制御を行ったりする必要がない。

【0142】

なお、全画素リセットを行って露光を開始するタイミングは、1行分の走査期間を単位として、1フレームの任意の位置に調整可能であり、例えば、被写体の輝度等に応じて露光時間を調整することが可能である。

20

【0143】

<2. 変形例>

なお、以上の説明では、CCDを2段設ける例を示したが、3段以上設けるようにしてもよい。例えば、CCDを3段設けて、露光時間が異なる3つの信号電荷を各CCDに蓄積するようにすることにより、高感度、中程度の感度、低感度の画素信号を得ることができ、さらにダイナミックレンジを拡大することができる。なお、この場合、3つの連続する露光期間において、後の露光期間ほど時間が短くするのが望ましい。

【0144】

また、例えば、CCDを3段設けることにより、単位画素131の駆動方法の第1の実施の形態と第2の実施の形態を組み合わせることが可能である。具体的には、例えば、1フレーム期間を3つの期間に分割して露光を行い、不要電荷、露光時間が長い高感度の信号電荷、露光時間が短い低感度の信号電荷を各CCDに蓄積することができる。これにより、グローバルシャッタと1フレーム内の任意の露光時間を両立させた動画撮影を行うとともに、ダイナミックレンジの拡大も可能になる。

30

【0145】

さらに、以上の説明では、フォトダイオード141から溢れた電荷をN型基板181に排出する例を示したが、フォトダイオード141の横に電荷排出部を設けて、電荷排出部に排出するようにしたり、その排出量を制御したりするようにしてもよい。ただし、上述したように、フォトダイオード141に蓄積された電荷を電荷排出部に完全転送できるようにする必要はない。

40

【0146】

また、以上の説明では、各CCDのゲート電極を1枚で構成する例を示したが、転送ゲート用とメモリ部用で2枚に分けて設けるようにしてもよい。

【0147】

さらに、本実施の形態での全画素とは、画像に現れる部分の画素の全てということであり、ダミー画素などは除外される。また、時間差や画像の歪みが問題にならない程度に十分小さければ、全画素同時の動作の代わりに複数行(例えば、数十行)ずつなどで高速に走査するもの等も含まれる。さらに、本発明の実施の形態においては、画像に現れる全画

50

素に限らず、所定の複数行に対してグローバルシャッタ動作を適用するようにすることも可能である。

【0148】

また、以上の説明では、図4のステップS1において、フォトダイオード141に蓄積されている不要電荷N0を、浮遊拡散領域145まで転送してすぐに排出する例を示したが、必ずしもすぐに排出しなくてもよい。すなわち、信号電荷S1の転送および蓄積の邪魔にならない範囲で、不要電荷N0を、第1CCD142のメモリ部172、第2CCD143のメモリ部174、または、浮遊拡散領域145にしばらく蓄積してから排出するようにすることが可能である。

【0149】

さらに、以上の説明では、図8のステップS59において、リセットレベルR1を読み出すときに不要電荷N0を浮遊拡散領域145から排出する例を示したが、事前に排出しておくようにすることも可能である。より具体的には、時刻t4において信号電荷S0が浮遊拡散領域145から排出されてから、リセットレベルR1を読み出す前までの任意のタイミングで、事前に不要電荷N0を排出しておくようにすることも可能である。

【0150】

また、以上に示した単位画素131におけるデバイス構造の導電型は一例に過ぎず、N型、P型が逆でも構わない。

【0151】

さらに、本発明は、固体撮像装置への適用に限られるものではない。即ち、本発明は、デジタルスチルカメラやビデオカメラ等の撮像装置や、撮像機能を有する携帯端末装置や、画像読取部に固体撮像装置を用いる複写機など、画像取込部(光電変換部)に固体撮像装置を用いる電子機器全般に対して適用可能である。固体撮像装置は、ワンチップとして形成された形態であってもよいし、撮像部と信号処理部または光学系とがまとめてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。

【0152】

[本発明を適用した電子機器の構成例]

図11は、本発明を適用した電子機器としての、撮像装置の構成例を示すブロック図である。

【0153】

図11の撮像装置300は、レンズ群などからなる光学部301、上述した単位画素131の各構成が採用される固体撮像素子(撮像デバイス)302、およびカメラ信号処理回路であるDSP(Digital Signal Processor)回路303を備える。また、撮像装置300は、フレームメモリ304、表示部305、記録部306、操作部307、電源部308、およびCPU309も備える。DSP回路303、フレームメモリ304、表示部305、記録部306、操作部307、電源部308、およびCPU309は、バスライン310を介して相互に接続されている。

【0154】

光学部301は、被写体からの入射光(像光)を取り込んで固体撮像素子302の撮像面上に結像する。固体撮像素子302は、光学部301によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。この固体撮像素子302として、上述した実施の形態に係る固体撮像装置100等の固体撮像素子、即ちグローバル露光によって歪みのない撮像を実現できる固体撮像素子を用いることができる。

【0155】

表示部305は、例えば、液晶パネルや有機EL(electro luminescence)パネル等のパネル型表示装置からなり、固体撮像素子302で撮像された動画または静止画を表示する。記録部306は、固体撮像素子302で撮像された動画または静止画を、ビデオテープやDVD(Digital Versatile Disk)等の記録媒体に記録する。

【0156】

操作部307は、ユーザによる操作の下に、撮像装置300が持つ様々な機能について

10

20

30

40

50

操作指令を発する。電源部308は、DSP回路303、フレームメモリ304、表示部305、記録部306および操作部307の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。CPU309は、撮像装置300全体の動作を制御する。

【0157】

上述したように、固体撮像素子302として、上述した実施の形態に係る固体撮像装置100を用いることで、高いS/Nを確保するとともに、露光期間の面内の同時性を確保しながらダイナミックレンジを拡大することができ、または、高いS/Nを確保するとともに、面内の同時性と1フレーム内の任意の露光時間を両立させた動画を得ることができる。従って、ビデオカメラやデジタルスチルカメラ、さらには携帯電話機等のモバイル機器向けカメラモジュールなどの撮像装置300においても、撮像画像の高画質化を図ることができる。

10

【0158】

また、上述した実施形態においては、可視光の光量に応じた信号電荷を物理量として検知する単位画素が行列状に配置されてなるCMOSイメージセンサに適用した場合を例に挙げて説明した。しかしながら、本発明はCMOSイメージセンサへの適用に限られるものではなく、画素アレイ部の画素列ごとにカラム処理部を配置してなるカラム方式の固体撮像素子全般に対して適用可能である。

【0159】

また、本発明は、可視光の入射光量の分布を検知して画像として撮像する固体撮像素子への適用に限らず、赤外線やX線、あるいは粒子等の入射量の分布を画像として撮像する固体撮像素子や、広義の意味として、圧力や静電容量など、他の物理量の分布を電気信号に変え時間積分して画像として撮像する指紋検出センサ等の固体撮像素子（物理量分布検知装置）全般に対して適用可能である。

20

【0160】

なお、本明細書において、フローチャートに記述されたステップは、記載された順序に沿って時系列的に行われる場合はもちろん、必ずしも時系列的に処理されなくとも、並列に、あるいは呼び出しが行われたとき等の必要なタイミングで実行されてもよい。

【0161】

本発明の実施の形態は、上述した実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能である。

30

【符号の説明】

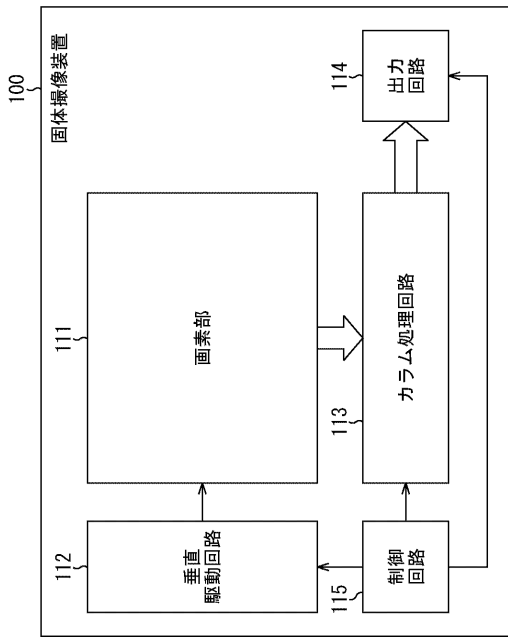
【0162】

100 固体撮像装置, 111 画素部, 112 垂直駆動回路, 113 カラム処理回路, 114 出力回路, 115 制御回路, 131 単位画素, 141 フォトダイオード, 142 第1CCD, 143 第2CCD, 144 転送ゲート, 144A ゲート電極, 145 浮遊拡散領域, 146 リセットトランジスタ, 147 選択トランジスタ, 148 増幅トランジスタ, 171 第1CCDゲート, 171A ゲート電極, 172 メモリ部, 173 第2CCDゲート, 173A ゲート電極, 174 メモリ部, 300 撮像装置, 302 固体撮像素子

40

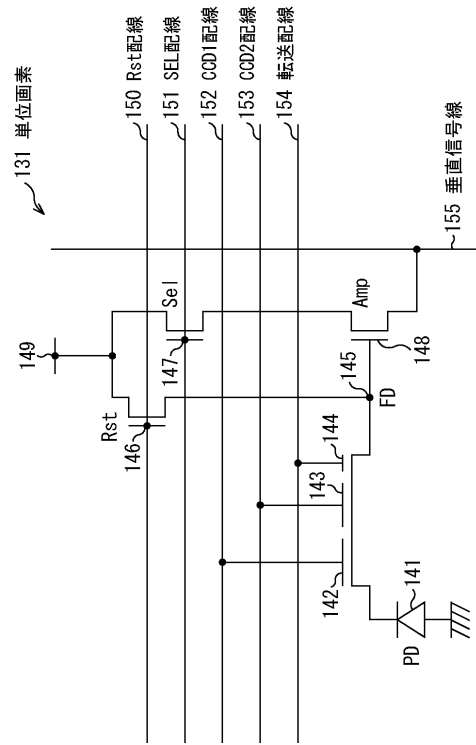
【図1】

図1



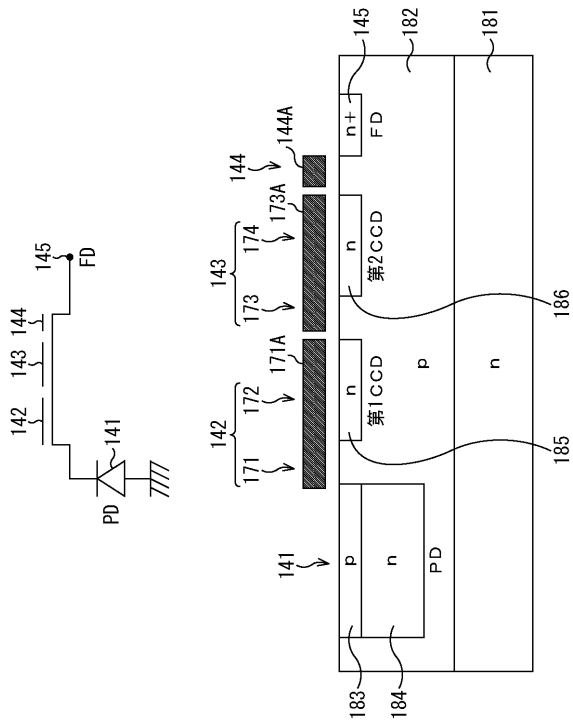
【図2】

図2



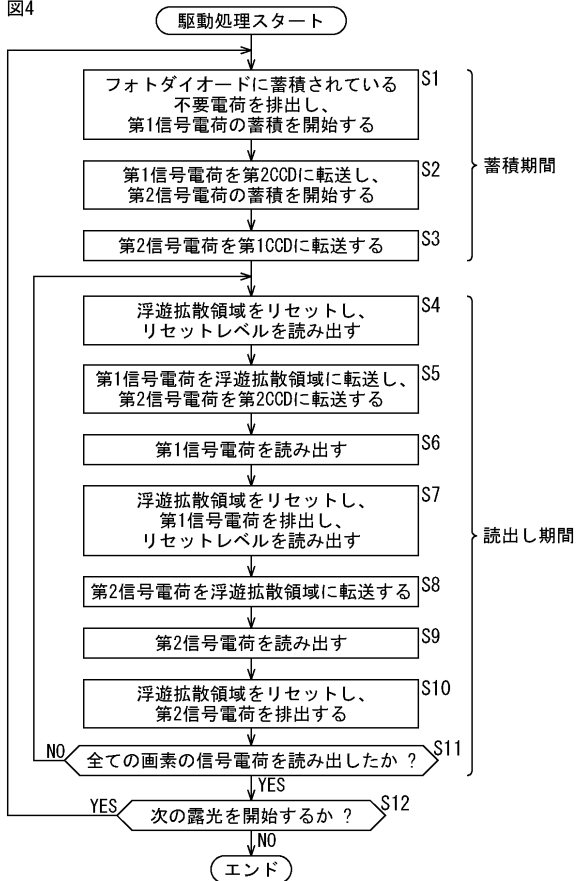
【図3】

図3



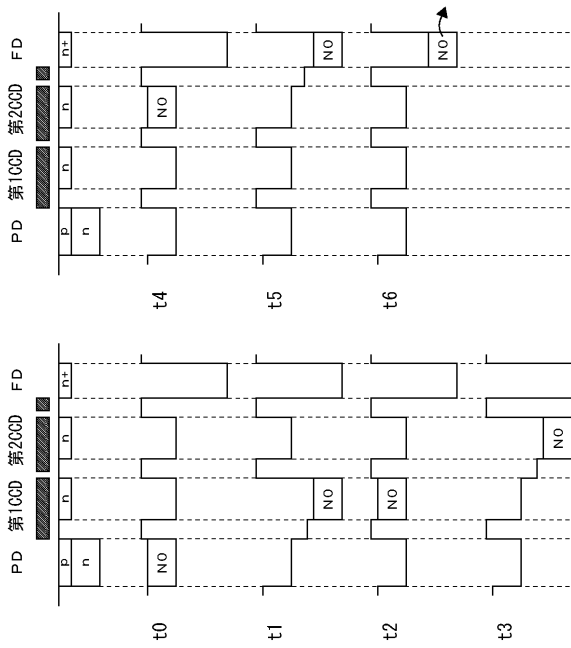
【図4】

図4



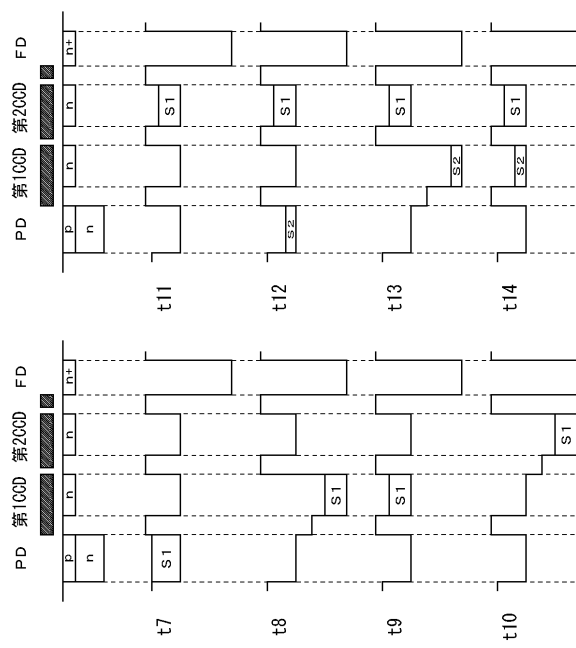
【図5】

図5



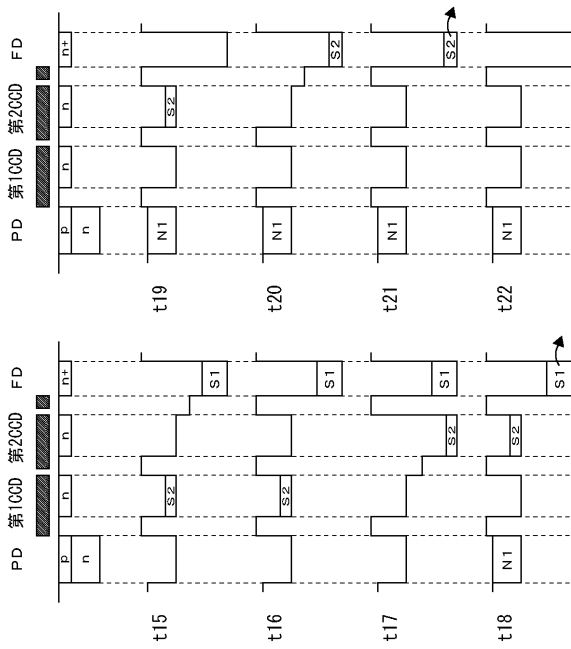
【図6】

図6



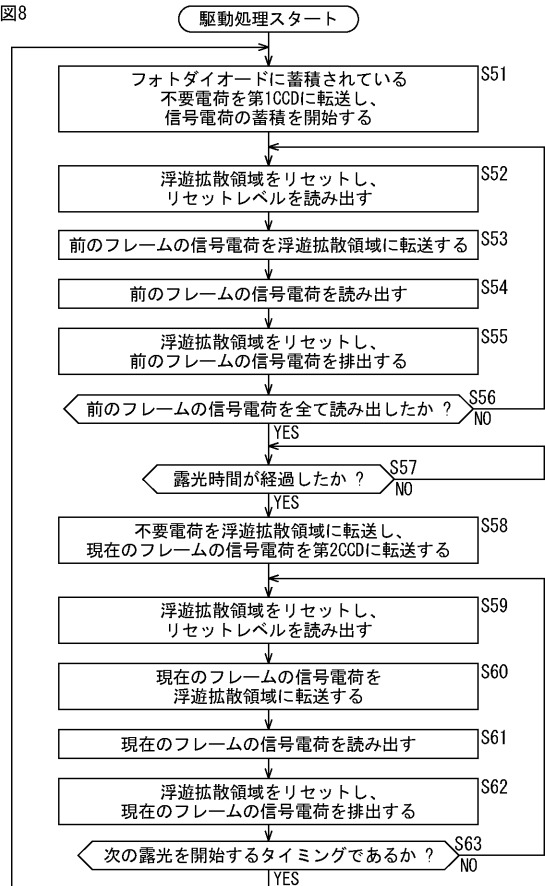
【図7】

図7

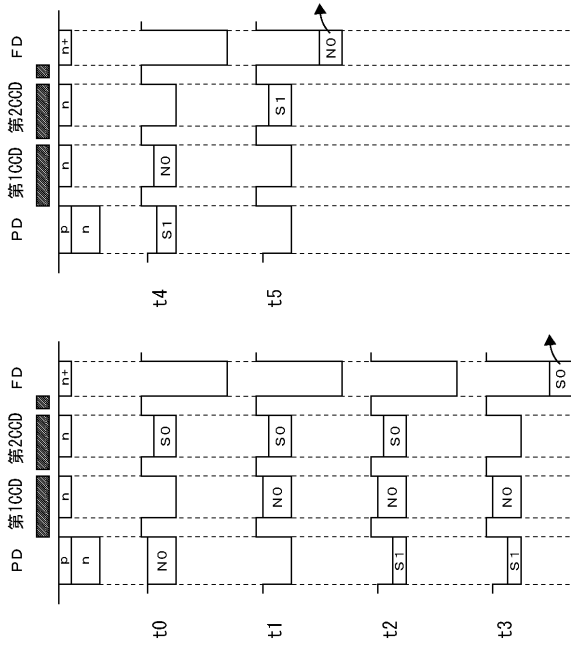


【図8】

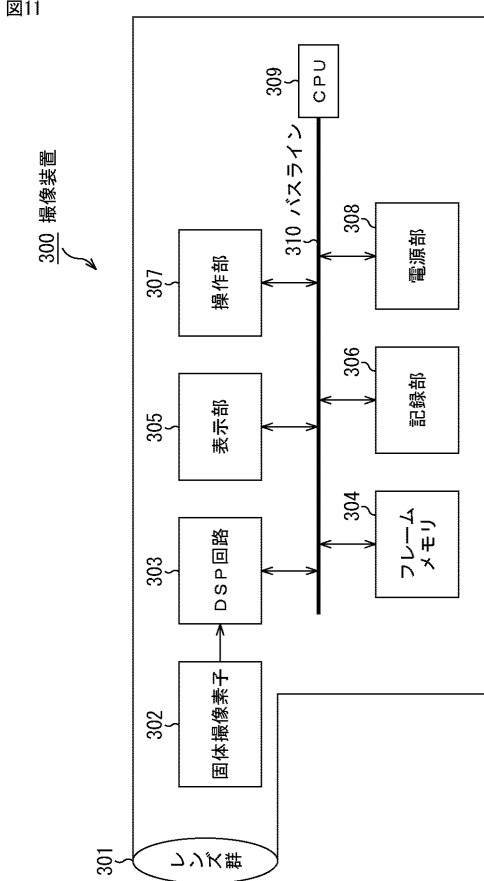
図8



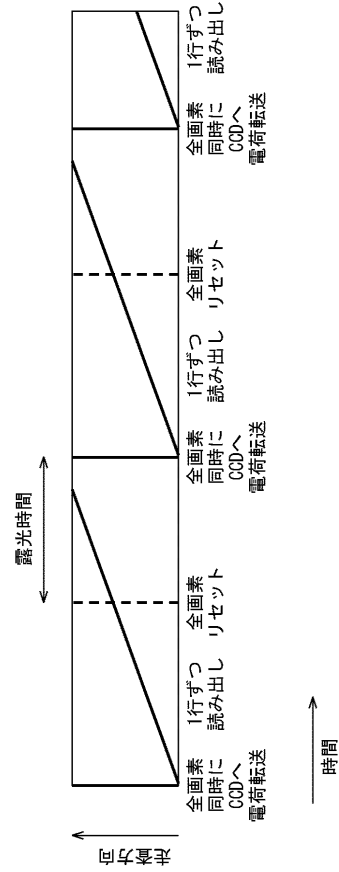
【図9】



【図11】



【図10】



フロントページの続き

- (56)参考文献 特開平10-322599(JP,A)
特開2000-023044(JP,A)
特開2004-282552(JP,A)
特開2009-049870(JP,A)
特開2009-296574(JP,A)
特開2005-175392(JP,A)
米国特許出願公開第2005/0219884(US,A1)
特開2009-170866(JP,A)
特開2004-140149(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378
H01L 21/339
H01L 27/14 - 27/148
H01L 29/762