

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-545949

(P2008-545949A)

(43) 公表日 平成20年12月18日(2008.12.18)

(51) Int.Cl.	F I	テーマコード(参考)
GO 1 R 31/28 (2006.01)	GO 1 R 31/28 M	2 G O 1 1
GO 1 R 1/06 (2006.01)	GO 1 R 1/06 E	2 G 1 3 2

審査請求 未請求 予備審査請求 未請求 (全 18 頁)

(21) 出願番号 特願2008-503043 (P2008-503043)
 (86) (22) 出願日 平成18年3月16日 (2006. 3. 16)
 (85) 翻訳文提出日 平成19年10月17日 (2007. 10. 17)
 (86) 国際出願番号 PCT/US2006/009575
 (87) 国際公開番号 W02006/102006
 (87) 国際公開日 平成18年9月28日 (2006. 9. 28)
 (31) 優先権主張番号 60/594, 248
 (32) 優先日 平成17年3月22日 (2005. 3. 22)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 11/306, 186
 (32) 優先日 平成17年12月19日 (2005. 12. 19)
 (33) 優先権主張国 米国 (US)

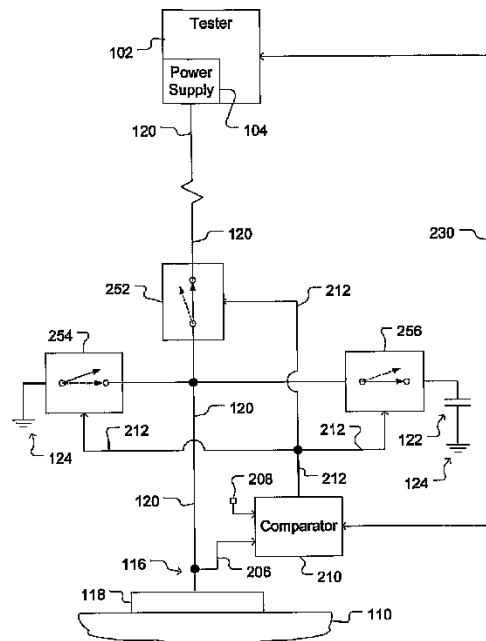
(71) 出願人 505377474
 フォームファクター, インコーポレイテッド
 アメリカ合衆国 カリフォルニア 945
 51, リバーモア, サウスフロント
 ロード 7005
 (74) 代理人 100078282
 弁理士 山本 秀策
 (74) 代理人 100062409
 弁理士 安村 高明
 (74) 代理人 100113413
 弁理士 森下 夏樹

最終頁に続く

(54) 【発明の名称】 電圧故障検出保護

(57) 【要約】

故障検出保護回路は、テストされている電子デバイスに電力を供給する電力線に接続され得る比較回路(例えば、コンパレータまたは検出器)を含み得る。比較回路は、電力線がアースにショートされる故障を検出するように構成され得る。例えば、テストされている電子デバイスは、該デバイスの電力端子がアースにショートされる故障を有し得る。このような故障を検出すると、比較回路は、1つ以上のスイッチを作動し、該スイッチは、電力線上のコンデンサまたは他のエネルギーストレージデバイスをアースに迂回させる。比較回路は、代替的にまたはさらに1つ以上のスイッチを作動し、該スイッチは、テスト下の電子デバイスに電力を供給する電源を、該電子デバイスに接触するプローブから接続解除し得る。



【特許請求の範囲】**【請求項 1】**

テスト下の半導体デバイスにおける故障を検出し、該故障に応答する方法であって、該方法は、

テスト下の該半導体デバイスに電氣的に接続された電力線の少なくとも 1 つの電氣的特性を、該故障の表示についてモニタすることと、

該少なくとも 1 つの電氣的特性から故障状態が存在するかどうかを決定することと、

該故障状態が存在すると決定することに応答して、該故障によって影響されるテスト下の該半導体デバイスの端子と電氣的に接続するプローブから電力を迂回させることであって、該迂回させることは、該電力線に電力を供給する電源と比べて該プローブのすぐ近くで生じる、ことと

を包含する、方法。

【請求項 2】

前記電力線に電氣的に接続されたコンデンサを提供することをさらに包含する、請求項 1 に記載の方法。

【請求項 3】

前記迂回させることは、前記コンデンサから前記プローブを接続解除すること、前記電源から前記プローブを接続解除すること、または前記プローブをアースに接続することのうち少なくとも 1 つを包含する、請求項 2 に記載の方法。

【請求項 4】

前記迂回させることは、前記コンデンサから前記プローブを接続解除することを包含する、請求項 3 に記載の方法。

【請求項 5】

前記迂回させることは、前記電源から前記プローブを接続解除することを包含する、請求項 3 に記載の方法。

【請求項 6】

前記迂回させることは、前記コンデンサから前記プローブを接続解除することと、前記電源から該プローブを接続解除することとを包含する、請求項 3 に記載の方法。

【請求項 7】

前記迂回させることは、前記プローブをアースに接続することを包含する、請求項 3 に記載の方法。

【請求項 8】

前記プローブは、前記半導体デバイスの複数の端子と接触するように構成されたプローブカードアセンブリの複数のプローブのうち 1 つであり、

前記モニタすることは、該プローブカードアセンブリ上に配置された前記電力線の一部をモニタすることを包含する、

請求項 3 に記載の方法。

【請求項 9】

前記決定することは、前記電力線上の電圧を基準電圧と比較することを包含する、請求項 8 に記載の方法。

【請求項 10】

前記故障はアースへのショートである、請求項 9 に記載の方法。

【請求項 11】

電子デバイスをテストすることをさらに包含する、請求項 1 に記載の方法。

【請求項 12】

前記モニタすることは、前記電力線上の電圧をモニタすることを包含する、請求項 1 に記載の方法。

【請求項 13】

前記電源は、前記電力線の第一の端部に接続され、前記プローブは該電力線の第二の端部に接続され、前記モニタすることは、該電源と比べて該プローブのすぐ近くの該電力線

10

20

30

40

50

上の位置において、該電力線上の電圧をモニタすることを包含する、請求項 1 に記載の方法。

【請求項 1 4】

前記モニタすることは、電力面上の複数の位置において、前記少なくとも 1 つの電気的特性をモニタすることを包含し、該電力面は、前記電力線を介して電源に電氣的に接続され、複数のプローブが、電力線に電氣的に接続され、複数の電子デバイスの複数の端子に接触するように配置される、請求項 1 に記載の方法。

【請求項 1 5】

前記モニタすることは、前記電力面上の少なくとも 1 組の位置の間の電圧の差が、所定の閾値を超えるかどうかを決定することをさらに包含する、請求項 1 4 に記載の方法。

10

【請求項 1 6】

電子装置であって、
導電性のラインと、
該ラインに電氣的に接続され、電子デバイスの電力端子に接触するように構成されたプローブと、
該電力端子における故障を検出する検出手段と、
該検出手段によって検出された故障から、該プローブを保護する保護手段とを備えている、装置。

【請求項 1 7】

前記ラインに電氣的に接続されたコンデンサをさらに備えている、請求項 1 6 に記載の装置。

20

【請求項 1 8】

前記保護手段は、前記コンデンサから前記プローブを接続解除すること、前記ラインに接続された電源から該プローブを接続解除すること、または該プローブをアースに接続することのうちの少なくとも 1 つによって、故障から該プローブを保護する、請求項 1 7 に記載の装置。

【請求項 1 9】

前記保護手段は、前記コンデンサから前記プローブを接続解除することによって、故障から該プローブを保護する、請求項 1 8 に記載の装置。

【請求項 2 0】

前記保護手段は、前記電源から前記プローブを接続解除することによって、故障から該プローブを保護する、請求項 1 8 に記載の装置。

30

【請求項 2 1】

前記保護手段は、前記コンデンサから前記プローブを接続解除することと、前記電源から該プローブを接続解除することとによって、故障から該プローブを保護する、請求項 1 8 に記載の装置。

【請求項 2 2】

前記保護手段は、前記プローブをアースに接続することによって、故障から該プローブを保護する、請求項 1 8 に記載の装置。

【請求項 2 3】

電子デバイスの複数の端子に接触するように構成された複数のプローブを備えているプローブカードアセンブリをさらに備え、前記導電性のラインおよび検出手段は、該プローブカードアセンブリ上に配置される、請求項 1 8 に記載の装置。

40

【請求項 2 4】

前記保護手段は、前記プローブカードアセンブリ上に配置されている、請求項 2 3 に記載の装置。

【請求項 2 5】

前記プローブカードアセンブリは、前記プローブが取り付けられるプローブ基板を備え、
前記検出手段は、該プローブ基板上に配置されている、

50

請求項 2 3 に記載の装置。

【請求項 2 6】

前記保護手段は、前記プローブ基板上に配置される、請求項 2 5 に記載の装置。

【請求項 2 7】

前記検出手段は、前記ライン上の電圧を基準電圧と比較する、請求項 2 3 に記載の装置。

【請求項 2 8】

前記基準電圧は、前記電力端子におけるアースへのショートに対応する、請求項 2 7 に記載の装置。

【請求項 2 9】

前記導電性のラインと電氣的に接続された電力面と、
該電力面を介して該ラインと電氣的に接続され、複数の電子デバイスの電力端子と接触するように構成された複数のプローブと

をさらに備え、

前記検出手段は、該面をモニタして、該電力端子のうちの 1 つにおける故障を検出する、請求項 1 6 に記載の装置。

【請求項 3 0】

前記検出手段は、前記電力面上の複数の点からサンプリングされた電圧を比較する、請求項 2 9 に記載の装置。

【請求項 3 1】

電子装置であって、

導電性のラインと、

該ラインに電氣的に接続され、電子デバイスの電力端子に接触するように構成されたプローブと、

該ラインに電氣的に接続されたコンデンサと、

該ライン上の電圧を基準電圧と比較するように構成された比較回路と、

該比較回路の出力によって作動され、該コンデンサから該プローブを接続解除すること、該ラインに電力を供給する電源から該プローブを接続解除すること、または該プローブをアースに接続することのうちの少なくとも 1 つを行うように構成されたスイッチとを備える、装置。

【請求項 3 2】

電子デバイスの複数の端子と接触するように構成された複数のプローブを備えているプローブカードアセンブリをさらに備え、前記導電性のラインおよび前記比較回路は、該プローブカードアセンブリ上に配置される、請求項 3 1 に記載の装置。

【請求項 3 3】

前記スイッチは、前記プローブカードアセンブリ上に配置されている、請求項 3 2 に記載の装置。

【請求項 3 4】

前記プローブカードアセンブリは、前記プローブが取り付けられるプローブ基板を備え、

前記比較回路は、該プローブ基板上に配置されている、

請求項 3 2 に記載の装置。

【請求項 3 5】

前記スイッチは、前記プローブ基板上に配置されている、請求項 3 4 に記載の装置。

【請求項 3 6】

テスト下の半導体デバイスにおいて故障を検出し、該故障に応答する方法であって、該方法は、

テスト下の該半導体デバイスに電氣的に接続された電力線の少なくとも 1 つの電氣的特性を、該故障の表示についてモニタすることと、

該少なくとも 1 つの電氣的特性から、故障状態が存在するかどうかを決定することと、

10

20

30

40

50

該故障状態が存在することを決定することに応答して、
 該故障と電氣的に接するプローブから電力を迂回させることと、
 該電力線に電力を供給する電源をオフにすることと
 を包含する、方法。

【請求項 37】

前記迂回させることは、前記電源から前記プローブを接続解除することを包含する、請求項 36 に記載の方法。

【請求項 38】

前記迂回させることは、前記プローブをアースに接続することを包含する、請求項 36 に記載の方法。

10

【請求項 39】

前記プローブは、前記半導体デバイスの複数の端子と接触するように構成されたプローブカードアセンブリの複数のプローブのうちの 1 つであり、

前記モニタすることは、該プローブカードアセンブリ上に配置された前記電力線の一部をモニタすることを包含する、
 請求項 36 に記載の方法。

【請求項 40】

前記決定することは、前記電力線上の電圧を基準電圧と比較することを包含する、請求項 39 に記載の方法。

【請求項 41】

前記故障は、アースへのショートである、請求項 39 に記載の方法。

20

【請求項 42】

前記迂回させることは、前記プローブから前記電力線に電氣的に接続されたコンデンサからの放電を迂回させることを包含する、請求項 36 に記載の方法。

【請求項 43】

前記モニタすることは、電力面上の複数の位置において少なくとも 1 つの電氣的特性をモニタすることを包含し、該電力面は、前記電力線を介して電源に電氣的に接続され、複数のプローブは、該電力面に電氣的に接続され、複数の電子デバイスの複数の端子に接触するように配置される、請求項 36 に記載の方法。

【請求項 44】

前記モニタすることは、前記面上の少なくとも 1 組の位置の間の電圧の差が、所定の閾値を超えるかどうかを決定することをさらに包含する、請求項 43 に記載の方法。

30

【発明の詳細な説明】

【背景技術】

【0001】

図 1 A は、電子デバイス 110 をテストする例示的なテストシステム 100 の簡略化された図を示す。テスト 102 は、テストデータを生成し、該データは、通信リンク 106 を介しインタフェース装置 108 に書き込まれ、インタフェース装置 108 は、図 1 A に示されるようにテスト下の電子デバイス 110 の端子 114 と接触するプローブ 112 に対する接続（図示されない）を提供する。電子デバイス 110 によって生成された応答データは、プローブ 112 とインタフェース装置 108 と通信リンク 106 とを介して、テスト 102 に返される。通信リンク 106、インタフェース装置 108 およびプローブ 112 は、テスト 102 とテスト下の電子デバイス 110 との間に複数の通信チャネルを提供する。当然、他のデバイスがシステム 100 に含まれ得る。例えば、テストデータおよび応答データを、処理し、および/またはルートするデバイスは、通信リンク 106 とインタフェース装置 108 との間に配置され得る。

40

【0002】

インタフェース装置 108 は、テスト下の電子デバイス 110 と接触するプローブカード装置であり得る。一般的に電力が電子デバイス 110 に供給されなければならない。図 1 A に示されるように、電源 104 は、テスト 102 の一部であり、電源 104 からの電

50

力は、通信リンク 106、インタフェース装置 108 および電力プローブ 116 によって形成される通信チャンネルのうちの 1 つを介して、電子デバイス 110 の電力端子 118 に供給される。

【0003】

図 1 B は、電源 104 から、テストされている電子デバイス 110 の電力端子 118 までの 1 本の電力線 120 の概略図を示す。電力線 120 は、テストされている電子デバイス 110 までの 1 つの通信チャンネルを表し、従って、通信リンク 106、インタフェース装置 108 および電力プローブ 116 の一部分を備えている。図 1 B に示されるように、バイパスコンデンサ 122 は、しばしば、電力線 120 とアース 124 との間を接続して、電力線 120 上のノイズをフィルタする。

10

【0004】

時折、テストされている電子デバイス 110 は、電力が電子デバイス 110 においてアースにショートされるという故障を有する。このような状態は一般的に、電源 104 から大きな電流サージを引き起こす。電源が、このような故障の検出の際に、電源 104 を自動的にオフにする過電流保護を含み得る場合でさえも、電源 104 内の過電流保護回路網（図示されない）は、電流サージが電力線 120 を進行する前に、遅延および電力線 120 のインダクタンスの双方によって、電源 104 をオフにすることができないことがあり得る。十分に大きい場合には、このような電流サージは、インタフェース装置 108 または電力プローブ 116 を損傷し得る。実際、プローブ 116 は、このような損傷を特に受けやすい。さらに、電源 104 内の過電流保護回路網（図示されない）が、電流サージを防ぐことに間に合って、電源 104 をオフにすることが可能である場合にも、バイパスコンデンサ 122 が、素早く放電する可能性があり、電源プローブ 116 を通る結果として生じる電流が、プローブ 116 を損傷し得る。

20

【発明の開示】

【課題を解決するための手段】

【0005】

例示的な実施形態において、比較回路（例えば、コンパレータまたは検出器）は、テストされている電子デバイスに電力を供給する電力線に接続され得る。比較回路は、電力線がアースにショートされ得る故障を検出するように構成され得る。例えば、テストされている電子デバイスは、その電力端子がアースにショートされる故障を有し得る。このような故障の検出の際に、比較回路は、アースに迂回させるか、あるいはテストされている電子デバイスと接触するプローブからコンデンサまたは他のエネルギーストレージデバイスを接続解除する、1 つ以上のスイッチを作動し得る。比較回路は、代替的に、または追加的に、電子デバイスに電力を供給する電源を電子デバイスと接触するプローブから接続解除する 1 つ以上のスイッチを作動する。

30

【発明を実施するための最良の形態】

【0006】

本明細書は、本発明の例示的な実施形態および適用を記載する。しかしながら、本発明は、これらの例示的な実施形態および適用、あるいは該例示的な実施形態および適用が動作する、または本明細書に記載される方法に限定されない。

40

【0007】

図 2 は、本発明の一部の実施形態に従った例示的な故障検出保護回路を含み得る電力線 120 およびバイパスコンデンサ 122 の概略図を図示する。上記されるように、電力線 120 は、テスト 102 の電源 104 から、テストされている電子デバイス 110 の電力端子 118（部分図のみ示される）までの電力線であり得る。さらに上記されるように、バイパスコンデンサ 122 は、電力線 120 とアース 124 との間で接続され得、電力線 120 に対するノイズフィルタとして機能し得る。

【0008】

図 2 に示される例示的な故障検出隔離回路は、コンパレータ 210 と、3 つのスイッチ 252、254、256 を含み得る。電子デバイス 110 をテストするために、スイッチ

50

252は閉じられ得、結果として電力線120が接続され得、電源104からテストされている電子デバイス110の電力端子118まで電力を供給し得る。スイッチ256は閉じられ得、バイパスコンデンサ122を電力線120と接続する。スイッチ254は、開いたままであり得る。

【0009】

コンパレータ210は、2つの入力206、208を含み得る。一方の入力206は、好ましくは図2に示されるようにプローブ116の近く（これは電力線120の端部であり得る）で、電力線120に接続され得る。もう一方の入力208は、基準電圧（図示されない）に接続され得る。電子デバイス110上の故障が電力端子118をアースにショートさせる場合には、電力線120上の電圧は、故障のためにアースに向かって降下する。入力208に印加される基準電圧は、電力端子118がアースにショートされるこのような故障を表す低電圧に対応するように設定され得る。入力208に印加される基準電圧は、種々の方法で選択され得る。例えば、電子デバイス110は、特定の電圧範囲内である供給される電力で動作するように設計され得る。入力208に印加される基準電圧は、電子デバイス110の特定の最小動作電圧（すなわち、特定の電源電圧の下限）未満であるように選択され得る。例えば、電子デバイス110は、約3.5～5.0ボルトの範囲の供給される電力で動作するように設計され得る。このような電子デバイスが0ボルトのアースを提供されると仮定すると、入力208に印加される基準電圧は、3.5ボルト未満、例えば、3.0ボルトであるように選択され得る。より高いまたはより低い電圧が、コンパレータ210の入力208に印加される基準電圧として、代替的に選択され得る。

10

20

【0010】

前述の数値の例は限定するものではなく、入力208に印加される基準電圧は、電子デバイス110の特定の動作パラメータに依存し得る。従って、入力208に印加される基準電圧は、電子デバイス110の特定の動作パラメータを仮定して、電子デバイス110の電力端子における故障を示す任意の電圧であるように選択され得る。一般的に言って、基準電圧が電子デバイス110の動作範囲に近ければ近いほど、より速くコンパレータ210が故障を検出し得る。

【0011】

コンパレータ210の入力206における電力線からの電圧が入力208に印加される基準電圧まで降下する場合には、コンパレータ210は、その旨を示し、コンパレータ210の出力212は、スイッチ252、256を開き、スイッチ254を閉じるために使用され得る。スイッチ252を開くことは、プローブ116を電源104から接続解除し、プローブ116を、電力端子118における故障によって引き起こされた電源104からの電力線120を下る電力サージから保護する。スイッチ256を開くことは、プローブ116をバイパスコンデンサ122から接続解除し、プローブ116を、故障によって引き起こされたバイパスコンデンサからの突然の放電から保護する。スイッチ254を閉じることは、アース124への経路を作る。従って、電源104からの電力サージは、スイッチ252が開き得る前にスイッチ252を過ぎて伝播したとすると、スイッチ254を閉じることは、電力サージに対するアース124への経路を提供する。従って、電力サージは、スイッチ254を通過してアース124へ流れ得、プローブ116を保護する。電源104からの電力サージは、例えば、プローブ116から電源104までの電力線120に沿った伝播遅延に電源104からスイッチ252までの伝播遅延を加えた合計が、以下の遅延：電力線120とコンパレータ210との間の入力206に沿った任意の伝播遅延、コンパレータ210の処理遅延、コンパレータ210とスイッチ252との間の出力212に沿った伝播遅延、スイッチ252のスイッチ遅延の合計よりも小さい場合に、スイッチ252を過ぎて伝播し得る。

30

40

【0012】

スイッチ254を閉じることは、同様に、スイッチ256が開かれる前にスイッチ256を過ぎて伝播するバイパスコンデンサ122からの放電に対するアース124への経路を作る。放電は、従って、プローブ116を通るよりもむしろ、スイッチ254を通過して

50

アースへ流れる。

【0013】

従って、コンパレータ210およびスイッチ252、254、256は、プローブ116を、電力端子118がアースにショートされる故障によって発生し得るような電源104からの電力サージおよび/またはバイパスコンデンサ122からの電流放電から保護する故障検出保護回路として形成かつ機能し得る。他の実施形態に従って、図2に示される故障検出保護回路は、スイッチ252、254、256の各々を必ずしも含む必要はない。むしろ、図2に示される故障検出保護回路は、スイッチ252、254、256の1つのみを含み得るか、またはそれらのスイッチのうちの2つの任意の組み合わせを含み得る。図3は、1つの限定されない例を示し、この例において、故障検出保護回路がスイッチ254を含むが、スイッチ252、256は含まない。

10

【0014】

図3において、故障検出保護回路は、コンパレータ210およびスイッチ254を含み得る。上で議論されるように、電子デバイス110をテストする間に、スイッチ254は(位置316に)開かれ得る。また、上で議論されるように、コンパレータ210が、電力端子118が入力208に印加される選択された電圧基準と比較され、アースにショートされる故障を示す電力線120の電圧を検出した場合、コンパレータ210はスイッチ254を作動させ、スイッチ254を閉じた位置319に移動させ、このことがスイッチ254を通るアース124への経路を作る。このことは、電源104とプローブ116との間、およびバイパスコンデンサ122とプローブ116との間にアースへの経路を作る。従って、電源104からの電力サージおよびバイパスコンデンサ122からの放電は、スイッチ254を通過してアース124へ流れ得、プローブ116を保護する。

20

【0015】

図2および図3に示されるように、接続230が、テスト102とコンパレータ210との間に提供され得る。このような接続230は、テストがコンパレータ210をセットおよびリセットすることを可能にし得る。様々なデータ(例えば、ステータスデータおよび/またはハンドシェイキングデータ)はまた、接続230を介して、コンパレータ210とテスト102との間で交換され得る。例えば、コンパレータ210は、検出された故障に関する情報を、接続230を介してテスト102に送信する。コンパレータ210から接続230を介してテスト102に提供されるこのような情報は、テスト102に電源104をオフにさせる1つまたは複数の信号を含み得る。例えば、故障を検出すると、コンパレータ210は、(スイッチ256を開き、スイッチ252を開き、および/またはスイッチ254を閉じる出力信号212を生成することに加えて、)テスト102に、接続230を介して送信される、故障の検出を示し、テスト102に電源104をオフにさせる1つまたは複数の制御信号を生成する。

30

【0016】

図4は、本発明の一部の実施形態に従う故障検出保護回路のさらに別の構成を図示する。図4は、スイッチ214に接続され得るコンパレータ210を含み得る故障検出保護回路を有する電力線120の概略図を含む。電子デバイス110のテストの間のスイッチ214の通常の動作位置であり得る位置216において、電源104からの電力は電力プローブ116に接続され得る。故障の検出の際のスイッチ214の位置であり得る位置219において、プローブ116はアース124に接続され得、バイパスコンデンサ122から接続解除され得る。従って、バイパスコンデンサの充電は、一般的にプローブ116への放電を防ぐ。プローブ116はまた、電源104から接続解除され得る。従って、コンパレータ210およびスイッチ214は、例えば、電力端子118がアースにショートされる故障によって生じ得る故障検出およびプローブ116をバイパスコンデンサ122からの電流放電から保護する保護回路を形成し得る。プローブ116はまた、電源104から接続解除され(結果として保護され)得る。

40

【0017】

図5は、本発明の一部の実施形態に従う、故障検出保護回路のさらに別の構成を図示す

50

る。図5は、コンパレータ210を含み得る故障検出保護回路を有する電力線120の概略図を含み、コンパレータ210はスイッチ414に接続され得る。電子デバイス110をテストする間に、スイッチ414は位置416にあり得、電力線120の一部分を形成し得る。コンパレータ210の出力212によって作動される場合(上記されるように)、スイッチ414は、位置419に移動し、電力線120を中断させ、プローブ116を電源104から接続解除する。図5に見られ得るように、位置419にある間に、スイッチ414はまた、バイパスコンデンサ122をプローブ116から接続解除し、バイパスコンデンサ122がプローブ116を介して放電することを妨げる。

【0018】

前述の任意の実施形態において、コンパレータ210は、例えば、当該分野で公知である高速電圧コンパレータ(例えば、その入力に対して、約100~1000ピコ秒内で、あるいは100ピコ秒未満でさえある変化時間で出力を生成する)であり得る。コンパレータ210は、代替的には、プログラムされるマイクロコントローラあるいは他の論理ハードウェアおよび/またはソフトウェア(限定することなしにファームウェアおよびマイクロコードを含む)であり得る。様々なタイプのモニタすることおよび報告することは、結果として、コンパレータ210にプログラムされ得る。スイッチ214、252、254、256、314、414は、トランジスタ(例えば、双極トランジスタまたは電界効果トランジスタ)、シリコン制御整流器、または任意の他の電気伝導性のラインを開き、および/または閉じるために適切な構造を用いてインプリメントされ得る。例えば、並列に構成された多くのトランジスタは、スイッチ214、252、254、256、314、414を形成し得る。スイッチ214、252、254、256、314、414は、代替的には、リレーまたは任意の他の適切な電子スイッチデバイスであり得る。コンパレータ210および/またはスイッチ214、252、254、256、314、414は、集積回路上でインプリメントされ得る。

【0019】

図6は、1つ以上の電子デバイス610をテストする例示的なプロービングシステム600を図示し、これは例えば、1つ以上の半導体ウェーハのダイ、1つ以上のダイのアレイの切断された半導体ダイ、1つまたは複数の任意の他の電子デバイスであり得る。見られるように、図2~図5の例示的な故障検出保護回路は、プロービングシステム600のプローブカードアセンブリ608上でインプリメントされ得る。

【0020】

示されるように、プロービングシステム600は、通常、図1Aのテスト102と類似し得るテスト602と、テスト下の1つまたは複数の電子デバイス610をサポートし、1つまたは複数の電子デバイス610を、プローブカードアセンブリ608のプローブ612と接触するように移動させる移動可能なステージ626を有するプローバ609とを含み得る。通信リンク606、テストヘッド650、コネクタ652およびプローブカードアセンブリ608(これらはプローブ612を含み得る)は、テスト602とテスト下の1つまたは複数の半導体電子デバイス610との間に、複数の通信チャネル(図示されない)を提供し得る。これらの通信チャネル(図示されない)のうちの1つ以上は、電源604から、テスト下の1つまたは複数の電子デバイス610のダイ(図示されない)まで、電力を提供し得る。

【0021】

通信リンク606は、テスト602とテストヘッド650との間に、複数の個別の通信接続(図示されない)を提供し得る。通信リンク606は、データおよび/または電力を通信する任意の手段であり得る。(一部の実施形態においては、電力は、通信リンク606以外の電気接続を介して供給され得る)。限定されない例は、ケーブル、光学データリンク、無線データリンクなどを含む。テストヘッド650は、リンク606の通信接続をコネクタ652にルートし得、これが次に、テストヘッド650とプローブカードアセンブリ608との間に電氣的に伝導性の経路を提供し得る。コネクタ652は、テストヘッド650とプローブカードアセンブリ608との間に電氣的に伝導性の経路を提供する任

10

20

30

40

50

意の手段であり得る。限定されない例は、ポゴピン (pogo pin)、ケーブルまたはゼロ挿入力 (zero-insertion-force) コネクタを有するワイヤなどを含む。プローブカードアセンブリ 608 は、コネクタ 652 とプローブ 612 との間に電氣的な経路 (図 6 には示されない) を提供する。

【0022】

プローブカードアセンブリ 608 は、1つまたは複数の半導体電子デバイス 610 のダイ (図示されない) と接触するプローブを有する任意のタイプの装置であり得る。図 7 は、1つの例示的なプローブカードアセンブリ 608 の簡略化されたブロックおよび概略図を示す。

【0023】

図 7 のプローブカードアセンブリ 608 は、3つの基板：プリント回路基板 502 と、インターポーザ 504 と、プローブヘッド 506 とを含み得る。端子 508 は、図 6 のコネクタ 652 に電氣的に接続する。端子 508 は、(コネクタ 652 がポゴピンの場合には) ポゴピン、ゼロ挿入力コネクタを受けるためのパッド、または図 6 のコネクタ 652 を受けるために適切な任意の他の接続デバイスであり得る。

【0024】

プリント回路基板 502 を通る電気接続 510 (例えば、導電性のビアおよび/またはトレース)、プリント回路基板 502 およびインターポーザ 504 に電氣的に接続するバネ接触 512、インターポーザ 504 を通る電気接続 514 (例えば、導電性ビアおよび/またはトレース)、インターポーザ 504 およびプローブヘッド 506 に電氣的に接続するバネ接触 516、プローブヘッド 506 を通る電気接続 518 (例えば、導電性ビアおよび/またはトレース) は、コネクタ 508 をプローブ 612 に電氣的に接続する。プローブ 612 は、1つまたは複数の電子デバイス 610 の半導体ダイ (図示されない) 上の端子と接触するように構成され得る。コネクタ 508、接続 510、バネ接触 512、接続 514、バネ接触 516、接続 518 およびプローブ 612 は、結果として図 6 のコネクタ 652 と、テスト下の 1つまたは複数のデバイス 610 と接触するプローブカードアセンブリ 608 のプローブ 612 との間の電氣的経路を形成し得る。

【0025】

プローブヘッド 506 およびインターポーザ 504 は、ボルト、ネジ、クランプ、ブラケット、バネデバイスなどを含むがこれには限定されない任意の適切な手段 (図示されない) を用いて、プリント回路基板 502 に固定され得る。米国特許第 5,974,622 号、米国特許第 6,509,751 号および米国特許出願第 11/165,833 号 (2005年6月24日出願) は、例示的なプローブカード装置を記載し、これらの特許に記載されるプローブカード装置の様々な特徴はプローブカードアセンブリ 608 においてインプリメントされ得る。

【0026】

通信リンク 606、テストヘッド 650、コネクタ 652、プローブカードアセンブリ 608 を通る電氣的経路 (例えば、510、512、514、516、518) およびプローブ 612 は、テスト 602 と 1つまたは複数の電子デバイス 610 のダイ (図示されない) との間に、上記された複数の通信チャネルを形成し得る。さらに上記されるように、これらの通信チャネルのうちの 1つ以上が、電源 604 から 1つまたは複数の電子デバイス 610 のダイ (図示されない) まで、ダイのテストの間に電力を供給するために使用され得る。図 2 ~ 図 5 の電力線 120 は、電力を供給するために使用される 1つのこのような通信チャネルを表し得る。(図 2 ~ 図 5 の電源 104 は、従って図 6 の電源 604 を表し、図 2 ~ 図 5 の端子 118 は、図 6 の 1つまたは複数の電子デバイス 610 のダイ (図示されない) のうちの 1つへの電力入力端子を表す)。図 2 ~ 図 5 のバイパスコンデンサ 122 は、図 7 のプローブカードアセンブリ 608 の基板 502、504 および/または 506 のうちの任意または全てに配置され得る。図 2 ~ 図 5 のコンパレータ 210 およびスイッチ 214、252、254、256、314、414 は、同様に基板 502、504 および/または 506 のうちの任意または全てに配置され得る。一部の実施形態にお

10

20

30

40

50

いて、(122のような)バイパスコンデンサは、プローブ612に可能な限りまたは実用的に近くに有利に配置され得、結果としてプローブヘッド506上に配置され得る。公知のように、一部の場合には、(例えば、122のような)バイパスコンデンサが、電子デバイス(例えば、電子デバイス110)の電力入力(例えば、電力端子118)に近ければ近いほど、より効果的にコンデンサは、電力入力に提供される電力信号からの電力線上のノイズをフィルタし得る。(122のような)バイパスコンデンサは、プローブヘッド506の、プローブ612が取り付けられるサイド524を含むいずれかのサイドに配置され得る。図2~図5のコンパレータおよびスイッチ214、252、254、256、314、414は、同様にプローブヘッド506(サイド524を含むいずれかのサイド)に配置され得る。コンパレータ210の入力206は、プローブヘッド506の526内に組み込まれる接続518と接続され得る。コンパレータ210およびスイッチ214、252、254、256、314、414はまた、プリント回路基板502および/またはインターポーザ504のうちの1つ以上に配置され得る。

【0027】

図8は、本発明の一部の実施形態に従う、故障検出保護回路のさらに別の構成を図示する。示されるように、図2の構成と同様、図8の故障検出保護回路は、電源104から電力を供給する電力線120を含み得る。バイパスコンデンサ122は、アース124に接続され得る。図8の故障検出保護回路はまた、スイッチ252、254および256を含み得、これらは図2の同様に番号付けられたスイッチと同じスイッチであり得、同じように機能し得る。しかしながら、図2の故障検出保護回路とは異なり、図8の故障検出保護回路は、電力線120からの複数のプローブ116を通してテストされている複数の電子デバイス110の電力端子118まで電力を分配する電力面1204を含む。図8の構成はまた検出器1206を含み得る。

【0028】

図8に示されるように、検出器1206の入力1208は、電力面1204上の様々な点に電氣的に接続され得る。(5つの入力1208が図8に示され得るが、より多くまたはより少ない数が使用され得る)。検出器1206は、十分に大きい電圧差が、入力1208のうちの2つ以上の間で検出される場合に出力1202を作動させるように構成され得、該検出は、プローブ116のうちの1つ以上が、電力端子118の1つ以上におけるアースへのショート故障(short-to-ground fault)によって、アースへショートされていることを指示するものであり得る。上で議論されるように、電子デバイス110は、一般的に特定の電圧範囲内の電力の供給によって動作するように設計される。電力端子118がアースへショートされる故障は、プローブ116をショートさせ、電力面1204をアースへ接触させ、このことが、ショートされたプローブ116が電力面1204に接続されている近辺での電力面1204の電圧の降下を引き起こし得る。電圧降下の量は、電子デバイス110および電子デバイス110をテストするために使用されるテストシステムの動作パラメータに依存し得る。従って、検出するように構成される電圧差検出器1206は、電子デバイス110およびテストシステムの動作パラメータに依存し得る。

【0029】

このような差(すなわち電力端子118のうちの1つにおいて故障を表す)を検出すると、検出器1206は出力1202を作動させ得、これが図2を参照して上で議論されたように、スイッチ254を閉じ、スイッチ252および256を開く。(さらに、図2を参照して上で議論されるように、電子デバイス110のテストの間のスイッチ252、254、256の通常の動作位置は、以下のものであり得る:スイッチ252は閉じられ得、スイッチ254は開き得、スイッチ256は閉じられ得る)。図2を参照して、上で議論されるように、スイッチ254を閉じることは、電源104からの電流サージに対する、および/またはバイパスコンデンサ122からの放電に対するアース124への経路を提供し得、このような電源104からの電流サージおよびバイパスコンデンサ122からの放電を、プローブ116から迂回させる。スイッチ252を開くことは、電源104か

10

20

30

40

50

らプローブ116を接続解除し、スイッチ256を開くことは、バイパスコンデンサ122からプローブ116を接続解除する。図2を参照して上で議論されるように、図8の故障検出保護回路の様々な構成は、スイッチ252、254、256のうちの1つのみまたは2つのみを用いてインプリメントされ得る。

【0030】

電力面1204の上面図を示す図9は、本発明の一部の実施形態に従って、検出器1206のような検出器の例示的な構成を図示する。示されるように、検出器1206は、4つの差動増幅器1312、1314、1316、1318およびそれらの出力に応答して出力1202を作動させる差動増幅器の出力1320、1322、1324、1326のうちの一つ以上における正または負の出力を検出するように構成される機能的なOR回路1328を備え得る。さらに示されるように、検出器1206は、それぞれが電力面1204のように5つの位置1302、1304、1306、1308、1310からタップされる5つの入力を含み得る。タップ1302、1304、1306、1308、1310のうちの一つ（この例ではタップ1306）が、差動増幅器1312、1314、1316、1318の各々への入力であり得る。その他のタップ1302、1304、1308、1310の各々は、差動増幅器1312、1314、1316、1318に対する他方の出力となり得る。各差動増幅器1312、1314、1316、1318は、従って、タップ1306における電圧（または電流）を、別のタップ1302、1304、1308、1310における電圧（または電流）と比較し得る。図9に示されるように、他のタップ（例えば、1302、1304、1308、1310）に対して一般的に中心に位置されるタップ（例えば、タップ1306）が、その他のタップからの電圧と比較され得る電圧を提供するように選択され得る。あるいは、任意のタップ1302、1304、1306、1308、1310は、その他のタップからの電圧と比較され得る電圧を提供するように選択され得る。

【0031】

電圧（または対応する電流）は、例えば、上で議論されるような電力端子118（図8参照）のうちの一つにおける故障がない場合には、面1204にわたって一般的に同一であるべきである。各差動増幅器1312、1314、1316、1318は、その入力における電圧（または対応する電流）の差が所定の閾値を超える（上で議論されるように一つ以上の端子118における故障を示す）場合には、その出力1320、1322、1324、1326を作動させ得る。一般的に上で議論されるように、閾値は電子デバイス110および電子デバイス110をテストするために使用されるテストシステムの動作パラメータに依存し得る。差動増幅器1312、1314、1316、1318の出力1320、1322、1324、1326は、回路1328によって論理和されることにより、差動増幅器1312、1314、1316、1318の任意の出力1320、1322、1324、1326のうちの一つ以上が作動されると、検出器1206の出力1202が作動される。

【0032】

例えば、タップ1302、1304、1308、1310の近くの電力面1204に接続されるプローブ116が、アースへのショート故障を有する電子デバイス110の端子118に接触すると、タップ1302、1304、1308、1310のうちの一つ以上における、電力面1204上の電圧が、タップ1306における電圧未満まで下がり得、差動増幅器1312、1314、1316、1318のうちの一つ以上が、その出力またはそれらの出力1320、1322、1324、1326で正のパルスを生成し得る。タップ1306の近くの電力面1204に接続されたプローブ116が、アースへのショート故障を有する電子デバイス110の端子118と接触すると、タップ1306における電力面1204上の電圧が、タップ1302、1304、1308、1310における電力面1204上の電圧より下がり得、差動増幅器1312、1314、1316、1318の各々が、出力1320、1322、1324、1326で負のパルスを生成し得る。5つのタップ1302、1304、1306、1308、1310、4つの差動増幅

10

20

30

40

50

器 1 3 1 2、1 3 1 4、1 3 1 6、1 3 1 8 および 1 つの OR ゲート 1 3 2 8 は、図 9 に示されるが、より多いまたはより少ない数のタップ、差動増幅器および / または OR ゲートが使用され得る。さらに、図 9 で示されるように構成される複数の検出器 1 2 0 6 が、電力面 1 2 0 4 に接続され得る。

【 0 0 3 3 】

図 8 および図 9 に示される例示的な故障検出保護回路は、図 7 のプローブカードアセンブリ 6 0 8 のようなプローブカードアセンブリ上でインプリメントされ得る。例えば、電力面 1 2 0 4 は、プローブ基板 5 0 6 に組み込まれ得、プローブ 1 1 6 は図 7 のプローブ 6 1 2 のようにインプリメントされ得る。スイッチ 2 5 2、2 5 4、2 5 6、検出器 1 2 0 6 (差動増幅器 1 3 1 2、1 3 1 4、1 3 1 6、1 3 1 8 および / または OR ゲート 1 3 2 8 のうちの 1 つ以上を含む) のうちの任意の 1 つ以上が、プリント基板回路 5 0 2、インターポーザ 5 0 4 および / またはプローブ基板 5 0 6 のうちの任意のものの上に配置され得るか、またはそれらに組み込まれ得る。

10

【 0 0 3 4 】

任意の前述の実施形態において、コンパレータ 2 1 0 および差動増幅器 1 3 1 2、1 3 1 4、1 3 1 6、1 3 1 8 は、当該分野で公知の高速電圧コンパレータまたは差動増幅器 (例えば、その入力に対して、約 1 0 0 ~ 1 0 0 0 ピコ秒内で、あるいは 1 0 0 ピコ秒未満でさえある変化時間で出力を生成する) であり得る。コンパレータ 2 1 0 または差動増幅器 1 3 1 2、1 3 1 4、1 3 1 6、1 3 1 8 は、代替的にはプログラムされたマイクロ制御装置あるいは他の論理ハードウェアおよび / またはソフトウェア (ファームウェアまたはマイクロコードを含むがこれらに限定はされない) であり得る。様々なモニタすることおよび報告することは、結果として、コンパレータ 2 1 0 および / または任意の増幅器 1 3 1 2、1 3 1 4、1 3 1 6、1 3 1 8 にプログラムされ得る。スイッチ 2 1 4、2 5 2、2 5 4、2 5 6、3 1 4、4 1 4 は、トランジスタ (例えば、双極トランジスタまたは電界効果トランジスタ)、シリコン制御整流器、または導電性のラインを開く、および / または閉じるために適した任意の他の構造を用いてインプリメントされ得る。例えば、並列に構成された多くのトランジスタは、スイッチ 2 1 4、2 5 2、2 5 4、2 5 6、3 1 4、4 1 4 を形成し得る。スイッチ 2 1 4、2 5 2、2 5 4、2 5 6、3 1 4、4 1 4 は、代替的にリレーまたは任意の他の適切な電子スイッチデバイスであり得る。コンパレータ 2 1 0、差動増幅器 1 3 1 2、1 3 1 4、1 3 1 6、1 3 1 8 および / またはスイッチ 2 1 4、2 5 2、2 5 4、2 5 6、3 1 4、4 1 4 は、1 つ以上の集積回路上でインプリメントされ得る。

20

30

【 0 0 3 5 】

図 2 を参照して上で議論されるように、本明細書に記載される任意の実施形態において、テスト 1 0 2 は、接続 2 3 0 を介して制御信号をコンパレータ 2 1 0 または検出器 1 2 0 6 に提供し得 (例えば、コンパレータ 2 1 0 または検出器 1 2 0 6 のパラメータをセットする、コンパレータ 2 1 0 または検出器 1 2 0 6 のパラメータをリセットするなど)、コンパレータ 2 1 0 または検出器 1 2 0 6 からのステータスおよび / または他の信号を受信し得る。さらに、コンパレータ 2 1 0 または検出器 1 2 0 6 は、検出された故障に関する情報をテスト 1 0 2 に提供し得、このような情報は、テスト 1 0 2 に電源 1 0 4 をオフにさせる 1 つまたは複数の信号を含み得る。例えば、故障を検出すると、コンパレータ 2 1 0 または検出器 1 2 0 6 は (スwitch 2 5 2、2 5 4、2 5 6、4 1 4 のうちの 1 つ以上を開いたり閉じたりする出力信号 2 1 2 または 1 2 0 2 を生成することに加え)、接続 2 3 0 を経由してテスト 1 0 2 に送信される、故障の検出を示し、テスト 1 0 2 に電源 1 0 4 をオフにさせる 1 つまたは複数の制御信号を生成し得る。

40

【 0 0 3 6 】

本発明の様々な例示的な実施形態および適用が示され、記載されてきた。多くの変更および修正ならびに代替的な実施形態および適用が可能である。例えば、コンパレータ 2 1 0 およびスイッチ 2 1 4、2 5 2、2 5 4、2 5 6、3 1 4、4 1 4 は、アースに迂回させるように、またはコンデンサ 1 2 2 以外のエネルギー格納デバイスを、電力線 1 2 0 から

50

接続解除するように構成され得る。別の例として、故障検出保護回路（コンパレータ 2 1 0 およびスイッチ 2 1 4、2 5 2、2 5 4、2 5 6、3 1 4、4 1 4）が、図 6 に示される半導体プロービングシステム 6 0 0 以外のシステムにおいてインプリメントされ得る。例えば、図 2 ~ 図 5 の故障検出保護回路は、プロービングシステムの別のタイプまたは構成においてインプリメントされ得、または故障検出保護回路は、別のタイプのテストシステム、例えば、図 1 A に示されるより一般化されたテストシステムにおいてインプリメントされ得る。さらに別の例として、図 1 A の電源 1 0 4 または図 6 の電源 6 0 4 が、必ずしもテスト 1 0 2、6 0 2 に配置される必要はなく、任意の他の位置に配置され得る。

【図面の簡単な説明】

【0037】

【図 1 A】図 1 A は、例示的な従来技術のテストシステムの簡略図を図示する。

【図 1 B】図 1 B は、図 1 A のシステムにおける電力線およびバイパスコンデンサの概略図である。

【図 2】図 2 は、本発明の一部の実施形態に従う、例示的な故障検出保護回路を含み得る電力線およびバイパスコンデンサの概略図を示す。

【図 3】図 3 は、本発明の一部の実施形態に従う、別の例示的な故障検出保護回路を含み得る図 2 の電力線およびバイパスコンデンサの概略図を示す。

【図 4】図 4 は、本発明の一部の実施形態に従う、さらに別の例示的な故障検出保護回路を有する図 2 の電力線およびバイパスコンデンサの概略図を図示する。

【図 5】図 5 は、本発明の一部の実施形態に従う、さらに別の例示的な故障検出保護回路を有する図 2 の電力線およびバイパスコンデンサの概略図を図示する。

【図 6】図 6 は、本発明の一部の実施形態に従う、例示的な半導体ウェーハプロービングシステムを図示する。

【図 7】図 7 は、本発明の一部の実施形態に従う、例示的なプローブカードアセンブリを図示する。

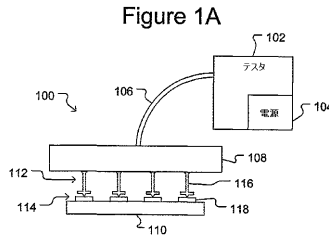
【図 8】図 8 は、本発明の一部の実施形態に従う、さらに別の故障検出保護回路を図示する。

【図 9】図 9 は、本発明の一部の実施形態に従う、図 8 の検出器の例示的な構成を図示する。

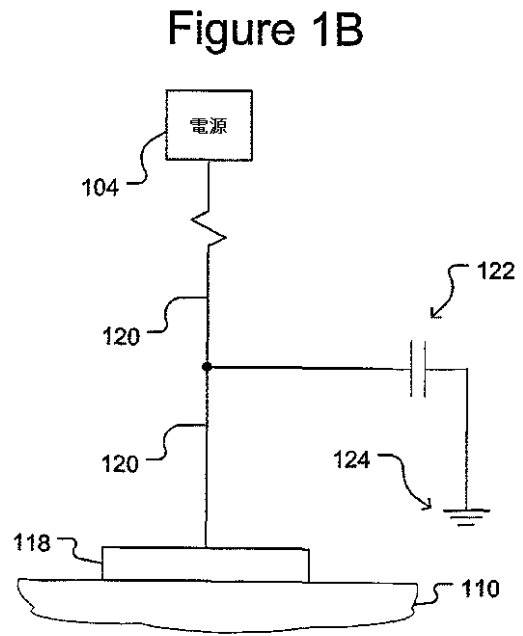
10

20

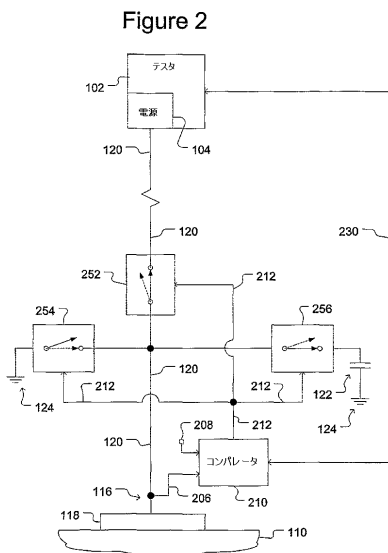
【 図 1 A 】



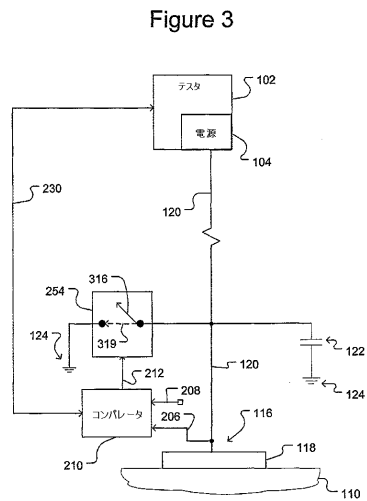
【 図 1 B 】



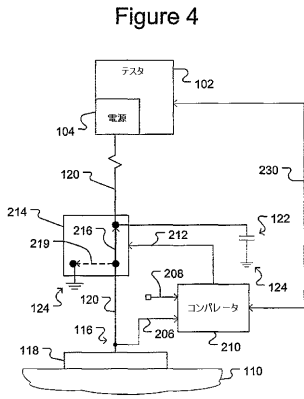
【 図 2 】



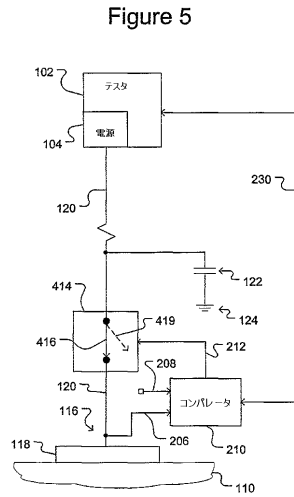
【 図 3 】



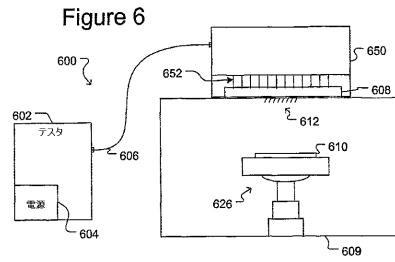
【 図 4 】



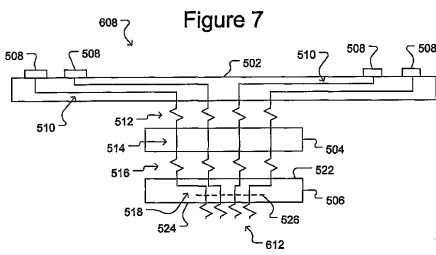
【 図 5 】



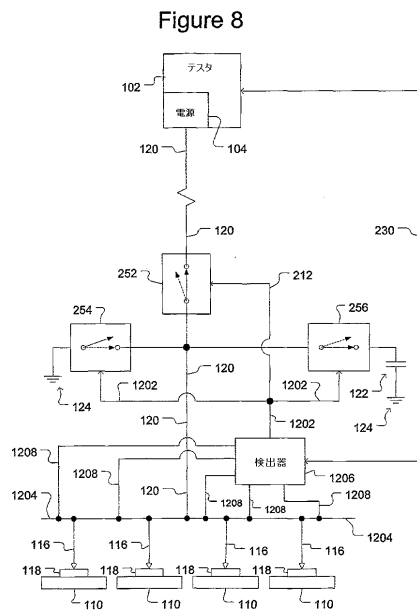
【 図 6 】



【 図 7 】

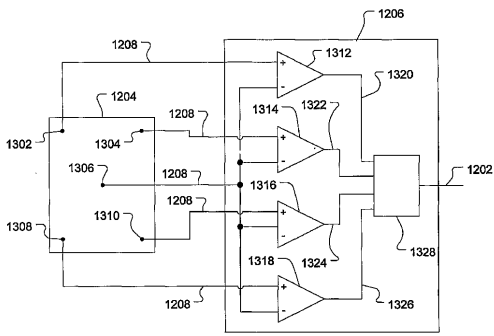


【 図 8 】



【 図 9 】

Figure 9



フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72)発明者 ミラー, チャールズ エー.
アメリカ合衆国 カリフォルニア 94539, フレモント, セミロン ドライブ 4888
1

(72)発明者 バーバラ, ブルース ジェイ.
アメリカ合衆国 カリフォルニア 94514, ディスカバリー ベイ, ピア ポイント 4
070

Fターム(参考) 2G011 AA12 AB06 AC11 AE00
2G132 AA00 AE11 AE14 AE22 AE26 AE27 AF01 AH03 AL31