(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.[6]
H04L 23/02

(45) 공고일자 1997년05월13일
(11) 공고번호 특1997-0007614
(24) 등록일자 1997년05월13일

(21) 출원번호 특1994-0022280
(22) 출원일자 1994년09월06일
(65) 공개번호 특1996-0012858
(43) 공개일자 1996년04월20일
(30) 우선권주장 93-224365 1993년09월09일 일본(JP)

(73) 특허권자 가부시끼가이샤 도시바 사또 후미오
일본국 가나가와껭 가와사끼시 사이와이구 호리가와쪼오 72
(72) 발명자 오타카 쇼지
일본국 가나가와껭 가와사끼시 사이와이구 고무가이도시바 쪼오 1 가부시끼가이샤 도시바 연구개발센터 내
타니모터 히로시
일본국 가나가와껭 가와사끼시 사이와이구 고무가이도시바 쪼오 1 가부시끼가이샤 도시바 연구개발센터 내
(74) 대리인 문기상, 조기호

심사관 : 임영희 (책자공보 제5006호)

(54) 직교신호발생회로

요약

내용없음.

대표도

도1

명세서

[발명의 명칭]

직교신호발생회로

[도면의 간단한 설명]

제1도는 본 발명의 일실시예에 의한 직교신호발생회로의 구성도.

제2도는 제1도에 있어서의 이상회로부의 등가회로도.

제3도는 제1도에 있어서의 이상회로부의 다른 등가회로도.

제4도는 제1도에 있어서의 가변전류원의 등가회로도.

제5도는 가변전류원의 구체예를 나타낸 도면.

제6도는 가변전류원의 다른 구체예를 나타낸 도면.

제7도는 본 발명의 다른 실시예에 의한 직교신호발생회로의 구성도.

제8도는 종래의 직교발생회로의 구성도.

제9도는 제8도에 있어서의 이상회로부의 등가회로도.

[발명의 상세한 설명]

본 발명은 직교변조에 사용되는 캐리어신호와 같이 서로 90° 위상의 상이한 2개의 신호를 발생하는 직교신호발생회로에 관한 것이다.

근래, 휴대전화기, 셀룰러로 대표되는 것과 같이, 장소를 선택하지 않고, 통신을 할 수 있는 이동통신기의 개발이 활발히 행해지고 있다. 이들 통신기는, 예를 들면 사람이 소지하거나, 자동차 등에 탑재하게 되므로, 소형, 경량화가 요구되고, 이 때문에, 기기를 구성하는 부품은 종래의 하이브리드IC 대신, 소형, 경량화에 적합한 모놀리식IC화가 필수로 되었다. 또 휴대전화 등은 배터리구동이 필수이기 때문에, IC는 저전압·저소비 전력으로 동작되는 것이 요구된다.

그런데, 이와 같은 이동통신기기에서는, 통신방식으로써 서로 90° 위상이 상이한 2개의 캐리어에 음성을 실어서 전송하는 직교변조방식이 일반적으로 채용되고 있다. 직교변조방식을 실현하는 경우에, 국부발진기에서 발생되는 순도 높은 로컬신호로부터 90° 위상이 상이한 2개의 캐리어 신호를 생성할 필요가 있다. 본 발명에서는, 이들 2개의 캐리어신호와 같은 직교관계에 있는 2개의 출력신호를 발생하는 회로를 직교

신호발생회로라고 한다.

제8도에, 종래의 직교신호발생회로의 예를 나타냈다. 입력단자(100)에 입력되는 로컬신호는, 커패시터(101)를 거쳐서 종단저항(102)으로 종단된 후에, 트랜지스터(103)와 전류원(104)으로 되는 에미터플로워회로를 거쳐서 이상회로(105)로 입력된다. 이상회로(105)는 커패시터(C11)와 저항(R11)으로 되는 미분기와, 저항(R12)과 커패시터(C12)로 되는 적분기로 구성되고, 미분기에서 로컬신호의 위상이 진상된 신호를 출력하고, 적분기에서 로컬신호의 위상이 지상된 신호를 출력한다. 미분기의 출력신호는 트랜지스터(106)와 전류원(108)으로 되는 에미터플로워회로를 거쳐서 출력단자(110)로 출력되고, 적분기의 출력신호는 트랜지스터(107)와 전류원(109)으로 되는 에미터플로워회로를 거쳐서 출력단자(111)로 출력된다. 또 본 회로는 기가헬츠대의 신호를 취급하는 것을 상정하고 있기 때문에, 임피던스 정합을 위한 종단저항(102)을 구비하는 동시에, 커패시터(101)에 의해서 로컬신호의 교류성분만을 이상기(105)에 입력하도록 하고 있다. 이 직교신호발생회로에서는,

$R11=R12.C11=C12$ $\omega_C*C11=R11$ (1)

ω_C : 로컬신호주파수와 같이 회로정수를 정함으로써, 위상이 서로 90° 상이하고, 또한 진폭이 동일한 2개의 출력신호가 출력단자(110, 111)에 얻어진다.

제9도는, 제8도의 이상기(105)의 등가회로이다. R20은 제8도의 트랜지스터(103)를 에미터측에서 본 등가저항이고, 그 일단은 신호원(Vin)과 접속된다. 다른 단은 이상기(105)와 접속된다. C11, C12는 트랜지스터(106, 107)의 베이스·콜렉터간용량(Cu)이나, 커패시터전극과 그라운드간 용량 등의 기생커패시터를 나타낸다.

기생커패시터(C21, C22)가 똑같으면, 출력단자(110, 111)에 얻어지는 2개의 출력신호는 위상차 및 진폭차가 없는 신호로 된다. 그러나, 기생커패시터(C21, C22)가 트랜지스터(106, 107)의 베이스·콜렉터간 전압의 상이나 프로세스 상의 불균일 등으로 다르면, 2개의 출력신호의 위상관계나 진폭비가 흐트러진다. 이 때문에, 통상은 트랜지스터(106, 107)의 치수를 작게 함으로써 커패시터(C11, C21)와 기생커패시터(C21, C22)의 비를 작게하여, 기생커패시터(C21, C22)의 영향을 경감시키고 있다.

이 종래의 직교신호발생회로는, 기가헬츠대까지 정도를 보지하게 되는 등의 이점이 있으나, 다음의 이유에서 저전압동작에 적합하지 않다는 등의 결점이 있다. 제8도에 있어서, 출력단자(110, 111)의 전위는, 최대에 있어서도 전원 +Vcc 보다 2VBE(VBE : 트랜지스터의 베이스·에미터간전압) 낮은 전위로 된다. 즉 출력단자(110)의 전위는 +Vcc 보다 트랜지스터(103, 106)의 VBE의 합계만큼 낮은 전위로 되고, 출력단자(111)의 전위는 +Vcc 보다 트랜지스터(103, 107)의 VBE의 합계만큼 낮은 전위로 된다.

여기서, 출력단자(110, 111)로부터의 출력신호가 일반적으로 차동증폭기로 증폭되는 것을 고려에 넣으면, 차동증폭기를 구성하는 에미터결합트랜지스터쌍의 공통에미터단자는, 이 트랜지스터의 VBE만큼 더 전위가 내려가기 때문에, 결과적으로 전원 +Vcc에 대해서 3VBE의 전압강하가 생기게 된다. 휴대전화기 등의 전원전압을 장래 2.5[V]정도로 되는 것을 예상하면, VBE~0.7[V]정도로 하면, 상기 공통에미터단자의 전위는 0.1~0.4[V]정도로 되어, 이 공통에미터단자에 접속되는 전류원을 직류적으로 동작시키는 것은 곤란하게 된다.

이 문제를 회피하기 위해서는 출력단자(110, 111)와 차동증폭기의 사이에 커패시터를 삽입함으로써 직류성분을 컷한 후에, 레벨쉬프트회로를 사용하여 차동증폭기의 직류를 쉬프트하면 되지만, 직류컷용커패시터를 포함하여 레벨쉬프트회로를 IC상에 제작하는 것은, 칩면적의 증대, 코스트업을 초래하여, 바람직하지 않다.

또, 제8도에 나타낸 직교신호발생회로에서는 종단저항(102)에 의해서 입력신호(Vin)의 전압진폭이 제한되는 구성으로 되어 있기 때문에 입력신호(Vin)의 파워에 의해서 직류신호발생회로의 출력신호의 전압진폭이 결정되어, 전압 이득을 충분히 얻을 수 없게 되는 문제가 있다. 종단저항(102)의 값을 선택함으로써 전압이득을 올리는 것은 원리적으로 가능하지만, 기가헬츠대에서는 전송로의 특성임피던스 등의 관계에서 통상, 50Ω, 75Ω 정도의 자유도 밖에 없다.

상술한 바와 같이, 종래의 직교신호발생회로에서는, 출력단자의 전위가 전원전압보다 크게 저하되므로, 저전압 동작에 적합하지 않고, 또 입력측에 종단저항을 부가할 필요가 있으므로, 전압이득을 충분히 얻을 수 없게 되는 문제가 있었다.

본 발명은, 저전압동작이 가능하고, 또 전압이득을 충분히 확보하면서, 서로 90° 위상이 상이한 2개의 출력신호를 고정도로 얻을 수 있는 직교신호발생회로를 제공하는 것을 목적으로 한다.

상기 목적을 해결하기 위해서 본 발명의 직교신호발생회로는 소정주파수의 교류입력신호에 의해서 전류치가 변화되는 가변전류원과, 이 가변전류원과, 전원과의 사이에 접속된 선형소자와, 이 선형소자에 대해서 각각 병렬로 접속된 적분기 및 미분기로 구성되고, 서로 90° 위상이 상이한 제1 및 제2출력신호를 얻을 수 있는 이상회로를 구비한 것을 특징으로 한다.

본 발명의 하나의 태양에 의하면, 가변전류원과, 전원과의 사이에는 인덕터를 포함하는 선형소자가 접속된다. 이상회로를 구성하는 적분기는 선형소자에 병렬로 접속된 제1커패시터와 제1저항과의 직렬회로로 되고, 미분기는 마찬가지로 선형소자에 병렬로 접속된 제2저항과 제2커패시터와의 직렬회로로 된다. 이 경우에, 선형소자로서 사용되는 인덕터와 제1 및 제2커패시터와의 공진주파수를 교류입력신호의 주파수에 맞추는 구성으로 하는 것이 바람직하다.

이와 같이 본 발명의 직교신호발생회로에서는, 가변전류원에 교류입력신호에 따른 크기의 전류가 흐르고, 이것이 선형소자와 이상회로의 적분기 및 미분기에 입력됨으로써, 적분기와 미분기로부터 서로 90° 위상이 상이한 출력신호가 얻어진다.

여기서, 이상회로의 입력노드, 즉 가변전류원에 접속된 단자의 전위는, 선형소자를 거쳐서 전원과 동전위로 되고, 종래예와 같이 트랜지스터의 베이스에미터간 전압분만큼 내려가는 일이 없기 때문에, 그만큼 동

작전압 범위가 확대되어 저전압동작이 가능하게 된다. 또한 출력측에 직류컷용 커패시터를 부가할 필요없기 때문에, 모놀리식 IC화에 적합한 구성으로 된다.

또, 이상회로의 적분기 및 미분기의 출력의 직류전위를 모두 전원전위에 똑같이 할 수 있기 때문에, 적분기 및 미분기의 출력측에 에미터플로워 등의 버퍼를 배치할 경우에, 각 버퍼를 구성하는 트랜지스터의 기생커패시터를 똑같이 할 수 있다. 이에 의해서 기생커패시터의 편차에 기인하는 출력신호의 위상오차, 진폭오차가 저감된다.

또, 가변전류원의 바이어스전류를 조절함으로써, 입력측에 종단저항을 부가하는 일 없이, 입력임피던스를 규정값으로 할 수 있으므로, 전압이득을 크게 할 수 있다.

[실시예]

이하, 본 발명의 실시예를 도면을 참조하여 설명하겠다.

제1도에, 본 발명의 일실시예에 의한 직교신호발생회로를 나타냈다. 동도면에 있어서, 입력단자(1)에는 소정주파수의 교류입력신호, 예를 들면 도시하지 않은 국부발진기로부터의 로컬신호(VLO)가 입력된다. 이 로컬신호(VLO)는, 가변전류원(2)의 제어입력단자에 인가된다. 이에 의해서, 가변전원(2)으로부터 로컬신호(VLO)에 따라서 전류치가 변화되는 전류가 출력된다.

가변전류원(2)의 일단은 그라운드(GND)에 접속되고, 다른 단부(노드 NO)는 선형소자(3)를 거쳐서 정의 전원 +Vcc에 접속된다. 선형소자(3)는, 예를 들면 인덕터나 저항과 같은 선형의 수동소자로 구성된다. 이 선형소자(3)에 병렬로 이상회로(4)가 접속된다. 이 이상회로(4)는, 제1커패시터(C1)와 제1저항(R1)과의 직렬회로로 되는 적분기와, 제2저항(R2)과 제2커패시터(C2)와의 직렬회로로 되는 미분기로 구성되고, 로컬신호(VLO)와 동일주파수로, 서로 90° 위상이 상이한 제1 및 제2의 출력신호를 얻는다.

이상회로(4)에 있어서의 적분기의 출력노드N1(커패시터(C2)와 저항(R1)과의 접속점) 및 미분기의 출력노드(N2)(저항(R2)와 커패시터(C2)의 접속점)는, 트랜지스터(5, 6)의 베이스에 각각 접속된다. 트랜지스터(5, 6)은 각각 전류원(7, 8)과 함께 에미터플로워회로를 구성하고, 이상회로(4)의 2개의 출력신호를 출력단자(9, 10)를 거쳐서 다음 단부에 전달하기 위한 버퍼회로로서 사용된다. 즉, 트랜지스터(5, 6)의 콜렉터는 전원 +Vcc에 접속되고, 에미터는 전류원(7, 8)의 각 일단에 각각 접속되는 동시에 출력단자(9, 10)에 각각 접속된다. 전류원(7, 8)의 다른 단부는 그라운드 단자(GND)에 접속된다.

다음에 이 같이 구성된 직교신호발생회로의 동작을 제2도에 나타낸 등가회로를 참조하여 설명하겠다. 제2도에 나타낸 것과 같이, 선형소자(3)가 인덕터(L)의 인덕턴스로 하고, 또 C1=C2. R1=R2로 가정한다. 가변전류원(2)으로부터 출력되는 전류 중, 로컬신호(VLO)에 따른 교류분(ILO)(이하, 이것을 로컬신호전류로 한다)은, 선형소자(3)와 적분기(C1, R1) 및 미분기(R2, C2)로 분배된다. 여기서, 적분기로 흐르는 전류를 Iint, 미분기로 흐르는 전류를 Idif로 하면, 이들은

다음 식으로 표시된다.

$$Lint=Idif=1/(R/j\omega_{C}L-1/\omega^{2}CL+2)\cdot ILO \quad (2)$$

단, C=C1-C2, R=R1=R2

식(2)에 의해서, 인덕턴스(L)를 크게 하면 로컬신호전류(ILO)는 이상회로(4)에 거의 전류이득(1)으로 입력된다. 또 L과 C와의 공진주파수를 로컬신호주파수 fc에 맞추면, |Iint|, |Idif|~0.67로 되고, 로컬신호전류(ILO)와, 이상회로(4)의 입력전류(적분기 및 미분기에 흐르는 전류)와의 비(전류이득)를 0.5이상으로 하는 것이 가능하게 된다.

이같이 하여, 로컬신호전류(ILO)가 이상회로(4)의 적분기와 미분기에 입력됨으로써, 적분기와 미분기에서, 직교신호, 즉 서로 이상이 90° 상이한 제1 및 제2출력신호가 얻어진다. 이들 제1 및 제2출력신호는, 트랜지스터(5)와 전류원(7)으로 되는 에미터플로워 및 트랜지스터(6)와 전류원(8)으로 되는 에미터플로워를 각각 거쳐서 출력단자(9, 10)로 유도된다. 출력단자(9, 10)에는 통상, 차동증폭기가 접속되지만, 에미터플로워에 의해서 이상회로(4)와 차동증폭기는 전기적으로 분리된다.

본 실시예의 직교신호발생회로에서는, 이상회로(4)의 입력노드(NO)의 전위가 전원 +Vcc와 동전위로 되기 때문에, 제8도에 나타낸 종래예에 비해서, 트랜지스터의 베이스·에미터간 전압 VBE분 만큼 동작전압범위가 확대된다. 즉, 제8도에 나타낸 종래예의 회로에서는, 출력단자(110, 111)의 전위는 +Vcc 보다 2VBE 낮은 전위로 되지만, 제1도에 나타낸 본 실시예의 회로에서는, 출력단자(9, 10)의 전위는 +Vcc 보다 낮아질 뿐이다.

따라서, 출력단자(9, 10)에서 출력신호를 차동증폭기에 입력할 경우를 생각하면, 차동증폭기에 있어서의 에미터결합트랜지스터 쌍의 공통에미터단자의 전위는 +Vcc에 대하여 2VBE 저하될 뿐이므로, 예를 들면 휴대전화기 등과 같이 +Vcc가 2.5[V] 정도까지 낮아진 경우에도, 공통에미터단자의 전위는 1[V] 이상으로 되어, 이 공통의 에미터단자에 접속되는 전류원을 문제없이 동작시키는 것이 가능하게 된다.

또, 본 발명예에서는 이상회로(4)에 있어서의 적분기 및 미분기의 출력노드(N1, N2)의 전위는 +Vcc로 똑같아지므로, 직류동작점에서 트랜지스터(5, 6)의 베이스·콜렉터간 용량(Cu)은 똑같아진다. 즉 제8도에 나타낸 종래예에서는 트랜지스터(106, 107)의 베이스전위를 동일하게 하는 것은 곤란하기 때문에 각각의 Cu를 동일하게 하는 것은 어렵다. 직류디바이스에 의한 Cu와 같은 기생커패시터의 편차는, 직교신호발생회로의 위상오차 및 진폭오차에 영향받는다. 따라서, 본 실시예의 회로는 종래의 회로보다도 위상 및 진폭의 정도가 향상하게 된다.

상술의 설명에서는, 선형소자(3)로서 인덕터를 사용했으나, 제3도에 나타낸 것과 같이 저항R을 사용하면 좋다. 이 경우에는, 저항(R)에 흐르는 전류에 의해서 이상회로(4)의 입력노드(NO)의 전위가 +Vcc 보다 약간 내려가서, 동작전압범위는 선형소자(3)로서 인덕터를 사용한 경우에 비해서 낮아진다. 그러나, 저항 R에 의한 전압강하가 베이스·에미터간 전압 VBE보다 적은 값, 예를 들면, 0.3[V] 정도가 되도록 설계하는

것은 용이하고, 그에 의해서 종래예의 회로에 비해서 적어도 0.4[V]정도 동작전압범위를 넓게할 수 있다. 또 이 저항R에 의한 전압강하가 수반되어, 트랜지스터(5, 6)의 베이스·콜렉터간 용량이 달라지나, 그 차는 종래예의 회로의 그것에 비해서 적어진다.

다음에 가변전류원(2)의 구성과 동작에 대해서 상세하게 설명하겠다. 직교신호발생회로의 교류입력신호(2)인 로컬신호(VLO)의 주파수가 기가헬츠대의 경우를 상정하면, 직교신호발생회로의 입력부에서는 국부발진기로부터의 로컬신호를 손실없이 입력하기 위해서, 국부발진기로부터의 로컬신호를 전달하는 전송로와의 임피던스정합을 취할 필요가 있다. 전송로의 특성임피던스는 통상 50Ω이며, 이 경우, 직교신호발생회로의 입력임피던스도 50Ω로 한다.

제4도에 제1도의 직교신호발생회로의 입력부에 설비된 가변전류원(2)의 등가회로를 나타냈다. 입력단자(1)의 입력임피던스는 50Ω이다. 가변전류원(2)에 흐르는 로컬신호전류(ILO)는, 입력단자(1)의 전위 즉 로컬신호(VLO)의 전압과 다음과 같은 관계가 있다.

ILO=gm*VLO (3)

단, gm : 상호 콘덕턴스

이와 같은 가변전류원(2)에 의해서, 로컬신호(VLO)를 양호한 선형성으로 로컬전류(ILO)로 변환할 수 있다.

제5도에, 제4도의 등가회로를 실현시키는 가변전류원(2)의 구체예를 나타냈다. 입력단자(1)는 트랜지스터(21)의 에미터와 접속되는 동시에, 전류원(22)의 일단에 접속된다. 전류원(22)의 다른 단부는 접지된다. 트랜지스터(21)의 베이스는, 전압원(VBB)을 거쳐서 접지된다. 트랜지스터(21)의 콜렉터는 가변전류원(2)의 전류 출력단자이고, 제1도의 노드(NO)에 상정한다. 이 가변전류원(2)의 입력임피던스(Rin)는, 전류원(22)의 전류를 Itail로 하여 근사적으로 다음 식으로 표시된다.

Rin=1/gm (4)

단, gm=Itail/Vt Vt(열전압)=kT/q K ; 홀수만 정수, q ; 전자저하

트랜지스터(21)의 바이어스전류, 즉 전류원(22)의 전류(Itail)를 조절함으로써, 입력임피던스(Rin)을 50Ω로 할 수 있다. 따라서, 식(3), (4)에서, 가변전류원(22)의 전류이득은 1로 되고, 그 출력전류(ILO)는 입력단자(1)에 입력된 로컬신호(VLO)에 의한 전류의 교류성분과 동일하게 된다.

제6도에, 제4도의 등가회로를 실현시키는 가변전류원(2)의 다른 구체예를 나타낸다. 이 구성은 제5도에 있어서의 전류원(22)을 저항(23)으로 치환한 것이다. 입력단자(1)의 전위는, 트랜지스터(21)가 동작할 경우에, VBB-0.7[V]로 가해지므로, 저항(23)의 값 R23을 다음 식과 같이 설정함으로써 소망하는 전류(Itail)을 얻을 수 있다.

Itail=(VBB-0.7)/R23 (5)

이 경우에, 입력임피던스(Rin)은 트랜지스터(21)를 에미터에서 본 임피던스 1/gm과 저항(23)의 값 R23의 병렬합성저항으로 되므로, 제5도에서 부여한 (Itail)보다 작은 전류로 Rin=50Ω를 실현시킬 수 있다. 단, 1/R23의 콘덕턴스 만큼 가변전류원(2)의 직류이득은 내려가지만, 0.8이상의 전류이득을 얻는 것은 용이하다.

다음에, 입력단자(1)에 입력되는 로컬신호(VLO)와 직교신호발생회로의 출력신호와의 전압비, 즉 전압이득에 대해서, 제8도에 나타낸 종래예의 회로와 비교해서 검토한다. 가정으로써, 입력단자(1)에 접속되는 신호원의 출력임피던스는 50Ω로 하고, 신호원 및 직교신호발생회로에 사용되고 있는 트랜지스터나 수동소자는 모두 이상적인 것으로 한다.

제8도에 나타낸 종래의 회로에 있어서, 신호원의 전압을 Vin으로 하고, 종단저항(102)의 값을 50Ω로 하면, 노드(N10)의 전위(VN10)는 다음 식으로 표시된다.

VN10=Vin/2 (6)

트랜지스터(103)와 전류원(104)으로 구성되는 에미터 플로워의 전압이득이 이상적으로는 1이기 때문에, 이상회로(105)의 입력전압은 노드(N10)의 전압과 같다. 식(1)의 조건을 가정하면, 이상회로(105)의 출력신호전압(V11, V12)은, 커패시터나 저항의 값에 관계없이, 다음식으로 표시된다.

$$V11=V12=1/(2\cdot 2^{1/2})Vin \quad (7)$$

따라서, 임피던스정합을 고려한 계에 대해서, 종래의 회로의 이득은 최대 $1/(2\cdot 2^{1/2})$이다.

이에 대해서, 제1도에 나타낸 본 실시예의 직교신호발생회로에 있어서는, 상술한 바와 같이 전류이득 1로 되므로,

ILO=Vin/100 (8)

로 된다. 따라서 예를 들면 적분기의 출력전압(V2)의 크기는 다음 식으로 표시된다.

$$|V2|=|1/(j\omega_{C}L-1/\omega^{2}CL+2)|\cdot R2\cdot Vin/100 \quad (9)$$

여기서, 식(9)에 있어서의 절대치의 항은, C와 L의 공진주파수에 맞춤으로써, 0.67정도의 값을 얻을 수 있으므로,

$$|V2| \leqq 0.0067*R2*Vin \quad (10)$$

로 된다. 직교신호발생회로의 전압이득을 종래예의 그것에 비해서 높게 하기 위해서는,

$0.0067*R2>1(2\cdot 2^{1/2})$ (11)

로 하면, 식(11)에서

R2<52Ω

로 된다. 따라서, R2를 52Ω 이상으로 함으로써, 전압이득을 제1도에 나타낸 종래예의 회로보다 높게 할 수 있다.

구체적인 수치예를 나타내면, 로컬신호주파수(fc)를 2GHz로 하고, 각부의 회로정수를 C=C1=C2=0.6pF, R1=R2 140Ω, L=10nH로 하면, 식(9)에서 전압이득은 0.93으로 되어, 종래예보다도 2배 정도 높아진다. 종래예와 동등한 이득을 얻기 위해서는, 식(12)의 조건에서, C=C1=C2=1.5pF, R=R1=R2=52Ω, L=4.2nH로 하면 좋다. 따라서, 기생커패시터에 의한 위상오차를 적게하기 위해서는, 커패시터(C1, C2)를 크게 할 필요가 있는 경우에, 1.5pF까지이면 종래예보다도 높게할 수 있다.

또 이상의 설명에서는 선형소자(3)로서 인덕터를 상정했으나, 저항을 사용한 경우에도 종래예 보다 이득을 높게 할 수 있는 것은 명백하다. 단, 인덕터에 비해서, 공진을 이용할 수 없게 되는 것만큼 이득은 적어진다.

또, 상기 실시예에서는 바이폴라트랜지스터를 사용했으나, GaAsFET나 MOSFET를 사용하여도 동등한 결과를 얻게 되는 것은 자명하다.

또, 제7도에 나타낸 것 같이 제1도의 구성을 기본으로 하고, 직교신호발생회로를 차동형구성으로 하는 것도 가능하다. 제7도에 있어서, 입력단자(1a, 1b)에는 교류입력신호가 차동신호의 형식으로 공급되고, 가변전류원(2a, 2b)의 제어입력단자에 인가된다. 가변전류원(2a)과 선형소자(3a) 및 이상회로(4a)는 제1직교신호발생부를 구성하고, 가변전류원(2b)과 선형소자(3b) 및 이상회로(4b)는 제2도의 직교신호발생부를 구성하고 있다. 그리고, 이상회로(4a, 4b)의 적분기로부터의 출력신호의 차전압이 제1차동증폭기(11)에 의해서 증폭되고, 이상회로(4a, 4b)의 미분기로부터의 출력신호의 차전압이 제2차동증폭기(12)에 의해서 증폭됨으로써, 양차동증폭기(11, 12)에서 서로 90° 위상이 다른 제1 및 제2출력신호를 얻을 수 있다. 본 실시예에 의하면, 차동증폭기(11, 12)의 설계가 용이하게 되는 동시에, 고주파특성을 개선할 수 있는 이점이 있다.

이상 설명한 바와 같이, 본 발명에 의한 직교신호발생회로는, 저전압동작이 가능하고, 또한 직류컷용 커패시터가 불필요하기 때문에 모놀리식 IC화에 적합하고, 특히 전원전압이 낮은 이동통신기기에 매우 적합하다. 또, 출력신호의 위상 및 진폭정도가 높고, 또 높은 전압이득을 얻을 수 있는 이점이 있다.

(57) 청구의 범위

청구항 1

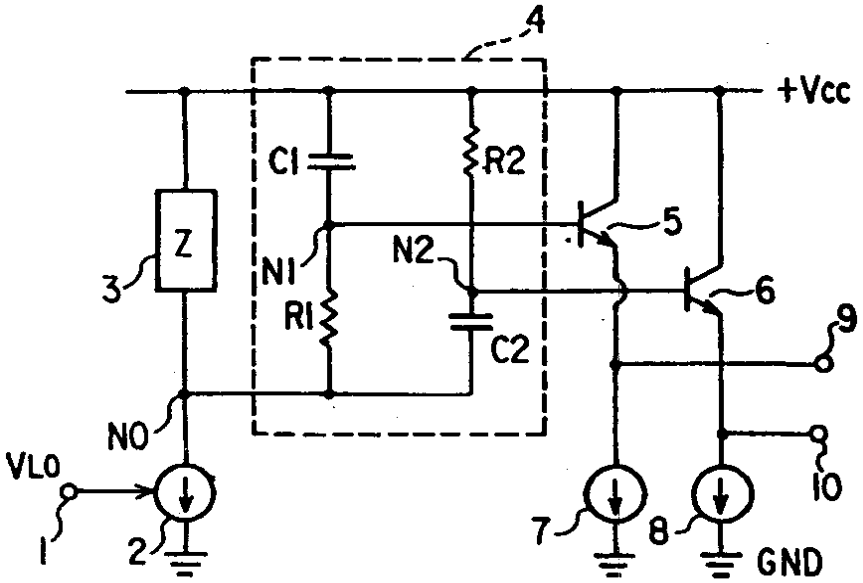
소정 주파수의 교류입력신호에 의해서 전류치가 변화하는 가변전류원과, 이 가변전류원과 전원과의 사이에 접속된 선형소자와, 이 선형소자에 대해서 각각 병렬로 접속된 적분기 및 미분기로 구성되고, 서로 90° 위상이 상이한 제1 및 제2출력신호를 얻는 이상회로를 구비한 것을 특징으로 하는 직교신호발생회로.

청구항 2

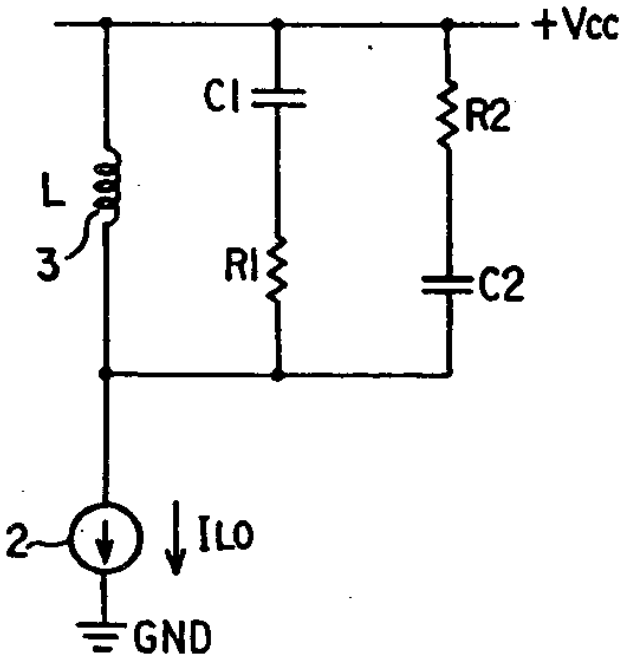
소정 주파수의 교류입력신호에 의해서 전류치가 변화되는 가변전류원과, 이 가변전류원과 전원과의 사이에 접속된 인덕터를 포함하는 선형소자와, 이 선형소자에 각각 병렬로 접속된, 제1커패시터와 제1저항과의 직렬회로로 되는 적분기 및 제2저항과 제2커패시터와의 직렬회로로 되는 미분기로 구성하여, 서로 90° 위상이 상이한 제1 및 제2출력신호를 얻는 이상회로를 구비하고, 상기 인덕터와 상기 제1 및 제2커패시터와의 공진주파수를 상기 교류입력신호의 주파수에 맞춘 것을 특징으로 하는 직교신호발생회로.

도면

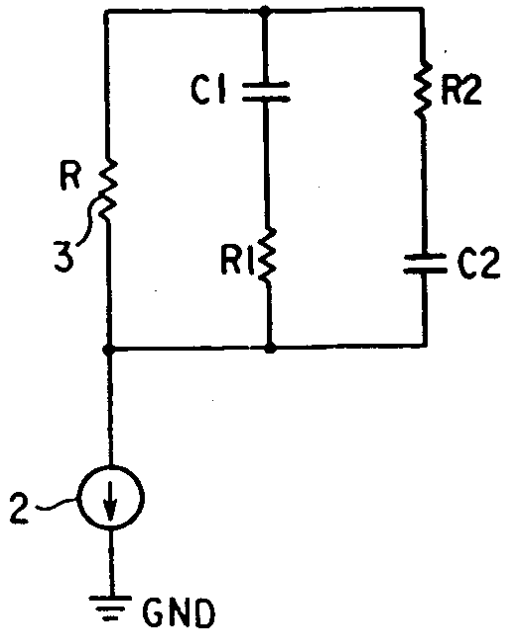
도면1


4
+Vcc
C1
R2
Z
3
N1
N2
5
6
9
R1
C2
N0
VLO
I
2
7
8
IO
GND

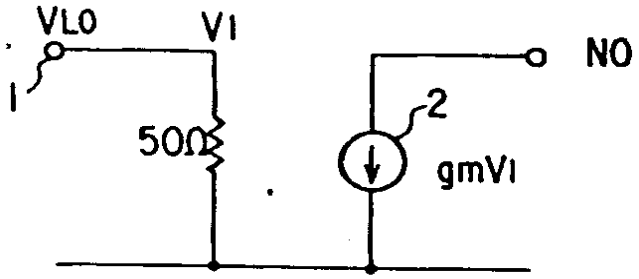
도면2


+Vcc
C1
R2
L
3
R1
C2
2
ILO
GND

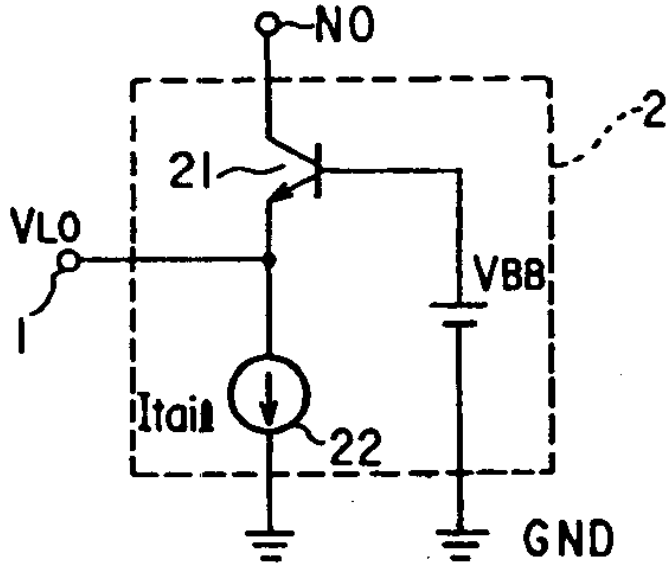
도면3


C1
R2
R
3
R1
C2
2
GND

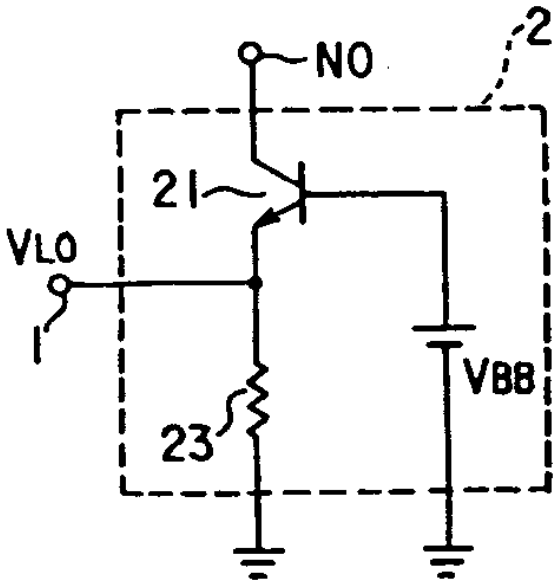
도면4


VLO
VI
NO
1
50Ω
2
gmVI

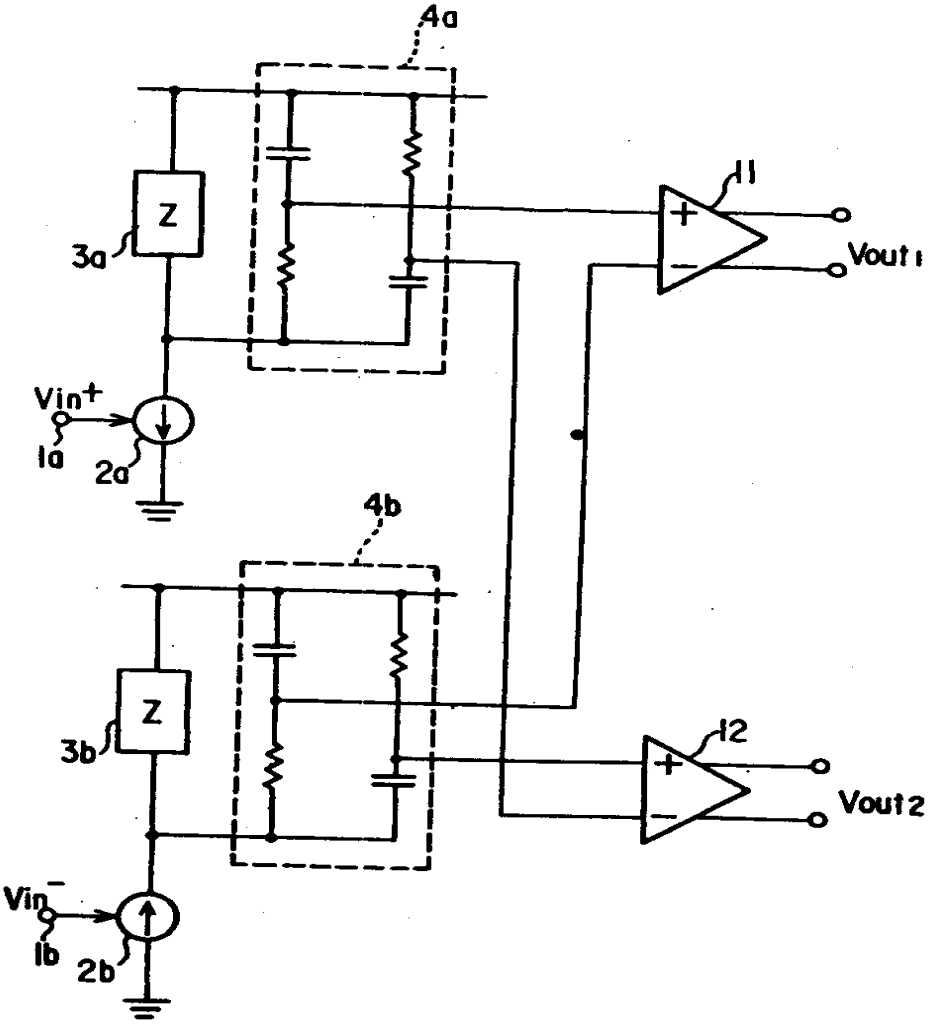
도면5


NO
2
21
VLO
VBB
1
Itail
22
GND

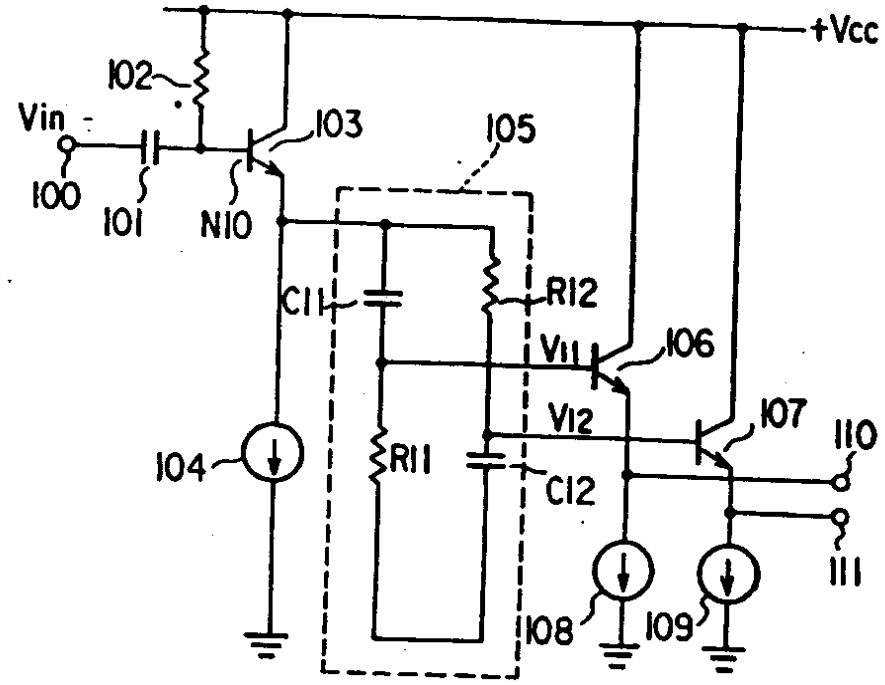
도면6


NO
2
21
VLO
1
VBB
23

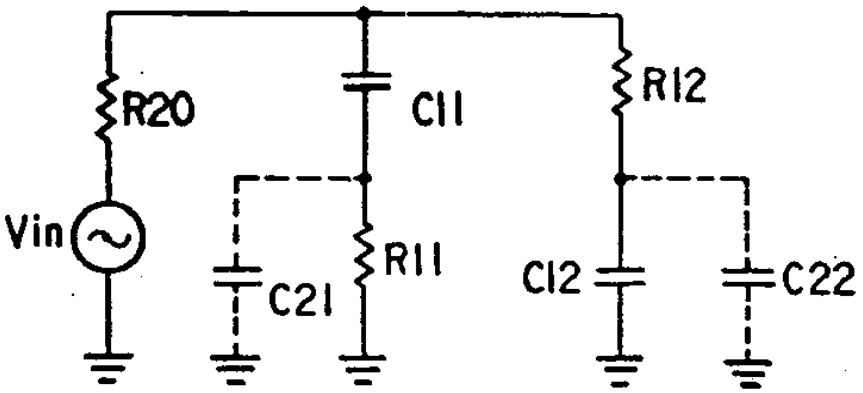
도면7


4a
11
Z
3a
Vout1
Vin+
1a
2a
4b
12
Z
3b
Vout2
Vin−
1b
2b

도면8


+Vcc
102
Vin
103
105
100
101
N10
C11
R12
V11
106
V12
107
110
104
R11
C12
111
108
109

도면9


R20
C11
R12
Vin
R11
C21
C12
C22