



(12) 发明专利申请

(10) 申请公布号 CN 103457465 A

(43) 申请公布日 2013. 12. 18

(21) 申请号 201310426167. X

(22) 申请日 2013. 09. 17

(71) 申请人 长安大学

地址 710064 陕西省西安市南二环中段

(72) 发明人 文常保 贾亚飞 李演明 巨永锋

许宏科 温立民 全思

(74) 专利代理机构 西安恒泰知识产权代理事务

所 61216

代理人 李婷

(51) Int. Cl.

H02M 3/156(2006. 01)

H02M 1/32(2007. 01)

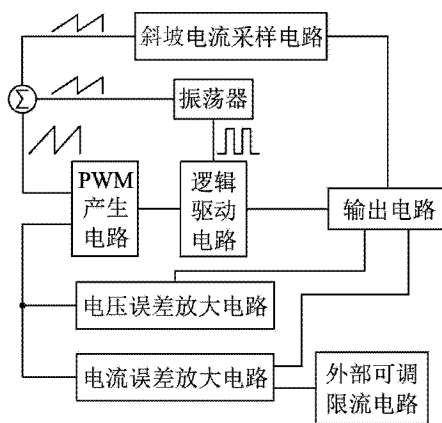
权利要求书2页 说明书8页 附图5页

(54) 发明名称

一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统

(57) 摘要

本发明公开了一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 该系统包括外部可调限流电路、电流误差放大电路、电压误差放大电路、振荡器、斜坡电流采样电路、PWM 产生电路、逻辑驱动电路和输出电路; 外部可调限流电路使得该系统具有外部可调限流功能, 不仅能够精确调整系统的限流阈值, 增加系统应用的灵活性, 又可在系统空载时避免大电流的产生, 能有效保护系统电路正常工作。本发明系统结构简单, 节省芯片面积, 适用于具有精确限流要求的电源芯片。



1. 一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 包括: 振荡器、斜坡电流采样电路、PWM 产生电路、逻辑驱动电路和输出电路, 其特征在于, 该系统还包括外部可调限流电路、电流误差放大电路、电压误差放大电路, 所述的斜坡电流采样电路、PWM 产生电路、逻辑驱动电路和输出电路依次连接, 振荡器连接在逻辑驱动电路上, 振荡器还分别与斜坡电流采样电路和 PWM 产生电路连接; 在 PWM 产生电路之间还并行连接有电压误差放大电路和电流误差放大电路, 电流误差放大电路与外部可调限流电路连接, 斜坡电流采样电路与输出电路连接;

外部可调限流电路包括第一电源 VCC, 第二电源 VREF, 第一误差放大器 OP1, 第一外部可调电阻 R1, 第二内部固定电阻 R2, 第一 5V 低压 NMOS 晶体管 M1, 第二 5V 低压 PMOS 晶体管 M2, 第三 5V 低压 PMOS 晶体管 M3; 其中, OP1 的正端输入与 VREF 相连, OP1 的输出端与 M1 的栅极相连, M1 的源极与 OP1 的负端输入和 R1 的上端相连, R1 的下端与地相连, M1 的漏极与 M2 的漏极相连, M2 的漏极与 M2 的栅极相连, M2 的源极与 VCC 相连, M2 的栅极与 M3 的栅极相连, M3 的源极与 VCC 相连, M3 的漏极与 R2 的上端相连, R2 的下端与地相连。

2. 根据权利要求 1 所述的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 其特征在于, 所述电流误差放大电路包括第二误差放大器 OP2, 第四 5V 低压 NMOS 晶体管 M4; 其中, OP2 的正端输入与输出电路的反馈电流采样点 A 相连, OP2 的负端输入与 R2 的上端相连; OP2 的输出端与 M4 的栅极相连, M4 的源极与地相连, M4 的漏极与 PWM 产生电路相连。

3. 根据权利要求 1 所述的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 其特征在于, 所述电压误差放大电路包括第三误差放大器 OP3, 第五 5V 低压 NMOS 晶体管 M5; 其中, OP3 的正端输入与输出电路的反馈电压采样点 B 相连, OP3 的负端输入与第二电源 VREF 相连; OP3 的输出端与 M5 的栅极相连, M5 的源极与地相连, M5 的漏极与 PWM 产生电路相连。

4. 根据权利要求 1 所述的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 其特征在于, 所述振荡器包括第一电压振荡信号源 V1, 第一压控振荡器 G1, 第二电压振荡信号源 V2、第三电阻 R3 和第四电阻 R4; 其中 G1 的正端输入与地相连, G1 的负端输入与 V1 的正端相连, V1 的负端与地相连, G1 的正端输出与 R3 的上端相连, G1 的负端输出与地相连, R3 的下端与 R4 的上端相连, R4 的下端与地相连, 取 R3 与 R4 之间一点为点 C, C 点与斜坡电流采样电路相连, V2 的正端与 RS 触发器的 R 端相连, V2 的负端与地相连。

5. 根据权利要求 1 所述的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 其特征在于, 所述斜坡电流采样电路包括第五电阻 R5, 第二压控振荡器 G2; 其中, R5 的上端与输入电压 VIN 相连, R5 的下端与输出电路相连, G2 的正端输入与 R5 的上端相连, G2 的负端输入与 R5 的下端相连, G1 的正端输出与 VCC 相连, G1 的下端输出与 C 点相连。

6. 根据权利要求 1 所述的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 其特征在于, 所述 PWM 产生电路包括第一电流源 I1, 第六电阻 R6, 第一电容 C1, 第一 PWM 比较器; 其中, I1 的上端与 VCC 相连, 下端与 R6 的上端、M4 的漏极和 M5 的漏极相连, R6 的下端与 C1 的上端相连, C1 的下端与地相连, PWM 的正端输入与 R3 的上端相连, PWM 的负端输入与 R6 的上端相连, PWM 的输出端与逻辑驱动电路相连。

7. 根据权利要求 1 所述的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 其特征在于, 所述逻辑驱动电路包括第一 RS 触发器, 第一反相器 INV1, 第二反相器 INV2, 第二电容 C2, 第一至第三二极管 D1、D2、D3, 第六至第十九晶体管 M6 ~ M19, M6、M11、M13、M15、

M17、M19 为 5V 低压 NMOS 晶体管, M6、M11、M13、M15、M17、M19 为 5V 低压 NMOS 晶体管, M8、M9、M12、M14、M16、M18 为 5V 低压 PMOS 晶体管, M7、M10 为 30V 高压 NMOS 晶体管;其中, RS 触发器的 R 端与 V2 相连, RS 触发器的 S 端与 PWM 的输出端相连, RS 触发器的 Q 端与 INV1 的输入端相连, INV1 的输出端与 INV2 的输入端相连, 在 INV1 与 INV2 的连接线上取点 M, INV2 的输出端取点 N, 点 M 与 M6 和 M7 的栅极相连, M6 的源极与地相连, M6 的漏极与 M7 的源极相连, M7 的漏极与 M8 的漏极相连, M8 的源极与 D1 的负端相连, D1 的正端与 VCC 相连, 点 N 与 M10 和 M11 的栅极相连, M11 的源极与地相连, M11 的漏极与 M10 的源极相连, M10 的漏极与 M9 的漏极相连, M9 的源极与 D1 的负端相连, D1 的正端与 VCC 相连, M8 的栅极与 M9 的漏极相连, M9 的栅极与 M8 的漏极相连, D2 的正端与 M13 的源极相连, D2 的负端与 M8 的漏极相连, D3 的正端与 M13 的源极相连, D3 的负端与 M9 的漏极相连, C2 的正端与 D1 的正端相连, C2 的负端与 M13 的源极相连, M12 与 M13、M14 与 M15、M16 与 M17、M18 与 M19 的栅极分别相连, 漏极分别相连, M12 的漏极与 M14 的栅极相连, M14 的漏极与 M16 的栅极相连, M16 的漏极与 M18 的栅极相连, M18 的漏极与输出电路相连, M12、M14、M16、M18 的源极相连且与 D1 的负端相连, M13、M15、M17、M19 的源极相连且与输出电路相连。

8. 根据权利要求 1 所述的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 其特征在于, 所述输出电路包括第二 5V 低压 NMOS 晶体管 M20, 第一电感 L1, 第四二极管 D4, 第三电容 C3, 第七至第十电阻 R7 ~ R10; 其中, M20 的栅极与 M18 的漏极相连, M20 的漏极与 R5 的下端相连, M20 的源极与 M13 ~ M19 的源极和 L1 与 D4 的正端相连, L1 的负端与 C3 的上端、R7 的上端和 R9 的上端相连, R7 的下端与 R8 的上端相连, R9 的下端与 R10 的上端相连, D4 的负端、C3 的下端、R8 的下端和 R10 的下端与地相连。

一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统

技术领域

[0001] 本发明属于集成电路设计领域,涉及一种 DC-DC 转换系统,特别是一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统。

背景技术

[0002] 随着电力电子技术的不断发展,电子设备的种类也越来越多,其对电源管理类芯片的需求不断提高。DC-DC 开关电源系统以其宽输入电压范围、大驱动能力和高转换效率等诸多优点,成为电源解决方案中重要的组成部分。

[0003] DC-DC 转换系统本质上是一种将直流电压或电流等级转换成另外一种可控直流电压或电流等级的系统。而具有恒流 / 恒压功能的 DC-DC 转换系统,由于既可以提供稳定的输出电压,又可以精确限流,因此能够满足不同应用条件和场合下的使用需求。如:对 LED 进行驱动、给电池充电和为便携式设备进行系统供电等。因此,如何设计出系统结构简单、性能稳定、应用范围广泛的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统成为近年来人们研究的热点问题。

[0004] 外部可调限流是通过调节系统的外部可调电阻值,改变系统内部电流大小,进而调整系统的限流阈值,实现对系统输出电流的外部调节。由于此功能可使系统输出不同的限流值,满足多种应用需求,因此增加了系统应用的灵活性。同时,这种限流功能可在 DC-DC 转换系统空载时避免大电流的产生,能有效保护系统电路正常工作。

[0005] 然而,传统的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统大多结构复杂,设计成本高,且由于输出的电压值和电流值固定,限流值不可调,只能应用于特定的场合,进一步限制了具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统的应用与发展。

发明内容

[0006] 针对上述传统具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统的缺陷或不足,本发明的目的在于,提供一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统,该转换系统不仅能够输出恒定电压和恒定电流,系统结构简单,而且具有外部可调限流功能,可通过调节外部电阻改变系统限流值,进一步增加了系统应用的灵活性。

[0007] 为了达到上述目的,本发明采用如下的技术解决方案:

[0008] 一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统,包括:振荡器、斜坡电流采样电路、PWM 产生电路、逻辑驱动电路和输出电路,该系统还包括外部可调限流电路、电流误差放大电路、电压误差放大电路,所述的斜坡电流采样电路、PWM 产生电路、逻辑驱动电路和输出电路依次连接,振荡器连接在逻辑驱动电路上,振荡器还分别与斜坡电流采样电路和 PWM 产生电路连接;在 PWM 产生电路之间还并行连接有电压误差放大电路和电流误差放大电路,电流误差放大电路与外部可调限流电路连接,斜坡电流采样电路与输出电路连接;

[0009] 外部可调限流电路包括第一电源 VCC,第二电源 VREF,第一误差放大器 OP1,第一

外部可调电阻 R1,第二内部固定电阻 R2,第一 5V 低压 NMOS 晶体管 M1,第二 5V 低压 PMOS 晶体管 M2,第三 5V 低压 PMOS 晶体管 M3;其中,OP1 的正端输入与 VREF 相连,OP1 的输出端与 M1 的栅极相连,M1 的源极与 OP1 的负端输入和 R1 的上端相连,R1 的下端与地相连,M1 的漏极与 M2 的漏极相连,M2 的漏极与 M2 的栅极相连,M2 的源极与 VCC 相连,M2 的栅极与 M3 的栅极相连,M3 的源极与 VCC 相连,M3 的漏极与 R2 的上端相连,R2 的下端与地相连。

[0010] 所述电流误差放大电路包括第二误差放大器 OP2,第四 5V 低压 NMOS 晶体管 M4;其中,OP2 的正端输入与输出电路的反馈电流采样点 A 相连,OP2 的负端输入与 R2 的上端相连;OP2 的输出端与 M4 的栅极相连,M4 的源极与地相连,M4 的漏极与 PWM 产生电路相连。

[0011] 所述电压误差放大电路包括第三误差放大器 OP3,第五 5V 低压 NMOS 晶体管 M5;其中,OP3 的正端输入与输出电路的反馈电压采样点 B 相连,OP3 的负端输入与第二电源 VREF 相连;OP3 的输出端与 M5 的栅极相连,M5 的源极与地相连,M5 的漏极与 PWM 产生电路相连。

[0012] 所述振荡器包括第一电压振荡信号源 V1,第一压控振荡器 G1,第二电压振荡信号源 V2、第三电阻 R3 和第四电阻 R4;其中 G1 的正端输入与地相连,G1 的负端输入与 V1 的正端相连,V1 的负端与地相连,G1 的正端输出与 R3 的上端相连,G1 的负端输出与地相连,R3 的下端与 R4 的上端相连,R4 的下端与地相连,取 R3 与 R4 之间一点为点 C,C 点与斜坡电流采样电路相连,V2 的正端与 RS 触发器的 R 端相连,V2 的负端与地相连。

[0013] 所述斜坡电流采样电路包括第五电阻 R5,第二压控振荡器 G2;其中,R5 的上端与输入电压 VIN 相连,R5 的下端与输出电路相连,G2 的正端输入与 R5 的上端相连,G2 的负端输入与 R5 的下端相连,G1 的正端输出与 VCC 相连,G1 的下端输出与 C 点相连。

[0014] 所述 PWM 产生电路包括第一电流源 I1,第六电阻 R6,第一电容 C1,第一 PWM 比较器;其中,I1 的上端与 VCC 相连,下端与 R6 的上端、M4 的漏极和 M5 的漏极相连,R6 的下端与 C1 的上端相连,C1 的下端与地相连,PWM 的正端输入与 R3 的上端相连,PWM 的负端输入与 R6 的上端相连,PWM 的输出端与逻辑驱动电路相连。

[0015] 所述逻辑驱动电路包括第一 RS 触发器,第一反相器 INV1,第二反相器 INV2,第二电容 C2,第一至第三二极管 D1、D2、D3,第六至第十九晶体管 M6 ~ M19,M6、M11、M13、M15、M17、M19 为 5V 低压 NMOS 晶体管,M6、M11、M13、M15、M17、M19 为 5V 低压 NMOS 晶体管,M8、M9、M12、M14、M16、M18 为 5V 低压 PMOS 晶体管,M7、M10 为 30V 高压 NMOS 晶体管;其中,RS 触发器的 R 端与 V2 相连,RS 触发器的 S 端与 PWM 的输出端相连,RS 触发器的 Q 端与 INV1 的输入端相连,INV1 的输出端与 INV2 的输入端相连,在 INV1 与 INV2 的连接线上取点 M,INV2 的输出端取点 N,点 M 与 M6 和 M7 的栅极相连,M6 的源极与地相连,M6 的漏极与 M7 的源极相连,M7 的漏极与 M8 的漏极相连,M8 的源极与 D1 的负端相连,D1 的正端与 VCC 相连,点 N 与 M10 和 M11 的栅极相连,M11 的源极与地相连,M11 的漏极与 M10 的源极相连,M10 的漏极与 M9 的漏极相连,M9 的源极与 D1 的负端相连,D1 的正端与 VCC 相连,M8 的栅极与 M9 的漏极相连,M9 的栅极与 M8 的漏极相连,D2 的正端与 M13 的源极相连,D2 的负端与 M8 的漏极相连,D3 的正端与 M13 的源极相连,D3 的负端与 M9 的漏极相连,C2 的正端与 D1 的正端相连,C2 的负端与 M13 的源极相连,M12 与 M13、M14 与 M15、M16 与 M17、M18 与 M19 的栅极分别相连,漏极分别相连,M12 的漏极与 M14 的栅极相连,M14 的漏极与 M16 的栅极相连,M16 的漏极与 M18 的栅极相连,M18 的漏极与输出电路相连,M12、M14、M16、M18 的源极相连且与 D1 的负端相连,M13、M15、M17、M19 的源极相连且与输出电路相连。

[0016] 所述输出电路包括第二十 5V 低压 NMOS 晶体管 M20, 第一电感 L1, 第四二极管 D4, 第三电容 C3, 第七至第十电阻 R7 ~ R10 ; 其中, M20 的栅极与 M18 的漏极相连, M20 的漏极与 R5 的下端相连, M20 的源极与 M13 ~ M19 的源极和 L1 与 D4 的正端相连, L1 的负端与 C3 的上端、R7 的上端和 R9 的上端相连, R7 的下端与 R8 的上端相连, R9 的下端与 R10 的上端相连, D4 的负端、C3 的下端、R8 的下端和 R10 的下端与地相连。

[0017] 与现有的具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统相比, 本发明

[0018] 具有如下的优点:

[0019] 1、使用两路反馈放大电路, 对输出电压和输出电流进行采样, 实现系统恒流 / 恒压输出, 电路结构简单, 节省芯片面积。

[0020] 2、外部可调电阻 R1 的引入, 使得系统具有外部可调限流的功能, 只需调节电阻 R1 的阻值, 即可改变系统的输出限流值, 满足不同应用需求, 增加系统应用的灵活性 ; 此限流功能使得该转换系统特别适用于具有精确限流要求的供电系统, 如车载充电、太阳能照明系统等。

[0021] 3、本系统具有的限流能力可在系统空载时避免大电流的产生, 能有效保护系统电路正常工作, 增加了系统运行时的可靠性和稳定性。

附图说明

[0022] 图 1 为本发明的结构框图 ;

[0023] 图 2 为本发明中外外部可调限流电路、电流误差放大电路、电压误差放大电路、PWM 产生电路、振荡器电路和部分逻辑驱动电路的电路图 ;

[0024] 图 3 为斜坡电流采样电路、输出电路和部分逻辑驱动电路的电路图 ;

[0025] 图 4 具体实施例一为 2 Ω 负载时系统的实际输出电压和输出电流 ;

[0026] 图 5 具体实施例二为 5 Ω 负载时系统的实际输出电压和输出电流 ;

[0027] 图 6 具体实施例三为 3.3 Ω 负载时系统的实际输出电压和输出电流 ;

[0028] 图 7 具体实施例四为 40K Ω 外部可调电阻时系统的实际输出限流阈值 ;

具体实施方式

[0029] 遵从上述技术方案, 如图 1 至图 3 所示, 一种具有外部可调限流功能的恒流 / 恒压 DC-DC 转换系统, 包括 : 振荡器、斜坡电流采样电路、PWM 产生电路、逻辑驱动电路和输出电路, 该系统还包括外部可调限流电路、电流误差放大电路、电压误差放大电路, 所述的斜坡电流采样电路、PWM 产生电路、逻辑驱动电路和输出电路依次连接, 振荡器连接在逻辑驱动电路上, 振荡器还分别与斜坡电流采样电路和 PWM 产生电路连接 ; 在 PWM 产生电路之间还并行连接有电压误差放大电路和电流误差放大电路, 电流误差放大电路与外部可调限流电路连接, 斜坡电流采样电路与输出电路连接 ;

[0030] 外部可调限流电路包括第一电源 VCC, 第二电源 VREF, 第一误差放大器 OP1, 第一外部可调电阻 R1, 第二内部固定电阻 R2, 第一 5V 低压 NMOS 晶体管 M1, 第二 5V 低压 PMOS 晶体管 M2, 第三 5V 低压 PMOS 晶体管 M3 ; 其中, OP1 的正端输入与 VREF 相连, OP1 的输出端与 M1 的栅极相连, M1 的源极与 OP1 的负端输入和 R1 的上端相连, R1 的下端与地相连, M1 的漏极与 M2 的漏极相连, M2 的漏极与 M2 的栅极相连, M2 的源极与 VCC 相连, M2 的栅极与 M3

的栅极相连, M3 的源极与 VCC 相连, M3 的漏极与 R2 的上端相连, R2 的下端与地相连。

[0031] 电流误差放大电路包括第二误差放大器 OP2, 第四 5V 低压 NMOS 晶体管 M4 ;其中, OP2 的正端输入与输出电路的反馈电流采样点 A 相连, OP2 的负端输入与 R2 的上端相连 ; OP2 的输出端与 M4 的栅极相连, M4 的源极与地相连, M4 的漏极与 PWM 产生电路相连。

[0032] 电压误差放大电路包括第三误差放大器 OP3, 第五 5V 低压 NMOS 晶体管 M5 ;其中, OP3 的正端输入与输出电路的反馈电压采样点 B 相连, OP3 的负端输入与第二电源 VREF 相连 ;OP3 的输出端与 M5 的栅极相连, M5 的源极与地相连, M5 的漏极与 PWM 产生电路相连。

[0033] 振荡器包括第一电压振荡信号源 V1, 第一压控振荡器 G1, 第二电压振荡信号源 V2、第三电阻 R3 和第四电阻 R4 ;其中 G1 的正端输入与地相连, G1 的负端输入与 V1 的正端相连, V1 的负端与地相连, G1 的正端输出与 R3 的上端相连, G1 的负端输出与地相连, R3 的下端与 R4 的上端相连, R4 的下端与地相连, 取 R3 与 R4 之间一点为点 C, C 点与斜坡电流采样电路相连, V2 的正端与 RS 触发器的 R 端相连, V2 的负端与地相连。

[0034] 斜坡电流采样电路包括第五电阻 R5, 第二压控振荡器 G2 ;其中, R5 的上端与输入电压 VIN 相连, R5 的下端与输出电路相连, G2 的正端输入与 R5 的上端相连, G2 的负端输入与 R5 的下端相连, G1 的正端输出与 VCC 相连, G1 的下端输出与 C 点相连。

[0035] PWM 产生电路包括第一电流源 I1, 第六电阻 R6, 第一电容 C1, 第一 PWM 比较器 ;其中, I1 的上端与 VCC 相连, 下端与 R6 的上端、M4 的漏极和 M5 的漏极相连, R6 的下端与 C1 的上端相连, C1 的下端与地相连, PWM 的正端输入与 R3 的上端相连, PWM 的负端输入与 R6 的上端相连, PWM 的输出端与逻辑驱动电路相连。

[0036] 逻辑驱动电路包括第一 RS 触发器, 第一反相器 INV1, 第二反相器 INV2, 第二电容 C2, 第一至第三二极管 D1、D2、D3, 第六至第十九晶体管 M6 ~ M19, M6、M11、M13、M15、M17、M19 为 5V 低压 NMOS 晶体管, M6、M11、M13、M15、M17、M19 为 5V 低压 NMOS 晶体管, M8、M9、M12、M14、M16、M18 为 5V 低压 PMOS 晶体管, M7、M10 为 30V 高压 NMOS 晶体管 ;其中, RS 触发器的 R 端与 V2 相连, RS 触发器的 S 端与 PWM 的输出端相连, RS 触发器的 Q 端与 INV1 的输入端相连, INV1 的输出端与 INV2 的输入端相连, 在 INV1 与 INV2 的连接线上取点 M, INV2 的输出端取点 N, 点 M 与 M6 和 M7 的栅极相连, M6 的源极与地相连, M6 的漏极与 M7 的源极相连, M7 的漏极与 M8 的漏极相连, M8 的源极与 D1 的负端相连, D1 的正端与 VCC 相连, 点 N 与 M10 和 M11 的栅极相连, M11 的源极与地相连, M11 的漏极与 M10 的源极相连, M10 的漏极与 M9 的漏极相连, M9 的源极与 D1 的负端相连, D1 的正端与 VCC 相连, M8 的栅极与 M9 的漏极相连, M9 的栅极与 M8 的漏极相连, D2 的正端与 M13 的源极相连, D2 的负端与 M8 的漏极相连, D3 的正端与 M13 的源极相连, D3 的负端与 M9 的漏极相连, C2 的正端与 D1 的正端相连, C2 的负端与 M13 的源极相连, M12 与 M13、M14 与 M15、M16 与 M17、M18 与 M19 的栅极分别相连, 漏极分别相连, M12 的漏极与 M14 的栅极相连, M14 的漏极与 M16 的栅极相连, M16 的漏极与 M18 的栅极相连, M18 的漏极与输出电路相连, M12、M14、M16、M18 的源极相连且与 D1 的负端相连, M13、M15、M17、M19 的源极相连且与输出电路相连。

[0037] 输出电路包括第二十 5V 低压 NMOS 晶体管 M20, 第一电感 L1, 第四二极管 D4, 第三电容 C3, 第七至第十电阻 R7 ~ R10 ;其中, M20 的栅极与 M18 的漏极相连, M20 的漏极与 R5 的下端相连, M20 的源极与 M13 ~ M19 的源极和 L1 与 D4 的正端相连, L1 的负端与 C3 的上端、R7 的上端和 R9 的上端相连, R7 的下端与 R8 的上端相连, R9 的下端与 R10 的上端相连,

D4 的负端、C3 的下端、R8 的下端和 R10 的下端与地相连。

[0038] 本系统恒流 / 恒压的工作原理如下：

[0039] 当系统开始上电时，由于反馈电流采样点 A 的电压 V_A 和反馈电压采样点 B 的电压 V_B 均小于各自误差放大器的负端电压，误差放大器 OP2 和 OP3 均输出低电平，M4 和 M5 不导通，电流源 I1 给电容 C1 恒流充电，C1 上的电压 V_{C1} 开始线性上升，当 V_{C1} 高于锯齿波的低电平时，PWM 输出占空比信号 S1，但其不具有电压驱动能力，因此需用 RS 触发器将 S1 信号转换为具有电压驱动能力的 S2 信号，S2 信号再经反相器 INV1 和 INV2 产生两个反相的驱动信号 DH 和 DL。由于流过 M20 的电流一般在 1 ~ 3A，为大电流，因此功率管 M20 为大功率管，需要高压驱动，所以还需要对 DH 和 DL 驱动信号进行电平移位。M6 ~ M11 及 D2、D3 构成电平移位电路，当 DH 为高时，M9 导通，输出为高电平；当 DL 为高时，输出为低电平。此时的低电平为输入电压 V_{IN} 与二极管 D3 上的压降之差，高电平为低电平和电容 C3 上的电压之和，两者的压差为电源电压 VCC 的值。M12 ~ M19 构成四组反相器，其宽长比相同，个数比按 1:4:16:64 设定，用来增大电压的驱动能力。

[0040] 当占空比信号产生时，功率管 M20 开始正常工作，输出电压及输出电流开始逐渐上升。当采样电流值首先达到系统反馈电流设定值时，电流误差放大电路开始工作，系统工作在恒流模式；当采样电压值首先达到系统反馈电压设定值时，电压误差放大电路开始工作，系统工作在恒压模式；若两者均未达到系统反馈设定值，电压和电流误差放大电路均不工作，此时，系统的输出电压和输出电流不断上升，直至采样电压或采样电流值达到系统反馈设定值，使系统实现恒压或恒流输出。

[0041] 系统的恒流 / 恒压输出和外部可调限流功能可通过对系统参数的设置来实现。若设计的恒流 / 恒压系统输出分别为 I_F 和 V_F ，则系统的限流值和限压值分别为 I_F 和 V_F 。

[0042] 限流值 I_F 的计算公式为

$$[0043] \quad I_F = \frac{V_A}{R_{10}} \quad (1)$$

[0044] 式中： V_A 为 A 点的电压值， R_{10} 为负载电流采样电阻值。这里，由于系统稳定时 V_A 与 R_2 上的电压相等，则

$$[0045] \quad V_A = n \times I_2 \times R_2 \quad (2)$$

$$[0046] \quad I_2 = \frac{V_{REF}}{R_1}$$

(3)

[0047] 式 (2) 和 (3) 中， n 为 M3 的宽长比与 M2 的宽长比的比值， I_2 为放大器 OP1 处于平衡状态时流过 R_1 的电流。

[0048] 由式 (1)、(2) 和 (3) 可知，

$$[0049] \quad I_F = \frac{n \times V_{REF} \times R_2}{R_{10} \times R_1} \quad (4)$$

[0050] 由式 (4) 可知，限流值 I_F 与外部可调电阻 R_1 的阻值成反比关系。由于参数 n 、 V_{REF} 、 R_2 和 R_{10} 均为定值，因此，仅需调整外部可调电阻 R_1 的阻值，即可改变流过 M2 的电流及 R_2 上的电压，进而改变限流值 I_F ，实现系统外部可调限流功能。

[0051] 若 V_A 首先达到 R_2 上的电压，则 OP2 达到平衡状态，M4 开始工作， R_3 上的电压稳定

在一固定电压值,与锯齿波信号进行比较之后,产生一固定占空比信号,从而使系统输出一恒定电流,此时,系统工作在恒流模式。

[0052] 系统限压值 VF 的设定公式为

$$[0053] \quad V_F = \frac{(R_7 + R_8)}{R_8} V_{REF} \quad (5)$$

[0054] 由式 (5) 可知,对于限压值 VF 的设定,主要通过分压电阻 R7、R8 和基准电压 VREF 进行设定。当基准电压确定后,由于 VF 已知,R7 与 R8 的比值为

$$[0055] \quad \frac{R_7}{R_8} = \frac{V_F}{V_{REF}} - 1 \quad (6)$$

[0056] 为使系统的输出电流全部流过负载电阻,因此应将分压电阻 R7、R8 的阻值设定的大一点,通常在几十千欧至几百千欧。

[0057] 若 B 点的电压 VB 首先达到 VREF,则 OP3 达到平衡状态,M5 开始工作,R3 上的电压稳定在另一固定电压值,使系统工作在另一稳定状态,输出恒定电流,此时,系统工作在恒流模式。

[0058] 综上所述,通过判定电流反馈端电压 VA 与电压反馈端电压 VB 哪一个先达到其放大器的负端输入电压,即可确定系统最终工作在恒流或恒压模式。

[0059] 另外,若系统的输出电压和电流限定值分别为 IF 和 VF,则存在一个临界负载电阻值

$$[0060] \quad R_{LT} = \frac{V_F}{R_F} \quad (7)$$

[0061] 当负载电阻 R9 小于此临界值时,由于系统达到输出限流值,输出电压仍小于其限定值,电流反馈端 A 点的电压 VA 首先达到 R2 上的电压,系统工作在恒流模式;当负载电阻 R9 大于此临界值时,由于系统达到输出限压值,输出电流仍小于其限定值,电压反馈端 B 点的电压 VB 首先达到 VREF,系统工作在恒压模式。因此,上述通过比较 VA、VB 与各自所连放大器的负端输入电压决定系统工作模式的本质是通过比较负载电阻 R9 与临界负载电阻值之间大小关系来决定的。

[0062] 实施例一

[0063] 将系统的限流值 IF 和限压值 VF 分别设定为 1A 和 3.3V,选用的基准电压 VREF 为 0.8V。由于采样电阻很小,由式 (7) 可知负载电阻的临界值为 3.3Ω。当负载电阻 R9 < 3.3Ω 时,系统工作在恒流模式;当负载电阻 R9 > 3.3Ω 时,系统工作在恒压模式。

[0064] 对于限流值 1A 的设定:由于当 OP1 稳定时,R1 端的电压为 0.8V,若将 R1 的值调为 80KΩ,则流过 R1 的电流为 10μA,当 n 的值为 1 时,即 M2 与 M3 为等比例镜像时,流过 R2 的电流同样为 10μA,若将 R2 的阻值设定为 2.5KΩ,则由式 (2) 可得,VA 的值为 25mV,选定电流采样电阻 R10 为 25mΩ,则由式 (1) 可实现对输出为 1A 的限流值的设定。若想将限流值改为 2A,只需在系统外部将 R1 的值调节到 40KΩ 即可。

[0065] 对于限压值 3.3V 的设定:由式 (6) 可得,R7 与 R8 的比值为 25:8,若选取的 R7 阻值为 250KΩ,则 R8 为 80KΩ,此时,输出电压即为设定的限压值 3.3V。

[0066] 当负载电阻 R9 < 3.3Ω 时,取 R9 = 2Ω 时,系统的实际输出波形如图 4 所示。由图 4 可以看出,当负载为 2Ω,低于 3.3Ω 时,系统工作在恒流模式,此时,随着负载变化,输出电

流 I_o 不变,为 1A,输出电压随负载变化,此时的输出电压 V_o 为 2V。

[0067] 实施例二

[0068] 将系统的限流值 I_F 和限压值 V_F 分别设定为 1A 和 3.3V,选用的基准电压 V_{REF} 为 0.8V。由于采样电阻很小,由式 (7) 可知负载电阻的临界值为 3.3 Ω 。当负载电阻 $R_9 < 3.3\Omega$ 时,系统工作在恒流模式;当负载电阻 $R_9 > 3.3\Omega$ 时,系统工作在恒压模式。

[0069] 对于限流值 1A 的设定:由于当 OP1 稳定时, R_1 端的电压为 0.8V,若将 R_1 的值调为 80K Ω ,则流过 R_1 的电流为 10 μ A,当 n 的值为 1 时,即 M_2 与 M_3 为等比例镜像时,流过 R_2 的电流同样为 10 μ A,若将 R_2 的阻值设定为 2.5K Ω ,则由式 (2) 可得, V_A 的值为 25mV,选定电流采样电阻 R_{10} 为 25m Ω ,则由式 (1) 可实现对输出为 1A 的限流值的设定。若想将限流值改为 2A,只需在系统外部将 R_1 的值调节到 40K Ω 即可。

[0070] 对于限压值 3.3V 的设定:由式 (6) 可得, R_7 与 R_8 的比值为 25:8,若选取的 R_7 阻值为 250K Ω ,则 R_8 为 80K Ω ,此时,输出电压即为设定的限压值 3.3V。

[0071] 当负载电阻 $R_9 > 3.3\Omega$ 时,取 $R_9 = 5\Omega$ 时,系统的实际输出波形如图 5 所示。由图 5 可以看出,当负载为 5 Ω ,高于 3.3 Ω 时,系统工作在恒压模式,此时,随着负载变化,输出电压 V_o 不变,为 3.3V,输出电流 I_o 随负载变化,此时的输出电流为 0.66A。

[0072] 实施例三

[0073] 将系统的限流值 I_F 和限压值 V_F 分别设定为 1A 和 3.3V,选用的基准电压 V_{REF} 为 0.8V。由于采样电阻很小,由式 (7) 可知负载电阻的临界值为 3.3 Ω 。当负载电阻 $R_9 < 3.3\Omega$ 时,系统工作在恒流模式;当负载电阻 $R_9 > 3.3\Omega$ 时,系统工作在恒压模式。

[0074] 对于限流值 1A 的设定:由于当 OP1 稳定时, R_1 端的电压为 0.8V,若将 R_1 的值调为 80K Ω ,则流过 R_1 的电流为 10 μ A,当 n 的值为 1 时,即 M_2 与 M_3 为等比例镜像时,流过 R_2 的电流同样为 10 μ A,若将 R_2 的阻值设定为 2.5K Ω ,则由式 (2) 可得, V_A 的值为 25mV,选定电流采样电阻 R_{10} 为 25m Ω ,则由式 (1) 可实现对输出为 1A 的限流值的设定。若想将限流值改为 2A,只需在系统外部将 R_1 的值调节到 40K Ω 即可。

[0075] 对于限压值 3.3V 的设定:由式 (6) 可得, R_7 与 R_8 的比值为 25:8,若选取的 R_7 阻值为 250K Ω ,则 R_8 为 80K Ω ,此时,输出电压即为设定的限压值 3.3V。

[0076] 当负载电阻 $R_9 = 3.3\Omega$ 时,系统的实际输出波形如图 6 所示。由图 6 可以看出,当负载为临界电阻值时,系统工作在恒流 / 恒压的临界状态,此时,既可认为系统工作在恒流状态,又可认为系统工作在恒压状态,系统输出为设定值,即 I_o 为 1A, V_o 为 3.3V。

[0077] 实施例四

[0078] 将系统的限流值 I_F 和限压值 V_F 分别设定为 1A 和 3.3V,选用的基准电压 V_{REF} 为 0.8V。由于采样电阻很小,由式 (7) 可知负载电阻的临界值为 3.3 Ω 。当负载电阻 $R_9 < 3.3\Omega$ 时,系统工作在恒流模式;当负载电阻 $R_9 > 3.3\Omega$ 时,系统工作在恒压模式。

[0079] 对于限流值 1A 的设定:由于当 OP1 稳定时, R_1 端的电压为 0.8V,若将 R_1 的值调为 80K Ω ,则流过 R_1 的电流为 10 μ A,当 n 的值为 1 时,即 M_2 与 M_3 为等比例镜像时,流过 R_2 的电流同样为 10 μ A,若将 R_2 的阻值设定为 2.5K Ω ,则由式 (2) 可得, V_A 的值为 25mV,选定电流采样电阻 R_{10} 为 25m Ω ,则由式 (1) 可实现对输出为 1A 的限流值的设定。若想将限流值改为 2A,只需在系统外部将 R_1 的值调节到 40K Ω 即可。

[0080] 对于限压值 3.3V 的设定:由式 (6) 可得, R_7 与 R_8 的比值为 25:8,若选取的 R_7 阻

值为 $250\text{K}\Omega$ ，则 $R8$ 为 $80\text{K}\Omega$ ，此时，输出电压即为设定的限压值 3.3V 。

[0081] 当外部可调电阻 $R1=40\text{K}\Omega$ ，系统工作在恒流模式时，系统的实际输出限流值如图 7 所示。由图 7 可知，当 $R1$ 为 $40\text{K}\Omega$ 时，系统的实际输出限流值为 2A ，满足系统的外部可调限流设计要求。

[0082] 以上所述，仅是本发明的较佳实施例，并非对本发明作任何限制，凡是根据本发明技术实质对以上实施例所作的任何简单修改、变更以及等效结构变换，均仍属于本发明技术方案的保护范围内。

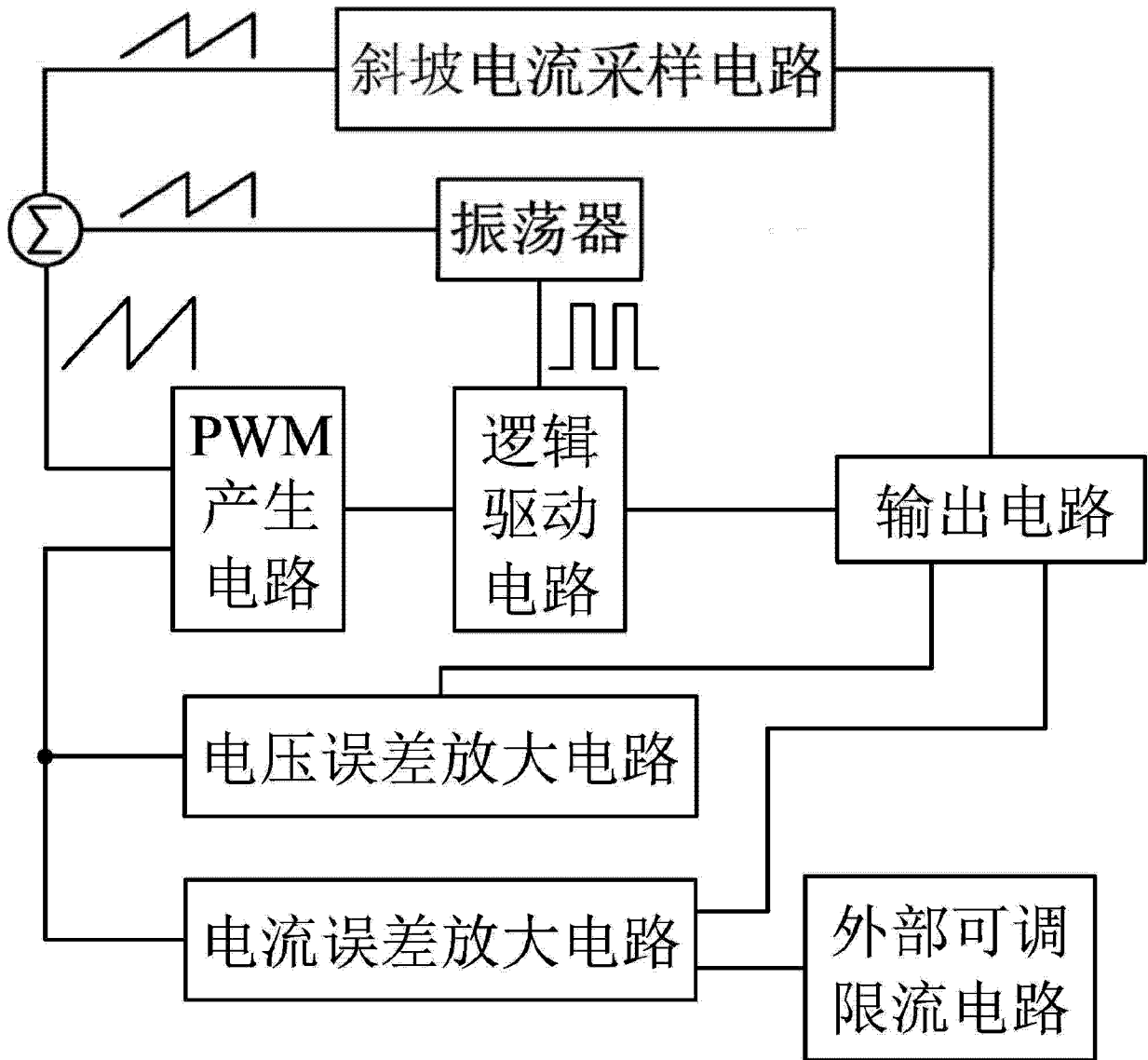


图 1

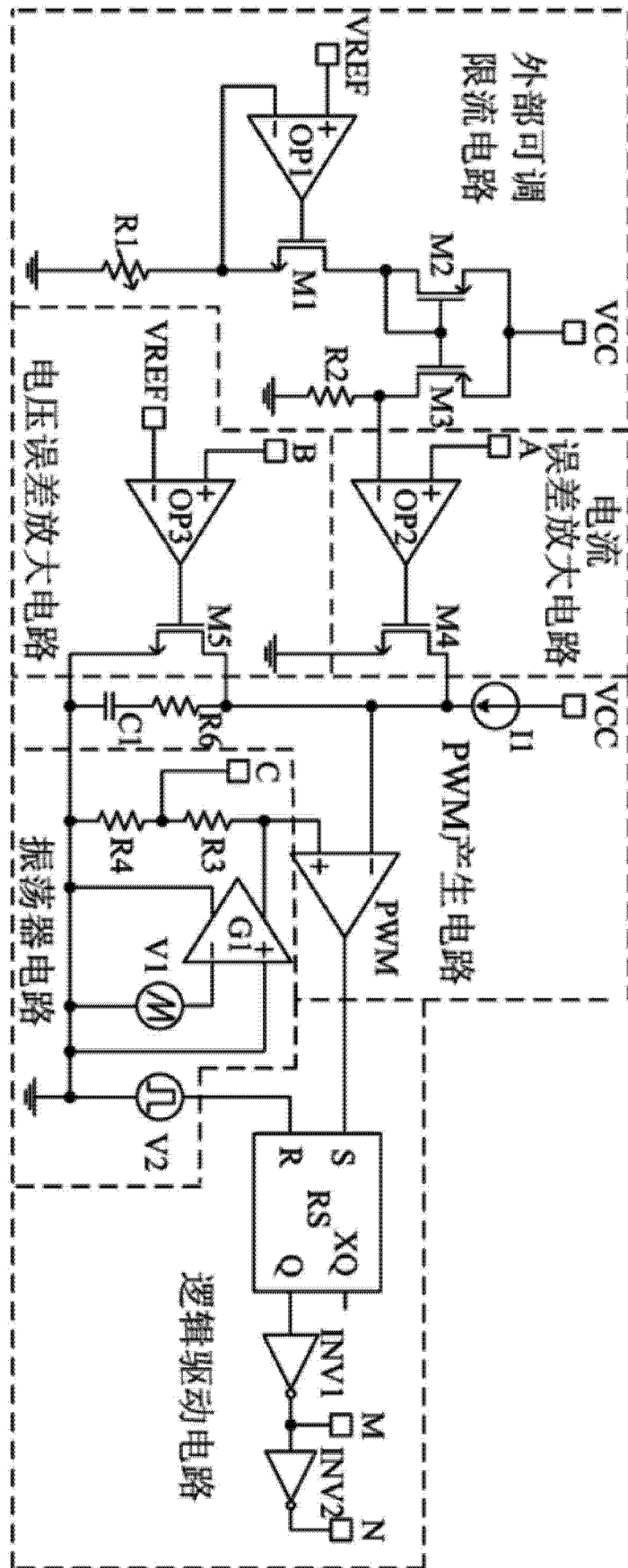


图 2

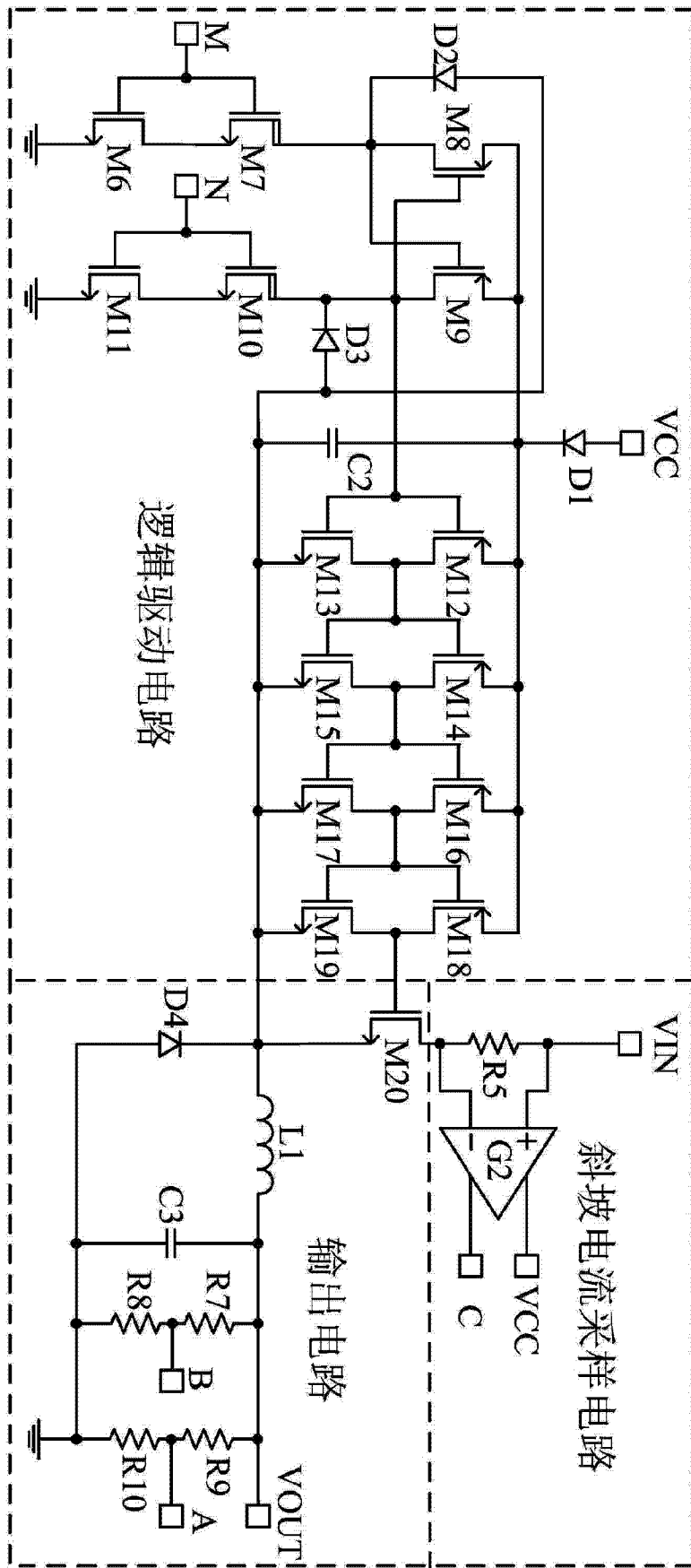


图 3

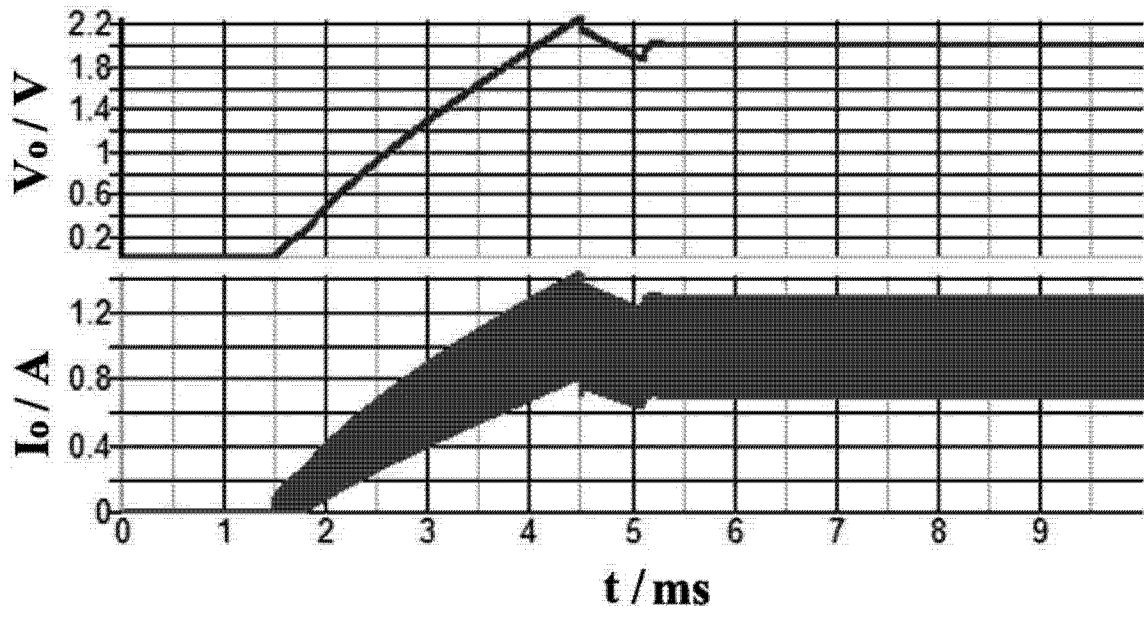


图 4

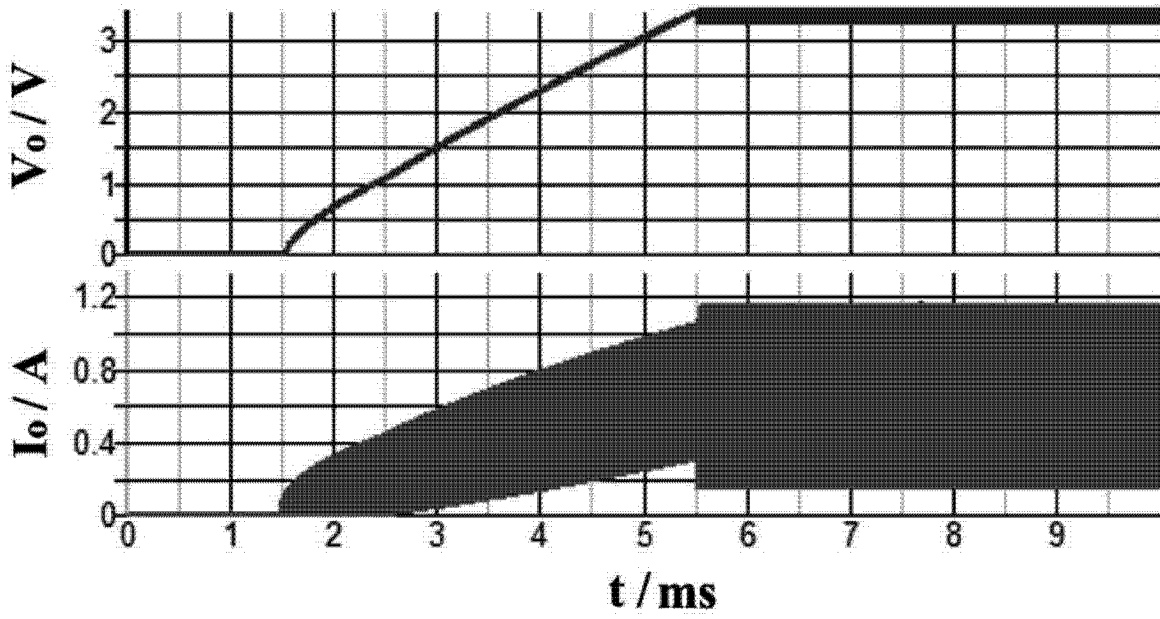


图 5

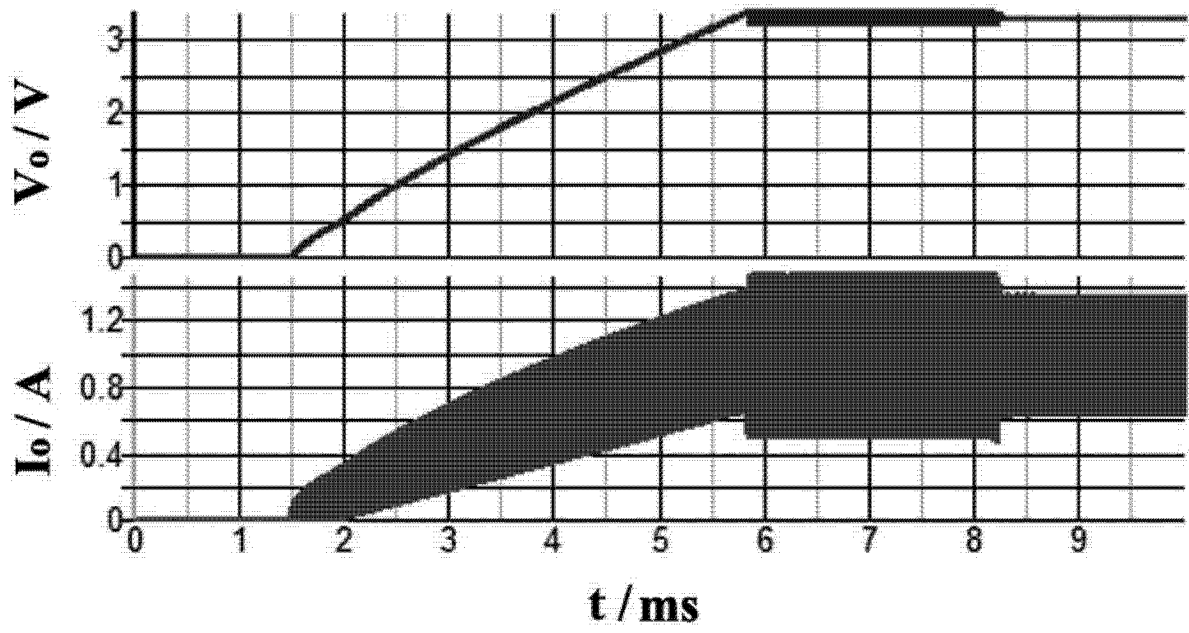


图 6

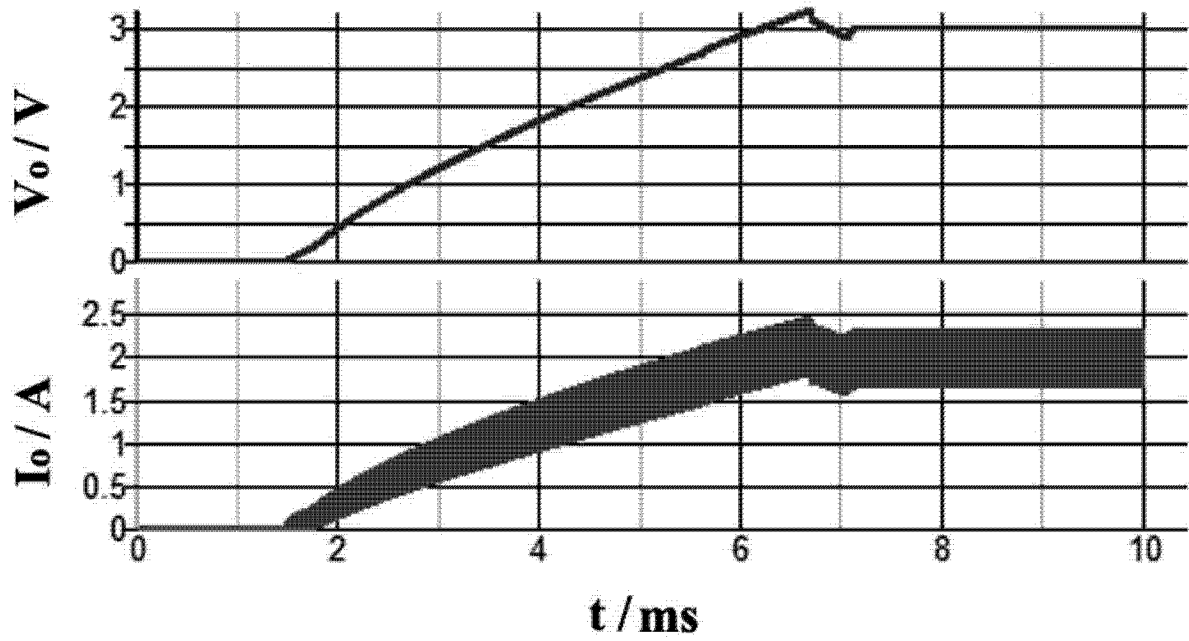


图 7