

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3752230号
(P3752230)

(45) 発行日 平成18年3月8日(2006.3.8)

(24) 登録日 平成17年12月16日(2005.12.16)

(51) Int.C1.

F 1

HO 4 B 1/50 (2006.01)

HO 4 B 1/50

請求項の数 6 (全 21 頁)

(21) 出願番号 特願2003-37472 (P2003-37472)
 (22) 出願日 平成15年2月14日 (2003.2.14)
 (65) 公開番号 特開2004-266361 (P2004-266361A)
 (43) 公開日 平成16年9月24日 (2004.9.24)
 審査請求日 平成17年1月27日 (2005.1.27)

早期審査対象出願

(73) 特許権者 000003067
 TDK株式会社
 東京都中央区日本橋1丁目13番1号
 (74) 代理人 100107559
 弁理士 星宮 勝美
 (72) 発明者 中井 信也
 東京都中央区日本橋一丁目13番1号 テ
 ィーディーケイ株式会社内
 (72) 発明者 藤岡 秀昭
 東京都中央区日本橋一丁目13番1号 テ
 ィーディーケイ株式会社内
 審査官 山中 実

最終頁に続く

(54) 【発明の名称】 フロントエンドモジュール

(57) 【特許請求の範囲】

【請求項 1】

第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号と第3の周波数帯域における受信信号とを処理するためのフロントエンドモジュールであって、

アンテナに接続され、前記第1ないし第3の周波数帯域を分離する第1の分離手段と、前記第1の分離手段に接続され、それぞれフィルタとして機能する2つの弾性波素子を含み、前記第1の周波数帯域における送信信号と受信信号とを分離する第2の分離手段と、

前記第1の分離手段に接続され、それぞれフィルタとして機能する2つの弾性波素子を含み、前記第2の周波数帯域における送信信号と受信信号とを分離する第3の分離手段と、

前記第1ないし第3の分離手段を集積するための1つの集積用多層基板とを備え、前記第1の分離手段は、前記集積用多層基板の内部または表面上の導体層を用いて構成され、

前記第1の分離手段はフィルタを含み、

前記第2の分離手段または第3の分離手段は、前記弾性波素子と前記第1の分離手段との間に設けられてインピーダンスを調整するディレーラインを含み、

前記第2の分離手段に含まれる2つの弾性波素子および前記第3の分離手段に含まれる2つの弾性波素子は、前記集積用多層基板の上面に実装され、

前記集積用多層基板は、内部の導体層として、グランド層と、前記グランド層と前記集

積用多層基板の上面との間に配置されて前記ディレーラインを構成する導体層と、前記グランド層と集積用多層基板の下面との間に配置されて前記第1の分離手段に含まれる前記フィルタを構成する導体層とを含み、

フロントエンドモジュールは、更に、前記集積用多層基板の下面に配置され、前記第1の分離手段に含まれる前記フィルタを構成する前記導体層に接続された端子を備えたことを特徴とするフロントエンドモジュール。

【請求項2】

更に、前記ディレーラインと前記第1の分離手段との間に設けられた整合回路を備え、前記集積用多層基板は、内部の導体層として、更に、前記グランド層と前記集積用多層基板の上面との間に配置されて前記整合回路を構成する導体層を含むことを特徴とする請求項1記載のフロントエンドモジュール。

10

【請求項3】

前記第1の分離手段は、

第1の周波数帯域内の周波数の信号を通過させ、第2および第3の周波数帯域内の周波数の信号を遮断するフィルタと、

第2の周波数帯域内の周波数の信号を通過させ、第1および第3の周波数帯域内の周波数の信号を遮断するフィルタと、

第3の周波数帯域内の周波数の信号を通過させ、第1および第2の周波数帯域内の周波数の信号を遮断するフィルタとを有することを特徴とする請求項1または2記載のフロントエンドモジュール。

20

【請求項4】

前記第1の分離手段は、

前記アンテナに接続され、第1ないし第3の周波数帯域のうちの1つの周波数帯域内の周波数の信号を通過させ、他の2つの周波数帯域内の周波数の信号を遮断する第1のフィルタと、

前記アンテナに接続され、前記第1のフィルタが通過させる前記1つの周波数帯域内の周波数の信号を遮断し、前記第1のフィルタが遮断する前記2つの周波数帯域内の周波数の信号を通過させる第2のフィルタと、

前記第2のフィルタに接続され、前記2つの周波数帯域のうちの一方の周波数帯域内の周波数の信号を通過させ、他方の周波数帯域内の周波数の信号を遮断する第3のフィルタと、

30

前記第2のフィルタに接続され、前記一方の周波数帯域内の周波数の信号を遮断し、前記他方の周波数帯域内の周波数の信号を通過させる第4のフィルタとを有することを特徴とする請求項1または2記載のフロントエンドモジュール。

【請求項5】

前記第3の周波数帯域における受信信号は、位置検出機能のための信号であることを特徴とする請求項1ないし4のいずれかに記載のフロントエンドモジュール。

【請求項6】

前記第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号は、符号分割多重接続方式の信号であることを特徴とする請求項1ないし5のいずれかに記載のフロントエンドモジュール。

40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、携帯電話等の通信装置において送信信号および受信信号を処理するためのフロントエンドモジュールに関する。

【0002】

【従来の技術】

近年、携帯電話（セルラホン）は、第3世代を迎え、単なる通話機能だけではなく、電子メールや画像データを伝送できる高速データ通信機能をも有することが必須となりつつあ

50

り、更には、位置検出機能を有することが要求されている。

【0003】

例えば、米国では、携帯電話に、位置検出機能を持たせることを義務付ける法律が制定されている。米国では、例えば、A M P S (Advanced Mobile Phone System)で用いられる、およそ800MHz～900MHzの周波数帯域とP C S (Personal Communications Service)で用いられる、およそ1800MHz～2000MHzの周波数帯域の2つの周波数帯域(デュアルバンド)に対応する符号分割多重接続(以下、C D M Aとも記す。)方式の携帯電話に、位置検出機能として、1500MHz近傍の周波数帯域を使用するG P S (Global Positioning System)の受信機能を搭載することにより、上記の要求を達成している。この携帯電話では、3つの周波数帯域を扱う必要がある。 10

【0004】

携帯電話では、上述のように新たな機能が付加されると、回路がより複雑になると共に部品点数が増える。そのため、携帯電話では、より高密度の部品実装技術が要求されている。また、このような事情から、携帯電話の内部の高周波回路では、その実装スペースを削減するため、部品の小型軽量化、複合化および集積化が不可欠となっている。

【0005】

特許文献1には、A M P S , P C S , G P S の各周波数帯域を分離する複合型L C フィルタ回路が記載されている。

【0006】

また、特許文献2には、3つの周波数帯域を使用する3つの通信方式のそれぞれの送信信号および受信信号を処理するためのフロントエンドモジュールが記載されている。このフロントエンドモジュールでは、ダイプレクサによって、低周波数帯域と高周波数帯域とを分離する。低周波数帯域には、第1の通信方式の周波数帯域が含まれている。高周波数帯域には、第2および第3の通信方式の2つの周波数帯域が含まれている。第1の通信方式の送信信号と受信信号は、アンテナスイッチによって分離される。また、第2および第3の通信方式の受信信号と、第2および第3の通信方式の送信信号は、他のアンテナスイッチによって分離される。また、第2の通信方式の受信信号と第3の通信方式の受信信号は、2つのS A W (弹性表面波) フィルタによって分離される。また、特許文献2には、フロントエンドモジュールの構成要素をセラミック多層基板に一体化することが記載されている。 30

【0007】

また、特許文献3には、3つの周波数帯域を使用する3つの通信システムのそれぞれの送信信号および受信信号を処理するための高周波モジュールが記載されている。この高周波モジュールでは、ダイプレクサによって、低周波数帯域と高周波数帯域とを分離する。高周波数帯域には、第1および第2の通信システムの2つの周波数帯域が含まれている。低周波数帯域には、第3の通信システムの周波数帯域が含まれている。第1および第2の通信システムの受信信号と、第1および第2の通信システムの送信信号は、第1の高周波スイッチによって分離される。また、第3の通信システムの送信信号と受信信号は、第2の高周波スイッチによって分離される。また、第1の通信システムの受信信号と第2の通信システムの受信信号は、2つのS A W フィルタによって分離される。また、特許文献3には、複数のシート層を積層してなる積層体によって、高周波モジュールの構成要素を複合化することが記載されている。 40

【0008】

【特許文献1】

特開2003-8385号公報

【特許文献2】

特開2002-101005号公報

【特許文献3】

特開2002-43977号公報

【0009】

10

20

30

40

50

【発明が解決しようとする課題】

前述の通話機能、高速データ通信機能および位置検出機能を有する携帯電話を実現するためには、第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号と、第3の周波数帯域における位置検出機能のための受信信号とを処理できるフロントエンドモジュールを実現することが望まれる。

【0010】

特許文献1に記載された複合型LCフィルタ回路では、3つの周波数帯域を分離する機能は有しているが、各周波数帯域における送信信号と受信信号とを分離する機能は有していない。そのため、携帯電話等の通信装置において、上記複合型LCフィルタ回路を用いる場合には、この複合型LCフィルタ回路の他に、各周波数帯域における送信信号と受信信号とを分離する回路を設ける必要がある。その場合における部品の小型軽量化、複合化および集積化については、特許文献1では考慮されていない。10

【0011】

特許文献2に記載されたフロントエンドモジュールでは、アンテナスイッチを用いて送信信号と受信信号とを分離している。ところで、CDMA方式では、送信機能と受信機能のいずれもが常時動作していかなければならない。そのため、特許文献2に記載されたフロントエンドモジュールでは、CDMA方式に対応することができないという問題点がある。

【0012】

特許文献3に記載された高周波モジュールでは、高周波スイッチを用いて送信信号と受信信号とを分離している。そのため、特許文献2に記載されたフロントエンドモジュールと同様に、特許文献3に記載された高周波モジュールでは、CDMA方式に対応することができないという問題点がある。20

【0013】

なお、特許文献2および特許文献3では、2つの通信方式の受信信号を分離する2つのSAWフィルタを含むものをSAWデュプレクサと称している。しかし、一般的に、デュプレクサは、送信信号と受信信号とを分離するものを指す。本発明の実施の形態においても、送信信号と受信信号とを分離するものをデュプレクサと呼ぶ。従って、特許文献2および特許文献3におけるSAWデュプレクサは、機能上、本発明の実施の形態におけるデュプレクサとは異なるものである。

【0014】

本発明はかかる問題点に鑑みてなされたもので、その目的は、第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号と第3の周波数帯域における受信信号とを処理できると共に符号分割多重接続方式に対応可能で、且つ小型軽量化、複合化および集積化が容易なフロントエンドモジュールを提供することにある。30

【0015】**【課題を解決するための手段】**

本発明のフロントエンドモジュールは、第1および第2の周波数帯域のそれぞれにおける送信信号および受信信号と第3の周波数帯域における受信信号とを処理するためのモジュールであって、

アンテナに接続され、第1ないし第3の周波数帯域を分離する第1の分離手段と、40
第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、
第1の周波数帯域における送信信号と受信信号とを分離する第2の分離手段と、
第1の分離手段に接続され、それぞれフィルタとして機能する2つの弹性波素子を含み、
第2の周波数帯域における送信信号と受信信号とを分離する第3の分離手段と、
第1ないし第3の分離手段を集積するための1つの集積用多層基板とを備え、第1の分離手段は、集積用多層基板の内部または表面上の導体層を用いて構成されているものである。
。

【0016】

本発明のフロントエンドモジュールでは、第1の分離手段によって、第1ないし第3の周波数帯域が分離され、2つの弹性波素子を含む第2の分離手段によって、第1の周波数帯50

域における送信信号と受信信号とが分離され、2つの弹性波素子を含む第3の分離手段によって、第2の周波数帯域における送信信号と受信信号とが分離される。第1ないし第3の分離手段は、1つの集積用多層基板によって集積されている。また、第1の分離手段は、集積用多層基板の内部または表面上の導体層を用いて構成されている。なお、弹性波素子とは、弹性波を利用した素子である。弹性波素子は、弹性表面波を利用する弹性表面波素子でもよいし、バルク弹性波を利用するバルク弹性波素子でもよい。

【0017】

本発明のフロントエンドモジュールにおいて、第2の分離手段に含まれる2つの弹性波素子および第3の分離手段に含まれる2つの弹性波素子は集積用多層基板に実装され、弹性波素子以外の第2の分離手段および第3の分離手段の回路部分の少なくとも一部は、集積用多層基板の内部または表面上の導体層を用いて構成されていてもよい。

10

【0018】

また、本発明のフロントエンドモジュールにおいて、第1の分離手段は、第1の周波数帯域内の周波数の信号を通過させ、第2および第3の周波数帯域内の周波数の信号を遮断するフィルタと、第2の周波数帯域内の周波数の信号を通過させ、第1および第3の周波数帯域内の周波数の信号を遮断するフィルタと、第3の周波数帯域内の周波数の信号を通過させ、第1および第2の周波数帯域内の周波数の信号を遮断するフィルタとを有していてもよい。

【0019】

また、本発明のフロントエンドモジュールにおいて、第1の分離手段は、アンテナに接続され、第1ないし第3の周波数帯域のうちの1つの周波数帯域内の周波数の信号を通過させ、他の2つの周波数帯域内の周波数の信号を遮断する第1のフィルタと、アンテナに接続され、第1のフィルタが通過させる1つの周波数帯域内の周波数の信号を遮断し、第1のフィルタが遮断する2つの周波数帯域内の周波数の信号を通過させる第2のフィルタと、第2のフィルタに接続され、2つの周波数帯域のうちの一方の周波数帯域内の周波数の信号を通過させ、他方の周波数帯域内の周波数の信号を遮断する第3のフィルタと、第2のフィルタに接続され、一方の周波数帯域内の周波数の信号を遮断し、他方の周波数帯域内の周波数の信号を通過させる第4のフィルタとを有していてもよい。

20

【0020】

また、本発明のフロントエンドモジュールにおいて、第3の周波数帯域における受信信号は、位置検出機能のための信号であってもよい。

30

【0021】

また、本発明のフロントエンドモジュールにおいて、第1および第2の周波数帯域のそれにおける送信信号および受信信号は、符号分割多重接続方式の信号であってもよい。

【0022】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。本発明の一実施の形態に係るフロントエンドモジュールは、AMP Sで用いられる周波数帯域（以下、AMP S帯域と記す。）における送信信号および受信信号と、PCSで用いられる周波数帯域（以下、PCS帯域と記す。）における送信信号および受信信号と、GPSにおける受信信号とを処理するためのモジュールである。GPSにおける受信信号は、位置検出機能のための信号である。AMP S帯域は本発明における第1の周波数帯域に対応し、PCS帯域は本発明における第2の周波数帯域に対応し、GPSにおける受信信号の周波数帯域（以下、GPS帯域と記す。）は本発明における第3の周波数帯域に対応する。また、本実施の形態において、AMP S帯域における送信信号および受信信号と、PCS帯域における送信信号および受信信号は、いずれも符号分割多重接続方式の信号である。

40

【0023】

図2は、上記各送信信号および受信信号の周波数帯域を示している。図2において、記号TXは送信信号を表し、記号RXは受信信号を表している。AMP S帯域における送信信号の周波数帯域は、824MHz～849MHzである。AMP S帯域における受信信号

50

の周波数帯域は、869MHz～894MHzである。PCS帯域における送信信号の周波数帯域は、1850MHz～1910MHzである。PCS帯域における受信信号の周波数帯域は、1930MHz～1990MHzである。GPSにおける受信信号の周波数帯域は、1574MHz～1576MHzである。

【0024】

まず、図1を参照して、本実施の形態に係るフロントエンドモジュールを含む携帯電話の高周波回路の一例について説明する。図1に示した高周波回路は、アンテナ1と、このアンテナ1に接続された本実施の形態に係るフロントエンドモジュール2と、主に信号の変調および復調を行う集積回路3とを備えている。高周波回路は、更に、それぞれ入力端がフロントエンドモジュール2に接続され、出力端が集積回路3に接続された3つのローノイズアンプ4A, 4P, 4Gを備えている。高周波回路は、更に、それぞれ入力端が集積回路3に接続された2つの電力増幅器5A, 5Pと、入力端が電力増幅器5Aの出力端に接続され、出力端がフロントエンドモジュール2に接続されたアイソレータ6Aと、入力端が電力増幅器5Pの出力端に接続され、出力端がフロントエンドモジュール2に接続されたアイソレータ6Pとを備えている。

【0025】

フロントエンドモジュール2は、トリプレクサ11と、2つのデュプレクサ12, 13と、これらを集積するための1つの集積用多層基板を備えている。トリプレクサ11は本発明における第1の分離手段に対応し、デュプレクサ12は本発明における第2の分離手段に対応し、デュプレクサ13は本発明における第3の分離手段に対応する。

【0026】

トリプレクサ11は、第1ないし第4のポートを有している。第1のポートはアンテナ1に接続されている。第2のポートはデュプレクサ12に接続されている。第3のポートはデュプレクサ13に接続されている。第4のポートはローノイズアンプ4Gの入力端に接続されている。トリプレクサ11は、AMPS帯域とPCS帯域とGPS帯域とを分離する。すなわち、トリプレクサ11は、第2のポートに入力されたAMPS帯域における送信信号を第1のポートより出力すると共に、第1のポートに入力されたAMPS帯域における受信信号を第2のポートより出力する。また、トリプレクサ11は、第3のポートに入力されたPCS帯域における送信信号を第1のポートより出力すると共に、第1のポートに入力されたPCS帯域における受信信号を第3のポートより出力する。また、トリプレクサ11は、第1のポートに入力されたGPS帯域における受信信号（図では、GPS/RXと記す。）を第4のポートより出力する。

【0027】

デュプレクサ12は、共通端子と送信端子と受信端子とを有している。共通端子はトリプレクサ11の第2のポートに接続されている。送信端子はアイソレータ6Aの出力端に接続されている。受信端子はローノイズアンプ4Aの入力端に接続されている。デュプレクサ12は、AMPS帯域における送信信号（図では、AMPS/TXと記す。）と受信信号（図では、AMPS/RXと記す。）とを分離する。すなわち、デュプレクサ12は、送信端子に入力されたAMPS帯域における送信信号を共通端子より出力すると共に、共通端子に入力されたAMPS帯域における受信信号を受信端子より出力する。

【0028】

デュプレクサ13は、共通端子と送信端子と受信端子とを有している。共通端子はトリプレクサ11の第3のポートに接続されている。送信端子はアイソレータ6Pの出力端に接続されている。受信端子はローノイズアンプ4Pの入力端に接続されている。デュプレクサ13は、PCS帯域における送信信号（図では、PCS/TXと記す。）と受信信号（図では、PCS/RXと記す。）とを分離する。すなわち、デュプレクサ13は、送信端子に入力されたPCS帯域における送信信号を共通端子より出力すると共に、共通端子に入力されたPCS帯域における受信信号を受信端子より出力する。

【0029】

次に、トリプレクサ11の構成の2つの例について説明する。まず、図3を参照して、ト

10

20

30

40

50

リプレクサ11の構成の第1の例について説明する。第1の例のトリプレクサ11は、第1ないし第4のポート21～24と、ローパスフィルタ（以下、LPFと記す。）25と、ハイパスフィルタ（以下、HPFと記す。）26と、バンドパスフィルタ（以下、BPFと記す。）27とを有している。LPF25、HPF26、BPF27の各一端は第1のポート21に接続されている。LPF25の他端は第2のポート22に接続されている。HPF26の他端は第3のポート23に接続されている。BPF27の他端は第4のポート24に接続されている。

【0030】

図4は、LPF25の特性、すなわち周波数と利得との関係を模式的に表している。図4に示したように、LPF25は、AMPS帯域内の周波数の信号を通過させ、PCS帯域およびGPS帯域内の周波数の信号を遮断する。なお、LPF25の代わりに、AMPS帯域内の周波数の信号を通過させ、PCS帯域およびGPS帯域内の周波数の信号を遮断する高域除去型のノッチフィルタを用いてもよい。

10

【0031】

図5は、HPF26の特性、すなわち周波数と利得との関係を模式的に表している。図5に示したように、HPF26は、PCS帯域内の周波数の信号を通過させ、AMPS帯域およびGPS帯域内の周波数の信号を遮断する。なお、HPF26の代わりに、PCS帯域内の周波数の信号を通過させ、AMPS帯域およびGPS帯域内の周波数の信号を遮断する低域除去型のノッチフィルタを用いてもよい。

20

【0032】

図6は、BPF27の特性、すなわち周波数と利得との関係を模式的に表している。図6に示したように、BPF27は、GPS帯域内の周波数の信号を通過させ、AMPS帯域およびPCS帯域内の周波数の信号を遮断する。

30

【0033】

次に、図7を参照して、トリプレクサ11の構成の第2の例について説明する。第2の例のトリプレクサ11は、第1ないし第4のポート21～24と、一端が第1のポート21に接続され、他端が第2のポート22に接続されたLPF31と、一端が第1のポート21に接続されたHPF32とを有している。第2の例のトリプレクサ11は、更に、一端がHPF32の他端に接続され、他端が第3のポート23に接続されたHPF33と、一端がHPF32の他端に接続され、他端が第4のポート24に接続されたLPF34とを有している。

【0034】

図8は、LPF31の特性、すなわち周波数と利得との関係を模式的に表している。図8に示したように、LPF31は、AMPS帯域内の周波数の信号を通過させ、PCS帯域およびGPS帯域内の周波数の信号を遮断する。なお、LPF31の代わりに、AMPS帯域内の周波数の信号を通過させ、PCS帯域およびGPS帯域内の周波数の信号を遮断する高域除去型のノッチフィルタを用いてもよい。

30

【0035】

図9は、HPF32の特性、すなわち周波数と利得との関係を模式的に表している。図9に示したように、HPF32は、PCS帯域およびGPS帯域内の周波数の信号を通過させ、AMPS帯域内の周波数の信号を遮断する。なお、HPF32の代わりに、PCS帯域およびGPS帯域内の周波数の信号を通過させ、AMPS帯域内の周波数の信号を遮断する低域除去型のノッチフィルタを用いてもよい。

40

【0036】

図10は、HPF33の特性、すなわち周波数と利得との関係を模式的に表している。図10に示したように、HPF33は、PCS帯域内の周波数の信号を通過させ、GPS帯域内の周波数の信号を遮断する。なお、HPF33の代わりに、PCS帯域内の周波数の信号を通過させ、GPS帯域内の周波数の信号を遮断する低域除去型のノッチフィルタを用いてもよい。

【0037】

50

図11は、LPF34の特性、すなわち周波数と利得との関係を模式的に表している。図11に示したように、LPF34は、GPS帯域内の周波数の信号を通過させ、PCS帯域内の周波数の信号を遮断する。なお、LPF34の代わりに、GPS帯域内の周波数の信号を通過させ、PCS帯域内の周波数の信号を遮断する高域除去型のノッチフィルタを用いてもよい。

【0038】

次に、図12ないし図16を参照して、トリプレクサ11において用いられる各フィルタの構成の例について説明する。

【0039】

図12は、LPF25, 31, 34として用いられるLPFの構成の一例を示す回路図である。このLPFは、2つの端子41, 42と、インダクタ43と、3つのキャパシタ44～46とを有している。インダクタ43の一端は端子41に接続され、インダクタ43の他端は端子42に接続されている。キャパシタ44の一端は端子41に接続され、キャパシタ44の他端は端子42に接続されている。キャパシタ45の一端は端子41に接続され、キャパシタ45の他端は接地されている。キャパシタ46の一端は端子42に接続され、キャパシタ46の他端は接地されている。

【0040】

図13は、図12に示したLPFの代わりに用いることの可能な高域除去型のノッチフィルタの構成の一例を示す回路図である。このノッチフィルタは、2つの端子51, 52と、2つのインダクタ53, 54と、キャパシタ55とを有している。インダクタ53の一端は端子51に接続されている。インダクタ54の一端はインダクタ53の他端に接続され、インダクタ54の他端は端子52に接続されている。キャパシタ55の一端はインダクタ53の他端に接続され、キャパシタ55の他端は端子52に接続されている。

【0041】

図14は、HPF26, 32, 33として用いられるHPFの構成の一例を示す回路図である。このHPFは、2つの端子61, 62と、3つのインダクタ63, 65, 66と、キャパシタ64とを有している。インダクタ63の一端は端子61に接続され、インダクタ63の他端は端子62に接続されている。キャパシタ64の一端は端子61に接続され、キャパシタ64の他端は端子62に接続されている。インダクタ65の一端は端子61に接続され、インダクタ65の他端は接地されている。インダクタ66の一端は端子62に接続され、インダクタ66の他端は接地されている。

【0042】

図15は、図14に示したHPFの代わりに用いることの可能な低域除去型のノッチフィルタの構成の一例を示す回路図である。このノッチフィルタは、2つの端子71, 72と、2つのキャパシタ73, 75と、インダクタ74とを有している。キャパシタ73の一端は端子71に接続されている。インダクタ74の一端はキャパシタ73の他端に接続され、インダクタ74の他端は端子72に接続されている。キャパシタ75の一端はキャパシタ73の他端に接続され、キャパシタ75の他端は端子72に接続されている。

【0043】

図16は、BPF27として用いられるBPFの構成の一例を示す回路図である。このBPFは、2つの端子81, 82と、6つのキャパシタ83～88と、2つのインダクタ91, 92とを有している。キャパシタ83の一端は端子81に接続されている。キャパシタ84の一端はキャパシタ83の他端に接続されている。キャパシタ85の一端はキャパシタ84の他端に接続され、キャパシタ85の他端は端子82に接続されている。キャパシタ86の一端は端子81に接続され、キャパシタ86の他端は端子82に接続されている。キャパシタ87の一端は、キャパシタ83, 84の接続点に接続され、キャパシタ87の他端は接地されている。キャパシタ88の一端は、キャパシタ84, 85の接続点に接続され、キャパシタ88の他端は接地されている。インダクタ91の一端は、キャパシタ87の接続点に接続され、インダクタ91の他端は接地されている。インダクタ92の一端は、キャパシタ88の接続点に接続され、インダクタ92の他端は接地されている。

10

20

30

40

50

【0044】

次に、図17を参照して、デュプレクサ12, 13の回路構成の一例について説明する。図17に示したデュプレクサ12, 13は、共通端子101と送信端子102と受信端子103とを有している。共通端子101はトリプレクサ11に接続される。送信端子102はアイソレータ6Aまたはアイソレータ6Pに接続される。受信端子103はローノイズアンプ4Aまたはローノイズアンプ4Pに接続される。

【0045】

デュプレクサ12, 13は、更に、一端が共通端子101に接続された送信側ディレーライン(図17では送信側DLと記す。)104と、出力端が送信側ディレーライン104の他端に接続され、入力端が送信端子102に接続された送信側BPF105とを有している。デュプレクサ12, 13は、更に、一端が共通端子101に接続された受信側ディレーライン(図17では受信側DLと記す。)106と、入力端が受信側ディレーライン106の他端に接続され、出力端が受信端子103に接続された受信側BPF107とを有している。BPF105, 107は、いずれも弾性波素子を用いて構成されている。

【0046】

送信側ディレーライン104および受信側ディレーライン106は、各端子101, 102, 103からデュプレクサ12, 13を見たときのインピーダンスが以下のようになるよう調整される。すなわち、共通端子101からデュプレクサ12, 13を見たときには、送信信号の周波数帯域および受信信号の周波数帯域においてインピーダンスがほぼ50となる。送信端子102からデュプレクサ12, 13を見たときには、送信信号の周波数帯域ではインピーダンスがほぼ50となり、受信信号の周波数帯域ではインピーダンスが十分に大きくなる。受信端子103からデュプレクサ12, 13を見たときには、受信信号の周波数帯域ではインピーダンスがほぼ50となり、送信信号の周波数帯域ではインピーダンスが十分に大きくなる。なお、BPF105, 107の構成によっては、送信側ディレーライン104と受信側ディレーライン106の一方のみを設ければよい場合もある。

【0047】

なお、上述のインピーダンスの関係を実現するために、図17に示したデュプレクサ12, 13における共通端子101、送信端子102、受信端子103と、それらに接続される外部の回路との間に、必要に応じて整合回路を設けてよい。図18は、デュプレクサ12, 13およびそれに接続される整合回路の回路構成の一例を示す回路図である。図18に示した例におけるデュプレクサ12, 13の構成は、図17に示したデュプレクサ12, 13の構成と同様である。図18に示した例では、共通端子101に整合回路111が接続され、送信端子102に整合回路112が接続され、受信端子103に整合回路113が接続されている。これらの整合回路111, 112, 113は、フロントエンドモジュール2に含まれている。

【0048】

整合回路111は、端子114と、2つのキャパシタ115, 116とを有している。端子114はトリプレクサ11に接続される。キャパシタ115の一端は端子114に接続され、キャパシタ115の他端は共通端子101に接続されている。キャパシタ116の一端は共通端子101に接続され、キャパシタ116の他端は接地されている。

【0049】

整合回路112は、端子117と、2つのキャパシタ118, 119と、インダクタ120とを有している。キャパシタ118の一端は端子117に接続されている。キャパシタ119の一端はキャパシタ118の他端に接続され、キャパシタ119の他端は送信端子102に接続されている。インダクタ120の一端はキャパシタ118の他端に接続され、インダクタ120の他端は接地されている。

【0050】

整合回路113は、端子121と、インダクタ122と、キャパシタ123とを有している。インダクタ122の一端は受信端子103に接続され、インダクタ122の他端は端

10

20

30

40

50

子 1 2 1 に接続されている。キャパシタ 1 2 3 の一端は端子 1 2 1 に接続され、キャパシタ 1 2 3 の他端は接地されている。

【 0 0 5 1 】

図 1 9 は、デュプレクサ 1 2 , 1 3 における送信側 B P F 1 0 5 の特性、すなわち周波数と利得との関係を模式的に表している。図 1 9 に示したように、送信側 B P F 1 0 5 は、送信信号（図 1 9 では T X と記す。）を通過させ、受信信号（図 1 9 では R X と記す。）を遮断する。

【 0 0 5 2 】

図 2 0 は、デュプレクサ 1 2 , 1 3 における受信側 B P F 1 0 7 の特性、すなわち周波数と利得との関係を模式的に表している。図 2 0 に示したように、受信側 B P F 1 0 7 は、受信信号（図 2 0 では R X と記す。）を通過させ、送信信号（図 2 0 では T X と記す。）を遮断する。

【 0 0 5 3 】

次に、図 2 1 ないし図 2 4 を参照して、フロントエンドモジュール 2 の構造について説明する。図 2 1 は、フロントエンドモジュール 2 の外観の一例を示す斜視図である。図 2 1 に示したように、フロントエンドモジュール 2 は、1 つの集積用多層基板 1 3 0 を備えている。トリプレクサ 1 1 と 2 つのデュプレクサ 1 2 , 1 3 は、この集積用多層基板 1 3 0 によって集積されている。集積用多層基板 1 3 0 は、誘電体層と、パターン化された導体層とが交互に積層された構造になっている。集積用多層基板 1 3 0 は、例え低温焼成セラミック多層基板になっている。フロントエンドモジュール 2 の回路は、集積用多層基板 1 3 0 の内部または表面上の導体層と、集積用多層基板 1 3 0 に搭載された部品とによって構成されている。特に、トリプレクサ 1 1 は、集積用多層基板 1 3 0 の内部または表面上の導体層を用いて構成されている。

【 0 0 5 4 】

図 1 7 に示したように、デュプレクサ 1 2 , 1 3 は、それぞれ 2 つの B P F 1 0 5 , 1 0 7 を有している。B P F 1 0 5 , 1 0 7 は、いずれも弾性波素子を用いて構成されている。古くから、B P F としては、誘電体共振器を用いて構成されたものが使用されていた。しかしながら、誘電体共振器を用いた B P F は、大きく重いため、フロントエンドモジュールの小型軽量化には不向きである。本実施の形態では、デュプレクサ 1 2 , 1 3 は、弾性波素子を用いて構成された B P F 1 0 5 , 1 0 7 を有しているため、B P F 1 0 5 , 1 0 7 を含めたフロントエンドモジュール 2 の小型軽量化が可能である。

【 0 0 5 5 】

なお、ここでは、弾性波素子として弾性表面波素子を用いた場合の例について説明するが、弾性表面波素子の代わりにバルク弾性波素子を用いてもよい。弾性表面波素子が圧電体の表面を伝播する音波（弾性表面波）を利用してしているのに対し、バルク弾性波素子は、圧電体内部を伝播する音波（バルク弾性波）を利用するものである。このバルク弾性波素子のうち、特に圧電体薄膜を用いて作製されたものを薄膜バルク波素子と呼び、特に圧電体薄膜を用いて作製された共振器を薄膜バルク波共振器（Film Bulk Acoustic Resonator : F B A R ）と呼ぶ。上記弾性波素子としては、上記薄膜バルク波素子を用いてもよい。この薄膜バルク波素子は、弾性表面波素子に比べて温度特性が良好である。一般に、弾性表面波素子の温度特性が 4 0 p p m / 度であるのに対し、薄膜バルク波素子の温度特性は 2 0 p p m / 度である。従って、薄膜バルク波素子は、フィルタに要求される急峻な周波数特性を実現するのに有利である。

【 0 0 5 6 】

図 2 1 において、符号 1 3 1 , 1 3 2 は、デュプレクサ 1 2 における B P F 1 0 5 , 1 0 7 に用いられる弾性表面波素子を含むチップを表わし、符号 1 3 3 , 1 3 4 は、デュプレクサ 1 3 における B P F 1 0 5 , 1 0 7 に用いられる弾性表面波素子を含むチップを表わしている。チップ 1 3 1 ~ 1 3 4 は集積用多層基板 1 3 0 の上面に実装されている。弾性表面波素子以外のデュプレクサ 1 2 , 1 3 の回路部分の少なくとも一部は、集積用多層基板 1 3 0 の内部または表面上の導体層を用いて構成されている。図 2 1 には、弾性表面波

10

20

30

40

50

素子以外のデュプレクサ 12, 13 の回路部分の一部が、集積用多層基板 130 の上面に実装されたチップ部品 135 ~ 137 によって構成され、弹性表面波素子以外のデュプレクサ 12, 13 の回路部分の残りの部分が、集積用多層基板 130 の内部または表面上の導体層を用いて構成されている例を示している。しかし、弹性表面波素子以外のデュプレクサ 12, 13 の回路部分は、全てインダクタとキャパシタによって構成できるため、弹性表面波素子以外のデュプレクサ 12, 13 の回路部分の全部を集積用多層基板 130 の内部または表面上の導体層を用いて構成してもよい。

【0057】

集積用多層基板 130 の上面、およびこの上面に実装されたチップ 131 ~ 134 およびチップ部品 135 ~ 137 は、シールドケース 138 によって覆われている。

10

【0058】

図 22 は、図 21 において符号 140 で示した断面を表わす断面図である。図 22 に示したように、チップ 131 は、LiTaO₃ 等の圧電材料からなる圧電基板 141 と、この圧電基板 141 の一方の面に形成された櫛形電極 142 と、この櫛形電極 142 を外部の回路に接続するための接続電極 143 と、櫛形電極 142 を覆うカバー 144 とを有している。接続電極 143 は、櫛形電極 142 と同一面上に配置されている。また、櫛形電極 142 とカバー 144 との間には空間が形成されている。チップ 131 は、櫛形電極 142 が集積用多層基板 130 の上面に対向するように、フリップチップボンディングによって、集積用多層基板 130 の上面に実装されている。チップ 132 ~ 134 の構造および実装方法もチップ 131 と同様である。

20

【0059】

図 22 において、符号 151 は、アンテナ 1 に接続されるアンテナ端子を示し、符号 152 は、AMPS 帯域における受信信号を出力する出力端子を示し、符号 153 は、グランド端子を示している。これらの端子 151 ~ 153 は、集積用多層基板 130 の下面に配置されている。また、符号 154 は、集積用多層基板 130 の内部に配置されたグランド層を示している。このグランド層 154 は、グランド端子 153 に接続されている。

【0060】

また、図 22 に示した例では、チップ 131 は、デュプレクサ 12 における受信側 BPF 107 を構成するものとしている。また、図 22 には、集積用多層基板 130 の内部に形成された回路部分の例として、図 3 に示した構成のトリプレクサ 11 における LPF 25 (図 12 に示した構成の LPF) と、図 18 に示した整合回路 111 と、図 18 に示した受信側ディレーライン 106 と、図 18 に示した整合回路 113 とを示している。図 23 は、図 22 において符号 160 で示した部分、すなわち、整合回路 111 および受信側ディレーライン 106 を示す斜視図である。

30

【0061】

図 21 に示した例では、集積用多層基板 130 の上面が平坦で、この平坦な上面にチップ 131 ~ 134 が実装されている。他の例として、図 24 に示したように、集積用多層基板 130 の上面にチップ 131 ~ 134 を収納する 4 つの凹部 139 を形成し、この凹部 139 内にそれぞれチップ 131 ~ 134 を配置してもよい。

【0062】

40

図 21 に示したフロントエンドモジュール 2 の大きさは、例えば、縦 5.4 mm、横 4.0 mm、高さ 1.8 mm になっている。

【0063】

次に、図 25 ないし図 30 を参照して、本実施の形態に係るフロントエンドモジュール 2 に対する第 1 の比較例のフロントエンドモジュールについて説明する。まず、図 25 を参照して、第 1 の比較例のフロントエンドモジュールを含む携帯電話の高周波回路の一例について説明する。図 25 に示した高周波回路は、2 つのアンテナ 201A, 201B と、これらのアンテナ 201A, 201B に接続されたフロントエンドモジュール 202 とを備えている。アンテナ 201A は、AMPS 帯域およびPCS 帯域における信号の送信および受信に用いられる。アンテナ 201B は、GPS における受信信号の受信に用いられ

50

る。

【0064】

図25に示した高周波回路は、更に、主にAMP S帯域およびPCS帯域における信号の変調および復調を行う集積回路203Aと、主にGPSにおける受信信号の復調を行う集積回路203Bとを備えている。高周波回路は、更に、それぞれ入力端がフロントエンドモジュール202に接続され、出力端が集積回路203Aに接続された2つのローノイズアンプ204A, 204Pと、入力端がフロントエンドモジュール202に接続され、出力端が集積回路203Bに接続されたローノイズアンプ204Gとを備えている。高周波回路は、更に、それぞれ入力端が集積回路203Aに接続された2つの電力増幅器205A, 205Pと、入力端が電力増幅器205Aの出力端に接続され、出力端がフロントエンドモジュール202に接続されたアイソレータ206Aと、入力端が電力増幅器205Pの出力端に接続され、出力端がフロントエンドモジュール202に接続されたアイソレータ206Pとを備えている。

【0065】

フロントエンドモジュール202は、ダイプレクサ210と、2つのデュプレクサ212, 213と、BPF214とを備えている。ダイプレクサ210は、第1ないし第3のポートを有している。第1のポートはアンテナ201Aに接続されている。第2のポートはデュプレクサ212に接続されている。第3のポートはデュプレクサ213に接続されている。ダイプレクサ210は、AMP S帯域とPCS帯域とを分離する。すなわち、ダイプレクサ210は、第2のポートに入力されたAMP S帯域における送信信号を第1のポートより出力すると共に、第1のポートに入力されたAMP S帯域における受信信号を第2のポートより出力する。また、ダイプレクサ210は、第3のポートに入力されたPCS帯域における送信信号を第1のポートより出力すると共に、第1のポートに入力されたPCS帯域における受信信号を第3のポートより出力する。

【0066】

デュプレクサ212は、共通端子と送信端子と受信端子とを有している。共通端子はダイプレクサ210の第2のポートに接続されている。送信端子はアイソレータ206Aの出力端に接続されている。受信端子はローノイズアンプ204Aの入力端に接続されている。デュプレクサ212は、AMP S帯域における送信信号(図では、AMP S/TXと記す。)と受信信号(図では、AMP S/RXと記す。)とを分離する。すなわち、デュプレクサ212は、送信端子に入力されたAMP S帯域における送信信号を共通端子より出力すると共に、共通端子に入力されたAMP S帯域における受信信号を受信端子より出力する。

【0067】

デュプレクサ213は、共通端子と送信端子と受信端子とを有している。共通端子はダイプレクサ210の第3のポートに接続されている。送信端子はアイソレータ206Pの出力端に接続されている。受信端子はローノイズアンプ204Pの入力端に接続されている。デュプレクサ213は、PCS帯域における送信信号(図では、PCS/TXと記す。)と受信信号(図では、PCS/RXと記す。)とを分離する。すなわち、デュプレクサ213は、送信端子に入力されたPCS帯域における送信信号を共通端子より出力すると共に、共通端子に入力されたPCS帯域における受信信号を受信端子より出力する。

【0068】

BPF214の入力端はアンテナ201Bに接続され、BPF214の出力端はローノイズアンプ204Gの入力端に接続されている。BPF214は、アンテナ201Bによって受信したGPSにおける受信信号(図では、GPS/RXと記す。)を選択的に通過させる。

【0069】

ダイプレクサ210の回路構成は、図3に示したトリプレクサ11の構成から、BPF27および第4のポート24を除いた構成である。デュプレクサ212, 213の回路構成は、本実施の形態におけるデュプレクサ12, 13の回路構成と同様である。

10

20

30

40

50

【0070】

第1の比較例のフロントエンドモジュール202は、ダイプレクサ210と2つのデュプレクサ212, 213とBPF214とが、それぞれ別個の部品とされ、これらが、マザー基板上に半田付け等の方法によって実装されて構成されている。

【0071】

図26は、ダイプレクサ210の外観の一例を示す平面図である。図26に示したダイプレクサ210は、第1ないし第3のポートに対応する端子210A, 210B, 210Cと、3つのグランド端子210Gとを有している。図26に示した例では、ダイプレクサ210の大きさは、縦2.0mm、横1.2mmになっている。

【0072】

図27は、デュプレクサ212, 213の外観の一例を示す斜視図である。図27に示したデュプレクサ212, 213は、それぞれBPFに用いられる弾性表面波素子を含む2つのチップ221, 222と、この2つのチップ221, 222が実装された実装基板223と、チップ221, 222を覆うシールドケース224とを有している。実装基板223は多層基板になっている。図27に示した例では、デュプレクサ212, 213の大きさは、縦5mm、横5mm、高さ1.5mmになっている。

【0073】

図28は、図27におけるチップ221を通る断面を示す断面図である。図28におけるチップ221の構造は、図22に示したチップ131の構造と同様である。図28には、共通端子231、受信端子232、受信側ディレーライン233および整合回路234が示されている。受信側ディレーライン233および整合回路234は、実装基板223の内部または表面上の導体層を用いて形成されている。

【0074】

図29は第1の比較例におけるフロントエンドモジュールの構成部品の配置例を示す平面図、図30はこの配置例を示す斜視図である。この例では、マザー基板上に、ダイプレクサ210、デュプレクサ212, 213およびそれらの周辺回路が配置される第1の領域237と、BPF214およびその周辺回路が配置される第2の領域238とが設けられている。この例では、BPF214の大きさは、縦3mm、横6mmになっている。また、この例では、第1の領域237の大きさは縦13mm、横10mmで、第2の領域238の大きさは縦5mm、横10mmになっている。

【0075】

次に、図31ないし図33を参照して、本実施の形態に係るフロントエンドモジュール2に対する第2の比較例のフロントエンドモジュールについて説明する。第2の比較例のフロントエンドモジュールの回路構成は、図1に示したフロントエンドモジュール2と同様である。しかし、第2の比較例では、トリプレクサと2つのデュプレクサは、それぞれ別個の部品とされ、これらが、マザー基板上に半田付け等の方法によって実装されて構成されている。図31は、第2の比較例におけるトリプレクサの外観の一例を示す平面図である。図31に示したトリプレクサ211は、第1ないし第4のポートに対応する端子211A, 211B, 211C, 211Dと2つのグランド端子211Gとを有している。図31に示した例では、トリプレクサ211の大きさは、縦3.2mm、横2.5mmになっている。トリプレクサ211の回路構成は、図3または図7に示したトリプレクサ11の回路構成と同様である。

【0076】

図32は、図31に示したトリプレクサ211の断面図である。図33は、図32において符号241, 242で示した部分を分解して示す斜視図である。図32に示したように、トリプレクサ211は多層基板を有している。図32および図33には、端子211Aと、この端子211Aに接続されたLPF225とが示されている。LPF225は、多層基板の内部または表面上の導体層を用いて形成されている。このLPF225は、図12に示した構成になっている。すなわち、LPF225は、インダクタ43と3つのキャパシタ44～46を有している。なお、図32において、符号240はグランド層を示し

10

20

50

30

40

50

ている。

【0077】

第2の比較例におけるフロントエンドモジュールの構成部品の配置は、例えば、図29および図30において、BPF214およびその周辺回路が除かれ、ダイプレクサ210の代わりにトリプレクサ211が配置されたものとなる。トリプレクサ211はダイプレクサ210よりも大きいので、マザー基板上で、第2の比較例におけるフロントエンドモジュールが占める領域は、図29および図30における第1の領域237よりも若干大きなものとなる。

【0078】

本実施の形態に係るフロントエンドモジュール2は、第1の比較例および第2の比較例のいずれと比較しても、占有面積を小さくすることができる。

10

【0079】

以上説明したように、本実施の形態に係るフロントエンドモジュール2は、AMPS帯域とPCS帯域とGPS帯域とを分離するトリプレクサ11と、AMPS帯域における送信信号と受信信号とを分離するデュプレクサ12と、PCS帯域における送信信号と受信信号とを分離するデュプレクサ13とを備えている。デュプレクサ12は、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。デュプレクサ13も、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。本実施の形態では、トリプレクサ11、デュプレクサ12、13は、集積用多層基板130によって集積されている。トリプレクサ11は、集積用多層基板130の内部または表面上の導体層を用いて構成されている。

20

【0080】

以上のことから、本実施の形態によれば、1つのアンテナ1に接続されるフロントエンドモジュール2によって、AMPS帯域とPCS帯域のそれぞれにおける送信信号および受信信号と、GPSにおける受信信号とを処理することができる。また、本実施の形態では、デュプレクサ12、13によって送信信号と受信信号とを分離するので、符号分割多重接続方式に対応可能である。また、本実施の形態によれば、小型軽量化、複合化および集積化が容易なフロントエンドモジュール2を実現することができる。また、本実施の形態によれば、位置検出機能を有する携帯電話を実現することができる。

【0081】

30

また、本実施の形態では、デュプレクサ12におけるBPF105、107に用いられる弹性表面波素子を含むチップ131、132と、デュプレクサ13におけるBPF105、107に用いられる弹性表面波素子を含むチップ133、134は、集積用多層基板130の上面に実装されている。そして、弹性表面波素子以外のデュプレクサ12、13の回路部分の少なくとも一部は、集積用多層基板130の内部または表面上の導体層を用いて構成されている。これにより、フロントエンドモジュール2をより小型軽量化することが可能になる。

【0082】

40

また、本実施の形態によれば、弹性表面波素子を含むデュプレクサ12、13を、トリプレクサ11と一体化することにより、デュプレクサ12、13とその周辺回路とのインピーダンス整合を最適化することが可能になる。従って、本実施の形態によれば、フロントエンドモジュール2の性能を向上させることも可能になる。

【0083】

なお、本発明は、上記実施の形態に限定されず、種々の変更が可能である。例えば、実施の形態では、BPF105に用いられる弹性表面波素子を含むチップと、BPF107に用いられる弹性表面波素子を含むチップとを別体にしている。しかし、本発明では、これらの2つのチップを合体して1つのチップとしてもよい。

【0084】

また、実施の形態で挙げた3つの周波数帯域の組み合わせは一例であり、本発明は、他の周波数帯域の組み合わせに対しても適用することができる。

50

【0085】

【発明の効果】

以上説明したように請求項1ないし6のいずれかに記載のフロントエンドモジュールは、第1ないし第3の周波数帯域を分離する第1の分離手段と、第1の周波数帯域における送信信号と受信信号とを分離する第2の分離手段と、第2の周波数帯域における送信信号と受信信号とを分離する第3の分離手段とを備えている。第2の分離手段は、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。第3の分離手段も、それぞれフィルタとして機能する2つの弹性波素子を含んでいる。第1ないし第3の分離手段は、1つの集積用多層基板によって集積されている。また、第1の分離手段は、集積用多層基板の内部または表面上の導体層を用いて構成されている。従って、本発明によれば、第1および第2の周波数帯域のそれにおける送信信号および受信信号と第3の周波数帯域における受信信号とを処理できると共に符号分割多重接続方式に対応可能で、且つ小型軽量化、複合化および集積化が容易なフロントエンドモジュールを実現することができるという効果を奏する。10

【0086】

また、本発明のフロントエンドモジュールでは、第2の分離手段に含まれる2つの弹性波素子および第3の分離手段に含まれる2つの弹性波素子は、集積用多層基板に実装され、弹性波素子以外の第2の分離手段および第3の分離手段の回路部分の少なくとも一部は、集積用多層基板の内部または表面上の導体層を用いて構成されている。従って、本発明によれば、フロントエンドモジュールをより小型軽量化することが可能になるという効果を奏する。20

【0087】

また、請求項5記載のフロントエンドモジュールでは、第3の周波数帯域における受信信号は位置検出機能のための信号である。従って、本発明によれば、位置検出機能を有する携帯電話等の通信装置を実現することが可能になるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施の形態に係るフロントエンドモジュールを含む携帯電話の高周波回路の一例を示すブロック図である。

【図2】本発明の一実施の形態に係るフロントエンドモジュールによって処理される信号の周波数帯域を示す説明図である。30

【図3】図1におけるトリプレクサの構成の第1の例を示すブロック図である。

【図4】図3におけるローパスフィルタの特性を示す説明図である。

【図5】図3におけるハイパスフィルタの特性を示す説明図である。

【図6】図3におけるバンドパスフィルタの特性を示す説明図である。

【図7】図1におけるトリプレクサの構成の第2の例を示すブロック図である。

【図8】図7における第1のポートに接続されたローパスフィルタの特性を示す説明図である。

【図9】図7における第1のポートに接続されたハイパスフィルタの特性を示す説明図である。

【図10】図7における第3のポートに接続されたハイパスフィルタの特性を示す説明図である。40

【図11】図7における第4のポートに接続されたローパスフィルタの特性を示す説明図である。

【図12】図3または図7に示したトリプレクサにおいて用いられるローパスフィルタの構成の一例を示す回路図である。

【図13】図12に示したローパスフィルタの代わりに用いることの可能な高域除去型のノッチフィルタの構成の一例を示す回路図である。

【図14】図3または図7に示したトリプレクサにおいて用いられるハイパスフィルタの構成の一例を示す回路図である。

【図15】図14に示したハイパスフィルタの代わりに用いることの可能な低域除去型の50

ノッチフィルタの構成の一例を示す回路図である。

【図 16】図 3 に示したトリプレクサにおいて用いられるバンドパスフィルタの構成の一例を示す回路図である。

【図 17】図 1 におけるデュプレクサの構成の一例を示すブロック図である。

【図 18】図 1 におけるデュプレクサおよびそれに接続される整合回路の構成の一例を示す回路図である。

【図 19】図 17 または図 18 における送信側バンドパスフィルタの特性を示す説明図である。

【図 20】図 17 または図 18 における受信側バンドパスフィルタの特性を示す説明図である。

【図 21】本発明の一実施の形態に係るフロントエンドモジュールの外観の一例を示す斜視図である。

【図 22】図 21 に示したフロントエンドモジュールの断面図である。

【図 23】図 22 における一部を示す斜視図である。

【図 24】本発明の一実施の形態に係るフロントエンドモジュールの構造の他の例を示す断面図である。

【図 25】第 1 の比較例のフロントエンドモジュールを含む携帯電話の高周波回路の一例を示すブロック図である。

【図 26】図 25 におけるダイプレクサの外観の一例を示す平面図である。

【図 27】図 25 におけるデュプレクサの外観の一例を示す斜視図である。

【図 28】図 27 に示したデュプレクサの断面図である。

【図 29】第 1 の比較例におけるフロントエンドモジュールの構成部品の配置例を示す平面図である。

【図 30】第 1 の比較例におけるフロントエンドモジュールの構成部品の配置例を示す斜視図である。

【図 31】第 2 の比較例のフロントエンドモジュールにおけるトリプレクサの外観の一例を示す平面図である。

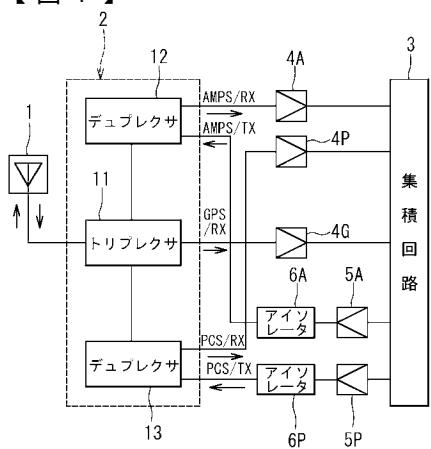
【図 32】図 31 に示したトリプレクサの断面図である。

【図 33】図 32 における一部を分解して示す斜視図である。

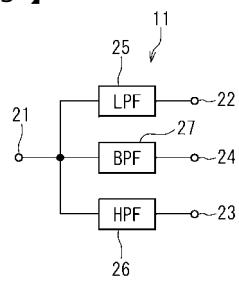
【符号の説明】

1 ... アンテナ、 2 ... フロントエンドモジュール、 3 ... 集積回路、 11 ... トリプレクサ、 12, 13 ... デュプレクサ、 105 ... 送信側バンドパスフィルタ、 107 ... 受信側バンドパスフィルタ、 130 ... 集積用多層基板、 131 ~ 134 ... チップ。

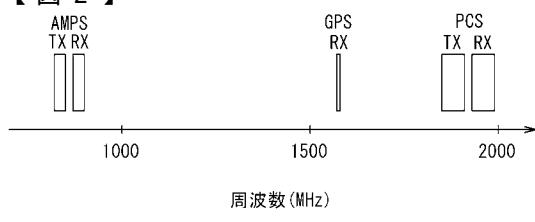
【図1】



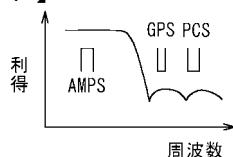
【図3】



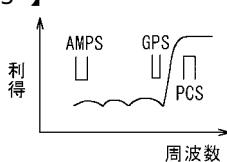
【図2】



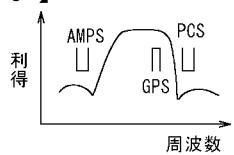
【図4】



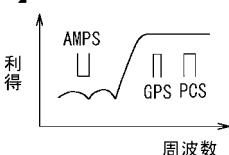
【図5】



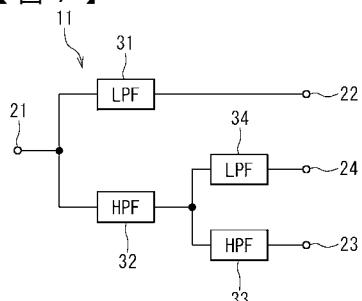
【図6】



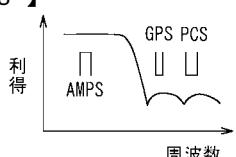
【図9】



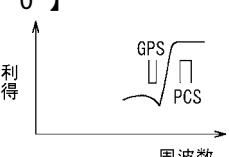
【図7】



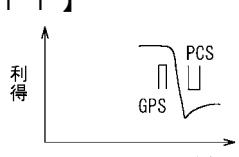
【図8】



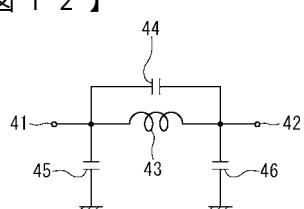
【図10】



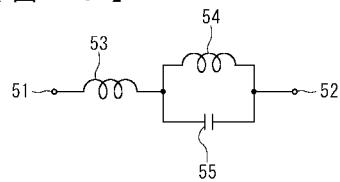
【図11】



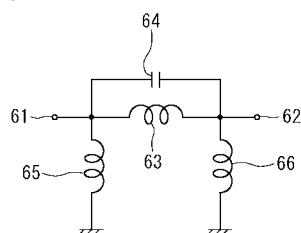
【図12】



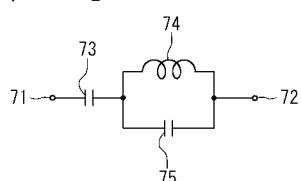
【図13】



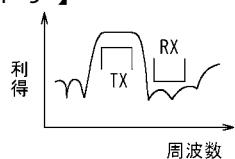
【 図 1 4 】



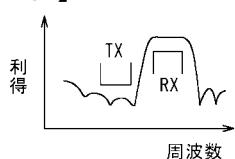
【 図 1 5 】



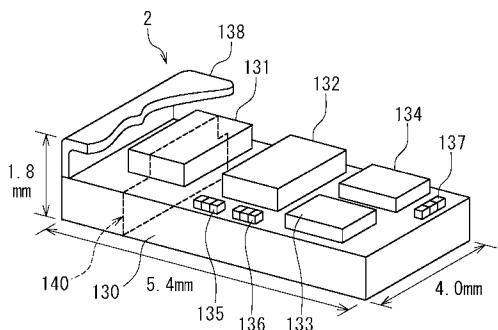
【 四 19 】



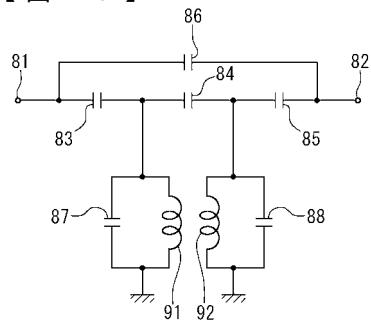
【 図 2 0 】



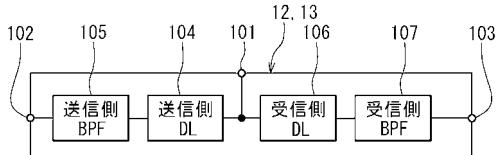
【 図 2 1 】



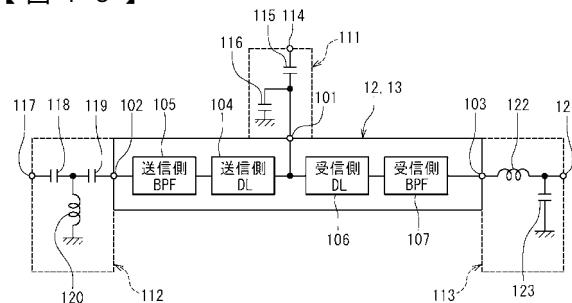
【図16】



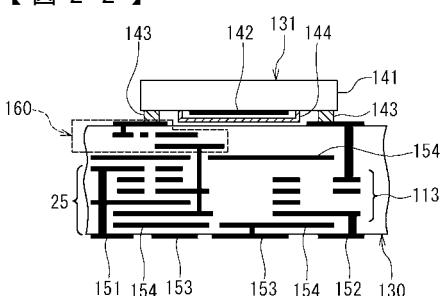
【図17】



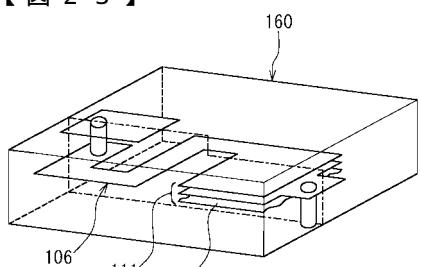
【 义 1 8 】



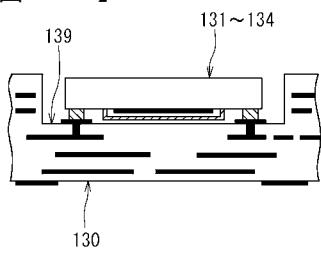
【 図 2 2 】



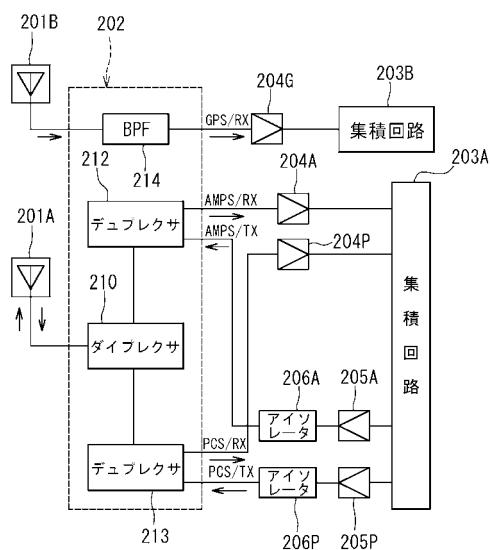
【 図 2-3 】



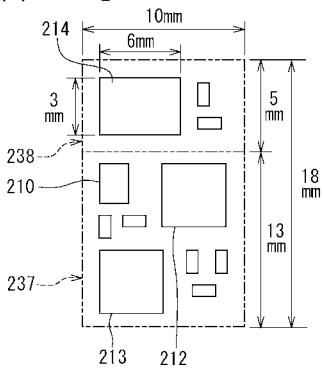
【 図 2 4 】



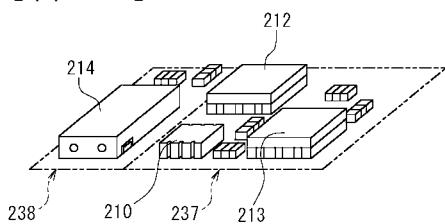
【 义 2 5 】



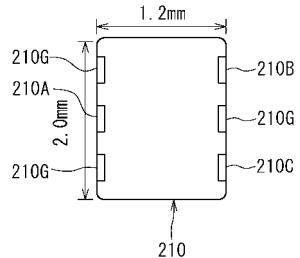
【 図 29 】



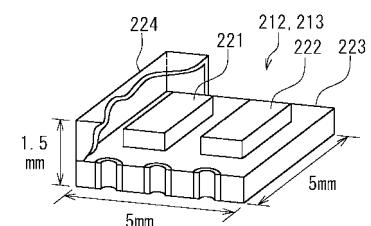
【図30】



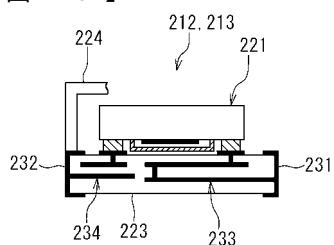
【図26】



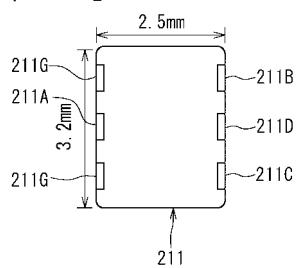
【 义 27 】



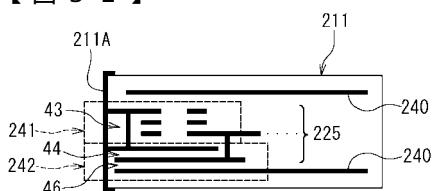
【 义 2 8 】



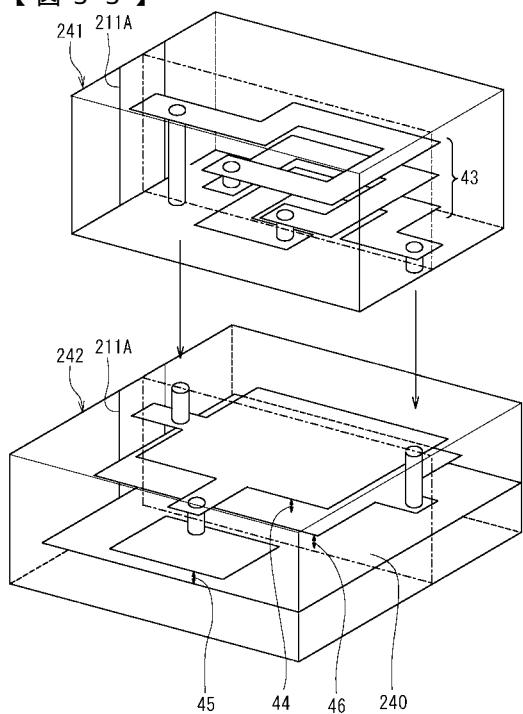
【 図 3 1 】



【 図 3 2 】



【図 3 3】



フロントページの続き

(56)参考文献 特開2003-008385(JP,A)
特開2002-141764(JP,A)
特開2003-032140(JP,A)
特開2002-208873(JP,A)
特開2002-223102(JP,A)
特開平09-307399(JP,A)
特開平08-191230(JP,A)
国際公開第01/048935(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H04B 1/50
H03H 7/075
H03H 7/46
H03H 9/64
H03H 9/72