

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97126870

H01L 23/495 (2006.01)

※申請日期：97.7.15

※IPC 分類：H01L 23/367 (2006.01)

H01L 21/60 (2006.01)

一、發明名稱：(中文/英文)

雙側冷卻整合功率裝置封裝及模組，以及製造方法

DUAL SIDE COOLING INTEGRATED POWER DEVICE PACKAGE

AND MODULE AND METHODS OF MANUFACTURE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商菲爾卻德半導體公司

FAIRCHILD SEMICONDUCTOR CORPORATION

代表人：(中文/英文)

保羅 D 迪瓦

DELVA, PAUL D.

住居所或營業所地址：(中文/英文)

美國緬因州南波特蘭市羅寧丘路82號

82 RUNNING HILL ROAD, MS 35-4E SOUTH PORTLAND, MAINE

04106 U.S.A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 2 人)

姓 名：(中文/英文)

1. 強納森 A 諾奎爾
NOQUIL, JONATHAN A.
2. 魯本 馬德里
MADRID, RUBEN

國 籍：(中文/英文)

1. 菲律賓 PHILIPPINES
2. 菲律賓 PHILIPPINES

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2007年07月27日；11/829,793

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

102年10月11日修正替換頁

五、中文發明摘要：

本發明揭示一種整合功率裝置模組，其具有一引線框結構，該引線框結構具有第一與第二間隔墊及位於該第一與第二墊間之一或多個共同源極-汲極引線；第一與第二電晶體，其分別覆晶附著於該第一與第二墊，其中該第二電晶體之源極係電連接至該一或多個共同源極-汲極引線；及一第一夾子，其係附著於該第一電晶體之汲極且電連接至該一或多個共同源極-汲極引線。在另一具體實施例中，揭示一種部分囊封功率四面平坦無引線封裝，其具有一具有一折疊接線柱之曝露頂部熱汲極夾子，該折疊接線柱係實質上垂直於該曝露頂部熱汲極夾子；及一曝露熱源極墊。

六、英文發明摘要：

An integrated power device module having a leadframe structure with first and second spaced pads and one or more common source-drain leads located between said first and second pads, first and second transistors flip chip attached respectively to said first and second pads, wherein the source of said second transistor is electrically connected to said one or more common source-drain leads, and a first clip attached to the drain of said first transistor and electrically connected to said one or more common source-drain leads. In another embodiment a partially encapsulated power quad flat no-lead package having an exposed top thermal drain clip with a folded stud which is substantially perpendicular to said exposed top thermal drain clip, and an exposed thermal source pad.

七、指定代表圖：

(一)本案指定代表圖為：第 (2A) 圖。

(二)本代表圖之元件符號簡單說明：

32、34 引線框結構

36 連接桿

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明一般係關於半導體裝置之封裝且更特定言之係關於一種雙側冷卻整合功率裝置模組及其製作方法。

【先前技術】

具有短引線的半導體小封裝係形成小型電子電路所需要的。不過，就從用於電子電路中之封裝式功率裝置散熱而言，此類小封裝提供問題。在許多情況下，僅引線之散熱量不足以提供功率裝置之可靠操作。過去將散熱器附著於此類裝置以幫助散熱。

形成小型電路時的另一因素係習知封裝中之線接合所需要之空間量。因此希望提供一種用於功率裝置之封裝，其有效散熱同時最小化電路板上用於封裝之區域量。

已發現將具有一共同高電流輸入或輸出端子之兩功率裝置配置於此類電路中用作同步降壓轉換器。同步降壓轉換器通常係用作蜂巢式電話、可攜式電腦、數位相機、路由器、及其他可攜式電子裝置之電源供應。同步降壓轉換器使DC電壓位準偏移以便為可程式化格柵陣列積體電路、微處理器、數位信號處理積體電路、及其他電路提供功率，同時穩定電池輸出、過濾雜訊、及減少漣波。此等裝置也用以在大範圍資料通信、電信、負載點及計算應用中提供高電流多相電源。

圖1顯示一典型同步降壓轉換器10之方塊圖。該轉換器具有一高側FET 12與一低側FET 14，其係藉由一脈衝寬度

調變(PWM)IC 16來驅動。Q1與Q2裝置12、14可以組態為離散裝置，其在印刷電路板(PCB)上需要最佳佈局以減少高側FET 12之源極連接至低側FET 14之汲極所造成的寄生電阻18及電感20。

2005年12月29日公開發明者為Joshi等人的美國專利申請公告案第2005/0285238 A1號揭示一種整合電晶體模組，其包括定義一低側平台與一高側平台的一引線框結構。一低側電晶體係安裝於低側平台上，其汲極係電連接至低側平台。一高側電晶體係安裝於高側平台上，其源極係電連接至高側平台。引線框結構之一階梯式部分電連接低與高側平台進而也電連接低側電晶體之汲極與高側電晶體之源極。

儘管後面已公開專利申請案之整合電晶體模組係用於其意欲用於之應用，但模組覆蓋面積並非產業中的共同覆蓋面積。

因此需要一種可以用於電路(例如同步降壓轉換器電路)中對此等問題提供一解決方案的改良整合功率裝置模組。

【發明內容】

依據本發明，提供一種對此等問題之解決方案。

依據本發明之一特徵，提供一種整合功率裝置模組，其包含：

一引線框結構，其具有第一與第二間隔墊及位於該第一與第二墊間之一或多個共同源極-汲極引線；

第一與第二電晶體，其分別覆晶附著於該第一與第二

墊，其中該第二電晶體之源極係電連接至該一或多個共同源極-汲極引線；及

一第一夾子，其係附著於該第一電晶體之汲極且電連接至該一或多個共同源極-汲極引線。

依據本發明之另一特徵，提供一種整合功率裝置模組，其包含：

一引線框結構，其具有第一與第二間隔墊、位於該第一與第二墊間之一或多個共同源極-汲極引線、及位於該第二墊之外側上之一或多個汲極引線；

第一與第二電晶體，其分別覆晶附著於該第一與第二墊，其中該第二電晶體之源極係電連接至該一或多個共同源極-汲極引線；

一第一夾子，其係附著於該第一電晶體之汲極且電連接至該一或多個共同源極-汲極引線；

一第二夾子，其係附著於該第二電晶體之汲極且電連接至位於該第二墊之外側上之該一或多個汲極引線；及

模製材料，其囊封該引線框結構、該等電晶體、及該等夾子以形成該模組。

依據本發明之又一特徵，提供一種製作整合功率裝置模組之方法，其包含：

提供一引線框結構，該引線框結構具有第一與第二間隔墊、位於該等墊間之一或多個共同源極-汲極引線、及位於該第二墊之外側上之一或多個汲極引線；

將第一與第二電晶體分別覆晶附著於該第一與第二墊，

其中該第二電晶體之源極係電連接至該一或多個共同源極-汲極引線；

將一第一夾子附著於該第一電晶體之汲極且將該第一夾子電連接至該一或多個共同源極-汲極引線；

將一第二夾子附著於該第二電晶體之汲極且將該第二夾子電連接至位於該第二墊之外側上之該一或多個汲極引線；及

採用模製材料囊封該引線框結構、該等電晶體、及該等夾子以形成該模組。

依據本發明之另外又一特徵，提供一種部分囊封半導體封裝，其具有一曝露頂部熱夾子，該熱夾子具有實質上垂直於該熱夾子之該曝露頂部部分的複數個折疊彎曲部分；及一曝露熱引線框結構墊。

依據本發明之另一特徵，提供一種製作部分囊封半導體封裝之方法，該方法係藉由以下步驟：提供一共面引線框結構，該共面引線框結構具有三個獨立片段，一控制片段、一第一高電流片段及一第二高電流片段；將一半導體裝置附著於該控制片段與該第一電流片段兩者；將一夾子附著於該半導體裝置之與該引線框結構相反具有複數個彎曲部分的一側，該複數個彎曲部分係附著於該第二電流片段；及採用模製材料部分囊封該引線框結構、該半導體裝置、及該夾子以形成該封裝。

【實施方式】

本發明之具體實施例係關於半導體晶粒封裝及用於製作

半導體晶粒封裝之方法。依據本發明之一具體實施例之一半導體晶粒封裝包括一基板，及一安裝於該基板上之半導體晶粒。該半導體晶粒可以使用一黏合劑或任何其他適合的附著材料附著於基板。在半導體晶粒封裝中，半導體晶粒之底部表面及/或頂部表面可以電耦合至基板之導電區域。一囊封材料可以囊封該半導體晶粒。如下面更詳細所述，依據本發明之具體實施例的基板在不同具體實施例中可以具有不同組態。

該基板可以具有任何適合的組態。不過，在本發明之較佳具體實施例中，該基板包括一引線框結構及一模製材料。通常，該引線框結構之至少一表面係與該模製材料之一外部表面實質上共面。在某些具體實施例中，引線框結構之兩相反主要表面係與基板中之模製材料之相反外部表面實質上共面。

術語"引線框結構"可以指一由引線框導出之結構。引線框結構可以藉由(例如)此項技術中所熟知的衝壓程序而形成。一範例性引線框結構也可藉由蝕刻一連續導電薄片以形成一預定圖案而形成。因此，在本發明之具體實施例中，半導體晶粒封裝中之引線框結構可為一連續金屬結構或一不連續金屬結構。

依據本發明之一具體實施例的一引線框結構最初可以為一引線框結構陣列中之許多引線框結構之一，該等引線框結構係藉由繫桿而連接在一起。製作半導體晶粒封裝之程序期間，可以切割該引線框結構陣列以使個別引線框結構

彼此分離。作為此切割之結果，最後半導體晶粒封裝中之引線框結構之部分(例如源極引線與閘極引線)可以彼此電及機械解耦合。在其他具體實施例中，製造依據本發明之具體實施例的半導體晶粒封裝時不使用一引線框結構陣列。

依據本發明之一具體實施例的一引線框結構可以包含任何適合的材料，可以具有任何適合的形式，及可以具有任何適合的厚度。範例性引線框結構材料包括金屬，例如銅、鋁、金等，及其合金。該等引線框結構也可包括電鍍層，例如金、鉻、銀、鈮、鎳等之電鍍層。

依據本發明之一具體實施例的一引線框結構也可具有任何適合的組態。例如，該引線框結構也可具有任何適合的厚度，包括小於約1 mm(例如小於約0.5 mm)的厚度。此外，該引線框結構可以具有一晶粒附著區域，其可以形成一晶粒附著墊(DAP)。引線可以遠離晶粒附著區域橫向延伸。其也可具有與形成晶粒附著區域之表面共面的表面。

基板中所使用之模製材料可以包含任何適合的材料。適合的模製材料包括以聯苯為主之材料，及多功能交聯環氧樹脂複合材料。適合的模製材料係以液體或半固體形式沈積於引線框結構上，且其後固化以使其硬化。

安裝於基板上之半導體晶粒可以包含任何適合的半導體裝置。適合的裝置可以包括垂直裝置。垂直裝置至少具有在晶粒一側處的一輸入及在晶粒另一側處的一輸出以便電流可以垂直流經晶粒。2004年12月29日所申請的美國專利

申請案第 11/026,276 號中也說明範例性半導體裝置，為了所有目的，其係以引用方式全文併入本文中。

垂直功率電晶體包括 VDMOS 電晶體與垂直雙極電晶體。VDMOS 電晶體係具有兩個或更多藉由擴散所形成之半導體區域的 MOSFET。其具有一源極區、一汲極區、及一閘極。該裝置係垂直的，因為源極區與汲極區係位於半導體晶粒之相反表面處。閘極可以為一溝渠式閘極結構或一平面閘極結構，且係形成於與源極區相同的表面處。溝渠式閘極結構係較佳的，因為溝渠式閘極結構較窄且與平面閘極結構相比佔用較少空間。操作期間，VDMOS 裝置中自源極區至汲極區之電流係實質上垂直於晶粒表面。

可以使用一囊封材料來囊封該半導體晶粒。該囊封材料可以包含與先前所述模製材料相同或不同類型的材料。在某些具體實施例中，該囊封材料覆蓋或至少部分覆蓋基板，及基板上之一或多個半導體晶粒。該囊封材料可用以保護該一或多個半導體晶粒免遭由於曝露於周圍環境而引起的可能損壞。

可以使用任何適合的程序來囊封半導體晶粒及/或支撐半導體晶粒之基板。例如，可以將一半導體晶粒與基板放置於一塑膠模中，且可以在半導體晶粒及/或基板之至少部分的周圍形成一囊封材料。特定模製條件係熟習此項技術者所熟知的。

圖 2A 係用以形成依據本發明之一具體實施例的一雙側冷卻整合功率裝置模組之類型的兩引線框結構 32 與 34 之平面

圖 30。引線框結構 32、34 具有連接桿 36，連接桿 36 係顯示在圖 2A 至 2C 中且囊封操作之後在一分割程序中移除，未顯示在其他圖式中以避免圖式混亂。連接桿允許引線框結構 32、34 成群放置及在一輓中進行製造。如圖 2B 所示，將焊膏 38 塗敷於引線框結構 32、34 之引線，該等引線將焊接至兩夾子 40 與 42，且將兩功率裝置 44 與 46 翻轉並分別放置於引線框結構 32 與 34 上。晶片製造期間採用焊料塗布功率裝置 44、46。圖 2C 中，將兩夾子 40、42 分別放置於引線框結構 32、34 與功率裝置 44、46 上方，且加熱模組以使功率裝置 44、46 接合至引線框結構 32、34，且使焊膏分別在引線框結構 32、34 之恰當引線上及功率裝置 44、46 之背側上回焊。基於論述簡單起見，下文中將功率裝置 44、46 稱為 MOSFET 44、46，儘管本發明不受限於 MOSFET 或不僅僅受限於 MOSFET。例如，橫跨 FET 12 與 14 之源極與汲極的二極體可以為功率裝置 44 與 46 之部分。

從圖 2B 可看到，引線 48 與 50 係分別連接至 MOSFET 44、46 之個別閘極，且分割程序之後此等引線係與個別引線框結構 32、34 之其餘部分電絕緣。引線框結構 32、34 之不連接至引線 48 或 50 之部分係分別連接至 MOSFET 44、46 之源極。將 MOSFET 44、46 之汲極分別焊接至夾子 40、42。

夾子 40、42 具有平面部件 52 及複數個向下延伸引線 54，向下延伸引線 54 在回焊焊接程序期間係採用焊膏 38 而焊接至引線。因此，MOSFET 44 之源極係藉由夾子 40 而連接至 MOSFET 46 之汲極。

圖 3A、3B、及 3C 係一整合功率裝置模組 66(其係圖 2C 所示採用囊封材料 68(例如環氧樹脂)部分囊封之結構)之個別俯視平面 60、斷面側視 62、及仰視平面 64 圖。圖 3B 之斷面圖係沿著圖 3A 之線 3B 至 3B。平面部件 52 係曝露於圖 3A 中模組 66 之頂部處。如圖 3C 所示，模組 66 之底部具有一行引線平台 72、74、及 76 還有曝露源極墊 78 與 80，其為引線框結構 32、34 之部分。如同源極墊 78，引線 82、84、及 86 係連接至 MOSFET 44 之源極。引線 88、90、及 92 係 MOSFET 44 之汲極與 MOSFET 46 之源極的共同連接，且引線 94、96、98、及 100 係藉由夾子 42 而連接至 MOSFET 46 之射極。

藉由以模組 66 取代兩離散 FET 12 與 14(以 MOSFET 44 取代 FET 12，且以 MOSFET 46 取代 FET 14)，模組 66 係適於用在圖 1 之同步降壓轉換器 10 中。藉由使用模組 66(夾子 40 提供低側 MOSFET 44 之汲極至高側 MOSFET 46 之源極之電連接)，兩 MOSFET 44、46 係實體更靠近在一起且實質上減少寄生電阻 18 與電感 20。此外，藉由夾子 40、42 之固有散熱特性改善功率 FET 之冷卻，夾子 40、42 之頂部表面 56 未加以囊封。藉由雙側冷卻進一步改善冷卻，因為兩裝置之源極係經由其所附著之引線框結構而曝露。形成模組 66 之方法也導致改良焊接處可靠性，因為需要一單一焊接回焊而非多個焊接回焊。

圖 4A、4B、及 4C 係依據本發明之另一具體實施例的一雙側冷卻整合功率裝置模組 102 之仰視平面與側視斷面

圖。圖 4A 之仰視平面圖顯示四行引線平台 106、108、110、及 112 還有源極墊 114 與 116。製造模組 102 時，行 108 與 110 中之引線係如圖 4B 與 4C 所示連接在一起，但係經設計使得藉由沿著圖 4B 與 4C 所示使行 108 中之引線與行 110 中之引線分離之線 118 切斷模組 102 可以將模組 102 分成兩獨立單一功率裝置模組。圖 4B 與 4C 中之斷面圖係分別沿著圖 4A 中之線 4B 至 4B 與 4C 至 4C 而獲得。圖 4C 中，引線平台 120、122、及 124 係用於 MOSFET 44、46 之閘極平台。若模組 102 沿著線 118 分開，則引線平台 122 將變為絕緣的。

圖 5 係依據本發明之另一具體實施例的一帶引線雙側冷卻整合功率裝置模組 140 之斷面側視圖。模組 140 具有外部引線 142，其在模組 140 之端處與平台墊 144 整合。平台墊 144 如同先前具體實施例係在模組 140 之底部處曝露，但藉由向上步進至一第一水平片段 146 而在囊封之外延伸，第一水平片段 146 高出模組 140 之底部平面離開模組 140 之端，然後向下步進至一第二水平片段 148 以與模組 140 之底部平面大致對齊。此帶引線模組 140 因此可以容納一帶引線封裝覆蓋面積。可以藉由在線 150 與 152 處切割模組 140 之端部分來移除外部引線 142 以形成一無引線模組。

圖 6A 與 6B 係圖 4C 所示模組之用以形成依據本發明之另一具體實施例的一雙側冷卻整合功率裝置模組 164 之修改的個別斷面側視圖 160 與 162，其中兩 MOSFET 44 與 46 之汲極係連接在一起以形成一共同汲極。圖 6A 中，在引線框結構 168 中製作一鋸切口 166 以使 MOSFET 44 與 46 絕緣。圖 6B

中，將一導電且導熱之散熱器 170 附著於夾子 40、42 之平面部件 52 以形成共同汲極連接。

圖 7A、7B、及 7C 係依據本發明之又另一具體實施例之一雙側冷卻整合功率裝置模組 180 之個別俯視平面、局部斷面俯視平面、及仰視平面圖，該模組 180 包括一用於驅動兩 MOSFET 44、46 之控制 IC 182，MOSFET 44、46 分別具有訂製夾子 184 與 186 以用於將 MOSFET 44 之汲極連接至 MOSFET 46 之源極及為 MOSFET 44、46 提供冷卻。圖 7A 係俯視平面圖，其顯示夾子 184、186 之曝露於模組 180 頂部中之個別平面部件 188 與 190。如圖 7C 所示，模組 180 具有三行引線平台 192、194、及 196，端引線平台越過囊封材料 198 之端延伸。圖 7B 係模組 180 之局部斷面中之俯視平面圖。控制 IC 182 具有至行 192 中之引線平台之某些及至 MOSFET 46 之閘極與源極的複數個線接合 200。夾子 184、186 之形狀及模組 180 之覆蓋面積係不同於解說本發明之靈活性的先前所述模組之任何夾子形狀及模組覆蓋面積。

圖 8A 係一金屬板 200 之俯視圖，其顯示欲使用熟知操作從金屬框架衝壓以用於本發明之具體實施例之一中的四個夾子 202 之輪廓。因此，夾子 202 可以成群放置及在一輥中進行製作。圖 8B 係夾子 202 已從圖 8A 所示金屬板衝壓出來並形成圖 3B 中所使用之夾子後其中兩個之側視圖。如圖 8B 所示，夾子 202 具有形成於其中以改善焊接附著之溝槽 204。

圖 9A 係複數個部分囊封模組 212 之塊模 210 之俯視平面

圖。在圖 5 所示帶引線模組 140 之情況的模製中，將模組 140 形成為一已分割之模子。圖 9B 係圖 3A 至 3C 所示囊封模組 66 類型之其已與塊模 210 分離之仰視圖。應明白，無引線模組之任何模組可以在塊模 210 中形成。

圖 10 係依據本發明之另一具體實施例的一功率半導體封裝 300 之等角局部斷面圖。封裝 300 具有三個獨立片段的一引線框結構，一控制片段或閘極片段 302、一第一載流片段或源極片段 304、及一第二載流片段或汲極片段 306。閘極片段 302 包括一外部引線 308，其越過囊封材料 310 延伸且係閘極片段 302 之較厚部分 312 之部分。垂直表面 314 描繪閘極片段 302 之較厚部分 312 與較薄部分 316 間之邊界。

源極片段 304 具有三個外部引線 318，其越過囊封材料 310 延伸且係源極片段 304 之三個較厚部分 320 之部分。垂直表面 322 描繪源極片段 304 之較厚部分 320 與較薄部分 324 間之邊界。較薄部分 324 係源極片段 304 之主體之位於半導體晶粒 326 實質上下方且附著於半導體晶粒 326 之部分。另一較厚部分 328 在源極片段 304 之主體之一部分下面延伸。源極片段 304 具有兩繫桿 330 與 332 (圖 11 顯示)，其在裝配半導體封裝 300 時係用以將源極片段固持於恰當位置處。

汲極片段 306 具有四個外部引線 334，其越過囊封材料 310 延伸且係汲極片段 306 之四個較厚部分 336 之部分。垂直邊緣 338 描繪汲極片段 306 之較厚部分 336 與較薄部分 340 間之邊界。

半導體晶粒 326 係附著於閘極片段 302 以及源極片段

304。半導體裝置可以為一覆晶功率 MOSFET，其閘極係藉由焊塊 342 與焊料 344 而附著於閘極片段 302，其源極係藉由焊塊 346 與焊料 344 而附著於源極片段 304，圖 10 並未顯示其全部。

一接線柱或夾子 350 係附著於半導體晶粒 326 之頂部，接線柱或夾子 350 可以為具有一頂部表面 352 與三個彎曲部分 354 (其各具有分叉端 356) 的一汲極夾子 350。分叉端 356 係藉由焊料 344 而附著於射極片段 306。分叉端 356 之每一者終止於一圓形部分 360 (圖 11 與 15 顯示) 中，圓形部分 360 係經成形以與半導體晶粒 326 上之焊塊 342、346 之形狀類似。半蝕刻汲極夾子 350 以在夾子之三個頂部邊緣上沿著中間部分形成切口區域 362。切口區域 362 還有囊封材料 310 有助於將汲極夾子 350 固定於恰當位置處。囊封材料 310 從封裝 300 之頂部延伸至底部同時保持汲極夾子 350 之頂部表面 352 與閘極片段 302 之較厚部分 312、源極片段 304 之較厚部分 320 與 328、及汲極片段 306 之較厚部分 336 曝露。

圖 11 係圖 10 所示功率半導體封裝 300 無囊封材料 310 之分解圖，其提供封裝 300 之其餘組件之更全面視圖。

圖 12 係封裝 300 分割之前半導體封裝 300 之俯視圖 370，囊封材料 310 係畫輪廓進行顯示，引線框結構片段 302、304、及 306 係連接至引線框之一部分 372。如圖 12 所示，射極片段 306 之較厚部分 336 與較薄部分 340 間之垂直邊緣 338 在圖 12 中橫向延伸而且係平行於外部引線 334 之端。切

割線 374 指示將封裝 300 分割時外部引線 308、318、及 334 之端之位置。

圖 13 與 14 係圖 10 所示半導體封裝 300 之個別等角俯視與仰視圖。如圖 14 所示，引線框結構之閘極片段 302、源極片段 304、及射極片段 306 之較厚部分係曝露於封裝 300 之底部上而三個片段 302、304、306 之較薄部分係封閉於囊封材料 310 內。源極片段 304 之較厚部分 328 之曝露表面 380 係連接至汲極引線 318 且可以代替汲極引線 318 或除汲極引線 318 之外使用曝露表面 380 以用於電連接至 MOSFET 326 之源極。亦可將曝露表面 380 焊接至印刷電路板 (PCB) 上之一金屬島以遠離半導體晶粒 326 提供額外熱傳導。

圖 15 係沿著圖 13 所顯示之線 15 至 15 所獲得的第一概略斷面圖。

圖 16 係沿著圖 13 之線 16 至 16 所獲得的第二概略斷面圖。

圖 17 係圖 10 所示半導體封裝 300 之等角俯視圖，囊封材料 310 係畫輪廓進行顯示；

圖 18 係圖 10 所示半導體封裝 300 之等角仰視圖，囊封材料 310 係畫輪廓進行顯示；及

圖 19A、19B、19C、19D、19E、19F、19G、19H、19I、19J、19K、及 19L 係圖 10 所示半導體封裝 300 之處於封裝 300 裝配中各階段的等角視圖。圖 19A 顯示夾子 350 之底部。應明白，儘管僅顯示一單一夾子 350，但裝配程序之此部分期間夾子 350 係附著於其他夾子 350。藉由將軟焊料放置於夾子 350 上、將半導體晶粒 326 放置於軟焊料上恰

當位置處、及使焊料回焊以在半導體晶粒326與夾子350間形成焊接接合400而將半導體晶粒326焊接至夾子350之背側上。

接下來將銅塊或晶圓級球狀小滴放置於半導體晶粒之頂部側上以形成圖19C所示焊塊342與346。圖19D中，使夾子350與附著於其之其他夾子分離或分開。

圖19E顯示圖12所示引線框在已將焊膏402放置於部分372上之後的部分372。將圖19D所示裝配件放置於部分372上方並藉由使焊膏回焊而將其焊接至部分372以形成圖19F所示裝配件。使焊膏回焊所需要之熱少於圖19B中使放置於夾子350上之軟焊料軟化所需要之熱，且因此不干擾夾子350與半導體晶粒326間之接合。

接下來如圖19G所示使用薄膜輔助模製將囊封材料310模製於圖19所示裝配件上。然後使該裝配件經受晶圓射流殘膠去除(圖19H)與雷射標記(圖19I)。

然後使封裝300與引線框分割以形成圖19J所示裝配件。然後對裝配件進行測試(圖19K)及包裝與裝運(圖19L)。

已經特別參考其某些較佳具體實施例來詳細說明本發明，但應明白在本發明之精神及範疇內可實施變更及修改。

【圖式簡單說明】

結合附圖閱讀以上更詳細之說明一般將更好地瞭解前述及其他特徵、特性、優點、及本發明，其中：

圖1係一典型同步降壓轉換器電路之示意圖；

圖 2A 係用以形成依據本發明之一具體實施例的一雙側冷卻整合功率裝置模組之類型的兩引線框結構之平面圖；

圖 2B 係依據本發明之一具體實施例圖 2A 所示引線框結構之平面圖，電晶體晶粒係接合至引線框結構；

圖 2C 係依據本發明之一具體實施例圖 2A 之引線框結構之平面圖，兩冷卻夾子係附著於圖 2A 所示引線框結構及圖 2B 所示電晶體晶粒；

圖 3A、3B、及 3C 係圖 2C 所示結構之已採用囊封材料部分包裝該結構之後的個別俯視平面、斷面側視、及仰視平面圖；

圖 4A 係依據本發明之另一具體實施例的一雙側冷卻整合功率裝置模組之仰視平面圖；

圖 4B 係圖 4A 所示模組之一具體實施例的斷面側視圖；

圖 4C 係圖 4A 所示模組之另一具體實施例的斷面側視圖；

圖 5 係依據本發明之另一具體實施例的一帶引線雙側冷卻整合功率裝置模組之斷面側視圖；

圖 6A 與 6B 係圖 4C 所示模組之用以形成依據本發明之另一具體實施例的一雙側冷卻整合功率裝置模組之修改的斷面側視圖；

圖 7A、7B、及 7C 係依據本發明之又另一具體實施例之一雙側冷卻整合功率裝置模組之個別俯視平面、局部斷面俯視平面、及仰視平面圖，該模組具有一用於驅動兩功率裝置之控制 IC；

圖 8A 係一金屬板之俯視圖，其顯示欲從金屬框架銜壓以用於本發明之具體實施例之一中的四個夾子之輪廓；

圖 8B 係夾子已從圖 8A 所示金屬板銜壓出來並形成圖 3B 中所使用之夾子後其中兩個之側視圖；

圖 9A 係複數個部分囊封模組之塊模之俯視平面圖；

圖 9B 係圖 9A 所示一類型囊封模組之其已分割之後的仰視圖；

圖 10 係依據本發明之另一具體實施例的一功率半導體封裝之等角局部斷面圖；

圖 11 係圖 10 所示功率半導體封裝無囊封材料的分解圖；

圖 12 係圖 10 所示封裝之分割之前圖 10 所示半導體封裝之一片段之俯視圖，該囊封係畫輪廓進行顯示且包括一引線框；

圖 13 與 14 係圖 10 所示半導體封裝 300 之個別等角俯視與仰視圖；

圖 15 係沿著圖 13 所顯示之線 15 至 15 所獲得的第一概略斷面圖；

圖 16 係沿著圖 13 之線 16 至 16 所獲得的第二概略斷面圖；

圖 17 係圖 10 所示功率半導體封裝之等角俯視圖，囊封材料係畫輪廓進行顯示；

圖 18 係圖 10 所示功率半導體封裝之等角仰視圖，囊封材料係畫輪廓進行顯示；及

圖 19A、19B、19C、19D、19E、19F、19G、19H、19I、19J、19K、及 19L 係圖 10 所示功率半導體封裝之處於

封裝 300 裝配中各階段的等角視圖。

應明白，基於清晰目的且在認為恰當之處，在圖式中重複參考數字以指示相對應特徵。此外，在某些情況下圖式中各種物件之相對尺寸已失真以更清楚地顯示本發明。

【主要元件符號說明】

10	同步降壓轉換器
12	高側場效電晶體
14	低側場效電晶體
16	脈衝寬度調變積體電路
18	寄生電阻
20	寄生電感
32、34	引線框結構
36	連接桿
38	焊膏
40、42	夾子
44	金氧半導體場效電晶體
46	金氧半導體場效電晶體
48、50	引線
52	平面部件
54	向下延伸引線
56	頂部表面
66	整合功率裝置模組
68	囊封材料
72、74、76	引線平台

78、80	源極墊
82、84、86、88、90、	引線
92、94、96、98、100	
102	雙側冷卻整合功率裝置模組
106、108、110、112	引線平台行
114、116	源極墊
118	線
120、122、124	引線平台
140	帶引線雙側冷卻整合功率裝置模 組
142	外部引線
144	平台墊
146	第一水平片段
148	第二水平片段
150、152	線
164	雙側冷卻整合功率裝置模組
166	鋸切口
168	引線框結構
170	散熱器
180	雙側冷卻整合功率裝置模組
182	控制積體電路
184、186	訂製夾子
188、190	平面部件
192、194、196	引線平台行

198	囊封材料
200	線接合/金屬板
202	夾子
204	溝槽
210	塊模
212	部分囊封模組
300	功率半導體封裝
302	控制片段/閘極片段
304	第一載流片段/源極片段
306	第二載流片段/汲極片段
308	外部引線
310	囊封材料
312	較厚部分
314	垂直表面
316	較薄部分
318	外部引線
320	較厚部分
322	垂直表面
324	較薄部分
326	半導體晶粒
328	較厚部分
330、332	繫桿
334	外部引線

336	較厚部分
338	垂直邊緣
340	較薄部分
342	焊塊
344	焊料
346	焊塊
350	接線柱/夾子
352	頂部表面
354	彎曲部分
356	分叉端
360	圓形部分
362	切口區域
372	引線框之部分
374	切割線
380	曝露表面
400	焊接接合
402	焊膏

十、申請專利範圍：

102年10月11日修正替換頁 第一頁

1. 一種整合電晶體模組，其包含：

一平面引線框，其具有間隔之第一與第二墊及位於該第一與第二墊間之一或多個共同源極-汲極引線；

第一與第二電晶體，其各具有源極、閘極及汲極電極，其分別附著於該第一與第二墊之上表面，其中該第二電晶體之源極電極係電連接至該一或多個共同源極-汲極引線；及

一第一夾子，其具有一平面構件及複數個向下延伸之引線，其係附著於該第一電晶體之汲極電極且電連接至該一或多個共同源極-汲極引線；

其中採用模製材料部份地囊封該引線框、該等電晶體及該第一夾子，曝露該等第一及第二墊之每一者之下表面之一部分及該夾子之該平面構件以提供該模組之雙重冷卻。

2. 如請求項1之模組，其中該第一與第二電晶體係金氧半導體場效電晶體(MOSFET)。

3. 如請求項1之模組，其中該第一與第二電晶體分別係為一降壓轉換器之組件的高側與低側功率電晶體。

4. 如請求項1之模組，其中該引線框結構包括位於該第二墊之外側上的一或多個汲極引線，且包括一第二夾子，該第二夾子係附著於該第二電晶體之汲極且電連接至位於該第二墊之外側上之該一或多個汲極引線。

5. 如請求項1之模組，其中採用模製材料部份地囊封該引

線框結構、該等電晶體及該夾子，曝露該引線框之該等墊以及該夾子以提供該模組之雙重冷卻。

6. 一種整合電晶體模組，其包含：

一平面引線框，其具有間隔之第一與第二墊、位於該第一與第二墊間之一或多個共同源極-汲極引線及位於該第二墊之外側上之一或多個汲極引線；

第一與第二電晶體，其分別附著於該第一與第二墊之上表面，其中該第二電晶體之源極係電連接至該一或多個共同源極-汲極引線；

一第一夾子，其具有一平面構件及複數個向下延伸之引線，其係附著於該第一電晶體之汲極且電連接至該一或多個共同源極-汲極引線；

一第二夾子，其係附著於該第二電晶體之汲極且電連接至位於該第二墊之外側上之該一或多個汲極引線；及模製材料，其囊封該引線框、該等電晶體、及該等夾子以形成該模組，曝露該等第一及第二墊之每一者之下表面之一部分及該夾子之該平面構件以提供該模組之雙重冷卻。

7. 如請求項6之模組，其中該第一與第二電晶體係金氧半導體場效電晶體(MOSFET)。

8. 如請求項6之模組，其中該第一與第二電晶體分別係為一降壓轉換器之組件的高側與低側功率電晶體。

9. 如請求項6之模組，其中該一或多個共同源極-汲極引線係經組態以加以切割使得可以形成兩個別單一電晶體封

10年10月11日修正替換頁

裝。

10. 如請求項6之模組，其中該引線框具有一位於該第一與第二墊間之閘極引線且其中該第一夾子未電附著於該閘極引線。
11. 如請求項6之模組，其中該第二夾子具有一平面構件與複數個向下延伸之引線，該等向下延伸之引線係電連接至位於該第二墊之外側上的該引線框之該一或多個汲極引線。
12. 如請求項11之模組，其中該引線框具有一位於該第一與第二墊間之閘極引線且其中該第一夾子不具有欲電連接至該閘極引線之向下延伸引線。
13. 如請求項6之模組，其中該引線框係經組態以具有一帶引線覆蓋面積，其可以藉由切除該模組之引線部分而轉換為一無引線模組。
14. 如請求項6之模組，其中部分切斷該等共同源極汲極引線以斷開該連接，且其中一共同散熱器係附著於該第一與第二夾子且連接該第一與第二夾子。
15. 如請求項6之模組，其包括一附著於該引線框且電連接至該第一與第二電晶體的積體電路，藉由該模製材料囊封該積體電路以形成一單一模組。
16. 一種整合電晶體模組，其包含：
一平面引線框，其具有間隔之第一與第二源極墊、位於該第一與第二源極墊間之一或多個共同源極-汲極引線及位於該第二墊之外側上之一或多個汲極引線；

第一與第二電晶體，其各具有位於一表面上之一源極電極及位於另一表面上之一汲極電極，該等第一及第二源極電極分別附著於該第一與第二源極墊之表面，其中該第二電晶體之源極係電連接至該一或多個共同源極-汲極引線；

一第一夾子，其具有附著至該第一電晶體之該汲極電極之一平面構件及連接至該一或多個共同源極-汲極引線之複數個向下延伸之引線；

一第二夾子，其具有附著至該第二電晶體之該汲極電極之一平面構件及自該平面構件延伸且位於該第二墊之外側上之一或多個汲極引線，且模製材料部份地囊封該引線框、該等電晶體、及該等夾子以形成該模組，曝露該等第一及第二源極墊之每一者之下表面之一部分及該汲極夾子之該平面構件以提供該模組之雙重冷卻。

17. 一種製作整合電晶體模組的方法，其包含以下步驟：

提供一引線框，該引線框具有間隔之第一與第二墊、位於該等墊間之一或多個共同源極-汲極引線及位於該第二墊之外側上之一或多個汲極引線；

將第一與第二電晶體分別覆晶附著於該第一與第二墊，其中該第二電晶體之源極係電連接至該一或多個共同源極-汲極引線；

將一第一夾子附著於該第一電晶體之汲極且將該第一夾子電連接至該一或多個共同源極-汲極引線；

將一第二夾子附著於該第二電晶體之汲極且將該第二

夾子電連接至位於該第二墊之外側上之該一或多個汲極引線；及

採用模製材料囊封該引線框、該等電晶體及該等夾子以形成該模組。

18. 如請求項17之方法，其中該引線框之該等墊以及該等夾子曝露且無模製材料以提供該模組之雙重冷卻。
19. 如請求項17之方法，其中該第一與第二電晶體係金氧半導體場效電晶體(MOSFET)。
20. 如請求項17之方法，其中該第一與第二電晶體分別係為一降壓轉換器之組件的高側與低側功率電晶體。

十一、圖式：

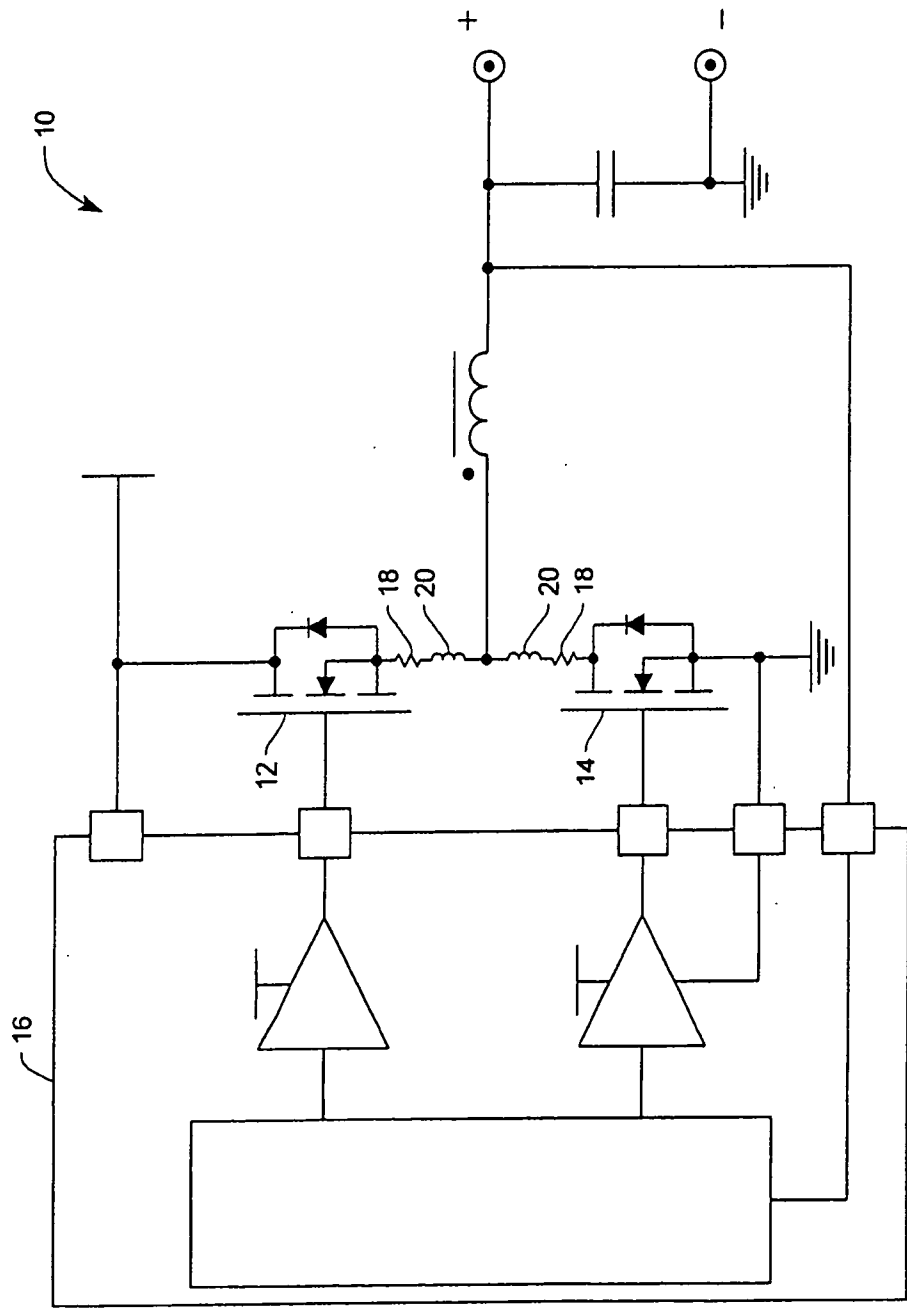


圖1

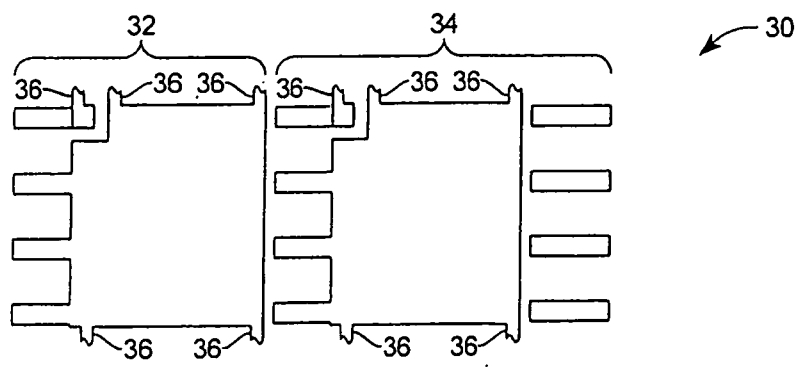


圖 2A

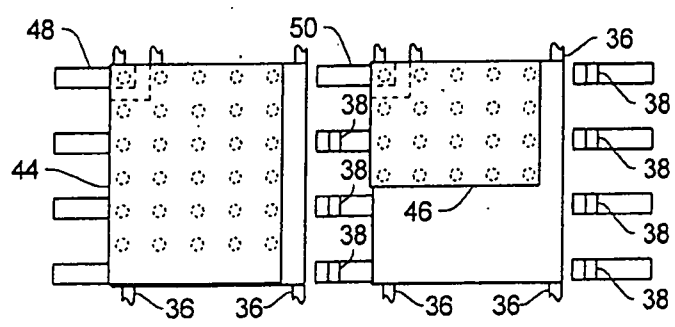


圖 2B

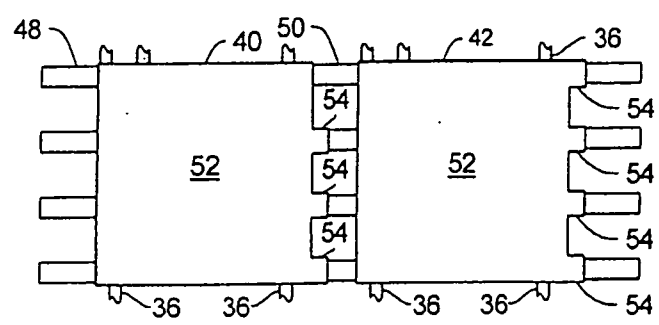


圖 2C

102年0月11日修正替換頁

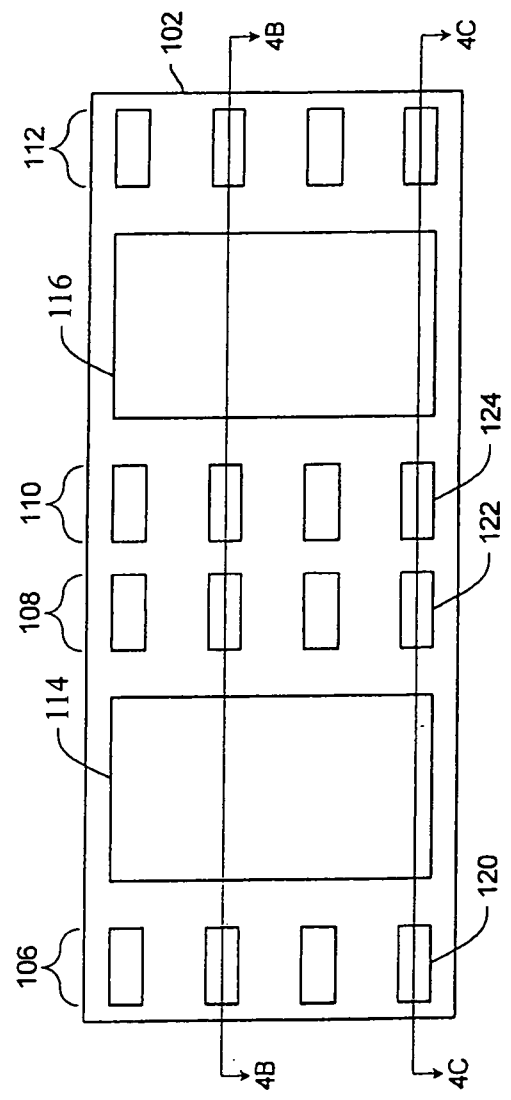


圖 4A

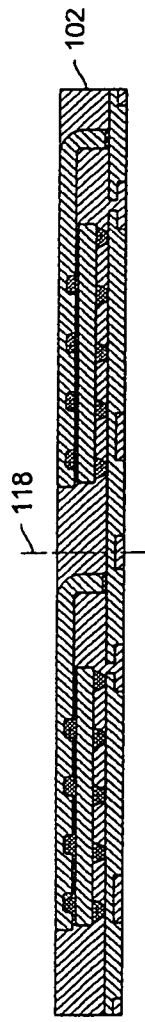


圖 4B

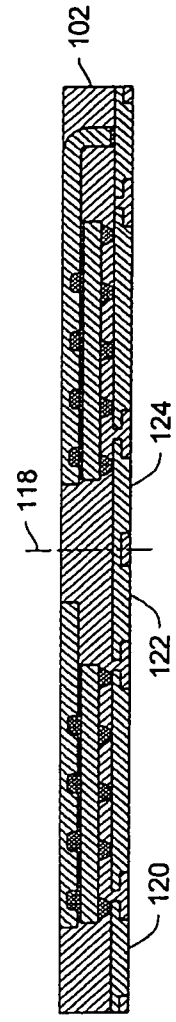


圖 4C

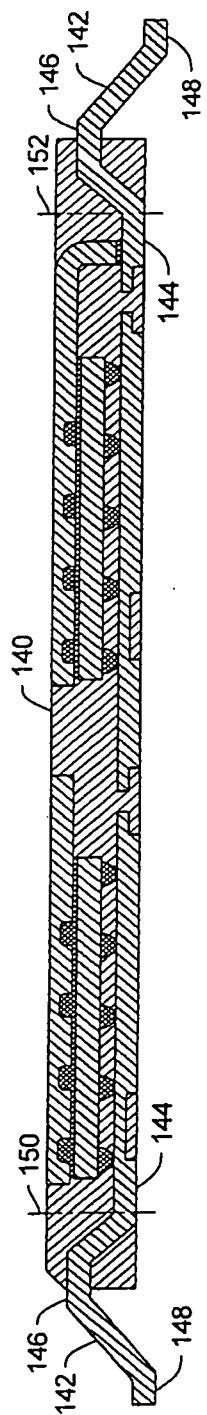


圖5

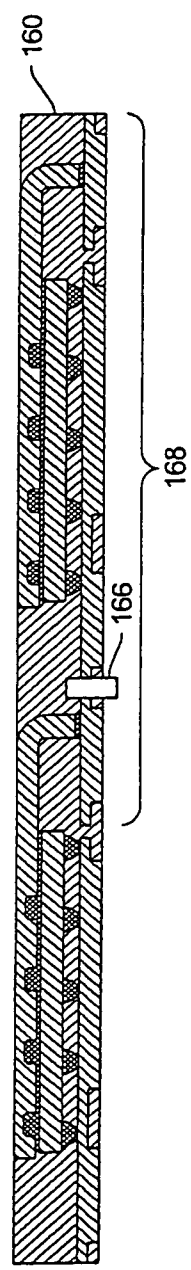


圖6A

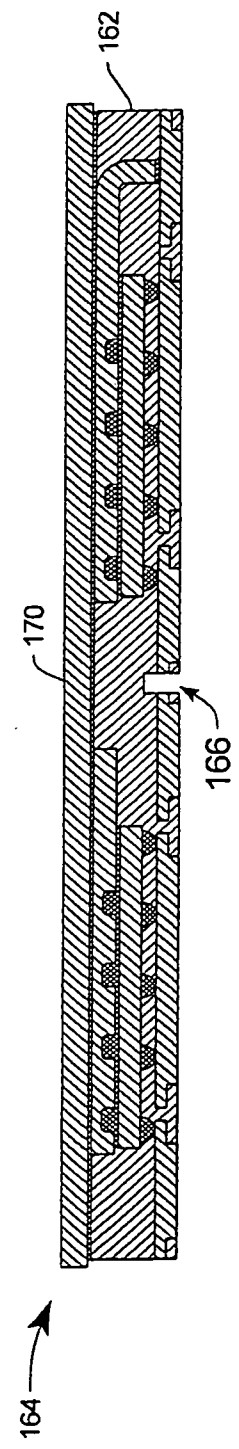


圖6B

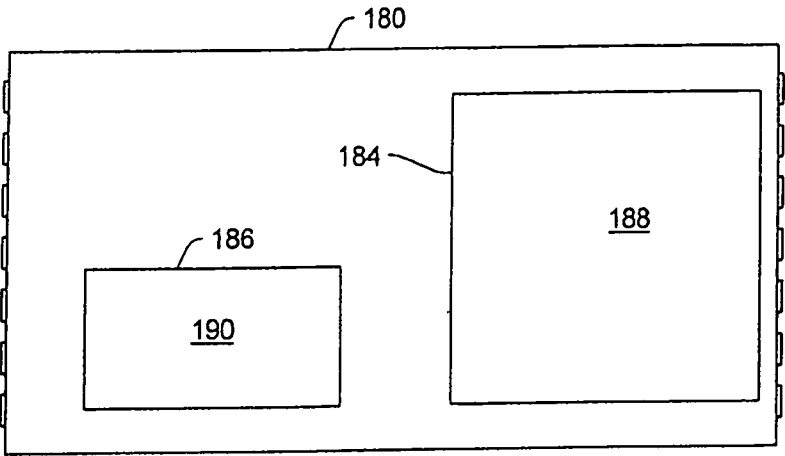


圖 7A

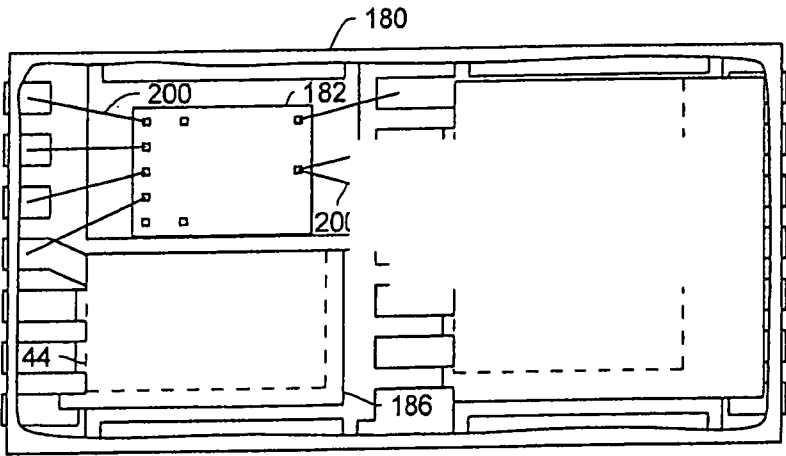


圖 7B

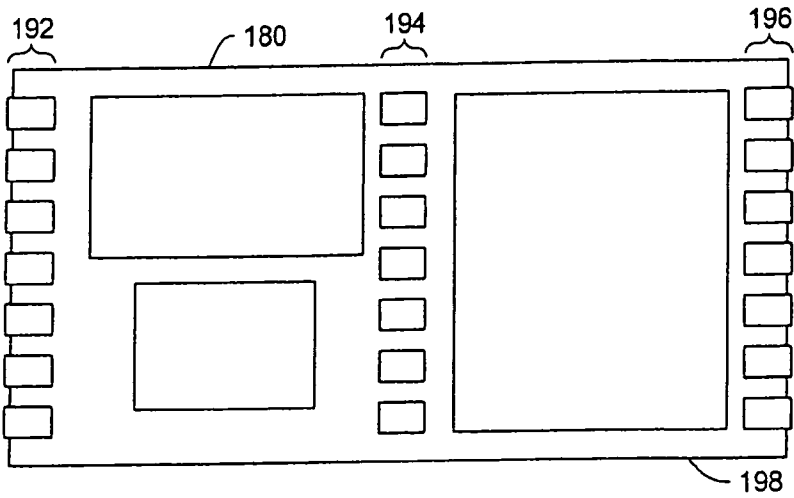


圖 7C

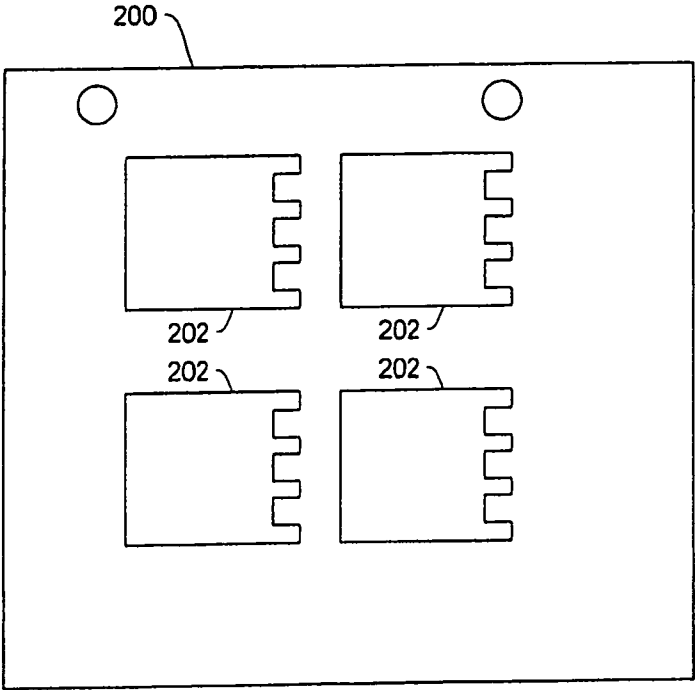


圖 8A

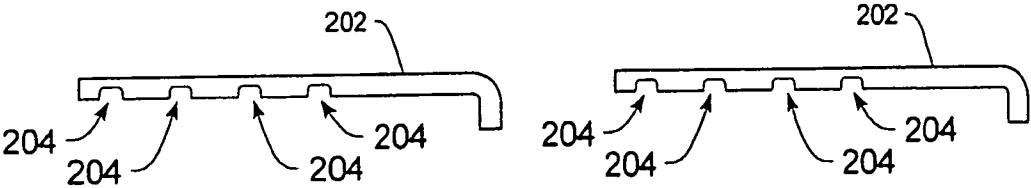


圖 8B

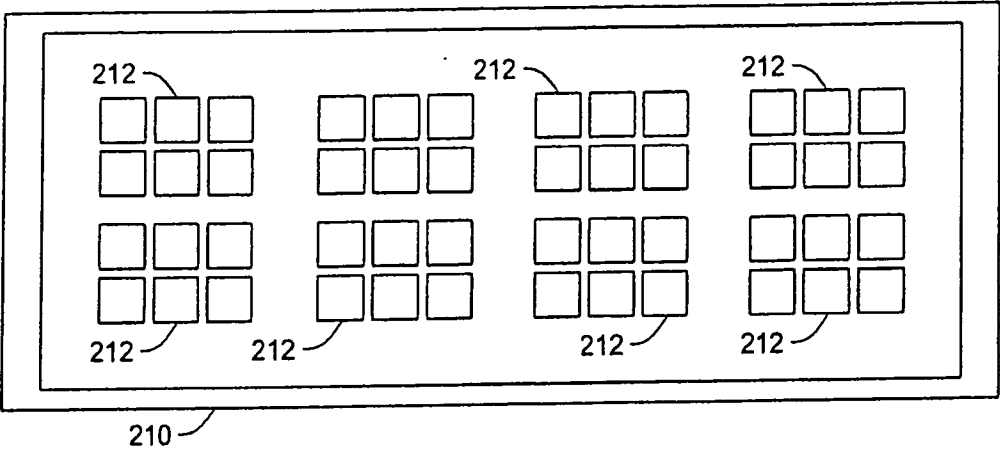


圖 9A

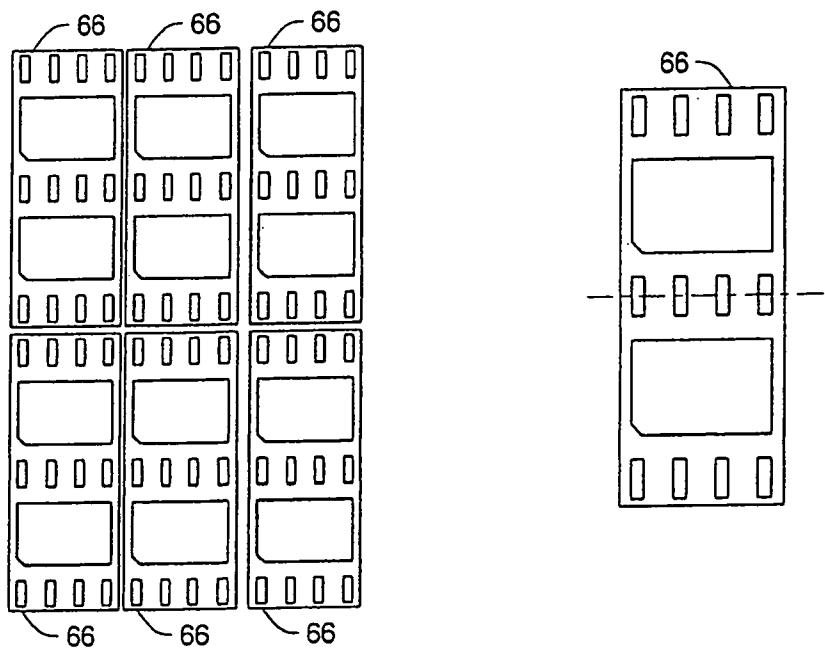


圖 9B

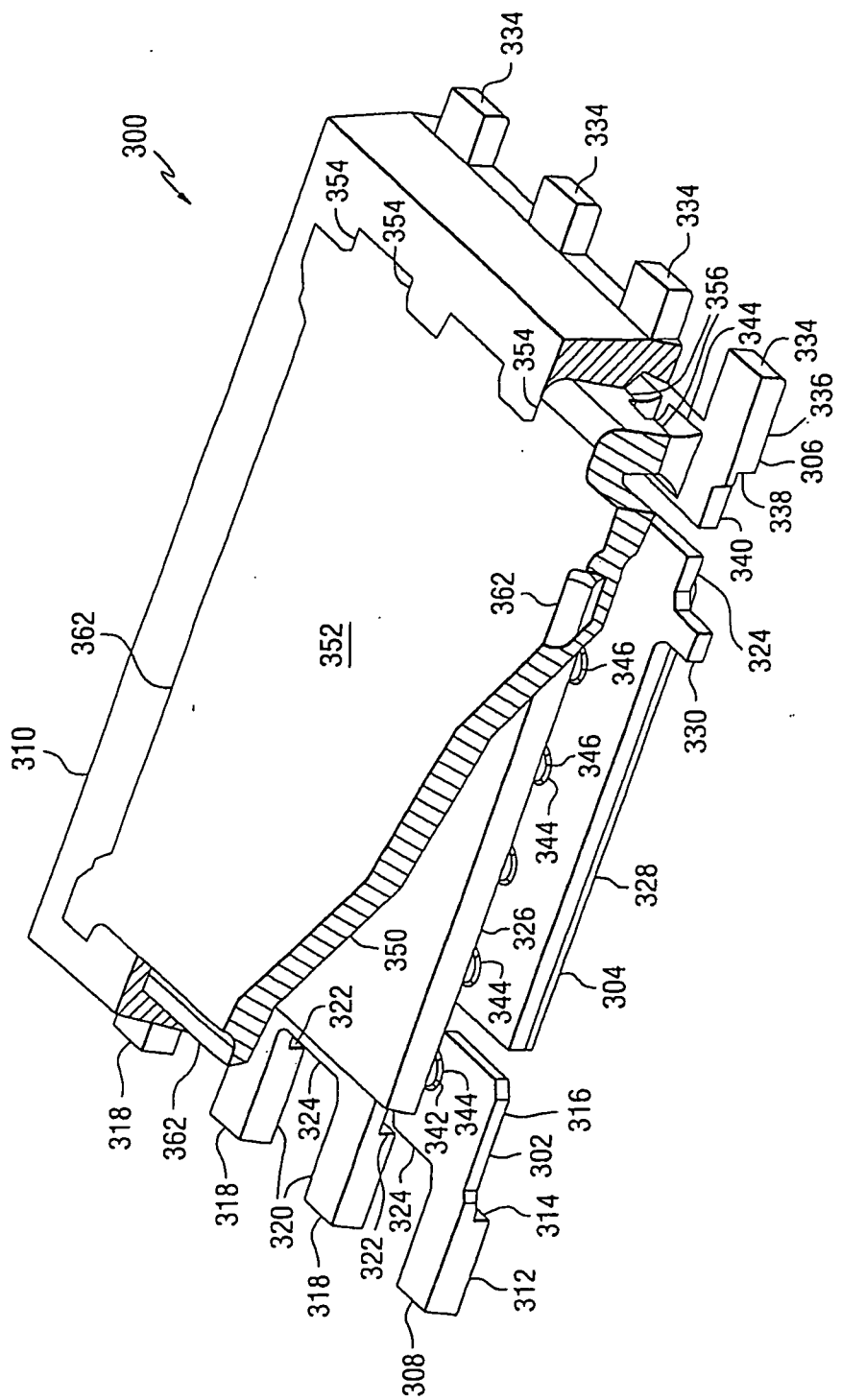


圖10

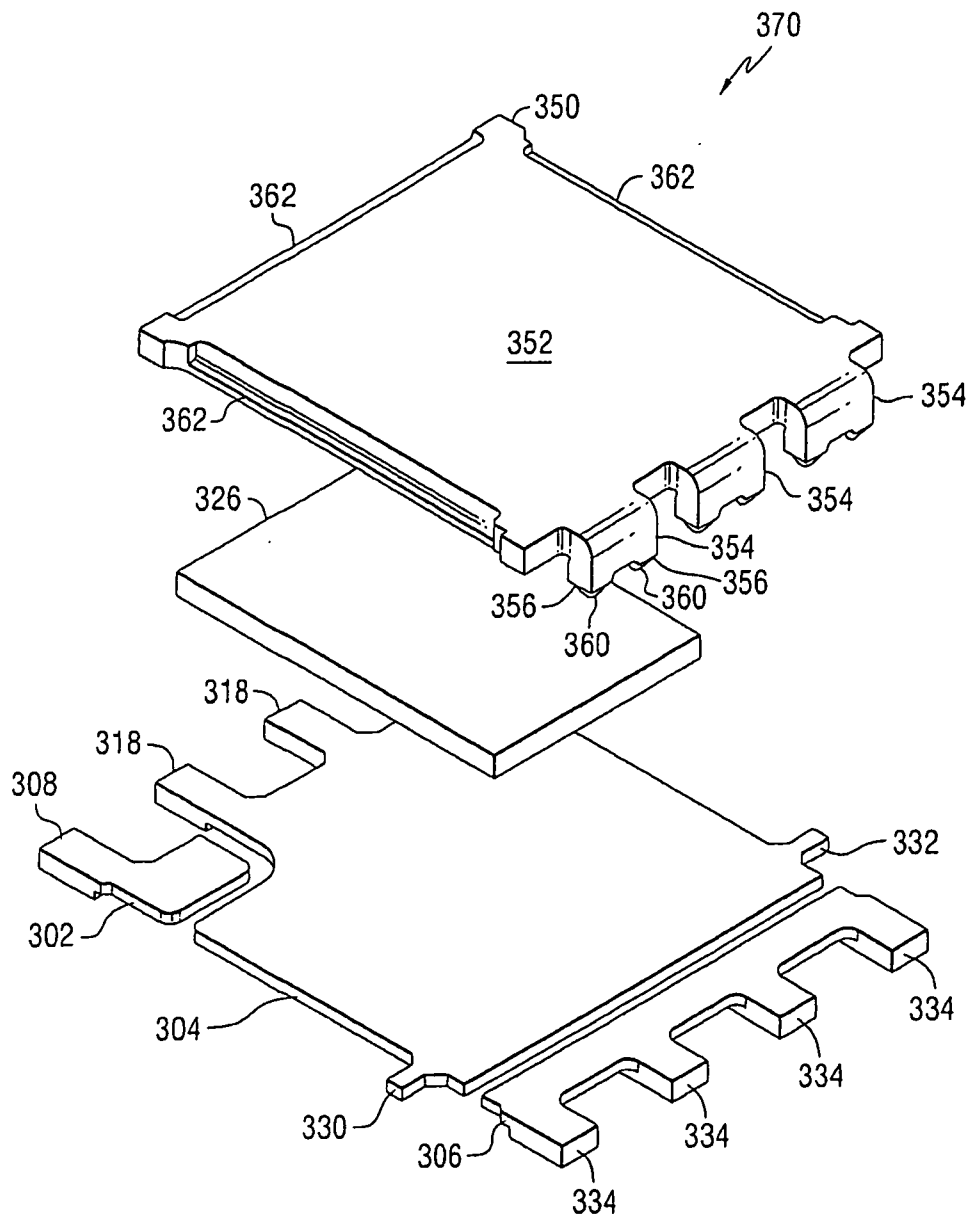


圖 11

370

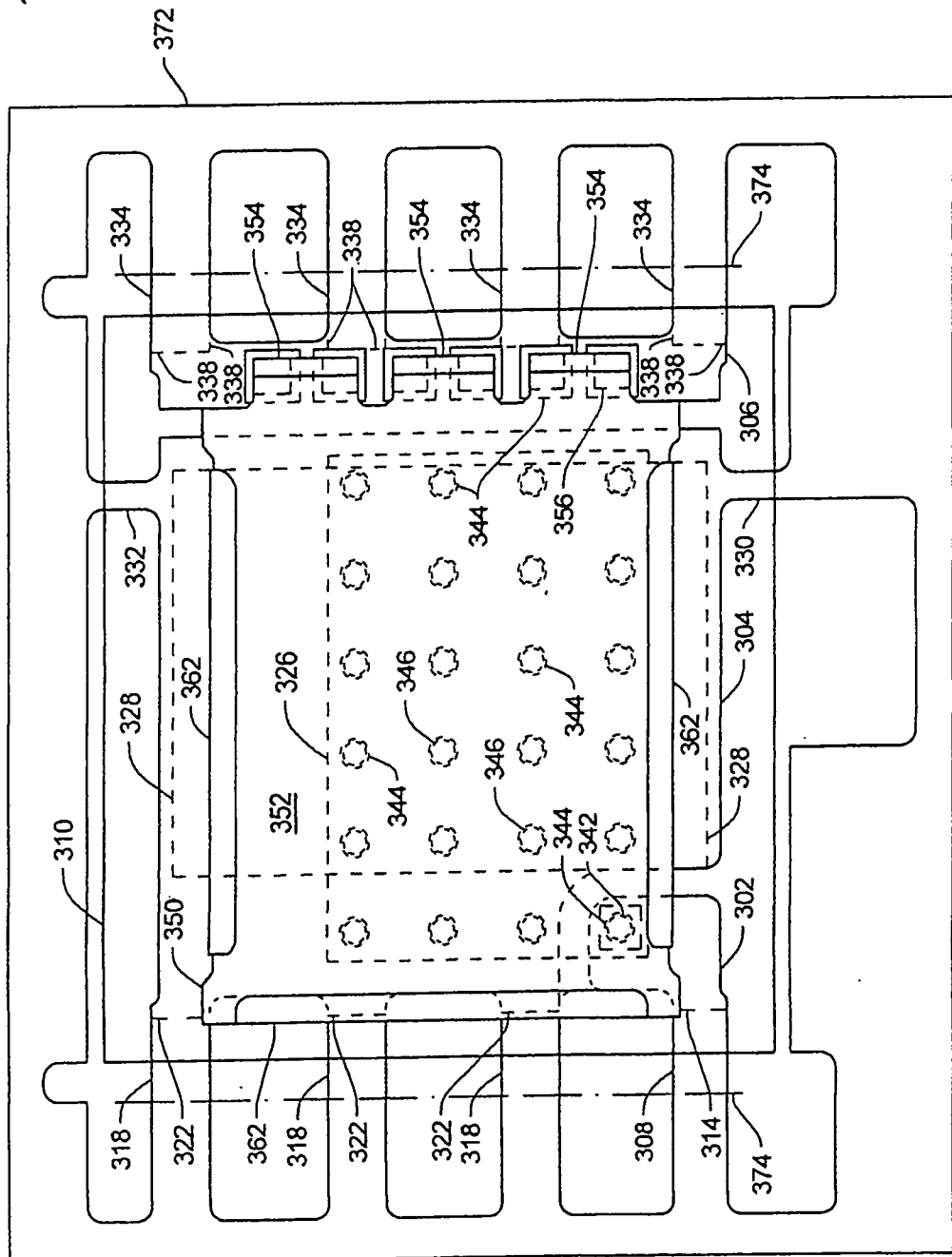


圖12

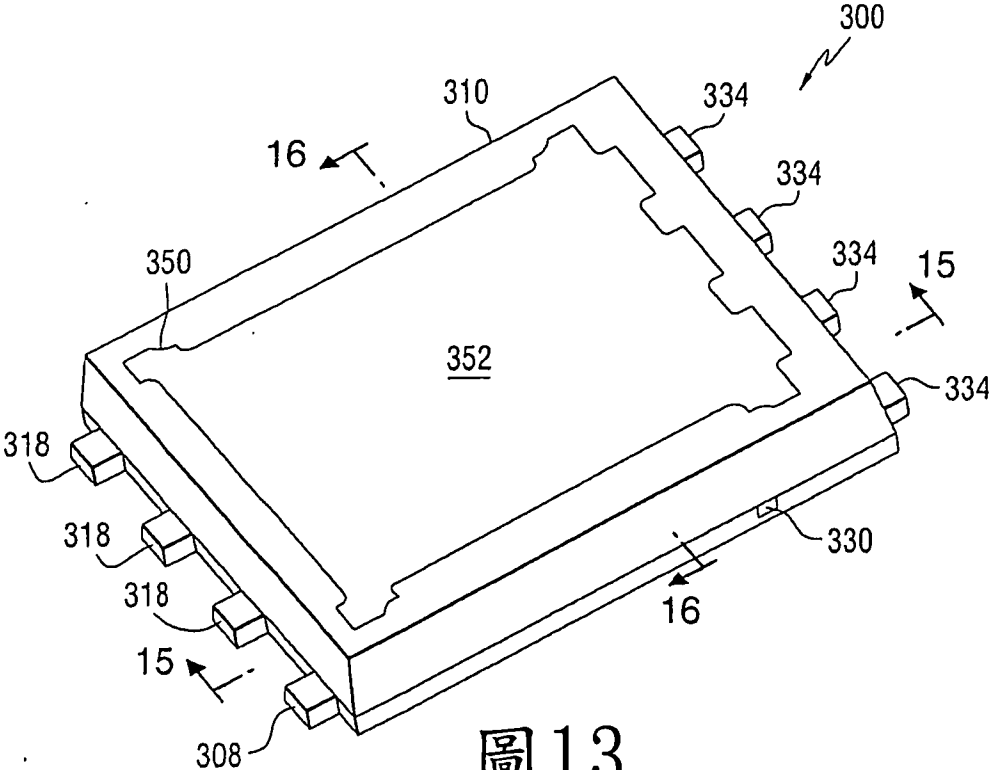


圖 13

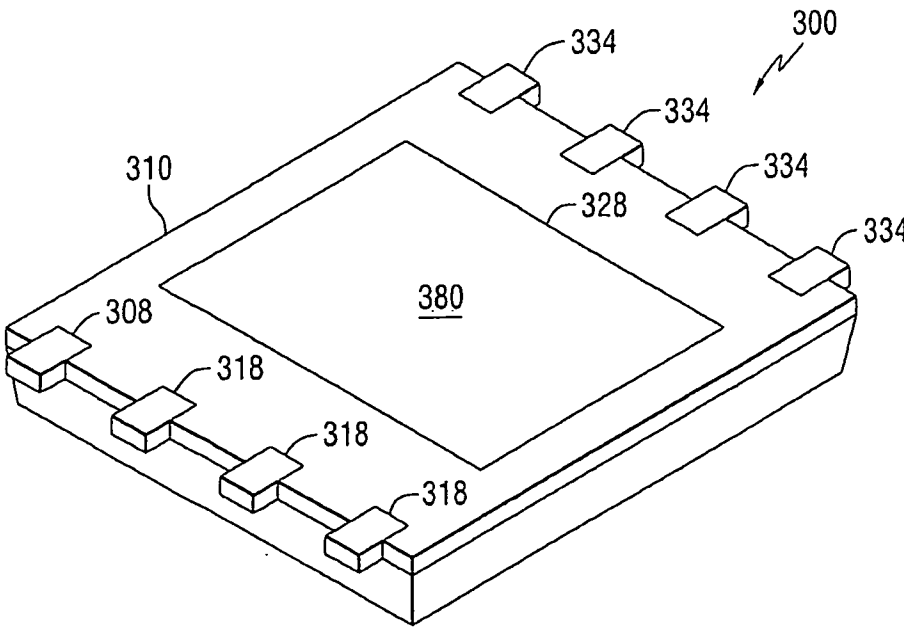


圖 14

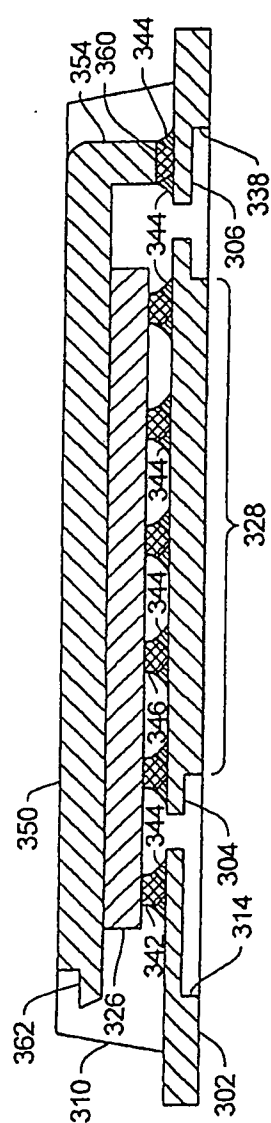


圖15

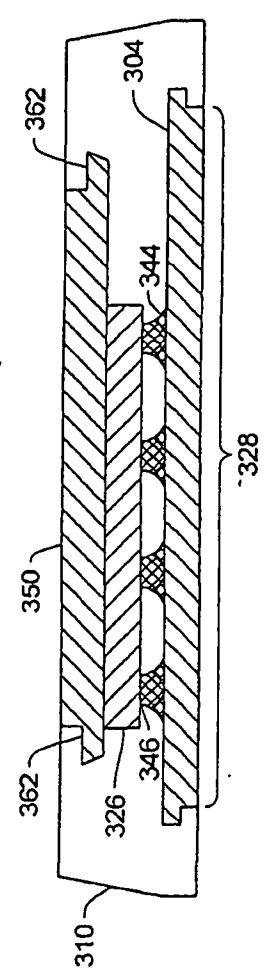
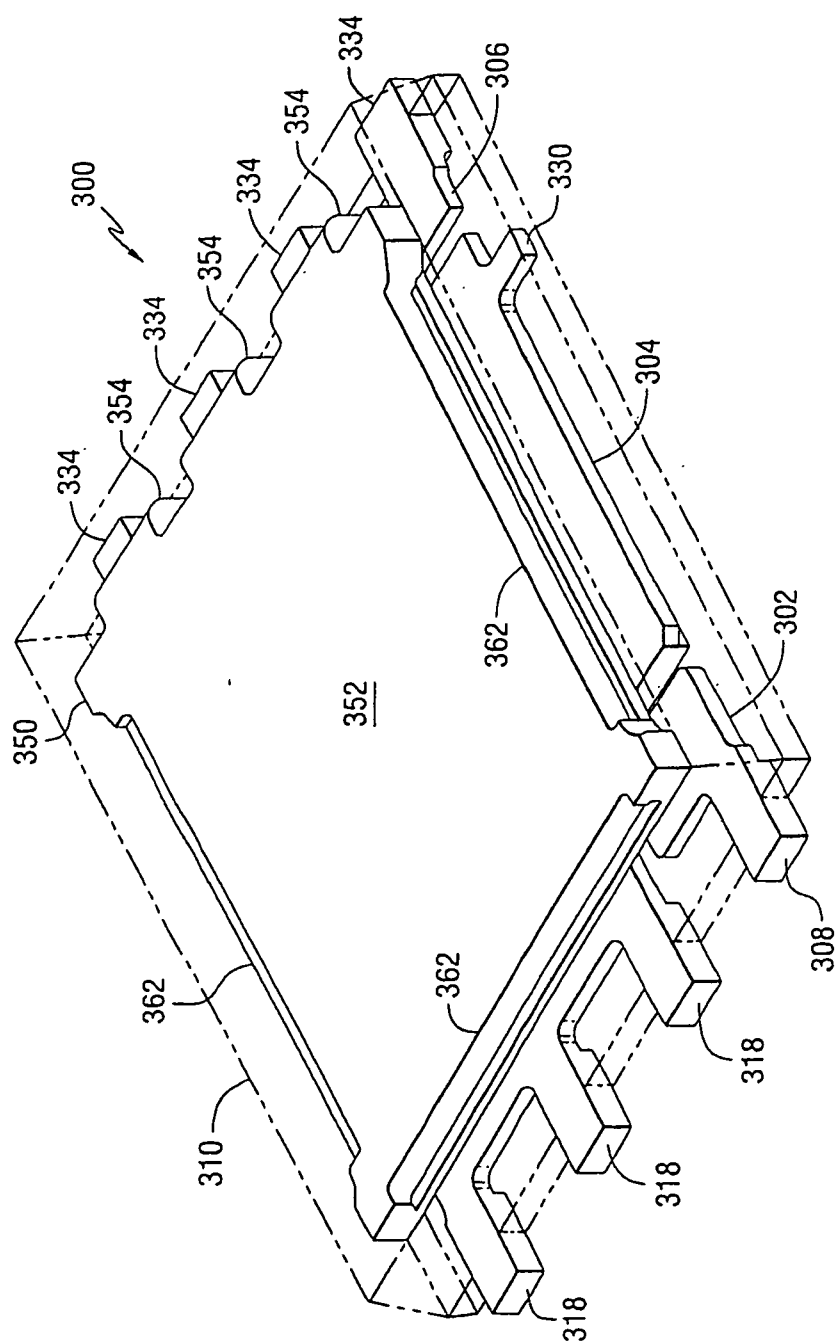


圖16



17

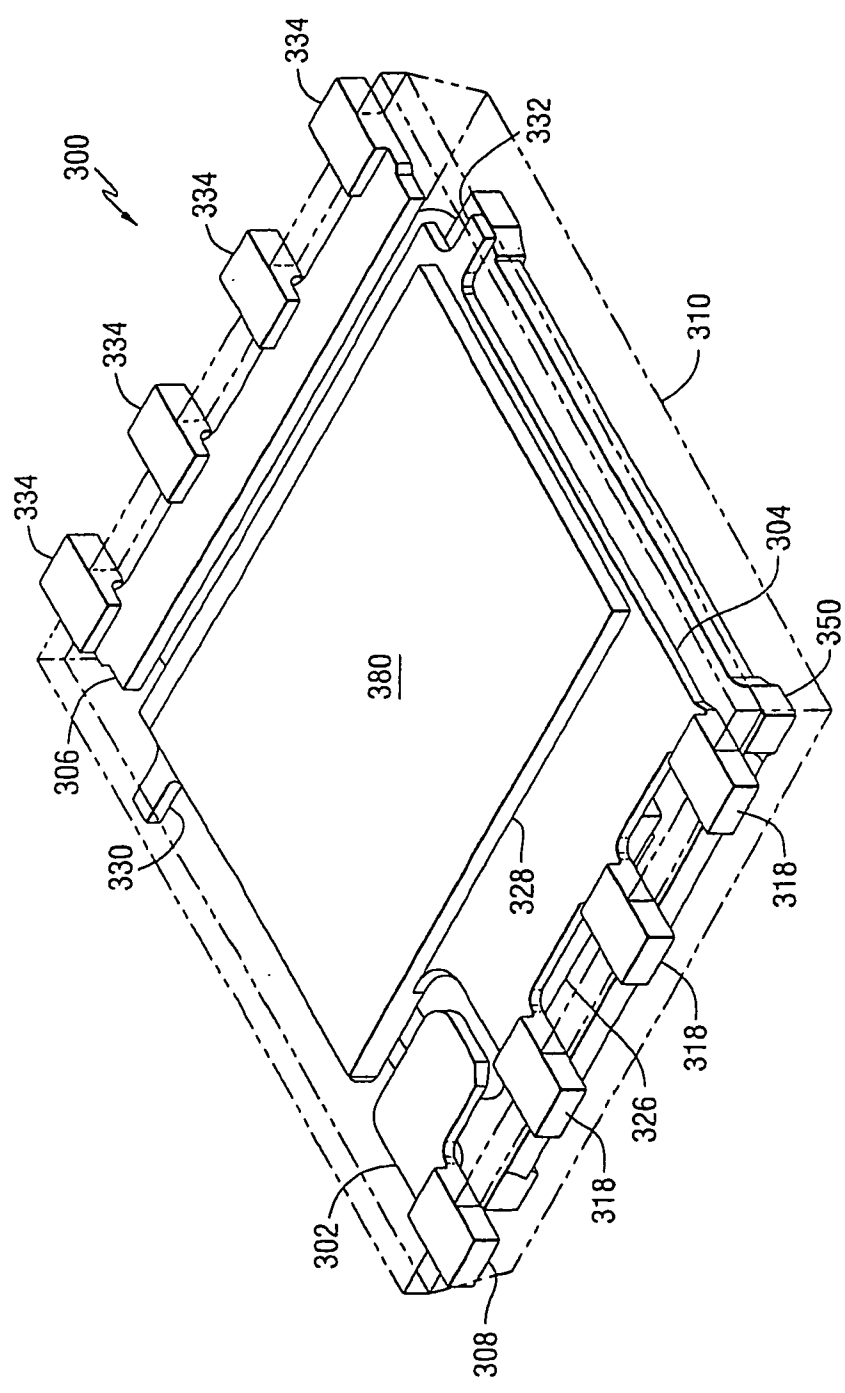


圖18

102年10月(日)修正替換頁

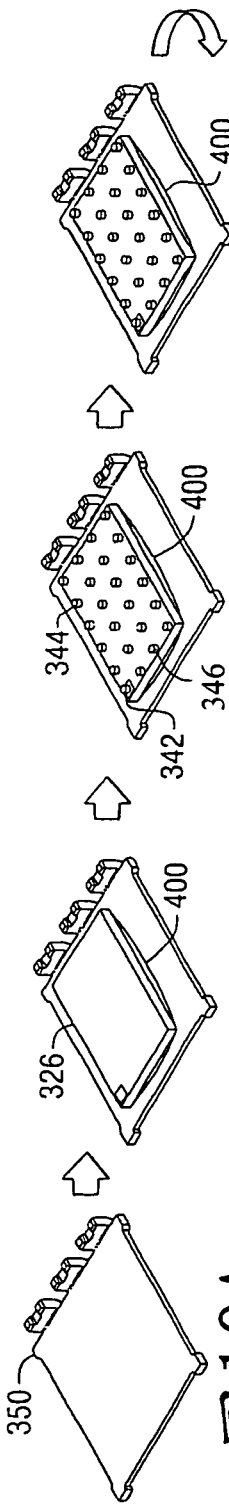


圖19A

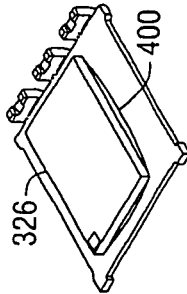


圖19B

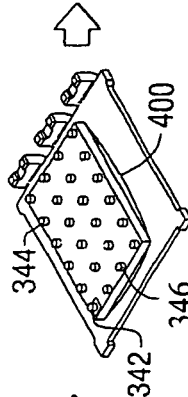


圖19C

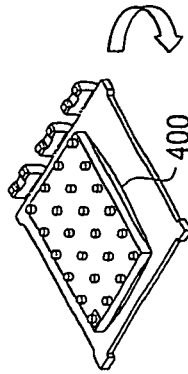


圖19D

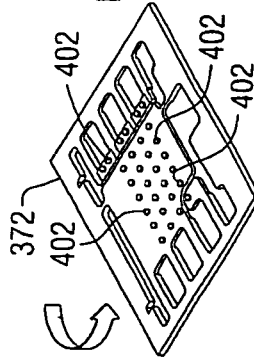


圖19E

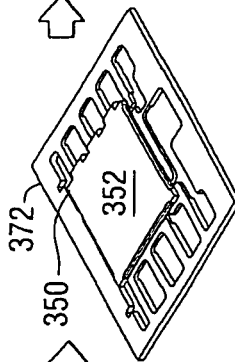


圖19F

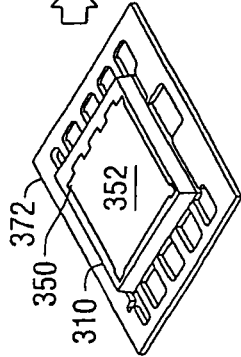


圖19G

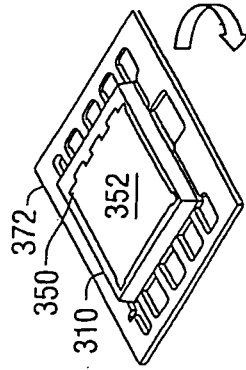


圖19H

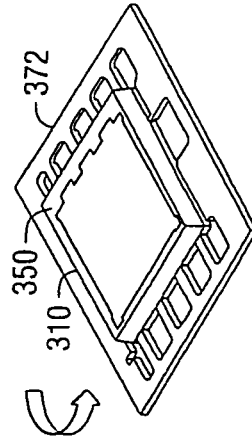


圖19I

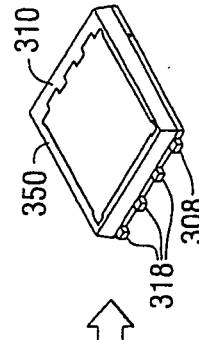


圖19J

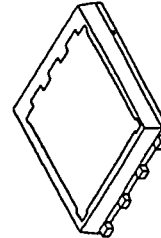


圖19K

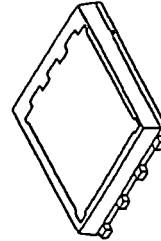


圖19L