

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 10 月 13 日(13.10.2011)

PCT

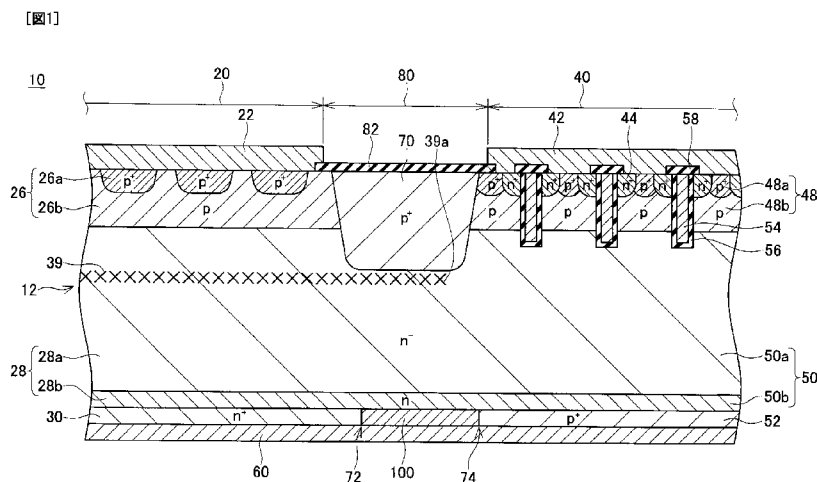
(10) 国際公開番号
WO 2011/125156 A1

- (51) 国際特許分類:
H01L 27/04 (2006.01) H01L 21/76 (2006.01)
H01L 21/265 (2006.01) H01L 29/739 (2006.01)
H01L 21/322 (2006.01) H01L 29/78 (2006.01)
H01L 21/336 (2006.01)
- (21) 国際出願番号: PCT/JP2010/056094
- (22) 国際出願日: 2010 年 4 月 2 日(02.04.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 Aichi (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 岩崎 真也 (IWASAKI Shinya) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 トヨタ自動車株式会社内 Aichi (JP). 添野 明高 (SOENO Akitaka) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町 1 番地 トヨタ自動車株式会社内 Aichi (JP).
- (74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4500002 愛知県名古屋市中村区名駅二丁目 4 番 1 4 号 日石名駅ビル 7 階 Aichi (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE PROVIDED WITH SEMICONDUCTOR SUBSTRATE HAVING DIODE REGION AND IGBT REGION

(54) 発明の名称: ダイオード領域と IGBT 領域を有する半導体基板を備える半導体装置



(57) Abstract: Disclosed is a semiconductor device wherein a diode region and an IGBT region are formed on the same semiconductor substrate, carrier transfer between the IGBT region and the diode region is suppressed, an increase of an on-voltage when the IGBT is operated is suppressed, and recovery characteristics of a diode are improved. The semiconductor device has the diode region (20) and the IGBT region (40) formed on the same semiconductor substrate, and on the rear surface side of the semiconductor substrate, a low-concentration region (100) is provided between a second conductivity type cathode region (30) in the diode region, and a first conductivity type collector region (52) in the IGBT region. The low concentration region (100) has a first conductivity type first low concentration region, which has a lower concentration of a first conductivity type impurity compared with the collector region, or a second conductivity type second low concentration region, which has a lower concentration of a second conductivity type impurity compared with the cathode region.

(57) 要約:

[続葉有]



WO 2011/125156 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

【課題】 ダイオード領域と IGBT 領域が同一半導体基板に形成されている半導体装置であって、IGBT 領域とダイオード領域との間のキャリア移動を抑制し、IGBT 動作時のオン電圧上昇を抑制するとともに、ダイオードのリカバリ特性を改善することが可能な半導体装置を提供する。 【解決手段】 ダイオード領域 20 と IGBT 領域 40 が同一半導体基板に形成されている半導体装置であって、半導体基板の裏面側では、ダイオード領域の第 2 導電型のカソード領域 30 と、IGBT 領域の第 1 導電型のコレクタ領域 52 との間に、低濃度領域 100 が設けられている。低濃度領域 100 は、第 1 導電型であって、コレクタ領域よりも第 1 導電型の不純物濃度が低い第 1 低濃度領域と、第 2 導電型であって、カソード領域よりも第 2 導電型の不純物濃度が低い第 2 低濃度領域との少なくともいずれか一方を有する。

明 細 書

発明の名称：

ダイオード領域と I G B T 領域を有する半導体基板を備える半導体装置 技術分野

[0001] 本明細書に記載の技術は、ダイオード領域と I G B T 領域が同一半導体基板に形成されている半導体装置に関する。

背景技術

[0002] 日本国特許公開公報 2 0 0 8 - 1 9 2 7 3 7 号（特許文献 1）には、ダイオード領域と I G B T 領域が同一半導体基板に形成されている半導体装置が開示されている。半導体基板の裏面側は、ダイオード領域では n 型のカソード層となっており、I G B T 領域では、p 型のコレクタ層となっている。カソード層とコレクタ層とは互いに接しており、その境界は、ダイオード領域と I G B T 領域との境界領域内に存在している。

先行技術文献

特許文献

[0003] 特許文献 1：特開 2 0 0 8 - 1 9 2 7 3 7 号公報

発明の概要

発明が解決しようとする課題

[0004] I G B T 領域とダイオード領域との境界近傍においては、I G B T 領域とダイオード領域との間でキャリアが移動する場合がある。例えば、I G B T 動作時には、キャリアが I G B T 領域からダイオード領域に移動する。その結果、I G B T 領域のドリフト領域におけるキャリア密度が減少してドリフト領域の抵抗が高くなり、I G B T 動作時のオン電圧が高くなってしまう。また、ダイオード領域に還流電流が流れている状態で I G B T 領域をオン状態に切換えると、ダイオード領域に逆回復電流が流れる。このダイオードの逆回復時には、キャリアが I G B T 領域からダイオード領域に移動する。その結果、ダイオードの逆回復電流が大きくなって、素子破壊が起こり易くな

る。

- [0005] 本明細書は、ダイオード領域と I G B T 領域が同一半導体基板に形成されている半導体装置であって、I G B T 領域とダイオード領域との間のキャリア移動を抑制し、I G B T 動作時のオン電圧上昇を抑制するとともに、ダイオードのリカバリ特性を改善することが可能な半導体装置を提供する。

課題を解決するための手段

- [0006] 本明細書は、ダイオード領域と I G B T 領域が同一半導体基板に形成されている半導体装置を提供する。この半導体装置では、ダイオード領域は、半導体基板の表面に露出している第 1 導電型のアノード領域と、アノード領域の裏面側に形成されている第 2 導電型のダイオードドリフト領域と、ダイオードドリフト領域より第 2 導電型の不純物濃度が高く、ダイオードドリフト領域の裏面側に形成されている第 2 導電型のカソード領域と、を備えている。I G B T 領域は、半導体基板の表面に露出している第 2 導電型のエミッタ領域と、エミッタ領域の側方及び裏面側に形成されており、エミッタ電極に接している第 1 導電型のボディ領域と、ボディ領域の裏面側に形成されている第 2 導電型の I G B T ドリフト領域と、I G B T ドリフト領域の裏面側に形成されている第 1 導電型のコレクタ領域と、エミッタ領域と I G B T ドリフト領域を分離している範囲のボディ領域に絶縁膜を介して対向しているゲート電極と、を備えている。半導体基板の裏面側のカソード領域とコレクタ領域との間には、低濃度領域が設けられている。低濃度領域は、第 1 導電型であって、コレクタ領域よりも第 1 導電型の不純物濃度が低い第 1 低濃度領域と、第 2 導電型であって、カソード領域よりも第 2 導電型の不純物濃度が低い第 2 低濃度領域との少なくともいずれか一方を有している。

- [0007] 上記の構成によれば、カソード領域とコレクタ領域との間に、カソード領域およびコレクタ領域と比較して電気抵抗が高い、低濃度領域が形成されている。抵抗の高い低濃度領域には、キャリアが流れ込みにくいため、半導体基板の低濃度領域の上側の領域では、キャリア密度が小さくなる。このため、ダイオード領域と I G B T 領域との間のキャリア密度を低減することがで

きる。これによって、I G B T領域とダイオード領域との間のキャリア移動を抑制し、I G B T動作時のオン電圧上昇を抑制するとともに、ダイオードのリカバリ特性を改善することができる。

[0008] カソード領域とコレクタ領域と低濃度領域を半導体基板の裏面に露出させ、半導体基板の裏面に接する電極を設けることができる。この場合には、低濃度領域と電極とのコンタクト抵抗は、カソード領域と電極のコンタクト抵抗およびコレクタ領域と電極のコンタクト抵抗のいずれよりも高いことが好ましい。ダイオード領域とI G B T領域との間のキャリア密度をより低減することができる。

[0009] カソード領域と低濃度領域との境界は、半導体装置を平面視した場合に、I G B T領域のボディ領域の下方よりもダイオード領域の近くに位置していることが好ましい。

[0010] ダイオードドリフト領域内には、ライフタイム制御領域が形成されていてもよい。ライフタイム制御領域内でのキャリアのライフタイムは、ライフタイム制御領域外のダイオードドリフト領域でのキャリアのライフタイムより短い。ライフタイム制御領域のI G B T領域側の端部は、半導体装置を平面視した場合に、低濃度領域の上方に位置していることが好ましい。

[0011] ダイオード領域とI G B T領域の間には、半導体基板の表面からアノード領域の下端及びボディ領域の下端より深い深さまでの範囲に、第1導電型の分離領域を形成することができる。この場合には、ライフタイム制御領域のI G B T領域側の端部は、半導体装置を平面視した場合に、分離領域の下方に位置していてもよい。

[0012] 本明細書は、上記の半導体装置の製造方法についても提供する。上記の半導体装置の第1の製造方法は、マスク工程と、イオン注入工程と、アニール工程とを含んでいる。マスク工程では、半導体ウェハのダイオード形成領域の裏面側もしくはI G B T形成領域の裏面側にマスクを配置する。イオン注入工程では、マスクの裏面側から半導体ウェハの裏面に不純物イオンの注入を行ってイオン注入領域を形成する。このイオン注入工程は、マスク工程に

においてマスクを形成した領域側からマスクを形成していない領域側に向かって半導体ウェハの裏面と鋭角を成す第1方向で半導体ウェハの裏面にイオン注入する第1イオン注入工程と、前記第1方向と交差する第2方向で半導体ウェハの裏面にイオン注入する第2イオン注入工程とを含んでいる。アニール工程では、イオン注入領域のアニール処理を行う。

[0013] マスク工程では、ダイオード形成領域とIGBT形成領域とのいずれか一方にマスクが配置されている。マスク工程においてマスクを形成した領域側からマスクを形成していない領域側に向かって半導体ウェハの裏面と鋭角を成す第1方向で半導体ウェハの裏面にイオン注入する第1イオン注入工程と、この第1方向と交差する第2方向で半導体ウェハの裏面にイオン注入する第2イオン注入工程とを行うと、ダイオード形成領域とIGBT形成領域との境界の近傍において、第1方向のイオン注入と、第2方向のイオン注入とのいずれか一方のみが遮蔽されて到達しない部分が形成される。この部分は低イオン注入領域であり、ダイオード形成領域とIGBT形成領域との境界の近傍に形成されている。低イオン注入領域を形成することによって、ダイオード領域とIGBT領域との間に、不純物濃度の低い領域を形成することができる。

[0014] 上記の半導体装置の第2の製造方法は、半導体ウェハのダイオード領域の裏面側もしくはIGBT領域の裏面側にマスクを配置する、マスク工程と、マスクの裏面側から半導体ウェハの裏面に不純物イオンの注入を行ってイオン注入領域を形成する、イオン注入工程と、マスクが配置された状態でイオン注入領域にレーザアニール処理を行うレーザアニール工程と、を含んでいる。

[0015] レーザアニール処理によってイオン注入領域のアニール処理を行う場合、イオン注入領域にレーザを照射することによってイオンを活性化する。マスクが配置されている領域との境界の近傍のイオン注入領域は、十分に高温とならないため、イオンが十分に活性化されず、不純物濃度の低い領域となる。ダイオード形成領域とIGBT形成領域とのいずれか一方には、マスクエ

程においてマスクが配置されているから、ダイオード形成領域と I G B T 形成領域との間に、不純物濃度の低い領域を形成することができる。

[0016] 上記の第 1 の製造方法および第 2 の製造方法について、マスク工程では、マスクは、半導体ウェハの裏面に接する接着層を介して、半導体ウェハに固定されていてもよい。

[0017] 上記の半導体装置の第 3 の製造方法は、半導体ウェハのダイオード形成領域の裏面側もしくは I G B T 形成領域の裏面側にマスクを配置する、マスク工程と、マスクの裏面側から半導体ウェハの裏面にイオン注入を行って、第 1 導電型のコレクタ領域と第 2 導電型のカソード領域を隣接して形成するイオン注入工程と、半導体ウェハの裏面の第コレクタ領域とカソード領域との境界にレーザアニール処理を行うレーザアニール工程と、を含んでいる。

[0018] レーザアニール処理を行うと、第 1 導電型のコレクタ領域と第 2 導電型のカソード領域との境界近傍に、コレクタ領域よりも第 1 導電型の不純物濃度が低く、カソード領域よりも第 2 導電型の不純物濃度が低い領域を形成することができる。

[0019] 上記の第 1 ないし第 3 の製造方法は、結晶欠陥形成工程をさらに含んでもよい。この場合、マスク工程では、半導体ウェハの I G B T 形成領域の裏面側にマスクを配置し、結晶欠陥形成工程では、マスクの裏面側から半導体ウェハの裏面に、荷電粒子の照射を行って、半導体ウェハのダイオード形成領域に結晶欠陥を形成することが好ましい。マスク工程で配置したマスクは、イオン注入工程で不純物イオンを遮蔽するためのマスクとして使用できるとともに、結晶欠陥形成工程では荷電粒子を遮蔽するためのマスクとして使用できる。

図面の簡単な説明

[0020] [図1]実施形態に係る半導体装置の断面図である。

[図2]実施例 1 に係る半導体装置の製造方法を説明する図である。

[図3]実施例 1 に係る半導体装置の製造方法を説明する図である。

[図4]実施例 1 に係る半導体装置の製造方法を説明する図である。

[図5]実施例 1 に係る半導体装置の製造方法を説明する図である。

[図6]実施例 1 に係る半導体装置の製造方法を説明する図である。

[図7]実施例 1 に係る半導体装置の製造方法を説明する図である。

[図8]実施例 1 に係る半導体装置の製造方法を説明する図である。

[図9]変形例に係る半導体装置の製造方法を説明する図である。

[図10]変形例に係る半導体装置の製造方法を説明する図である。

[図11]変形例に係る半導体装置の製造方法を説明する図である。

[図12]実施例 2 に係る半導体装置の製造方法を説明する図である。

[図13]実施例 2 に係る半導体装置の製造方法を説明する図である。

[図14]実施例 2 に係る半導体装置の製造方法を説明する図である。

[図15]実施例 3 に係る半導体装置の製造方法を説明する図である。

[図16]実施例 3 に係る半導体装置の製造方法を説明する図である。

[図17]実施例 3 に係る半導体装置の製造方法を説明する図である。

[図18]他の実施形態に係る半導体装置の断面図である。

[図19]他の実施形態に係る半導体装置の断面図である。

発明を実施するための形態

[0021] (半導体装置)

本明細書が開示する実施形態に係る半導体装置について説明する。

図 1 に示すように、実施形態に係る半導体装置 10 は、半導体基板 12 と、半導体基板 12 の表面及び裏面に形成されている金属層及び絶縁膜等を備えている。半導体基板 12 には、ダイオード領域 20 と IGBT 領域 40 と境界領域 80 が形成されている。ダイオード領域 20 と IGBT 領域 40 との間に、境界領域 80 が形成されている。

[0022] ダイオード領域 20 内の半導体基板 12 の表面には、アノード電極 22 が形成されている。IGBT 領域 40 内の半導体基板 12 の表面には、エミッタ電極 42 が形成されている。半導体基板 12 の裏面には、共通電極 60 が形成されている。

[0023] ダイオード領域 20 には、アノード層 26、ダイオードドリフト層 28、

カソード層 30 が形成されている。

- [0024] アノード層 26 は、p 型である。アノード層 26 は、アノードコンタクト領域 26 a と低濃度アノード層 26 b を備えている。アノードコンタクト領域 26 a は、半導体基板 12 の表面に露出する範囲に、島状に形成されている。アノードコンタクト領域 26 a は、不純物濃度が高い。アノードコンタクト領域 26 a は、アノード電極 22 に対してオーミック接続されている。低濃度アノード層 26 b は、アノードコンタクト領域 26 a の下側及び側方に形成されており、アノードコンタクト領域 26 a を覆っている。低濃度アノード層 26 b の不純物濃度は、アノードコンタクト領域 26 a より低い。
- [0025] ダイオードドリフト層 28 は、アノード層 26 の下側に形成されている。ダイオードドリフト層 28 は、n 型である。ダイオードドリフト層 28 は、上部ドリフト層 28 a と下部ドリフト層 28 b とを備えている。上部ドリフト層 28 a は、下部ドリフト層 28 b よりも不純物濃度が低い。
- [0026] カソード層 30 は、ダイオードドリフト層 28 の下側に形成されている。カソード層 30 は、半導体基板 12 の裏面に露出する範囲に形成されている。カソード層 30 は、n 型であり、不純物濃度が高い。カソード層 30 は、共通電極 60 に対してオーミック接続されている。
- [0027] アノード層 26、ダイオードドリフト層 28、及び、カソード層 30 によってダイオードが形成されている。
- [0028] IGBT 領域 40 には、エミッタ領域 44、ボディ層 48、IGBT ドリフト層 50、コレクタ層 52、及び、ゲート電極 54 等が形成されている。
- [0029] IGBT 領域 40 内の半導体基板 12 の表面には、複数のトレンチが形成されている。各トレンチの内面には、ゲート絶縁膜 56 が形成されている。各トレンチの内部に、ゲート電極 54 が形成されている。ゲート電極 54 の表面は絶縁膜 58 により覆われている。ゲート電極 54 は、エミッタ電極 42 から絶縁されている。
- [0030] エミッタ領域 44 は、半導体基板 12 の表面に露出する範囲に、島状に形成されている。エミッタ領域 44 は、ゲート絶縁膜 56 に接する範囲に形成

されている。エミッタ領域 44 は、n 型であり、不純物濃度が高い。エミッタ領域 44 は、エミッタ電極 42 に対してオーミック接続されている。

[0031] ボディ層 48 は、p 型である。ボディ層 48 は、ボディコンタクト領域 48 a と低濃度ボディ層 48 b を備えている。ボディコンタクト領域 48 a は、半導体基板 12 の表面に露出する範囲に、島状に形成されている。ボディコンタクト領域 48 a は、2 つのエミッタ領域 44 の間に形成されている。ボディコンタクト領域 48 a は、不純物濃度が高い。ボディコンタクト領域 48 a は、エミッタ電極 42 に対してオーミック接続されている。低濃度ボディ層 48 b は、エミッタ領域 44 及びボディコンタクト領域 48 a の下側に形成されている。低濃度ボディ層 48 b は、ゲート電極 54 の下端より浅い範囲に形成されている。低濃度ボディ層 48 b の不純物濃度は、ボディコンタクト領域 48 a よりも低い。低濃度ボディ層 48 b によって、エミッタ領域 44 が IGBT ドリフト層 50 から分離されている。ゲート電極 54 は、エミッタ領域 44 と IGBT ドリフト層 50 を分離している範囲の低濃度ボディ層 48 b にゲート絶縁膜 56 を介して対向している。

[0032] IGBT ドリフト層 50 は、ボディ層 48 の下側に形成されている。IGBT ドリフト層 50 は、n 型である。IGBT ドリフト層 50 は、ドリフト層 50 a とバッファ層 50 b を備えている。ドリフト層 50 a は、ボディ層 48 の下側に形成されている。ドリフト層 50 a は、不純物濃度が低い。ドリフト層 50 a は、ダイオード領域 20 の上部ドリフト層 28 a と略同じ不純物濃度を有しており、上部ドリフト層 28 a と連続する層である。バッファ層 50 b は、ドリフト層 50 a の下側に形成されている。バッファ層 50 b は、ドリフト層 50 a よりも不純物濃度が高い。バッファ層 50 b は、ダイオード領域 20 の下部ドリフト層 28 b と略同じ不純物濃度を有しており、下部ドリフト層 28 b と連続する層である。

[0033] コレクタ層 52 は、IGBT ドリフト層 50 の下側に形成されている。コレクタ層 52 は、半導体基板 12 の裏面に露出する範囲に形成されている。コレクタ層 52 は、p 型であり、不純物濃度が高い。コレクタ層 52 は、共

通電極 60 に対してオーミック接続されている。

[0034] エミッタ領域 44、ボディ層 48、IGBT ドリフト層 50、コレクタ層 52、及び、ゲート電極 54 によって IGBT が形成されている。

[0035] ダイオード領域 20 と IGBT 領域 40 の間には、境界領域 80 が形成されている。境界領域は、素子構造が形成されていない不活性領域であり、境界領域 80 の表面は、電極と接していない。境界領域 80 の表面には、絶縁膜 82 が形成されている。境界領域 80 には、分離領域 70 が形成されている。分離領域 70 は、半導体基板 12 の表面からアノード層 26 の下端及びボディ層 48 の下端より深い深さまでの範囲に形成されている。より詳細には、分離領域 70 は、半導体基板 12 の表面からゲート電極 54 の下端より深い深さまでの範囲に形成されている。分離領域 70 は、アノード層 26 及びボディ層 48 に接している。分離領域 70 は、p 型である。分離領域 70 の不純物濃度は、低濃度アノード層 26 b 及び低濃度ボディ層 48 b より高い。分離領域 70 の底面は、平坦である。分離領域 70 は、アノード層 26 とボディ層 48 の間において電界が集中することを抑制する。特に、分離領域 70 がゲート電極 54 の下端よりも深い位置まで形成されているので、分離領域 70 近傍のゲート電極 54 に電界が集中することが抑制される。

[0036] 分離領域 70 の下側では、上部ドリフト層 28 a とドリフト層 50 a が連続している。連続する上部ドリフト層 28 a とドリフト層 50 a の下側では、下部ドリフト層 28 b とバッファ層 50 b が連続している。低濃度層 100 の上側で、下部ドリフト層 28 b とバッファ層 50 b が連続している。低濃度層 100 は、カソード層 30 とコレクタ層 52 の間に形成されている。低濃度層 100 は、n 型であり、カソード層 30 よりも不純物濃度が低い。低濃度層 100 の電気抵抗は、カソード層 30 の電気抵抗およびコレクタ層 52 の電気抵抗のいずれよりも高い。

[0037] カソード層 30 およびコレクタ層 52 と同様に、低濃度層 100 は半導体基板 12 の裏面に露出する範囲に形成されており、共通電極 60 に対してオーミック接続されている。不純物濃度が低いため、低濃度層 100 と共通電

極60とのコンタクト抵抗は、カソード層30と共通電極60とのコンタクト抵抗、コレクタ層52と共通電極とのコンタクト抵抗と比較して高い。

[0038] ダイオード領域20のカソード層30は、分離領域70の下側まで延出されており、分離領域70の下側で、低濃度層100と隣接している。低濃度層100は、IGBT領域40と境界領域80との境界まで延びており、IGBT領域40のコレクタ層52と隣接している。すなわち、カソード層30と低濃度層100との境界72は、半導体装置10を平面視した場合に、IGBT領域40のボディ領域48の下方よりもダイオード領域20に近い側に位置している。より詳細には、境界72は、分離領域70の底面（平坦部分）の下側に位置している。コレクタ層52と低濃度層100との境界74は分離領域70の傾斜部の下側に位置していると同時に、IGBT領域40のボディ領域48の下方に位置している。

[0039] ダイオードドリフト層28の上部ドリフト層28aには、キャリアライフタイム制御領域39が形成されている。キャリアライフタイム制御領域39内には、半導体基板12に荷電粒子を打ち込むことによって形成された結晶欠陥が存在している。キャリアライフタイム制御領域39内の結晶欠陥密度は、その周囲の上部ドリフト層28aに比べて極めて高い。キャリアライフタイム制御領域39は、アノード層26の近傍の深さであり、分離領域70の下端より深い深さに形成されている。また、キャリアライフタイム制御領域39は、ダイオード領域20から境界領域80内に延びており、IGBT領域40には侵入していない。

[0040] 参照番号39aは、キャリアライフタイム制御領域39のIGBT領域40側の端部を示している。キャリアライフタイム制御領域39の端部39aは、境界領域80の内部であって、分離領域70の下側に位置している。より詳細には、端部39aは、分離領域70の底面（平坦部分）の下側に位置している。また、端部39aは、低濃度層100の上側に位置している。

[0041] 図1に示す境界領域80の構造は、ダイオード領域20とIGBT領域40の間に沿って延設されている。すなわち、ダイオード領域20とIGBT

領域 40 の間において、低濃度層 100、境界 72、境界 74、キャリアライフタイム制御領域 39 の端部 39a は分離領域 70 に沿って伸びている。

[0042] (半導体装置の IGBT の動作)

半導体装置 10 の IGBT の動作について説明する。エミッタ電極 42 と共通電極 60 の間に共通電極 60 がプラスとなる電圧を印加し、ゲート電極 54 にオン電位（チャネルが形成されるのに必要な電位以上の電位）を印加すると、IGBT がオンする。すなわち、ゲート電極 54 へのオン電位の印加により、ゲート絶縁膜 56 に接する範囲の低濃度ボディ層 48b にチャネルが形成される。すると、電子が、エミッタ電極 42 から、エミッタ領域 44、チャネル、IGBT ドリフト層 50、及び、コレクタ層 52 を介して、共通電極 60 に流れる。また、ホールが、共通電極 60 から、コレクタ層 52、IGBT ドリフト層 50、低濃度ボディ層 48b、及び、ボディコンタクト領域 48a を介して、エミッタ電極 42 に流れる。すなわち、共通電極 60 からエミッタ電極 42 に電流が流れる。IGBT ドリフト層 50 には、電子とホールが流れ込み、伝導度変調によって、抵抗が小さくなる。これによって IGBT 動作時のオン電圧が小さくなる。

[0043] 境界領域 80 の分離領域 70 の下側を通過して、IGBT ドリフト層 50 側のホールがダイオードドリフト層 28 に移動すると、IGBT ドリフト層 50 のホール密度が小さくなって、IGBT 領域 40 の伝導度変調が阻害され、IGBT のオン電圧上昇の原因となる。

[0044] 但し、半導体装置 10 では、分離領域 70 の下には低濃度層 100 が形成されている。低濃度層 100 は、カソード層 30 およびコレクタ層 52 よりも電気抵抗が高く、共通電極 60 とのコンタクト抵抗が高いため、低濃度層 100 を介して半導体基板 12 と共通電極 60 との間でキャリアの移動が起こりにくい。その結果、低濃度層 100 の上側の半導体基板 12 では、キャリア密度が低くなる。このため、IGBT ドリフト層 50 に供給されたホールが境界領域 80 側に移動して低濃度層 100 に流れ込むことが抑制される。さらに、コレクタ層 52 とカソード層 30 との間には低濃度層 100 が存

在しており、I G B Tドリフト層50からカソード層30までの距離が長くなっているため、I G B Tドリフト層50に供給されたホールがカソード層30に向かって移動することが抑制される。このように、ホールがI G B T領域40からダイオード領域20へと移動することが抑制されるため、I G B T動作時のオン電圧上昇が抑制される。

[0045] (半導体装置のダイオードの動作)

ゲート電極54に印加する電位を、オン電位からオフ電位に切り換えると、I G B Tがターンオフする。さらに、半導体装置10のダイオードをターンオンする。すなわち、アノード電極22と共通電極60の間に、アノード電極22がプラスとなる電圧（すなわち、順電圧）を印加すると、ダイオードがターンオンする。これによって、アノード電極22から、アノード層26、ダイオードドリフト層28、及び、カソード層30を経由して、共通電極60に電流が流れる。

[0046] ダイオードがオンしているときに、I G B T領域40のボディ層48のうちダイオード領域20に近い部分、I G B Tドリフト層50、ダイオード領域20のカソード層30のうちI G B T領域40に近い部分、が寄生ダイオードとして動作する場合がある。この場合、ボディ層48側からI G B Tドリフト層50に注入されたキャリア（半導体装置10においてはホール）は、境界領域のドリフト層を経由してカソード層30に向かって移動し、境界領域80内のドリフト層にキャリアが蓄積する。

[0047] さらに、ダイオードドリフト層28にキャリアライフタイム制御領域39が形成されている場合には、ダイオード領域40の順方向電圧が大きくなる。その結果、ダイオードがオンしているときに、上記に説明した寄生ダイオードが動作し易くなる。寄生ダイオードが動作すると、I G B Tドリフト層50側から境界領域80側に移動するキャリアが増加し、キャリアライフタイム制御領域39が形成されているにも関わらず、境界領域80のドリフト層のキャリア濃度を低減させる効果が十分に得られない。

[0048] 但し、図1に係る半導体装置10では、境界領域80の分離領域70の下

には低濃度層 100 が形成されている。低濃度層 100 は、カソード層 30 およびコレクタ層 52 よりも電気抵抗が高く、共通電極 60 とのコンタクト抵抗が高いため、上記の寄生ダイオードが動作しにくい。すなわち、境界領域 80 のドリフト層にはキャリアが蓄積しにくい。

[0049] 次に、ダイオードに印加される電圧を順電圧から逆電圧に切り換えると、ダイオードが逆回復動作を行う。すなわち、順電圧印加時にダイオードドリフト層 28 内に存在していたホールがアノード電極 22 に排出され、順電圧印加時にダイオードドリフト層 28 内に存在していた電子が共通電極 60 に排出される。

[0050] 境界領域 80 の IGBT ドリフト層 50 にキャリアが蓄積する場合がある。境界領域 80 の IGBT ドリフト層 50 に蓄積されるキャリアが多くなると、逆回復電流が大きくなり、ダイオードのリカバリ特性が低下する。

[0051] 既に説明したように、分離領域 70 の下には低濃度層 100 が形成されているため、ダイオードがオンしているときに境界領域 80 の IGBT ドリフト層 50 にキャリアが蓄積されることが抑制される。その結果、逆回復電流が大きくなることが抑制される。すなわち、ダイオードのリカバリ特性の低下が抑制される。

[0052] また、ダイオードドリフト層 28 には、キャリアライフタイム制御領域 39 が形成されている。キャリアライフタイム制御領域 39 内の結晶欠陥は、キャリアの再結合中心として機能する。したがって、逆回復動作時に、ダイオードドリフト層 28 内のキャリアの多くが、キャリアライフタイム制御領域 39 内で再結合により消滅する。したがって、半導体装置 10 では、逆回復動作時に生じる逆回復電流が抑制される。

[0053] また、半導体装置 10 では、キャリアライフタイム制御領域 39 が分離領域 70 の下側まで伸びている。したがって、分離領域 70 の下側のダイオードドリフト領域 28 内に存在するキャリアが、キャリアライフタイム制御領域 39 で再結合する。このため、逆回復動作時に、分離領域 70 近傍で高い電流が生じることが防止される。

[0054] 以上に説明したように、本実施形態の半導体装置 10 では、コレクタ層 52 とカソード層 30 との間に低濃度層 100 が設けられている。これによって、IGBT 動作時にはオン電圧上昇が抑制される効果を得ることができる。また、ダイオード動作時には寄生ダイオード（IGBT 領域 40 のボディ層 48 のうちダイオード領域 20 に近い部分と、IGBT ドリフト層 50 と、ダイオード領域 20 のカソード層 30 のうち IGBT 領域 40 に近い部分とによって構成される）が動作することを抑制し、ダイオード逆回復時のリカバリ特性を改善する効果を得ることができる。

[0055] また、キャリアライフタイム制御領域を 39 が存在することによってダイオード領域 20 の順方向電圧が上昇しても、この寄生ダイオードが動作し難いため、キャリアライフタイム制御領域がキャリアを減衰する効果を十分に得ることができ、ダイオードのリカバリ特性の改善に効果的である。

[0056] なお、半導体装置 10 では、分離領域 70 の下にキャリアライフタイム制御領域 39 の端部 39a が位置している。製造誤差により分離領域 70 の下において端部 39a の位置（分離領域 70 の幅方向（図 1 の左右方向）の位置）がずれたとしても、ダイオード領域 20 内におけるキャリアライフタイム制御領域 39 の面積は変わらない。また、上述したように、分離領域 70 の下のダイオードドリフト層 28 に流れる電流は小さい。したがって、端部 39a の位置がずれることによって分離領域 70 の下のダイオードドリフト層 28 の特性が変化しても、ダイオードの逆回復特性に与える影響は小さい。このため、半導体装置 10 は、端部 39a の位置がずれても、ダイオードの逆回復特性が変動し難い。すなわち、半導体装置 10 の量産時に、ダイオードの逆回復特性がばらつき難い。

[0057] （半導体装置の製造方法）

次に、半導体装置 10 の製造方法を説明する。図 1 に係る半導体装置 10 の素子構造を半導体ウェハに複数形成した後で、ダイシング等によって、それぞれの半導体装置を切り離すことによって、半導体装置 10 の製造を行う。以下、半導体装置 10 の素子構造を半導体ウェハに形成する第 1 ～ 第 3 の

製造方法について説明する。

[0058] (第1の製造方法)

半導体装置10の第1の製造方法は、マスク工程と、結晶欠陥形成工程と、イオン注入工程と、アニール工程とを含んでいる。

[0059] マスク工程では、半導体ウェハのダイオード形成領域（半導体装置のダイオード領域を形成する領域）の裏面側もしくはIGBT形成領域（半導体装置のIGBT領域を形成する領域）の裏面側にマスクを配置する。マスクの材料は、荷電粒子及び不純物イオンの遮蔽が可能なものであればよく、シリコン（Si）等を好適に用いることができる。

[0060] 結晶欠陥形成工程では、マスクの裏面側から半導体ウェハの裏面に、荷電粒子（イオン、中性子、電子線等）の照射を行って、半導体ウェハのダイオード形成領域のダイオードドリフト層28に結晶欠陥を形成する。必要に応じて、アルミニウム等を材料とするエネルギー吸収材を介して荷電粒子の照射等を行ってもよい。

[0061] イオン注入工程では、半導体ウェハの裏面に対して、マスクが配置されている側と逆の導電型の不純物イオンを複数回注入してイオン注入領域を形成する。例えば、ダイオード形成領域の裏面側にマスクを配置した場合は、p型の不純物イオンを注入する。IGBT形成領域の裏面側にマスクを配置した場合は、n型の不純物イオンを注入する。複数回のイオン注入工程は、マスクを形成した領域側からマスクを形成していない領域側に向かって半導体ウェハの裏面と鋭角を成す第1方向にイオン注入を行う第1イオン注入工程と、第1方向と交差する第2方向にイオン注入を行う第2イオン注入工程とを含んでいる。ダイオード形成領域の裏面側にマスクを配置した場合には、第1方向は、IGBT形成領域側からダイオード形成領域側に向かって半導体ウェハの裏面と鋭角を成す方向である。IGBT形成領域の裏面側にマスクを配置した場合には、第1方向は、ダイオード形成領域側からIGBT形成領域側に向かって半導体ウェハの裏面と鋭角を成す方向である。第1イオン注入工程と第2イオン注入工程とは、いずれを先に行ってもよく、これに

よってダイオード形成領域と I G B T 形成領域との間に低イオン注入領域を形成することができる。アニール工程では、イオン注入領域および低イオン注入領域のアニール処理を行う。

[0062] マスク工程で配置したマスクは、イオン注入工程で第 1 導電型の不純物イオンを遮蔽するためのマスクとして使用できるとともに、結晶欠陥形成工程では荷電粒子を遮蔽するためのマスクとして使用できる。

[0063] 実施形態に係る半導体装置の製造方法を例示する図 2 ～図 8 を用いて、実施例 1 として第 1 の製造方法をより具体的に説明する。

実施例 1

[0064] 図 2 は、半導体装置 10 の第 1 の製造方法に係る半導体ウェハの一部分の断面を示す図である。図 2 に示すウェハ 610 は、半導体装置 10 のキャリアライフタイム制御領域 39、カソード層 30、低濃度層 100、共通電極 60 が形成される前の状態を示すものであり、それ以外の半導体装置 10 の構成は既に形成されている。ウェハ 610 の裏面側には、p 型のコレクタ層 652 が形成されている。ウェハ 610 では、製造工程が完了した後に、図 1 の半導体装置 10 のダイオード領域 20 となる領域をダイオード形成領域 620、I G B T 領域 40 となる領域を I G B T 形成領域 640、境界領域 80 となる領域を境界形成領域 680 で示している。図 1 の半導体装置 10 と同様の構成は、同一の参照番号を付している。第 1 の製造方法の各工程では、半導体装置 10 のキャリアライフタイム制御領域 39、カソード層 30、低濃度層 100 を形成する。

[0065] マスク工程では、図 3 に示すように、ウェハ 610 の I G B T 形成領域の裏面側にマスク 701 を配置する。マスク 701 は、イオン注入工程では、第 1 導電型の不純物イオンを遮蔽するためのマスクとして使用し、結晶欠陥形成工程では、荷電粒子を遮蔽するためのマスクとして使用する。図 3 に示すように、ウェハ 610 の周縁部にはリブ 661 が設けられており、リブ 661 の内側の素子形成領域に図 2 に示す素子構造が形成されている。平板状のマスク 701 をリブ 661 に固定することによって、ウェハ 610 の素子

形成領域とマスク 701 とを離間した状態で固定することができる。図 3 には図示していないが、マスク 701 は、ウェハ 610 に結晶欠陥を形成する領域の下方となる位置が開口している。図 4 は、マスク 701 を設置した状態のウェハ 610 を、図 2 と同じ断面で示す図である。図 4 に示すように、キャリアライフタイム制御領域 39 を形成する、ダイオード形成領域 620 と境界領域 680 の一部において、マスク 701 が開口している。マスク 701 の端部 701 a の位置は、キャリアライフタイム制御領域 39 の端部 39 a の位置に合わせて調整されている。

[0066] 次に、結晶欠陥形成工程を行う。結晶欠陥形成工程では、図 5 に示すように、マスク 701 の裏面側から、ウェハ 610 の裏面に対して垂直な方向から荷電粒子の照射を行って、ウェハ 610 のダイオード形成領域 620 に結晶欠陥を形成する。荷電粒子は、ダイオードドリフト層 28 の上部ドリフト層 28 a に停止するように照射エネルギーを調整されて、照射される。これによって、結晶欠陥密度の高い領域が上部ドリフト層 28 a に形成され、キャリアライフタイム制御領域 39 となる。キャリアライフタイム制御領域 39 の端部 39 a の位置は、マスク 701 のダイオード形成領域 620 側の端部 701 a と略一致している。

[0067] 次に、イオン注入工程を行う。イオン注入工程では、ウェハ 610 の裏面に対して、n 型の不純物イオンを 2 回注入して、ウェハ 610 の裏面のコレクタ層 652 の一部に、n 型のイオンが注入されたイオン注入領域を形成する。

[0068] 図 6 に示すように、この 2 回のイオン注入の方向は、I G B T 形成領域 640 側（マスク工程においてマスクを形成した領域側）からダイオード形成領域 620 側（マスク工程においてマスクを形成していない領域側）に向かって半導体ウェハの裏面と鋭角を成す方向（以下、第 1 方向という。図 6 に破線の矢印 662 で示す方向である）と、ダイオード形成領域 620 側から I G B T 形成領域 640 側に向かって半導体ウェハの裏面と鋭角を成す方向（以下、第 2 方向という。図 6 に実線の矢印 664 で示す方向である）とを

含んでいる。図6に示す断面で、第2方向は、第1方向と交差している。図6に示すように、コレクタ層652の部分600には、第2方向にn型のイオン注入を行った場合には、n型のイオンが注入される。一方、部分600には、第1方向にn型のイオン注入を行った場合には、n型のイオンが注入されない。図6において、部分600よりもダイオード形成領域620に近い側のコレクタ層652の部分630には、第1方向と、第2方向と、いずれの方向でn型のイオン注入を行った場合でも、n型のイオンが注入される。

[0069] すなわち、IGBT形成領域640側からダイオード形成領域620側に向かって半導体ウェハの裏面と鋭角を成す第1方向と、第1方向と交差する第2方向（より具体的にはダイオード形成領域620側からIGBT形成領域640側に向かって半導体ウェハの裏面と鋭角を成す第2方向）とを含む、少なくとも2回以上のイオン注入を行うことによって、ウェハ610のダイオード形成領域620の裏面に、n型のイオン濃度の異なる2つの部分（部分600と部分630）を形成することができる。部分600に注入されるn型のイオン濃度は、部分630に注入されるn型のイオン濃度よりも低い。部分600は、低イオン注入領域であり、マスク701のダイオード形成領域620側の端部701aに沿って、ダイオード形成領域620とIGBT形成領域640との間に形成される。

[0070] 部分600のダイオード形成領域620側の端部を境界672とし、IGBT形成領域640側の端部を境界674とする。マスク701の位置、第1方向および第2方向のイオン注入の角度を調整することによって、部分600の幅（すなわち、境界672と境界674との間の長さ）を調整することができる。

[0071] 実施例1では、結晶欠陥を形成する位置に基づいてマスク701の位置を固定しているため、第1方向および第2方向のイオン注入の角度を調整して、部分600の幅を調整する。第1方向および第2方向のイオン注入の角度を設計する方法の一例について、図7を用いて説明する。図7は、図6に示

すウェハ610およびマスク701の一部を模式的に示す図であって、マスク701の端部701aと、その近傍に位置するコレクタ層652（部分600および部分630を含む）を示している。ウェハ610を平面視した場合における図7の点A、B、Cの位置は、マスク701の端部701aと一致している。線分ABは、ウェハ610の裏面とマスク701のウェハ610側の面との距離であり、 d_1 とする。線分BCは、マスク701の厚さであり、 d_2 とする。線分CDは、端部701aによって規制される第1方向のイオン注入における荷電粒子の進路を模式的に示しており、点Dは境界672と同位置である。線分CDとウェハ610の裏面が成す角を θ_1 （ $0 < \theta_1 < 90^\circ$ ）とすると、第1方向のイオン注入における荷電粒子の進路とウェハ610の裏面が成す角は θ_1 となる。線分BEは、端部701aによって規制される第2方向のイオン注入における荷電粒子の進路を模式的に示しており、点Eは境界674と同位置である。線分BEとウェハ610の裏面が成す角は θ_2 （ $0 < \theta_2 < 90^\circ$ ）とすると、第2方向のイオン注入における荷電粒子の進路とウェハ610の裏面が成す角は θ_2 となる。

[0072] 線分ADの長さは、 $(d_1 + d_2) / \tan \theta_1$ となり、端部701aから境界672までのウェハ610の平面方向の距離を示している。線分AEの長さは、 $d_1 / \tan \theta_2$ となり、端部701aから境界674までのウェハ610の平面方向の距離を示している。従って、境界672と境界672の距離DEは、下記の式（1）によって表すことができる。

$$(d_1 + d_2) / \tan \theta_1 + d_1 / \tan \theta_2 \quad \cdots \quad (1)$$

[0073] 実施例1においては、低濃度層100がIGBT領域40のボディ層48の下側まで侵入しないように、上記の式（1）を用いて、 θ_2 の値を調整する。

[0074] 次に、マスク701を取り外し、その後にウェハ610のアニール工程を行う。アニール工程では、イオン注入領域である部分600、部分630のアニール処理を行う。アニール処理を行うと、部分630はn型のカソード層30となり、部分600は、n型の不純物濃度がカソード層30よりも低

い低濃度層 100 となる。これによって、図 8 に示すように、ウェハ 610 の裏面は、コレクタ層 52、低濃度層 100、カソード層 30 の 3 層を備えることができる。図 8 に示すウェハ 610 の裏面に、図 1 に示す共通電極 60 を形成し、ダイシングして 1 つ 1 つの半導体装置に切り分けることによって、実施形態に係る半導体装置 10 を形成することができる。

[0075] 上記のとおり、第 1 の製造方法では、マスク工程において、半導体ウェハのダイオード形成領域と IGBT 形成領域とのいずれか一方の裏面側にマスクを配置する。この後に行うイオン注入工程では、IGBT 形成領域側からダイオード形成領域側に向かって半導体ウェハの裏面と鋭角を成す方向（第 1 方向）のイオン注入と、ダイオード形成領域側から IGBT 形成領域側に向かって半導体ウェハの裏面と鋭角を成す方向（第 2 方向）のイオン注入とを行う。これによって、ダイオード形成領域と IGBT 形成領域との間に、第 1 方向のイオン注入と、第 2 方向のイオン注入とのいずれか一方が遮蔽されて到達しない、低イオン注入領域が生じる。低イオン注入領域を形成した後で、アニール工程を行うことによって、ダイオード領域と IGBT 領域との間に、不純物濃度の低い領域を形成することができる。

[0076] 第 1 の製造方法では、イオン注入工程で第 1 導電型の不純物イオンを遮蔽するためのマスクを、結晶欠陥形成工程では荷電粒子を遮蔽するためのマスクとして使用できる。1 つのマスクをイオン注入工程と結晶欠陥形成工程で併用できるため、製造工程が簡略化される。

[0077] また、実施例 1 のように、マスク工程で配置するマスクの端部の位置を、キャリアライフタイム制御領域の端部の位置に合わせた上で、このマスクを用いて、イオン注入工程で、第 1 方向と第 2 方向のイオン注入を行うと、低濃度層とカソード層との境界は、キャリアライフタイム制御領域の端部よりもダイオード領域に近い側に位置し、低濃度層とコレクタ層との境界は、キャリアライフタイム制御領域の端部よりも IGBT 領域に近い側に位置するようにできる。すなわちキャリアライフタイム制御領域の端部が、低濃度層の上方に位置するようにすることができる。1 つのマスクを利用して、キャ

リアライフタイム制御領域の端部の位置と低濃度層の位置を適切に整合させることが可能であるため、製造工程が簡略化する。また、マスクを複数用いる場合には、複数のマスクの位置が互いにずれることによって、キャリアライフタイム制御領域の端部の位置と低濃度層の位置がずれる場合があるが、1つのマスクを用いているため、複数のマスクの位置を互いに合わせる必要がない。

[0078] 尚、図6では、第2方向は、マスク工程においてマスクを形成していないダイオード形成領域側から、マスク工程においてマスクを形成したIGBT形成領域側に向かう方向であったが、これに限定されない。第2方向は、第1方向と交差する方向（第1方向と平行でない方向）であって、これによってダイオード形成領域とIGBT形成領域との間に、第1方向のイオン注入と、第2方向のイオン注入とのいずれか一方のみが遮蔽されて到達しない部分（低イオン注入領域となる部分）を形成することができればよい。例えば、図9に示すように、第1方向が、IGBT形成領域側からダイオード形成領域側に向かって半導体ウェハの裏面と鋭角を成す方向である場合に、第2方向は、第1方向と交差し、かつ、半導体ウェハの裏面に垂直な方向であってもよい。この場合、第2方向のイオン注入は、端部701aよりもIGBT形成領域640に近い側には行われないから、低濃度層102aとIGBT形成領域640との境界674aは、マスク701のダイオード形成領域620側の端部701aと一致する。また、図10に示すように、第1方向が、IGBT形成領域側からダイオード形成領域側に向かって半導体ウェハの裏面と鋭角 $\theta 11$ を成す方向である場合に、第2方向は、IGBT形成領域側からダイオード形成領域側に向かって半導体ウェハの裏面と鋭角 $\theta 21$ を成す方向であって、かつ $\theta 21 > \theta 11$ となるようにしてもよい。この場合にも、第2方向は、第1方向と交差し、半導体ウェハの裏面に低イオン注入領域を形成することができる。低濃度層102bとIGBT形成領域640との境界674bは、マスク701のダイオード形成領域620側の端部701aよりもダイオード形成領域640側に近くなる。

[0079] 尚、図 11 に示すように、マスク 701 をレジスト 703 等を用いてウェハ 610 の裏面に貼り付けることもできる。この場合、イオン注入は、端部 701a よりも IGBT 形成領域 640 に近い側には行われなから、低濃度層 102c と IGBT 形成領域 640 との境界 674c は、マスク 701 のダイオード形成領域 620 側の端部 701a と一致する。

[0080] (第 2 の製造方法)

半導体装置 10 の第 2 の製造方法は、半導体ウェハのダイオード形成領域の裏面側もしくは IGBT 形成領域の裏面側にマスクを配置するマスク工程と、マスクの裏面側から半導体ウェハの裏面に、荷電粒子の照射を行って、半導体ウェハのダイオード形成領域に結晶欠陥を形成する結晶欠陥形成工程と、マスクの裏面側から半導体ウェハの裏面に不純物イオンの注入を行ってイオン注入領域を形成するイオン注入工程と、マスクが配置された状態でイオン注入領域にレーザアニール処理を行うレーザアニール工程と、を含んでいる。

[0081] 以下、実施形態に係る半導体装置 10 の製造方法を例示する図 12 ～図 14 を用いて、第 2 の製造方法を実施例 2 として、具体的に説明する。

実施例 2

[0082] 実施例 2 のマスク工程と結晶欠陥形成工程は、第 1 の製造方法に係る実施例 1 と同様であるので、説明を省略する。図 2 に示すウェハ 610 に対して、結晶欠陥形成工程まで完了した後のウェハ 710 を図 12 に示す。ウェハ 710 のダイオードドリフト層 28 の上部ドリフト層 28a には、キャリアライフタイム制御領域 39 が形成されている。ウェハ 710 の裏面側には、図 4 等と同様にマスク 701 が配置されている。図 12 では、図 1、図 2 と同様の構成には、同一の参照番号を付している。

[0083] 次に、イオン注入工程を行う。イオン注入工程では、ウェハ 710 の裏面に対して、n 型の不純物イオンを注入して、図 13 に示すように、ウェハ 710 の裏面のコレクタ層 652 の一部に、n 型のイオンが注入されたイオン注入領域 730 を形成する。

[0084] 次に、マスク 701 が配置された状態でレーザアニール工程を行う。レーザアニール工程では、レーザアニール処理によってイオン注入領域のアニール処理を行う。イオン注入領域 730 にレーザ光を照射することによって、高エネルギー状態となる部分は十分にイオンが活性化される一方、マスクが配置されている領域との境界の近傍は、イオンの活性化に十分なエネルギーを得ることができない。図 14 に示すように、マスク 701 の端部 701a の近傍にレーザを照射すると、部分 120 は高エネルギー状態となり、十分にイオンが活性化される一方、部分 120 よりも IGBT 形成領域 640 に近い側である部分 123 は、エネルギーが不十分な状態となって、イオンが十分に活性化されない。部分 123 はイオンの活性化が不十分となり、不純物濃度の低い低濃度層 103 となる。ダイオード形成領域 620 の裏面のイオン注入領域 730 の全体にレーザ光を走査すると、マスクが配置されている領域との境界の近傍を除く領域では、イオンが十分に活性化され、図 14 に示すように、ダイオード形成領域 620 の裏面全体にカソード層 30 を形成することができる。同時に、マスク 701 の端部 701a に沿って、カソード層 30 とコレクタ層 52 との間に低濃度層 103 を形成することができる。図 14 に示すウェハ 710 の裏面に、図 1 に示す共通電極 60 を形成し、ダイシングして 1 つ 1 つの半導体装置に切り分けることによって、実施形態に係る半導体装置 10 を形成することができる。

[0085] 上記のとおり、第 2 の製造方法を用いても、第 1 の製造方法を用いる場合と同様に、イオン注入工程で第 1 導電型の不純物イオンを遮蔽するためのマスクを、結晶欠陥形成工程では荷電粒子を遮蔽するためのマスクとして使用できる。1 つのマスクを利用して、キャリアライフタイム制御領域の端部の位置と低濃度層の位置を適切に整合させることが可能であるため、製造工程が簡略化する。また、1 つのマスクを用いているため、複数のマスクの位置を互いに合わせる必要がない。

[0086] (第 3 の製造方法)

上記の半導体装置 10 の第 3 の製造方法は、半導体ウェハのダイオード形

成領域の裏面側もしくはＩＧＢＴ形成領域の裏面側にマスクを配置するマスク工程と、マスクの裏面側から半導体ウェハの裏面に、荷電粒子の照射を行って、半導体ウェハのダイオード形成領域に結晶欠陥を形成する結晶欠陥形成工程と、マスクの裏面側から半導体ウェハの裏面に不純物イオンの注入を行って、第１導電型のコレクタ領域と第２導電型のカソード領域を隣接して形成するイオン注入工程と、半導体ウェハの裏面のコレクタ領域とカソード領域との境界にレーザアニール処理を行うレーザアニール工程と、を含んでいる。

[0087] 以下、実施形態に係る半導体装置の製造方法を例示する図１５～図１７を用いて、第３の製造方法を実施例３として、具体的に説明する。

実施例 ３

[0088] 実施例３では、第２の製造方法に係る実施例２と同様の製造工程によって図１３に示すウェハ７１０を製造した後に、マスク７０１を除去して、アニール処理を行う。これによって、図１５に示すウェハ８１０を製造することができる。図１５では、図１、図２、図１３等と同様の構成には、同一の参照番号を付している。

[0089] 図１５に示すように、ウェハ８１０の裏面側には、ｎ型のカソード層８３０とｐ型のコレクタ層８５２が隣接して形成されている。境界１２１は、カソード層８３０とコレクタ層８５２との境界である。

[0090] 図１５に示すウェハ８１０の裏面側の境界１２１に対してレーザアニール処理を行う。境界１２１にレーザ光を照射してレーザアニール処理を行うと、境界１２１近傍のカソード層８３０とコレクタ層８５２が局所的に加熱される。これによって、カソード層８３０のｎ型の不純物とコレクタ層８５２のｐ型の不純物とが相殺し合って、図１６に示すように、不純物濃度が低い低濃度層１０４が形成される。低濃度層１０４をｎ型の不純物層とするためには、例えば、カソード層８３０のｎ型の不純物濃度を、コレクタ層８５２のｐ型の不純物濃度よりも高くしておけばよい。

[0091] 図１７は、ウェハ８１０を裏面側から見た図である。第３の製造方法によ

れば、図 17 に示すように、カソード層 830 とコレクタ層 852 との間の一部に選択的に低濃度層 104 を形成することができる。境界 121 の全体にレーザアニール処理を行い、カソード層 830 とコレクタ層 852 との間に低濃度層 104 を形成した後で、ウェハ 810 の裏面に、図 1 に示す共通電極 60 を形成し、ダイシングして 1 つ 1 つの半導体装置に切り分けることによって、実施形態に係る半導体装置 10 を形成することができる。

[0092] 上記のとおり、第 3 の製造方法を用いても、第 1 および第 2 の製造方法を用いる場合と同様に、イオン注入工程で第 1 導電型の不純物イオンを遮蔽するためのマスクを、結晶欠陥形成工程では荷電粒子を遮蔽するためのマスクとして使用できる。1 つのマスクを利用して、キャリアライフタイム制御領域の端部の位置と低濃度層の位置を適切に整合させることが可能であるため、製造工程が簡略化する。また、1 つのマスクを用いているため、複数のマスクの位置を互いに合わせる必要がない。

[0093] また、第 3 の製造方法によれば、図 17 に示すように、カソード層とコレクタ層との間の一部に選択的に低濃度層が形成されている半導体装置を製造することができる。

[0094] 尚、第 1 ～第 3 の製造方法においては、イオン注入工程と結晶欠陥形成工程のうちのいずれの工程を先に行ってもよい。

[0095] 尚、上記で説明した、第 1、第 2、第 3 の製造方法以外の方法によっても、半導体装置 10 を製造できることは、当業者であれば容易に理解できる。例えば、図 3 に示すウェハ 610 の裏面に、カソード層 30 に合わせてパターンニングされた第 1 のマスクを用いて第 1 の n 型のイオン注入を行い、低濃度層 100 に合わせてパターンニングされた第 2 のマスクを用いて、第 1 の n 型のイオン注入よりも低い不純物濃度で第 2 の n 型のイオン注入を行い、コレクタ層 52 に合わせてパターンニングされた第 3 のマスクを用いて p 型のイオン注入を行い、その後、アニール処理を行う方法を用いることができる。

[0096] 上記では、低濃度層が n 型である半導体装置を例示して説明したが、低濃度層は、p 型でもよい。図 1 に示す半導体装置 10 において、n 型の低濃度

層 100 に代えて、p 型の低濃度層が形成されていてもよい。この場合、p 型の低濃度層の不純物濃度は、コレクタ層 30 の p 型の不純物濃度よりも低い。また、図 18 に示す半導体装置 10a のように、n 型の低濃度層 111 と p 型の低濃度層 112 を両方とも設けることもできる。また、図 18 において、n 型の低濃度層 111 と p 型の低濃度層 112 の位置が入れ替わっていてもよい。尚、図 18 では、図 1 と同様の構成には、同一の参照番号を付している。

[0097] n 型の低濃度層と同様に、p 型の低濃度層は、カソード層およびコレクタ層よりも電気抵抗が高い。このため、図 1 に示す半導体装置 10 において、n 型の低濃度層 100 に代えて、p 型の低濃度層が形成されている場合であっても、上記で説明した n 型の低濃度層 100 が形成されている場合と同様の作用効果を得ることができる。すなわち、p 型の低濃度層が形成されていることによっても、IGBT 動作時のオン電圧上昇を抑制する効果とダイオードのリカバリ特性を改善する効果を得ることができる。さらに、p 型の低濃度層と共通電極とのコンタクト抵抗が、カソード層と共通電極とのコンタクト抵抗、コレクタ層と共通電極とのコンタクト抵抗と比較して高い場合には、より効果的に、IGBT 動作時のオン電圧上昇を抑制し、ダイオードのリカバリ特性を改善することが可能であることは、n 型の低濃度層の場合と同様である。

[0098] 図 1 に示す半導体装置 10 において、n 型の低濃度層 100 に代えて、p 型の低濃度層を設ける場合にも、上記において説明した、第 1～第 3 の製造方法を応用して製造することが可能である。

[0099] 上記においては、ダイオード領域 20 にキャリアライフタイム制御領域 39 が設けられている半導体装置を例示して説明したが、図 19 に示すように、キャリアライフタイム制御領域を備えていない半導体装置 10b であってもよい。上記において説明した、半導体装置が低濃度層を備えることによって得られる作用効果は、キャリアライフタイム制御領域を備えていない半導体装置においても得ることができる。尚、図 19 では、図 1 と同様の構成に

は、同一の参照番号を付している。キャリアライフタイム制御領域を備えていない半導体装置は、上記に説明した、半導体装置 10 の第 1 ～ 第 3 の製造方法において、結晶欠陥形成工程を行わないことによって製造することができる。

[0100] また、上記においては、第 1 導電型を p 型、第 2 導電型を n 型として説明したが、第 1 導電型を n 型、第 2 導電型を p 型としてもよい。

[0101] 以上、本発明の実施例について詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

[0102] 本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

請求の範囲

- [請求項1] ダイオード領域と I G B T 領域が同一半導体基板に形成されている半導体装置であって、
- ダイオード領域は、
- 半導体基板の表面に露出している第 1 導電型のアノード領域と、
- アノード領域の裏面側に形成されている第 2 導電型のダイオードドリフト領域と、
- ダイオードドリフト領域より第 2 導電型の不純物濃度が高く、ダイオードドリフト領域の裏面側に形成されている第 2 導電型のカソード領域と、
- を備えており、
- I G B T 領域は、
- 半導体基板の表面に露出している第 2 導電型のエミッタ領域と、
- エミッタ領域の側方及び裏面側に形成されており、エミッタ電極に接している第 1 導電型のボディ領域と、
- ボディ領域の裏面側に形成されている第 2 導電型の I G B T ドリフト領域と、
- I G B T ドリフト領域の裏面側に形成されている第 1 導電型のコレクタ領域と、
- エミッタ領域と I G B T ドリフト領域を分離している範囲のボディ領域に絶縁膜を介して対向しているゲート電極と、
- を備えており、
- 半導体基板の裏面側のカソード領域とコレクタ領域との間には、低濃度領域が設けられており、
- 低濃度領域は、第 1 導電型であって、コレクタ領域よりも第 1 導電型の不純物濃度が低い第 1 低濃度領域と、第 2 導電型であって、カソード領域よりも第 2 導電型の不純物濃度が低い第 2 低濃度領域との少なくともいずれか一方を有する、半導体装置。

- [請求項2] 半導体基板の裏面に接する電極をさらに備えており、
カソード領域とコレクタ領域と低濃度領域は、半導体基板の裏面に露出しており、
低濃度領域と電極とのコンタクト抵抗は、カソード領域と電極のコンタクト抵抗およびコレクタ領域と電極のコンタクト抵抗のいずれよりも高い、請求項1に記載の半導体装置。
- [請求項3] カソード領域と低濃度領域との境界は、半導体装置を平面視した場合に、IGBT領域のボディ領域の下方よりもダイオード領域の近くに位置している、請求項1または2に記載の半導体装置。
- [請求項4] ダイオードドリフト領域内には、ライフタイム制御領域が形成されており、
ライフタイム制御領域内でのキャリアのライフタイムは、ライフタイム制御領域外のダイオードドリフト領域でのキャリアのライフタイムより短く、
ライフタイム制御領域のIGBT領域側の端部は、半導体装置を平面視した場合に、低濃度領域の上方に位置している、請求項1ないし3のいずれか一項に記載の半導体装置。
- [請求項5] ダイオード領域とIGBT領域の間には、半導体基板の表面からアノード領域の下端及びボディ領域の下端より深い深さまでの範囲に、第1導電型の分離領域が形成されており、
ライフタイム制御領域のIGBT領域側の端部は、半導体装置を平面視した場合に、分離領域の下方に位置している、請求項1ないし4のいずれか一項に記載の半導体装置。
- [請求項6] 請求項1ないし5のいずれか一項に記載の半導体装置の製造方法であって、
半導体ウェハのダイオード形成領域の裏面側もしくはIGBT形成領域の裏面側にマスクを配置する、マスク工程と、
マスクの裏面側から半導体ウェハの裏面に不純物イオンの注入を行

ってイオン注入領域を形成する、イオン注入工程と、

イオン注入領域のアニール処理を行う、アニール工程と、を含んでおり、

イオン注入工程は、マスク工程においてマスクを形成した領域側からマスクを形成していない領域側に向かって半導体ウェハの裏面と鋭角を成す第1方向で半導体ウェハの裏面にイオン注入する第1イオン注入工程と、前記第1方向と交差する第2方向で半導体ウェハの裏面にイオン注入する第2イオン注入工程とを含む、半導体装置の製造方法。

[請求項7] 請求項1ないし5のいずれか一項に記載の半導体装置の製造方法であって、

半導体ウェハのダイオード形成領域の裏面側もしくはIGBT形成領域の裏面側にマスクを配置する、マスク工程と、

マスクの裏面側から半導体ウェハの裏面に不純物イオンの注入を行ってイオン注入領域を形成する、イオン注入工程と、

マスクが配置された状態でイオン注入領域にレーザアニール処理を行うレーザアニール工程と、を含む、半導体装置の製造方法。

[請求項8] マスク工程では、マスクは、半導体ウェハの裏面に接する接着層を介して、半導体ウェハに固定される、請求項6または7に記載の半導体装置の製造方法。

[請求項9] 請求項1ないし5のいずれか一項に記載の半導体装置の製造方法であって、

半導体ウェハのダイオード形成領域の裏面側もしくはIGBT形成領域の裏面側にマスクを配置する、マスク工程と、

マスクの裏面側から半導体ウェハの裏面に不純物イオンの注入を行って、第1導電型のコレクタ領域と第2導電型のカソード領域を隣接して形成するイオン注入工程と、

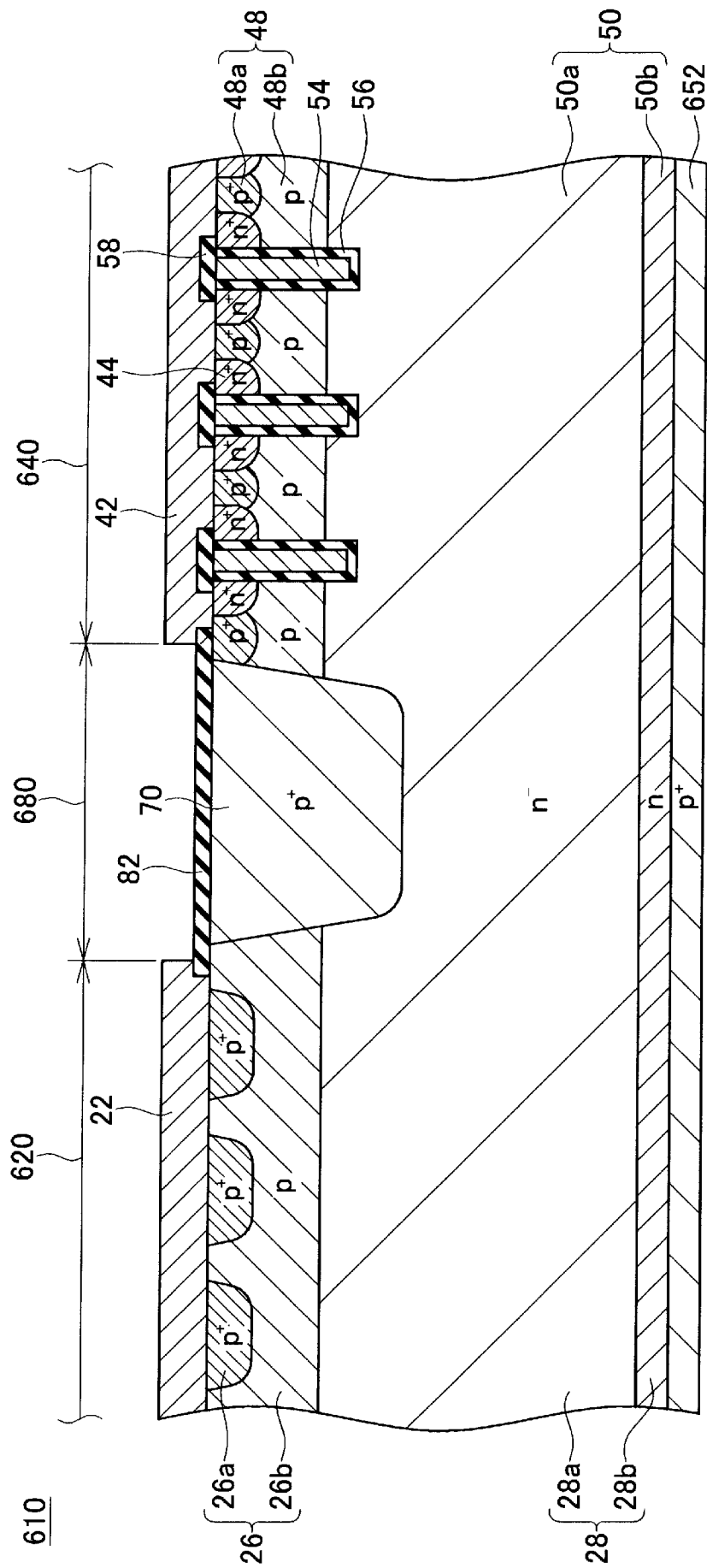
半導体ウェハの裏面のコレクタ領域とカソード領域との境界にレー

ザアニール処理を行うレーザアニール工程と、を含む、半導体装置の製造方法。

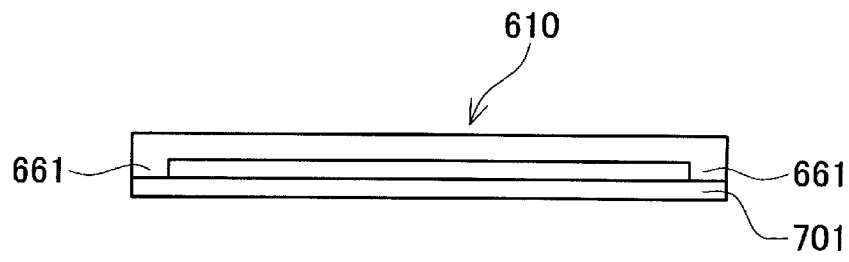
[請求項10] マスク工程では、半導体ウェハの I G B T 形成領域の裏面側にマスクを配置し、

マスクの裏面側から半導体ウェハの裏面に、荷電粒子の照射を行って、半導体ウェハのダイオード形成領域に結晶欠陥を形成する結晶欠陥形成工程をさらに含んでいる、請求項 6 ないし 9 のいずれか一項に記載の半導体装置の製造方法。

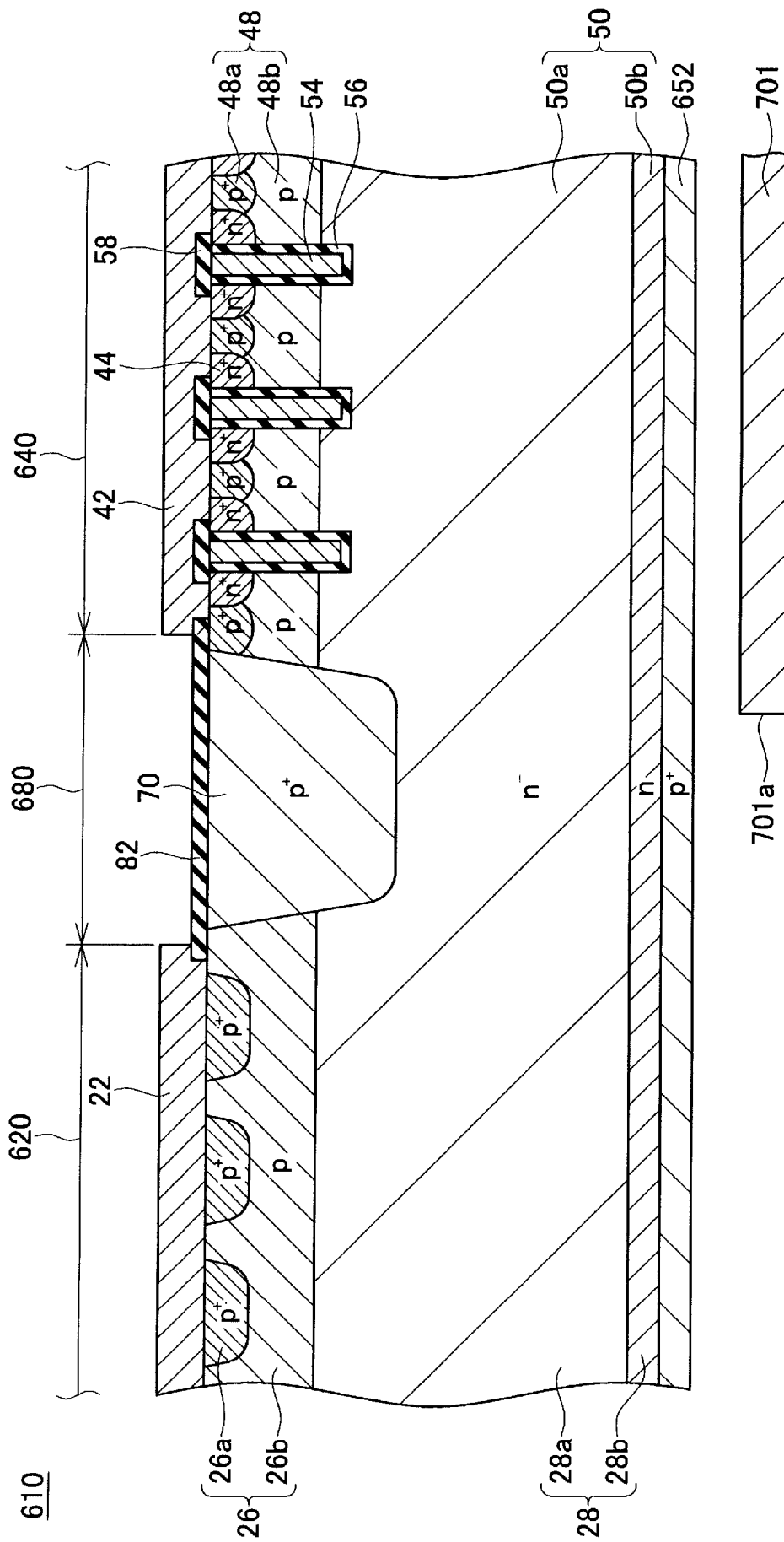
[図2]



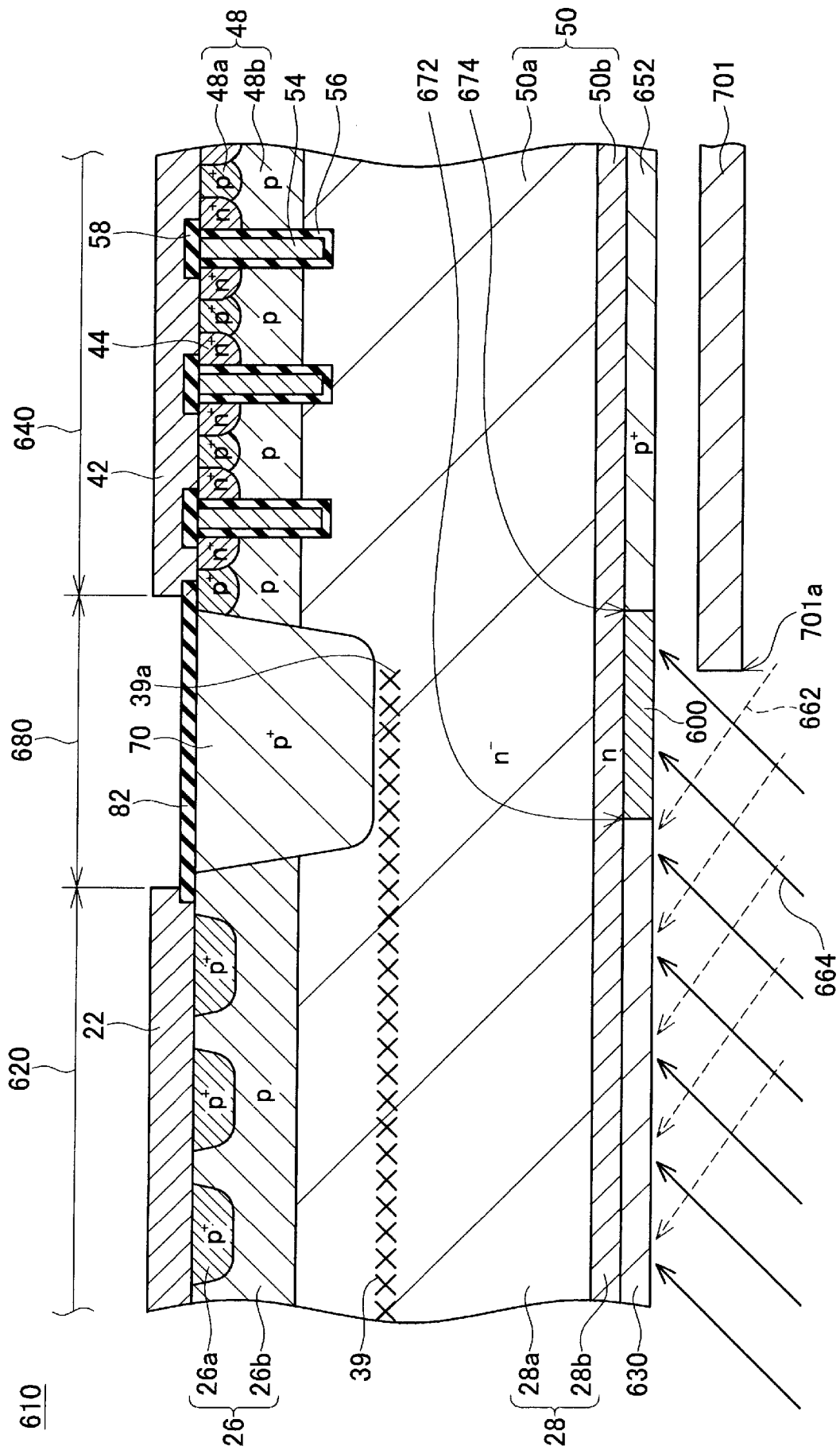
[図3]



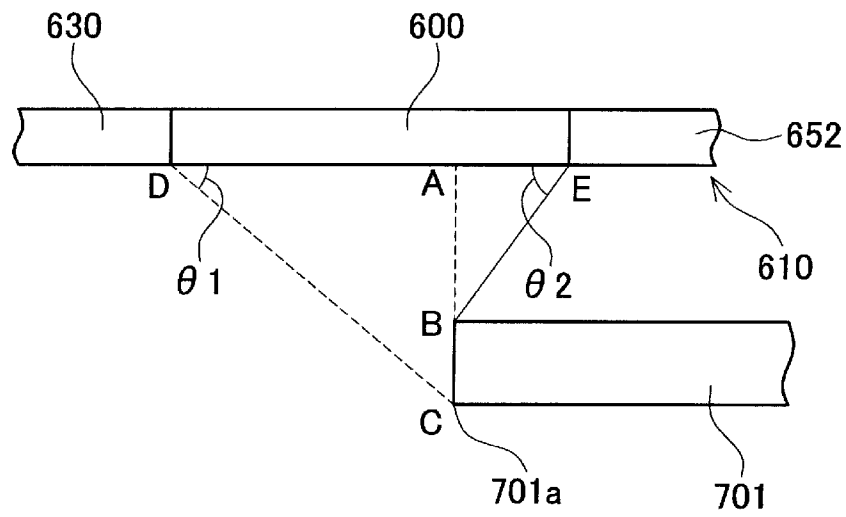
[図4]



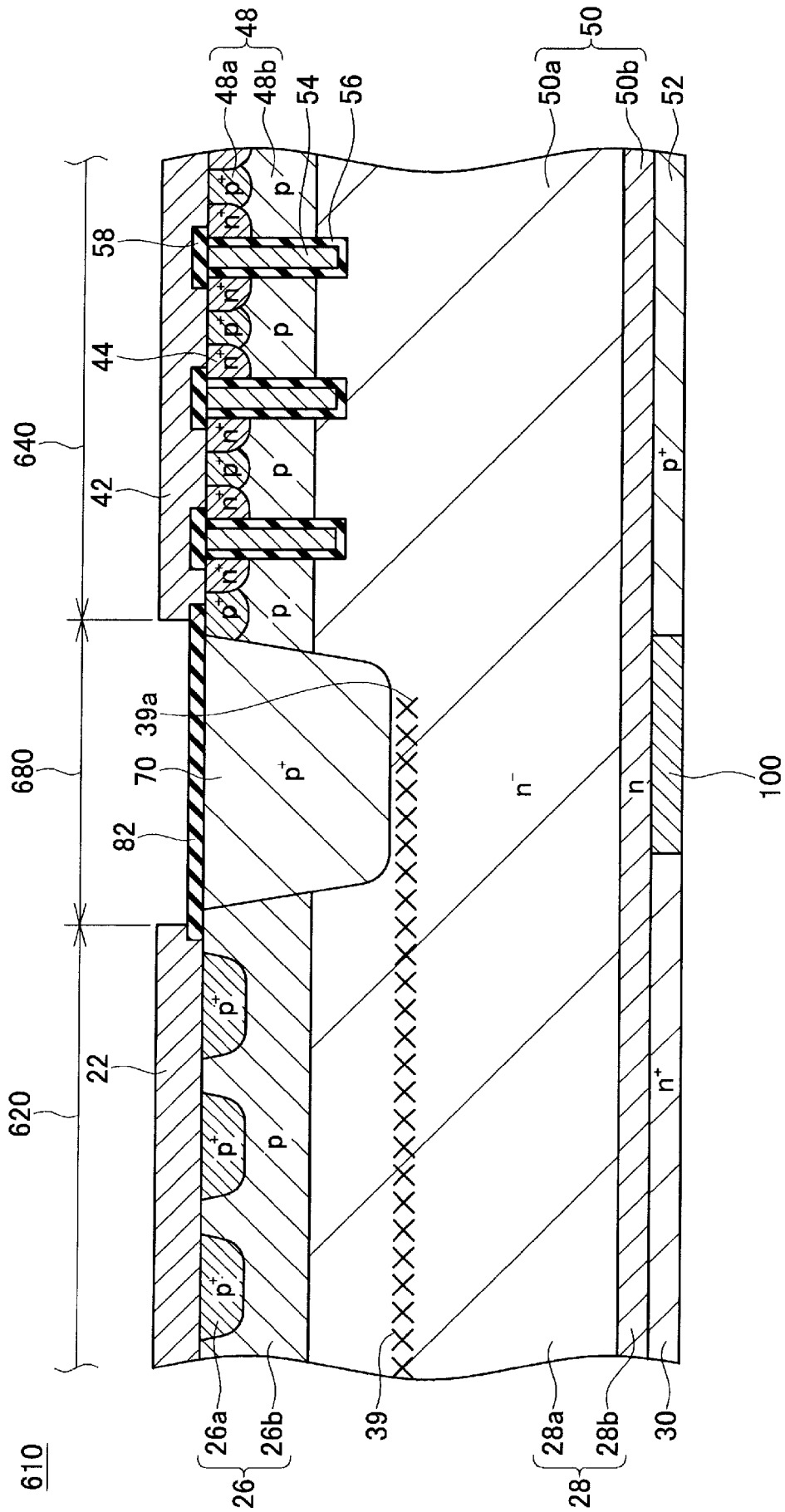
[図6]



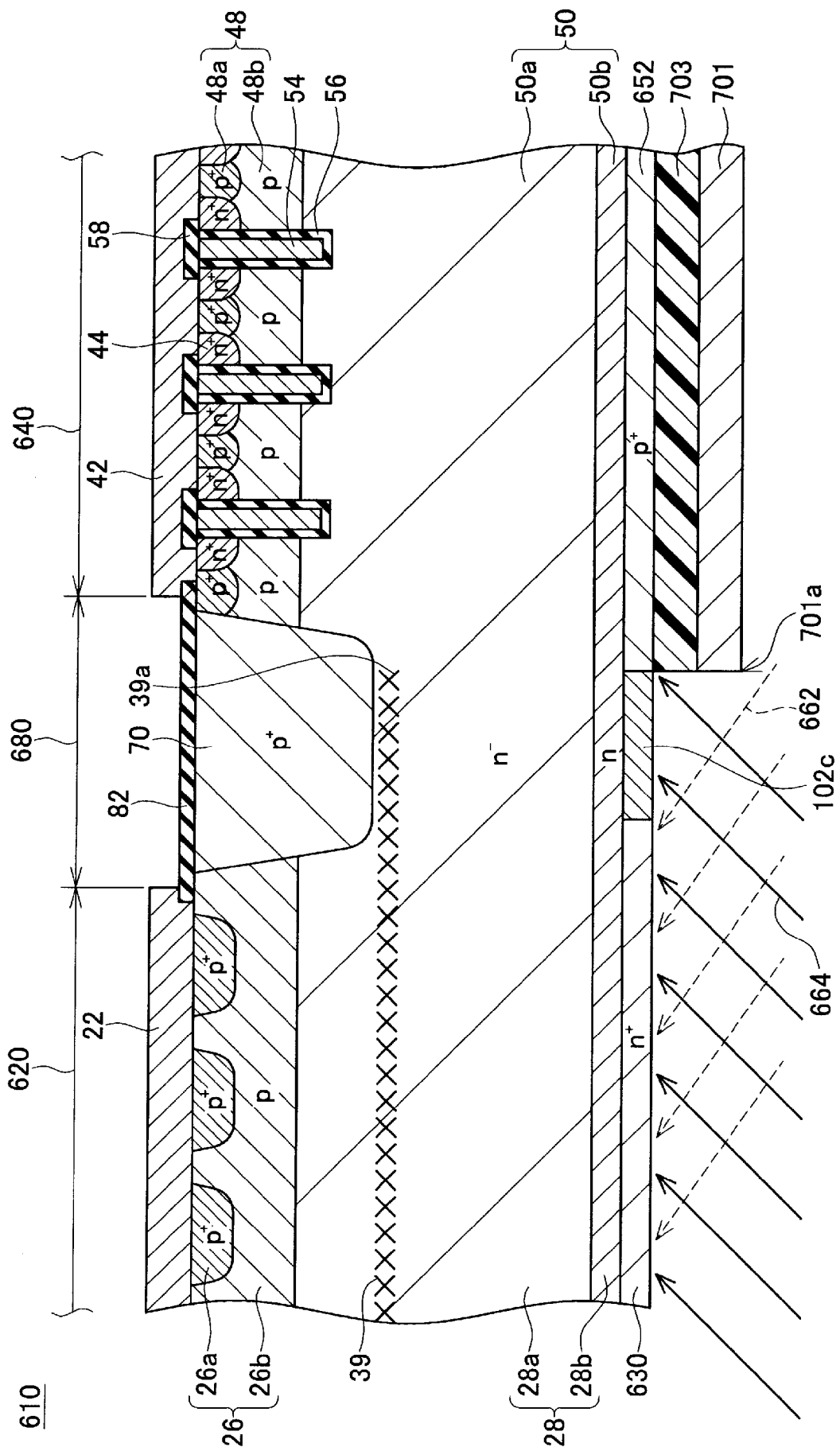
[図7]



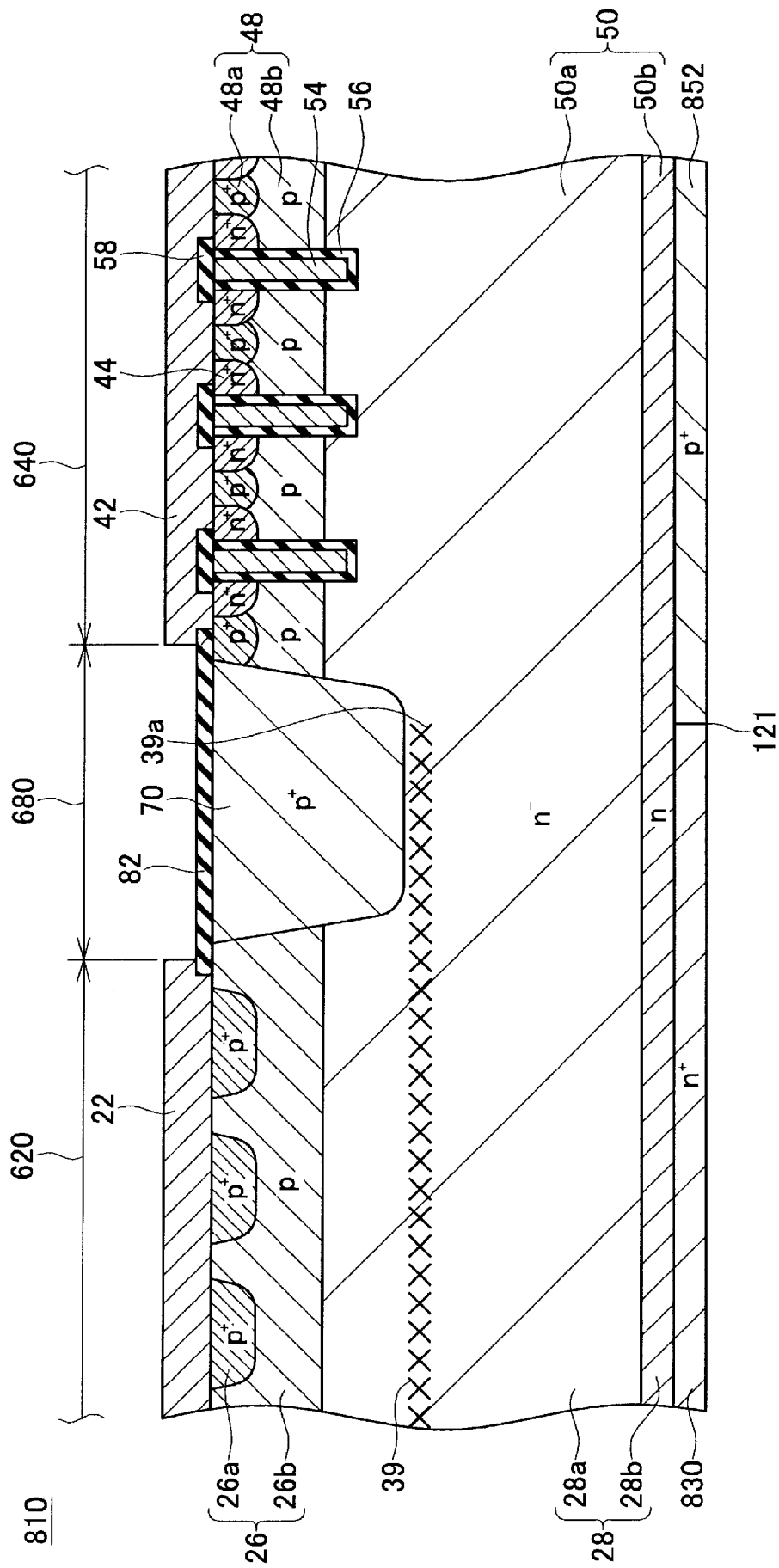
[図8]



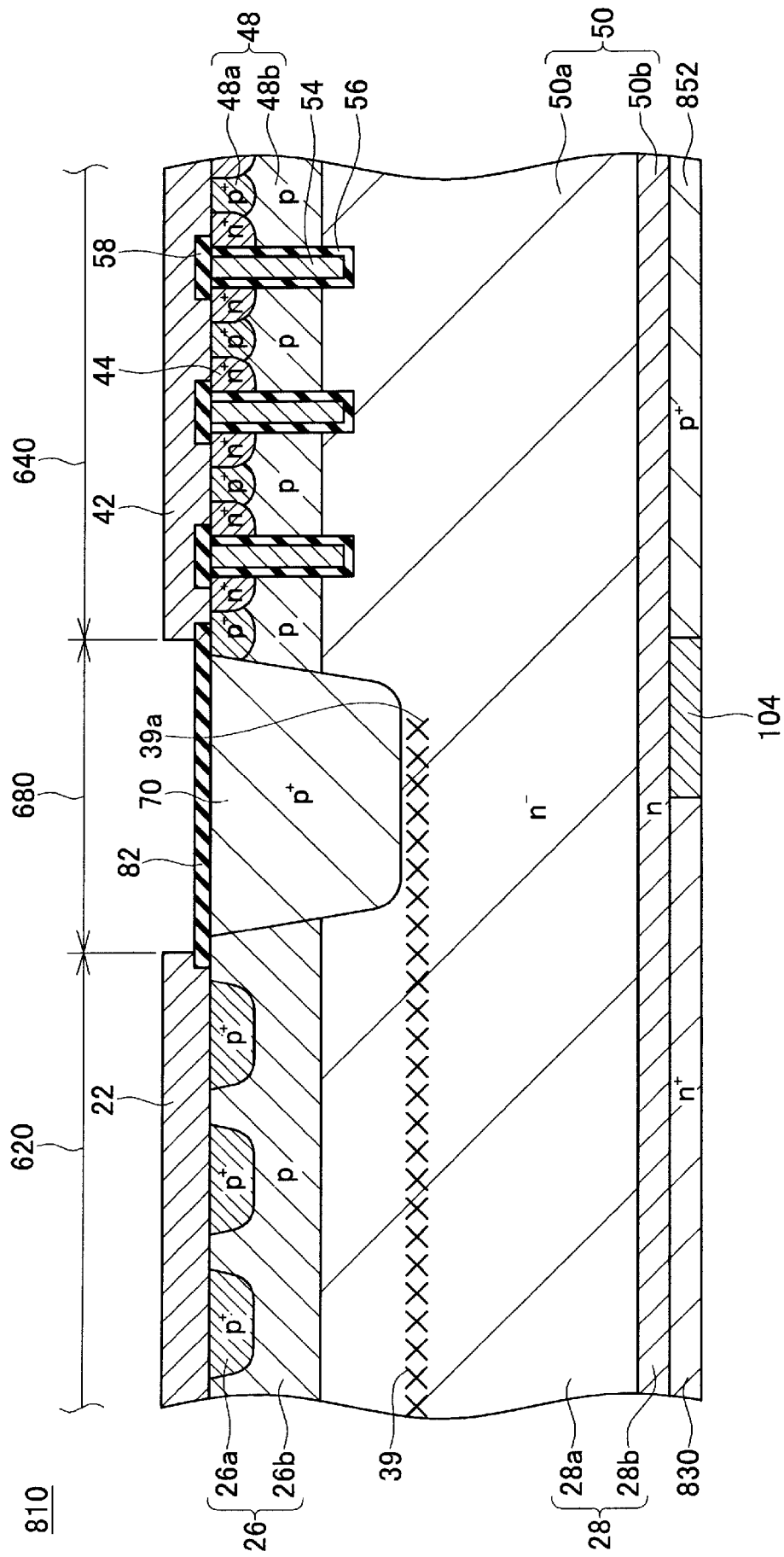
[図11]



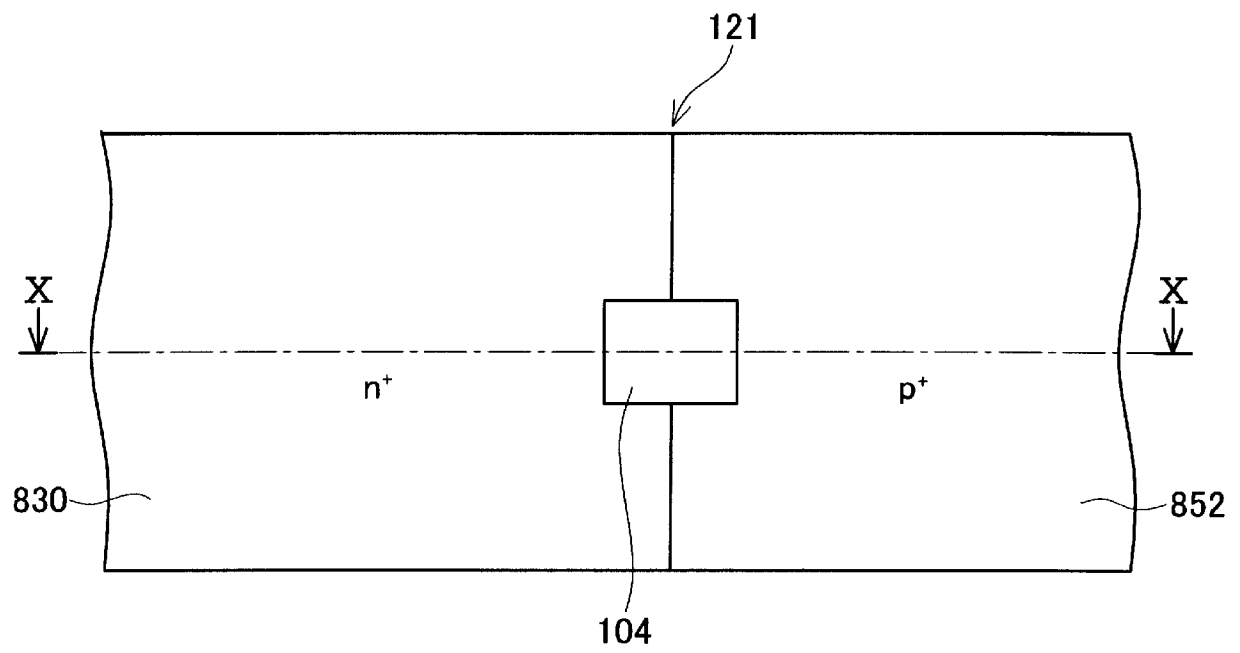
[図15]



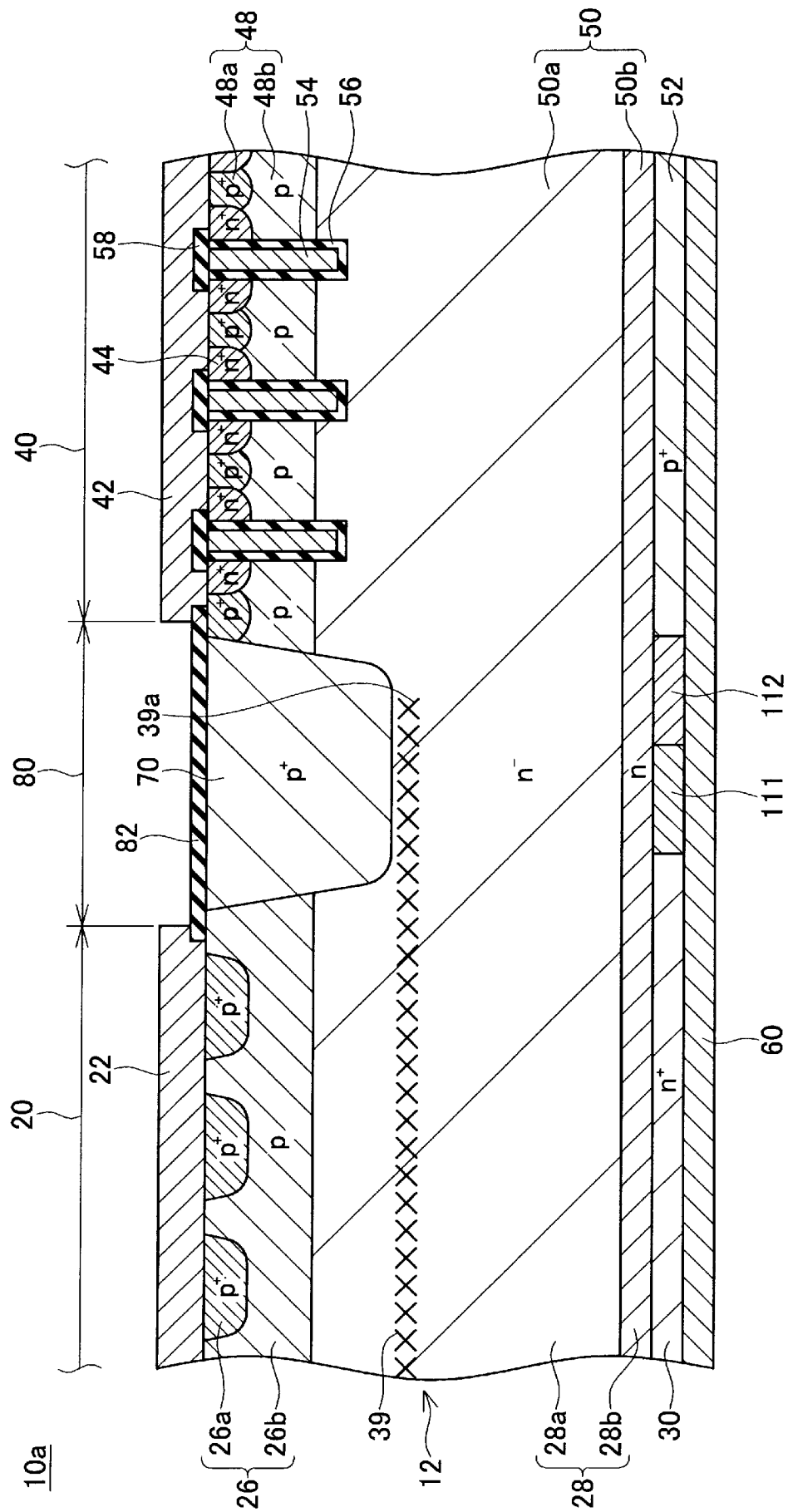
[図16]



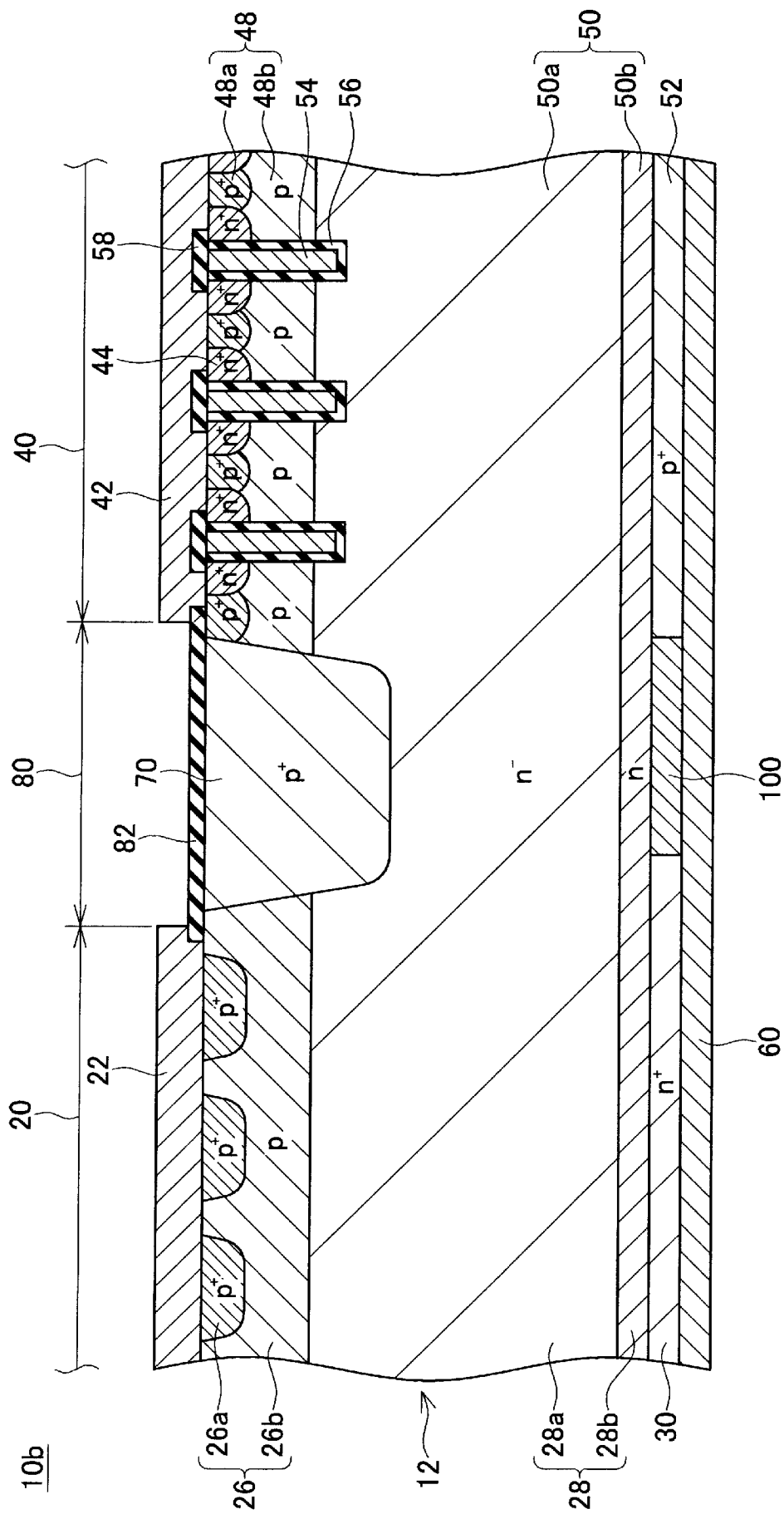
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/056094

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/04(2006.01)i, H01L21/265(2006.01)i, H01L21/322(2006.01)i,
H01L21/336(2006.01)i, H01L21/76(2006.01)i, H01L29/739(2006.01)i,
H01L29/78(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/04, H01L21/265, H01L21/322, H01L21/336, H01L21/76, H01L29/739,
H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 03-105977 A (Hitachi, Ltd.), 02 May 1991 (02.05.1991), page 2, lower left column, line 12 to page 3, lower right column, line 7; fig. 1 to 3 (Family: none)	1-3 4-10
Y	JP 2008-192737 A (Denso Corp.), 21 August 2008 (21.08.2008), paragraphs [0019] to [0060]; fig. 1 to 10 (Family: none)	4-10
Y	JP 2006-093520 A (Nikon Corp.), 06 April 2006 (06.04.2006), paragraphs [0026] to [0040]; fig. 1 (Family: none)	6, 8, 10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
17 June, 2010 (17.06.10)

Date of mailing of the international search report
29 June, 2010 (29.06.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/056094

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 06-260499 A (Casio Computer Co., Ltd.), 16 September 1994 (16.09.1994), paragraph [0010]; fig. 1(C) (Family: none)	7, 8, 10
Y	JP 2005-142288 A (Honda Motor Co., Ltd.), 02 June 2005 (02.06.2005), paragraph [0089]; fig. 14(c) (Family: none)	8, 10
Y	JP 2008-103590 A (Mitsubishi Electric Corp.), 01 May 2008 (01.05.2008), paragraph [0063]; fig. 13 & US 2008/0093697 A1 & DE 102007019561 A & CN 101165897 A & KR 10-2008-0035942 A	9, 10
A	JP 08-316480 A (Toshiba Corp.), 29 November 1996 (29.11.1996), paragraphs [0097] to [0113]; fig. 8 & JP 2003-224282 A & US 5969400 A	1-10
A	JP 2000-200906 A (Mitsubishi Electric Corp.), 18 July 2000 (18.07.2000), paragraphs [0058] to [0240]; fig. 1 to 37 & US 6323509 B1 & US 6605830 B1	1-10
A	WO 2004/109808 A1 (Mitsubishi Electric Corp.), 16 December 2004 (16.12.2004), page 4, line 19 to page 9, line 11; fig. 1 to 3 & US 2005/0212057 A1 & US 2009/0068815 A1 & EP 1630872 A1 & CN 1669151 A	1-10
A	JP 09-326495 A (Sharp Corp.), 16 December 1997 (16.12.1997), paragraphs [0026] to [0048]; fig. 1 to 3 (Family: none)	7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/056094

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

Continuation of Box No.III of continuation of first sheet (2)

The inventions of claims 1-10 are common in having the same or corresponding technical features that "a semiconductor device in which a diode region and an IGBT region are formed on the same semiconductor substrate,

wherein the diode region is provided with a first conductivity-type anode region exposed to the surface of the semiconductor substrate, a second conductivity-type diode drift region formed on the back surface side of the anode region, and a second conductivity-type cathode region, in which second conductivity-type impurity concentration is higher than that of the diode drift region, and which is formed on the back surface side of the diode drift region;

wherein the IGBT region is provided with a second conductivity-type emitter region exposed to the surface of the semiconductor substrate, a first conductivity-type body region which is formed on the lateral and back surface sides of the emitter region, and which is in contact with an emitter electrode, a second conductivity-type IGBT drift region formed on the back surface side of the body region, a first conductivity-type collector region formed on the back surface side of the IGBT drift region, and a gate electrode facing the body region in a range in which the emitter region and the IGBT drift region are separated with an insulator interposed therebetween; and

wherein a low concentration region is provided between the cathode region and collector region on the back surface side of the semiconductor substrate, the low concentration region having at least one of a first low concentration region which is the first conductivity-type, and in which first conductivity-type impurity concentration is lower than that of the collector region, or a second low concentration region which is the second conductivity-type, and in which second conductivity-type impurity concentration is lower than that of the cathode region."

However, the technical features are publicly known as described in JP 03-105977 A, 12th line in left lower field on page 2 to 7th line in right lower field on page 3, fig. 1 to 3.

Therefore, the inventions of claims 1-10 cannot be considered to have the technical interrelationship represented by the mutually same or corresponding special technical features.

In consequence, the inventions of claims 1-10 cannot be a group of inventions so linked as to form a single general inventive concept.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L27/04(2006.01)i, H01L21/265(2006.01)i, H01L21/322(2006.01)i, H01L21/336(2006.01)i,
H01L21/76(2006.01)i, H01L29/739(2006.01)i, H01L29/78(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L27/04, H01L21/265, H01L21/322, H01L21/336, H01L21/76, H01L29/739, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 03-105977 A（株式会社日立製作所）	1-3
Y	1991.05.02, 第2頁左下欄第12行-第3頁右下欄第7行, 図1-3 (ファミリーなし)	4-10
Y	JP 2008-192737 A（株式会社デンソー） 2008.08.21, 段落[0019]-[0060], 図1-10 (ファミリーなし)	4-10

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 7 . 0 6 . 2 0 1 0

国際調査報告の発送日

2 9 . 0 6 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

原 和秀

4 M

4 0 3 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-093520 A (株式会社ニコン) 2006.04.06, 段落[0026]-[0040], 図 1 (ファミリーなし)	6, 8, 10
Y	JP 06-260499 A (カシオ計算機株式会社) 1994.09.16, 段落[0010], 図 1(C) (ファミリーなし)	7, 8, 10
Y	JP 2005-142288 A (本田技研工業株式会社) 2005.06.02, 段落[0089], 図 14(c) (ファミリーなし)	8, 10
Y	JP 2008-103590 A (三菱電機株式会社) 2008.05.01, 段落[0063], 図 13 & US 2008/0093697 A1 & DE 102007019561 A & CN 101165897 A & KR 10-2008-0035942 A	9, 10
A	JP 08-316480 A (株式会社東芝) 1996.11.29, 段落[0097]-[0113], 図 8 & JP 2003-224282 A & US 5969400 A	1-10
A	JP 2000-200906 A (三菱電機株式会社) 2000.07.18, 段落[0058]-[0240], 図 1-37 & US 6323509 B1 & US 6605830 B1	1-10
A	WO 2004/109808 A1 (三菱電機株式会社) 2004.12.16, 第 4 頁第 19 行-第 9 頁第 11 行, 図 1-3 & US 2005/0212057 A1 & US 2009/0068815 A1 & EP 1630872 A1 & CN 1669151 A	1-10
A	JP 09-326495 A (シャープ株式会社) 1997.12.16, 段落[0026]-[0048], 図 1-3 (ファミリーなし)	7

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
特別ページ参照

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

請求項 1-10 に係る発明は、「ダイオード領域と IGBT 領域が同一半導体基板に形成されている半導体装置であって、ダイオード領域は、半導体基板の表面に露出している第 1 導電型のアノード領域と、アノード領域の裏面側に形成されている第 2 導電型のダイオードドリフト領域と、ダイオードドリフト領域より第 2 導電型の不純物濃度が高く、ダイオードドリフト領域の裏面側に形成されている第 2 導電型のカソード領域と、を備えており、IGBT 領域は、半導体基板の表面に露出している第 2 導電型のエミッタ領域と、エミッタ領域の側方及び裏面側に形成されており、エミッタ電極に接している第 1 導電型のボディ領域と、ボディ領域の裏面側に形成されている第 2 導電型の IGBT ドリフト領域と、IGBT ドリフト領域の裏面側に形成されている第 1 導電型のコレクタ領域と、エミッタ領域と IGBT ドリフト領域を分離している範囲のボディ領域に絶縁膜を介して対向しているゲート電極と、備えており、半導体基板の裏面側のカソード領域とコレクタ領域との間には、低濃度領域が設けられており、低濃度領域は、第 1 導電型であって、コレクタ領域よりも第 1 導電型の不純物濃度が低い第 1 低濃度領域と、第 2 導電型であって、カソード領域よりも第 2 導電型の不純物濃度が低い第 2 低濃度領域との少なくともいずれか一方を有する」という同一の又は対応する技術的特徴を有する点で共通する。

しかしながら、当該技術的特徴は JP 03-105977 A の第 2 頁左下欄第 12 行-第 3 頁右下欄第 7 行、図 1-3 に記載されているように公知である。

したがって、請求項 1-10 に係る発明は相互に同一の又は対応する特別な技術的特徴によって表現された技術的相互関連性を有しているとは認められない。

よって、請求項 1-10 に係る発明は単一の一般的発明概念を形成するように関連している一群の発明とすることはできない。