

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5578509号  
(P5578509)

(45) 発行日 平成26年8月27日 (2014. 8. 27)

(24) 登録日 平成26年7月18日 (2014. 7. 18)

(51) Int. Cl.	F I				
H O 1 R 35/02 (2006. 01)	H O 1 R 35/02	C			
H O 5 K 7/12 (2006. 01)	H O 5 K 7/12	B			
B 8 1 B 3/00 (2006. 01)	B 8 1 B 3/00				
H O 1 L 31/05 (2014. 01)	H O 1 L 31/04	5 7 O			
H O 1 L 21/3205 (2006. 01)	H O 1 L 21/88	B			
請求項の数 14 (全 80 頁) 最終頁に続く					

(21) 出願番号	特願2009-527564 (P2009-527564)	(73) 特許権者	506175840
(86) (22) 出願日	平成19年9月6日 (2007. 9. 6)		ザ ボード オブ トラスティーズ オブ
(65) 公表番号	特表2010-503238 (P2010-503238A)		ザ ユニヴァーシティー オブ イリノ
(43) 公表日	平成22年1月28日 (2010. 1. 28)		イ
(86) 国際出願番号	PCT/US2007/077759		アメリカ合衆国, イリノイ州, アーバナ,
(87) 国際公開番号	W02008/030960		サウス ライト ストリート 506, ヘ
(87) 国際公開日	平成20年3月13日 (2008. 3. 13)		ンリー アドミニストレーション ビルデ
審査請求日	平成22年9月6日 (2010. 9. 6)		イング 352
(31) 優先権主張番号	60/824, 683	(74) 代理人	100094318
(32) 優先日	平成18年9月6日 (2006. 9. 6)		弁理士 山田 行一
(33) 優先権主張国	米国 (US)	(74) 代理人	100123995
(31) 優先権主張番号	60/944, 626		弁理士 野田 雅一
(32) 優先日	平成19年6月18日 (2007. 6. 18)	(74) 代理人	100107456
(33) 優先権主張国	米国 (US)		弁理士 池田 成人
最終頁に続く			

(54) 【発明の名称】 エラストマ基板に伸縮性コンポーネントを接着する方法

(57) 【特許請求の範囲】

【請求項 1】

エラストマ基板に伸縮性コンポーネントを接着する方法であって、

前記伸縮性コンポーネントは、

第 1 の端部と、

第 2 の端部と、

前記第 1 の端部と前記第 2 の端部との間に配置された中心領域と

を備え、

当該伸縮性コンポーネントが、複数のコンプライアント領域及び複数の剛性領域を備えるエラストマ基板によって支持され、

当該伸縮性コンポーネントの前記第 1 の端部及び前記第 2 の端部が、前記エラストマ基板に接着されると共に、第 1 のデバイスコンポーネントを第 2 のデバイスコンポーネントに電氣的に接続し、

当該伸縮性コンポーネントの前記中心領域の少なくとも一部分が、曲がり形態を持っており、この曲がり形態は、前記第 1 のデバイスコンポーネント及び前記第 2 のデバイスコンポーネントが互いに対して移動した時、電氣的な接続を維持しつつデバイスの伸縮と曲げを可能とするように、湾曲されると共に、物理的に前記エラストマ基板から分離されており、

前記方法は、

受容表面を持っているエラストマ基板を設けるステップであり、前記基板が第 1 のレベ

ルの歪みを受けている状態で設けられるステップと、

1つ又は複数の伸縮性コンポーネントの第1の端部及び第2の端部を、前記第1のレベルの歪みを受ける前記エラストマ基板の前記受容表面に接着するステップと、

前記第1のレベルから前記第1のレベルと異なる歪みの第2のレベルに前記基板の歪みのレベルの変化を引き起こす力を前記エラストマ基板に加えるステップとを含み、

前記第1のレベルから前記第2のレベルへの前記基板の歪みのレベルの前記変化によって、前記1つ又は複数のコンポーネントを曲げ、もって、前記基板に接着された第1の端部及び第2の端部と、前記基板から物理的に分離された曲がり形態で生成された中心領域とを各々が持っている、方法。

10

【請求項2】

前記接着するステップが、前記伸縮性コンポーネントの接着領域及び非接着領域のパターンを生成するステップを含み、前記伸縮性コンポーネントの前記接着領域が前記エラストマ基板に接着され、前記伸縮性コンポーネントの前記非接着領域が前記エラストマ基板に接着されない、請求項1に記載の方法。

【請求項3】

前記非接着領域が、前記伸縮性コンポーネントの前記中心領域に対応し、1つ又は複数のデバイスコンポーネントの前記第1及び第2の端部が、前記接着領域に対応する、請求項2に記載の方法。

【請求項4】

20

前記伸縮性コンポーネント又は前記エラストマ基板の前記受容表面上に、又は前記伸縮性コンポーネント上と前記エラストマ基板の前記受容表面上の両方に接着部位のパターンを生成するステップをさらに含む、請求項1に記載の方法。

【請求項5】

前記エラストマ基板が、複数のコンプライアント領域及び複数の剛性領域を備え、前記コンプライアント領域の曲げ剛性が前記剛性領域のそれよりも小さく、前記伸縮性コンポーネントの各々の前記第1の端部及び前記第2の端部が前記剛性領域の少なくとも1つに接着され、さらに前記伸縮性コンポーネントの各々の前記中心領域が前記コンプライアント領域の少なくとも1つに接着される、請求項1に記載の方法。

【請求項6】

30

前記力を前記エラストマ基板に加える前記ステップが、機械的に実現される、請求項1に記載の方法。

【請求項7】

前記第1のレベルの歪み、前記第2のレベルの歪み、又は両方が、前記エラストマ基板を伸ばすか圧縮することによって生成される、請求項6に記載の方法。

【請求項8】

前記第1のレベルの歪み、前記第2のレベルの歪み、又は両方が、前記エラストマ基板を硬化することによって生成される、請求項1に記載の方法。

【請求項9】

前記力を前記エラストマ基板に加える前記ステップが、熱的に実現される、請求項1に記載の方法。

40

【請求項10】

前記力を前記エラストマ基板に加える前記ステップが、前記エラストマ基板の温度を上げるか下げることによって実現される、請求項9に記載の方法。

【請求項11】

前記第1のレベルの歪み、前記第2のレベルの歪み、又は両方が、前記エラストマ基板の熱膨張又は熱誘起収縮によって生成される、請求項1に記載の方法。

【請求項12】

前記第1のレベルの歪み又は前記第2のレベルの歪みが、0に等しい、請求項1に記載の方法。

50

## 【請求項 13】

前記第1のレベルから前記第1のレベルと異なる第2のレベルの歪みに前記基板の歪みのレベルの変化を引き起こす前記力を前記エラストマ基板に加える前記ステップの前に、1つ又は複数のデバイスコンポーネントを前記エラストマ基板の前記受容表面に接着する前記ステップが行われる、請求項1に記載の方法。

## 【請求項 14】

前記第1のレベルから前記第1のレベルと異なる第2のレベルの歪みに前記基板の歪みのレベルの変化を引き起こす前記力を前記エラストマ基板に加える前記ステップの後で、1つ又は複数のデバイスコンポーネントを前記エラストマ基板の前記受容表面に接着する前記ステップが行われる、請求項1に記載の方法。

10

## 【発明の詳細な説明】

## 【関連出願の相互参照】

## 【0001】

[0001]この出願は、2007年6月18日に出願された米国特許仮出願第60/944,626号及び2006年9月6日に出願された第60/824,683号の恩典を請求する。

## 【発明の背景】

## 【0002】

[0002]1994年に出版された完全重合体トランジスタの最初の実証以来、可撓性集積電子デバイスをプラスチック基板上に備える可能性のある新しい種類の電子システムに多くの関心が向けられている。[Gamier, F., Hajlaoui, R., Yassar, A. 及び Srivastava, P., Science, Vol. 265, 1684~1686頁]。最近、可撓性プラスチック電子デバイス用の導体、誘電体及び半導体要素のために新しい溶液処理可能材料を開発することに実質的な研究が向けられている。しかし、可撓性エレクトロニクスの分野の進歩は、新しい溶液処理可能材料の開発だけでなく、可撓性電子システムに応用することができる新しいデバイスコンポーネントジオメトリ、効率的なデバイス及びデバイスコンポーネント処理方法及び高分解能パターン形成技術によっても推進される。そのような材料、デバイス形態及び製作方法は、急速に出現する新しい種類の可撓性集積電子デバイス、システム及び回路において基本的な役割を果たすと予想される。

20

30

## 【0003】

[0003]可撓性エレクトロニクスの分野に対する関心は、この技術によって与えられるいくつかの重要な有利点から生じている。例えば、これらの基板材料の固有の可撓性によって、これらの基板材料を、従来のシリコンをベースにしたもろい電子デバイスを用いて可能でない多数の有用なデバイス形態を可能にする多くの形に、集積化することができるようになる。その上、溶液処理可能なコンポーネント材料と可撓性基板の組合せは、低コストで大きな基板面積に電子デバイスを生成することができる連続高速印刷技術による製作を可能にする。

## 【0004】

[0004]しかし、優れた電子性能を示す可撓性電子デバイスの設計及び製作には、いくつかの重要な課題がある。第1に、従来のシリコンをベースにした電子デバイスを作る十分に開発された方法は、大抵の可撓性材料に適合しない。例えば、単結晶シリコン又はゲルマニウム半導体などの伝統的な高品質無機半導体コンポーネントは、一般に、大抵のプラスチック基板の熔融又は分解温度をかなり超える温度(>摂氏1000度)で薄膜を成長させることによって処理される。その上、大抵の無機半導体は、溶液ベースの処理及び受渡しを可能にする好都合な溶剤に本質的に溶けない。第2に、多くの非晶質シリコン、有機又はハイブリッド有機-無機半導体は、可撓性基板への組み込みに適合し、比較的低温で処理することができるが、これらの材料は、優れた電子性能の可能な集積化電子デバイスを実現することができる電子特性を持っていない。例えば、これらの材料から作られた半導体要素を持っている薄膜トランジスタは、単結晶シリコンをベースとした相補型デバイ

40

50

スのほぼ3分の1の大きさの電界効果移動度を示す。これらの制限のために、可撓性電子デバイスは、現在、非発光ピクセルを持ったアクティブマトリックスフラットパネルディスプレイ用のスイッチング要素及び発光ダイオードでの使用などの高性能を必要としない特殊な用途に限定されている。

#### 【0005】

[0005]可撓性電子回路は、可撓性ディスプレイ、電子織物及び電子スキンのような任意の形の電気活性表面を含んだいくつかの分野において、研究の活発な領域である。これらの回路は、しばしば、伝導コンポーネントが形状変化に応答して伸張することができないために、環境に十分に適合することができない。したがって、それらの可撓性回路は、損傷、電子的劣化が起こりやすく、過酷な及び/又は繰り返しの形状変化の下では信頼性が無いことがある。可撓性回路は、伸張及び弛緩を繰り返しながら、損傷を受けない状態のままである伸張性且つ湾曲性相互接続を必要とする。

10

#### 【0006】

[0006]曲げと弾性の両方の可能な導体は、一般に、シリコンのようなエラストマの中へ金属粒子を埋め込むことによって作られる。その伝導性ゴムは、機械的に弾性で且つ電氣的に伝導性である。伝導性ゴムの欠点には、高電気抵抗率及び伸張によるかなり大きな抵抗変化があり、それによって、結果的に全体的に不十分な相互接続性能及び信頼性となる。

#### 【0007】

[0007]Gray他は、伝導性を維持しながら54%までの直線歪みが可能なシリコンエラストマ中に入れられた微細加工蛇行線を使用するエラストマエレクトロニクスを組み立てを述べている。その研究では、その線は、螺旋状パネの形として形成される。小さな歪み(例えば、2.4%)で碎ける直線の線とは異なり、蛇行線は、かなりもっと大きな歪み(例えば、27.2%)でも依然として伝導性のままであった。そのような線ジオメトリは、伸張ではなく曲げによって線が伸びることができることに依拠している。そのシステムには、様々な形及び追加の平面に制御可能且つ正確にパターン形成する能力が制限される欠点があり、それによって、様々な歪み及び曲げ状況にシステムを合わせる能力が制限される。

20

#### 【0008】

[0008]弾性的に伸張可能な金属相互接続は、機械的な歪みと共に抵抗の増加を受けることを、研究は示している。(2006年Mandlik他)。Mandlik他は、ピラミッド状ナノパターンの形成された表面に金属膜を堆積させることによって、この抵抗変化を最小限にしようとした。しかし、この研究は、薄い金属線に伸張性を与える微小クラックを生成するために、レリーフ特徴に依拠している。微小クラックは、面外ねじり及び変形によって金属弾性変形を容易にする。しかし、その金属クラックは、厚い金属膜と共存できず、代わりに、パターン形成エラストマの上に堆積されたむしろ狭い範囲の薄い金属膜(例えば、約30nm未満)と共存できる。

30

#### 【0009】

[0009]金属相互接続に伸張性を与える1つの方法は、導体(例えば、金属)塗布中に基板を予め歪ませ(例えば、15%~25%)、続いて予備歪みの自然緩和を行い、それによって金属導体相互接続に波形を引き起こすことによっている。(例えば、Lacour他、(2003年)、(2005年)、(2004年)、Jones他(2004年)、Huck他(2000年)、Bowden他(1998年)を参照されたい。)Lacour他(2003年)は、最初に金ストライプを圧縮して自然発生的にしわの寄った金ストライプを生成することによって、22%(弾性基板上の金膜の数パーセントの破碎歪みに比べて)までの歪みを受けて電氣的な連続性が維持されることを報告している。しかし、この研究は、金属膜の比較的薄い層(例えば、約105nm)を使用しており、また、システムは約10%伸びることができる電気導体をことによると作ることができたので、比較的限定される。

40

#### 【0010】

50

[0010]上記から、明らかなことであるが、改善された伸張性及び電気特性を持っている相互接続及びデバイスコンポーネント、及び様々な異なる形態の伸張性相互接続の高速且つ高信頼性の製造を行う関連したプロセスが必要とされている。可撓性エレクトロニクス分野の進歩は、いくつかの重要な出現する技術及び確立された技術において極めて重要な役割を果たすと予想される。しかし、可撓性エレクトロニクス技術のこれらの応用の成功は、優れた電子的、機械的及び光学特性を示す集積化電子回路及びデバイスを屈曲、変形及び曲がり形状で作るために、新しい材料、デバイス形態、商業的に可能な製作経路を絶え間無く開発することに強く依存している。特に、伸張又は収縮形状で有用な電子的及び機械的特性を示す高性能な機械的伸張性材料及びデバイス形態が必要とされる。

【発明の概要】

【0011】

[0011]本発明は、半導体及び伸縮性電子デバイスのような伸縮性デバイス及びデバイスコンポーネント及び回路を提供する。伸縮性、湾曲性、及び適合性電子デバイス及びデバイスコンポーネントは、様々な湾曲表面に印刷するのに適したエレクトロニクスを作るために必要である。形に適合するデバイスには、可撓性ディスプレイ及び電子織物から適合性生物的及び物理的センサに及ぶ様々な応用がある。したがって、本発明の実施形態は、可撓性及び湾曲性電子デバイス、デバイスコンポーネント、及び可撓性及び湾曲性デバイスを作るための関連した方法である。そのような可撓性及び湾曲性は、波形又はバックル状ジオメトリを持っている相互接続又は半導体メンブレンを実現することによって達成される。そのようなジオメトリは、システムが、激しい繰返し伸縮及び／又は曲げサイクルを受けても性能に悪影響を及ぼすことなく伸縮性及び湾曲性であることを保証する手段である。さらに、本方法は、デバイス及び／又はデバイスコンポーネントの物理的特性（例えば、伸縮性、）がシステムの動作条件に適應することができるよう、精密で正確なジオメトリ組立ての能力を提供する。本発明の他の態様は、様々な量の歪みをコンポーネントに加えることによってパラメータを調整することができるよう、歪みに少なくとも部分的に結合された物理的特性を持つ伸縮性コンポーネントである。

【0012】

[0012]デバイスコンポーネントのアレイは、デバイスコンポーネントの互いに独立した動きを容易にするようにバックル状コンポーネント又は相互接続を使って互いに接続することができる。しかし、アレイ内の局所的な領域には、他の領域と異なる曲げ又は伸縮要求条件があることがある。本明細書で示されるデバイス及び方法は、例えば、コンポーネント又は相互接続の寸法、周期性、振幅、向き、及び領域内のコンポーネント又は相互接続の総数を含めて、バックル状コンポーネント又は相互接続ジオメトリの局所的変化を持つことができる可撓性システムの組立てを容易にする。制御可能な向きを持っている複数のコンポーネント又は相互接続を生成することで、デバイスの動作条件にコンポーネント又は相互接続を適應させることが容易になる。

【0013】

[0013]ある実施形態では、本発明はデバイスの伸縮性コンポーネントであり、このコンポーネントは、第1の端部と、第2の端部と、第1と第2の端部の間に配置された中心領域とを備える。コンポーネントは基板によって支持され、コンポーネントの第1の端部及び第2の端部が基板に接着され、コンポーネントの中心領域の少なくとも一部分が曲がり形態を持っている。一態様では、コンポーネントの中心領域は基板と物理的に接触していない。他の態様では、コンポーネントの中心領域は歪みを受けている。一態様では、中心領域の歪みは、10%未満、0.1%から5%、0.1%から2%、又はそれらの任意の部分範囲である。

【0014】

[0014]ある実施形態では、伸縮性コンポーネントの中心部分は、湾曲しているか弧形である。一態様では、湾曲は、約100nmから1mmの範囲内の振幅などの振幅を持っている。一態様では、異なったコンポーネント又は相互接続の接着領域の数は、例えば、3、4、又は5などの2よりも多い数に達することがある。この態様では、第1と第2のコ

10

20

30

40

50

ンポーネント端部間にある中心部分は、実際には、いくつかの曲がり形態領域に部分分割され、その結果、基板と物理的に接触しない複数の異なった湾曲部分領域が形成されている。そのような形態では、振幅及び／又は周期性は、一定であってもよく、又はコンポーネント又は相互接続の長手方向の全長にわたって変化してもよい。コンポーネント自体は、メンブレン、線、又はリボンなどのどんな形状のものであってもよい。コンポーネントがリボンである態様では、リボンは約300nmから1mmの範囲内にある厚さを持つことができる。

【0015】

[0015]追加のデバイスコンポーネントの配置を容易にするために、コンポーネント端部が電氣的に接続されるデバイスコンポーネントは、コンタクトパッドであってもよい。一態様では、追加のデバイスコンポーネントは、コンタクトパッドと電氣的に接触している。

10

【0016】

[0016]伸縮性コンポーネントは、随意に、金属、半導体、絶縁体、圧電性物質、強誘電体、磁気歪材料、電気歪料、超伝導体、強磁性材料又は熱電気材料である1つ又は複数の材料を含む。

【0017】

[0017]他の態様では、伸縮性コンポーネントは、電子デバイス、光学デバイス、光電子デバイス、機械デバイス、及び熱デバイスから成るグループから選ばれたデバイスのコンポーネントを備える。

20

【0018】

[0018]指摘されたように、コンポーネントを支持する基板は、コンポーネントが組み込まれるデバイスに依存して、どんな望ましい材料であってもよい。ある実施形態では、基板は、PDMSなどのエラストマ材料を含む。基板は、可逆的に変形可能（例えば、PDMS）又は非可逆的に変形可能（例えば、プラスチック）であってもよい。ある実施形態では、基板自体は層又はコーティングである。

【0019】

[0019]ある実施形態では、デバイスは、さらに、その物理的特性に基づいて説明されることがある。例えば、本明細書では、電気伝導性及びデバイスコンポーネントとの電氣的接触を維持しながら、25%までの歪みを受けることができるコンポーネント及び／又は相互接続が提供される。この場合の「維持」は、歪み吸収時の電気伝導率の20%、10%又は5%未満の減少を意味する。

30

【0020】

[0020]他の実施形態では、本発明は、デバイスコンポーネントとの電氣的接触を確立するための伸縮性コンポーネント又は相互接続を提供する。コンポーネント又は相互接続は、第1の端部と、第2の端部と、第1と第2の端部の間に配置された中心部分とを備える。これらの端部は、可撓性（例えば、伸縮性）基板、エラストマ基板、剛性基板、エラストマでない基板、又は、電子デバイス、デバイスコンポーネント、又はこれらのアレイを印刷することが求められる基板などの基板に接着される。コンポーネント又は相互接続の各端部は、それ自体基板で支持された異なるデバイスコンポーネントに取り付けられてもよい。コンポーネント又は相互接続の中心部分は曲がり形態であり、基板と物理的に接触していない（例えば、接着されていない）。一態様では、この曲がり形態は、中心部分が歪みを受けていることの結果である。この態様では、1つ又は複数のデバイスコンポーネント（又は下の基板）に、デバイスコンポーネントを分離するやり方で力が加えられた場合に、コンポーネント又は相互接続の湾曲部分が、デバイスコンポーネント間の電氣的接触を維持しながら、少なくとも部分的に真っ直ぐになってデバイスコンポーネント間の相対的な動きを吸収し得るように、曲がり形態は、全体的に曲がっている。コンポーネント又は相互接続は、ブリッジ、花模様のようないくつかのジオメトリのどれか1つ及び／又は複数のコンポーネント又は相互接続で、随意に、隣接したアイランド又はコンタクトパッドを電氣的に接続する。一態様では、デバイスコンポーネントは、コンタクトパッドと

40

50

電氣的に接触している。

【 0 0 2 1 】

[0021] 本明細書で開示された伸縮性コンポーネントのどれでも、随意に、電子デバイスの調整可能デバイスコンポーネントをさらに備える。調整可能コンポーネントは、前記曲がり形態によって与えられた中心領域の歪みに従って選択的に変化する少なくとも1つの電子特性を持っている。例えば、電子特性は、随意に、電子移動度、共振周波数、コンダクタンス、及び抵抗の1つ又は複数である。一態様では、調整可能デバイスコンポーネントは、トランジスタの半導体チャネルを備える。

【 0 0 2 2 】

[0022] ある実施形態では、コンポーネントは、歪み係数光学的結合を持ち、調整可能コンポーネントは、曲がり形態によって与えられる中心領域の歪みのレベルに従って選択的に変化する少なくとも1つの光学特性を持っている。歪み係数光学的結合の例には、調整可能デバイスコンポーネントの屈折率又は伸縮性コンポーネントの中心領域の表面に対する電磁放射の入射ビームの入射角があるが、これらに限定されない。他の実施形態では、調整可能デバイスコンポーネントは、導波路、光変調器、光スイッチ、又は光学フィルタを備える。

【 0 0 2 3 】

[0023] 他の実施形態では、伸縮性コンポーネントは、曲がり形態によって与えられる中心領域の歪みのレベルに従って選択的に変化する熱伝導率を持つデバイスの調整可能デバイスコンポーネントである。

【 0 0 2 4 】

[0024] 他の実施形態では、伸縮性コンポーネントは、デバイスの熱的分離コンポーネントであり、中心領域は前記基板と物理的に接触していない。この実施形態の態様では、中心領域は基板と熱的に接触しておらず、中心領域は1つ又は複数のデバイスコンポーネントを支持し、それによって、中心領域によって支持された1つ又は複数のデバイスコンポーネントを基板から熱的に分離する。この態様の有用な応用は、長波長撮像システムであるデバイス用である。

【 0 0 2 5 】

[0025] 他の実施形態では、伸縮性コンポーネントは、機械デバイスのアクチュエータであり、中心領域は、湾曲し、さらに、前記伸縮性コンポーネントを圧縮するか伸ばすことによって、又は前記中心領域に電位を加えることによって調節が可能な振幅を持っている。この実施形態の有用な応用は、超小型電気機械デバイス、ナノ電気機械デバイス、及び超小型流体デバイスから成るグループから選ばれる機械デバイスである。

【 0 0 2 6 】

[0026] ある実施形態では、複数のコンポーネント及び2より多いデバイスコンポーネントを持っているデバイスアレイの中に、本明細書で開示される伸縮性コンポーネントの任意のものを組み込むことによって、多軸伸縮及び曲げが実現される。この実施形態で、各コンポーネントは、1対のデバイスコンポーネント間の電氣的接触を実現する。望ましい伸縮、曲げ及び/又は圧縮動作条件に依存して、デバイスアレイは、グリッド、花模様、ブリッジ、又はこれらの任意の組合せ(例えば、グリッドである1つの領域、ブリッジである他の領域)であるジオメトリ形態を持つことができる。その上、隣接したデバイスコンポーネントを2つ、3つ、又は4つのコンポーネントなどの2以上のコンポーネント(例えば、複数の相互接続)に接続することができることによって、さらなる伸縮及び湾曲性制御が実現される。例えば、正方形又は長方形のデバイスコンポーネントは、4つの他のデバイスコンポーネントに隣接していることがある。各々の隣接した対が2つの相互接続によって接続される場合は、デバイスコンポーネントは、そこから延びる8つの相互接続を持っている。

【 0 0 2 7 】

[0027] ある実施形態では、デバイスアレイは、少なくとも2つの異なる方向に方向付けされたコンポーネントの組を持っている。例えば、グリッド形態では、コンポーネントは

、互いに垂直な、すなわち直交する２つの向きを持って２つの方向に伸縮する能力を実現することができる。他の実施形態では、デバイスアレイは、全て互いに整列されたコンポーネントを備えることがある。その実施形態は、伸縮又は曲げが単一方向に限られる場合に（例えば、電子デバイス織物を円筒表面に合わせて曲げる）、有用である可能性がある。追加の曲げ及び／又は伸縮能力は、３以上の方向、例えば、３方向又は４方向にコンポーネントを方向付けすることによって、実現される。ある実施形態では、追加の制御及び安定性は、デバイスアレイのコンポーネントを、互いに隣接した２つの層などのいくつかの異なる層に配置させることによって実現される。

【００２８】

[0028]ある実施形態では、デバイスアレイは、破砕することなしに約１５０％までの歪みを受けることができる。破砕に至るまでの歪みは、相互接続ジオメトリ、向き、振幅、周期性、動作条件の数（例えば、一軸対多軸伸縮及び／又は曲げ）を巧みに設計することによって最大限にされる。

【００２９】

[0029]相互接続又はデバイスアレイが支持される基板は、凹形、凸形、半球形又はこれらの組合せなどの湾曲した部分を少なくとも持つことができる。ある実施形態では、コンポーネントが組み込まれるデバイスは、伸縮性のある光検出器、ディスプレイ、光放射体、光起電力効果、薄板状スキャナ、ＬＥＤディスプレイ、半導体レーザ、光学システム、大面積エレクトロニクス、トランジスタ、又は集積回路の１つ又は複数である。

【００３０】

[0030]他の態様では、本発明は、デバイスの伸縮性コンポーネントの特性を調整する様々な方法に関する。例えば、調整する方法は、第１の端部と、第２の端部と、第１と第２の端部の間に配置された中心領域とを持ち基板によって支持されているコンポーネントなどの、本明細書で開示されるような伸縮性コンポーネントを持っているデバイスを設けることを含むことができる。特に、コンポーネントの第１の端部及び第２の端部は基板に接着され、コンポーネントの中心領域の少なくとも一部分は曲がり形態を持ち、あるレベルの歪みを受けている。伸縮性コンポーネントを圧縮すること、伸ばすこと及び／又は曲げることによって、伸縮性コンポーネントの歪みのレベルは調節され、それによって、デバイスの伸縮性コンポーネントの特性を調整する。

【００３１】

[0031]一態様では、特性は、光学的、機械的、又は電氣的に結合された歪みパラメータなどの光学特性、電気特性、及び機械特性の１つ又は複数であり、それぞれの特性の大きさが少なくとも部分的に歪みに依存している。他の態様では、特性は、共振周波数、電子移動度、抵抗、コンダクタンス、屈折率、熱伝導率、及び前記伸縮性コンポーネントの中心領域の表面に対する電磁放射の入射ビームの入射角から成るグループから選ばれる。

【００３２】

[0032]ある実施形態では、デバイスの伸縮性コンポーネントを作る方法が提供される。この実施形態では、受容表面を持つエラストマ基板が、第１のレベルの歪みを持っている状態で設けられ、この歪みは、随意に、ゼロ、圧縮性、又は伸張性である。１つ又は複数のデバイスコンポーネントが、第１のレベルの歪みを持っている受容表面に接着される。歪みの第１のレベルから第２の異なるレベルに歪みのレベルの変化を引き起こすように、エラストマ基板に力が加えられる。第１のレベルから第２のレベルへの基板の歪みのレベルの変化によって、コンポーネントが曲がるようになり、それによって、基板に接着された第１の端部及び第２の端部、及び曲がり形態に形成された中心領域を各々持つ１つ又は複数の伸縮性コンポーネントが生成される限りで、その変化の大きさ、又はどのようにしてその変化が達成されるかは、特に重要ではない。

【００３３】

[0033]基板へのデバイスコンポーネントの接着は、任意の適切な手段によっている。ある実施形態では、接着ステップは、伸縮性コンポーネントの接着領域及び非接着領域のパターンを生成することを含み、伸縮性コンポーネントの接着領域はエラストマ基板に接着

10

20

30

40

50



され、前記伸縮性コンポーネントの非接着領域はエラストマ基板に接着されない。

【 0 0 3 4 】

[0034]他の態様では、非接着領域は、伸縮性コンポーネントの中心領域に対応し、力をエラストマ基板に加えるステップによって、各伸縮性コンポーネントの中心領域の少なくとも一部分が基板と物理的に接触しないように、中心領域が曲がるようになる。一態様では、力をエラストマ基板に加えるステップによって、各伸縮性コンポーネントの中心領域の少なくとも一部分が基板と物理的に接触しないように、中心領域が曲がるようになる。

【 0 0 3 5 】

[0035]ある実施形態では、伸縮性コンポーネントを作る方法のどれも、伸縮性コンポーネント又はエラストマ基板の受容表面上に、又は伸縮性コンポーネント上とエラストマ基板の受容表面上との両方に、接着部位のパターンを生成することをさらに含む。

【 0 0 3 6 】

[0036]他の実施形態では、方法又はデバイスのどれでも、複数のコンプライアント領域及び複数の剛性領域を持ったエラストマ基板を持っている。そのような基板は、剛性領域の剛性よりも小さな、コンプライアント領域の曲げ剛性を与え、さらに、随意に、伸縮性コンポーネントの各々の第1及び第2の端部が剛性領域の少なくとも1つに接着され、さらに伸縮性コンポーネントの各々の中心領域がコンプライアント領域の少なくとも1つに接着されている。この基板の型を使用することは、下の基板のコンプライアンスのパターンに基づいてコンポーネントの制御可能なバックリングを実現する能力を与える。

【 0 0 3 7 】

[0037]ある実施形態では、エラストマ基板に加えられる力は、機械的に与えられる。この実施形態の態様では、第1のレベルの歪み、第2のレベルの歪み、又はそれらの両方は、エラストマ基板を伸ばすか圧縮することによって、エラストマ基板を硬化することによって、又は、前記エラストマ基板の温度の上昇か降下又はエラストマ基板の熱膨張又は熱誘起収縮などの熱手段によって、生成される。

【 0 0 3 8 】

[0038]他の実施形態では、1つ又は複数のデバイスコンポーネントを前記エラストマ基板の前記受容表面に接着するステップは、第1のレベルから前記第1のレベルと異なる第2のレベルの歪みに基板の歪みのレベルの変化を引き起こす力をエラストマ基板に加えるステップの前に、行われる。代わりに、接着するステップは、第1のレベルから第1のレベルと異なる第2のレベルの歪みに基板の歪みのレベルの変化を引き起こす力をエラストマ基板に加えるステップの後で、行われる。

【 0 0 3 9 】

[0039]ある実施形態では、第1のレベルの歪み又は第2のレベルの歪みのどちらも、0に等しい。一態様では、デバイスコンポーネントのどれでもが相互接続又は電極を備える。

【 0 0 4 0 】

[0040]他の実施形態では、本発明は、デバイスコンポーネントとの電氣的接触を確立することができるバックル状コンポーネント又は相互接続を作るための様々な方法に関する。一態様では、接着部位のパターンが、エラストマ基板表面、コンポーネント又は相互接続、又はそれらの両方に付けられる。基板及び基板と接触したコンポーネント又は相互接続を歪ませるように力が加えられる。接着部位のパターンは、特定のコンポーネント又は相互接続位置と基板の間の接着を可能にする。基板の弛緩（力の除去による）と同時に、バックル状コンポーネント又は相互接続が生成される。予備歪みの大きさ、接着部位のパターン形成、ジオメトリ、及び間隔の1つ又は複数を変えることで、異なるバックル状又は波形ジオメトリを持ったコンポーネント又は相互接続が生成される。例えば、隣接したコンポーネント又は相互接続が異なる位置で基板に接着されるように接着部位の位置をジグザグに配置することで、「位相のずれた」相互接続ジオメトリが実現される。接着部位のパターン形成は、硬化可能光重合体をエラストマ基板表面に付けることによるなど、当技術分野で知られた任意の手段によっている。コンポーネント又は相互接続は、随意に、

10

20

30

40

50

コンポーネント又は相互接続の少なくとも一部分をエラストマ材料などの封入材料中に封じ込めることによって保護される。バックル状コンポーネント又は相互接続は、応用に適したどんなパターンでも持つことができる。ある実施形態では、パターンは、グリッド形態、花模様形態、ブリッジ形態、又はこれらの任意の組合せである。

#### 【0041】

[0041]本方法及びデバイスは、数十ナノメートルから約1ミリメートルに及ぶ厚さ、又は約300nmを超える厚さなどの任意の寸法のコンポーネントを持つことができる。一態様では、バックル状コンポーネントは、基板からの相互接続の最大垂直方向変位に対応する振幅を持ち、この振幅は、100nmから1mmの範囲から選ばれる。長さと幅を持つコンポーネントリボンでは、幅、振幅、又は幅及び振幅は、随意に、相互接続の長さに沿って変化する。振幅に影響を及ぼす1つの要因は、コンポーネント接着より前に、又はコンポーネント接着後に、エラストマ基板に加えられた歪みである。一般に、歪みが大きいほど、振幅が大きい。ある実施形態では、加えられる力によって、エラストマ基板に歪みが生じ、この歪みは、20%から100%の範囲から選ばれる。

#### 【0042】

[0042]ある実施形態では、コンポーネントはデバイスコンポーネントに電気的に接続された相互接続である。本明細書で与えられるシステム及びプロセスのどれでも、随意に、コンポーネントの破砕なしに、約100%まで伸張することができ、約50%まで圧縮することができ、又は5mm程度の曲率半径で曲げることができる基板を可能にする。コンポーネントは、金属、GaAs又はSiを含んだ半導体、絶縁体、圧電性物質、強誘電体、磁気歪材料、電気歪材料、超伝導体、強磁性材料、熱電材料などの任意の適切な材料から作られる。ある実施形態では、本方法は、スタンプなどのエラストマ基板からバックル状コンポーネントを、例えば湾曲デバイス基板のようなデバイス基板に転写印刷することを可能にする。

#### 【0043】

[0043]エラストマ基板に力又は歪みを加えることによってポップアップ又はバックル状コンポーネントを生成する代わりに、波形表面などのレリーフ特徴を持っている受容表面などの受容表面にコンポーネント材料を付けることによって、伸縮性且つ湾曲性相互接続を作ることができる。

#### 【0044】

[0044]ある実施形態では、伸縮性且つ湾曲性コンポーネントを作るために、凹部特徴を部分的に満たすように重合体をスピンコーティングするなどして、表面に波形特徴の付いた基板が滑らかにされる。部分的な充填で、滑らかな波形基板が生成される。次に、金属特徴を含むがこれに限定されないコンポーネントが、滑らかな波形基板上に、望み通りに堆積されパターン形成される。受容表面基板上のコンポーネントは、後で、コンポーネントで少なくとも部分的に覆われた基板に押し付けて重合体スタンプを成形するために利用することができる。コンポーネントは、重合体スタンプを取り除くことによって基板から重合体基板に転写されて、伸縮性且つ湾曲性コンポーネントになる。ある実施形態では、コンポーネントと基板のインターフェースは、Au/Su-8エポキシフォトレジストである。コンポーネントは、層状金属、例えばAu/Alであってもよい。基板も同様に層状、例えばSu-8の層を支持するガラス層であってよく、金属と基板の間の実際のインターフェースはAu/Su-8である。

#### 【0045】

[0045]スタンプ表面上に、ポップアップ相互接続などのポップアップコンポーネントを作る代替方法は、湾曲基板表面を平らにし、この平らな表面にコンポーネントを接触させ、それから、基板表面が弛緩して元の湾曲ジオメトリに戻ることを可能にするようにすることに依拠している。ある実施形態では、さらに、この方法は、本明細書で開示されるように、接触より前に、接着部位の空間的パターン形成を行う。この実施形態では、この方法は、相互接続及びデバイスコンポーネントを第2の対応する湾曲基板表面に転写するのに特に適している。一態様では、エラストマスタンプが取り除かれた後でも、接着剤又は接着

剤先駆物質などの接着手段は、相互接続システムの第2の基板への転写を可能にするのに十分な接着を、第2の湾曲基板と第1の湾曲基板上の相互接続システムとの間に引き起こす。

【0046】

[0046]一態様では、本発明の方法及びデバイスのどれでも、約40%までの歪みに対して直線弾性応答を持つPDMSのスタンプ又はエラストマ基板を持っている。本発明の相互接続は、随意に、伸縮性電極、伸縮性受動マトリックスLEDディスプレイ、又は光検出器アレイの部分である。ある実施形態では、本発明は、本発明の方法によって作られたどれか1つ又は複数の相互接続を持った伸縮性電子デバイスであり、ここで、電子デバイスは、伸縮性又は湾曲性の電極、受動マトリックスLED、太陽電池、光コレクタアレイ、バイオセンサ、化学センサ、フォトダイオードアレイ、又は半導体アレイである。一態様では、バックル状相互接続に電氣的に接続されたデバイスコンポーネントは、薄膜、センサ、回路要素、制御要素、マイクロプロセッサ、トランスデューサ、又はこれらの組合せである。一態様では、相互接続は、相互接続の一端をデバイスコンポーネントに電氣的に接続することによってアクセスされる。

10

【0047】

[0047]ある実施形態では、本発明は、波形半導体ナノメンブレンなどの波形ナノメンブレンを持っている方法及び構造に関する。そのような波形ナノメンブレンは、可撓性をデバイスコンポーネント自体に組み込むことを容易にする(デバイスコンポーネントに接続する相互接続の可撓性とは異なり)。一態様では、本発明は、第1の基板から第2の変形された基板に半導体ナノメンブレン材料を転写して二軸伸縮性半導体メンブレンを作る方法であり、転写後、変形された基板は、弛緩して元の静止形態に戻ることができる。一態様では、半導体材料の厚さは、約40nmから600nmの範囲内である。2次元変形力を緩めることによって、2次元波形構造を持ったナノメンブレンが生成される。一態様では、変形力は、可撓性基板の温度を変えることによって生成される。

20

【0048】

[0048]ある実施形態では、伸縮性且つ湾曲性デバイスを作る方法が提供され、この方法は、レリーフ特徴の付いた受容表面を持つ基板を設けること、受容表面を少なくとも部分的に共形的にコーティングするように重合体をスピンコーティングすることによってレリーフ特徴を滑らかにすること、スピンコーティングされた基板に押し付けて重合体スタンプを成形すること、レリーフ特徴を持つ重合体スタンプを露出させるように基板から重合体スタンプを取り除くこと、レリーフ特徴を持つ重合体スタンプ表面上にデバイスコンポーネントを堆積させることを含み、それによって、伸縮性且つ湾曲性デバイス用の伸縮性且つ湾曲性コンポーネントを作る。一態様では、レリーフ特徴は波形である。

30

【0049】

[0049]ある実施形態では、コンポーネントは金属を含み、この金属は、電着によって、又は、シャドウマスクを設け、シャドウマスクを波形表面と接触させ、さらに、波形表面上に金属の対応するパターンを生成するようにシャドウマスクを通して金属を蒸着することによって、堆積される。波形特徴を持つ基板は、Si(100)の異方性エッチングによって、又はSu-8をエンボス加工することによって随意に作られる。波形表面は、随意に、50nm~1mmから選ばれた範囲を持っている波長、100nm~1mmから選ばれた範囲を持っている振幅を持ち、破碎なしに100%まで伸張することができる。随意に、コンポーネントはデバイス基板に転写される。一態様では、デバイスコンポーネントは相互接続を備え、本方法は、さらに、追加のデバイスコンポーネントを設けること、及び相互接続の一端と追加のデバイスコンポーネントの間に電氣的接触を確立することを含む。

40

【0050】

[0050]他の態様では、本発明は、材料レベルの異種集積化技術及び/又はデバイスレベルの異種集積化技術によってデバイスを作る方法を提供する。デバイスを作るための本発明の方法は、(i)基板の受容表面によって支持された1つ又は複数のデバイスコンポー

50

メントが予めパターン形成されている基板を設けるステップと、( i i ) 基板の受容表面又はその上に形成された１つ又は複数の構造上に印刷可能半導体要素を接触印刷することによって、複数の印刷可能半導体要素を基板上に組み立てるステップと、を含み、印刷可能半導体要素の少なくとも一部分は、基板で支持された１つ又は複数のデバイスコンポーネントと、又は両方と電気的に接触した状態で空間的に整列されるように位置付けされる。ある実施形態では、印刷可能半導体要素各々は、約１００ナノメートルから約１０００ミクロンの範囲から選ばれた長さ、約１００ナノメートルから約１０００ミクロンの範囲から選ばれた幅、及び約１０ナノメートルから約１０００ミクロンの範囲から選ばれた厚さを持つ一体の無機半導体構造を備える。

【 ０ ０ ５ １ 】

[0051]他の態様では、本発明は、材料レベルの異種集積化技術及び／又はデバイスレベルの異種集積化技術によって多層デバイス構造を作る方法を提供する。デバイスを作るための本発明の方法は、( i ) 基板の受容表面によって支持された１つ又は複数のデバイスコンポーネントが予めパターン形成されている基板を設けるステップと、( i i ) 基板の受容表面又はその上に設けられた１つ又は複数の構造上に印刷可能半導体要素を接触印刷することによって、基板上に第１の組の印刷可能半導体要素を組み立て、それによって第１のデバイス層を生成するステップと、( i i i ) 第１の組の印刷可能半導体要素上に中間層を設けるステップであって、中間層が受容表面を持つステップと、( i v ) 中間層の受容表面又はその上に設けられた１つ又は複数の構造上に印刷可能半導体要素を接触印刷することによって第２の組の印刷可能半導体要素を中間層上に組み立て、それによって、第２のデバイス層を生成するステップと、を含む。ある実施形態では、第１のデバイス層の印刷可能半導体要素の少なくとも一部分は、第２のデバイス層の印刷可能半導体要素の少なくとも一部分と、又は両方と電気的に接触した状態で空間的に整列される。本発明のこの態様の特定の方法は、第１のデバイス層の印刷可能半導体要素の少なくとも一部分と第２のデバイス層の印刷可能半導体要素の少なくとも一部分との間に電気的接触を確立するステップをさらに含む。

【 ０ ０ ５ ２ 】

[0052]本方法において、印刷可能半導体要素を組み立て、組織化し、及び／又は集積化するための有用な接触印刷方法には、乾燥転写接触印刷、微細接触又はナノ接触印刷、超小型転写又はナノ転写印刷及び自己組立て支援印刷がある。接触印刷の使用は、複数の印刷可能半導体を互いに選ばれた向き及び位置で組み立て、集積化することを可能にするので、本発明において有益である。本発明において、接触印刷は、また、半導体（例えば、無機半導体、単結晶半導体、有機半導体、カーボンナノ材料など）、誘電体及び導体を含めて様々な種類の材料及び構造の効果的な転写、組立て及び集積化を可能にする。本発明の接触印刷方法は、随意に、デバイス基板上に予めパターン形成された１つ又は複数のデバイスコンポーネントに対して予め選ばれた位置及び空間的な向きで、印刷可能半導体要素の高精度位置合せ転写及び組立てを行う。接触印刷は、また、ガラス、セラミック及び金属のような従来の剛性又は半剛性基板、及び可撓性基板、湾曲性基板、成形可能基板、適合性基板及び／又は伸縮性基板などの特定の応用にとって魅力的な物理的及び機械的特性を持つ基板を含めて、広い範囲の基板の型と両立する。印刷可能半導体構造の接触印刷組立ては、例えば、低温処理（例えば、２９８Ｋ以下）と両立する。この特性によって、本光学システムは、重合体及びプラスチック基板などの高温で分解するか劣化するものを含めてある範囲の基板材料を使用して実現することができるようになる。デバイス要素の接触印刷転写、組立て及び集積化は、また、ロール焼付け及びフレキシ印刷方法及びシステムなどの低コスト高処理量の印刷技術及びシステムによって実現することができるので、有益である。

【 ０ ０ ５ ３ 】

[0053]デバイスを作る本方法の特定の実施形態では、印刷可能半導体要素の少なくとも一部分が、異種半導体要素を備える。ある範囲の異種半導体要素が本発明で有用である。ある実施形態、又は例において、異種半導体要素は、無機半導体構造を、この無機半導体

10

20

30

40

50

構造と異なる組成を持つ無機半導体、この無機半導体構造と異なるドーピングを持つ無機半導体、カーボンナノ材料又はその膜、有機半導体、誘電体材料、及び導体から成るグループから選ばれた材料を含む1つ又は複数の構造と組み合わせて、備える。ある実施形態では、例えば、異種半導体要素は、単結晶シリコン、Si、Ge、SiC、AlP、AlAs、AlSb、GaN、GaP、GaAs、GaSb、InP、InAs、GaSb、InP、InAs、InSb、ZnO、ZnSe、ZnTe、CdS、CdSe、ZnSe、ZnTe、CdS、CdSe、CdTe、HgS、PbS、PbSe、PbTe、AlGaAs、AlInAs、AlInP、GaAsP、GaInAs、GaInP、AlGaAsSb、AlGaInP、SiGe、及びGaInAsPから成るグループから選ばれた2つの異なる半導体材料の組合せを含む。ある実施形態では、例えば、異種半導体要素は、誘電体材料、導体又は誘電体材料と導体の両方と組み合わせて無機半導体構造を備える。

10

#### 【0054】

[0054] 有用な異種半導体要素は、また、印刷可能デバイスコンポーネント及び印刷可能デバイスを含む。ある実施形態では、例えば、印刷可能半導体要素は、電子デバイス、電子デバイスのアレイ、光学デバイス、電気光学デバイス、超小型流体デバイス、超小型電気機械システム、ナノ電気機械システム、センサ、集積回路、マイクロプロセッサ及び記憶デバイスから成るグループから選ばれたデバイスの1つ又は複数の印刷可能コンポーネントを備える。

#### 【0055】

20

[0055] 特定の方法では、異種半導体要素の少なくとも一部分は、ダイオード、トランジスタ、光起電力セル、発光ダイオード、レーザ、P-N接合、薄膜トランジスタ、高電子移動度トランジスタ、フォトダイオード、金属-酸化物-半導体電界効果トランジスタ、金属-半導体電界効果トランジスタ、光検出器、論理ゲートデバイス、及び垂直空洞表面発光レーザから成るグループから選ばれた1つ又は複数の印刷可能半導体デバイスを備える。ある実施形態では、例えば、印刷可能半導体デバイスが、基板上に予めパターン形成された電極と電氣的に接触した状態で設けられるように、印刷可能半導体デバイスの少なくとも一部分が、接触印刷によって基板上に組み立てられる。

#### 【0056】

[0056] 本発明の方法は、デバイスコンポーネント構造、中間層構造及び/又は平坦化又は封入層などの印刷可能半導体要素を、基板又はその上に設けられた構造上に組み立てる複数の随意に繰り返すステップをさらに含むことができる。ある実施形態では、例えば、本発明の方法は、基板の受容表面上に設けられた半導体要素の上に、又は基板の受容表面上に設けられた半導体要素と追加の印刷可能半導体要素の間に設けられた1つ又は複数の中間構造の上に、追加の印刷可能半導体要素を接触印刷することによって、基板上に追加の印刷可能半導体要素を組み立て、それによって多層デバイス構造を生成するステップをさらに含む。

30

#### 【0057】

[0057] 本方法によって製作された多層デバイス構造は、1つ又は複数の中間層によって隔てられた複数のデバイス層を備えることができ、デバイス層が印刷可能半導体要素を備えている。いくつかの実施形態では、例えば、デバイス層は、1ミクロン以下の厚さを持ち、中間層が1.5ミクロン以下の厚さを持っている。いくつかの実施形態では、この態様の方法は、異なるデバイス層に設けられた印刷可能半導体間に電氣的接触を確立するステップをさらに含む。

40

#### 【0058】

[0058] この態様の特定の方法は、(i) 基板の受容表面又はその上に設けられた1つ又は複数の構造上に印刷された印刷可能半導体要素の上に中間層を設けるステップと、(ii) この中間層の受容表面上に印刷可能半導体要素を接触印刷することによって、追加の印刷可能半導体要素を組み立てるステップと、をさらに含む。ある実施形態では、例えば、中間層の受容表面上に設けられた追加の印刷可能半導体要素の少なくとも一部分は、基

50

板の受容表面上に設けられた印刷可能半導体要素と、又は両方と電氣的に接触した状態で空間的に整列されるように、位置付けされる。この態様の方法は、( i ) 中間層に 1 つ又は複数の開口をパターン形成し、それによって、基板の受容表面又はその上に設けられた 1 つ又は複数の構造上に設けられた印刷可能半導体要素の 1 つ又は複数の領域を露出させるステップと、( i i ) 基板の受容表面又はその上に設けられた 1 つ又は複数の構造上に設けられた印刷可能半導体要素と中間層の受容表面上に設けられた半導体要素との間の電氣的接触を中間層の開口を通して確立するステップと、をさらに随意に含むことができる。

#### 【 0 0 5 9 】

[0059]本発明の方法は、いくつかの随意的処理ステップを含むことができる。本発明の方法は、受容表面上に接着剤層を設けるステップをさらに含み、印刷可能半導体要素が接着剤層上に印刷される。本発明の方法は、基板の受容表面又はその上に設けられた 1 つ又は複数の構造上に印刷された印刷可能半導体要素上に封入層又は平坦化層を設けるステップをさらに含む。本発明の方法は、基板の受容表面に、又は、基板の受容表面又はその上に設けられた 1 つ又は複数の構造上に印刷された 1 つ又は複数の印刷可能半導体要素に、1 つ又は複数の薄膜の伝導材料のパターンを堆積方法によって付けるステップをさらに含む。本発明の方法は、可撓性基板；重合体基板、プラスチック基板、伸縮性基板；剛性基板；半導体ウェーハ及び成形された基板を含みこれらに限定されないある範囲の基板に応用することができる。

#### 【 0 0 6 0 】

[0060]本発明は、また、本方法を使用して作られたデバイス及びシステムを含む。本発明のデバイス及びシステムには、電子デバイス、光学デバイス、電気光学デバイス、超小型流体デバイス、超小型電気機械システム、ナノ電気機械システム、センサ、集積回路、マイクロプロセッサ及び記憶デバイスがあるがこれらに限定されない。

#### 【 0 0 6 1 】

[0061]他の実施形態では、本発明は、2次元の伸縮性且つ湾曲性デバイスである。この態様では、デバイスは、接触表面を持つ基板を備え、コンポーネントは基板の接触表面の少なくとも一部分に接着され、このコンポーネントは少なくとも 1 つのレリーフ特徴領域及び少なくとも 1 つの実質的に平らな領域を持ち、このレリーフ特徴領域は、基板から分離された部分を持ち、さらに実質的に平らな領域は基板に少なくとも部分的に接着されている。一態様では、少なくとも 1 つのレリーフ特徴領域は、基板の接触表面と接触した複数の接触領域を持つ波形パターンなどの 2 次元パターンのレリーフ特徴を基板上に持っている。

#### 【 0 0 6 2 】

[0062]基板へのコンポーネントの接着を容易にするために、コンポーネント受容表面又は基板受容表面のどれか 1 つ又は両方は、活性化領域のパターンなどの活性化領域を持つことができる。「活性化領域」は、前記基板接触表面又は前記コンポーネント上の接着剤部位のパターンと、基板又はコンポーネントの物理的パラメータの選ばれたパターンと、前記パラメータは基板又はコンポーネントの厚さ、弾性率、温度、組成の 1 つ又は複数から選ばれ各々が空間的变化を持っているものであり、基板表面の化学的改質と、基板の接触表面上のコンポーネントの自由な縁部に隣接した領域と、のうちの 1 つ又は複数などを使って接着する手段及び/又はバックリングを生成する手段、を意味するように広く使用される。これらのパラメータの各々の共通のテーマは、これらのパラメータがコンポーネントと基板の間の接着を容易にするかコンポーネントの空間的に制御されたバックリングを生成するためのメカニズムを与えるかのどちらかである。例えば、実質的に平らな領域又はレリーフ特徴領域の部分を活性基板領域に位置付けすることで、コンポーネントは、伸縮性コンポーネントを生成するように制御可能にバックル状に曲げられることがある。

#### 【 0 0 6 3 】

[0063]本明細書で開示されたデバイス及び方法のどれでも、金属、半導体、絶縁体、圧

電性物質、強誘電体、磁気歪材料、電気歪材料、超伝導体、強磁性材料及び熱電気材料の1つ又は複数から成るグループから選ばれたコンポーネントを随意に持っている。本明細書で開示されたデバイス及び方法のどれも、随意に、電子デバイス、光学デバイス、光電子デバイス、機械デバイス、及び熱デバイスから成るグループから選ばれたデバイス用のものである。

【0064】

[0064]ある態様では、2次元伸縮性且つ湾曲性デバイスのどれでも、少なくとも2つのアイランドを電氣的に接続する相互接続レリーフ特徴などのデバイスコンポーネントを受け入れるアイランドを備える実質的に平らな領域を持っている。

【0065】

[0065]ある実施形態では、基板の接触表面又は受容表面のどれでも、平らであり、実質的に平らであり、レリーフ特徴を持ち、湾曲部分を持ち、波形部分を持ち、又はPDMS基板又は基板層などのエラストマである。

【図面の簡単な説明】

【0066】

【図1】波形又はバックル状伸縮性金属相互接続を作るための1つの方法を要約する図である。(A)は、流れ図の要約を示し、(B)は、流れ図のステップを示す。

【図2】バックリングを誘起するように歪みを緩めることが後に続く剛性基板からの回収によって、予備歪み伸縮性PDMSゴム基板上に形成された伸縮性波形/バックル状電気相互接続を示す写真である。

【図3】波形構造化エラストマ基板上に堆積させることによって波形伸縮性電極を製作する1つの方法を要約する図である。

【図4-1】滑らかな波形エラストマ基板を製作する1つの方法に關係する詳細を示す図である。Aは、流れ図の要約を示し、Bは、流れ図のステップを示す。

【図4-2】図4-1の続きの図である。

【図5】図3~4に略述された方法で生成された滑らかな波形PDMS基板の像を示す図である。示された相互接続は、22.6%の伸縮性が可能であり、厚さ約900nm(A1700nm/Au200nm)、約38ミクロンの波長及び約15.6ミクロンの振幅(ピークから谷までの距離)である金属相互接続を持っている。Bは、デバイスコンポーネントとの電氣的接触を確立する相互接続の一方の端部を示す図である。デバイスコンポーネントは、基板の平らな部分に位置付けされることがある。

【図6A】尖点のある市販のレンズアレイ(Edmund Opticsからの)を示す図である。

【図6B】滑らかな波形基板を作るために光硬化可能エポキシをスピンコーティングする。

【図6C】図6Bの基板にPDMSスタンプを押し付けて成形して、滑らかな特徴を持った波形エラストマスタンプを生成する。

【図7A】シャドウマスクを通して滑らかな波形エラストマ基板上に蒸着して堆積された伸縮性電極を示す図である。この電極は、引っ張り状態で約10%まで伸張している間も伝導性及び接続性を維持する。目盛りバーは約0.1mmである。エラストマ基板上の波形の断面を示す図である。

【図7B】波形エラストマ基板上に蒸着された電極を上から見た顕微鏡写真を示す図である。

【図7C】波形エラストマ基板上に蒸着された電極を上から見た顕微鏡写真を示す図である。焦点面は波形レリーフの谷にある。

【図8】伸縮性電極を使用して伸縮性受動マトリックスLEDディスプレイを製作するためのプロセスを示す模式図である。

【図9】波形電極を持った受動マトリックスLEDディスプレイの機械的伸縮性を示す図である。

【図10】球形湾曲のレンズ上に分布された無機フォトダイオードアレイを示す図である

10

20

30

40

50

。様々なレンズ形状及び角度が示されている。

【図 1 1】平面薄板が球形表面の周囲に巻きつけられるときの伸縮性の必要を示す図である。

【図 1 2】球形湾曲表面に適合することができる伸縮性バックル状半導体アレイを製作する 1 つの方式を要約する図である。

【図 1 3】単一接続グリッド形態 (A 及び B)、複数接続 (例えば、2) グリッド形態 (C)、及び花模様接続形態 (D) を持っているバックル状伸縮性シリコンアレイの光学顕微鏡像を示す図である。伸縮性相互接続は、フォトダイオード、光収集 / 検出デバイス、及び他のデバイスコンポーネントを、例えばコンタクトパッド領域に電氣的に接続することができる。これらのシステムは、湾曲表面に適合することができる。図 1 3 A ~ D に示された形態は、P D M S 基板に付いている。

10

【図 1 4 A】デバイスコンポーネントを支持し、湾曲表面に適合することができるグリッド形態のバックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $200\text{ }\mu\text{m}$  である。

【図 1 4 B】デバイスコンポーネントを支持し、湾曲表面に適合することができるグリッド形態のバックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $50\text{ }\mu\text{m}$  である。

【図 1 5 A】複数 (例えば、2) の相互接続によって互いに接続された隣接コンタクトパッドを持ったグリッド形態の、デバイスコンポーネントを支持し湾曲表面に適合することができる、バックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $200\text{ }\mu\text{m}$  である。

20

【図 1 5 B】複数 (例えば、2) の相互接続によって互いに接続された隣接コンタクトパッドを持ったグリッド形態の、デバイスコンポーネントを支持し湾曲表面に適合することができる、バックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $50\text{ }\mu\text{m}$  である。

【図 1 6 A】デバイスコンポーネントを支持し湾曲表面に適合することができる、花模様形態のバックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $200\text{ }\mu\text{m}$  である。

【図 1 6 B】デバイスコンポーネントを支持し湾曲表面に適合することができる、花模様形態のバックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $50\text{ }\mu\text{m}$  である。

30

【図 1 7 A】デバイスコンポーネントを支持し湾曲表面に適合することができる、ブリッジ形態のバックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $200\text{ }\mu\text{m}$  である。

【図 1 7 B】デバイスコンポーネントを支持し湾曲表面に適合することができる、ブリッジ形態のバックル状伸縮性シリコンアレイの電子顕微鏡像を示す図である。目盛りバーは  $50\text{ }\mu\text{m}$  である。

【図 1 8】P D M S 上の伸縮性バックル状シリコンアレイのグリッドアレイ形態のフォトダイオードを示す写真である。

【図 1 9】伸張及び弛緩中の伸縮性相互接続の可逆的な挙動を実証する図である。パネル 1 ではシステムは弛緩している。パネル 2、3 及び 4 では、システムは伸張矢印で示されるように伸びている。パネル 4 の最大伸張は約 10 % であり、伸張力の方向に整列された相互接続では、実質的に平らな相互接続となっている。パネル 5 ~ 8 ではシステムは緩められており、パネル 8 は、パネル 1 に示されるものと同等なジオメトリ及び形態を持っている。目盛りバーは  $0.2\text{ mm}$  である。

40

【図 2 0】平らな基板だけでなく湾曲した基板にも共形接触の可能な「バブルスタンプ」又は「バルーンスタンプ」デバイスを示す図である。

【図 2 1】球形湾曲表面と平らな表面の両方に適合することができる他のデバイスは、球形に成形された伸縮性スタンプである。このスタンプは、湾曲表面 (この例では、凹レンズ) に押し付けて成形され、それから取り除かれる。スタンプは、その表面を実質的に平

50



らにするように伸張され、その表面に相互接続を転写することができる。

【図 2 2】「バブル」又は「バルーン」スタンプに対する伸縮サイクル中の伸縮性バックル状シリコンアレイを示す図である。この例では、隣接したコンタクトパッド間の相互接続は、2つの波形相互接続（厚さ 290 nm の Si）を備える。伸張試験は、バブル膨張を使用して、多方向伸張を行う。一番右のパネルは、最大伸張を受けており、下の2つのパネルは、伸張力が取り除かれたとき、相互接続は弛緩して左上のパネルに示された元の予備伸張形態に戻ることを示す。

【図 2 3】接着剤（PDMS 又は SU-8）がコーティングされたガラスレンズ上にバルーンスタンプによって印刷されたシリコンを示す図である。

【図 2 4】半導体ナノリボンで 3D バックル状形状を巧みに作るための処理ステップを要約する図である。A は、UV O マスクを製作し、これを使用して PDMS 基板上に表面化学的性質をパターン形成することを示す図である。B は、バックル状 GaAs リボンを形成し、これを PDMS 中に埋め込むことを示す図である。C は、伸張及び圧縮に対するバックル状 GaAs リボンの応答を示す図である。D は、a 及び b の手順を使用して形成されたサンプルの SEM 像を示す図である。このサンプルを生成するために使用された予備歪みは 60% であり、 $W_{act} = 10 \mu m$ 、 $W_{in} = 400 \mu m$  である。

【図 2 5】(A)  $W_{act} = 10 \mu m$  及び  $W_{in} = 190 \mu m$  及び (B)  $W_{act} = 100 \mu m$  及び  $W_{in} = 100 \mu m$  の状態で 33.7% の予備歪みを使用して PDMS 基板上に形成されたバックルの側面プロファイルを示す図である。両方のサンプルは、PDMS からのリボンの分離による不活性化領域のバックルを示している。 $W_{act} = 100 \mu m$  では、小さなピークを持った正弦波が活性化領域だけに形成された。これら 2 つのサンプルの比較は、臨界値よりも小さな  $W_{act}$  を選ぶことで小さな波形構造の形成を避けることになることを示す。

【図 2 6】ミクロトーム化後に PDMS 中に埋め込まれたバックル状 GaAs リボンの側面像を示す図である。この像は、リボンと下の基板との間のギャップを PDMS が完全に満たしていることを示す。この場合のバックルは、60% の予備歪み及び  $W_{act} = 10 \mu m$  及び  $W_{in} = 300 \mu m$  の状態で形成される。これらのバックル状リボンの表面で形成された PDMS プリポリマは、65 のオープン中で 4 時間硬化される。

【図 2 7】バックル状 GaAs (A 及び D) 及び Si リボン (B、C) の側面プロファイルの光学顕微鏡写真を示す図である。A は、 $W_{act} = 10 \mu m$  及び  $W_{in} = 190 \mu m$  でパターン形成され、PDMS 上に形成された GaAs リボン構造を示す図であり、異なる予備歪み 11.3%、25.5%、33.7%、及び 56.0% (上から下へ) である。 $p_{re} = 33.7\%$  及び 56.0% の場合の点線は、数学的に予想される相互接続ジオメトリ形状である。B は、50% に予め歪まされた PDMS 基板上に形成され、 $W_{act} = 15 \mu m$  及び  $W_{in} : 350、300、250、250、300、$  及び  $350 \mu m$  (左から右へ) でパターン形成された Si リボン構造を示す図である。この像は、サンプルを 45° 傾けて撮られた。C は、50% に予め歪まされた PDMS 基板上に形成された Si リボン構造を示す図であり、接着部位 ( $W_{act} = 15 \mu m$  及び  $W_{in} = 250 \mu m$ ) の平行な線がリボンの長さに対して 30° の角度に向けられてパターン形成されている。この像は、サンプルを 75° の角度に傾けて撮られた。D は、60% に予め歪まされた PDMS 基板上に形成された GaAs リボン構造を示す図であり、 $W_{act} = 10 \mu m$  及び異なる  $W_{in} : 100、200、300、$  及び  $400 \mu m$  (上から下へ) になっている。

【図 2 8 A】PDMS 中に埋め込まれたバックル状 GaAs リボンの伸張及び圧縮を示す図である。引っ張り歪みの異なるレベル (正%) に伸張された単一バックル状リボンの像を示す図である。破砕は 50% 前後起こる。バックルは、60% の予備歪みであり、 $W_{act} = 10 \mu m$  及び  $W_{in} = 400 \mu m$  で形成された。

【図 2 8 B】圧縮歪みの異なるレベル (負%) に圧縮された単一バックル状リボンの像を示す図である。約 -15% よりも大きな圧縮歪みでは、小さな短周期の波形ジオメトリがバックルのピークに現れている。バックルは、60% の予備歪みであり、 $W_{act} = 10 \mu m$  及び  $W_{in} = 400 \mu m$  で形成された。

10

20

30

40

50

【図 28 C】圧縮歪みの異なるレベルに圧縮された単一バックル状リボンの像を示す図である。これらの場合、バックルは、60%の予備歪みであり、 $W_{act} = 10 \mu m$  及び  $W_{in} = 300 \mu m$  で形成された。図 28 A ~ C の各パネルの赤線及び矢印は、同じリボンの同じ位置を示して、機械的な変形を強調している。差し込み図は、白いボックスで印が付けられた区画の拡大像を与え、高圧縮歪みにおけるクラックの形成を明確に示している。伸張又は圧縮の程度に対応する数字は、 $| (L_{projected}^{max} - L_{projected}^0) / L_{projected}^0 | * 100\%$  に従って計算された。

【図 29】バックル状 GaAs リボンアレイの 2 つの層を持ったサンプルの写真を示す図である。この構造は、層ごとの方式で製作された。GaAs リボンの第 1 の層 (60%の予備歪み及び  $W_{act} = 10 \mu m$  及び  $W_{in} = 400 \mu m$  で画定されたバックル状ジオメトリ) は、PDMS 中に埋め込まれている。バックル状リボンの第 2 の層は、50%の予備歪みを使用して  $W_{act} = 10 \mu m$  及び  $W_{in} = 300 \mu m$  で、この基板の表面に形成されている。

【図 30】PDMS のマトリックスの表面上のバックル状リボンの曲がりを示す図である。A ~ C は、(A) 凹面、(B) 平らな面、及び (C) 凸面の PDMS 上のバックル状 GaAs リボンの低倍率 (左上フレーム) 及び高倍率 (右フレーム) 光学顕微鏡像及び概略図 (左下フレーム) である。c の目盛りバーは、a 及び b に当てはまる。d は、曲げる前 (左) 及び後 (右) の PDMS 中に埋め込まれたバックル状リボンの像を示す図である。上及び下のフレームは、上及び下表面の湾曲をそれぞれ示す。右の像の目盛りバーは、左の像にも当てはまる。バックル状リボンは、60%の予備歪みで、 $W_{act} = 10 \mu m$  及び  $W_{in} = 400 \mu m$  で形成されている。

【図 31】伸縮性金属 - 半導体 - 金属光検出器 (MSM PD) の特性を示す図である。A は、ジオメトリ (上)、等価回路 (中)、及び伸張前及び伸張中のバックル状 PD の光学像 (下) の概略図である。B は、異なる出力強度の IR ランプで照らされたバックル状 PD から記録された電流 (I) - 電圧 (V) 曲線を示す図である。一定照度で照らされ、異なる程度に伸張 (C) 又は圧縮 (D) された PD の I - V 特性。

【図 32】半球形エラストマ転写「スタンプ」は、相互接続された Si CMOS 「小チップ」を従来のウェーハから取り上げ、次に、そのジオメトリを半球形の形に変形させることができる様子を示す図である。小チップ間の「ポップアップ」相互接続は、この平面 - 湾曲表面変形に関連した歪みを吸収する。

【図 33】半球形スタンプから整合半球形デバイス基板への相互接続 CMOS 小チップの転写を示す図である。光硬化可能接着剤層は、CMOS をデバイス基板に接着し、さらにまた、表面を平坦化する。

【図 34】半球形スタンプに適合する取付け具、アクチュエータ及び視覚システムを備えた印刷装置を示す図である。

【図 35】半球形スタンプ上の、「ポップアップ」リボン相互接続によって電氣的に接続された単結晶シリコンアイランドの圧縮可能アレイを示す図である。

【図 36】約 2 cm の曲率半径の半球形スタンプの表面上に「インク付け」された相互接続単結晶シリコンアイランドのアレイの光学像を示す図である。

【図 37】半球形スタンプに使用することができる様々なシリコンエラストマの応力 / 歪み曲線を示す図である。20%未満の歪みに対する直線的な純粋弾性応答が重要である。

【図 38】0.57 mm の最初に一樣な厚さを持った半球形スタンプにおける球形 - 平面変形の有限要素モデリングを示す図である。

【図 39】2 次元「波形」半導体ナノメンブレンをエラストマ支持物上に製作するステップを示す概略図である。

【図 40】(a ~ f) は、形成中の様々な段階におけるシリコンナノメンブレンの 2D 波形構造の光学顕微鏡写真を示す図である。差し込み図は、2 次元パワースペクトルを示す。(g) は、低倍率の、完全に展開された構造の像である。このサンプルでは、シリコンの厚さは、およそ  $4 \times 4 \text{ mm}^2$  の横寸法では  $100 \text{ nm}$  であり、基板は PDMS であり、

10

20

30

40

50

熱誘起予備歪みは3.8%である。(h)は、フレーム(a~f)に対応する短波長のグラフであり、(i)は、フレーム(g)の様々な点で評価された長波長のヒストグラムである。

【図41】P D M S上の2 D波形S i ナノメンブレンのA F M (a)及びS E M (b~d)像(傾き角度60°)を示す図である。シリコンの厚さは100nmであり、熱予備歪みは3.8%である。これらの像は、波形パターンの高い周期性、S iにエッチングされた穴の近くのS i及びP D M Sの縁部に見える密着によって証明されるようにS iとP D M Sの間の優れた接着、及び起伏構造の位置とこれらの穴の間に相関の無いことを強調している。

【図42】3.8%の熱予備歪みで形成された、P D M S上の様々な厚さ(55、100、260、320nm)の2 D波形S i ナノメンブレンの光学顕微鏡写真(a)及び短波長及び振幅のS i厚さへの依存性(b)を示す図である。

【図43】(a)は、3つの異なる向きに加えられた異なる一軸歪みを受ける2 D波形S i ナノメンブレンの光学顕微鏡写真を示す図である。これらのサンプルは、3.8%の熱予備歪みで形成された、P D M S上の100nmの厚さのS iメンブレンから成る。これらの像は、伸張前の弛緩状態(上のフレーム)、伸張後の弛緩状態(下のフレーム)、及び1.8%(中、上のフレーム)及び3.8%(下、中のフレーム)の一軸に加えられた引っ張り歪みで集められた。(b)は、3つの異なる方向に加えられた歪みへの短波長の依存性を示す図である。

【図44】2 D波形S i ナノメンブレンの異なる領域のA F M像を示す図であり、メンブレンの縁に近い領域(上フレーム)、この縁部分から僅に取り除かれた領域(中フレーム)、及びメンブレンの中心近くの領域(下フレーム)の1 D波形ジオメトリ特性を示している。このサンプルは、3.8%の熱予備歪みで形成された、P D M S上の100nmの厚さのS iメンブレンから成った。

【図45】1000μmの長さ及び100、200、500、及び1000μmの幅を持った2 D波形S i ナノメンブレンの光学顕微鏡写真を示す図である。これらのメンブレン全ては100nmの厚さを持ち、2.3%(a)及び4.8%(b)の熱予備歪みを持った同じP D M S基板上に形成された。(c)は、同様なメンブレンについて、縁効果長の予備歪みへの依存性を示す。

【図46】異なる形:(a)円、(b)楕円、(c)六角形、及び(d)三角形の2 D波形S i ナノメンブレンの光学顕微鏡写真を示す図である。これらのメンブレン全ては100nmの厚さを持ち、4.8%の熱予備歪みを持ったP D M S上に形成された。

【図47】縁効果を利用して、平らなアイランドの相互接続アレイで2 D伸縮性を与えるように設計された形を持ったS i ナノメンブレンの波形構造の光学顕微鏡写真を示す図である。ここで図示された両方の場合に、S iは厚さ100nmであり、正方形は100×100μmであり、リボン接続は30×150μmの線である。予備歪みは2.3%(a、e)及び15%(c、g)である。(a、c、e、g)のリボン及び正方形を示す選ばれた領域のS E M像(75°の傾き角度)は、(b、d、f、h)にそれぞれ示されている。高倍率S E M像の差し込み図は、b及びdの起伏の隆起領域を示す。

【図48】P D M S基板の起伏上の2 D波形S i ナノメンブレン(厚さ100nm、4×5mm<sup>2</sup>、及び熱予備歪み3.8%)のサンプル(上のフレーム)の写真、及び(i)縁部の1 D起伏、(i i)内部領域のヘリンボン起伏、及び(i i i)中心部の無秩序ヘリンボン起伏を示す図である。目盛りバーは50μmである。

【図49】ヘリンボン起伏構造の特徴的な長さを示す概略図である。

【図50】ヘリンボン及び1 D起伏に加えられた熱予備歪みの関数としてS i歪みを示す図である。S i歪みは、 $s_i = (L - \quad) / \quad$ によって実験的に測定された。ここで、L及び $\quad$ は、A F M表面プロファイルの表面及び水平距離である。

【図51】伸縮試験(およそ $s_t = 4.0\%$ )のサイクル後のヘリンボン起伏の光学顕微鏡像を示す図である。試験サンプルは、厚さ100nmのS iメンブレン及び3.8%の二軸熱予備歪みで準備された。ヘリンボン起伏は、メンブレンのクラックから生じた

10

20

30

40

50

いくつかの欠陥を除いて、15回までの伸縮試験のサイクルの後で元のものと全く同じような構造を持つように回復された。

【図52】一軸引っ張り歪みを加えることによるヘリンボン起伏の「広がり」を示す概略図である。圧縮歪み  $\epsilon_p$  は、引っ張り歪み  $\epsilon_t$  に対するポアソン効果によっている。

【図53】二軸伸縮試験としての加熱冷却プロセス中におけるヘリンボン起伏のモルフォロジ変化の光学顕微鏡像を示す図である。試験サンプルは、厚さ100nmのSiメンブレ及び2.9%の二軸熱予備歪みで準備された。

【図54】構造化波形マスタ上への堆積に続いて、そのマスタでスタンプを成形し、スタンプを硬化し、それによって、緩めと同時に電極をマスタに転写することを使った、波形伸縮性電極の製作の1つの方法を要約する図である。

【図55】図54の方法と組み合わされた図4の方法によって準備された波形PDMS上の伸縮性金属電極(Au、厚さ300nm)の像を示す図である。下のパネルは、加えられた引っ張り歪み(30%まで)の関数としての伸縮性波形金属電極の測定電気抵抗のデータのグラフである。

【図56】可撓性、伸縮性ILEDストリップランプを作るための本方法の応用の例を示す図である。(A)は、大きな曲げの可能なデバイスを示す光学顕微鏡写真であり、この例では曲げ半径は0.85cmである。(B)は、波形PDMS基板上の伸縮性金属を示す断面図(上のパネル、目盛りバー40 $\mu$ m)及び上面図(下のパネル、目盛りバー30mm)である。金属は、物理的特性の顕著な劣化なしに約30%伸張することができる。(C)は、PDMS(Bに示される)上の正弦波形金属相互接続の波長(正方形、左の軸)及び振幅(円、右の軸)に及ぼす局部歪みの影響を示すグラフである。歪みが大きくなるにつれて、金属の波長の対応する増加及び振幅の対応する減少がある。

【図57】異種3次元エレクトロニクスに対する、印刷された半導体ナノ材料をベースにした取組み方法を示す概略図である。このプロセスは、ソース基板に別々に形成されたナノチューブ、ナノワイヤ、ナノリボン又は他の活性ナノ材料の収集物を共通デバイス基板に繰り返し転写印刷して、極薄多層積重ねジオメトリの相互接続電子回路を生成することを含む。

【図58】(A)は、印刷されたシリコンナノリボンを半導体として使用する単結晶シリコン金属酸化物電界効果トランジスタ(MOSFET)のアレイの3次元多層積重ねの光学顕微鏡写真を示す図である。この像の下(1stと表示されている)、中(2ndと表示されている)及び上(3rdと表示されている)の部分は、デバイスの1層、2層及び3層の領域にそれぞれ対応する。(B)は、概略断面図(上)及び斜視図(下)である。S、D、及びGは、ソース、ドレイン及びゲート電極をそれぞれ指示する(全て金色で示されている)。淡い青色及び暗青色領域は、シリコンリボンのドーピングされた領域及びドーピングされない領域に対応する。紫色の層はSiO<sub>2</sub>ゲート誘電体である。(C)は、(A)及び(B)に示されたものと同様なデバイス基板について共焦点顕微鏡によって集められた3次元像(左のフレーム:上面図;右のフレーム:斜視図)を示す図である。それらの層は、見やすくするためにカラー化されている(金色:一番上の層;赤色:中間の層;青色:下の層、シリコン:灰色)。(D)は、それらの層の各々のSi MOSFETの電流-電圧特性を示す図であり、優れた性能(470 $\pm$ 30cm<sup>2</sup>/Vsの移動度)及び特性の良好な均一性を示している。チャンネル長及び幅は、それぞれ19及び200 $\mu$ mである。

【図59】(A)は、3層積重ねの中にGaNナノリボンHEMT、SiナノリボンMOSFET及びSWNTネットワークTFETを含んだ3次元異種集積化電子デバイスの光学顕微鏡写真を示す図である。(B)は、共焦点顕微鏡によって集められた3次元像を示す図である。それらの層は、見やすくするためにカラー化されている(金色:一番上の層、Si MOSFET;赤色:中間の層、SWNT TFET;青色:下の層)。(C)は、第1の層のGaNデバイス(それぞれ20、170及び5 $\mu$ mのチャンネル長、幅及びゲート幅)、第2の層のSWNTデバイス(それぞれ50及び200 $\mu$ mのチャンネル長及び幅)、及び第3の層のSiデバイス(それぞれ19及び200 $\mu$ mのチャンネル長及び幅)の

10

20

30

40

50

電気的特性を示す図である。(D)は、各層のデバイスの正規化トランスコンダクタンス ( $g_m/g_{om}$ ) をプラスチック基板の曲げ半径(左)の関数として示す図である(黒色正方形: Si MOSFET; 赤色円: SWNT TFT; 緑色三角形: GaN HEMT)。曲げられたシステム及びプロービング装置の像(右)。

【図60】(A)は、ポリイミド基板上の3DシリコンNMOSインバータの印刷アレイの像を示す図である。インバータは、電気的なビア構造によって相互接続された、2つの異なるレベルのMOSFET(4  $\mu m$ のチャネル長、6.7のロード対ドライバ幅比、及び200  $\mu m$ のドライバ幅)から成る。右上の像は、左のフレームに赤いボックスで示された領域の拡大図を示す。右下のグラフは、一般的なインバータの伝達特性を示す。(B)は、pチャネルSWNT TFT(それぞれ30及び200  $\mu m$ のチャネル長及び幅)及びnチャネルSi MOSFET(それぞれ75及び50  $\mu m$ のチャネル長及び幅)を使用する印刷された相補形インバータの伝達特性を示す図である。差し込み図は、インバータの光学顕微鏡写真(左)及び回路図(右)を示す。(C)は、850 nmの赤外光源を用いた暗から11  $\mu W$ までの異なるレベルの照度での、Si MOSFET(それぞれ9及び200  $\mu m$ のチャネル長及び幅)と共に集積化されたGaAs MSM(それぞれ10及び100  $\mu m$ のチャネル長及び幅)の電流-電圧応答を示す図である。差し込み図は光学像及び回路図を示す。

【図61】約1  $\mu m$ の範囲内に位置合せすることが可能な、転写印刷用の自動化ステージの像を示す図である。

【図62】(A)は、ポリイミド基板上のSi MOSFET及びGaN HEMTの3次元異種集積化アレイの光学顕微鏡写真を示す図である。右の差し込み図は、断面概略図を示す。電極(金色)、SiO<sub>2</sub>(PEO; 紫色)、Si(淡い青色: ドープされていない; 暗青色: ドープされている)、GaN(暗緑色: オーム性コンタクト; 淡い緑色: チャネル)、ポリイミド(PI; 茶色)及びポリウレタン(PU; 黄褐色)が全て示されている。(B)は、一般的なSi MOSFET(それぞれ19及び200  $\mu m$ のチャネル長及び幅)及びGaN HEMT(それぞれ20、170  $\mu m$ 及び5  $\mu m$ のチャネル長、幅及びゲート幅)の電流-電圧特性を示す図である。左のフレームのSi及びGaNのデータは、 $V_{dd} = 0.1 V$ 及び $V_{dd} = 2 V$ でそれぞれ測定された。

【図63】(A)は、ポリイミド基板上のSi MOSFET及びSWNT TFTの3次元異種集積化アレイの光学顕微鏡写真を示す図である。右の差し込み図は、断面概略図を示す。電極(金色)、エポキシ(シアン)、SiO<sub>2</sub>(PEO; 紫色)、Si(淡い青色: ドープされていない; 暗青色: ドープされている)、SWNT(灰色)、ポリイミド(PI; 茶色)、及び硬化されたポリイミド(黄褐色)が全て示されている。(B)は、一般的なSWNT TFT(それぞれ75  $\mu m$ 及び200  $\mu m$ のチャネル長及び幅)及び一般的なSi MOSFET(それぞれ19  $\mu m$ 及び200  $\mu m$ のゲート長及びチャネル幅)の電流-電圧特性を示す図である。左のフレームのSWNT及びSiのデータは、 $V_{dd} = -0.5 V$ 及び $V_{dd} = 0.1 V$ でそれぞれ測定された。

【図64】(A)は、ポリイミド基板上のSi MOSFET、SWNT TFT及びGaN HEMTの3次元異種集積化アレイを示す断面概略図である。(B)は、Si MOSFET(チャネル幅=200  $\mu m$ 、黒色の線: チャネル長=9  $\mu m$ 、赤色: 14  $\mu m$ 、緑色: 19  $\mu m$ 、青色: 24  $\mu m$ )のいくつかの伝達特性、実効移動度及びオン/オフ比を示す図である。(C)は、SWNT TFT(チャネル幅=200  $\mu m$ 、黒色の線: チャネル長=25  $\mu m$ 、赤色: 50  $\mu m$ 、緑色: 75  $\mu m$ 、青色: 100  $\mu m$ )のいくつかの伝達特性、実効移動度及びオン/オフ比を示す図である。(D)は、GaN HEMT(それぞれ20  $\mu m$ 、170  $\mu m$ 及び5  $\mu m$ のチャネル長、幅及びゲート幅)の伝達特性、トランスコンダクタンス及びオン/オフ比を示す図である。

【図65】(A)は、シリコンウェーハ基板に作られたSWNT-Si CMOSインバータの断面の概略構造を示す図である。(B)は、CMOSインバータを形成するnチャネルSi MOSFET及びpチャネルSWNT TFTの伝達及びI-V特性を示す図である。(C)は、インバータの計算された伝達特性及びSi及びSWNTトランジスタ

10

20

30

40

50

の I - V 特性を示す図である。

【図 6 6】(A) は、ポリイミド基板上に作られた GaAs MSM - Si MOSFET IR 検出器の断面の概略構造及び回路図を示す図である。(B) は、GaAs MSM IR 検出器 ( $L = 10 \mu\text{m}$ 、 $W = 100 \mu\text{m}$ ) の電流 - 電圧特性及び 3 V 供給での Si MOSFET ( $L = 9 \mu\text{m}$ 、 $W = 200 \mu\text{m}$ ) の伝達及び I - V 特性を示す図である。(C) は、GaAs MSM の計算された I V 特性及び 3 V 供給での、Si MOSFET と共に集積化された GaAs MSM の I - V 応答を示す図である。

【図 6 7】変形可能な基板に部分的に付着された光学微細構造の制御されたバックリングによって生成された光学デバイス (導波路アレイ) を模式的に示す図である。

【図 6 8】変形可能な基板に部分的に付着された伝導性微細構造の制御されたバックリングによって生成された機械デバイス (例えば、加速度計 / 圧力センサ) を模式的に示す図である。

【図 6 9】変形可能な基板に部分的に付着された熱抵抗微細構造の制御されたバックリングによって生成された熱デバイス (超小型ポロメータ) を模式的に示す図である。

【発明の詳細な説明】

【0067】

[00135]「伸縮性」は、材料、構造、デバイス又はデバイスコンポーネントの破砕することなしに歪むことができる能力を意味する。例示の実施形態では、伸縮性材料、構造、デバイス又はデバイスコンポーネントは、破砕することなしに約 0.5% よりも大きな歪みを、いくつかの応用では好ましくは破砕することなしに約 1% よりも大きな歪みを、いくつかの応用ではいっそう好ましくは破砕することなしに約 3% よりも大きな歪みを受けることができる。

【0068】

[00136]「コンポーネント」は、デバイスで使用される材料又は個々のコンポーネントを意味するように広く使用される。「相互接続」は、コンポーネントの 1 つの例であり、コンポーネントとの電気接続又はコンポーネント間の電気接続を確立することができる電気伝導性材料を意味する。特に、相互接続は、離れている及び / 又は互いに相対的に動くことができるコンポーネント間に電氣的接触を確立することができる。望ましいデバイス仕様、動作及び応用に依存して、相互接続は適切な材料から作られる。高伝導性が要求される応用では、銅、銀、金、アルミニウム及び同様なもの、合金を含みこれらに限定されない一般的な相互接続金属が使用されることがある。適切な伝導性材料は、シリコン、酸化インジウム錫又は GaAs のような半導体を含むことがある。

【0069】

[00137]「半導体」は、非常に低い温度で絶縁体であるが、約 300 ケルビンの温度でかなりの電気伝導性を持つどんな材料でも意味する。本説明では、半導体という用語の使用は、マイクロエレクトロニクス及び電子デバイスの技術分野におけるこの用語の使用と一致する意図である。本発明で有用な半導体は、シリコン、ゲルマニウム及びダイヤモンドなどの元素半導体と、SiC 及び SiGe のような I V 族化合物半導体、AlSb、AlAs、AlN、AlP、BN、GaSb、GaAs、GaN、GaP、InSb、InAs、InN、及び InP のような III - V 族半導体、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$  のような III - V 族三元半導体合金、CsSe、CdS、CdTe、ZnO、ZnSe、ZnS、及び ZnTe のような II - VI 族半導体、I - VII 族半導体 CuCl、PbS、PbTe、及び SnS のような IV - VI 族半導体、 $\text{PbI}_2$ 、 $\text{MoS}_2$ 、及び GaSe のような層半導体、CuO 及び  $\text{Cu}_2\text{O}$  のような酸化物半導体などの化合物半導体と、を含むことができる。半導体という用語は、真性半導体と、p 型ドーピング材料及び n 型ドーピング材料を持っている半導体を含めて、与えられた用途又はデバイスに有用な有益な電子特性を実現するように 1 つ又は複数の選ばれた材料がドーピングされた不純物半導体とを含む。半導体という用語は、半導体及び / 又はドーパントの混合物を含む複合材料を含む。本発明のいくつかの応用に有用な特定の半導体材料には、Si、Ge、SiC、AlP、AlAs、AlSb、GaN、GaP、GaAs、GaSb、InP、InAs、GaS

10

20

30

40

50

b、InP、InAs、InSb、ZnO、ZnSe、ZnTe、CdS、CdSe、ZnSe、ZnTe、CdS、CdSe、CdTe、HgS、PbS、PbSe、PbTe、AlGaAs、AlInAs、AlInP、GaAsP、GaInAs、GaInP、AlGaAsSb、AlGaInP、及びGaInAsPがあるが、これらに限定されない。多孔質シリコン半導体材料は、発光ダイオード(LED)及び固体レーザなどのセンサ及び発光材料の分野での本発明の応用に有用である。半導体材料の不純物は、半導体材料自体又は半導体材料に付与された任意のドーパント以外の原子、元素、イオン及び/又は分子である。不純物は、半導体材料の電気的特性にマイナスの影響を及ぼす可能性のある半導体材料中に存在する望ましくない材料であり、酸素、炭素、及び重金属を含めた金属があるが、これらに限定されない。重金属不純物には、周期律表の銅と鉛の間の元素のグループ、カルシウム、ナトリウム、及び全てのイオン、化合物及び/又はそれらの錯体があるが、これらに限定されない。

10

【0070】

【00138】「半導体要素」及び「半導体構造」は、本説明では同義に使用され、任意の半導体材料、組成又は構造を広く意味し、高品質単結晶及び多結晶半導体、高温処理によって製作された半導体材料、ドーパされた半導体材料、有機及び無機半導体、及び、1つ又は複数の追加半導体コンポーネント及び/又は、誘電体層又は材料及び/又は伝導層又は材料などの非半導体コンポーネントを持っている複合半導体材料及び構造を特に含む。

【0071】

【00139】「伸縮性」である相互接続は、本明細書では、デバイスコンポーネントへの電気接続又はデバイスコンポーネントからの電気伝導に悪影響を及ぼすことなしに、1つ又は複数の方向で、伸張、曲げ及び/又は圧縮のような様々な力及び歪みを受けることができる相互接続を広く意味するように使用される。したがって、伸縮性相互接続は、GaAsなどの比較的壊れやすい材料から形成されてよく、それにもかかわらず、相互接続のジオメトリ形態のせいでかなりの変形力(例えば、伸張、曲げ、圧縮)にさらされたときでも、依然として連続した機能が可能である。例示の実施形態では、伸縮性相互接続は、破砕することなしに約1%、10%又は約30%よりも大きな歪みを受けることができる。ある例では、相互接続の少なくとも一部分が接着されている下のエラストマ基板を伸張させることによって、歪みが、生成される。

20

【0072】

【00140】「デバイスコンポーネント」は、電気、光、機械又は熱デバイスの中の個々のコンポーネントを広く意味するように使用される。コンポーネントは、フォトダイオード、LED、TFET、電極、半導体、他の光収集/検出コンポーネント、トランジスタ、集積回路、デバイスコンポーネントを受け入れることができるコンタクトパッド、薄膜デバイス、回路要素、制御要素、マイクロプロセッサ、トランスデューサ、及びそれらの組合せの1つ又は複数であることがある。デバイスコンポーネントは、例えば、金属蒸着、ワイヤボンディング、固体又は伝導性ペーストの塗布など、当技術分野で知られているように1つ又は複数のコンタクトパッドに接続されることがある。電気デバイスは、複数のデバイスコンポーネントを組み込んだデバイスを一般に意味し、大面積エレクトロニクス、プリント配線基板、集積回路、デバイスコンポーネントのアレイ、生物的及び/又は化学的センサ、物理的センサ(例えば、温度、光、放射、その他)、太陽電池又は光起電力アレイ、ディスプレイアレイ、光収集器、システム及びディスプレイを含む。

30

40

【0073】

【00141】「基板」は、デバイスコンポーネント又は相互接続を含めてコンポーネントを支持することができる表面を持つ材料を意味する。基板に「接着」された相互接続は、基板と物理的に接触し、且つ接着された基板表面に対して実質的に動くことができない相互接続の部分の意味する。対照的に、接着されない部分は、基板に対して実質的に動くことが可能である。相互接続の接着されない部分は、一般に、歪みで誘起された相互接続の曲がりなどによる「曲がり形態」を持っているそのような部分に対応する。

【0074】

50

[00142]基板と「共形接触」したコンポーネントは、基板を覆い、且つ基板上のレリーフ特徴のパターンによって支配されるパターンを持っている3次元レリーフ特徴を維持するコンポーネントを意味する。

【0075】

[00143]この説明の背景では、「曲がり形態」は、力を加えることから生じる湾曲形状を持っている構造を意味する。本発明における曲がり構造は、1つ又は複数の折畳み領域、凸形領域、凹形領域、及びこれらの任意の組合せを持つことがある。本発明で有用な曲がり構造は、例えば、コイル形状、しわ形状、バックル形状及び/又は波形(すなわち、波状)形態で形成されることがある。

【0076】

[00144]伸縮性曲がり相互接続などの曲がり構造は、曲がり構造が歪みを受けた形状で、重合体及び/又は弾性基板などの可撓性基板に接着されてもよい。いくつかの実施形態では、曲がりリボン構造などの曲がり構造は、いくつかの応用に好ましい実施形態で約30%以下の歪み、約10%以下の歪み、約5%以下の歪み及び約1%以下の歪みを受けている。いくつかの実施形態では、曲がりリボン構造などの曲がり構造は、約0.5%から約30%の範囲から選ばれた歪み、約0.5%から約10%の範囲から選ばれた歪み、約0.5%から約5%の範囲から選ばれた歪みを受けている。代わりに、伸縮性曲がり相互接続は、それ自体可撓性でない基板を含めてデバイスコンポーネントの基板である基板に接着されてもよい。基板自体は、平面でもよく、実質的に平面でもよく、曲がっていてもよく、鋭い縁部を持っていてもよく、又はこれらの任意の組合せを持っていてもよい。伸縮性曲がり相互接続は、これらの複雑な基板表面形状の任意の1つ又は複数に転写するために利用可能である。

【0077】

[00145]「熱接触」は、伝導などによってより高温の材料からより低温の材料への実質的な熱伝達が可能な2つの材料の能力を意味する。基板に載っている曲がり構造は、基板と熱接触している領域(例えば、接着領域)及び熱接触していない他の領域(例えば、基板から絶縁された及び/又は物理的に分離された領域)を形成する際に特に有用である。

【0078】

[00146]相互接続は、そのジオメトリ又は形が破損することなく相互接続の曲がり又は伸張を容易にする限りで、任意の数のジオメトリ又は形を持つことができる。一般的な相互接続ジオメトリは、「バックル状」又は「波形」と記述されることがある。一態様では、相互接続の部分が基板に接着され、接着部分と接着部分の間の領域は接着されていないので、下にある基板の寸法の変化が相互接続にバックル又は起伏を生成するような具合に、下にある変形可能な基板に力を加えて相互接続に力(例えば、歪み)を加えることによって、そのようなジオメトリを得ることができる。したがって、個々の相互接続は、基板に接着された端部と、基板接着されていない端部間の湾曲中心部分とによって画定されることがある。「湾曲」又は「バックル状」は、中心部分に1つ又は複数の追加の接着領域を持つ相互接続などによる比較的複雑な形を意味する。「弧形」は、振幅を持つ一般的な正弦波形を意味し、ここで振幅は、相互接続と基板表面の間の最大離隔距離に対応する。

【0079】

[00147]相互接続は、任意の断面形状を持つことができる。1つの形の相互接続は、リボン状相互接続である。「リボン」は、厚さ及び幅を持った実質的な長方形断面を意味する。特定の寸法は、相互接続を通しての望ましい伝導性と、相互接続の組成と、隣接したデバイスコンポーネントを電気的に接続する相互接続の数とに依存する。例えば、隣接したコンポーネントを接続するブリッジ形態の相互接続は、隣接したコンポーネントを接続する単一相互接続と異なる寸法を持つことがある。したがって、寸法は、適切な電気伝導性が生成される限りで、約10 $\mu$ mから1cmの範囲内の幅及び約50nmから1 $\mu$ mの範囲内の厚さ、又は約0.001から0.1までの範囲の幅と厚さの比又は約0.01の比などのどんな適切な値であってもよい。

【0080】



[00148]「エラストマ」は、伸張し又は変形し、それから実質的な永久変形なしに少なくとも部分的に元の形に戻ることができる重合体材料を意味する。エラストマ基板は、一般に、実質的に弾性変形を受ける。本発明で有用な例示のエラストマ基板には、エラストマ及びエラストマの複合材料又は混合物、及び弾性を示す重合体及び共重合体があるが、これらに限定されない。いくつかの方法では、エラストマ基板は、１つ又は複数の主軸に沿った弾性基板の拡大を可能にする機構によって予め歪まされる。例えば、予備歪み化は、半球形表面を平らな表面に変えるための半径方向の拡大を含めて、弾性基板を第１の軸に沿って広げることによって行われてもよい。代わりに、弾性基板は、複数の軸に沿って、例えば、互いに直交して位置決めされた第１及び第２の軸に沿った拡大によって、拡大されてもよい。弾性基板の拡大を実現する機構によって弾性基板を予め歪ませる手段には、弾性基板を曲げること、丸めること、屈曲させること、平らにすること、拡大すること、又は別のやり方で変形させることがある。予め歪ませる手段には、また、弾性基板の温度を上昇させ、それによって弾性基板の熱膨張を可能にすることによって行われる予備歪み化がある。本発明で有用なエラストマには、限定はされないが熱可塑性エラストマ、スチレン材料、オレフィン材料、ポリオレフィン、ポリウレタン熱可塑性エラストマ、ポリアミド、合成ゴム、PDMS、ポリブタジエン、ポリイソブチレン、ポリ(スチレン-ブタジエン-スチレン)、ポリウレタン、ポリクロロブレン、及びシリコンがある可能性がある。

10

【００８１】

[00149]歪みは、 $L$ （静止している）から $L + \Delta L$ （加えられた力を受けている）に変化した長さについて、 $\Delta L / L$ と定義される。ここで、 $\Delta L$ は、静止からの変位距離である。軸方向歪みは、変位 $\Delta L$ を生じさせるように基板の軸に加えられた力を意味する。歪みは、また、曲げ力、圧縮力、せん断力、及びこれらの任意の組合せなどの他の方向に加えられた力によっても生成される。歪み又は圧縮は、また、湾曲表面を平らな表面に伸張させることによって、又はその逆にすることによっても生成されることがある。「歪みのレベル」は、歪みの大きさを意味し、負（圧縮に対応する）からゼロ（弛緩状態）に正（伸び又は伸張に対応する）まで及ぶことができる。

20

【００８２】

[00150]「ヤング率」は、与えられた基板の応力と歪みの比を意味する、材料、デバイス又は層の機械的な特性である。ヤング率は、次式で与えられてもよい。

30

【数１】

$$E = \frac{(\text{応力})}{(\text{歪み})} = \left( \frac{L_0}{\Delta L} \times \frac{F}{A} \right); \quad (\text{II})$$

ここで、 $E$ はヤング率であり、 $L_0$ は平衡長さであり、 $\Delta L$ は、加えられた応力下での長さの変化であり、 $F$ は加えられる力であり、 $A$ は、力が加えられる面積である。ヤング率は、また、次式によってLame定数の項で表されることがある。

40

【数２】

$$E = \frac{\mu(3\lambda + 2\mu)}{\lambda + \mu}; \quad (\text{III})$$

ここで、 $\lambda$ 及び $\mu$ はLame定数である。高ヤング率（又は、「高弾性率」）及び低ヤング率（又は、「低弾性率」）は、与えられた材料、層又はデバイスのヤング率の大きさの相対的な記述である。本発明では、高ヤング率は、低ヤング率よりも大きく、いくつかの応用では好ましくは約１０倍であり、他の応用ではいっそう好ましくは約１００倍であり

50

、さらに他の応用ではさらにいっそう好ましくは約 1 0 0 0 倍である。空間的に変化するヤング率を持っているエラストマを重合させることによって、及び / 又はそれぞれ異なる位置で異なる弾性を持っている複数の層でエラストマを積み重ねることによって、複雑な表面形状が得られる。

#### 【 0 0 8 3 】

[00151] 圧縮は、本明細書で、歪みと同じようなやり方で使用されるが、特に、 $L < 0$  であるように、基板の特有の長さ又は体積を減少させるように働く力を意味する。

#### 【 0 0 8 4 】

[00152] 「破碎する」又は「破碎」は、実質的な電気的伝導性が可能でないような相互接続の物理的な破壊を意味する。

10

#### 【 0 0 8 5 】

[00153] 「接着部位のパターン」は、支持された相互接続が基板との接着領域及び非接着領域を持つように支持基板表面及び / 又は相互接続に接着手段を空間的に利用することを意味する。例えば、端部が基板に接着され中心部分が接着されていない相互接続。さらに他の形状制御は、非接着領域が 2 つの別個の中心部分に分割されるように中心部分の中に追加の接着部位を設けることによって可能である。接着手段には、接着剤、接着性先駆物質、溶接、フォトリソグラフィ、光硬化可能重合体があることがある。一般に、接着部位は、様々な技術でパターン形成することができ、基板と特徴（例えば、相互接続）の間に強い接着力を与えることができる表面活性化 ( $W_{act}$ ) 領域、及び接着力が比較的弱い表面不活性 ( $W_{in}$ ) 領域の観点から説明されることがある。線状に接着性であるようにパターン形成された基板は、寸法  $W_{act}$  及び  $W_{in}$  に関して説明されることがある。予備歪み  $p_{re}$  の大きさと共に、これらの変数は、相互接続ジオメトリに影響を及ぼす。

20

#### 【 0 0 8 6 】

[00154] 「空間的变化」は、表面にわたって変化する大きさを持つパラメータを意味し、コンポーネントレリーフ特徴の 2 次元制御を行って、デバイス又はデバイスコンポーネントの湾曲性の空間的制御を行うのに特に有用である。

#### 【 0 0 8 7 】

[00155] 「カーボンナノ材料」は、炭素原子を含み、且つ 1 ナノメートルから 1 ミクロンの範囲内の少なくとも 1 つの寸法を持っている構造の種類を意味する。ある実施形態では、カーボンナノ材料の少なくとも 1 つの寸法は、2 nm から 1 0 0 0 nm の範囲内にある。カーボンナノ材料には、単層ナノチューブ (SWNT)、多層ナノチューブ (MWNNT)、ナノロッド、単層及び / 又は多層フラレン、グラファイト、グラフェン、炭素繊維、炭素膜、炭素ウイスカ、及びダイヤモンドのような炭素の同素体、及びこれらの全ての誘導体がある。

30

#### 【 0 0 8 8 】

[00156] 「空間的整列」は、互いに相対的に画定された 2 以上の構造の位置及び / 又は向きを意味する。空間的整列構造は、互いに相対的に予め選ばれた位置及び / 又は向きを持つことがあり、例えば、1 ミクロン以内に、いくつかの応用では好ましくは 5 0 0 ナノメートル以内に、いくつかの応用ではいっそう好ましくは 5 0 ナノメートル以内に予め選ばれた位置及び / 又は向きを持つことがある。

40

#### 【 0 0 8 9 】

[00157] 「異種半導体要素」は、1 つ又は複数の他の材料又は構造と組み合わせて半導体を備える多コンポーネント構造である。この説明の背景では、他の材料及び構造は、それが組み合わされる半導体と異なった元素、分子及び複合体、それらの集合体及び粒子を備えることができ、例えば、異なる化学的組成及び / 又は物理状態（例えば、結晶状態、半結晶状態又は非晶質状態）を持っている材料及び / 又は構造などを備えることができる。本発明のこの態様において有用な異種半導体要素には、ドーパされた半導体（例えば、N 型及び P 型ドーパント）及びカーボンナノ材料又はその膜を含めて他の半導体材料、誘電体材料及び / 又は構造、及び伝導材料及び / 又は構造と組み合わせた無機半導体構造が

50

ある。本発明の異種半導体要素は、均一にドーブされた半導体構造などの空間的均質組成を持っている構造を含み、さらに、１次元、２次元又は３次元で空間的に変化する濃度のドーパントを持っている半導体構造（すなわち、半導体要素中の空間的に不均質なドーパント分布）などの空間的不均質組成を持っている構造を含む。

#### 【００９０】

[00158]本発明は、以下の限定しない例によってさらに進んで理解される可能性がある。本明細書で引用された全ての参考文献は、これによって、本明細書の開示と矛盾しない範囲で参照して組み込まれる。本明細書の説明は多くの特殊性を含むが、これらは、本発明の範囲を限定するように解釈されるべきでなく、本発明の現在好ましい実施形態のいくつかの例示を提供するに過ぎないように解釈されるべきである。したがって、本発明の範囲は、提供された例ではなく、添付の特許請求の範囲及びその同等物によって決定されるべきである。

#### 【００９１】

[00159]バックル状又は波形相互接続を作る１つの方法は、図１に全体的に要約されている。金属特徴１０（相互接続になる金属特徴のような）が基板２０上に設けられる。接触金属特徴及び／又は基板表面は、随意に、フォトリソグラフィなどを使って又はシャドウマスクを用いて、付着低減のための処理が行われる。微細機械加工、エッチング及び／又は機械的スクライピングなどによって、特徴１０と基板２０の間に隔離（クラック）２５が入れられる。金属特徴１０は、コンプライアントエラストマスタンプ３０によって回収される。スタンプ３０のその後の変形で、金属特徴１０に波形又はバックル状ジオメトリ４０が生じる。金属特徴１０が回収される時歪みを受けており、その後で加えられた引っ張りを緩めるスタンプ３０によって、又は金属特徴が回収された後でスタンプ３０を圧縮することによって、バックルの生成が行われる。

#### 【００９２】

[00160]図１に要約された方法で生成されたバックル状又は波形金属特徴の１つの例が図２に示されている。図２は、剛性基板から、予備歪み伸縮性ＰＤＭＳゴム基板３０上に回収し、続いて歪みを緩め、それによって、バックリングを誘起することによって形成された伸縮性波形／バックル状電気相互接続４０の写真である。

#### 【００９３】

[00161]波形伸縮性電極及び／又は相互接続を生成する方法は、図３に提供されている。図３Ａに示されるように、波形特徴２２が、例えば微細機械加工プロセスなどによって基板２０上に準備される。波形特徴２２を持っている表面を有する基板２０は、対応する波形表面３２を有するエラストマスタンプ３０を成形するためのマスタとして働く。金属特徴１０は、シャドウマスクを通した蒸着及び／又は電着などによって、波形表面３２上に堆積される。

#### 【００９４】

[00162]図４は、滑らかな波形エラストマ基板を製作する１つの方法を提供する。異方性Ｓｉ（１００）エッチングで、鋭い角２４を持つ基板２０を形成する（図４Ｂ－一番上のパネル）。スピンプＲで、基板２０の鋭い角の付いた谷２４にＰＲ２６を堆積させて、鋭い角の付いた谷を滑らかにする。エラストマスタンプ３４が、基板２０に押し付けて成形される。スタンプ３４は、鋭い角の付いた凹部特徴を持っている。第２のエラストマスタンプ３６が、スタンプ３４で成形されて、鋭い角の付いたピークを持つスタンプが生成される。スタンプ３６は、Ｓｕ－８５０を押し付けられ、適切に硬化される。スピンプＲ２６で、５０の鋭い角の付いた谷を滑らかにする。エラストマ基板３０が、滑らかな谷を持つ５０に押し付けて成形される。基板３０が取り除かれて、波形の滑らかな表面３２が現れる。

#### 【００９５】

[00163]図５４は、波形マスタ上に堆積させ、続いてこのマスタでスタンプを成形し、スタンプを硬化し、それによって、緩めと同時に電極をマスタに転写することによって波形伸縮性電極を製作する１つの方法を要約する。図５５は、図５４の方法と組み合わせられ

た図4の方法で準備された波形PDMS上の伸縮性金属電極(Au、厚さ300nm)の像を示す。インターフェース112は、金属特徴10と基板20の間に示されている。インターフェース112は、下のパネルに示されたスタンプ30による金属特徴10の除去を容易にする材料を備えることができる。簡単に言うと、1つの方法は、予め洗浄された2"×3"スライドガラス上で、ガラス表面が完全に覆われるようにSU-810の薄いコーティングのスピンオンを使用する。望ましい波形表面特徴(滑らかな谷及び鋭いピーク)を持っているPDMSスタンプにスライド/SU-8を接触させ、全てのエアポケットが除去されるようにゆるやかに圧力を加える。スタンプノ型構造をUVランプ下で30秒間前側からフラッシュ硬化し、ひっくり返し、さらに40秒間反対側から硬化する。硬化後、65のホットプレート上で5分間ベークする。ベーク後、サンプルを室温まで冷やし、PDMSマスタからSU-8型を剥がす。SU-8は、今では、鋭い角の付いた谷のある波形表面レリーフを持っている。これらの谷を滑らかにするために、SU-82とSU-8希釈液を1対1で混合し、高RPMで90秒間スピンオンする。UV光に20秒間さらして硬化し、65で3分間ポストベークする。いったん冷えると、電着、フォトリソグラフィ及びエッチング/リフトオフ、及び/又はシャドウマスクを通した蒸着によって、金属線又はコンタクトが堆積される。SU-8上の金属をMP-TMSで1時間処理し、次に、これにエラストマ基板を押し付けて成形する。取り除かれたとき、PDMSは、転写された金属構造と共に、滑らかにされたピーク及び谷を有する波形表面レリーフを持っている。図55は、図54に要約されたプロセスで作られた波形伸縮性電極の写真であり、また、伸縮性波形金属電極の測定電気抵抗データを、加えられた引っ張り歪み(30%まで)の関数として与えている。

【0096】

[00164]図4に要約された方法で作られた滑らかな波形PDMS基板30の例が、図5に与えられている。デバイスコンポーネント60は、非波形領域(例えば、実質的に平らな部分)の波形基板30上に支持され、望ましいように相互接続10に接続されてもよい。

【0097】

[00165]平滑化層を鋭い角の付いた谷又は凹部特徴の中にスピンコーティングする例が図6に示されている。鋭い角の付いた基板34(図6A)は、光硬化可能エポキシ26をスピンコーティングすることによって平滑化されて、滑らかな波形基板を生成する。滑らかな波形表面32を持っているエラストマ(例えば、PDMS)スタンプ30は、PDMSスタンプを図6Bの基板に押し付けて成形し、その後で基板34からスタンプ30を取り去ることによって得られる。

【0098】

[00166]図7は、伸縮性電極の写真である。図7Aは、波形表面32を持っているエラストマ基板30の断面の写真である。図7Bは、波形エラストマ基板表面32上に金属10を蒸着して作られた電極の上面顕微鏡写真である。像の焦点面は、波形レリーフのピークにある。図7Cでは、焦点面は波形レリーフの谷にあり、金属相互接続10は電極250と電氣的に接触している。伸縮性電極は、シャドウマスクを通して滑らかな波形エラストマ基板上に蒸着することによって堆積される。この例では、電極250は、伝導性を維持し、さらに引っ張りで約10%まで伸張している間、相互接続10により伝導性及び接続性を維持している。

【0099】

[00167]本明細書で開示される方法及びデバイスは、例えば、伸縮性受動マトリックスLEDディスプレイ(図8を参照されたい)を含めて様々な電子デバイスを製作するために使用することができる。波形電極(例えば、相互接続10及びコンタクトパッド70)は、2つのエラストマ基板30上にパターン形成される。デバイスコンポーネント60(この場合には、ILEDピクセル)は、転写印刷によってコンタクトパッド70の波形電極上にパターン形成される。2つの基板30は、相互接続10が異なる向き(この例では、垂直)に走るように、それなりに組み立てられる。そのような受動マトリックスLED

ディスプレイの２Ｄ機械的伸縮性が図９に示されている。一軸方向及び二軸方向に伸縮することができるに加えて、ディスプレイは、破壊することなしに実質的に曲ることができる。そのような多軸曲がり、湾曲電子デバイスを製造しスマート電子織物又はディスプレイに組み込むために、電子デバイスを湾曲表面に合わせて成形する能力をもたらす。

#### 【０１００】

[00168]湾曲電子デバイスの１つのそのような例が図１０に提供されている。図１０は、球形湾曲レンズ上に分布された無機フォトダイオードアレイを備える「人工の眼」を示す。人工アレイの４つの異なる写真が示されている。伸縮性平面電子デバイスに必要な条件が図１１に模式的に示されている。球形表面のまわりに平面薄板を巻きつけるために、薄板は２以上の方向に伸張しなければならない。

10

#### 【０１０１】

[00169]図１２は、湾曲表面に適合することができる伸縮性バックル状半導体アレイを作るための製作方式である。パネル（ｉ）に図示された「マザーウェーハ」などの基板へのＡｕ又はＴｉ／Ａｕの選択的堆積を用いて、薄いＳｉ要素が製作される。Ｓｉは、予め歪められ（ $L + L$ と示される）且つＵＶＯ処理されたＰＤＭＳ（パネル（ｉｉ））に接着される。予備歪みは、図示されるように２方向に与えられる。接着は、例えばＳｉ要素、基板、又は両方に付けられる接着剤のような当技術分野で知られている任意の手段による。そのＳｉが、（変形後）依然として基板と物理的に接触したままである接着領域と、基板と物理的に接触していない曲がり形態の他の領域（例えば、接着されていないか、又は接着領域の接着力に比べて弱く接着された領域）とを持つように、接着手段が、選ばれたパターンで適用される。予備歪み基板がウェーハ基板から取り除かれて、半導体アレイの平らなグリッドが現れる（パネル（ｉｉｉ））。 $L + L$ から $L$ への基板の弛緩と同時に、相互接続１０は弱い接着領域でバックル状に曲がって曲がり形態になるが（パネル（ｉｖ）を参照されたい）、デバイスコンポーネント６０（例えば、半導体Ｓｉコンタクトパッド）は依然として基板３０に接着されたままである。したがって、バックル状相互接続１０は、アレイ全体に伸縮性を与え、特に、コンポーネント６０間の電氣的接触を破壊することなしに他のコンポーネント６０に対してコンポーネント６０の動く能力を与え、それによって、湾曲表面又は曲げ可能な表面に応じた共形能力をもたらす。

20

#### 【０１０２】

[00170]図１３は、単一グリッド形態１４０のバックル状伸縮性シリコンアレイの光学顕微鏡像を提供し（上２つのパネル）、グリッド形態は、複数の接続された相互接続１６０（左下のパネル）及び花模様形態１５０（右下のパネル）を持っている。これらの例の各々で、相互接続１０は、中心部分でバックル状に曲げられ、相互接続端部はコンタクトパッド７０に取り付けられている。相互接続及びコンタクトパッド７０は、ＰＤＭＳ基板３０上に支持されている。いくつかの異なる相互接続ジオメトリの拡大写真が、図１４～１７にさらに提供されている。図１４は、電子顕微鏡像を提供し、第１の端部１００及び第２の端部１１０と共に中心部分９０を持っている基本的なバックル状又は波形相互接続１０を示している。中心部分は曲がり形態の状態にある。端部１００及び１１０は、デバイスコンポーネントに接続され、この場合には、デバイスコンポーネントとの電氣的接触を確立することができるコンタクトパッド７０に接続されている。相互接続１０及びコンタクトパッド７０は、エラストマＰＤＭＳ基板などの基板３０上に支持されている。

30

40

#### 【０１０３】

[00171]図１５は、複数（２）の相互接続１６０によって互いに接続された隣接したデバイスコンポーネント（例えば、コンタクトパッド７０）の電子顕微鏡像である。図１５を図１４と比較すると、隣接したデバイスコンポーネント７０が１つ又は複数の相互接続１０によって互いに接続されて、電子デバイスに追加の適応性を与えていることがあることが実証される。例えば、比較的大きな底面積を持つデバイスコンポーネント又はコンタクトパッド７０は、随意に、複数の相互接続によって他のデバイスコンポーネントに接続される。

50

## 【 0 1 0 4 】

[00172]図 1 6 は、花模様形態 1 5 0 の相互接続の電子顕微鏡像である。花模様形態は、グリッド形態とは異なり、相互接続が 2 よりも多い長手方向に向けられている。この例では、4 つの異なる向きがあり、その結果、コンタクトパッド 7 0 のようなデバイスコンポーネントは対角線方向の隣接デバイスコンポーネントに接触することができるようになる。この例では、相互接続 1 0 は、デバイスコンポーネント（図示されない）に電氣的に接続された相互接続端部 1 0 0 と 1 1 0 の間に随意の接着領域 1 0 2 を持ち、それによって、中心部分 9 0 を、それぞれ曲がり形態を持っている 2 つの非接着領域 9 2 に分割している。

## 【 0 1 0 5 】

[00173]図 1 7 は、ブリッジ形態 1 3 0 に配列された相互接続の電子顕微鏡像である。ブリッジ形態では、3 以上の相互接続端部がそこから延びているブリッジ中心部分のピーク 1 2 0。例えば、非接着領域で交差する 2 つの相互接続は、4 つの相互接続端部が延びるようになるピーク 1 2 0 となる。デバイスコンポーネントがスタガ配列になっている状況では、ピーク 1 2 0 はそこから延びる 3 つの端部を持つことがある。デバイスコンポーネント間に複数の相互接続の接続がある場合には、4 より多い端部がピーク 1 2 0 から延びることがある。

## 【 0 1 0 6 】

[00174]本明細書で提供される図面の多くは、コンタクトパッド 7 0 であるデバイスコンポーネントを示すが、本明細書で主張される方法及びデバイスは、伸縮性、したがって形に適合する電子デバイスを実現するように、非常に多くのデバイスコンポーネントに接続することができる。例えば、図 1 8 は、エラストマ基板 3 0 上に支持されたバックル状相互接続 1 0 によって、アレイ形態で他のフォトダイオードに接続されたフォトダイオードであるデバイスコンポーネント 6 0 を示す。

## 【 0 1 0 7 】

[00175]図 1 9 は、バックル状シリコンアレイの 1 次元伸縮挙動を示す。パネル ( i ) は、どんな歪み力も加わっていないバックル状シリコンアレイの写真である。伸張力は、アレイを 1 方向に伸張するように加えられる（パネル ( i ) の上に矢印で示されるように）。パネル ( 2 ) ~ ( 4 ) に示されるように、バックル状相互接続は平らになる。パネル ( 5 ) で伸張力が緩められたとき、アレイはバックル状態に戻る（パネル ( 6 ) ~ ( 8 ) を参照されたい）。パネル ( 1 ) と ( 8 ) の比較で、バックル形態の伸張前と伸張後は全く同じであることが示され、このプロセスが可逆的であることを示している。

## 【 0 1 0 8 】

[00176]デバイスコンポーネントのバックル状アレイは、剛性又は弾性湾曲表面を含めて湾曲表面に容易に転写することができる。湾曲表面に合った共形接触を容易にする 1 つのデバイス及びプロセスの例は、図 2 0 のバブル又はバルーンスタンプ 4 0 0 によって与えられる。エラストマ基板 3 0、この例では厚さ約 2 0  $\mu\text{m}$  の P D M S メンブレンは、内側を向いている基板壁とハウジングチャンバによって画定されたチャンバ体積 3 1 0 を形成するようにハウジングチャンバ 3 0 0 中に固定される。正の圧力（例えば、外部圧力よりも大きなチャンバ 3 0 0 内の圧力）を加えると、凹形受容基板と共形接触することができる凸形 2 0 0 基板表面が生成される。対照的に、負の圧力は、凸形受容基板と共形接触することができる凹形表面 2 1 0 を生成する。基板の局部弾性（例えば、ヤング率）を空間的に操作することによって、複雑な湾曲ジオメトリの生成が可能になる。図 2 0 の左下パネルは、チャンバ 3 1 0 にガスを導入するか又はチャンバ 3 1 0 からガスを取り除く注射器によってハウジング体積 3 1 0 の圧力を制御する 1 つの手段を示す。図の右側の像は、正の圧力の増加するレベルに応答した P D M S メンブレンの異なる湾曲である。エラストマ基板上にバックル状相互接続を設けるこれらの方法及びデバイスのどれでも、湾曲基板に転写印刷するためのそのようなデバイスに関して使用することができる。

## 【 0 1 0 9 】

[00177]バックル状又はポップアップ相互接続を湾曲表面上に生成する他の手段が図 2

10

20

30

40

50

1 に要約されている。薄いエラストマ膜が、成形された表面に押し付けて成形されて、曲がった部分を少なくとももっているエラストマ基板を生成する。基板は、基板が湾曲表面と平らな表面の両方に適合することができるよう、表面を平らにするように伸張することができる。相互接続は、平らなスタンプに付けられ、伸張力の緩めと同時に、基板表面は弛緩して元の湾曲ジオメトリに戻り、相互接続中心部分のポップアップによって吸収される相互接続の歪みを生成する。

【 0 1 1 0 】

[00178]図 2 0 に示されたデバイスによるバックル状シリコンアレイの「 2 次元」伸縮の例が図 2 2 に提供される。この例では、相互接続は、複数のバックル状相互接続の接続をグリッド形態で備え、相互接続は厚さ 2 9 0 n m の S i から作られている。最初は平らなバックル状シリコンアレイ（左上の像）がハウジングの中に入れられ、アレイをバブル又はバルーン形態（例えば、湾曲表面）に広げるように正の圧力が加えられる。最大拡大は、一番右の像に示され、その後、正の圧力は取り除かれる。平らな基板の一軸伸縮の結果と同様に、この「曲げ」伸縮は可逆的である。湾曲表面との共形接触を最大にする拡大の任意の段階で、アレイは、当技術分野で知られた任意の手段によって湾曲表面に転写されてもよい。接着剤（エラストマ基板又は S U - 8 ）がコーティングされたガラスレンズ上へのバルーンスタンプによるシリコン印刷の例が図 2 3 に示されている。レンズは、凹形であっても凸形であってもよい。この例では、それぞれ  $R = 19.62\text{ mm}$  及び  $9.33\text{ mm}$  である。

【 0 1 1 1 】

[00179]実施例 1：伸縮性エレクトロニクスにおける応用例での半導体ナノリボンの制御されたバックリング構造

【 0 1 1 2 】

[00180]半導体ナノ構造の組成、形、空間的位置及び／又はジオメトリ形態の制御は、この材料のほとんど全ての応用について重要である。ナノワイヤ及びナノリボンの材料組成、直径、長さ及び位置を定める方法があるが、これらの 2 次元及び 3 次元（ 2 D 及び 3 D ）形態を制御する方法は比較的少ない。本明細書では、他の方法で生成するのが困難なナノリボンのある種類の 3 D 形状を作るための機械的戦略が提供される。この例は、接着部位を空間的に制御するためにリソグラフィでパターン形成された表面化学的性質と、十分に制御された局部的変位を誘起するための支持基板の弾性変形とを組み合わせることを含む。正確に巧みに設計されたバックリングジオメトリは、このやり方で G a A s 及び S i のナノリボンで作られ、これらの形態は、力学の解析モデルを用いて定量的に説明することができる。1 つの応用例として、特定の構造は、極端に高いレベルの伸縮性（約 1 0 0 % まで）、圧縮性（約 2 5 % まで）及び湾曲性（約 5 m m までの曲率半径を持つ）をエレクトロニクス（及びオプトエレクトロニクス）のための手段に与える。

【 0 1 1 3 】

[00181]ナノリボン及びワイヤの 2 D 及び 3 D 形態は、成長中に制御されて、コイル、リング、及び分岐レイアウトなどの特定のジオメトリを生じ、又は、成長後に制御されて、例として、これらの要素を歪みエラストマ支持物に結合することによる正弦波状構造、又は層状システムに組み込まれた残留応力を使用することによるチューブ状（又は、螺旋状）構造を生成する。波形ジオメトリを持った半導体ナノリボンは、部分的には、球形湾曲焦点面アレイ、インテリジェント手術用ゴム手袋、及び適合性構造の健康状態監視装置のような可能な応用のための高性能伸縮性電子システムを可能にするので、関心がある。電子デバイス自体が伸縮性であるこの方法は、伸縮性金属相互接続の付いた剛性デバイスアイランドを使用するこれらの同じ応用のための他の手段と異なり、おそらくこの手段を補足するものである。前に説明した波形ナノリボンには 2 つの主な不利点がある。すなわち、（ i ）ナノリボンは、ジオメトリ又は起伏の位相の制御をほとんど可能にしないやり方で、材料の弾性率及びリボンの厚さによって定められる固定周期及び振幅を持って、自然発生的に生じる。また、（ i i ）ナノリボンが吸収することができる最大歪みは、このプロセスに起因する最適でない波形ジオメトリによって、2 0 ~ 3 0 % の範囲内に制限され

る。ここで取り入れられる手順は、支持基板の弾性変形と共にリソグラフィで画定された表面接着部位を使用して、ジオメトリを決定論的に制御してバックリング形態を実現する。そのような構造の大規模組織化アレイ中の個々のナノリボンの任意の選ばれた組について、周期的又は非周期的設計が可能である。伸縮性エレクトロニクスのために設計された特化ジオメトリは、力学の解析モデルと一致して、GaAsのような壊れやすい材料でも、以前に報告された結果の約10倍のほぼ150%までの歪み範囲を可能にする。

#### 【0114】

[00182]図24は、この手順のステップを示す。製作は、ポリ(ジメチルシロキサン)(PDMS)のエラストマ基板上に表面化学的接着部位をパターン形成するためのマスクを準備することから始まる。このプロセスは、深紫外(UV)光(240~260nm)をUVマスクと呼ばれる独特の型の振幅フォトマスク(ステップiによって製作される)を通過させることを含むが、このマスクはPDMSと共形接触している。UVへの露光によって、PDMSの表面の直ぐ近くにオゾンのパターン形成された領域が生成されるように、UVマスクは、透明領域にレリーフの凹部特徴を持っている。オゾンは、-CH<sub>3</sub>及び-H末端基で支配される未改質疎水性表面を、-OH及び-O-Si-O-官能価で終端された高極性の反応性表面(すなわち、活性化表面)に変換する。未露光領域は、未改質表面化学的性質(すなわち、非活性化表面)を保っている。ここで取り入れられる手順は、大きな一軸予備歪み(LからL+Lに変化した長さの場合、 $\epsilon_{pre} = L/L$ )を受けるPDMS基板(厚さ約4mm)への露光を含む(ステップii)。簡単な周期的な線パターンのマスクでは、図24Aのステップ(iii)の活性化ストライプ(「活性化表面」と表示された線として示される)及び非活性化ストライプ(例えば、隣接した活性化ストライプ間の距離)の幅をステップ(i)に $W_{act}$ 及び $W_{in}$ として示す。活性化領域は、露出された-OH又は-Si-O基を表面に持っている他の材料に強く非可逆的に接着する。これらのパターン形成された接着部位は、以下で略述されるように、適切に画定された3Dジオメトリをナノリボンで作るのに利用される。代わりに、同様な接着剤接着部位のパターンが、基板と接触する前に、相互接続を同様にパターン形成して設けられる。

#### 【0115】

[00183]この例では、ナノリボンは単結晶SiとGaAsの両方から構成された。シリコンリボンは、以前に説明された手順(Khang他Science 311、208~212頁(2006年)を参照されたい)を使用して、シリコン・オン・インシュレータ(SOI)ウェーハから準備される。GaAsリボンは、分子ビームエピタキシ(MBE)によって(100)Si-GaAsウェーハ上に形成されたSiがドーブされたn型GaAs(120nm;  $4 \times 10^{17} \text{ cm}^{-3}$ のキャリア濃度)、半絶縁性GaAs(Si-GaAs; 150nm)、及びAlAs(200nm)の多層を含んだ。(011)結晶方向に沿ってパターン形成されたフォトレジストの線をエッチングマスクとして使用して、H<sub>3</sub>PO<sub>4</sub>とH<sub>2</sub>O<sub>2</sub>の水性エッチング液でエピ層を化学エッチングすることによって、リボンを画定する。フォトレジストを除去し、次に、HFのエタノール溶液(エタノールと49%HF水の間で体積2:1)にウェーハを浸すことによってAlAs層を除去して、フォトレジストによって決定される幅(図24Dの例では約100µm)を持ったGaAs(n-GaAs/Si-GaAs)のリボンを緩める。HF溶液にエタノールを追加することで、乾燥中の毛管力の作用による、壊れやすいリボンのクラッキングの確率を減少させる。また、低表面張力(水と比較して)は、GaAsリボンの空間的レイアウトの乾燥で誘起される無秩序を最小限にする。最終ステップでは、PDMSの活性化領域に接着するために必要な-Si-OH表面化学的性質を実現するために、SiO<sub>2</sub>の薄い層(約30nm)が堆積される。

#### 【0116】

[00184]処理されたSOI又はGaAsウェーハをUV処理され予め伸張されたPDMS基板(予備歪みの方向に平行に向けられたリボン)に押し付けて張り付け、90のオープンで数分間ベークし、PDMSの表面に転写されたウェーハ全てをリボンから除去



する（ステップ i v）。加熱することで、S i リボン上の自然 S i O<sub>2</sub> 層又は G a A s リボン上の堆積された S i O<sub>2</sub> 層と P D M S の活性化領域の間の共形接触及び強いシロキサン結合（すなわち、- O - S i - O - ）の形成が促進される。比較的弱いファンデルワールス力が、P D M S の非活性化表面領域にリボンを接着する。P D M S の歪みを弛緩させることで、P D M S の非活性化領域からのリボンの物理的な分離によってバックルが生成される（ステップ v）。リボンは、強い化学的結合によって依然として活性化領域の P D M S に結びつけられたままである。結果として生じる 3 D リボンジオメトリ（すなわち、バックルの空間的に変化するパターン）は、予備歪みの大きさ及び表面活性化のパターン（例えば、W<sub>i n</sub> 及び W<sub>a c t</sub> の形及び寸法）に依存する。（同様な結果は、リボンにパターン形成された接着部位によって実現することができる）。簡単な線パターンの場合には、W<sub>i n</sub> 及び予備歪みがバックルの幅及び振幅を決定する。W<sub>a c t</sub> > 1 0 0 μm のとき、「波形」シリコンを生成する型の機械的不安定性のために、バックルよりも遥かに小さな波長及び振幅を持った正弦波状起伏が、同じリボン上にも形成された。（図 2 5 を参照されたい。異なる W<sub>a c t</sub> で形成されたサンプルの像）。製作の最終ステップとして、3 D リボン構造は、液体ポリリマを成形し硬化することによって P D M S 中に封じ込められてもよい（図 2 4 ステップ v i を参照されたい）。ポリリマの低粘性及び低表面エネルギーのために、液体は流れて、リボンと基板の間に形成されたギャップを埋める（図 2 6 を参照されたい）。

【 0 1 1 7 】

[00185] 図 2 4 D は、P D M S 上のバックル状 G a A s リボンの斜視走査型電子顕微鏡（S E M）像を示し、ここで、 $p_{r e} = 60\%$ 、及び W<sub>a c t</sub> = 1 0 μm、W<sub>i n</sub> = 4 0 0 μm である。この像は、アレイの全てのリボンについて、共通ジオメトリ及び空間的コヒーレント位相を持った一様で周期的なバックルを表している。固定点は、リソグラフィで画定された接着部位に適切に位置合わせされている。差し込み図は、接着領域の S E M 像を示し、幅が約 1 0 μm で W<sub>a c t</sub> に一致している。これらの像は、また、P D M S の表面が接着部位でも平らであることを表している。以前に報告された強く結合された波形構造と非常に異なっているこの挙動は、ここで説明されたケースでは、P D M S が変位を誘起するが、バックリングプロセスに密接に関係していないこと（すなわち、P D M S の弾性率がリボンのジオメトリに影響を及ぼさない）を暗示している。この意味で、P D M S は、接着部位に加えられる力を介してリボン进行操作する柔軟な非破壊ツールを表す。

【 0 1 1 8 】

[00186] 図 2 7 A は、異なる  $p_{r e}$  の P D M S 上に形成されたバックル状リボンの側面光学顕微鏡写真を示す（W<sub>a c t</sub> = 1 0 μm で W<sub>i n</sub> = 1 9 0 μm）。バックルの高さ（例えば、「振幅」）は  $p_{r e}$  と共に増加する。非活性化領域のリボンは、小さな  $p_{r e}$  では十分に分離しない（ $p_{r e} = 11.3\%$  及び  $25.5\%$  で形成されたサンプルを参照されたい）。より大きな  $p_{r e}$  では、リボン（厚さ h）は P D M S から分離して、次式で特徴付けられる垂直変位プロファイルを持ったバックルを形成する。

【 数 3 】

$$y = \frac{1}{2} A_1^0 \left[ 1 + \cos \left( \frac{\pi}{L_1} x \right) \right]$$

ここで、

10

20

30

40

【数 4】

$$A_1^0 = \frac{4}{\pi} \sqrt{L_1 L_2 \left( \varepsilon_{pre} - \frac{h^2 \pi^2}{12 L_1^2} \right)}$$

$$L_1 = \frac{W_{in}}{2 * (1 + \varepsilon_{pre})}$$

10

$$L_2 = L_1 + \frac{W_{act}}{2}$$

である。

【0119】

[00187] 一様な薄い層で形成されたバックルの非線形解析によって決定されるように、リボンの最大引っ張り歪みは、ほぼ次式で与えられる。

【数 5】

$$\varepsilon_{peak} = \kappa \left| \frac{h}{2} = y^n \right|_{\max} \frac{h}{2} = \frac{h}{4} A_1^0 \left( \frac{\pi}{L_1} \right)^2$$

20

【0120】

[00189] バックルの幅は  $2 L_1$  であり、周期性は  $2 L_2$  である。 $h^2 \pi^2 / (12 L_1^2)$  は、 $h < 1 \mu m$  の場合、 $\varepsilon_{pre}$  (すなわち、この報告では  $> 10\%$ ) よりも遥かに小さいので、振幅は、リボンの機械的な特性 (例えば、厚さ、化学的組成、ヤング率、その他) に無関係であり、接着部位のレイアウト及び予備歪みによって主に決定される。この結論は、この方法の一般的な応用可能性を暗示している。どんな材料から作られたリボンでも同様なバックル状ジオメトリになるだろう。この予想は、ここで使用された Si 及び GaAs リボンで得られた結果と一致している。33.7% 及び 56.0% の予備歪みについて図 27A に点線でプロットされた計算プロファイルは、GaAs リボンでの観察とよく合っている。さらに、図 27A に示されたバックルのパラメータ (周期性、幅、及び振幅を含めて) は、小さな  $\varepsilon_{pre}$  を除いて解析計算と一致している (表 1 及び 2)。この研究の興味のある結果は、リボンの最大引っ張り歪みが、大きな  $\varepsilon_{pre}$  (例えば、56.0%) の場合でも小さい (例えば、約 1.2%) ことである。このスケールは、後で述べられるように、GaAs のような壊れやすい材料に関しても伸縮性を可能にする。

30

【0121】

[00190] リソグラフィで画定された接着部位は、図 24 の構造に関連した簡単な格子又はグリッドパターンよりも複雑なジオメトリを持つことができる。例えば、異なる幅及び振幅を持ったバックルが個々のリボンに形成されることがある。例として、50% の予備歪みと、リボンの長さに沿って  $W_{act} = 15 \mu m$  及び  $W_{in} = 350$ 、300、250、250、300、及び  $350 \mu m$  で特徴付けられる接着部位とを用いて形成されたバックル状 Si リボン (それぞれ  $50 \mu m$  及び  $290 nm$  の幅及び厚さ) の SEM 像を、図 27B は示す。この像は、各々のリボンの隣接したバックルの幅及び振幅の変化をはっきり示している。バックル状リボンは、また、異なるリボンで位相が異なる状態で形成されることがある。図 27C は、バックルの位相がリボンの長さに対して垂直な距離と共に直線的に変化する状態で設計された Si システムの例を表す。このサンプルに使用された UV オマスクは、それぞれ 15 及び  $250 \mu m$  の  $W_{act}$  及び  $W_{in}$  を持っている。PDMS スタンプ上の活性化ストライプと Si リボンの間の角度は、 $30^\circ$  である。接着部位の簡

40

50

単なリソグラフィ制御によって多くの他の可能性が容易に実現可能であり、例えば、いくつかが図 13 ~ 17 に示されている。

【 0 1 2 2 】

[00191]  $p_{re} = 60\%$ 、 $W_{act} = 10\mu m$  及び異なる  $W_{in}$  を持った P D M S 上のバックル状 G a A s リボンの簡単な場合は、図 27 D に示されるように、伸縮性エレクトロニクスにおける応用にとって重要な態様を示す。力学の解析解とよく合うプロファイルは、 $W_{in} = 100\mu m$  (以下) のとき G a A s のクラッキングによる破損を示す。この破損は、G a A s の降伏点 (約 2%) を超える引っ張り歪み (この場合、約 2.5%) に起因する。したがって、伸張及び圧縮に対する耐性について最適化された形態は、 $p_{re}$  に比例する  $W_{in}$  ( $W_{act}$ ) を選ぶことによって達成することができる。この状況で、100% まで及び 100% を超える予備歪みが吸収されることがある。直接 P D M S 支持物に力を加えることによって、この型の伸縮性を実証した。リボンのセグメントの端から端までの距離 ( $L_{projected}$ ) の変化は、次式に従って伸縮性及び圧縮性を定量化する手段を提供した。

10

【数 6】

$$\left| \frac{L_{projected}^{\max} - L_{projected}^0}{L_{projected}^0} \right| * 100\%,$$

【 0 1 2 3 】

20

[00193]

【数 7】

$$L_{projected}^{\max}$$

は、破砕前の最大 / 最小長さを表し、

【数 8】

$$L_{projected}^0$$

30

は弛緩状態での長さである。伸張及び圧縮は、

【数 9】

$$L_{projected}^0$$

よりも大きい、及び小さい

【数 10】

$$L_{projected}^{\max}$$

40

にそれぞれ対応する。 $W_{act} = 10\mu m$  及び  $W_{in} = 400\mu m$  及び  $p_{re} = 60\%$  を持った P D M S 上のバックル状リボンは、60% の伸縮性 (すなわち、 $p_{re}$ ) 及び 30% までの圧縮性を示す。リボンを P D M S 中に埋め込むことは、その構造を機械的に保護し、さらに連続した可逆的な応答も生じさせるが、力学における僅かな変化を伴う。特に、伸縮性及び圧縮性は、約 51.4% (図 28 A) 及び約 18.7% (図 28 B) にそれぞれ減少した。リボンの上の P D M S マトリックスは、部分的に、上にある P D M S の硬化による収縮のせいで、バックルのピークが僅かに平らになる。前に説明された波形リボン構造を生成した型の自然発生的な力学によって、大きな圧縮歪みを受けるこの領域に、小さな周期の起伏が生じる。図 28 B に示されるように、機械的な破損はこの領域で始まる傾向があり、それによって、圧縮性を減少させた。 $W_{act} = 10\mu m$  及び  $W_{in}$

50

= 300  $\mu$ m を持ったバックル状構造は、この型の挙動が起こるのを防いだ。そのようなサンプルは、図 28 A に示されたものよりも僅かに小さな伸縮性を示したが、短い周期の起伏が無いことで、圧縮性は約 26 % に増加した。全体的に、パターン形成された表面化学的接着部位を持った予備歪み P D M S 基板上に形成されたバックルの付いた単結晶 G a A s ナノリボンは、100 % に近い完全歪み範囲に対応して、50 % よりも大きな伸縮性及び 25 % よりも大きな圧縮性を示す。 $p_{re}$  及び  $W_{in}$  を大きくすることによって、また P D M S よりも大きな伸びの可能な基板材料を使用することによって、これらの数字はさらに改善される。さらにもっと精巧なシステムでは、多層のバックル状リボンを持ったサンプルを生成するために、これらの製作手順が繰り返されてもよい (図 29 を参照されたい)。

10

#### 【0124】

[00194] この大きな伸縮性 / 圧縮性の直接的な結果は、機械的な湾曲性の極端なレベルである。図 30 A ~ C は、この特徴を示す曲がり形態の光学顕微鏡写真を表す。P D M S 基板 (厚さ約 4 mm) は、凹形 (約 5 . 7 mm の半径)、平形、及び凸形 (約 6 . 1 mm の半径) 湾曲にそれぞれ曲げられる。これらの像は、曲げによって生じた表面歪み (これらの場合、約 20 ~ 25 %) を吸収するためにプロファイルがどのように変化したかを示している。これらの形状は、実際は、圧縮 (約 20 % による) 及び引っ張り (約 20 % による) で得られたものと同様である。埋込みシステムは、中性機械平面効果のせいで、さらに高いレベルの湾曲性を示す。P D M S の一番上及び下の層が同様な厚さであったとき、曲げ中にバックリング形状の変化は無かった (図 30 D)。

20

#### 【0125】

[00195] 機能電子デバイスにおけるこれらの機械的特性を実証するために、図 30 に示されたものと同様なプロファイルを持ったバックル状 G a A s リボンを使用し、ショットキコンタクトとしてリボンの S i - G a A s 側に薄い金電極を堆積して、金属 - 半導体 - 金属光検出器 (M S M P D) を作った。図 31 A は、ジオメトリ及び等価回路、及び約 50 % だけ伸張する前及び後の M S M P D の上から見た光学顕微鏡写真を示す。光が無い状態では、電流は P D をほとんど流れなかった。赤外線ビーム (波長約 850 nm) の照度の増加につれて電流は増加した (図 31 B)。電流 / 電圧 (I - V) 特性の非対称性は、コンタクトの電気特性の差に起因すると考えることができる。図 31 C (伸張) 及び図 31 D (圧縮) は、伸張及び圧縮の異なる程度で測定された I - V を示す。P D が 44 . 4 % まで伸張されたとき電流は増加し、次に、さらに伸張するにつれて減少した。光源の単位面積当たりの強度は一定であるので、伸張に対応した電流の増加は、バックル状 G a A s リボンが平らになるにつれてその照射される面積 (実効面積  $S_{eff}$  と呼ばれる) が増加することに起因すると考えることができる。P D をさらに伸張すると、G a A s リボンの表面上及び / 又は格子中の欠陥の形成が引き起こされる可能性があり、結果的に、電流の減少となり、最終的には破砕で開路となる。同様に、圧縮は、 $S_{eff}$  を減少させ、したがって電流を減少させた (図 31 D)。これらの結果は、P D M S マトリックス中に埋め込まれたバックル状 G a A s リボンが、着用監視装置、湾曲撮像アレイ及び他のデバイスなどの様々な応用に有用な完全伸縮性 / 圧縮性型の光センサを実現することを示す。

30

40

#### 【0126】

[00196] 終わりに、この例は、リソグラフィで画定された接着部位を持った軟質エラストマが、半導体ナノリボンの 3 D 形態のある種類を作るためのツールとして有用であることを示している。伸縮性エレクトロニクスは、これらの型の構造の多くの可能な応用領域の 1 つの例である。簡単な P D デバイスがいくつかの可能性を実証している。構造制御の高いレベル及び高温処理ステップ (例えば、オーム性コンタクトの形成) をバックリングプロセス及び P D M S から分離できることは、もっと複雑なデバイス (例えば、トランジスタ、及び小さな回路薄板) が可能であることを示している。隣接したリボンのバックルの適切に制御された位相は、複数の要素を電氣的に相互接続するための格好の条件を与える。また、ここで報告された実験は、G a A s 及び S i ナノリボンを使用した、他の材

50

料（例えば、GaN、InP、及び他の半導体）及び他の構造（例えば、ナノワイヤ、ナノメンブレン）がこの方法と両立する。

【0127】

[00197] GaAsリボンの製作：顧客により設計されたエピタキシャル層（詳細は本文で説明される）の付いたGaAsウェーハは、IQE Inc.、Bethlehem、PAから購入された。フォトリソグラフィ及びウェット化学エッチングでGaAsリボンを生成した。AZフォトレジスト（例えば、AZ 5214）が、GaAsウェーハ上で、5000rpmの速度で30秒間スピン成形され、次に、100 で1分間ソフトベークされた。GaAsの（011）結晶方向に沿って方向付けされパターン形成された線の付いたフォトマスクを通して露光し、続いて現像し、フォトレジストに線パターンを生成した。弱いO<sub>2</sub>プラズマ（すなわち、デスカムプロセス）で、残留フォトレジストを除去した。次に、GaAsウェーハは、エッチング液（4mL H<sub>3</sub>PO<sub>4</sub>（85重量%）、52mL H<sub>2</sub>O<sub>2</sub>（30重量%）及び48mL脱イオン水）で1分間異方性エッチングし、氷水の槽中で冷やした。AlAs層は、エタノールで希釈（体積で1：2）されたHF溶液（Fisher（登録商標）Chemicals）を用いて溶かした。マザーウェーハ上に緩められたリボンの付いたサンプルが、換気フード中で乾燥された。乾燥されたサンプルは、電子ビーム蒸着によって堆積された30nmのSiO<sub>2</sub>でコーティングされた。

10

【0128】

[00198] Siリボンの製作：シリコンリボンは、シリコン・オン・インシュレータ（SOI）ウェーハ（Soitec, Inc.、上のシリコン290nm、埋込み酸化物400nm、p型）から製作される。ウェーハは、AZ 5214フォトレジストを使用する従来のフォトリソグラフィでパターン形成し、SF<sub>6</sub>プラズマ（Plasma Therm RIE、SF<sub>6</sub> 40sccm、50mTorr、100W）でエッチングした。フォトレジストがアセトンで洗い落とされた後で、次いで、埋込み酸化物層がHF（49%）でエッチングされた。

20

【0129】

[00199] UVOMaskの製作：融解石英スライドがピラニア溶液（60 ）中で15分間洗浄され、十分な水で徹底的に水洗いされる。洗浄されたスライドは、窒素吹きつけで乾燥され、電子ビーム蒸着装置のチャンバ中に配置されて、5nmのTi（接着層として）及び100nmのAu（UV光のマスク層）の連続した層でコーティングされた。ネガティブフォトレジスト、すなわちSU8 5が、スライド上で3000rpmの速度で30秒間スピン成形されて、厚さ約5µmの膜を生じた。ソフトベーク、UV光への露光、ポストベーク、及び現像で、フォトレジストのパターンを形成した。弱いO<sub>2</sub>プラズマ（すなわち、デスカムプロセス）で、残留フォトレジストを除去した。フォトレジストは、金エッチング液（すなわち、I2及びK2の水溶液）及びチタンエッチング液（すなわち、HClの希釈溶液）をそれぞれ使用してAu及びTiをエッチングするためのマスクとして働く。

30

【0130】

[00200] PDMSスタンプの準備：プリポリマ（A：B=1：10、Sylgard 184、Dow Corning）をペトリ皿に注ぎ、続いて65 で4時間ベークすることによって、約4mmの厚さのPDMS基板が準備された。結果として生じた硬化片から適切な大きさ及び長方形の形を持ったスラブが切り出され、次にイソプロピルアルコールで洗浄され、窒素吹きつけで乾燥された。特別に設計されたステージを使用して、PDMSを望ましいレベルの歪みまで機械的に伸張した。PDMSと接触して配置されたUVOMaskを通して短波長UV光（低圧水銀ランプ、BHK、240から260nmの173µW/cm<sup>2</sup>）に5分間この伸張された基板を照らすことで、パターン形成された表面化学的性質を生成した。

40

【0131】

[00201] バックル状GaAsリボンの形成及び埋込み：SiO<sub>2</sub>をコーティングされた

50

緩めリボンの付いたGaAsウェーハが、パターン形成された表面化学的性質を持った伸張されたPDMSに押し付けて張り付けられた。90°のオープン中で5分間ベークし、空气中で室温まで冷やし、次にPDMSの歪みをゆっくり弛緩させることで、各リボンに沿ってバックルを生成した。バックル状リボンの埋込みは、UV光に5分間投光露光し、次に液体PDMSプリポリマを約4mmの厚さに成形することを含んだ。65°のオープン中で4時間か室温で36時間かのどちらかでサンプルを硬化することで、プリポリマを硬化して、バックル状リボンをPDMSの固体マトリックス中に埋め込まれたままにした。

#### 【0132】

[00202]バックル状リボンの特性：サンプルを約90°（埋め込まれていないサンプルの場合）又は約30°（埋め込まれたサンプルの場合）傾けてリボンの像を光学顕微鏡で作った。SEM像は、サンプルを金の薄い層（厚さが約5nm）でコーティングした後で、PhilipsXL30電界放出走査形電子顕微鏡で記録された。PDMSスタンプを予め歪ませるために使用された同じステージが、結果として得られたサンプルを伸張し、また圧縮するために使用された。

#### 【0133】

[00203]SMS PDの製作及び特性：PDの製作は、図24Bの下フレームに示された形態のサンプルから始まった。ポリ（エチレン テレフタレート）（PET）薄板の幅約0.8mmのストリップが、これの長手方向の軸がリボンの長手方向の軸に対して垂直な状態で、PDMS上に静かに配置された。このストリップは、厚さ30nmの金膜（ショットキ電極を形成するための）の電子ビーム蒸着用のシャドウマスクとして働いた。PETストリップを取り除き、予備歪みPDMSスタンプを弛緩させることで、バックル状GaAsリボンで作られたSMS PDを形成した。液体PDMSプリポリマが、電極の無いリボンの領域に成形され、次にオープン中で硬化された。金電極は、半導体パラメータ解析装置によるプロービングを可能にするように上のPDMSを越えて延びた。（Agilent4155C）。光応答の測定では、PDは、伸張及び圧縮用の機械ステージを使用して操作された。IR LED光源（850nmの波長を持つ）が照明を与えた。

#### 【0134】

[00204]実施例2：転写印刷

#### 【0135】

[00205]われわれの技術方法は、前に説明された、平面スタンプをベースにした印刷方法で具体化されたある概念を使用する。この基本技術は有望な出発点を提供するが、以下で説明されるように、HARDI（撮像用の半球形アレイ検出器）システムの課題に対処するためには多くの基本的な新しい特徴が導入されなければならない。

#### 【0136】

[00206]図32及び33は、湾曲表面への転写印刷に関係した一般的な戦略を示す。ステップの第1の組（図32）は、相互接続されたSi CMOS「小チップ」をウェーハの平面表面から取り上げ、次にジオメトリを半球形の形に変形するように設計された薄い球形湾曲エラストマスタンプの製作及び操作を含む。このプロセスのためのスタンプは、ポリ（ジメチルシロキサン）（PDMS）のようなエラストマを得るための液体プリポリマを、要求された曲率半径を持った選ばれた高品質光学要素（すなわち、凸レンズと凹レンズの整合された対）に押し付けて成形し、硬化することによって形成される。スタンプは、成形された円形リムを備えている。このリムに沿った成形溝（図32の破線の円）を適切な大きさの剛性円形保持リングにかみ合わせてこの要素を半径方向に伸張すると、この球形スタンプが、伸張された平面薄板に変形される。予め成形されアンダーカットエッチングされた、薄い相互接続の付いたSi CMOS「小チップ」を支持するマザーウェーハにこの伸張されたスタンプを接触させ、次に、このスタンプを剥離することで、これらの相互接続された小チップがこの要素に「インク付け」される。小チップと軟質エラストマ要素の間のファンデルワールス相互作用が、このプロセスのために十分な粘着力を与える。

10

20

30

40

50

## 【 0 1 3 7 】

[00207]保持リングを取り除くことで、P D M S は弛緩して最初の半球形の形に戻るようになり、それによって小チップアレイの平面 - 球形変形を達成する。この変形は、スタンプの表面に圧縮歪みを誘起する。この歪みは、C M O S 小チップアレイにおいて、相互接続の局所的な層間剥離及び持ち上りによって吸収される（図 3 2 の左下）。これらの「ポップアップ」相互接続は、小チップの損傷又は小チップの電氣的な特性の有害な歪み誘起変化を防ぐやり方で歪みを吸収する。小チップの歪みを約 0 . 1 % 未満に維持することで、これら 2 つの目標は達成される。相互接続に必要な空間によって、C M O S 小チップの最大フィルファクタが制限される。しかし、光検出器は、全ピクセル面積をほとんど使い、それによって、8 0 % フィルファクタの目標に真っ直ぐに進む道を与える。

10

## 【 0 1 3 8 】

[00208]ステップの第 2 の組（図 3 3 ）では、「インク付け」された半球形スタンプは、これらの要素を、整合する形状の凹み（例えば、この例では、整合半球形凹みを有するガラス基板）を持つ最終デバイス基板上に転写印刷するように使用される。この転写プロセスは、光硬化可能 B C B ( D o w C h e m i c a l ) 又はポリウレタン ( N o r l a n d O p t i c a A d h e s i v e ) などの紫外線 ( U V ) 硬化可能感光性重合体を接着剤として使用する。これらの材料は、薄い（厚さ数十ミクロン）液体膜の形でデバイス基板に塗布される。スタンプと接触すると同時に、この液体層は、小チップ及びポップアップ相互接続に関連したレリーフ構造に適合するように流れる。透明基板を透過した U V 光は感光性重合体を硬化し、これを固体形状に変形して、スタンプの除去と同時に滑らかな平坦化上面をもたらす。機能システムを形成するための最終集積化は、電極及び光検出器用材料の堆積及びパターン形成、及び外部制御回路への母線のリソグラフィによる画定を含む。

20

## 【 0 1 3 9 】

[00209]図 3 2 及び 3 3 の方法は、いくつかの注目すべき特徴を持っている。第 1 に、最先端技術の平面エレクトロニクス技術を利用して、高信頼性で経済性に優れた高性能動作を半球形基板上に可能にする。特に、小チップは、0 . 1 3  $\mu$  m 設計ルールで処理されたシリコントランジスタの集りから成り、H A R D I システムのための局所的なピクセルレベルの処理能力を与えている。従来の処理は、シリコン・オン・インシュレータウェーハを用いてこれらのデバイスを形成するように使用されている。埋込み酸化物は、印刷のために小チップを準備するための犠牲層（H F でアンダーカットエッチング）を提供する。相互接続は、狭くて薄い（約 1 0 0 n m ）金属線から成る。

30

## 【 0 1 4 0 】

[00210]第 2 の特徴は、この方法がエラストマ要素及び機械的設計を使用して適切に制御された平面 - 球形変形を可能にすることである。後で略述されるように、転写スタンプ及び総合的な機械モデリングにおける可逆的な線形力学によって、この制御が達成される。第 3 の魅力的な態様は、転写プロセスのある基本的なコンポーネント及び接着を制御するための戦略が平面的な応用で実証されたことである。実際、そのような平面印刷応用のために巧み設計されたステージは、図 3 2 及び 3 3 のプロセスに適応することができる。図 3 4 は、このプロセスで使用するのに適した集積化視覚システム及び空気圧アクチュエータの付いた自家製プリンタを示す。

40

## 【 0 1 4 1 】

[00211]この型のプリンタシステムを使用して、図 3 2 及び 3 3 のプロセスのいくつかの態様を実証する。図 3 5 は、高濃度不純物ドーパされたシリコンリボンを持った正方形アレイ中の相互接続された単結晶シリコンアイランドのアレイが「インク付け」された半球形スタンプの表面の走査形電子顕微鏡像を示す。図 3 6 は、光学像を示す。平面 - 球形変形中に、これらのリボン相互接続は、図 3 2 に示されるようにポップアップする。この型の相互接続の重要な態様は、この相互接続が、完全に形成された小チップの転写と組み合わせられたとき、高分解能湾曲表面リソグラフィ又は半球体に直接処理する他の形の必要性を減少させることである。

50

## 【 0 1 4 2 】

[00212]材料及び全体的な処理戦略に加えて、半球形スタンプ、ポップアップ相互接続、及び剛性デバイスアイランドの付いた相互接続の弾性機械応答の完全計算モデリングが行われる。これらの計算は、工学的な制御及び最適化を容易にするレベルでプロセスの物理的現象を明らかにする。線形弾性板理論に基づいた簡単な推定は、図 3 2 のプロセスに関連した歪みのレベルが、厚さ 2 mm のスタンプ及び半径 1 cm の球の場合に、10 % 以上に達し得ることを示す。したがって、信頼性の高い工学的制御のためには、スタンプが、この値の 2 倍までの歪みに対して、すなわち約 20 % の歪みまで、線形弾性状況で動作することが必要である。図 3 7 は、バルク平面スタンプをベースにした印刷のレベルでわれわれが用いた経験のある P D M S のいくつかの変形物の実験から得られた応力 / 歪み曲線を示す。184 - P D M S は、約 40 % の歪みまで非常に直線的な弾性応答を与えるので、優れた最初の材料を提供すると思われる。

10

## 【 0 1 4 3 】

[00213]これらのような機械的な測定値は、小チップ及びリボンポップアップ相互接続の弾性率及びジオメトリについての文献値と結びつけられ、モデリングに必要な情報を提供する。計算のために 2 つの方法が採用される。第 1 のものはフルスケール有限要素モデリング ( F E M ) であり、これでは、平面基板上のデバイス及び相互接続ジオメトリの詳細 (例えば、大きさ、間隔、多層) が解析される。異なる材料 (例えば、スタンプ、シリコン、相互接続) が解析で直接明らかにされる。横方向圧力は、スタンプ及び回路を望ましい球形の形に変形させるように加えられる。有限要素解析は、歪み分布、特にデバイス及び相互接続の最大歪み、及び転写されたデバイス間の不均一な間隔を与える。そのような方法は、デバイスジオメトリ及び材料の全ての詳細を取り込むので、最大歪み及び不均一性を減少させるために、転写印刷プロセスの異なる設計の効果をよく調べるために使用できることが、そのような方法の有利点である。しかし、この方法は、計算集中的であり、したがって、広い範囲の長さスケール及びスタンプ上の多数の構造デバイスのモデリングを含むので時間が掛かる。

20

## 【 0 1 4 4 】

[00214]第 2 の方法は、ローディング状態でのデバイスの機械的性能を解析する、デバイス (小チップ) の単位セルモデルである。各デバイスは、単位セルで表され、機械的ローディング (例えば、曲げ及び引っ張り) に対するデバイスの応答が、有限要素方法によって徹底的に調べられる。次に、各デバイスは、相互接続で連結された単位セルに取り換えられる。この単位セルモデルは、次に、有限要素解析に組み込まれて、デバイス及び相互接続の詳細なモデリングに取って代わる。さらに、球の縁部から離れたところでは、多くの単位セルが集積化され、その性能が粗いレベルのモデルで表されるように、歪みは比較的均一である。球の縁の近くでは、デバイスの詳細なモデリングが依然として必要であるように、歪みは非常に不均一である。そのような方法の有利点は、計算の手間をかなり軽減することである。第 1 の方法のフルスケール有限要素解析は、この単位セルモデルを確認するために使用される。いったん確認されると、単位セルモデルは、デバイス、相互接続、及びそれらの間隔の異なる設計を素早く調査するのに適しているので、強力な設計ツールとなる。

30

40

## 【 0 1 4 5 】

[00215]図 3 8 は、図 3 2 で略述されたように、半球形スタンプを平面ジオメトリに伸張するため (及びこれを弛緩させて元の半球形に戻すため) の予備 F E M の結果を表す。上のフレームは、図 3 2 に模式的に示されたものと同様なジオメトリを持った半球形スタンプの断面図を示す。これらの結果は、メンブレンの不均一な厚さによってはっきり表されているように、伸張されたメンブレン内の歪みの僅かな空間的不均一を示している。成形及び硬化によって形成されるスタンプが押し付けられる構造を適切に選ぶことによって、スタンプの厚さプロファイルを巧みに設計することで、これらの不均一を無くすることができる。しかし、( i ) ポップアップ相互接続は本質的に変形に対して耐性があり、さらに ( i i ) 小チップが各ピクセル位置の完全な中心に置かれる必要は無いので、いくつ

50



かの不均一な歪みは許容できることに留意することが重要である。より大きな光検出器は、ピクセル面積内での小チップの位置に無関係に小チップとの電氣的接触を確立することができる均一な裏面電極を持ったピクセル面積を満たす。

【0146】

[00216]このモデリングは、また、Si CMOS小チップの歪みのレベルを決定することができる。電氣的特性の変化及び、ことによると、破砕又は層間剥離による機械的破損が起こるのを防ぐために、システムは、この小チップ歪みを約0.1~0.2%未満に保つように設計されるべきである。このモデリングは、この範囲を超えた歪みに小チップをさらさないようにするためのスタンプの設計及び処理条件を容易にする。

【0147】

[00217]実施例3：二軸伸縮性「波形」シリコンナノメンブレン

【0148】

[00218]この例は、エラストマ支持物上の2次元バックル状又は「波形」シリコンナノメンブレンから成る単結晶シリコンの二軸伸縮性形状を取り入れる。この構造の製作手順が説明され、また、その構造のジオメトリ及び様々な方向に沿った一軸及び二軸歪みに対する応答の様々な態様が示される。このシステムの力学の解析モデルは、システムの挙動を定量的に理解するための骨組みを提供する。この種類の材料は、完全2次元伸縮性を持った高性能エレクトロニクスのための手段を提供する。

【0149】

[00219]機械的湾曲性を示すエレクトロニクスは、情報ディスプレイ、X線撮像、光起電力デバイス、及び他のシステムでの応用にとって興味がある。可逆的伸縮性は、スマート手術用手袋、電子眼カメラ、及び個人健康状態監視装置などの、曲げることができるだけのエレクトロニクスでは実現できないデバイス能力を可能にする非常に技術的に魅力のある異なる機械的特性である。この型のエレクトロニクスのための1つの方法では、伸縮性ワイヤが剛性デバイスアイランドを相互接続して、伸縮性でないデバイスコンポーネントと共に回路レベルの伸縮性を実現する。代替の戦略では、薄い単結晶半導体及び他の電子材料のある構造形態によって、デバイス自体の伸縮性が可能になる。最近の実証は、金属酸化物半導体電界効果トランジスタ(MOSFET)、金属半導体電界効果トランジスタ(MESFET)、pn接合ダイオード、及びショットキダイオードの一軸伸縮性を実現するために、シリコン及びガリウム砒素のナノリボン(数十から数百ナノメートルの厚さ及びマイクロメートル範囲の幅)のバックル状1次元「波形」ジオメトリを使用することを含んだ。この例は、同様な材料のナノメンブレンを2次元(2D)波形ジオメトリに形成して完全2D伸縮性を実現することができることを示す。そのようなシステムの製作手順が、システムの機械的応答の実験から得られた詳細な特性及び解析モデリングと共に、説明される。

【0150】

[00220]図39は、エラストマ支持物上に2次元伸縮性Siナノメンブレンを形成するステップを模式的に示す。この例では、このメンブレンは、シリコン・オン・インシュレータ(SOI)ウェーハ(Soitec, Inc., p型)から製作され、フォトリソグラフィでフォトレジストの適切なパターンを画定し、次に反応性イオンエッチング(Plasma Therm RIE, SF<sub>6</sub> 40 sccm, 50 mTorr, 100 W)して露出されたシリコンを除去することによって、上部シリコンに穴(直径約2.5 µm、ピッチ約25 µm)の正方形アレイを形成することから始まる。この同じステップで、ここで報告されるサンプルでは3~5 mm正方形の範囲内にあるメンブレンの全体的な横寸法を画定する。厚さは55から320 nmの範囲内である。エッチングされたサンプルを、濃縮フッ化水素酸(49% HF)に浸すことで、埋込みSiO<sub>2</sub>層(厚さ145~1000 nm)が除去される。アセトンで洗ってフォトレジストを除去した。研磨されたシリコンウェーハによって生成された平らなエラストマ基板(厚さ約4 mm)にポリ(ジメチルシロキサン)(PDMS)のプリポリマを押し付けて成形し、硬化する。強力な紫外光(240~260 nm)で生成されたオゾン環境に5分間さらすことで、疎水性PDMS表

10

20

30

40

50

面（ $-CH_3$  及び  $-H$  末端基）を親水性状態（ $-OH$  及び  $-O-Si-O$  末端基）に変換した。そのように活性化された PDMS 基板を熱対流炉中で  $70 \sim 180$  で簡単に加熱することで、制御された程度の等方性熱膨張を生じさせた。この要素を処理された SOI ウェーハに接触させ、次にこれを剥離することで、再び、全ナノメンブレンを PDMS に転写した。熱対流炉中での数分間連続して加熱することで、メンブレンと PDMS の間の強力な接着剤接着の形成が促進された。最終ステップで、ナノメンブレン / PDMS 構造は室温（およそ  $25$ ）まで冷えて、熱誘起予備歪み（ $L/L$ ）を緩めた。このプロセスは、Si ナノメンブレン及び PDMS の表面近くの領域で、2 次元（2D）波形レリーフ構造の自然発生的な形成につながった。この構造は、1 次元の周期的な起伏が支配的である縁部近く、2 次元ヘリンボンレイアウトが一般的に観察される内部領域、及び無秩序ヘリンボン構造がしばしば生じる中心近くで異なった挙動を示す。ヘリンボン領域は、短波長と呼ばれる起伏の隣接したピーク間の距離と、起伏  $A_1$ （図 1 に示されていない）の振幅と、長波長と呼ばれるヘリンボン構造の隣接した「ジョグ」間の間隔に関連したより長い距離  $2\pi/k_2$ （ $x_2$  方向に沿った）とで特徴付けられる。他の特徴的な長さは、「ジョグ」波長  $2\pi/k_1$ （長波長方向  $x_2$  に対して垂直な  $x_1$  方向に沿った）、ジョグの振幅  $A_2$ 、ジョグ角度である。図 39 の下のフレームはこれらの特徴を模式的に示す。

【0151】

[00221] 図 40 の部分 a ~ f は、厚さ  $100\text{ nm}$ （およそ  $4 \times 4\text{ mm}^2$  の横方向寸法）及び約  $3.8\%$  の熱予備歪み（ $150$  まで加熱することによって確定される）を持ったナノメンブレンのケースについて、ヘリンボン起伏の形成中に異なる段階で集められた光学顕微鏡写真を示す。これらの像は、2 段階での構造形成を示し、その第 1 は、大きな面積にわたった 1 次元起伏を支配的に含み、その後、これらの起伏構造の曲がりが続いて、最後には、完全冷却時に目の詰んだヘリンボンレイアウトになる（図 40 d ~ f）。図 40 h は、両方の特徴波長の時間変化を示す。冷却が、PDMS の比較的大きな熱収縮によってシリコンに対する徐々に大きくなる圧縮歪みをもたらすにつれて、短波長は減少する傾向がある。特に、この値は、ヘリンボン構造が顕著になるとき初期段階の  $17 \sim 18\text{ }\mu\text{m}$  から約  $14.7\text{ }\mu\text{m}$  に減少し、さらに最終的に、完全に冷えた状態で約  $12.7\text{ }\mu\text{m}$  に減少する。この波長は大きな面積にわたって一様である（約  $5\%$  ばらつき）。対照的に、ヘリンボンレイアウトに関連した長波長は、図 40 g の像から明らかなように、広い範囲の値を示す。このサンプル全体の約  $100$  箇所の測定は、図 40 g のヒストグラムに要約された値の分布を与える。ヘリンボン構造は、面外変位  $w = A_1 \cos[k_1 x_1 + k_2 x_2] + A_2 \cos(k_2 x_2)$  によって表されてもよい（図 49）。ここで、係数、すなわち起伏の振幅  $A_1$ 、長波長  $2\pi/k_2$ 、ジョグ波長  $2\pi/k_1$ 、及びジョグの振幅  $A_2$  は、特定のメンブレン厚さ、膜の機械的特性、及び基板の解析によって決定される。短波長は  $(2\pi/k_1) \sin(\theta/2)$  である。このモデリングは、熱予備歪みの代わりに、波形構造の測定された外形長さ及び周期から決定されるような Si 歪みを、加えられた予備歪みとして使用する（図 50）。おそらく PDMS 上の Si のローディング効果のせいで、Si を変形させる実際の歪みは、一般に、推定される熱予備歪みよりもいくぶん小さい。例えば、Si 歪みは、 $3.8\%$  の熱予備歪みで  $2.4\%$  である。そのような変位  $w$  の場合には、Si 膜中の応力、歪み、及び変位フィールドは、フォンカルマン平板理論から  $A_1$ 、 $k_1$ 、 $A_2$ 、及び  $k_2$  の項で得ることができる。PDMS 基板中のフィールドは、3D 弾性理論から得られる。Si 膜のメンブレンエネルギー及び曲げエネルギー及び PDMS 基板の弾性エネルギーから成る総エネルギーを最小にすることで、 $A_1$ 、 $k_1$ 、 $A_2$ 、及び  $k_2$  が与えられる。Si 及び PDMS のヤング率及びポアソンの比は、 $E_{Si} = 130\text{ GPa}$ 、 $\nu_{Si} = 0.27$ 、 $E_{PDMS} = 1.8\text{ MPa}$ 、及び  $\nu_{PDMS} = 0.5$  である。実験とモデルの両方で、ジョグ角度は約  $90^\circ$  にされた。理論によって与えられた短波長は、 $2.4\%$  の二軸予備歪みで  $12.4\text{ }\mu\text{m}$  であり、これは上の実験結果とよく合っている。長波長  $2\pi/k_2$  の大きなばらつきは、また、理論計算によって、 $30$  から  $60\text{ }\mu\text{m}$  と予想される。

## 【 0 1 5 2 】

[00222] 図 4 1 は、図 4 0 の完全冷却状態で示されたものと同様な構造の原子力顕微鏡 ( A F M ) 像及び走査形電子顕微鏡 ( S E M ) 像を表す。これらの像は、たとえ圧縮歪みが完全に等方性であっても、2 つの特徴方向を画定するジグザグ構造によってヘリンボンパターンが特徴付けられることをはっきり示している。ヘリンボン構造は、システムの全体的な平面内応力を減少させ両方向の二軸圧縮を緩和する最小弾性エネルギー形態を表す。したがって、このジオメトリは、「チェッカー盤」及び 1 D 起伏レイアウトに比べて、大きな面積で好ましい。というのは、ヘリンボンモードは、かなりの伸張エネルギーを招くことなしに全ての方向の面内応力を弛緩させる、これら 3 のモードのうちのただ 1 つのものであるからである。ジョグの直ぐ近くだけで、かなりの伸張が誘起される。1 D モードは、ただ 1 つの方向だけで予備応力を下げる。チェッカー盤モードは、全ての方向で応力を下げるが、曲げに付随してかなりの伸張エネルギーを生成する。

10

## 【 0 1 5 3 】

[00223] A F M 像から引き出された 2 つのラインカットは、ほんのおよそ正弦波状であるが、ジョグ方向に沿った ( プロファイル i ) 及び起伏に垂直 ( プロファイル i i ) な周期的なレリーフプロファイルを示す。プロファイル i i から決定された起伏の  $\lambda$  及び  $A_1$  は、それぞれ  $12.8$  及び  $0.66 \mu\text{m}$  である。理論解析で与えられた  $12.4 \mu\text{m}$  は、実験データと同じようである。しかし、理論解析からの  $A_1$  は  $0.90 \mu\text{m}$  であり、実験結果よりもいくぶん大きな値である。S E M 像は、起伏の隆起領域と凹領域の両方でシリコンの小さな穴に近いサンプルの挙動で明らかに示されるように、メンブレンと P D M S の間の密接な接着をはっきり示している。これらの像は、また、起伏構造がこれらの穴の位置と完全に無関係であることを示している。というのは、われわれの実験で、 $2.5 \mu\text{m}$  の穴サイズは変形モードの特徴波長よりも遥かに小さいからである。波形構造のジオメトリのシリコンの厚さへの依存性についての調査は、物理学的現象へのさらなる洞察を可能にし、さらに力学モデルを確認することができる。図 4 2 は、いくつかの結果を示し、同様な熱歪みに対して異なる厚さのメンブレンに形成された起伏構造の光学顕微鏡写真及び波長及び振幅を含んでいる。厚さ  $100 \text{ nm}$  の場合、起伏の  $\lambda$  及び  $A_1$  は、それぞれ  $12.6 (\pm 0.37)$  及び  $0.64 (\pm 0.07) \mu\text{m}$  であり、厚さ  $320 \text{ nm}$  の場合、 $45.1 (\pm 1.06)$  及び  $1.95 (\pm 0.18) \mu\text{m}$  である。これらの値は、理論計算にかなりよく対応しており、理論計算は、 $\lambda$  及び  $A_1$  が  $100 \text{ nm}$  の場合にそれぞれ  $12.4$  及び  $0.90 \mu\text{m}$  であり、 $320 \text{ nm}$  の場合にそれぞれ  $45.1$  及び  $3.29 \mu\text{m}$  を与えている。

20

30

## 【 0 1 5 4 】

[00224] これらの波形メンブレンは、前に説明されたりボンジオメトリによって生成される 1 次元伸張性に対して、様々な面内方向の歪みに対して真の伸張性を実現する。この態様を研究するために、われわれは、較正された機械ステージ及び  $3.8\%$  の熱誘起予備歪みの状態で準備された 2 D 伸張性メンブレンを使用して、異なる方向に沿った一軸引っ張り伸張試験を行う。図 4 3 は、いくつかの像を提供する。ケース i では、長い起伏の方向に沿って与えられた引っ張り歪み (  $\epsilon_{st}$  ) によって、ヘリンボン構造が「広がる」ようになり (  $\epsilon_{st} 1.8\%$  )、完全伸張状態 (  $\epsilon_{st} 3.8\%$  ) で徐々に 1 D 波形ジオメトリになった。この伸張は、ポアソン効果によって、引っ張り歪みの半分にほぼ等しい振幅を持った直交方向の圧縮歪みを誘起する。この圧縮歪みは、この方向の波形構造の圧縮によって吸収され得る。加えられた引っ張り歪みを緩めると同時に、最初のヘリンボン起伏が回復して元のものと全く同じような構造を示した。( 図 5 1 は、5、10 及び 15 伸縮サイクル後に集められた光学顕微鏡写真を示す )。

40

## 【 0 1 5 5 】

[00225] 対角線方向に加えられた引っ張り歪み ( ケース i i ) は、同様な構造変化を示した。ただし、完全伸張では、1 D 起伏構造は、最初のジオメトリではなく、加えられた歪みによって定められた方向に沿って並んだ。垂直なケース i i i では、小さな歪み (  $\epsilon_{st} 1.8\%$  ) で、サンプルのある部分は、ヘリンボンレイアウトが完全に無くなって、

50

伸張方向に沿って新しい1D起伏を生じる。歪みの増加につれて、より多くの領域がこの変形を受け、終には、全面積がこれらの方向付けされた1D起伏から成る。これらの新しく形成された1D起伏は、最初の起伏の向きに対して垂直であり、緩めと同時に、無秩序ヘリンボン状ジオメトリを生成するように単に曲がる。図43Bに示された全てのケースで、たとえポアソン効果によって圧縮歪みが直交方向に誘起されても、波長は引っ張り歪みと共に大きくなり、緩めと同時に初期の値に回復する。この挙動は、ポアソン効果によって生じたこの波長の減少よりも大きなヘリンボン起伏の広がりによって誘起されるの増加から生じる(図52)。ケースiの場合、ジョグ波長 $2\pi/k_1$ (図52A)は、ポアソン効果によって、加えられた引っ張り歪み $s_t$ を受けて $2\pi/k'_1$ に減少する(図52B)。すなわち、 $k'_1 > k_1$ 。しかし、対応するジョグ角度 $\theta'$ はヘリンボン構造の広がり $\theta$ のせいで角度 $\theta$ よりも大きい。短波長 $\lambda = (2\pi/k_1) \sin(\theta/2)$ は $\lambda' = (2\pi/k'_1) \sin(\theta'/2)$ になり、この $\theta'$ は、角度変化の効果がポアソン効果に打ち勝つとき、 $\theta'$ よりも大きい可能性がある。われわれの理論モードは、 $s_t = 0, 1.8, \text{及び} 3.8\%$ に対して $\lambda = 12.4, 14.6, \text{及び} 17.2 \mu\text{m}$ を与え、これによって、実験で観察されるように、短波長は、加えられる歪みと共に増加することが確かめられる。ケースiiiの場合、 $\lambda$ と $2\pi/k_1$ の両方が、与えられる伸張歪みと共に大きくなった。というのは、起伏は伸張歪みの方向に沿って弛緩され、ジョグ角度 $\theta$ はポアソン効果によってあまり変化しなかったからである。バックル状メンブレンの二軸伸縮性は、また、熱誘起引っ張り歪みを使って研究された(図53)。熱歪みによって生成されたヘリンボン起伏は、サンプルが加熱されるにつれてゆっくり消え、冷却と同時に完全に回復した。

【0156】

[00226]これらの観察は、メンブレンの中心領域にだけ当てはまる。図39の下フレームに示されるように、メンブレンの縁部は、縁に沿って方向付けされた波動ベクトルを持った1D起伏構造を示す。縁領域、中心領域、及びこれらの間の推移領域のAFM像及びラインカットプロファイルが、図44に示されている。Siの縁近く(上のフレーム)で始まる1D起伏は、徐々に曲がるようになり(中のフレーム)、終には、中心領域(下のフレーム)でヘリンボンジオメトリに変わる。これらの領域の $\lambda$ 値は、それぞれ16.6、13.7、及び12.7 $\mu\text{m}$ であり(上のフレームから)、0.52、0.55、及び0.67 $\mu\text{m}$ の $A_1$ を持っている。縁部の1D起伏と比較して、2Dヘリンボン起伏はより小さな $\lambda$ 及び $A_1$ を持ち、Siの内部領域が、圧縮歪みの影響を縁部よりも強く受けることを暗示している。縁近くの応力状態は、メンブレンの牽引力の無い縁のために、ある距離の範囲内ではほぼ一軸圧縮である。この一軸圧縮は、この自由な縁に対して平行であるので、縁に沿った1D起伏を生じさせる。しかし、応力状態は、ヘリンボン構造が結果的に生じる中心領域では等二軸圧縮になる。1D波形縁部とヘリンボン起伏の間の推移領域では、不平衡二軸圧縮によって、大きなジョグ角度を持った「半」ヘリンボン起伏が生じる。われわれのモデルは、1D起伏に対して16.9及び0.83 $\mu\text{m}$ 、及びヘリンボン構造に対して12.4及び0.90 $\mu\text{m}$ の $\lambda$ 及び $A_1$ をそれぞれもたらす。これらの結果は、実験的に観察された値とかなりよく合っている。

【0157】

[00227]これらの縁の影響をさらに研究するために、われわれは、1000 $\mu\text{m}$ の長さを持ち100、200、500、及び1000 $\mu\text{m}$ の幅を持った長方形メンブレンを、全て同じPDMS基板上に製作した。図45は、熱予備歪みの2つの異なるレベルについて、これらの構造の光学顕微鏡写真を示す。低熱予備歪み(およそ2.3%、図45A)では、幅100及び200 $\mu\text{m}$ のメンブレンは、一方の側から他方の側まで完全な1D起伏を示し、平らな無変形領域が端部にある。幅500 $\mu\text{m}$ のメンブレンは、同様な1D起伏及び平らな領域を示すが、起伏は、構造の中間に僅かに曲がったジオメトリを持ち、100及び200 $\mu\text{m}$ のケースよりも実質的に小さな、向きの全体的秩序化及び一様性を有している。1000 $\mu\text{m}$ 正方形の場合、1D起伏が縁部の中心領域に存在し、平らな領域は角にある。メンブレンの中心部分は、十分に発達したヘリンボンジオメトリを示す。角の

平らな領域に関しては、2つの自由な縁部のせいでほぼ応力の無い状態になっている。そのような角の近くに、起伏は生じない。予備歪みの増加につれて（4.8%、図45B）、全てのケースで平らな領域の大きさが減少する。100及び200  $\mu\text{m}$ のリボンでは1D波形挙動が存続するが、顕著なヘリンボンモルフォロジは、500  $\mu\text{m}$ のケースの中心領域に現れる。もっと大きな予備歪みでは、等二軸圧縮歪みが、幅500  $\mu\text{m}$ メンブレンの内部領域に存在する。1000  $\mu\text{m}$ 正方形メンブレンの場合、ヘリンボン挙動は、縁に近接した領域まで広がっている。縁効果長  $L_{edge}$  と呼ばれる、平らな領域の空間範囲を画定する特徴長さスケールは、メンブレンの大きさ及び予備歪みの関数として評価することができる。図45Cは、ここで研究されたケースについて、メンブレンの大きさに無関係なやり方で、予備歪みに対するこの長さの直線スケーリングを指し示す結果を示している。予備歪みが大きくなるにつれて、一軸歪み領域の長さはより小さくなる。したがって、より短い範囲の1D起伏が生じ、2つの自由な縁に近い無応力領域で同様な挙動が観察されることがある。

10

## 【0158】

[00228]図46は、円形、楕円形、六角形、及び三角形を含めて他のメンブレンジオメトリに生じる波形構造の光学顕微鏡写真を示す。その結果は、図45のリボン及び正方形での観察と定性的に一致している。特に、縁領域は、縁に平行に方向付けされた1D起伏を示す。直交方向を持った起伏は、縁から  $L_{edge}$  よりも大きな距離のところに現れるだけである。円形の場合、1D起伏は、メンブレンの形のせいで全体的に半径方向の向きを持って、縁の近くに現れる。ヘリンボン起伏は、中心部に現れる。楕円形は、平らな領域が主軸の縁部にあるが、これらの領域の小さな曲率半径のせいで同様な挙動を示す。六角形及び三角形の場合には、鋭い角（それぞれ120°及び60°の角度）が平らな領域を生じさせる。ヘリンボンジオメトリが、六角形の中心部に現れる。三角形の中心部は、ここで示された予備歪みのレベルで、1D起伏の併合を示す。明確な角のある形（例えば、六角形、三角形、及び楕円の先端）では、角の近くに起伏は無い。その理由は、2つの交差する自由な縁（必ずしも垂直でない）が無応力状態をもたらすからである。三角形の場合には、中心領域にさえも、ヘリンボン構造を生成するのに十分な空間が無い。

20

## 【0159】

[00229]メンブレン自体が、二軸伸縮性電子デバイスのための手段を提供する。上で略述された縁効果は、そのようなデバイスのある種類に有用であり得る特定の結果を実現するために利用可能である。特に、撮像システムでは、光検出器の位置に平らな無変形領域を維持してこのデバイスが波形形状を持つとき起こる非理想的挙動を妨げることに価値があることがある。図47は、この結果を実現する伸縮性メンブレンのいくつかの代表的な例を表す。これらの構造は、垂直及び水平方向（図47A、C）に、また垂直、水平及び対角線方向（図47E、G）に30  $\mu\text{m}$  × 150  $\mu\text{m}$ のリボン（直交リボンの場合、30  $\mu\text{m}$  × 210  $\mu\text{m}$ ）によって接続された100 × 100  $\mu\text{m}$ の正方形アイランドから成る。リボンの起伏の振幅及び波長の変化は、正方形アイランドの領域で変形が起こるのをほとんど防ぐやり方で、加えられた歪みを吸収する手段を提供する。われわれは、いくつかの異なる与えられた歪みでのこれらの構造の挙動を調べた。図47の部分a及びeは、オープン中でサンプルを加熱することで加えられた低歪み（およそ2.3%）状況での代表的な場合を示す。図47の部分c及びgは、機械ステージを使用して加えられた比較的大きな二軸歪み（およそ15%）での同じ構造を示す。明らかなように、低歪み領域では、アイランドは平らなままである。十分に大きな歪みで、起伏構造がこれらの領域に生じ始める。斜角SEM像（図47B、D、F、H）に示されるように、PDMSとSiの間の良好な接着が全ての歪みで保たれた。図47の部分b及びdの高倍率SEM像の差し込み図によっても、PDMSとのSiの強い接着が確認される。

30

40

## 【0160】

[00230]以上のことをまとめると、シリコンのナノメンブレンは、ある範囲のジオメトリを持った2D「波形」構造を生成するように、予備歪みエラストマ基板と集積化することができる。これらのシステムの機械的挙動の多くの態様は、理論的に予測される挙動と

50

よく一致している。これらの結果は、使用中又は取付け中に十分な伸縮性が要求されるシステムでのエレクトロニクスの応用に有用である。

#### 参考文献

1. Duan, X. & Lieber, C. M. Generalsynthesis of compound semiconductor nanowires . Adv.Mater. 12, 298-302 (2000).
2. Xiang, J., Lu, W., Hu, Y., Wu, Y., Yan,H. & Lieber, C. M. Ge/Si nanowire hete rostructures as high-performancefield-effect transistors. Nature 441, 489-493 (2 006).
3. Wu, Y., Yan, H., Huang, M., Messer, B.,Song, J. H. & Yang, P. Inorganic semic onductor nanowires: rational growth,assembly, and novel properties. Chem. Eur. J 10 . 8, 1261-1268 (2002).
4. Pan, Z. W., Dai, Z. R. & Wang, Z. L.Nanobelts of semiconducting oxides. Scien ce 291, 1947-1949 (2001).
5. Peng, X., Manna, L., Yang, W., Wickham,J., Scher, E., Kadavanich, A. & Alivis atos, A. P. Shape control of CdSenanocrystals. Nature 404, 59-61 (2000).
6. Wang, D., Chang, Y.-L., Lu, Z. &Dai, H. Oxidation resistant germanium nanowir es: bulk synthesis, long chain alkanethiolfunctionalization, and Langmuir-Blodge tt assembly. J. Am. Chem. Soc. 127,11871-11875 (2005).
7. Huang, M. H., Wu, Y., Feick, H., Tran,N., Weber, E. & Yang, P. Catalytic grow th of zinc oxide nanowires by vaportransport. Adv. Mater. 13, 113-116 (2001). 20
8. Gudiksen, M. S., Wang, J. & Lieber,C. M. Synthetic control of the diameter an d length of single crystalsemiconductor nanowires. J. Phys. Chem. B 105, 4062-40 64 (2001).
9. Yu, H., Li, J., Loomis, R. A., Wang,L.-W. & Buhro, W. E. Two-versus three-dim ensional quantum confinement inindium phosphide wires and dots. Nat. Mater. 2, 5 17-520 (2003).
10. Sun, Y. & Rogers, J. A. Fabricatingsemiconductor nano/microwires and transfe r printing ordered arrays of them ontoplastic substrates. Nano Lett. 4, 1953-195 9 (2004).
11. Yin, Y., Gates, B. & Xia, Y. A softlithography approach to the fabrication o f nanostructures of single crystallinesilicon with well-defined dimensions and s hapes. 12, 1426-1430 (2000). 30
12. Kodambaka, S., Hannon, J. B., Tromp, R.M. & Ross, F. M. Control of Si nanowi re growth by oxygen. Nano Lett. 6,1292-1296 (2006).
13. Shan, Y., Kalkan, A. K., Peng, C.-Y.& Fonash, S. J. From Si source gas direc tly to positioned, electricallycontacted Si nanowires: the self-assembling "grow -in-place" approach.Nano Lett. 4, 2085-2089 (2004).
14. He, R., Cao, D., Fan, R., Hochbaum, A.I., Carraro, C., Maboudian, R. & Yang, P. Si nanowire bridges inmicrotrenches: integration of growth into device fabri cation. Adv. Mater. 17,2098-2102 (2005). 40
15. Lee, K. J., Motala, M. J., Meitl, M.A., Childs, W. R., Menard, E., Shim, A. K., Rogers, J. A. & Nuzzo, R. G.Large-area, selective transfer of microstructure d silicon: a printing-basedapproach to high-performance thin-film transistors su pported on flexiblesubstrates. Adv. Mater. 17, 2332-2336 (2005).
16. Gao, P. X., Ding, Y., Mai, W., Hughes,W. L., Lao, C. & Wang, Z. L. Conversio n of zinc oxide nanobelts intosuperlattice-structured nanohelices. Science 309, 1700-1704 (2005).
17. Kong, X. Y., Ding, Y., Yang, R. &Wang, Z. L. Single-crystal nanorings formed by epitaxial self-coiling of polarnanobelts. Science 303, 1348-1351 (2004).
18. Chen, P., Chua, S. J., Wang, Y. D.,Sander, M. D. & Fonstad, C. G. InGaN nano 50

- rings and nanodots by selective area epitaxy. *Appl. Phys. Lett.* 87, 143111 (2005).
19. Manna, L., Milliron, D. J., Meisel, A., Scher, E. C. & Alivisatos, A. P. Controlled growth of tetrapod-branched inorganic nanocrystals. *Nat. Mater.* 2, 382-385 (2003).
  20. Dick, K. A., Deppert, K., Larsson, M.W., Martensson, T., Seifert, W., Wallenberg, L. R. & Samuelson, L. Synthesis of branched 'nanotrees' by controlled seeding of multiple branching events. *Nat. Mater.* 3, 380-384 (2004).
  21. Khang, D.-Y., Jiang, H., Huang, Y. & Rogers, J. A. A stretchable form of single-crystal silicon for high-performance electronics on rubber substrates. *Science* 311, 208-212 (2006). 10
  22. Schmidt, O. G. & Eberl, K. Thin solid films roll up into nanotubes. *Nature* 410, 168-168 (2001).
  23. Zhang, L., Ruh, E., Grutzmacher, D., Dong, L., Bell, D. J., Nelson, B. J. & Schonenberger, C. Anomalous coiling of SiGe/Si and SiGe/Si/Cr helical nanobelts. *Nano Lett.* 6, 1311-1317 (2006).
  24. Jin, H.-C., Abelson, J. R., Erhardt, M.K. & Nuzzo, R. G. Soft lithographic fabrication of an image sensor array on a curved substrate. *J. Vac. Sci. Technol. B* 22, 2548-2551 (2004).
  25. Someya, T., Sekitani, T., Iba, S., Kato, Y., Kawaguchi, H. & Sakurai, T. A large-area, flexible pressure sensor matrix with organic field-effect transistors for artificial skin applications. *Proc. Natl. Acad. Sci. U.S.A.* 101, 9966-9970 (2004). 20
  26. Nathan, A., Park, B., Sazonov, A., Tao, S., Chan, I., Servati, P., Karim, K., Charania, T., Striakhilev, D., Ma, Q. & Murthy, R. V. R. Amorphous silicon detector and thin film transistor technology for large-area imaging of X-rays. *Microelectronics J.* 31, 883-891 (2000).
  27. Lacour, S. P., Jones, J., Wagner, S., Li, T. & Suo, Z. Stretchable interconnects for elastic electronic surfaces. *Proc. IEEE* 93, 1459-1467 (2005).
  28. Childs, W. R., Motala, M. J., Lee, K.J. & Nuzzo, R. G. Masterless soft lithography: patterning UV/Ozone-induced adhesion on poly(dimethylsiloxane) surfaces. *Langmuir* 21, 10096-10105 (2005). 30
  29. Sun, Y., Kumar, V., Adesida, I. & Rogers, J. A. Buckled and wavy ribbons of GaAs for high-performance electronics on elastomeric substrates. *Adv. Mater.* in press.
  30. Sun, Y., Khang, D.-Y., Hua, F., Hurley, K., Nuzzo, R. G. & Rogers, J. A. Photolithographic route to the fabrication of micro/nanowires of III-V semiconductors. *Adv. Funct. Mater.* 15, 30-40 (2005).
  32. Loo, Y.-L.; Someya, T., Baldwin, K. W., Bao, Z., Ho, P., Dodabalapur, A., Katz, H. E. & Rogers, J. A. Soft, conformable electrical contacts for organic semiconductors: high-resolution plastic circuits by lamination. *Proc. Natl. Acad. Sci. U.S.A.* 99, 10252-10256 (2002). 40
  33. Suo, Z., Ma, E. Y., Gleskova, H., Wagner, S. Mechanics of rollable and foldable film-on-foil electronics. *Appl. Phys. Lett.* 74, 1177-1179 (1999).
- P. Mandlik, S. P. Lacour, J. W. Li, S. Y. Chou, and S. Wagner, *Ieee Electron Device Letters* 27, 650-652 (2006).
- D. S. Gray, J. Tien, and C. S. Chen, *Advanced Materials* 16, 393-+ (2004).
- S. P. Lacour, S. Wagner, Z. Y. Huang, and Z. Suo, *Applied Physics Letters* 82, 2404-2406 (2003).
- S. P. Lacour, J. Jones, S. Wagner, T. Li, and Z. G. Suo, *Proceedings of the Ieee* 50

- 93, 1459-1467 (2005).
- J. Jones, S. P. Lacour, S. Wagner, and Z.G. Suo, *Journal of Vacuum Science & Technology A* 22, 1723-1725 (2004).
- S. P. Lacour, J. Jones, Z. Suo, and S.Wagner, *Ieee Electron Device Letters* 25, 179-181 (2004).
- W. T. S. Huck, N. Bowden, P. Onck, T.Pardoen, J. W. Hutchinson, and G. M. Whitesides, *Langmuir* 16, 3497-3501 (2000).
- N. Bowden, S. Brittain, A. G. Evans, J. W.Hutchinson, and G. M. Whitesides, *Nature* 393,146-149 (1998).
- S. Wagner, S. P. Lacour, J. Jones, P. H. I.Hsu, J. C. Sturm, T. Li, and Z. G. Suo, *Physica E-Low-Dimensional Systems & Nanostructures* 25, 326-334 (2004). 10
- H. Kudo, T. Sawada, E. Kazawa, H. Yoshida, Y. Iwasaki, and K. Mitsubayashi, *Biosensors & Bioelectronics* 22, 558-562(2006).
- T. Li, Z. G. Suo, S. P. Lacour, and S.Wagner, *Journal of Materials Research* 20, 3274-3277 (2005).
- S. P. Lacour, D. Chan, S. Wagner, T. Li, and Z. G. Suo, *Applied Physics Letters* 88 (2006).
- S. P. Lacour, C. Tsay, and S. Wagner, *Ieee Electron Device Letters* 25, 792-794 (2004).
- S. P. Lacour, S. Wagner, R. J. Narayan, T.Li, and Z. G. Suo, *Journal of Applied Physics* 100 (2006). 20
- Reuss, R. H et al. *Proc. IEEE* 2005, 93,1239.
- Jain, K. et al. *Proc. IEEE* 2005, 93, 1500.
- Nathan, A. et al. *Microelectron. Reliab.*2002, 42, 735.
- Someya, T et al. *T. Proc. Natl. Acad. Sci.U.S.A.* 2004, 101, 9966.
- Hsu, P. H. I. et al. *IEEE Trans. Electron.Dev.* 2004, 51, 371.
- Jin, H. C. et al. *Vac. Sci. Technol., B:Microelectron. Nanometer Struct.-Process., Meas., Phenom.* 2004, 22, 2548.
- Nathan, A.; et al. *Microelectron. J.* 2000,31, 883.
- Someya, T. et al. *Proc. Natl. Acad. Sci.U.S.A.* 2005, 103, 12321. 30
- Lacour, S. P. et al. *Proc. IEEE* 2005, 93,1459. (c)
- Lacour, S. P. et al. *Appl. Phys. Lett.*2003, 82, 2404.
- Khang, D.-Y. et al. *Science* 2006, 311, 208.
- Sun, Y. et al. *Adv. Mater.* 2006, 18, 2857.
- Sun, Y. et al. *Nat. Nanotechnol.* 2007, 1,201.
- Ouyang, M. et al. *Chem. Mater.* 2000, 12,1591.
- Childs, W. R.; Nuzzo, R. G. *J. Am. Chem.Soc.* 2002, 124, 13583.
- Efimenko, K. et al. *J. Colloid InterfaceSci.* 2002, 254, 306.
- Hillborg, H. et al. *Langmuir* 2004, 20, 785.
- Buma, T. et al. *Appl. Phys. Lett.* 2001, 79,548. 40
- Properties of Silicon; INSPEC: New York,1998. The coefficients of thermal expansion are RPDMS)  $3.1 \times 10^{-4} \text{K}^{-1}$  and  $\alpha_{\text{Si}} = 2.6 \times 10^{-6} \text{K}^{-1}$  for PDMS substrate and Si nanomembrane, respectively. The thermal prestrain for the samples prepared at  $150^\circ \text{C}$  was calculated by  $\Delta L / L = (3.1 \times 10^{-4} - 2.6 \times 10^{-6})(150 - 25) = 3.8\%$ .
- Timoshenko, S. *Theory of Plates and Shells*; McGraw-Hill: New York, 1940.
- Timoshenko, S.; Goodier, J. N. *Theory of Elasticity*, 3rd ed.; McGraw-Hill: New York, 1969.
- Chen, X.; Hutchinson, J. W. *J. Appl. Mech.Trans. ASME* 2004, 71, 597.
- Chen, X.; Hutchinson, J. W. *Scr. Mater.*2004, 50, 797.
- Huang, Z. Y. et al. *J. Mech. Phys. Solids*2005, 53, 2101. 50



Bietsch, A.; Michel, B. J. Appl. Phys. 2000, 88, 4310.

Ohzono, T.; Shimomura, M. Phys. Rev. B 2004, 69, 132202.

Ohzono, T.; Shimomura, M. Langmuir 2005, 21, 7230.

【 0 1 6 1 】

[00231] 実施例 4 : 印刷半導体ナノ材料を使用した異種集積化 3 次元エレクトロニクス

【 0 1 6 2 】

[00232] われわれは、広い種類の異なった材料を組み合わせる 2 又は 3 次元 ( 3 D ) レイアウトの異種集積化 ( H G I ) 電子システムにする簡単な方法を開発した。このプロセスは、別個の基板上で異なる半導体ナノ材料 ( 例えば、単層カーボンナノチューブ及び、窒化ガリウム、シリコン及びガリウム砒素の単結晶ナノワイヤ/リボン ) を統合することから始まる。ドナーとして柔軟なスタンプ及びこれらの基板を使用する付加物転写印刷プロセスの繰返し利用、その後続くデバイス及び相互接続形成によって、これら ( 又は他 ) の半導体ナノ材料の任意の組合せを剛性又は可撓性デバイス基板上に組み込む高性能 3 D - H G I エレクトロニクスがもたらされる。この汎用性のある方法は、他の技術を使用して実現することが困難又は不可能な広い範囲の異常な電子システムを生成することができる。

【 0 1 6 3 】

[00233] 多くの既存の、及び新しく現れる電子デバイスは、異なった種類の半導体をモノリシック異種集積化 ( H G I ) して、2 次元か 3 次元かの ( 2 D 又は 3 D ) レイアウトの単一システムにすることの恩恵を受ける。例には、多機能無線周波通信デバイス、赤外 ( I R ) 撮像カメラ、アドレス指定可能センサアレイ、及び混成 C M O S / ナノワイヤ/ナノデバイス回路 ( 3 ~ 7 ) がある。いくつかの代表的なシステムでは、化合物半導体又は他の材料が、高速動作、効率の良い光検出又は感知能力を実現し、一方で、シリコン C M O S が、しばしば積重ね 3 D 形態を含む回路で、デジタル読出し及び信号処理を行う。ウェーハ接着 ( 8 ) 及びエピタキシャル成長 ( 9 、 1 0 ) は、これらの型の 3 D - H G I システムを実現するために最も広く使用される 2 つの方法を表す。前者のプロセスは、異なる半導体ウェーハ上に別個に形成された集積回路、フォトダイオード又はセンサの、接着剤又は熱的に生じるインターフェース化学反応を使用した物理的接着を含む。この方法は多くの場合に適切に機能するが、( i ) 大きな面積又は 3 次元 ( すなわち、積重ね ) の数層を超える層にスケールする限られた能力、( i i ) 異常 ( 例えば、ナノ構造化材料 ) 又は低温材料及び基板との不適合性、( i i i ) ウェーハ貫通電気相互接続の難しい製作及び位置合せ、( i v ) 平らな平面接着表面の厳しい要求条件、及び ( v ) 異種の材料の異なる熱膨張/収縮によって生成される機械的歪みから起こることがある反り及びクラッキングを含めて、重大な欠陥がある。エピタキシャル成長は、分子ビームエピタキシ又は他の手段によって、他の材料のウェーハの表面上に半導体材料の薄い層を直接形成することを含む異なる方法を提供する。この方法は、前述の問題のいくつかを回避するが、エピタキシの要求条件は、バッファ層及び他の先進技術が使用されるときでも、成長可能な材料の品質及び型に厳しい制限を加える。対照的に、ナノスケールのワイヤ、リボン、メンブレン、又は無機材料の粒子、又は単層カーボンナノチューブ ( S W N T ) 又はグラファイト薄板 ( 1 1 ~ 1 4 ) のような炭素ベースのシステムなどの新しく現れる種類の半導体ナノ材料は、エピタキシャル成長又はウェーハ接着の必要性を回避するやり方で、成長され、次に、溶媒中に懸濁され又は基板上に転写され得る。最近の研究は、例えば、溶液成形によって形成された交差ナノワイヤダイオードの、2 D レイアウトでの集積化を示している ( 1 5 ) 。ここで表される結果は、スケール可能な決定論的印刷方法を使用して、異なった単結晶無機半導体 ( 例えば、G a N 、 S i 及び G a A s のナノワイヤ/リボン ) をどのようにして互いに、また他の種類のナノ材料 ( 例えば、S W N T ) と組み合わせ、2 D 又は 3 D レイアウトの複雑な H G I 電子システムを生じることができるかを示している。特に、剛性無機基板及び可撓性プラスチック基板上的デバイスアレイ、論理ゲート、及び能動アドレス指定可能光検出器に集積化された、高性能金属 - 酸化物 - 半導体電界効果トランジスタ ( M O S F E T ) 、金属 - 半導体電界効果トランジスタ ( M E

10

20

30

40

50

S F E T)、薄膜トランジスタ(T F T)、フォトダイオード及び他のコンポーネントの超薄多層積重ねは、可能性のいくつかを実証している。

【 0 1 6 4 】

[00234]図57は、これらの3D-HGIシステムを生成するための代表的なステップを示す。このプロセスは、半導体ナノ材料を各々それ自体のソース基板上に合成することから始まる。ここで表されるデバイスは、ウェーハベースのソース材料及びリソグラフィエッチング手順(16~21)を使用して形成された単結晶Si、GaN、及びGaAsのナノワイヤ及びナノリボン、及び化学蒸着法によって成長されたSWNTのネットワーク(13、21)を集積化する。図57の一番上の走査形電子顕微鏡写真は、ソース基板から除去後のこれらの半導体ナノ材料を示す。回路製作では、これらの要素は、製作又は成長段階の間はウェーハ上に画定された形態のままであり、Si、GaN及びGaAsナノワイヤ/リボン及びSWNT用のサブモノレーヤ無秩序ネットワークの場合には、整列されたアレイのままである。Si、GaN及びGaAsへのオーム性コンタクトのための高温ドーピング及びアニールの手順は、ソース基板上で行うことができる。次のステップは、前に説明されたエラストマスタンプをベースにした印刷技術を使用して、図57に示されるように、これらの処理された要素をソース基板から、ポリイミド(PI)の薄板などのデバイス基板に転写することを含む。特に、ポリジメチルシロキサン(PDMS)のスタンプをソース基板に押し付けて張り付けることで、半導体ナノ材料要素に対して柔軟なファンデルワールス接着コンタクトが確立される。表面に液体ポリボリマ(例えば、ポリアミド酸)の薄いスピン成形層の付いたデバイス基板(例えば、PI薄板)に、「インク付け」されたスタンプを接触させ、次に重合体を硬化することで、スタンプが取り除かれたとき、これらの半導体材料はこの層の上に埋め込まれ、且つこの層に適切に付着されたままに残っている(16~20)。同様な手順は、ある範囲の基板(すなわち、剛性又は可撓性;有機又は無機)及び半導体ナノ材料に対して適切に機能する[このプロセスの僅かに変更されたものが、SWNTに使用される(21)。]。ここで説明されるシステムに関しては、中間層(この場合、PI)の厚さは、僅か500nmであってもよく、一般に1~1.5µmである。ゲート誘電体、電極及び相互接続の形成を含めていくらかの追加処理の後で、前に完成された回路レベルの上に新しいポリボリマ中間層をスピンコーティングすることから始まって、転写印刷及びデバイス製作のステップが繰り返されてもよい。転写印刷用に特別に設計された自動ステージ又は従来のマスクアライナーが、数平方センチメートルにわたって約1µmの重ね位置合せ精度を可能にする。(22)(図61)。単に、フォトリソグラフィ及び/又はドライエッチングによって画定された中間層の開口的上及び中に金属線を蒸着することによって、層間相互接続(23)が形成される。3D-HGIEレクトロニクスへのこの異常な取組み方法には、いくつかの重要な特徴がある。第1に、デバイス基板上の処理の全てが、低温で行われ、それによって、多層積重ねシステムにおいて好ましくない変形をもたらすことがある異なる熱膨張/収縮の影響を回避する。この工程は、また、低温プラスチック基板及び中間層材料の使用も可能にし、さらに、上のデバイスの処理によって下の回路層が熱的に劣化されないことを保証するのに役立つ。第2に、この方法は、SWNTの薄膜のような新しく現れる材料を含めて広い種類の半導体ナノ材料に応用することができる。第3に、柔軟なスタンプは、下のデバイス層との非破壊接触を可能にする。このスタンプは、また、超薄半導体材料と共に、いくらかのトポグラフィを持っている表面を許容することができる。第4に、超薄デバイスジオメトリ(<1µm)及び中間層(<1.5µm)によって、層間電気相互接続の容易な形成が可能になる。従来の方法の不利点の多くを克服するこれらの特徴は、以下で説明されるいくつかの回路の実証で示される。

【 0 1 6 5 】

[00235]図58は、ドーパされたコンタクト(ソースウェーハ上に形成された)、プラズマ増速化学蒸着SiO<sub>2</sub>誘電体、及びソース、ドレイン及びゲート用のCr/Auメタライゼーションと共に、単結晶シリコンナノリボンを使用し、図57に示された一般的なプロセス流れを使用して製作された、3層3D積重ねアレイSi MOSFETを表す(

10

20

30

40

50

24)。各デバイスは、それぞれ $87\mu\text{m}$ 、 $290\text{nm}$ 及び $250\mu\text{m}$ の幅、厚さ及び長さを持った3つの整列されたナノリボンを使用する。図2Aは、システムの縁部の上から見た光学顕微鏡写真を示し、レイアウトは、MOSFETの1つ、2つ、及び3つの層を支持する基板の部分を別々に現すように設計されている。第1及び第3の層に対して第2の層のデバイスジオメトリを $90^\circ$ 回転することは、システムのレイアウトを明らかにするのに役立つ。積重ね構造の模式的な断面図及び斜視図が、図58Bに表される。サンプルは、共焦点光学顕微鏡を使用して3Dで見ることができる。図58Cは、そのような像の上面図及び斜視図を示し、見やすくするためにカラー化されている。(像の品質は、上の層による散乱及び吸収のせいで、深さと共にいくらか悪くなっている)。図58Dは、各層の代表的なデバイス[ $19\mu\text{m}$ のチャンネル長( $L_c$ )、ドープされたソース/ドレイン領域の上にゲート電極が延びる距離によって画定される $5.5\mu\text{m}$ のチャンネル重なり距離( $L_o$ )、及び $200\mu\text{m}$ のチャンネル幅( $W$ )を有するトップゲートMOSFET]の電気的測定を表す。PI基板上に形成された3層の各々のデバイスは、優れた特性( $470 \pm 30\text{cm}^2/\text{Vs}$ の直線的な移動度、オン/オフ比 $>10^4$ 、及び $-0.1 \pm 0.2\text{V}$ の閾値電圧)、及び異なる層のデバイス間に系統だった差異の無いことを示す。同じ手順を繰り返すことによって、追加の層をこのシステムに付け加えることができる。単一半導体の3D回路に加えて、図59に示されるように、完全3D-HGIシステムを形成するように様々な半導体を多層で使用することができる。この可能性を示すために、われわれは、GaN及びSiナノリボン及びSWNT膜を使用してMESFET(特に、高電子移動度トランジスタ、HEMT)、MOSFET及びTFTのアレイをPI基板上にそれぞれ製作した。図59A及び59Bは、結果として得られたデバイスの高倍率光学共焦点像をそれぞれ示す。第1の層上のGaN HEMTは、ソース及びドレインにオーム性コンタクト(ソースウェーハ上でアニールされたTi/Al/Mo/Au)を、ゲートにショットキ(Ni/Au)コンタクトを使用する。チャンネル長及び幅、及びゲート幅は、それぞれ20、170、及び $5\mu\text{m}$ である。各デバイスは、デバイス基板上的処理で電気的に相互接続されたそれぞれ1.2、10、及び $150\mu\text{m}$ の厚さ、幅及び長さを持つGaNリボン(AlGaN/GaN/AlNの多層積重ねで構成された)を使用する。第2の層のSWNT TFTは、それぞれ50及び $200\mu\text{m}$ のチャンネル長及び幅と共に、ゲート誘電体に $\text{SiO}_2$ /エポキシを、ソース、ドレイン、及びゲートにCr/Auを使用する。Si MOSFETは、図58に示されるものと同じ設計を使用する。Si、SWNT、及びGaNの異なる組合せを使用して様々な他の3D-HGIデバイスを組み立てることができる(図61及び62)。図59Cは、図59A及び59Bのシステムの一般的なデバイスの電流-電圧特性を表す。全ての場合に、これらの特性は、ソースウェーハ上に製作されたものと同様である。GaN HEMTは、 $-2.4 \pm 0.2\text{V}$ の閾値電圧( $V_{th}$ )、オン/オフ比 $>10^6$ 、及び $0.6 \pm 0.5\text{mS}$ のトランスコンダクタンスを持つ。SWNT TFTは、 $V_{th} = -5.3 \pm 1.5\text{V}$ 、オン/オフ比 $>10^5$ 、及び $5.9 \pm 2.0\text{cm}^2/\text{Vs}$ の直線的移動度を持つ。Si MOSFETは、 $V_{th} = 0.2 \pm 0.3\text{V}$ 、オン/オフ比 $>10^4$ 、及び $500 \pm 30\text{cm}^2/\text{Vs}$ の直線的移動度を持つ。薄いPI基板( $25\mu\text{m}$ )、デバイス( $2.4\mu\text{m}$ )及びPI/PU中間層( $5\mu\text{m}$ )の使用の結果として起こるこれらのデバイスの興味ある態様は、機械的湾曲性であり、これは、可撓性エレクトロニクスでの応用に重要である。われわれは、図59Aの3D-HGIシステムのSi、SWNT、及びGaNデバイスの実効トランスコンダクタンス( $g_{eff}$ )を、曲げ半径の関数として評価した。曲げの無い状態でのトランスコンダクタンス( $g_{0,eff}$ )に対して規格化されたようなこれらのデータを示す図59Dは、 $3.7\text{mm}$ までの曲げ半径について安定した性能を示している。

【0166】

[00236]これらの3D-HGIデバイスにおいて異なるレベル間に形成された電気相互接続は、興味ある回路能力をもたらすことができる。薄い重合体中間層は、リソグラフィで画定された開口の上及び中に金属線を蒸着することによって、これらの相互接続を容易に形成することができるようにする。図60は、いくつかの例を示す。図60Aに示され

10

20

30

40

50

た第1のものは、3D NMOSインバータ（論理ゲート）であり、このインバータでは、駆動（ $L = 4 \mu\text{m}$ 、 $W = 200 \mu\text{m}$ ）及び負荷（ $L = 4 \mu\text{m}$ 、 $W = 30 \mu\text{m}$ ）Si MOSFETは、異なるレベルにある。5Vの供給電圧で、この二層インバータは、同様なトランジスタを使用する従来の平面インバータの性能（25）に匹敵する、約2の利得を持った明確な伝達特性を示す。図60Bは、ブルアップとブルダウンの両方向の電流駆動能力を等しくするように設計（図65）された集積化nチャネルSi MOSFET及びpチャネルSWNT TFTを使用した相補設計（CMOS）のインバータを示す。VDD端子に5Vのバイアスで、ゲート電圧（入力）が0Vから5Vまで掃引される状態で集められた伝達曲線が、図60Aに表される。曲線の形及び利得（約7程度）は、数値的な回路シミュレーションと定性的に一致している（図65）。第3の例として、われわれは、可撓性PI基板上にSi MOSFETと一緒に集積化されたGaAs金属-半導体-金属（MSM）赤外（IR）検出器（26）を作って、能動IRイメージャに使用され得る単位セルを製作する能力を実証した。この場合、SiナノリボンMOSFETの印刷されたアレイのある基板上に転写されたGaAsの印刷されたナノリボン（それぞれ270nm、100 $\mu\text{m}$ 及び400 $\mu\text{m}$ の厚さ、幅及び長さ）が、MSMの基礎を形成する。これらのGaAsナノリボンの端部に堆積された電極（Ti/Au = 5/70nm）が、10 $\mu\text{m}$ の間隔を持った逆方向-逆方向ショットキダイオードを形成する。結果として得られた検出器セルは、回路シミュレーション（図66）と一致して、IR照度の強さが増加するにつれて電流増加を示す（図60C）。半導体の表面から反射される光を考慮しないで、850nmの波長で約0.30A/Wの応答性が1から5Vまで観察される。このシステムは、また、1cm未満の曲率半径の湾曲性を示し、これは、広角度IR夜光イメージャ用の湾曲焦点面アレイのような先進システムのために有用であり得る。

【0167】

[00237]印刷された半導体ナノ材料は、3D-HGIシステムに対する新しい取組み方法を提供し、様々な応用分野に重要な用途、すなわち、ここで報告されるシステムで暗示されるものだけでなく、集積化読出し及び感知エレクトロニクスを備えた超小型流体デバイス、異常な感知材料を従来のシリコンベースのエレクトロニクスと共に組み込む化学/生物センサシステム、及び化合物半導体の発光体をシリコン駆動エレクトロニクス又は超小型電気機械構造と組み合わせる光/光電子システムを含む他のものも含み得る。さらに、この方法の薄くて軽いプラスチック基板との適応性は、重要な特徴として異常な形状因子又は機械的可撓性を持つデバイスにさらなる好機をもたらす可能性がある。

【0168】

[00238]材料及び方法：デバイス製作：シリコンデバイス：製作は、絶縁体ウェーハ（SOI； $6.0 \sim 9.4 \times 10^{14} / \text{cm}^3$ のドーピングレベルの290nm上部Si層を持つSointec uni-bond）上のシリコンを処理することによって、単結晶シリコンの接触ドーブされた薄いリボンを画定することから始まる。第1のステップはリンのドーピングを含み、固体ソース及びスピン・オン・ドーパント（Filmtronic、P509）、及びドーパントがシリコン中に拡散する場所を制御するためのマスクとしてのプラズマ増速化学蒸着（PECVD） $\text{SiO}_2$ （Plasmatherm、300nm、900mTorr、350sccm、2% $\text{SiH}_4 / \text{He}$ 、795sccm $\text{NO}_2$ 、250）のフォトリソグラフィで画定された層を使用した。ドーピング後、フォトレジストのパターン形成された層を通して $\text{SF}_6$ プラズマエッチングして、リボンを画定した。濃縮HF溶液（Fisher Chemicals）を用いて埋込み酸化物をアンダーカットエッチングして、ウェーハからリボンを解放した。この手順で、単結晶シリコンの接触ドーブされたリボンの製作が完了した。次のステップで、ポリジメチルシロキサン（PDMS、A:B = 1:10、Sylgard 184、Dow Corning）の平らなエラストラストンプをフォトレジストコーティングされたリボンと接触させ、次にスタンプを剥離することで、ウェーハからリボンを取り去り、そのリボンが疎水性PDMSとフォトレジストの間のファンデルワールス力によってスタンプの表面に付着されたままにした。このようにウェーハからDs-Siリボンを「インク付け」されたスタンプは、

液体PI先駆物質、ポリアミド酸(Sigma—Aldrich Inc.)の薄い層(約1.5 μm)をスピンコーティングされた25 μmのポリイミド(PI)薄板(Dupont、Kapton 100E)に押し付けて張り付けられた。先駆物質を硬化し、PDMSスタンプを剥がし、さらにフォトレジストを取り去ることで、リボンをPI基板の表面上に埋め込まれ適切に付着されたままにした。ゲート誘電体層は、比較的低温250でPECVDによって堆積されたSiO<sub>2</sub>(厚さ約100 nm)の層から成った。フォトリソグラフィ及びCF<sub>4</sub>プラズマエッチングで、シリコンのドーブされたソース/ドレイン領域に開口を画定した。Cr/Au(5/100 nm、下から上に電子ビーム蒸着、Temesca1 FC-1800)のソース、ドレイン及びゲート電極は、フォトリソグラフィ及びウェットエッチングによって単一ステップで画定された。

10

# 【0169】

[00239] GaNデバイス: GaN微細構造は、GaNのバルクウェーハ上にヘテロ構造[AlGa(18 nm)/GaN(0.6 μm)/AlN(0.6 μm)/Si]で製作された。オーム性コンタクト領域は、AZ5214フォトレジストで画定され、次に、RIEシステム中でSiCl<sub>4</sub>プラズマを用いて浄化された。次に、Ti/Al/Mo/Au(15/60/35/50 nm)金属層が、電子ビーム蒸着(Ti/Al/Mo)及び熱蒸着(Au)によって堆積された。レジストを洗い流すことで、GaN上に残された金属コンタクトを完成した。N<sub>2</sub>雰囲気中での850、30秒間の熱アニールでオーム性コンタクトを形成した。SiO<sub>2</sub>(Plasmatherm、300 nm、900 mTorr、350 sccm、2% SiH<sub>4</sub>/He、795 sccm NO<sub>2</sub>、250)及びCr金属(電子ビーム蒸着装置、150 nm)層が、後の誘導結合プラズマ(ICP)エッチングのためのマスク材料として堆積された。フォトリソグラフィ、ウェットエッチング、及びRIE処理(50 mTorr、40 sccm CF<sub>4</sub>、100 W、14分)で、GaNのリボンジオメトリが画定された。アセトンでフォトレジストを除去した後で、ICPドライエッチング(3.2 mTorr、15 sccm Cl<sub>2</sub>、5 sccm Ar、-100 Vバイアス、14分)が使用されて、露出したGaNを除去し、さらにその後の異方性エッチングを容易にするようにSi中まで僅かにエッチング(約1.5 μm)した。次に、テトラメチルアンモニウムハイドロオキシサイド(Aldrich、150、4分30秒)を使用してGaNの下からSiがエッチング除去された。サンプルは、30秒間BOE(6:1、NH<sub>4</sub>F:HF)に浸漬されてPECVD SiO<sub>2</sub>が除去され、さらに、新しい50 nm電子ビーム蒸着SiO<sub>2</sub>層がGaNリボンの上に堆積された。次に、マザーウェーハからGaNリボンを「インク付け」されたPDMSスラブが、2 μmのポリウレタン(PU、Norland optical adhesive、No. 73)をコーティングされたPI薄板に押し付けて張り付けられた。サンプルは、PUを硬化するためにUV光(173 μW cm<sup>-2</sup>)に15分間さらされた。PDMSを剥離し、BOEに20秒間浸漬して電子ビームSiO<sub>2</sub>を除去することで、結果的に、GaN要素のプラスチック基板への転写となった。ネガティブフォトレジスト(AZ nLOF 2020)が、Ni/Au(80/180 nm)のショットキコンタクトをパターン形成するために使用された。フォトレジストは、AZ剥離剤(KWIK、30分間)で除去された。

20

30

40

# 【0170】

[00240] SWNTデバイス: 化学蒸着法(CVD)を使用して、SiO<sub>2</sub>/Siウェーハ上に個々の単層カーボンナノチューブの無秩序ネットワークを成長させた。メタノールと用いて基板上に堆積されたフェリチン(Sigma Aldrich)は、触媒として使用された。供給ガスは、メタンであった(300 sccm H<sub>2</sub>と共に1900 sccm CH<sub>4</sub>)。炉中の融解石英チューブは、成長前に浄化のために高流量のArガスでフラッシングされた。成長中に、温度は20分間900に保たれた。転写は、前に説明された印刷に似たプロセスと同様な手順か、厚いAu層及びPI先駆物質がチューブの付いたSiO<sub>2</sub>/Si基板上にコーティングされる僅かに異なる方法かのどちらかを含んだ。PIを硬化した後で、Au/PIが剥がされた。薄いエポキシ層(SU8、150 nm)

50

をコーティングされた予めパターン形成されたデバイス基板にこの層を押し付けて張り付け、次に酸素反応性イオンエッチング及びウェットエッチングによってP I及びA u層をそれぞれ除去することで、転写を完了した。ボトムゲートデバイスの場合には、基板は、予めパターン形成されたゲート電極及び誘電体を支持した。特に、Cr/Au/Cr(2/10/10nm)のゲート電極は、フォトリソグラフィによってパターン形成され、次に、300nm SiO<sub>2</sub>が、PECVDを使用して基板上に堆積された。Cr/Au(2/20nm)のソース及びドレイン電極は、チューブの上に直接画定された。

#### 【0171】

[00241] 3D回路：3D Si NMOSインバータ：多層デバイスは、同じ製作手順を繰り返し利用して組み立てられた。特に、P I先駆物質がデバイスの既存の層の上にスピニング形成され、シリコンリボンが上に転写印刷された。次に、デバイスを製作するために同じプロセスが使用された。垂直金属相互接続のために、電極領域は、AZ4620フォトレジスト層に開口をフォトリソグラフィングし、次に、RIEシステム中でCF<sub>4</sub>及びO<sub>2</sub>プラズマを使用して露出領域のSiO<sub>2</sub>及びP Iをエッチング除去することによって、画定された。この領域中に300nmのAlを堆積することで、底にコンタクトを確立し、エッチングされたSiO<sub>2</sub>及びP Iによって形成された階段状縁部を覆って電気連続接続を形成した。

#### 【0172】

[00242] SWNT及びSi CMOSインバータ：SWNTデバイスは、チューブのネットワーク上にフォトリソグラフィで画定されたAu(20nm)のソース/ドレインコンタクトから成った。SiO<sub>2</sub>(100nm)/Siウェーハ基板がゲート誘電体及びゲートを形成した。次に、SWNTトランジスタにフォトレジスト(AZ5214)を選択的にコーティングした後で、エポキシ(SU8、500nm)がこの基板上にスピニングコーティングされた。エポキシを硬化するためのUV露光後に、ドーピングされていないシリコンが「インク付け」されたPDMSスラブは、基板に押し付けて張り付けられ、その後、ゆっくりした手操作剥離によって取り除かれて、転写印刷プロセスを完成した。シリコンデバイスのソース及びドレイン電極用のショットキコンタクトとして、Cr/Au(5/100nm)が使用された。Al(100nm)が、SWNTとSiトランジスタを接続するために使用された。

#### 【0173】

[00243] Si TFTと共に集積化されたGaAs MSM IR検出器：GaAsウェーハ(IQE Inc.、Bethlehem、PA)が、逆方向-逆方向ショットキダイオードを生成するために使用された。多層エピタキシャル層[Siドーピングされたn型GaAs(120nm)/半絶縁性(SI)GaAs(150nm)/AlAs(200nm)/Si-GaAs]の付いたGaAsの高品質バルクウェーハから、リボンが生成された。n型GaAsのキャリア濃度は $4 \times 10^{17} \text{ cm}^{-3}$ である。フォトレジストのマスクパターンの付いたGaAsウェーハがエッチング液(4mL H<sub>3</sub>PO<sub>4</sub>(85wt%)、52mL H<sub>2</sub>O<sub>2</sub>(30wt%)、及び48mL脱イオン水)で異方性エッチングされた。AlAs層は、エタノールで希釈されたHF溶液(体積で1:2)でエッチング除去された。2nmのTi及び28nmのSiO<sub>2</sub>の層が電子ビーム蒸着装置で堆積された。次に、GaAsリボンがインク付けされたPDMSスタンプを、P I(厚さ1.5µm)をコーティングされたSiトランジスタの層に接触させた。PDMSを剥がし、BOEエッチング液でTi及びSiO<sub>2</sub>を除去することで、デバイス基板へのGaAsの転写を完成した。ショットキコンタクト用の金属(Ti/Au=5/70nm)が電子ビーム蒸着によって堆積された。GaAs逆方向-逆方向ショットキダイオードとSi MOSFETの間の電気相互接続は、最初にAZ4620フォトレジストの層をパターン形成し、次に、RIEシステム中でCF<sub>4</sub>及びO<sub>2</sub>プラズマを使用して開口を通してエッチングし、次に300nmのAlを堆積させることによって画定された。

#### 【0174】

[00244] デバイス特性：半導体パラメータ解析装置(Agilent、4155C)及

10

20

30

40

50

び従来のプロービングステーションが、ダイオード及びトランジスタの電気特性のために使用された。IR 応答は、850 nm の波長を持つ IR LED 光源の下で測定された。

【0175】

[00245]回路シミュレーション：CMOS インバータの測定伝達曲線をシミュレーションと比較するために、n チャネル Si MOSFET 及び p チャネル SWNT TFT 用のレベル 2 PSPICE モデルが実験的に生成された。この PSPICE モデルは、図 65B に示された Si NMOS と SWNT PMOS の両方の測定 IV 曲線にぴったり合うように、抽出されたパラメータを用いてデフォルト PSPICE MOSFET モデル (Break N and Break P) に基づいて作られた。GaAs MSM 光検出器用の PSPICE モデルは、Si MOSFET と直列に接続された逆方向 - 逆方向ショットキダイオードを使用して実験的に作られた。

【0176】

[00246]実施例 4 のための参考文献

【0177】

[00247]1. K. Banerjee, S. J. Souri, P. Kapur, K. C. Saraswat, Proc. IEEE, 89, 602(2001).

[00248]2. S. F. Al-Sarawi, D. Abbott, P. D. Franzon, IEEE Trans. Components, Packaging, and Manufacturing Technology, Part B, 21, 2 (1998).

[00249]3. A. S. Brown, W. A. Doolittle, N. M. Jokerst, S. Kang, S. Huang, S. W. Seo Materials Science and Engineering B 87, 317 (2001).

[00250]4. Y.-C. Tseng, P. Xuan, A. Javey, R. Malloy, Q. Wang, J. Bokor, H. Dai, Nanoletters 4, 123 (2004).

[00251]5. C. Joachim, J. K. Gimzewski, A. Aviram, Nature 408, 541 (2000).

[00252]6. G. Roelkens et al. Optics Express 13, 10102 (2005).

[00253]7. D. B. Strukov, K. K. Likharev, Nanotechnology 16, 888 (2005).

[00254]8. K. Vanhollebeke, I. Moerman, P. Van Daele, P. Demeester, Prog. Cryst. Growth Charact. Mater. 41, 1 (2000).

[00255]9. H. Amano, N. Sawaki, I. Akasaki, Y. Toyoda, Appl. Phys. Lett. 48, 353(1986).

[00256]10. T. Kuykendall, P. J. Pauzauskie, Y. Zhang, J. Goldberger, D. Sirbully, J. Denlinger, P. Yang, Nature Materials 3, 524, (2004).

[00257]11. A. M. Morales, CM. Lieber, Science 279, 208 (1998).

[00258]12. M. Law, D. J. Sirbully, J. C. Johnson, J. Goldberger, R. J. Saykally, P. Yang, Science 305, 1269 (2004).

[00259]13. J. Kong, H. T. Soh, A. M. Cassell, C. F. Quate and H. Dai, Nature 395, 878(1998)

[00260]14. K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, Y. Zhang, S. V. Dubonos, I. V. Grigorieva, A. A. Firsov, Science 306, 666 (2004)..

[00261]15. Y. Huang, X. Duan, C. M. Lieber, Small 1, 1 (2005).

[00262]16. M. A. Meitl, Z. Zhu, V. Kumar, K. Lee, X. Feng, Y. Huang, R. G. Nuzzo, J. A. Rogers, Nature Materials 5, 33 (2006).

[00263]17. E. Menard, K. J. Lee, D. Y. Khang, R. G. Nuzzo, J. A. Rogers, Appl. Phys. Lett. 84, 5398 (2004).

[00264]18. Y. Sun, S. Kim, I. Adesida, J. A. Rogers, Appl. Phys. Lett. 87, 083501(2005).

[00265]19. K. Lee, M. A. Meitl, V. Kumar, J.-H. Ahn, I. Adesida, J. A. Rogers, R. G. Nuzzo, Appl. Phys. Lett, accepted.

[00266]20. S.-H. Hur, D.-Y. Khang, C. Kocabas, J. A. Rogers, Appl. Phys. Lett. 85, 5730 (2004).

[00267]21. Materials and Methods are available as supporting material on Scien

10

20

30

40

50

ceOnline.

[00268]22. J. Dong, M. A. Meitl, E. Menard, P. Ferreira and J. A. Rogers, unpublished.

[00269]23. S. Linder, H. Baltes, F. Gnaedinger, and E. Doering: Proc. IEEE MicroElectro Mech. Systems 349, (1994).

[00270]24. J.-H. Ahn, H.-S. Kim, K. Lee, Z.-T. Zhu, E. Menard, R. G. Nuzzo, J. A. Rogers, IEEE Electron Devices Lett. 27, 460 (2006).

[00271]25. J.-H. Ahn, H.-S. Kim, K. Lee, Z.-T. Zhu, E. Menard, R. G. Nuzzo, J. A. Rogers, unpublished.

[00272]26. J. B. D. Soole, H. Schumacher, IEEE J. Quantum Electron. 27, 737 (1991). 10

#### 【 0 1 7 8 】

[00273]ポップアップアーキテクチャは、有用であるが実現するのが困難な特徴を埋め込む構造を集積化して、ある範囲のデバイスアーキテクチャ及び構造を可能にする1つである。機能性の電子的、光学的、機械的及び熱的形態を表現するのは、重要な能力デバイスを可能にするアーキテクチャである。簡潔さのために、われわれは以下で、支配的な動作モードの機能の観点から特定の実施形態を議論するが、多くの場合、システム設計は、明示的なデバイスレベルの性能結果を可能にするようにそのような効果の階層を利用する。

#### 【 0 1 7 9 】

[00274]電子システム：この球体の最も直接的な形の実用は、高性能電子回路 - 可撓性システムレベルのアーキテクチャの中に高性能電子回路を集積化することから恩恵を受けるいくつかの魅力ある応用形状を備えるディスプレイ、感知要素、RF-IDタグ - を直接埋め込む複雑な機械的にコンプライアントな電子デバイスを設計するために上述のアーキテクチャがする準備である。本明細書で開示される設計は、実現可能な機械的コンプライアンスの全範囲をかなり広げる。コンポーネントの平面集積化に基づいたデバイスに一般的な1%歪みの一般的な限界を遥かに超えて - 許容できる機械的変形の範囲を広げることができる具体的なアーキテクチャの詳細を準備することを、システム設計レベルで可能にすることによって、そのようにする。機械的コンプライアンス(伸縮性)の他のもっと厳しい形状を可能にするだけでなく、名目的なシステムの高レベル歪み(ディスプレイ内の母線及び相互接続の組立てに適切な形状因子では、>30%)に耐えるように使用することができる最も簡単なシステム要素、すなわち相互接続の具体的なアーキテクチャを、実施例は示す。これらの利点は、図31に示された例示のデバイス、すなわち、説明されたようなGaAs MSM IR光検出器の形状因子によって示されるように、もっと複雑なデバイスレベルのコンポーネントにも同様に広げることができる。基本的に、複雑な電子システムの全ての機能コンポーネントは、本明細書で教示される方法を使用して設計特有の機械的コンプライアントな形状で集積化することができる。

#### 【 0 1 8 0 】

[00275]光学コンポーネント及びシステム。光学コンポーネント、例えば導波路は、曲げに対して極端な感度で応答することができる。本方法及びシステムは、機械的な曲げを許容することができ、且つ、もっと重要なことには、機械的な曲げを利用して機能性能を利することができるようなデバイスのための新しいアーキテクチャを提供する。本明細書で開示された方法を直接利用することができる技術の例には、導波路形光カップラ及び関連した形の光スイッチ及びリミッタを含むがこれらに限定されない光コンポーネントの先進の形がある。集積化構造のシステムレベルの機械的な曲げ(圧縮又は伸張による)は、これらの機能性に影響を及ぼす直接手段を実現する。チャネル中の損失も同様に導波路の曲げ - コアモードからシースモードに制御可能なやり方で漏れを助長する高曲げ半径 - に直接関係している。そのような効果は、様々なデバイスで直接利用することができる。例えば、図67は、変形可能な基板に部分的に付着された光学微細構造の制御されたバックリングによって作られた導波路アレイを模式的に示す。図67Aは、コンポーネント33 40 50



0（例えば、光ファイバ又は他の伸びた微細構造のような導波路）を例えば接触印刷によって基板30に取り付けることによって作られた光学デバイスを示す。取付けは、強く接着された接触領域310と、隆起領域320に対応する弱く接着された領域とを含む。変形と同時に、第2の電極はバックル状に曲がり、導波路の弱く接着された領域は基板から物理的に分離し、それによって隆起領域を生成する。デバイスは、かなり（5から50%）の伸縮性の可能な導波路として簡単に動作することができる（図67Bを参照されたい）。代わりに、バックリングジオメトリだけでなく導波路及び基板の屈折率も、デバイスが光スイッチとして動作するように選ばれることがあり、伸びた状態（図67B）では光が通過することができるが、短くなった状態（図67A）では、バックル状導波路の高曲率のせいで通過できなくなる。

10

## 【0181】

[00276]機械的機能システム。力学とエレクトロニクスの交わりは、いくつかの重要な種類の技術の基礎であり、-力センサの慣性及び他の形は、現在興味があり且つ広く使用される具体的な例を含む。本明細書で開示される方法及びシステムは、そのようなデバイスの新しい形を生成するための手段を与える。図68は、機械システム、具体的には容量結合感知のための絡み合った多層アーキテクチャの代表的な例である。この例示のアーキテクチャは、力に関連した感知-先ず第1に慣性及び圧力測定-の重要な形を直接可能にする。各場合に、本明細書で開示された方法及びシステムは、小型で新しい形状因子システムへのこれらのデバイスの集積化を可能にしながら（例えば、新しいやり方での電子システムの集積化を可能にすることによって）、これらのデバイスの性能-先ず第1に最適感度の動的範囲及び領域-の多くのシステムレベルの態様を制御するための比較的直接的な手段を提供する。これらの構造は、確立されたMEMSをベースにした、この型のデバイスのための方法に好意を示す。図68を参照すると、機械デバイス400（例えば、加速度計/圧力センサ）は、変形可能な基板30に部分的に付着された伝導性微細構造の制御されたバックリングによって生成される。電極440の隆起領域320が加速度又は圧力によってz方向に基板に対して変位するとき起こる、下の電極450と他の電極440の間のキャパシタンスの変化を監視することによって、このデバイスアーキテクチャは動作する。基板30上に電極（下の電極450）を準備し、次に接触印刷で他の電極440を取り付けることによって、デバイス400は作られる。取付けは、強く接着された接触領域310及び弱く接着された領域（例えば、320の下領域）を含む。変形と同時に、第2の電極440はバックル状に曲がり、弱く接着された領域は基板から物理的に分離し、それによって隆起領域320を生成する。

20

30

## 【0182】

[00277]熱機能デバイス。本発明によって提供されたポップアップ構造は、複雑な電子コンポーネントを熱的に分離することを可能にする新しい能力を産み出す。はっきりしたデバイスの種類は、熱に敏感な（この例では）2端子デバイスの直接集積化及び的確な熱的分離を実現しながら、制御、読出し、データ処理及び他の可能性をシステムに実現する高性能電子コンポーネントの集積化を必要とする長波長撮像システムのピクセル要素の一般的な設計を提供する。本発明によって教示される方法を使用して、この厳しいアーキテクチャに容易に到達する。この場合には、この機能電子コンポーネント-ピクセルを読み出すのに必要なAD変換器など-をIR敏感要素（適切な例には、Si及び、Si<sub>3</sub>N<sub>4</sub>メンブレンに支持された光抵抗性金属酸化物の薄膜多層があるがこれらに限定されない）の直ぐ近くに配置すること、すなわち、設計を簡単にし、且つ性能を高めることを可能にする特徴、が可能である。先ず第1に、本明細書に表されたシステム及びデバイスは、そのようなデバイス要素を非平面焦点アレイに集積化する能力を提供する。図69は、変形可能な基板に部分的に付着された熱抵抗性微細構造の制御されたバックリングによって作られた熱デバイス500（超小型ボロメータ）を示す。デバイス500は、熱抵抗性材料560を含む電極550を接触印刷によって基板30に取り付けることによって、作られる。取付けは、強く接着された接触領域310と、隆起領域320に対応する弱く接着された領域とを含む。変形と同時に、電極550はバックル状に曲がり、弱く接着された領

40

50

域は基板から物理的に分離し、それによって、基板から大いに熱的に分離された隆起領域 320 を生成し、それによって正確な局部温度感知を可能にする。

【0183】

[00278] 米国特許出願第 11 / 115 , 954 号、11 / 145 , 574 号、11 / 145 , 542 号、60 / 863 , 248 号、11 / 465 , 317 号、11 / 423 , 287 号、11 / 423 , 192 号、及び 11 / 421 , 654 号は、これによって、本説明と矛盾しない程度に参照して本明細書に組み込まれる。

【0184】

[00279] この出願を通して全ての参考文献、例えば、発行された、すなわち許可された特許又は同等物を含めた特許書類、特許出願公開、及び非特許文献書類、又は他のソース材料は、これによって、あたかも個々に参照して組み込まれたかのように、各文献がこの出願の開示と少なくとも部分的に矛盾しない程度に参照して（例えば、文献の部分的に矛盾する部分を除いて、部分的に矛盾する文献を参照して組み込む）、それらの全体が本明細書に組み込まれる。

10

【0185】

[00280] 本明細書で利用された用語及び表現は、限定の用語ではなく説明の用語として使用され、示され説明された特徴又はその部分の任意の同等物を排除するそのような用語及び表現を使用する意図は無く、請求される本発明の範囲内で様々な修正が可能であることは認められる。したがって、理解されるべきことであるが、本発明は、好ましい実施形態、例示の実施形態及び随意の特徴によって具体的に開示されたが、本明細書で開示された概念の修正及び変化は、当業者によって頼りにされる可能性があり、そのような修正物及び変形物は、添付の特許請求の範囲によって定義されるように本発明の範囲内であると考えられるべきである。本明細書で与えられた特定の実施形態は、本発明の有用な実施形態の例であり、また、当業者には明らかになることであるが、本発明は、本説明で明らかにされたデバイス、デバイスコンポーネント、方法ステップの多数の変形物を使用して実施される可能性がある。当業者には明らかなように、本方法に有用な方法及びデバイスは、多数の随意の組成及び処理要素及びステップを含むことができる。

20

【0186】

[00281] 本明細書で説明された、又は例示されたコンポーネントの全ての定式化又は組合せは、特に述べられなければ、本発明を実施するために使用されてもよい。

30

【0187】

[00282] 明細書においてある範囲、例えば、温度範囲、時間範囲、又は組成又は濃度範囲、が与えられたときはいつでも、与えられた範囲に含まれる全ての個々の値だけでなく、全ての中間の範囲及び部分範囲は、本開示に含まれる意図である。理解されることであるが、本明細書の本説明に含まれる範囲又は部分範囲内のどんな部分範囲又は個々の値も、特許請求の範囲から除外されてもよい。

【0188】

[00283] 明細書で言及された全ての特許及び出版物は、本発明が関連する当業者の熟練のレベルを表している。本明細書で引用された文献は、公開日又は出願日の時点の最新技術を示すためにその全体が引用して本明細書に組み込まれ、さらに、必要であれば、この情報は、従来技術である特定の実施形態を除くために利用されてもよい意図である。例えば、物質の組成が特許請求されるとき、実施可能な記載が本明細書で引用された文献に与えられている化合物を含めて出願者の発明より前の当技術分野で知られた及び利用可能な化合物は、本明細書の物質請求の組成に含まれる意図でないと考えられるべきである。

40

【0189】

[00284] 本明細書で使用されるとき、「備える」は、「（一部として）含む」、「含有する」又は「で特徴付けられる」と同義であり、包括的又は大まかであり、追加の具陳されない要素又は方法ステップを除外しない。本明細書で使用されるとき、「から成る」は、請求要素で特定されないどんな要素、ステップ、又は成分も除外する。本明細書で使用されるとき、「から本質的に成る」は、請求項の基本的な新規な特徴に大いに影響を及ぼ

50

さない材料又はステップを除外しない。本明細書の各例において、「備える」、「から本質的に成る」及び「から成る」という用語のどれも、他の２つの用語のどちらと取り替えられてもよい。本明細書で例示的に説明された本発明は、本明細書で具体的に開示されなかった任意の１つ又は複数の要素、１つ又は複数の制限の無い状態で適切に実施される可能性がある。

# 【 0 1 9 0 】

[00285]当業者は理解するであろうが、具体的に例示されたもの以外の出発原料、生物材料、試薬、合成方法、精製方法、分析手法、検定方法、及び生物学的方法是、必要以上の実験に頼ることなしに、本発明の実施で利用されてもよい。任意のそのような材料及び方法のうちの当技術分野で知られた機能同等物全ては、本発明に含まれる意図である。利用された用語及び表現は、限定の用語ではなく説明の用語として使用され、示され説明された特徴又はその部分の任意の同等物を排除するそのような用語及び表現を使用する意図は無く、請求される本発明の範囲内で様々な修正が可能であることは認められる。したがって、理解されるべきことであるが、本発明は、好ましい実施形態及び随意の特徴によって具体的に開示されたが、本明細書で開示された概念の修正及び変化は、当業者によって頼りにされる可能性があり、そのような修正物及び変形物は添付の特許請求書によって定義されるように本発明の範囲内であると考えられる。

# 【表 1】

図31Aに示されるようなバックルから(実験及び計算で)抽出されたパラメータ。計算は、活性化領域の幅(すなわち、図に示されたサンプルでは10 $\mu$ m)が伸張前及び後で同じであると想定している。

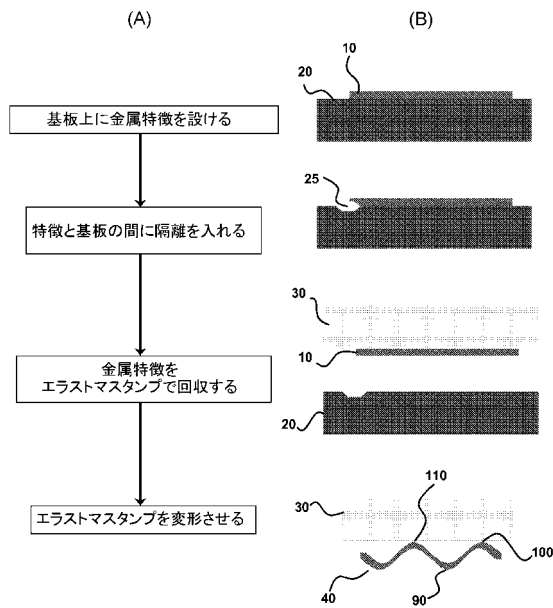
予備歪み	測定された幅 ( $\mu$ m)	計算された幅 ( $\mu$ m)	測定された振幅 Am ( $\mu$ m)	計算された振幅 Acal ( $\mu$ m)	計算されたピーク歪み $\epsilon$ peak (%)
11.3%	136.6	170.7	37.5	37.6	0.35
25.5%	139.6	151.4	51.5	50.3	0.65
33.7%	140.1	142.1	56.4	54.3	0.80
56.0%	124.3	121.8	63.6	60.4	1.2

# 【表 2】

図31Dに示されるようなバックルから(実験及び計算で)抽出されたパラメータ

Win ( $\mu$ m)	測定された波長 $\lambda$ m ( $\mu$ m)	計算された波長 $\lambda$ cal ( $\mu$ m)	測定された振幅 Am ( $\mu$ m)	計算された振幅 Acal ( $\mu$ m)	計算されたピーク歪み $\epsilon$ peak (%)
100	N/A	69	N/A	33.2	2.5
200	123	131	66.3	64.1	1.2
300	199	194	100.6	94.9	0.80
400	253	256	129.3	128.8	0.61

【図 1】



【図 2】

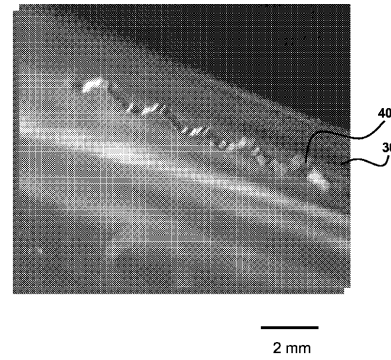
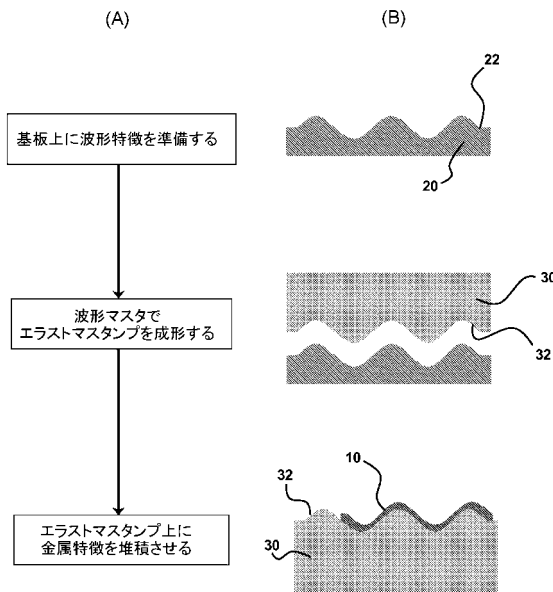
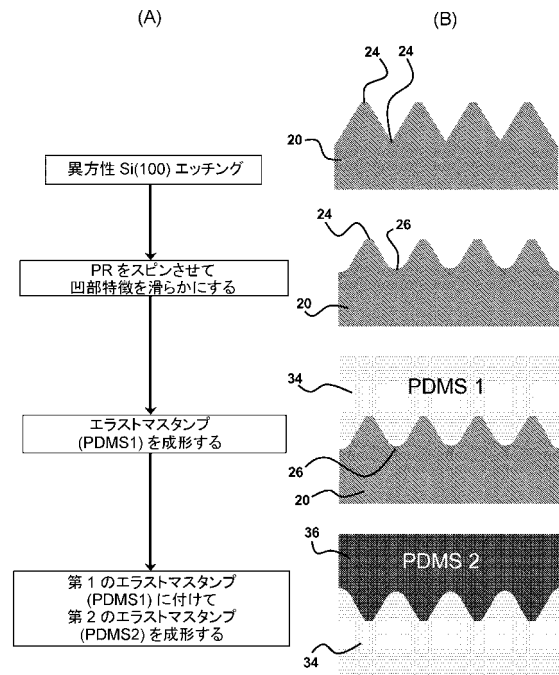


FIG. 2

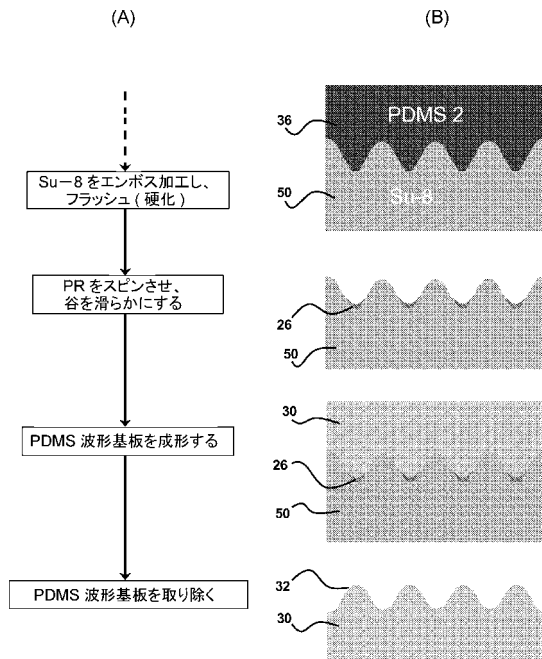
【図 3】



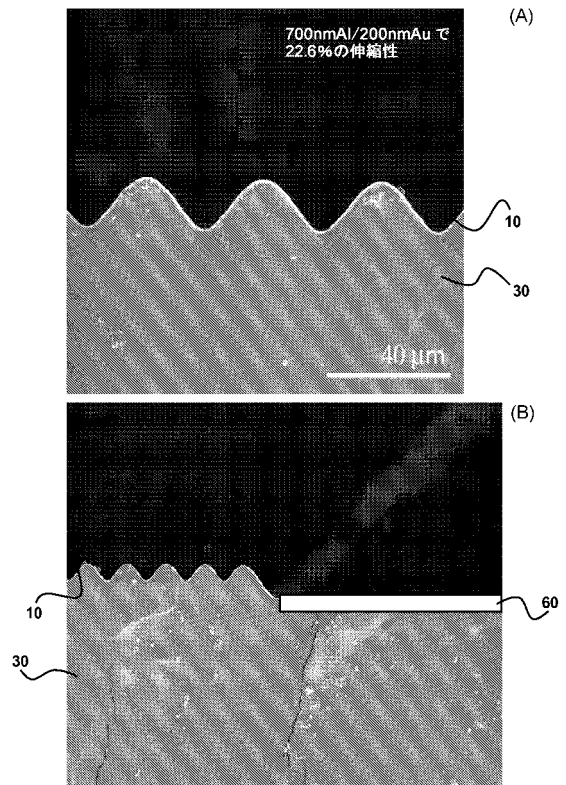
【図 4 - 1】



【図 4 - 2】

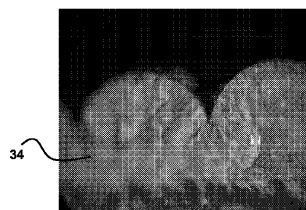


【図 5】



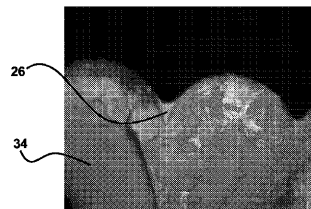
【図 6 A】

FIG. 6A



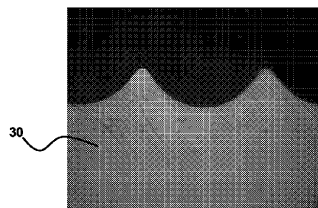
【図 6 B】

FIG. 6B



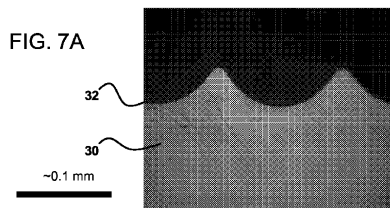
【図 6 C】

FIG. 6C



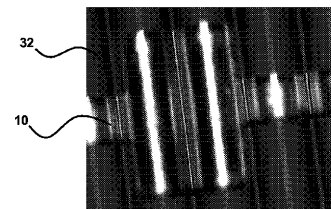
【図 7 A】

FIG. 7A



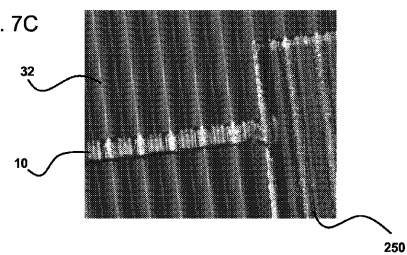
【図 7 B】

FIG. 7B

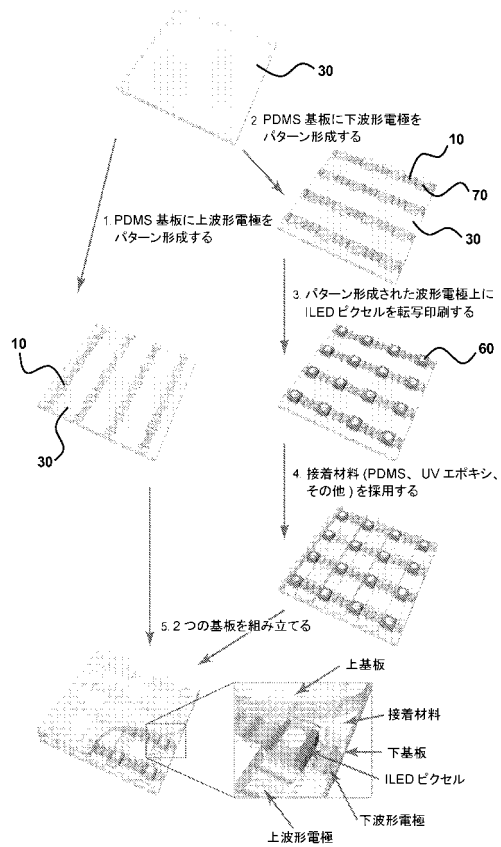


【図 7 C】

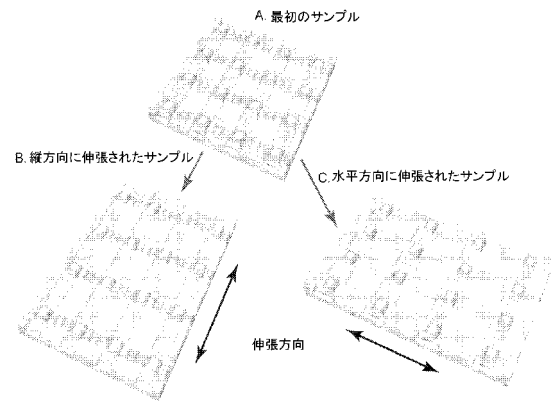
FIG. 7C



【図 8】



【図 9】



【図 10】

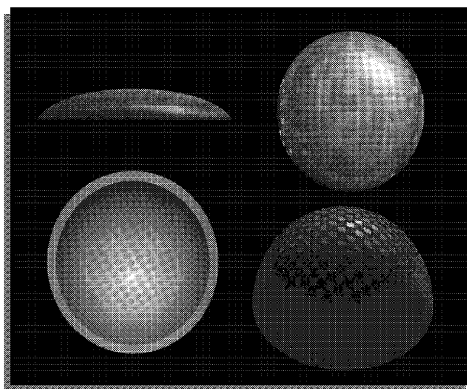
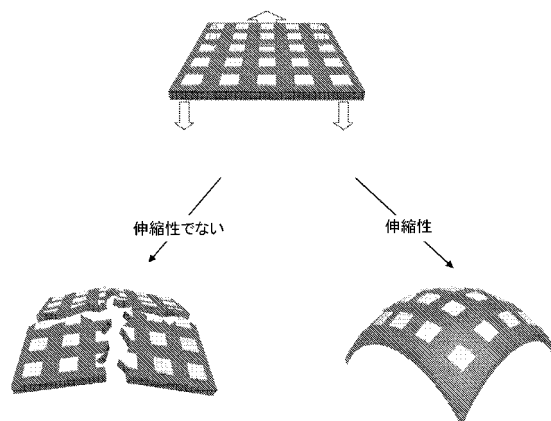
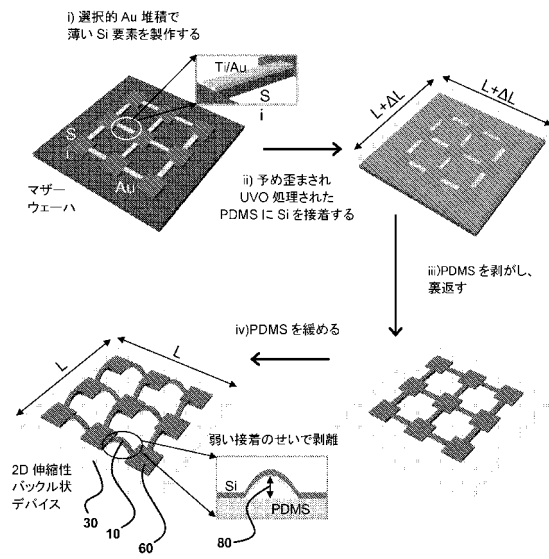


FIG. 10

【図 11】



【図 12】



【図 13】

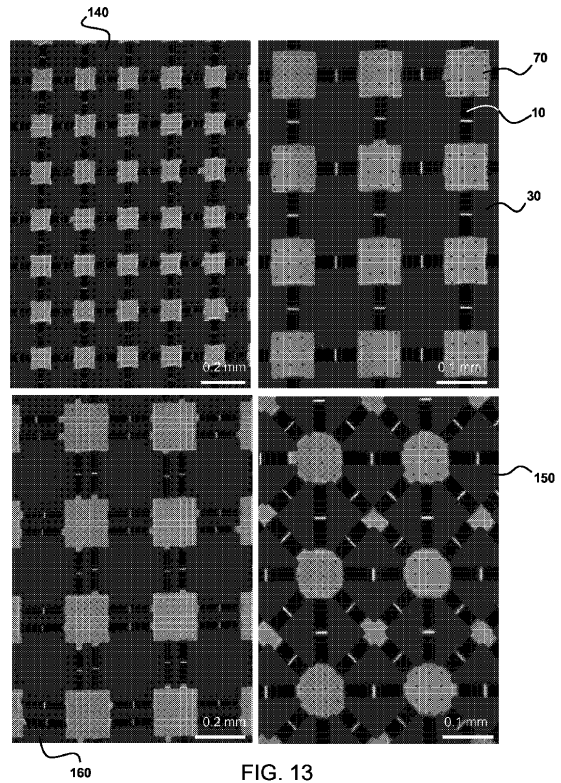
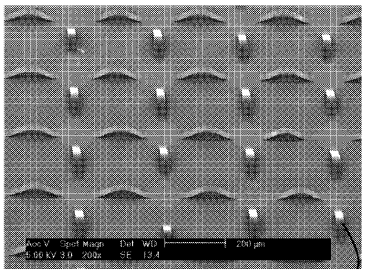


FIG. 13

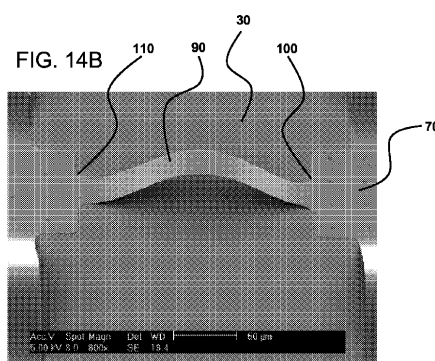
【図 14 A】

FIG. 14A



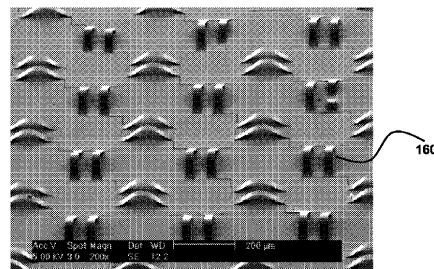
10

【図 14 B】



【図 15 A】

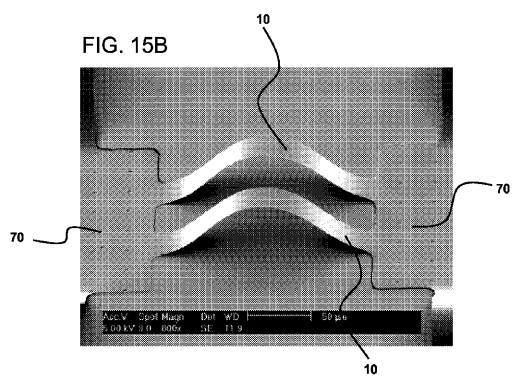
FIG. 15A



160

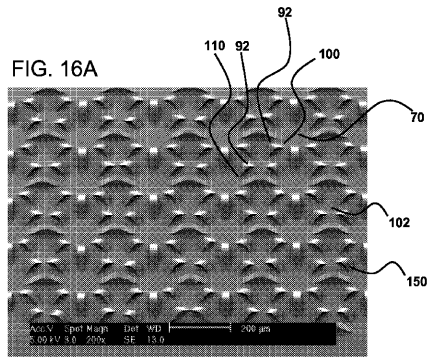
【図 15 B】

FIG. 15B

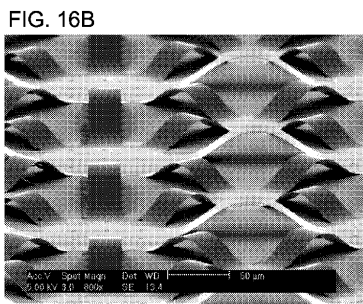


10

【図 16 A】

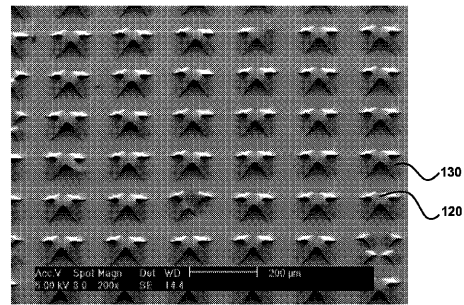


【図 16 B】



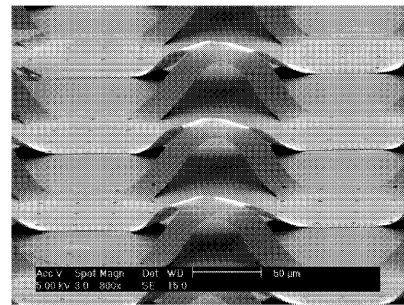
【図 17 A】

FIG. 17A



【図 17 B】

FIG. 17B



【図 18】

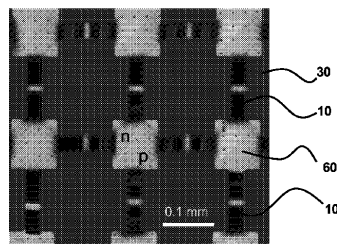
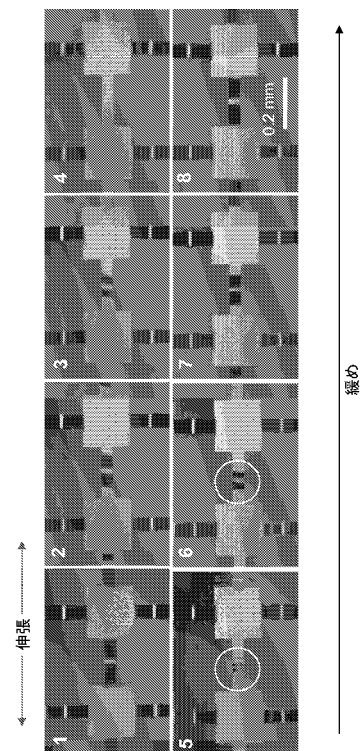


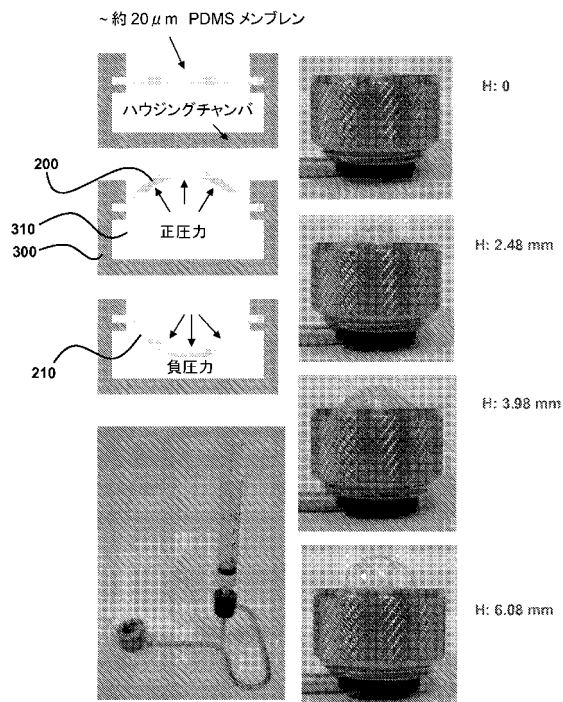
FIG. 18

【図 19】

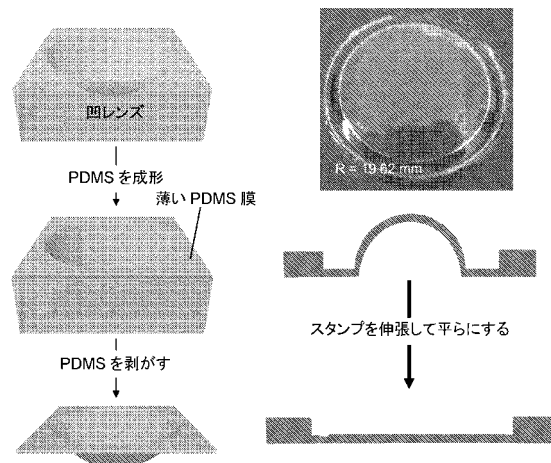




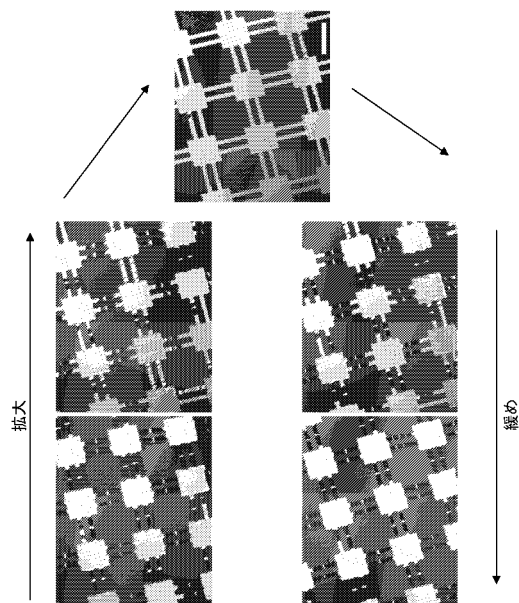
【図 20】



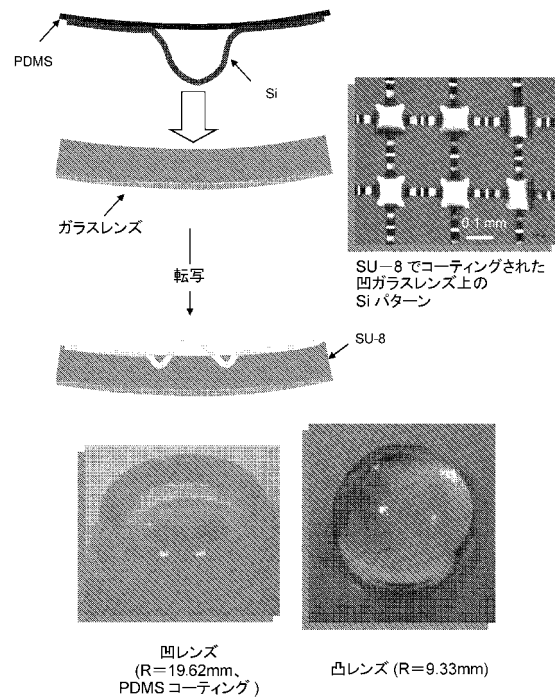
【図 21】



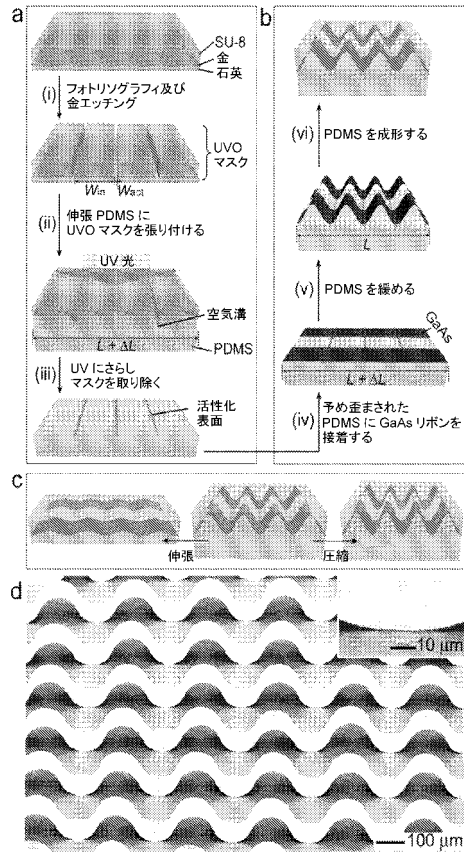
【図 22】



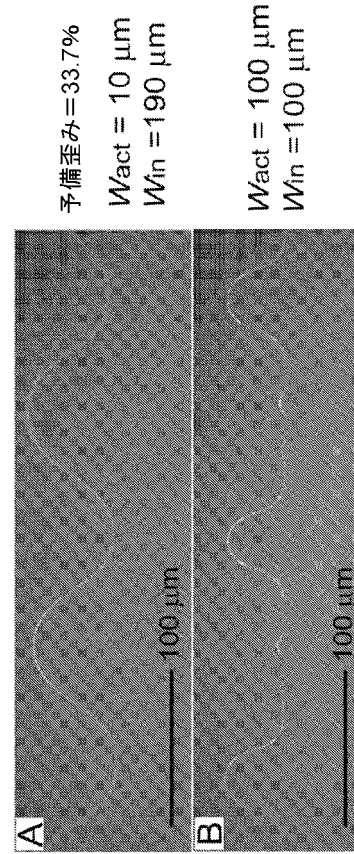
【図 23】



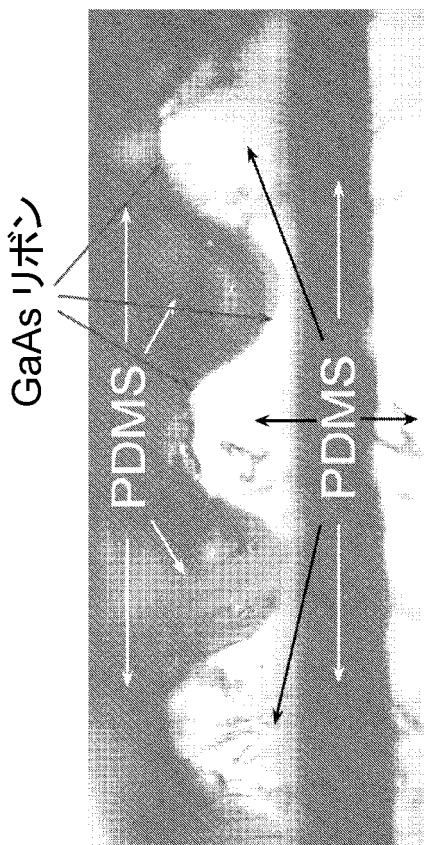
【図 24】



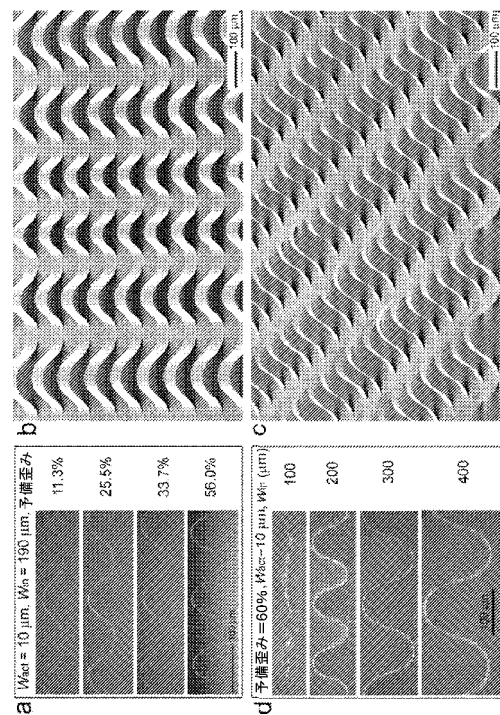
【図 25】



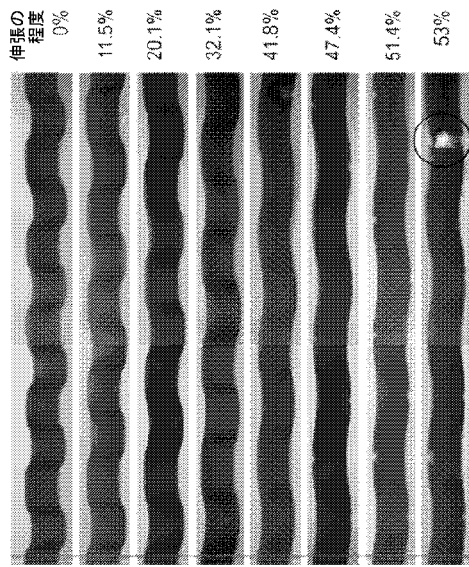
【図 26】



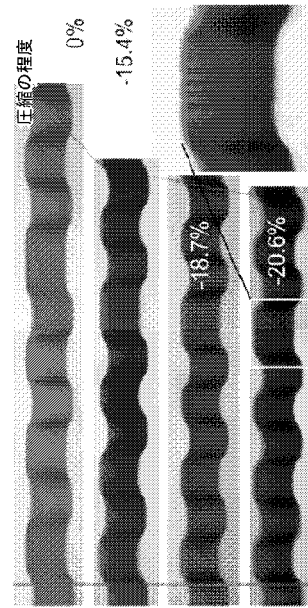
【図 27】



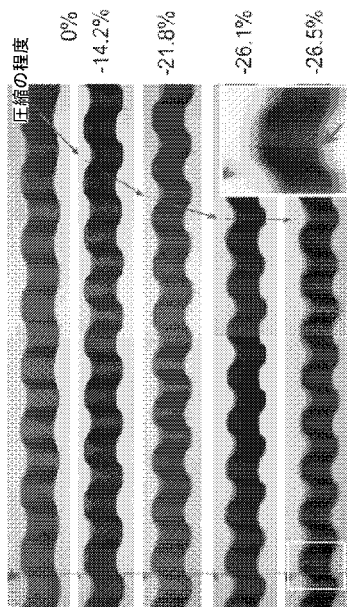
【図 28 A】



【図 28 B】



【図 28 C】



【図 29】

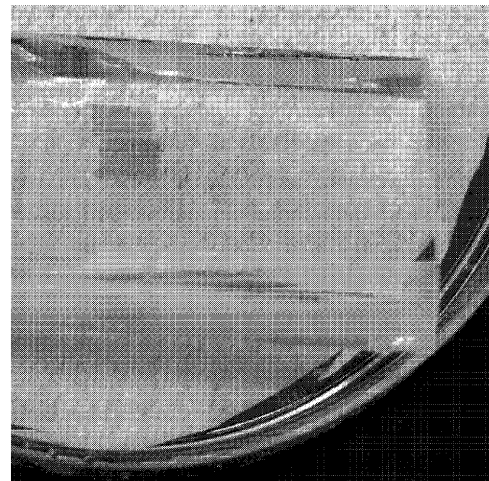
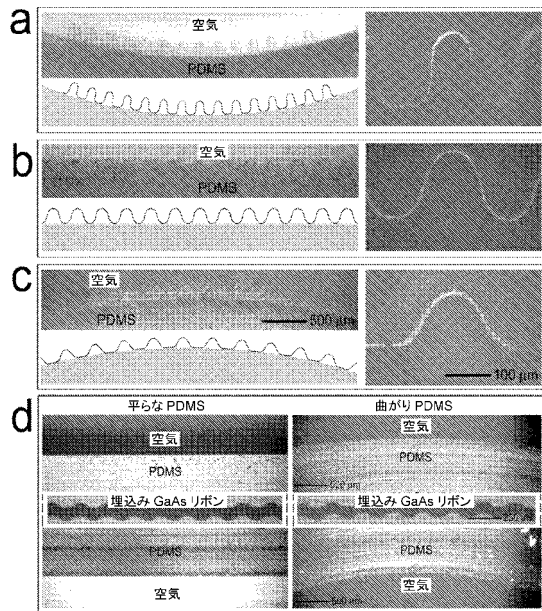
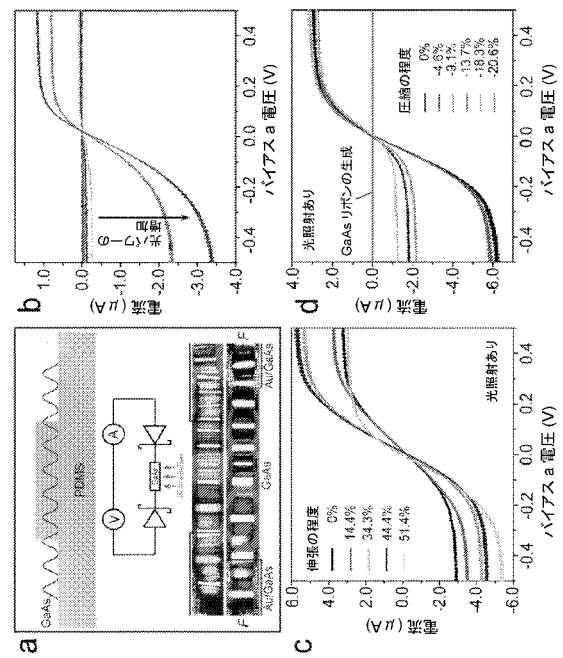


FIG. 29

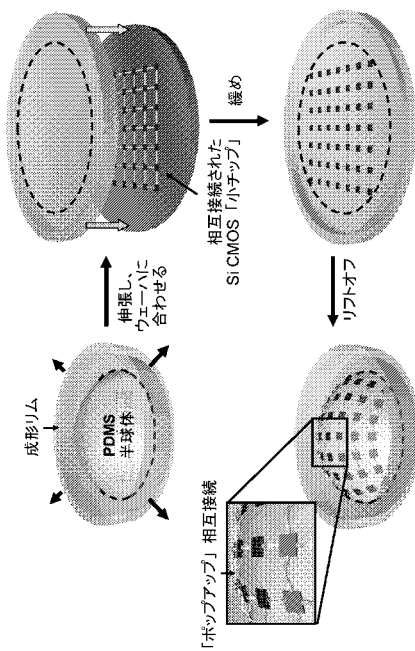
【図 30】



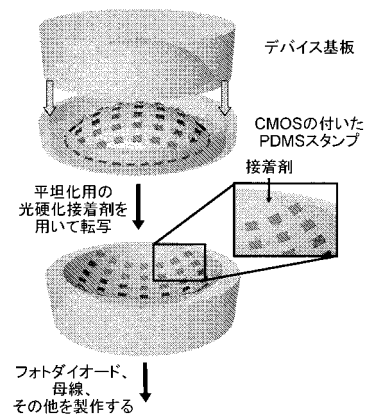
【図 31】



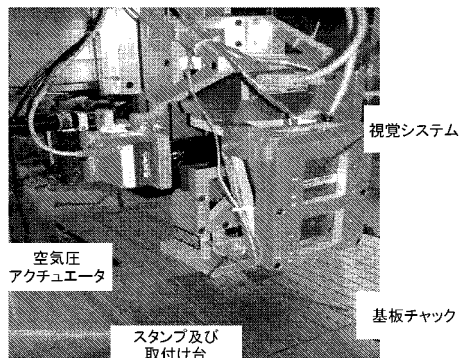
【図 32】



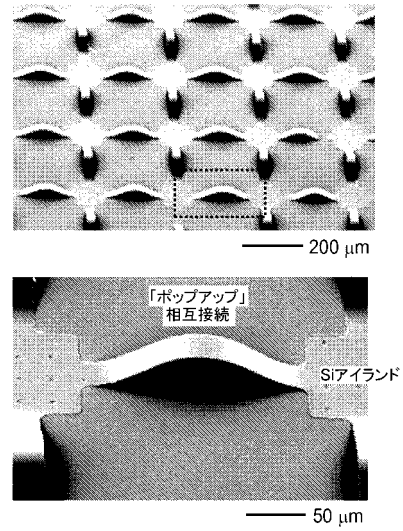
【図 33】



【図 3 4】



【図 3 5】



【図 3 6】

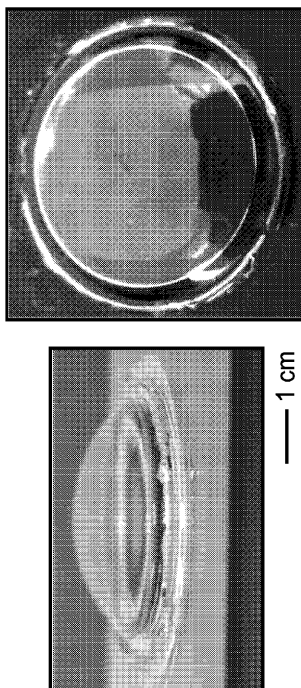
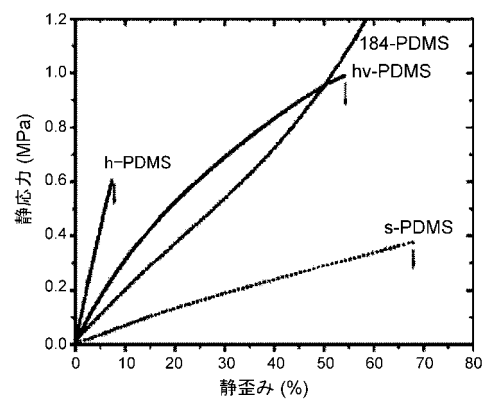
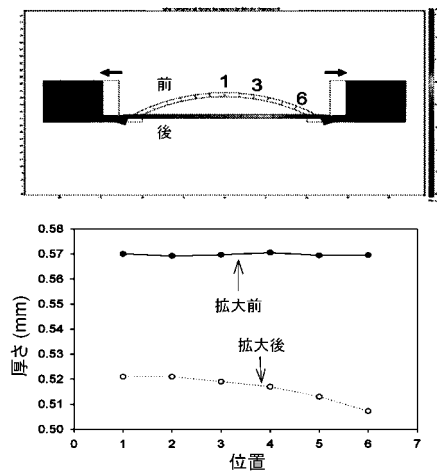


FIG. 36

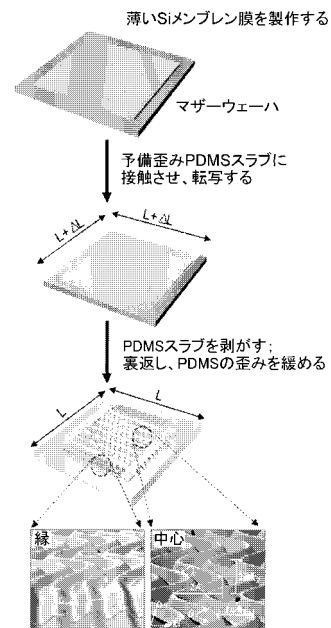
【図 3 7】



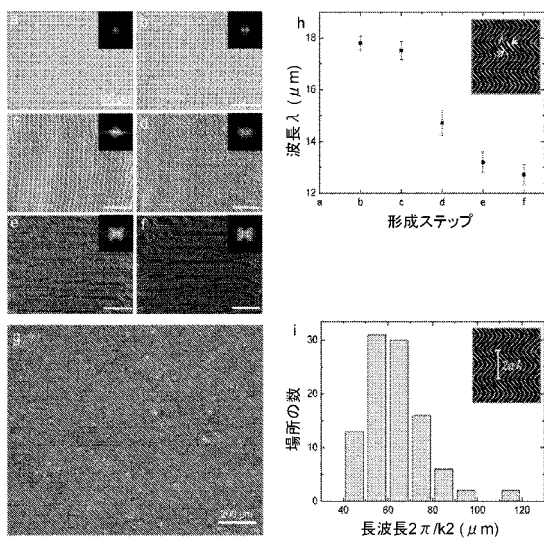
【図 38】



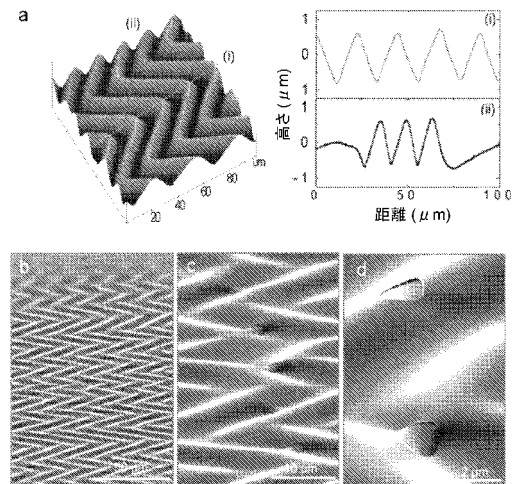
【図 39】



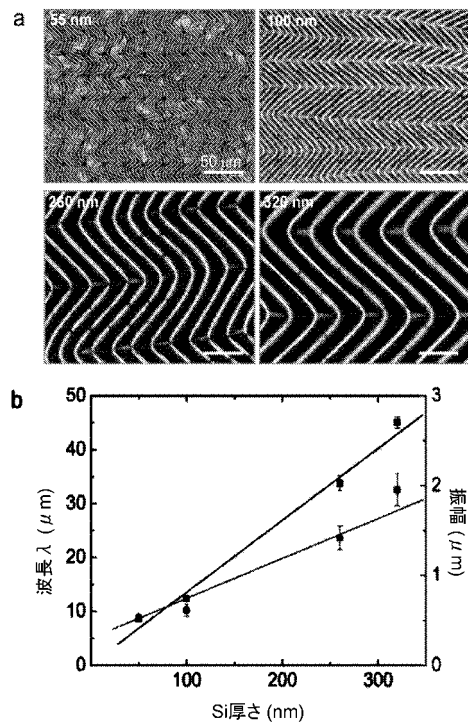
【図 40】



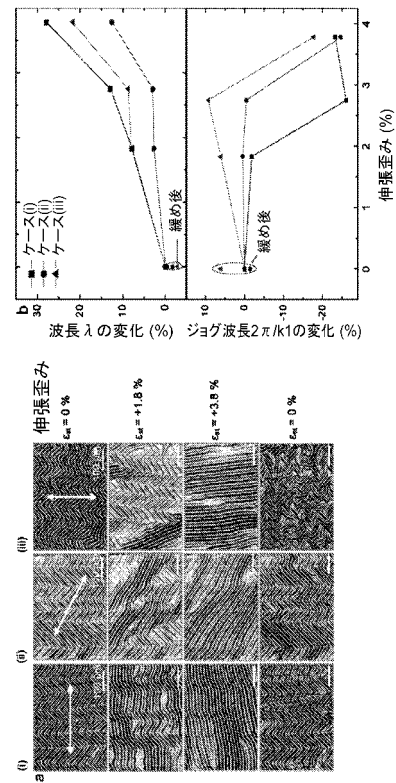
【図 41】



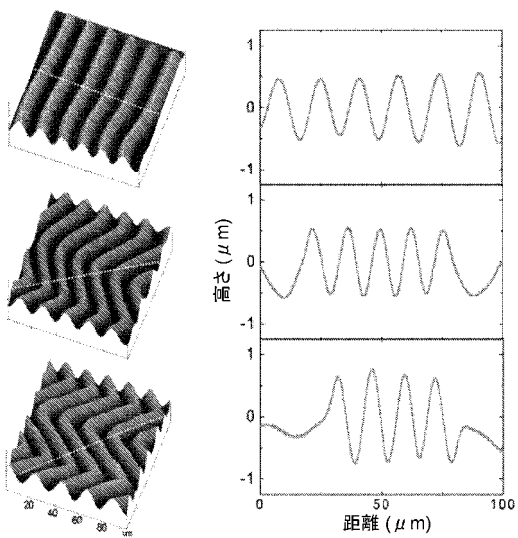
【図 4 2】



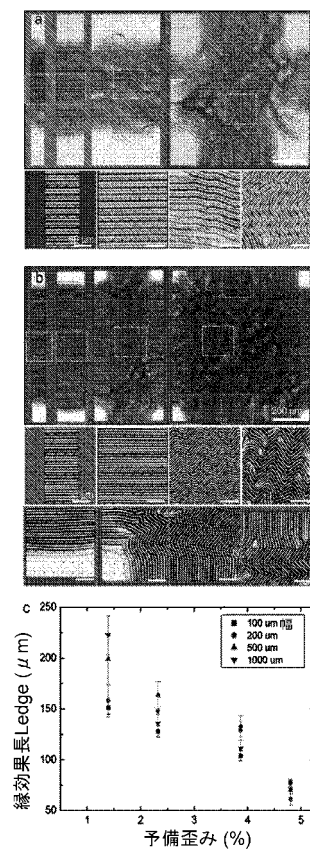
【図 4 3】



【図 4 4】

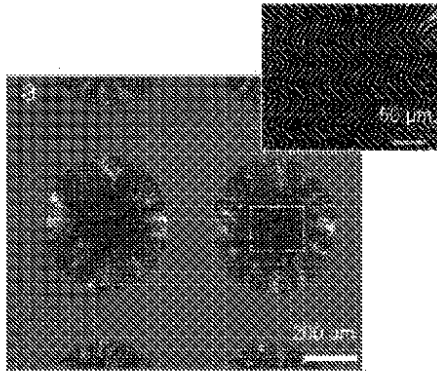


【図 4 5】

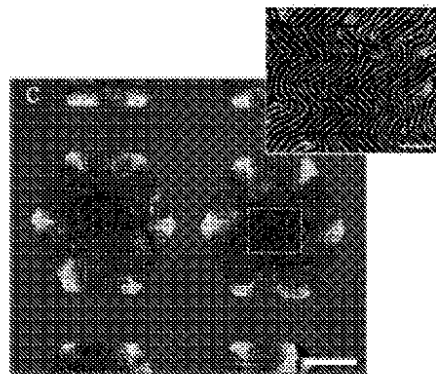




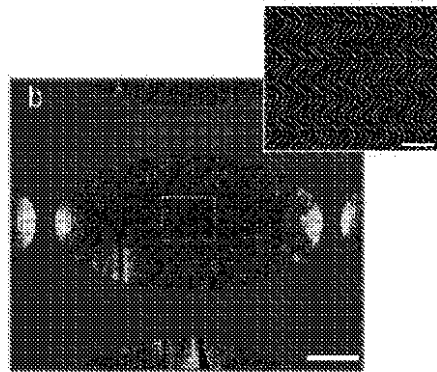
【図 46 a】



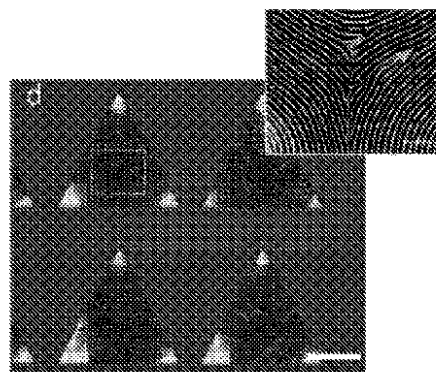
【図 46 c】



【図 46 b】



【図 46 d】



【図 47】

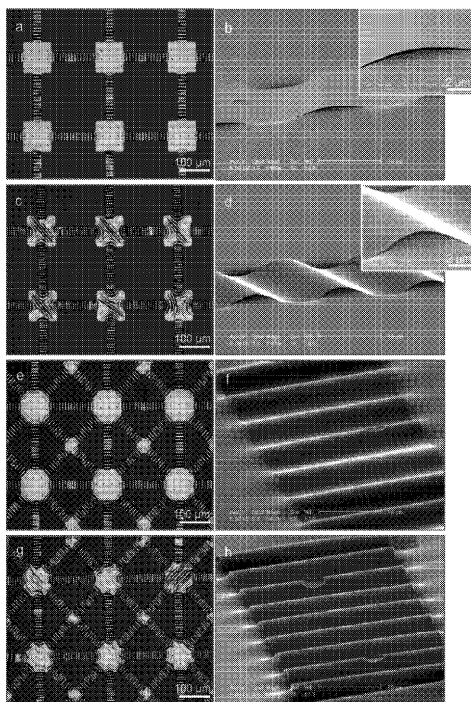


FIG. 47

【図 48】

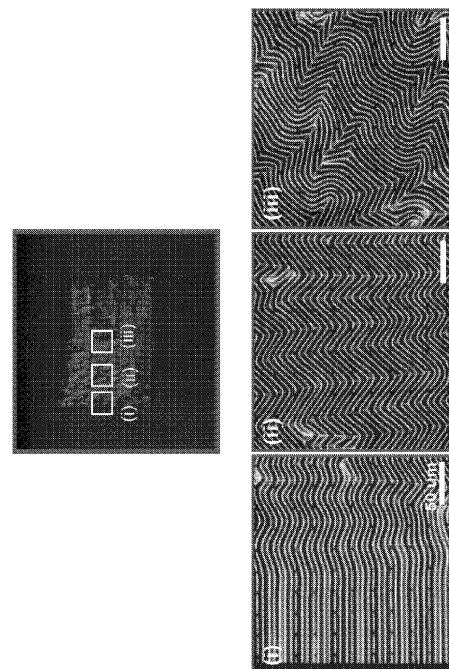


FIG. 48



【図 49】

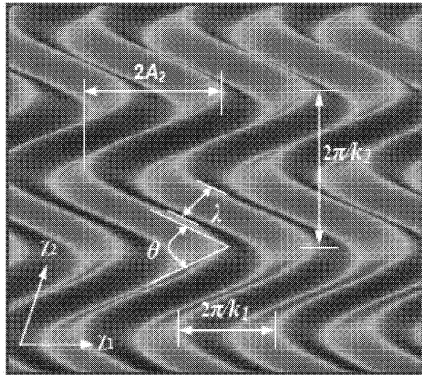
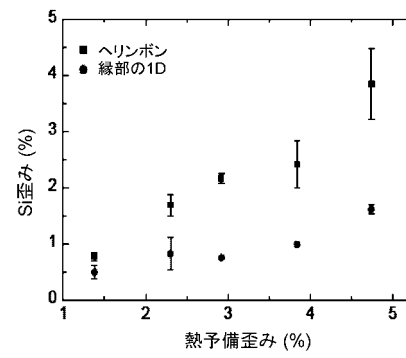
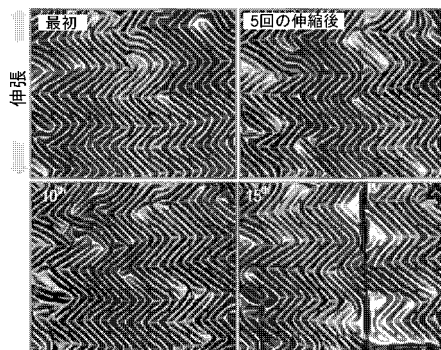


FIG. 49

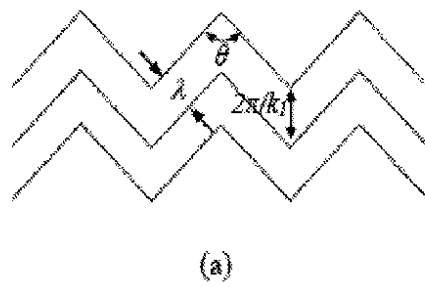
【図 50】



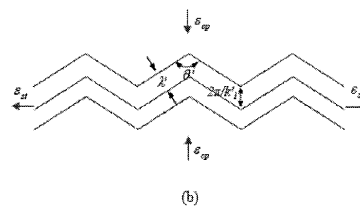
【図 51】



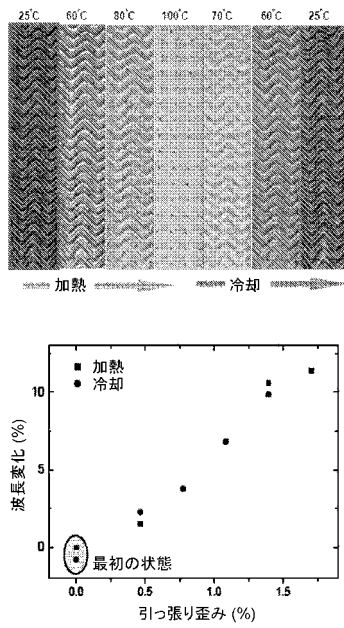
【図 52 ( a )】



【図 52 ( b )】

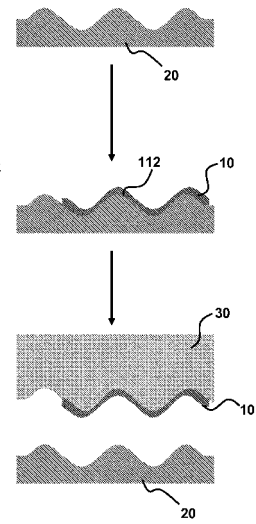


【図 5 3】

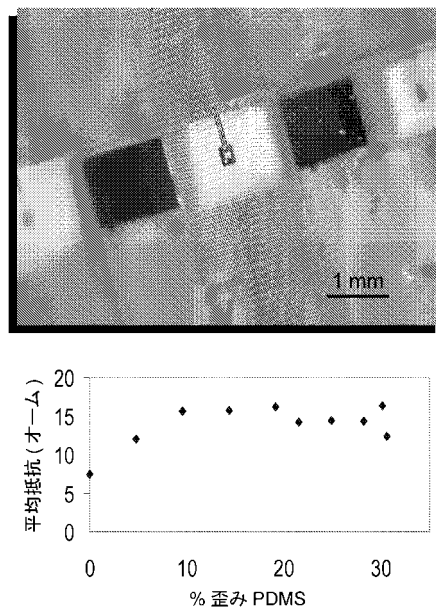


【図 5 4】

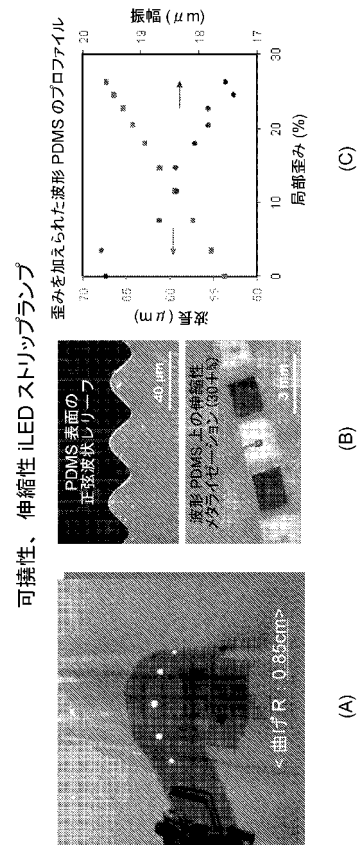
1. 波形エラストマスタンプ  
成形用のマスタである、  
基板上の波形特徴の準備  
(例えば、微細機械加工  
プロセスによる)
2. 例えば、シャドウマスクを通した  
蒸着、フォトリソグラフィと  
エッチング、フォトリソグラフィと  
リフトオフ、及び/又は  
電着を使った、  
波形マスタ上への  
金属特徴の堆積
3. 電極の付いた波形マスタに  
エラストマ基板を押し付けて  
成形し、硬化し、  
波形基板マスタから取り除く。  
取り除くと同時に、  
電極はエラストマに転写される



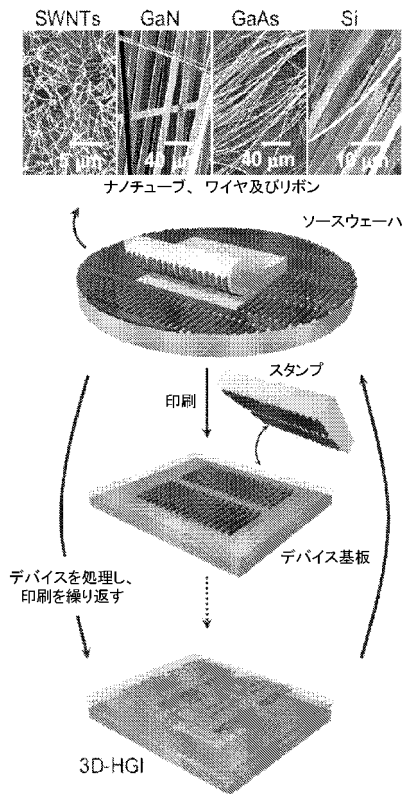
【図 5 5】



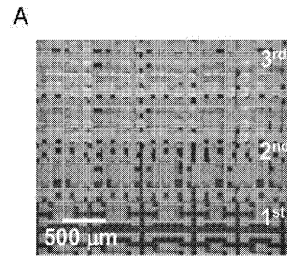
【図 5 6】



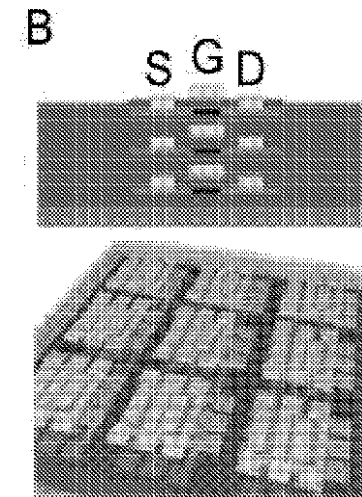
【図 57】



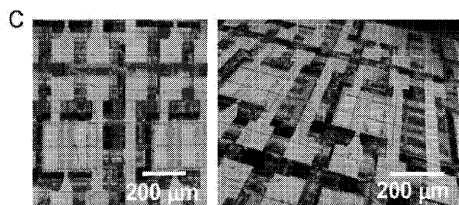
【図 58 A】



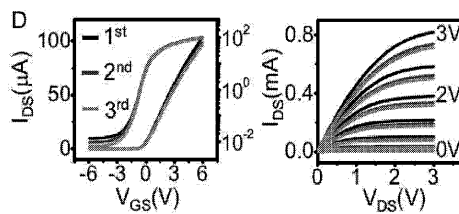
【図 58 B】



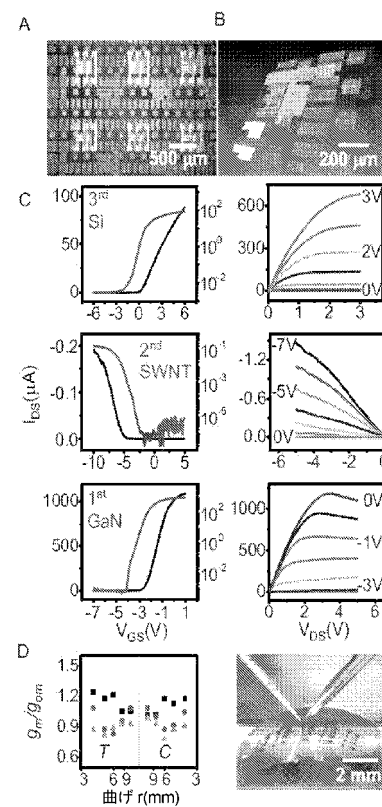
【図 58 C】



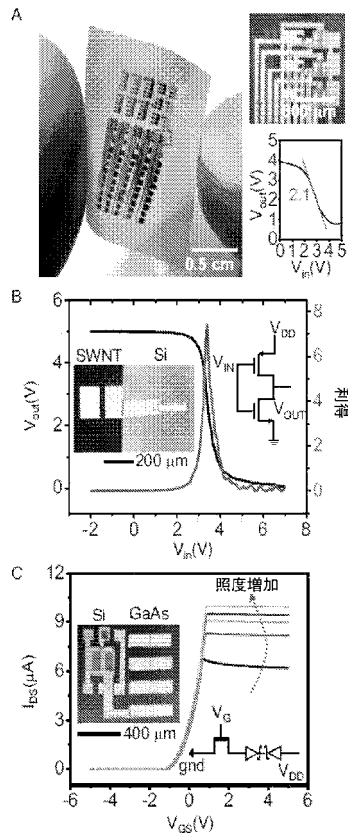
【図 58 D】



【図 59】



【図 60】



【図 61】

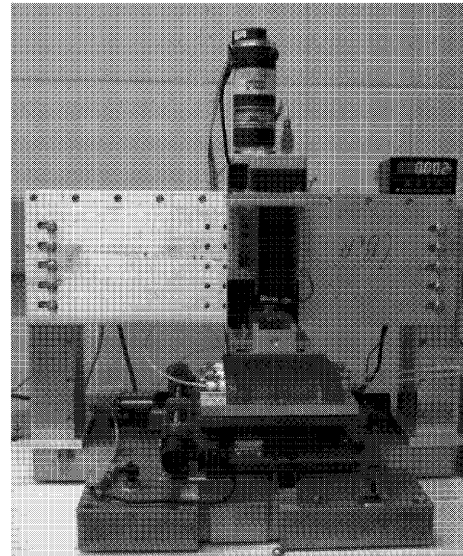
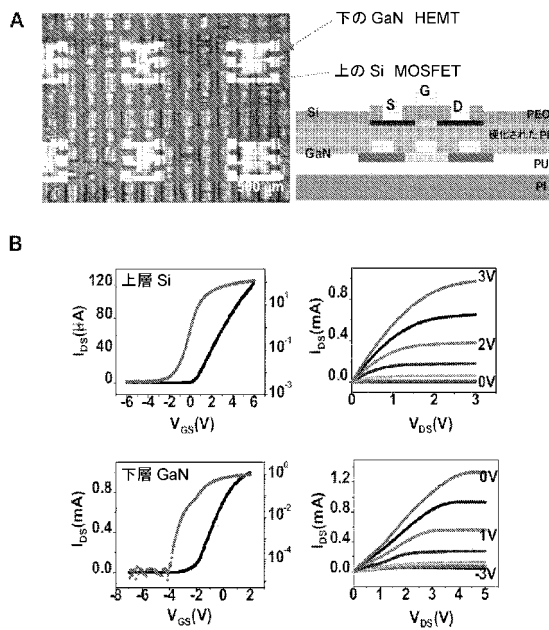
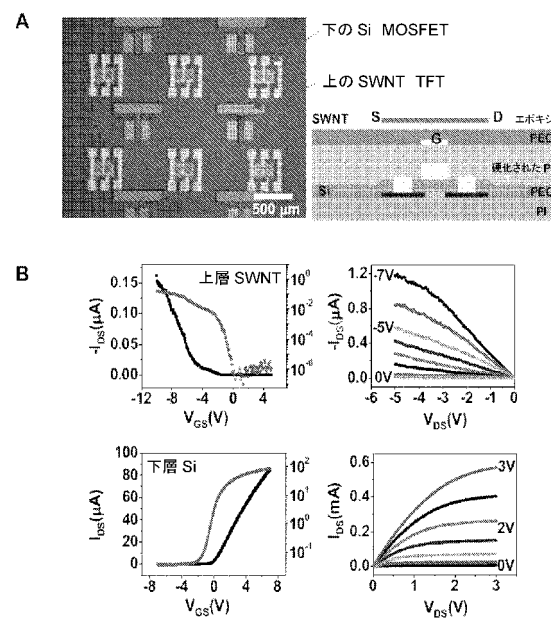


FIG. 61

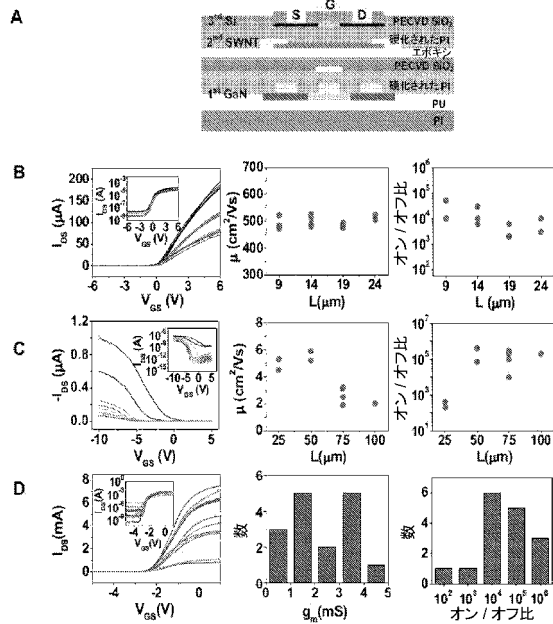
【図 62】



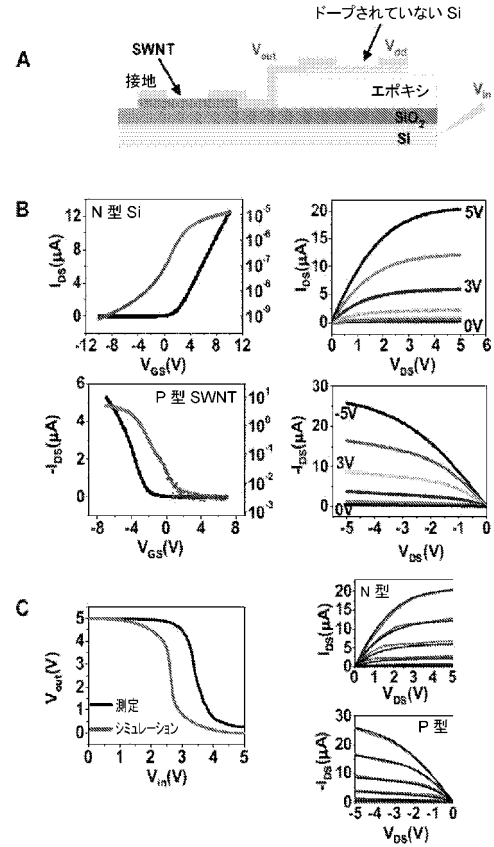
【図 63】



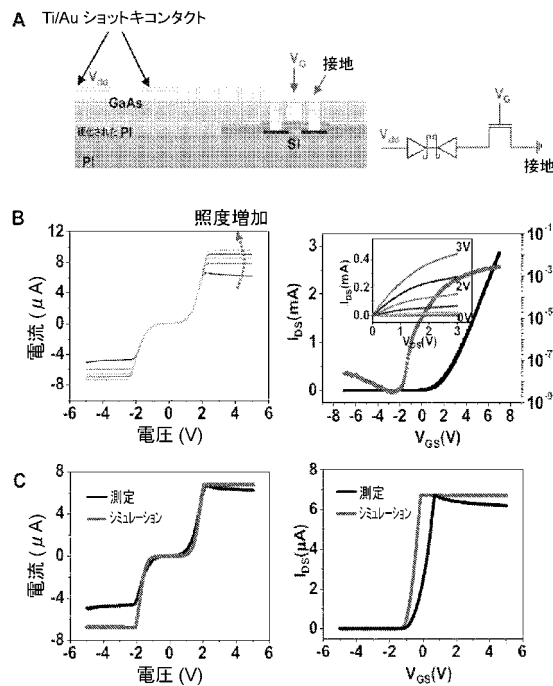
【図 6 4】



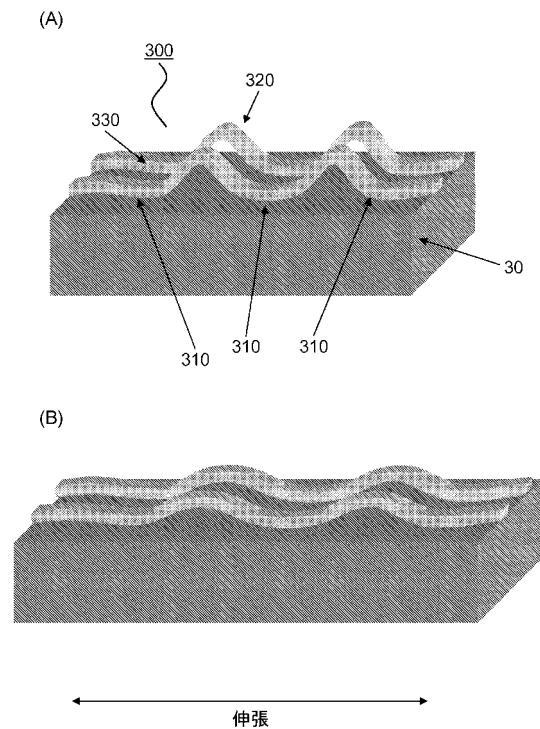
【図 6 5】



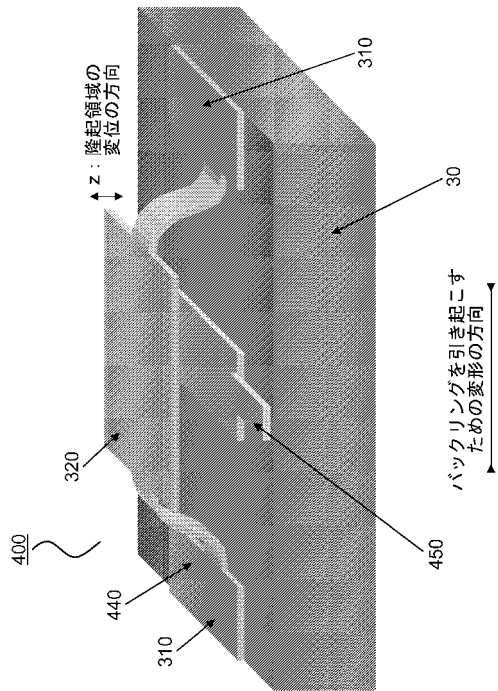
【図 6 6】



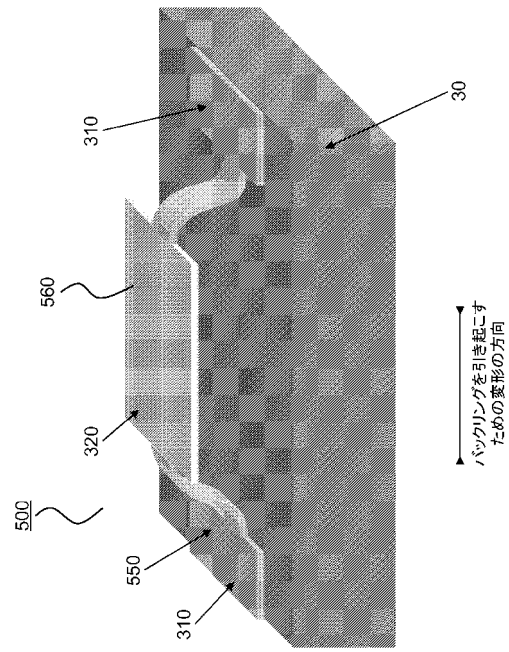
【図 6 7】



【図 68】



【図 69】



## フロントページの続き

(51)Int.Cl. F I

H 0 1 L 21/768 (2006.01)

- (72)発明者 ロジャース, ジョン エー.  
アメリカ合衆国, イリノイ州, シャンペーン, ヴァリーブルック 2803
- (72)発明者 メイトル, マシュー  
アメリカ合衆国, ノースカロライナ州, ラレイ, エル-4 ストーンブルック テラス 8100
- (72)発明者 サン, ユガン  
アメリカ合衆国, イリノイ州, ネイパービル, ヴァンダービルト コート 2021
- (72)発明者 コー, ヒョン チョ  
アメリカ合衆国, イリノイ州, アーバナ, ナンバー515, サウス グットウィン アヴェニュー 300
- (72)発明者 カールソン, アンドリュー  
アメリカ合衆国, イリノイ州, アーバナ, ノース リンカーン アヴェニュー ナンバー115 1901
- (72)発明者 チョイ, ウォン ムク  
アメリカ合衆国, イリノイ州, シャンペーン, ナンバー8, ヒースロー ドライブ 2403
- (72)発明者 ストイコヴィチ, マーク  
アメリカ合衆国, ニューハンプシャー州, ドーバー, ウェストウッド サークル 35
- (72)発明者 ジャン, ハンキン  
アメリカ合衆国, イリノイ州, アーバナ, ランカスター ドライブ 1306
- (72)発明者 ファン, ヨンギャン  
アメリカ合衆国, イリノイ州, グレンコー, ストロベリー ヒル ドライブ, 758
- (72)発明者 スッツォ, ラルフ, ジー.  
アメリカ合衆国, イリノイ州, シャンペーン, ノッティングハム コート ノース 2413
- (72)発明者 リー, ケオン, ジェー  
日本国東京都江東区東砂8-18-22-1017
- (72)発明者 カン, ソン, ジュン  
大韓民国, テジョン 305-340, ユソク, トリョンドン 1
- (72)発明者 ズー, ジェンタオ  
アメリカ合衆国, サウス ダコタ州, ラピッド シティ, サマーセット ドライブ 4924
- (72)発明者 メナード, エティエンヌ  
アメリカ合衆国, ノースカロライナ州, ダーラム, ニューホール ロード 5215
- (72)発明者 アン, ジョンヒョン  
大韓民国, スウォン, ジャンガンク, ジュンジャドン, トンシン-アパートメント 110-601
- (72)発明者 キム, フンシク  
アメリカ合衆国, イリノイ州, シャンペーン, アpartment 16, ベイタウン ドライブ 1125
- (72)発明者 カン, ダルヨン  
大韓民国, ソウル, トンジャックク, ポンドン, キョンドン マーヴィル アpartment ナンバー103-702

(56)参考文献 米国特許第6 1 5 0 6 0 2 ( U S , A )

米国特許出願公開第2 0 0 4 / 0 1 9 2 0 8 2 ( U S , A 1 )

米国特許出願公開第2 0 0 2 / 0 0 9 4 7 0 1 ( U S , A 1 )

J.Jones , "Stretchable wavy metal interconnects" , Journal of Vacuum Science and Technology A , Vol.22, No.4 (2004) , p.1723-1725

S.P.Lacour , "Stretchable Interconnects for Elastic Electronic Surfaces" , Proceedings of the IEEE , Vol.93 No.8 (2005) , p.1459-1467

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L

H 0 5 K

H 0 1 R