



- (51) 국제특허분류:
G06T 1/40 (2006.01)
- (21) 국제출원번호: PCT/KR2013/000568
- (22) 국제출원일: 2013년 1월 24일 (24.01.2013)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2012-0008372 2012년 1월 27일 (27.01.2012) KR
10-2012-0070092 2012년 6월 28일 (28.06.2012) KR
10-2012-0077192 2012년 7월 16일 (16.07.2012) KR
- (71) 출원인: 한국과학기술원 (KOREA ADVANCED INSTITUTE OF SCIENCE AND TECHNOLOGY) [KR/KR]; 305-701 대전시 유성구 구성동 373-1, Daejeon (KR).
- (72) 발명자: 한일송 (HAN, IL Song); 305-701 대전시 유성구 대학로 291(구성동), Daejeon (KR). 한우준 (HAN, Woo Joon); 300-823 대전시 동구 한밭대로 1237 번길 52, #1-702(용전동), Daejeon (KR).
- (74) 대리인: 특허법인 충정 (HWANG MOK PARK IP GROUP); 100-764 서울시 중구 서소문동 120-23 부영빌딩 6층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

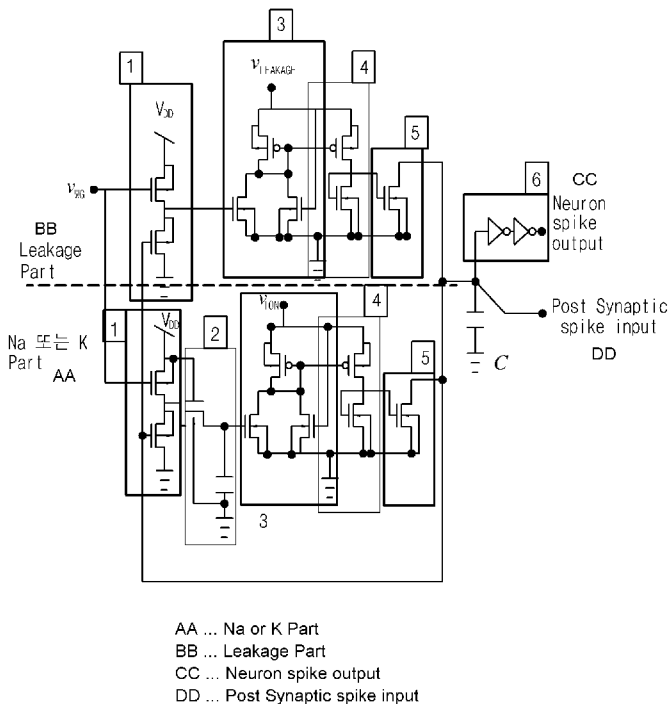
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: VISUAL CORTICAL CIRCUIT APPARATUS, VISUAL CORTICAL IMITATION SYSTEM AND OBJECT SEARCH SYSTEM USING VISUAL CORTICAL CIRCUIT APPARATUS

(54) 발명의 명칭: 시각신경 회로장치, 시각신경 회로장치를 이용한 시각신경 모방시스템 및 객체탐색 시스템



(57) Abstract: Provided is a visual cortical circuit apparatus comprising: a current mirror unit which uses a transistor as a current source to generate a current having the same size as that of a reaction; a transconductance unit which takes, as an input, the current generated by the current mirror unit and outputs a voltage using a transconductance; and a buffer unit for converting the voltage output from the transconductance unit into a current and buffering the current.

(57) 요약서: 시각신경 회로장치가 제공되며, 트랜지스터를 전류원으로 이용하여 반응과 동일 크기의 전류를 생성하는 전류 미러(Current Mirror)부, 전류 미러부에서 생성된 전류를 입력받고, 트랜스컨덕턴스(Transconductance)를 이용하여 전압을 출력하는 트랜스컨덕턴스부, 및 트랜스컨덕턴스부에서 출력된 전압을 전류로 변환하여 버퍼링하는 버퍼부를 포함한다.

명세서

발명의 명칭: 시각신경 회로장치, 시각신경 회로장치를 이용한 시각신경 모방시스템 및 객체탐색 시스템

기술분야

- [1] 본 발명은 시각신경 회로장치, 시각신경 회로장치를 이용한 시각신경 모방 시스템 및 객체탐색 시스템에 관한 것이다.

배경기술

- [2] 최근 시스템 신경과학(System Neuroscience) 기술의 발전에 따라, 시각 시스템을 구성하는 세포들의 입력 패턴 및 출력 패턴과, 세포들에 의한 신호의 처리 방식에 기초하여 영상으로부터 객체를 인식할 수 있게 되었다.
- [3] 신경회로망은 인간의 두뇌나 신경세포의 반응과 유사하게 설계된 반도체 칩으로, 많은 수의 간단한 소자를 통신으로 연결하고, 이를 통해 정보를 표현하고 기억하도록 만들어졌다. 이는, 인간 두뇌의 신경회로인 뉴런(Neuron)의 구조를 그대로 본 뜬 것이며, 이는 인공지능 컴퓨터의 핵심기술로 음성 인식, 문자 인식, 영상 처리, 자연 언어의 이해 등의 분야에서 주로 이용되고, 선진국을 중심으로 연구가 활발히 진행중이다.
- [4] 이와 관련하여, 한국공개특허 제2006-0089487호에는 확률 신경회로망 이론을 적용한 영상보상장치에 관한 것으로, 사용자에게 우수한 화질의 영상을 제공할 수 있는 장치에 대하여 개시하고 있으나, 그 구체적인 방법에 있어서, 시각신경과 같은 정확성을 가질 수 있으면서도 소형화할 수 있는 기술에 대해서는 개시하지 않고 있다.

발명의 상세한 설명

기술적 과제

- [5] 본 발명의 일부 실시예는, 객체가 위치한 환경이 열악하여 객체를 탐지하는데 필요한 시각신경 회로장치가 급증하는 경우에도, 소형칩으로 구현될 수 있는 병렬 구조를 제공할 수 있는 시각신경 회로장치, 시각신경 회로장치를 이용한 구조정보 제공장치 및 방법을 제공하는 데 목적이 있다.

과제 해결 수단

- [6] 상술한 기술적 과제를 달성하기 위한 기술적 수단으로서, 본 발명의 제 1 측면에 따른 시각신경 회로장치는, 트랜지스터를 전류원으로 이용하여 반응과 동일 크기의 전류를 생성하는 전류 미러(Current Mirror)부, 전류 미러부에서 생성된 전류를 입력받고, 트랜스컨덕턴스(Transconductance)를 이용하여 전압을 출력하는 트랜스컨덕턴스부, 및 트랜스컨덕턴스부에서 출력된 전압을 전류로 변환하여 버퍼링하는 버퍼부를 포함하는 것을 특징으로 한다.
- [7] 본 발명의 제 2 측면에 따른 시각신경 회로장치를 이용한 시각신경 모방 시스템은, 시각신경 회로장치에서 출력된 뉴런 시간에 따른 반응의 크기가 기

설정된 임계값 미만인 경우, 동작 기준점을 유지하도록 바이어스(Bias)하는 바이어스부, 트랜지스터를 전류원으로 이용하여 바이어스부로부터 입력된 전류와 동일 크기의 전류를 생성하는 전류 미러(Current Mirror)부, 전류 미러부에서 생성된 전류를 입력받아 트랜스컨덕턴스(Transconductance)를 이용하여 전압을 출력하는 트랜스컨덕턴스부, 트랜스컨덕턴스부에서 출력된 전압을 전류로 변환하여 버퍼링하는 버퍼부, 및 뉴런이 활성화하는 방향으로 진행하는 경우, 버퍼부의 출력 중 어느 하나의 출력을 작동시키고, 뉴런이 비활성화하는 방향으로 진행하는 경우, 버퍼부의 출력 중 어느 하나의 출력은 제거하는 양극성 스위칭부를 포함하는 것을 특징으로 한다.

[8] 본 발명의 제 3 측면에 따른 시각신경 회로장치는, 이미지나 영상의 배경과 탐색하고자 하는 객체를 구분하기 위한 기준치(Offset)가 적용된 값을 입력으로 하는 트랜스컨덕턴스부, 기준치(Offset)를 설정하기 위한 외부제어전압 인가부, 객체의 패턴과 동일한 프레임에 대한 입력 전압 또는 입력 전류를 증폭시켜 가중치(Weight)를 적용하는 버퍼부를 포함하는 것을 특징으로 한다.

[9] 본 발명의 제 4 측면에 따른 시각신경 회로장치를 이용한 객체탐색 시스템은, 이미지나 영상으로부터 객체를 탐색하기 위한 전처리 과정으로 입력 영상을 흑백 영상으로 변환하는 변환부, 이미지나 영상의 배경과 탐색하고자 하는 객체를 구분하기 위한 기준치(Offset)가 적용된 값을 입력으로 하는 트랜스컨덕턴스부, 기준치(Offset)를 설정하기 위한 외부제어전압 인가부, 객체의 패턴과 동일한 프레임에 대한 입력 전압 또는 입력 전류를 증폭시켜 가중치(Weight)를 적용하는 버퍼부, 및 기준치 및 가중치가 적용된 영상에서 객체를 선별 및 탐지하는 탐색부를 포함하는 것을 특징으로 한다.

발명의 효과

[10] 전술한 본 발명의 과제 해결 수단 중 어느 하나에 의하면, 객체가 위치한 환경이 열악하여 객체를 탐지하는데 필요한 시각신경 회로장치가 급증하는 경우에도, 소형칩으로 구현될 수 있는 병렬 구조를 제공할 수 있다.

도면의 간단한 설명

[11] 도 1은 본 발명의 일 실시예에 따른 시각신경 회로장치의 개념을 설명하기 위한 대뇌피질반응의 도면이다.

[12] 도 2는 본 발명의 일 실시예에 따른 시각신경 회로장치의 개념을 설명하기 위한 자극에 대한 반응의 그래프이다.

[13] 도 3은 본 발명의 일 실시예에 따른 트랜지스터의 개념을 설명하기 위한 트랜지스터와 트랜지스터의 등가회로이다.

[14] 도 4는 본 발명의 일 실시예에 따른 시각신경 회로장치를 설명하기 위한 회로도이다.

[15] 도 5는 도 4의 시각신경 회로장치에 바이어스부가 더 포함된 시각신경 회로장치를 설명하기 위한 회로도이다.

- [16] 도 6은 도 4의 시각신경 회로장치에 양극성 스위치부가 더 포함된 시각신경 회로장치를 설명하기 위한 회로도이다.
- [17] 도 7은 본 발명의 일 실시예에 따른 시각신경 회로장치를 이용한 시각신경 모방 시스템을 설명하기 위한 도면이다.
- [18] 도 8은 본 발명의 다른 실시예에 따른 트랜지스터의 개념을 설명하기 위한 도면이다.
- [19] 도 9는 본 발명의 다른 실시예에 따른 시각신경 회로장치를 설명하기 위한 회로도이다.
- [20] 도 10은 도 9의 시각신경 회로장치의 또 다른 실시예를 설명하기 위한 회로도이다.
- [21] 도 11은 도 9의 시각신경 회로장치에 적용되는 기준치의 개념을 설명하기 위한 도면이다.
- [22] 도 12는 도 9의 시각신경 회로장치에 기준치가 적용된 것을 개념적으로 도시한 도면이다.
- [23] 도 13은 도 9의 시각신경 회로장치에 부가되는 스위치드 커패시터부를 도시한 회로도이다.
- [24] 도 14는 도 9의 시각신경 회로장치가 병렬로 연결된 회로도이다.
- [25] 도 15는 도 9의 시각신경 회로장치로 객체를 탐색하는 실시예이다.
- [26] 도 16은 도 9의 시각신경 회로장치로 구조정보를 생성하는 실시예이다.
- [27] 도 17은 도 9의 시각신경 회로장치로 이미지로부터 구조정보를 생성하는 구현예이다.
- [28] 도 18은 본 발명의 다른 실시예에 따른 시각신경 회로장치를 이용한 객체탐색방법을 설명하기 위한 흐름도이다.

발명의 실시를 위한 최선의 형태

- [29] 아래에서는 첨부한 도면을 참조하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예를 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명의 실시예를 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [30] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미하며, 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는

것으로 이해되어야 한다.

- [31] "제1", "제2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다. 예를 들어, 제 1 구성요소는 제 2 구성요소로 명명될 수 있고, 유사하게 제 2 구성요소도 제 1 구성요소로 명명될 수 있다. 각 단계들에 있어 식별부호는 설명의 편의를 위하여 사용되는 것으로 식별부호는 각 단계들의 순서를 설명하는 것이 아니며, 각 단계들은 문맥상 명백하게 특정 순서를 기재하지 않는 이상 명기된 순서와 다르게 실시될 수 있다. 즉, 각 단계들은 명기된 순서와 동일하게 실시될 수도 있고 실질적으로 동시에 실시될 수도 있으며 반대의 순서대로 실시될 수도 있다.
- [32] 이하 첨부된 도면을 참고하여 본 발명을 상세히 설명하기로 한다.
- [33] 도 1은 본 발명의 일 실시예에 따른 시각신경 회로장치의 개념을 설명하기 위한 대뇌피질반응의 도면이고, 도 2는 본 발명의 일 실시예에 따른 시각신경 회로장치의 개념을 설명하기 위한 자극에 대한 반응의 그래프이다.
- [34] 도 1을 참조하면, 방향성을 갖는 빛을 고양이의 눈에 비추었을 때, 고양이의 대뇌피질 반응을 알 수 있다. 즉, Hodgkin-Huxley 형식론의 뉴런, 및 Hubel과 Wiesel의 시각피질 실험에 따르면, 방향성을 갖는 빛을 고양이의 눈에 비추었을 때, 고양이 대뇌 피질의 뉴런은 특정 방향성을 가지며 특정 방향의 자극에만 반응한다. 도 1의 좌측 도면은 빛의 모양 또는 방향을 나타내며, 우측 도면은 빛의 모양 또는 방향에 따른 반응의 크기를 나타낸다.
- [35] 이를 통해, 뇌는 독립적으로 특정 방향성에 자극하는 뉴런들의 집합체로 볼 수 있다. 시각세포를 모방하여 회로를 구현하는 경우, 시각피질에 유사한 정확성을 얻을 수 있다.
- [36] 도 2를 참조하면, 자극에 대한 뉴런의 시간에 따른 반응은 전압과 트랜스컨덕턴스로 표현될 수 있다. 즉, 시각피질에 자극을 가하고, 뉴런의 시간에 따른 반응을 측정하면 전압-트랜스컨덕턴스(Vm-g) 관계로 표현할 수 있다.
- [37] 이때, 트랜스컨덕턴스(Transconductance)란, 트랜스어드미턴스의 실수부로, 상호 컨덕턴스로고도 한다. 또한, 트랜스컨덕턴스는 FET의 게이트 전극과 드레인 전극 사이의 트랜스컨덕턴스인 경우, 게이트 전압 E_g , 드레인 전류 I_D 사이의 관계를 주는 곡선의 경사로서, $g_m = \partial I_D / \partial E_g$ 로 주어진다.
- [38] 도 3은 본 발명의 일 실시예에 따른 트랜지스터의 개념을 설명하기 위한 트랜지스터와 트랜지스터의 등가회로이다.
- [39] (a) 및 (b)를 보면, 트랜지스터는 레지스턴스 또는 컨덕턴스에 대한 비선형 특성 등가 모델을 가질 수 있다. 예를 들어, 다른 트랜지스터가 PN접합을 통과하는 캐리어의 작용을 이용하는 전류 제어형인데 비해, FET(Field Effect Transistor)은 반도체 중에서 전자 흐름을 다른 전극으로 제어하는 전압 제어형일 수 있다.
- [40] 특히, MOSFET(Metal Oxide Silicon Field Effect Transistor)은 비포화 영역(Triode

Region) 동작에서의 드레인(Drain)과 소스(Source)의 양 단자간의 특성은 인가 전압에 비선형적으로 비례하는 전류가 흐르는 레지스턴스(Resistance) 또는 컨덕턴스(Conductance)를 가지게 된다. 이는 V_{DS} , i_D 의 전압-전류 특성 그래프(N채널 MOSPFET의 전압-전류 특성 그래프)를 참조하면 알 수 있다.

[41] 이때, N채널 MOSFET만을 예로 들었지만, P채널 MOSFET에도 동일한 원리가 적용되며, 회로 장치 구성 역시 트랜지스터 채널 극성에 따른 변동 외에는 동일한 특성을 나타내므로, P채널 MOSFET으로도 구성할 수 있음은 자명하다 할 것이다.

[42] 도 3의 N채널 MOSFET의 비포화영역에서 전류-전압 관계는 하기 수학식 1과 같이 V_{DS} 의 2차항 전류 특성으로 인하여 비선형 특성을 가질 수 있다.

[43] 수학식 1

$$I_{DS} = K \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

[44]

$$K = \frac{\mu C_{OX} W}{2L}$$

[45] 이때, V_T 는 MOSFET 제조에 따른 개별 파라미터 변수이며, I_{DS} 는 드레인-소스 전류, V_{GS} 는 게이트-소스 전압이고, V_{DS} 는 드레인-소스 전압이다. L 은 MOSFET의 소스와 드레인 간의 길이(Length)이며, W 는 MOSFET의 폭(Width)이다. μC_{OX} 는 MOSFET을 제조하기 위해 사용한 공정 기술에 의해 결정되는 상수이고, 공정 트랜스컨덕턴스 파라미터(Process Transconductance Parameter)이다. μC_{OX} 는 MOSFET의 트랜스컨덕턴스의 값을 결정하고, k 로 표기될 수 있으며, A/V^2 의 단위를 갖는다. 즉, 하기 수학식 2와 같다.

[46] 수학식 2

$$k = \mu C_{OX}$$

[47] 도 4는 본 발명의 일 실시예에 따른 시각신경 회로장치를 설명하기 위한 회로도이다.

[48] 도 4를 참조하면, 본 발명의 일 실시예에 따른 시각신경 회로장치(100)는 전류 미러부(110), 트랜스컨덕턴스부(130), 버퍼부(150)를 포함할 수 있다.

[49] 전류 미러(Current Mirror)부(110)는, 트랜지스터를 전류원으로 이용하여 반응과 동일 크기의 전류를 생성할 수 있다. 이때, 시각신경 회로장치(100)는 대칭형 연산 증폭기일 수 있고, 연산 증폭기는 아날로그 연산 증폭기일 수 있다. 따라서, 전류 미러부(110)는 적어도 하나의 전류 미러로 구성될 수 있고, 적어도 하나의 전류 미러는 상하 대칭형으로 병렬 연결될 수도 있다.

[50] 도 4에 도시된 시각신경 회로장치(100)의 상단부를 참조하면, 전류 미러부(110)는 N채널 MOSFET M1, M2로 구성된 제 1 전류 미러, P채널 MOSFET

M3, M4로 구성된 제 2 전류 미러를 포함할 수 있다. 전류원 신호 입력은 이러한 제 1 전류 미러, 제 2 전류 미러를 통하여 트랜스컨덕턴스부(130)로 전달될 수 있다.

[51] 즉, 전류 미러는 걸리는 부하에 관계없이, 일정한 출력 전류를 유지하기 위하여, 회로의 다른 활성 소자의 전류를 제어함으로써 하나의 활성 소자를 통해 전류를 복사하도록 설계된 회로를 말한다. 이때, 전류는 복사될 수 있고 다양한 신호 전류일 수 있다. 전류 미러는 바이어스 전류와 회로에 활성 부하를 제공할 수 있다.

[52] 트랜스컨덕턴스부(130)는 전류 미러부(110)에서 생성된 전류를 입력받아 트랜스컨덕턴스(Transconductance)를 이용하여 전압을 출력할 수 있다. 이때, 시각신경 회로장치(100)는 대칭형 연산 증폭기일 수 있고, 트랜스컨덕턴스부(130)는 차동 트랜스컨덕턴스 증폭기와 등가회로일 수 있다.

[53] 따라서, 트랜스컨덕턴스부(130)는 적어도 하나의 트랜스컨덕턴스 회로로 구성될 수 있고, 적어도 하나의 트랜스컨덕턴스 회로는 상하 대칭형으로 병렬 연결될 수도 있다.

[54] 트랜스컨덕턴스부(130)의 트랜스컨덕턴스 회로는 P채널 MOSFET M5, N채널 MOSFET M6, M7로 구성될 수 있다. 이때, 트랜스컨덕턴스부(130)는 M7의 게이트에 인가된 전압으로 단자 특성을 제어할 수 있고, 전류원 입력 신호와 곱셈 연산을 하여 전압으로 출력할 수 있다.

[55] 이는 하기 수학식 3으로 표현될 수 있다. 단, 비선형의 주 원인인 2차항 위주로 정리한다. 이때, 다이오드 연결은 양단 전압을 V_D 로 하였으며, 이로 인한 동작 원리에 영향은 없다.

[56] 수학식 3

$$I_{M6} = K[(V_X - V_T) \cdot (V_X - V_D) - \frac{(V_X - V_D)^2}{2}]$$

[57]

$$I_{M7} = K[(V_{con} - V_T) \cdot (V_X - V_D) - \frac{(V_X - V_D)^2}{2}]$$

[58]

$$I_{total} = I_{M6} + I_{M7} = K \cdot (V_{con} + V_D - 2V_T) \cdot (V_X - V_D)$$

[59] 상기 수학식 3에 대한 기호에 대한 정의는 상술한 바와 같고, 중복이므로 생략한다. 이때, MOSFET M5, M6, M7의 전압 제어의 레지스턴스 또는 컨덕턴스(G) 양단간 전류-전압간 특성은 하기 수학식 4와 같다.

[60] 수학식 4

$$I = G \cdot (V_X - V_D)$$

- [61] $G=K \cdot (V_{con}+V_D-2V_T)$
- [62] 이때, V_D 는 고정 상수이고, I 와 V_X 는 신호이다. K , V_{con} 도 모두 고정 상수이다.
- [63] 따라서, MOSFET M5, M6, M7는 전압 제어 선형 레지스턴스 또는 컨덕턴스 소자의 특성을 가질 수 있고, 전류원 입력 신호와 저항의 곱셈 연산 결과가 V_X 또는 M6와 M7의 드레인 전압으로 표현될 수 있으므로, 전류원 입력 신호는 전압으로 표현될 수 있다.
- [64] 버퍼부(150)는 트랜스컨덕턴스부(130)에서 출력된 전압을 전류로 변환하여 버퍼링할 수 있다. 이때, 버퍼(Buffer)는 구동 장치가 구동되는 장치로부터 반작용을 받지 않도록 그 중간에 두는 격리 장치 또는 반작용 흡수 장치일 수 있다. 이를 위해, 버퍼부(150)는 고입력 임피던스 및 저출력 임피던스를 가질 수 있고, 전류의 역류를 방지할 수 있다. 이때, 시각신경 회로장치(100)는 대칭형 연산 증폭기일 수 있으므로, 버퍼부(150)는 적어도 하나의 버퍼 회로로 구성될 수 있고, 적어도 하나의 버퍼 회로는 상하 대칭형으로 병렬 연결될 수도 있다.
- [65] 적어도 하나의 시각신경 회로장치(100)는 하나의 연산 처리된 전류원 출력에 대응할 수 있으므로, 적어도 하나의 시각신경 회로장치(100)를 병렬 연결하여 원하는 복합적 연산의 VLSI를 설계할 수 있도록 할 수 있다.
- [66] 시각신경 회로장치(100)는 적어도 하나 이상의 병렬이나 직렬 중 적어도 하나의 조합으로 연결될 수 있으며, 시각신경 회로장치(100)는 BJT(Bipolar Junction Transistor), JFET(Junction Field-Effect Transistor), MOSFET(Metal-Oxide Semiconductor Field-Effect Transistor), GaAs MESFET(Metal Semiconductor FET) 중 적어도 하나 또는 적어도 하나의 조합으로 구성될 수 있다.
- [67] 도 5는 도 4의 시각신경 회로장치에 바이어스부가 더 포함된 시각신경 회로장치를 설명하기 위한 회로도이다. 도 5를 참조하면, 본 발명의 일 실시예에 따른 시각신경 회로장치(100)는 반응의 크기가 기 설정된 임계값 미만인 경우, 전류 미러부(110)가 동작 상태를 유지하도록 바이어스(Bias)하는 바이어스부(170)를 더 포함할 수 있다.
- [68] 이때, 바이어스는, 트랜지스터에서 베이스와 에미터(emitter) 간에 전압을 가하지 않은 상태에서 신호를 입력하여도 신호가 어느 값 이상이 되지 않으면 전류가 흐르지 않으므로, 미리 순방향으로 전압을 가해 놓고 신호가 입력되면 곧 전류가 흐르도록 작동점(Operating Point)을 0의 위치에서부터 뒤로 물리는 것을 말한다.
- [69] 이때, 자동 제어를 위하여, 입력 신호 x 에 대하여, 출력 신호 y 를 내고자 할때, a , b 를 정수로 하는 경우, $y=ax$ 가 아니고, $y=b+ax$ 와 같이 0 점을 b 만큼 치지게 하는 것을, b 만큼 바이어스를 건다고 한다. 결과적으로, 출력단에서 b 만큼의 신호를 제거해주면, 원본 신호만을 추출할 수 있다.
- [70] 따라서, 바이어스부(170)는 대칭형으로 구성될 수 있고, 바이어스로 인한 출력 전류는 버퍼부(150)에서 제거될 수 있다.

- [71] 즉, 시각 센서의 전류원 입력 신호가 극히 미약한 경우에는, 전류 미러부(110)가 정상 동작 영역에서 작동하지 않을 수 있으므로, 바이어스를 걸어줄 수 있고, 이를 통하여, 극소 전류 범위의 전류원 입력 신호의 변동 부분만 정상적인 바이어스 조건 하에 추가하도록 함으로써, 최초 입력된 전류원 입력 신호만이 최종 연산 처리될 수 있다.
- [72] 도 6은 도 4의 시각신경 회로장치에 양극성 스위치부가 더 포함된 시각신경 회로장치를 설명하기 위한 회로도이다. 도 6을 참조하면, 본 발명의 일 실시예에 따른 시각신경 회로장치(100)는 양극성 신호 출력에 대한 선택적 전환을 하도록 양극성 스위치부(190)를 더 포함할 수 있다.
- [73] 즉, 뇌를 모델로 하는 시각 신경 모방 시스템은 신경 자극이 많을수록 새로운 뉴런이 활성화하는 방향으로 진행하도록 설계되어야 하고, 그 반대의 경우, 즉 신경 자극이 적은 경우에는 뉴런을 비활성화하는 방향으로 설계되어야 뇌와 유사한 기능을 수행할 수 있다.
- [74] 양극성 스위치부(190)는 뉴런이 활성화 방향으로 진행되는 경우, 버퍼부(150)의 출력 중 어느 하나의 출력을 작동시키고, 뉴런이 비활성화 방향으로 진행되는 경우, 버퍼부(150)의 출력 중 어느 하나의 출력은 제거할 수 있다.
- [75] 즉, 활성화를 위해서는, 시각신경 회로장치(100)의 상단부 출력이 유효하도록, 스위치인 MOSFET MO1을 온(ON)시키고, 동시에 시각신경 회로장치(100)의 하단부 출력이 제거되도록, 스위치인 MOSFET MO2를 오프(OFF)한다. 이와 반대의 경우인 비활성화를 위해서는, 시각신경 회로장치(100)의 하단부 출력이 유효하도록, 스위치인 MOSFET MO1을 오프시키고, 동시에 MOSFET MO2를 온(ON)시킨다.
- [76] 도 7은 본 발명의 일 실시예에 따른 시각신경 회로장치를 이용한 시각신경 모방 시스템을 설명하기 위한 도면이다. 도 7을 참조하면, 시각 피질(Visual Cortex)의 신경망을 본 발명의 일 실시예에 따른 시각신경 회로장치(100)를 이용하여 구현한 개략도이다.
- [77] 즉, 단일 픽셀 센서 출력과 연결은 바이어스부(170)로, 여러 연결 고리(Synapse)와 뉴런에 다발적으로 연결되는 것은 전류 미러부(110), 트랜스컨덕턴스부(130), 버퍼부(150), 양극성 스위칭부(190, 미도시)로 표현할 수 있다.
- [78] 도 8은 본 발명의 다른 실시예에 따른 트랜지스터의 개념을 설명하기 위한 도면이다. 도 8을 참조하면, (a)는 트랜스컨덕턴스를 전류(I)에 대해 표현하고, (b)는 전압(V)에 대해 표현한 것이다. (a)와 (b)의 회로는 한 쌍의 NMOS(N Metal Oxide Semiconductor) 트랜지스터 M1 및 M2에 의해 전압이 제어된 선형 컨덕턴스 회로로 구성될 수 있다. 이는, 실행 시냅스로부터 뉴런에 이르기까지 다양한 신경망에 응용될 수 있다.
- [79] 도 9는 본 발명의 다른 실시예에 따른 시각신경 회로장치를 설명하기 위한

회로도이다. 도 9를 참조하면, 시각신경 회로장치(200)는 트랜스컨덕턴스부(210), 외부제어전압 인가부(220), 버퍼부(240)를 포함한다. 이때, 시각신경 회로장치(200)는 전류 미러부(230)를 더 포함할 수 있다.

[80] 자극에 대한 뉴런의 시간에 따른 반응과 동일한 전압을 출력하는 회로를 구성할 때, 생물 세포의 특성을 반영할 수 있다. 여기서, 하나의 회로는 하나의 뉴런에 대응할 수 있다. 따라서, 본 회로를 적어도 하나 이상 병렬 연결하여 칩을 만드는 경우, 뇌와 유사한 기능을 할 수 있다. 다만, 뉴런의 전압 특성에 맞추어 변형하여야 하며, 또한 각각의 뉴런의 연결 특성을 고려하여야 한다.

[81] 시각신경 회로장치(200)는 자극에 의한 시각피질에서의 뉴런의 시간에 따른 반응을 전압으로 표현하며, 표현된 전압과 동일한 전압을 출력하되, 두뇌 신경망처럼 뉴런과 뉴런, 또는 뉴런과 센서를 가중치를 가진 연결고리를 이용하여 시각신경회로를 구성할 수 있다.

[82] 트랜스컨덕턴스부(210)는 생물신경세포의 활동상태(Action Potential)와 세포막 이온별 선택적 트랜스컨덕턴스 특성을 모방하도록 구현될 수 있다. 또한, 외부제어전압 인가부(220)는 트랜스컨덕턴스의 산출전류를 추가로 프로그램가능하도록 트랜스컨덕턴스부(210)에 전압을 인가할 수 있다.

[83] 전류 미러부(230)는 트랜스컨덕턴스부(210)의 출력 전류를 복제하고, 트랜스컨덕턴스부(210)의 출력 전압을 미러링(Mirroring)하여 역류를 방지할 수 있다.

[84] 버퍼부(240)는 출력단에서 피드백되는 출력전압을 버퍼링(Buffering)하여 전압 역류를 방지할 수 있다.

[85] 도 10은 도 9의 시각신경 회로장치의 또 다른 실시예를 설명하기 위한 회로도이다. 도 10을 참조하면, 상부와 하부는 각각 Leakage 부분, Na 또는 K 부분에 대응할 수 있다. 이때, 각각의 부분을 병렬로 추가 연결하여 N 개의 부분으로 확장할 수도 있다.

[86] ①은 버퍼부와 대응될 수 있다. 버퍼부는 회로의 출력단에서 피드백되는 전압이 역류하지 않도록 버퍼링하며, 입력 전압을 증폭하는 부분이다. ②는 지연부와 대응될 수 있고, 특정 라인에 지연 응답이 나타나는 것과 같은 효과가 나오도록 입력을 지연시킬 수 있다. 지연 시간은 파라미터 설정에 따라 조절이 가능하다.

[87] ③은 트랜스컨덕턴스부와 대응될 수 있고, ④는 전류 미러부와 대응될 수 있다.

[88] ⑤는 전압방출부와 대응될 수 있다. 이는, 피크(peak) 응답 후 전압 응답이 강하하는 현상이 발생하도록, 전압을 방출하는 역할을 할 수 있다. 따라서, 전압방출부가 시각신경 회로장치(200)에 부가되는 경우, 피크 응답이 발생한 후 다시 전압이 입력되더라도 일정 시간이 지나야지만 다시 피크 응답이 발생할 수 있다. 이것은 세포의 휴지기와 같은 효과를 발생시키기 위한 것이다. 즉, 스파이크 발생 후 휴지기에는 외부로부터 자극이 와도 반응이 없다.

[89] ⑥은 셰이핑(Shaping)부와 대응될 수 있다. 이때, 셰이핑부는 입력 파형을

웨이핑하여 출력하는 역할을 하며, 펄스와 같은 형상으로 나타날 수 있도록 한다.

- [90] 한편, 컨덕턴스 요소의 경험적인 수학 형식은 수학식 5와 같이 표현되며, 여기서 b 는 막피(Membrane) 포텐셜의 S자 결장(Sigmoid) 함수이다. 그리고 V_m 은 막피 포텐셜이며, 전체적으로 능동 포텐셜 및 관련된 이온의 전도로 동적으로 모델화될 수 있다.

- [91] 수학식 5

$$G_{ion} = G_{ionmax} \cdot x$$

- [92]
$$\frac{dx}{dt} = \alpha(b-x)$$

- [93]
$$i_{ion} = G_{ion}(V_m - E_{ion})$$

- [94] 수학식 5는 컨덕턴스, 곱셈, 덧셈, 뺄셈, 및 미분방정식에 의해 제어된다. 수학식 5에서 미분방정식은 LPF(Low Pass Filter)에 의해 실행될 수 있으며, 지연된 응답을 야기할 수 있다. 이러한 관계식으로부터 생물학적 뉴런의 동적 활동이 막피 포텐셜에 의해 제어된 이온 기반의 컨덕턴스로 전기적으로 실행될 수 있다.

- [95] 도 11은 도 9의 시각신경 회로장치에 적용되는 기준치의 개념을 설명하기 위한 도면이고, 도 12는 도 9의 시각신경 회로장치에 기준치가 적용된 것을 개념적으로 도시한 도면이다.

- [96] 도 11 및 도 12를 참조하면, 일정 길이(W: Width)에 대해 양(+)과 음(-)의 기준치(k: Offset)를 적용할 수 있다. 즉, 가중치(Weight)를 적용하기 전에, 탐지하고자 하는 객체의 배경이 되는 픽셀값에는 +k의 기준치(Offset)를 적용하고, 탐지하고자 하는 객체에는 -k의 기준치(Offset)를 적용함으로써, 흑백이 된 영상에 탐지하려는 객체를 부각시킬 수 있다.

- [97] 예를 들면, 배경은 + 값을 적용하고, 객체인 페턴은 - 값을 가지도록 흑백영상에 기준치 값을 적용하는 경우를 가정한다. 이때, 배경에 대응되는 영역은 픽셀값에 기준치를 더하고, 객체에 대응되는 영역은 픽셀값에서 기준치를 뺀 후, 가중치 프레임에 적용한다.

- [98] 이에 따라, 이미지 중 배경은 탐색하고자 하는 객체에 비해 상대적으로 높은 값을 가지게 된다. 즉, 배경에 + 값을 적용하고, 탐색하고자 하는 객체에 - 값을 적용하였으므로 그 둘의 차이는 더욱 벌어지게 된다. 예를 들면, 배경은 어둡게 객체는 밝게 표현될 수 있으므로 선별력이 높아진다.

- [99] 이때, 기준치는 영상이나 객체의 종류에 따라 달라질 수 있는데, 예를 들면, 기준치는 흑백 영상의 각 픽셀값의 평균으로 정할 수 있다.

- [100] 따라서, 이상적인(Ideal) 알고리즘 상에서만 아니라, 인간이나 동물의 시각과 같은 정확성을 가지면서도, 계속적으로 변화하는 영상에서도 가중치 프레임을

적용하기 전에 기준치(Offset)를 적용하여 노이즈 및 오류가 없도록 정확하게 객체를 탐색해낼 수 있다.

[101] 도 13은 도 9의 시각신경 회로장치에 부가되는 스위치드 커패시터부를 도시한 회로도이다. 도 13을 참조하면, 스위치드 커패시터부(300)는 제 1 스위치(310), 커패시터(320), 제 2 스위치(330), 제 3 스위치(340)를 포함할 수 있다.

[102] 이때, 제 1 스위치(310)는 버퍼부(200)의 출력전류를 일정 시간 동안 도통시킬 수 있다. 제 1 스위치(310)가 연결된 일정 시간(T_{on}) 동안 커패시터(320)에 축적된 전하(Q)는 하기 수학적 식 6과 같다.

[103] 수학적 식 6

$$Q = CV = i \cdot T_{on}$$

[104] 커패시터(320)는 제 1 스위치(310)와 병렬 연결되고, 버퍼부(200)의 출력전류를 전하로 저장할 수 있고, 이는 상기 수학적 식 6과 같다. 제 2 스위치(330)는 커패시터(320)와 병렬 연결되고, 제 1 스위치(310)와 직렬 연결될 수 있다. 이때, 제 1 스위치(310)와 제 2 스위치(330)는 서로 분리된 타이밍을 가질 수 있다. 제 3 스위치(340)는 제 1 스위치(310)가 도통되기 전, 커패시터(320)의 잔류 전하를 방전시킬 수 있다. 이때, 스위치드 커패시터부(300)는 도 13의 (a)와 (b) 중 어느 것으로든 구현될 수 있다.

[105] 이렇게 축적된 커패시터(320)의 전하를 합산하기 위해서는, 시각신경 회로장치(200)를 병렬로 연결해야 하며, 도 14를 참조하여 설명한다.

[106] 도 14는 도 9의 시각신경 회로장치가 병렬로 연결된 회로도이다. 도 14의 (a)를 참조하면, 시각신경 회로장치(200)가 n 개 병렬로 연결된 것을 예로 들어 설명한다.

[107] 시각신경 회로장치(200)가 n 개 병렬로 연결되어 있다고 가정하면, 각각의 스위치드 커패시터부(300(1), 300(2), ..., 300(n))에 저장된 전하(Q) 및 전압(V)은 하기 수학적 식 7로 표현될 수 있다.

[108] 수학적 식 7

$$Q_{tot} = \sum Q$$

[109]

$$V_{tot} = \frac{Q_{tot}}{nC}$$

[110] 즉, 각각의 커패시터(320)에 저장된 전하(Q)의 합은 총 전하(Q_{tot})이고, 총 전하(Q_{tot})를 커패시터(320)의 개수만큼 곱한 수로 나누면, 총 전압이 산출된다. 이는, 커패시터가 병렬 연결인 경우, 각각의 전하량의 합은 전체 전하량이 동일하다는 간단한 원리로부터 도출될 수 있다.

[111] 따라서, 적어도 하나의 시각신경 회로장치(200)가 병렬 연결된 경우, 적어도 하나의 스위치드 커패시터부(300)에 저장된 전하를 합산한 값에 기초하여

출력전압을 산출할 수 있다. 이를 위해, 시각신경 회로장치(200)는 통합 커패시터(500) 및 통합 스위치(600)를 더 구비할 수 있다.

- [112] 이때, 통합 스위치(600)는 시각신경 회로장치(200)가 도통되기 전, 통합 커패시터(500)의 잔류 전하를 방전시키기 위하여 구비될 수 있다. 통합 스위치(600)가 더 구비됨으로써 상기 수학식 7은 하기 수학식 8과 같이 변경될 수 있다.

- [113] 수학식 8

$$V_{out} = \frac{Q_{tot}}{nC + C_o} < V_{tot}$$

- [114] 이때, C_o 는 통합 커패시터(500)의 용량이다. 통합 커패시터(500)는 출력전압(V_{out})의 합산뿐만 아니라, 대규모의 신경연결고리의 연동으로 인하여 출력값이 포화되는 것을 방지할 수 있다. 예를 들어, 1보다 작은 계수를 곱하는 효과를 줄 수 있다. 이때, 적어도 하나의 시각신경 회로장치(200)의 제 2 스위치(330)의 온(on) 시간은 전하 재분배에 필요한 시간이므로 영향이 거의 없다.

- [115] (b)를 참조하면, 시각신경 회로장치(200)가 두 개의 병렬 구조를 이루고 있는 것을 보여준다. 전류원 기반이므로 두 개뿐만 아니라, 두 개 이상의 개수 제한이 없는 병렬 구조가 가능하므로, 대용량의 연결고리 구조가 요구되는 연산도 소형화 칩으로 구현할 수 있다.

- [116] 한편, 스위치드 커패시터부(300)를 구비하는 이유는, 객체를 탐색하기 열악한 조건에서 뉴런당 1500 내지 2000 규모의 연결고리 연동이 요구될 수 있기 때문이다. 이때, 뇌의 초기 시각 지능 단계인 방향성 연산은 상대적으로 소규모인 100 내지 200의 연결고리 연동이 요구될 수 있다. 이와 같은 환경은 반도체칩의 소형화나 VLSI의 구현 또는 임베디드 시스템으로 구현하고자 할 때, 제한적 요건이 될 수 있다.

- [117] 따라서, 스위치드 커패시터부(300)는 뉴런의 활성화 정도가 연결고리로부터 전달되는 정(+)/부(-) 전류의 누적으로 형성된다는 점을 활용하여, 대규모의 연결고리 연동 문제를 해결하면서도 소형화 조건을 만족시킬 수 있다. 즉, 스위치드 커패시터부(300)는 일정 단위로 분할한 연결고리로 연산된 결과인 전류원을 각각의 커패시터에 전하 형태로 저장한 후, 전체 연산시 모든 커패시터를 연결함으로 소형화 조건을 만족시킬 수 있다.

- [118] 또한, 각각의 커패시터에 저장된 전하량의 합은 전체 전압과 동일한 전위를 가질 수 있으므로, 스위치드 커패시터부(300)를 사용하여 열악한 환경에서 요구되는 대규모의 연결고리 연동 문제를 해결하면서도 반도체칩을 소형화할 수 있도록 한다.

- [119] 도 15는 도 9의 시각신경 회로장치로 객체를 탐색하는 실시예이다. 도 15의 (a)를 참조하면, F는 객체이고, B는 배경으로 정의한다. 이때, 객체와 배경에

적용되는 기준치 및 가중치는 하기 수학식 9와 같다.

[120] 수학식 9

$$F = \sum (weight)(input - offset)$$

[121] $B = \sum (weight)(input)$

[122] 수학식 9를 참조하면, 배경(B)에는 입력값(input)에 가중치(weight)만 적용이 되었지만, 탐지 및 탐색하고자 하는 패턴인 객체(F)에는 입력값(input)에 가중치를 곱하기 전에, 기준치(offset)를 뺀 것을 알 수 있다.

[123] 이때, 배경(B)에도 하기 수학식 10과 같이 기준치를 더하여 그 차이를 더욱 크게 할 수도 있다.

[124] 수학식 10

$$F = \sum (weight)(input - offset)$$

[125] $B = \sum (weight)(input + offset)$

[126] (b)를 참조하면, 기준치 및 가중치를 적용하여 영상으로부터 객체를 감지한 화면의 일 예이다.

[127] 즉, 안전벨트 프레임인 객체(F)에 기준치를 감산한 후 가중치를 곱했고, 배경(B)에는 가중치를 곱하거나, 또는 기준치를 가산한 후 가중치를 곱했으므로, 그 차이는 더욱 벌어지게 된다. 이에 따라, 좌측의 입력영상은 우측의 입력영상과 같이 변환되었고, 객체인 안전벨트가 흰색으로 탐지되었다.

[128] 도 16은 도 9의 시각신경 회로장치로 구조정보를 생성하는 실시예이고, 도 17은 도 9의 시각신경 회로장치를 이용하여 이미지로부터 구조정보를 생성하는 구현예이다.

[129] 도 16의 (a)를 참조하면, 탑승자의 개인정보보호를 위해 객체가 사람인 경우 객체의 형상을 그래픽하여 구조정보를 생성한 것을 알 수 있다. 즉, 시각처리를 통하여 머리의 위치를 인식하고, 상체의 자세 및 기울기를 인식하며, 에어백이 작동되었는지 여부, 안전벨트의 착용 여부를 확인할 수 있다.

[130] 이때, 객체가 사람인 경우에 사람만이 그래픽화될 수 있다. 즉, 탑승자의 개인 정보는 탑승 좌석 위치, 상체 자세인 기울기, 머리의 위치 등을 요약되어 전송될 수 있다. 구조센터에서는 상징화된 그래픽만으로도 피해상황을 판단할 수 있으므로, 민감할 수 있는 개인 정보 유출을 원천적으로 보호할 수 있고, 구조센터에 전송하는 정보량도 최저 수준으로 낮출 수 있으므로, 전송 속도를 높일 수 있다.

[131] (b)를 참조하면, 구조정보를 텍스트나 문자(SMS/MMS)로 생성한 경우이며, 탑승자 단위로 자세, 머리 위치를 통보할 수 있고, 에어백 전개 여부와 안전 벨트 착용 여부는 통합 변수로 전송할 수 있다.

[132] 도 17을 참조하면, 영상을 감지하여 흑백으로 변환하고, 기준치와 가중치를

적용하여 배경과 객체를 분리한 후, 해당 객체의 위치 및 기울기 등을 파악하여 객체가 사람인 경우 그래픽화된 구조정보를 생성한 화면을 도시한다.

[133] 추가적으로, 시각 정보의 특성 추출을 통하여, 방향성 연산의 시각신경 회로 모방성능을 강화할 수 있다.

[134] 즉, 상대적으로 강한 밝기를 가진 영역에서는 방향성 연산 결과를 강화시킴으로써, 제한된 공간 내의 탑승자나 대상체에 대한 객체 인식 성능을 강화할 수 있다. 예를 들어, 차량의 탑승자는 창문에 인접하게 되므로, 주간이나 야간에 상관없이 다른 부분보다는 상대적으로 밝은 영역에 위치하게 된다.

[135] 따라서, 비관심 부분은 상대적으로 조광량이 낮으므로 명암이 밝은 부분에만 방향성을 주게 되면, 즉 가중치를 부여하게 되면 객체를 인식하는 성능이 높아질 수 있다. 야간의 경우일지라도 차량의 내부에는 적외선 LED 등의 조명이 구비되어 있으며, 다른 용도의 감시 카메라도 동일하게 적용되어 있으므로, 명암에 가중치를 주는 방법은 객체를 인식함에 있어 인식 성능을 향상시킬 수 있다.

[136] 도 18은 본 발명의 다른 실시예에 따른 시각신경 회로장치를 이용한 객체탐색방법을 설명하기 위한 흐름도이다.

[137] 우선, 이미지나 영상으로부터 객체를 탐색하기 위한 전처리 과정으로 입력 영상을 흑백 영상으로 변환한다(S1810).

[138] 그리고, 흑백 영상에서 객체와 배경을 구분하기 위한 기준치(Offset)를 적용한다(S1820).

[139] 기준치가 적용된 이미지나 영상에, 탐색하기 위한 객체의 형상의 프레임을 이용하여, 프레임과 일치하는 형상에 가중치(Weight)를 부여한다(S1830).

[140] 기준치 및 가중치가 적용된 영상에서 객체를 선별 및 탐지한다(S1840).

[141] 상술한 단계들(S1810~S1840)간의 순서는 예시일 뿐, 이에 한정되지 않는다. 즉, 상술한 단계들(S1810~S1840)간의 순서는 상호 변동될 수 있으며, 이중 일부 단계들은 동시에 실행될 수도 있다.

[142] 도 18을 통해 설명된 시각신경 회로장치를 이용한 객체탐색 방법은 컴퓨터에 의해 실행되는 프로그램 모듈과 같은 컴퓨터에 의해 실행가능한 명령어를 포함하는 기록 매체의 형태로도 구현될 수 있다. 컴퓨터 판독 가능 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 가용 매체일 수 있고, 휘발성 및 비휘발성 매체, 분리형 및 비분리형 매체를 모두 포함한다. 또한, 컴퓨터 판독가능 매체는 컴퓨터 저장 매체 및 통신 매체를 모두 포함할 수 있다. 컴퓨터 저장 매체는 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈 또는 기타 데이터와 같은 정보의 저장을 위한 임의의 방법 또는 기술로 구현된 휘발성 및 비휘발성, 분리형 및 비분리형 매체를 모두 포함한다. 통신 매체는 전형적으로 컴퓨터 판독가능 명령어, 데이터 구조, 프로그램 모듈, 또는 반송파와 같은 변조된 데이터 신호의 기타 데이터, 또는 기타 전송 메커니즘을 포함하며, 임의의 정보 전달 매체를 포함한다.

- [143] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.
- [144] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

청구범위

- [청구항 1] 자극에 의한 시각피질에서의 뉴런 시간에 따른 반응을 전압으로 구현하고, 상기 전압과 동일한 전압을 출력하는 회로를 구성하는 시각신경 회로장치에 있어서,
트랜지스터를 전류원으로 이용하여 상기 반응과 동일 크기의 전류를 생성하는 전류 미러(Current Mirror)부,
상기 전류 미러부에서 생성된 전류를 입력받고,
트랜스컨덕턴스(Transconductance)를 이용하여 전압을 출력하는 트랜스컨덕턴스부, 및
상기 트랜스컨덕턴스부에서 출력된 전압을 전류로 변환하여 버퍼링하는 버퍼부를 포함하는 시각신경 회로장치.
- [청구항 2] 제 1 항에 있어서,
상기 뉴런이 활성화 방향으로 진행되는 경우, 상기 버퍼부의 출력 중 어느 하나의 출력을 작동(on)시키고,
상기 뉴런이 비활성화 방향으로 진행되는 경우, 상기 버퍼부의 출력 중 어느 하나의 출력은 제거(off)하는 양극성 스위치부를 더 포함하는 것인 시각신경 회로장치.
- [청구항 3] 제 1 항에 있어서,
상기 반응의 크기가 기 설정된 임계값 미만인 경우, 상기 미러부가 동작 상태를 유지하도록 바이어스(Bias)하는 바이어스부를 더 포함하는 것인 시각신경 회로장치.
- [청구항 4] 제 3 항에 있어서,
상기 바이어스부는 대칭형으로 구성되고,
상기 바이어스로 인하여 생성된 출력 전류는 상기 버퍼부에서 제거되는 것인 시각신경 회로장치.
- [청구항 5] 제 1 항에 있어서,
상기 트랜스컨덕턴스부는 차동 트랜스컨덕턴스 증폭기와 등가회로인 것인 시각신경 회로장치.
- [청구항 6] 시각신경 회로장치를 이용한 시각신경 모방 시스템에 있어서,
상기 시각신경 회로장치에서 출력된 뉴런 시간에 따른 반응의 크기가 기 설정된 임계값 미만인 경우, 동작 기준점을 유지하도록 바이어스(Bias)하는 바이어스부,
트랜지스터를 전류원으로 이용하여 상기 바이어스부로부터 입력된 전류와 동일 크기의 전류를 생성하는 전류 미러(Current Mirror)부,
상기 전류 미러부에서 생성된 전류를 입력받아

트랜스컨덕턴스(Transconductance)를 이용하여 전압을 출력하는 트랜스컨덕턴스부,

상기 트랜스컨덕턴스부에서 출력된 전압을 전류로 변환하여 버퍼링하는 버퍼부, 및

상기 뉴런이 활성화하는 방향으로 진행하는 경우, 상기 버퍼부의 출력 중 어느 하나의 출력을 작동시키고, 상기 뉴런이 비활성화하는 방향으로 진행하는 경우, 상기 버퍼부의 출력 중 어느 하나의 출력은 제거하는 양극성 스위칭부를 포함하는 시각신경 모방시스템.

[청구항 7]

자극에 의한 시각피질에서의 뉴런 시간에 따른 반응을 전압으로 구현하고, 상기 전압과 동일한 전압을 출력하는 회로를 구성하는 시각신경 회로장치에 있어서,

이미지나 영상의 배경과 탐색하고자 하는 객체를 구분하기 위한 기준치(Offset)가 적용된 값을 입력으로 하는 트랜스컨덕턴스부, 상기 기준치(Offset)를 설정하기 위한 외부제어전압 인가부, 상기 객체의 패턴과 동일한 프레임에 대한 입력 전압 또는 입력 전류를 증폭시켜 가중치(Weight)를 적용하는 버퍼부를 포함하는 시각신경 회로장치.

[청구항 8]

제 7 항에 있어서,

상기 트랜스컨덕턴스부는 상기 이미지나 영상의 픽셀값에 상기 배경에는 양(+)의 기준치를 적용하고, 상기 객체에는 음(-)의 기준치를 적용하는 것인 시각신경 회로장치.

[청구항 9]

제 7 항에 있어서,

상기 이미지나 영상에 상기 기준치가 적용되기 전, 상기 이미지나 영상으로부터 객체를 탐색하기 위한 입력 영상을 흑백 영상으로 변환하는 변환부

를 더 포함하는 것인 시각신경 회로장치.

[청구항 10]

제 7 항에 있어서,

상기 버퍼부의 출력 전류를 전하로 저장하는 스위치드 커패시터(Switched Capacitor)부

를 더 포함하는 것인 시각신경 회로장치.

[청구항 11]

제 10 항에 있어서,

상기 스위치드 커패시터부는

상기 버퍼부의 출력 전류를 일정 시간 동안 도통시키는 제 1 스위치,

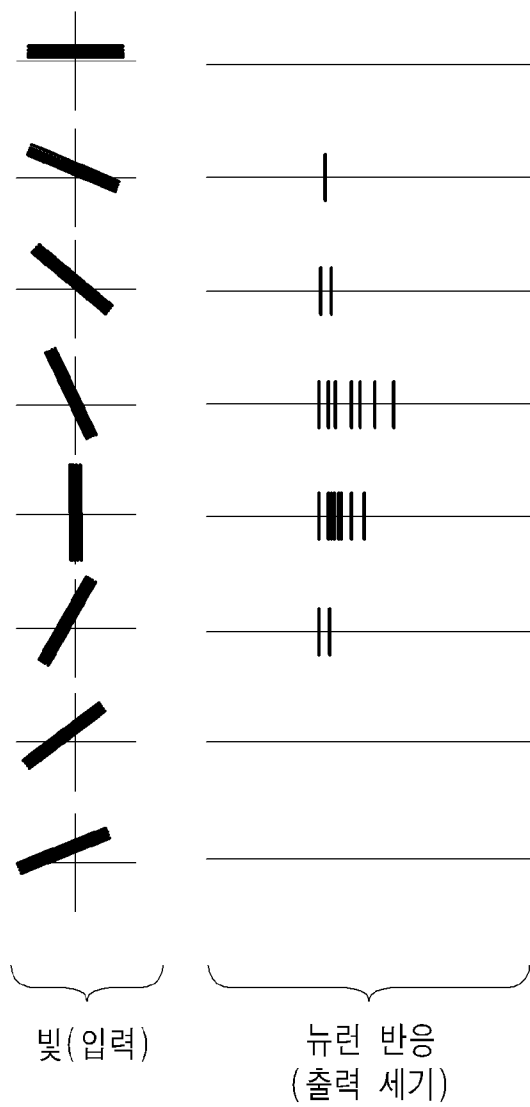
상기 제 1 스위치와 병렬 연결되고, 상기 버퍼부의 출력 전류를 전하로 저장하는 커패시터, 및

상기 커패시터와 병렬 연결되고, 상기 제 1 스위치와 직렬

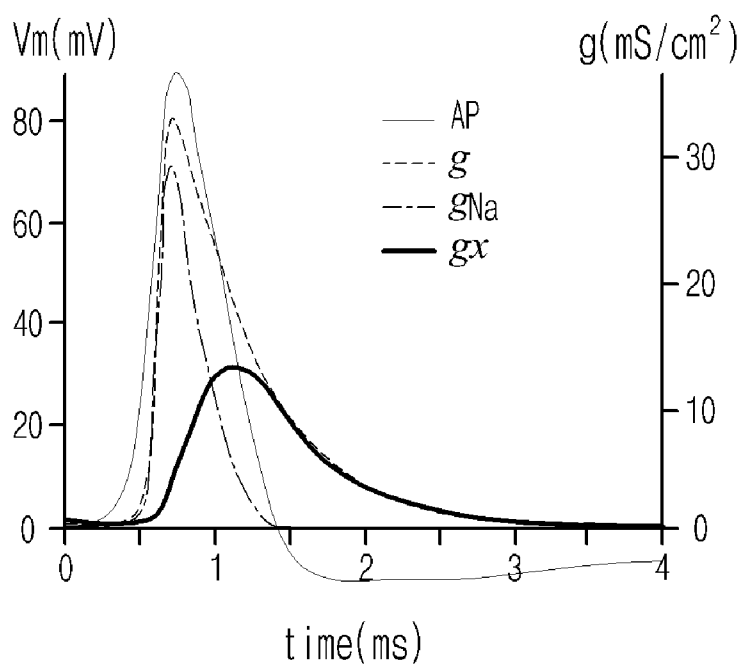
- 연결되는 제 2 스위치
를 포함하는 것인 시각신경 회로장치.
- [청구항 12] 제 11 항에 있어서,
상기 스위치드 커패시터부는
상기 제 1 스위치가 도통되기 전, 상기 커패시터의 잔류 전하를
방전시키기 위한 제 3 스위치
를 더 포함하는 것인 시각신경 회로장치.
- [청구항 13] 제 7 항에 있어서,
상기 시각신경 회로장치가 적어도 하나로 구비되고, 상기 적어도
하나의 시각신경 회로장치가 병렬연결된 경우,
상기 적어도 하나의 시각신경 회로장치와 병렬 연결되는 통합
커패시터, 및
상기 적어도 하나의 시각신경 회로장치가 도통되기 전, 상기 통합
커패시터의 잔류 전하를 방전시키기 위한 통합 스위치
를 더 포함하는 것인 시각신경 회로장치.
- [청구항 14] 제 7 항에 있어서,
상기 버퍼부는 상기 이미지나 영상의 픽셀이 기 설정된 밝기보다
밝은 경우, 상기 이미지나 영상의 픽셀에 상기 가중치를 부여하는
것인 시각신경 회로장치.
- [청구항 15] 제 7 항에 있어서,
상기 기준치 및 가중치가 적용된 영상에서 객체를 선별 및
탐지하는 탐색부, 및
상기 탐색부에서 탐지된 객체를 그래픽 또는 텍스트로 가공하여
구조 정보를 생성하는 구조정보 가공부
를 더 포함하는 것인 시각신경 회로장치.
- [청구항 16] 제 15 항에 있어서,
상기 구조정보 가공부는 상기 객체가 사람인 경우, 상기 객체를
상기 사람의 신체 부위를 나타내는 그래픽의 조합으로 가공하는
것인 시각신경 회로장치.
- [청구항 17] 제 15 항에 있어서,
상기 시각신경 회로장치는 상기 객체가 적어도 하나인 경우,
객체별 구조정보를 생성하는 것인 시각신경 회로장치.
- [청구항 18] 제 7 항에 있어서,
상기 트랜스컨덕턴스부는 차동 트랜스컨덕턴스 증폭기와
등가회로인 것인 시각신경 회로장치.
- [청구항 19] 시각신경 회로장치를 이용한 객체탐색 시스템에 있어서,
이미지나 영상으로부터 객체를 탐색하기 위한 전처리 과정으로
입력 영상을 흑백 영상으로 변환하는 변환부,

이미지나 영상의 배경과 탐색하고자 하는 객체를 구분하기 위한 기준치(Offset)가 적용된 값을 입력으로 하는 트랜스컨덕턴스부, 상기 기준치(Offset)를 설정하기 위한 외부제어전압 인가부, 상기 객체의 패턴과 동일한 프레임에 대한 입력 전압 또는 입력 전류를 증폭시켜 가중치(Weight)를 적용하는 버퍼부, 및 상기 기준치 및 가중치가 적용된 영상에서 객체를 선별 및 탐지하는 탐색부를 포함하는 객체탐색 시스템.

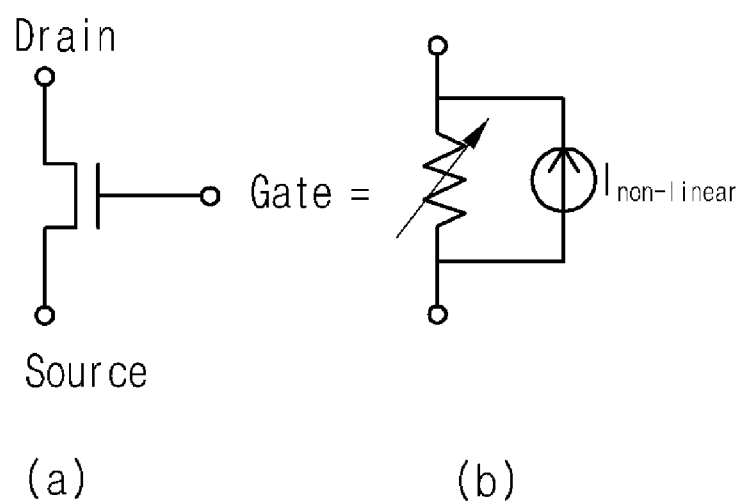
[Fig. 1]



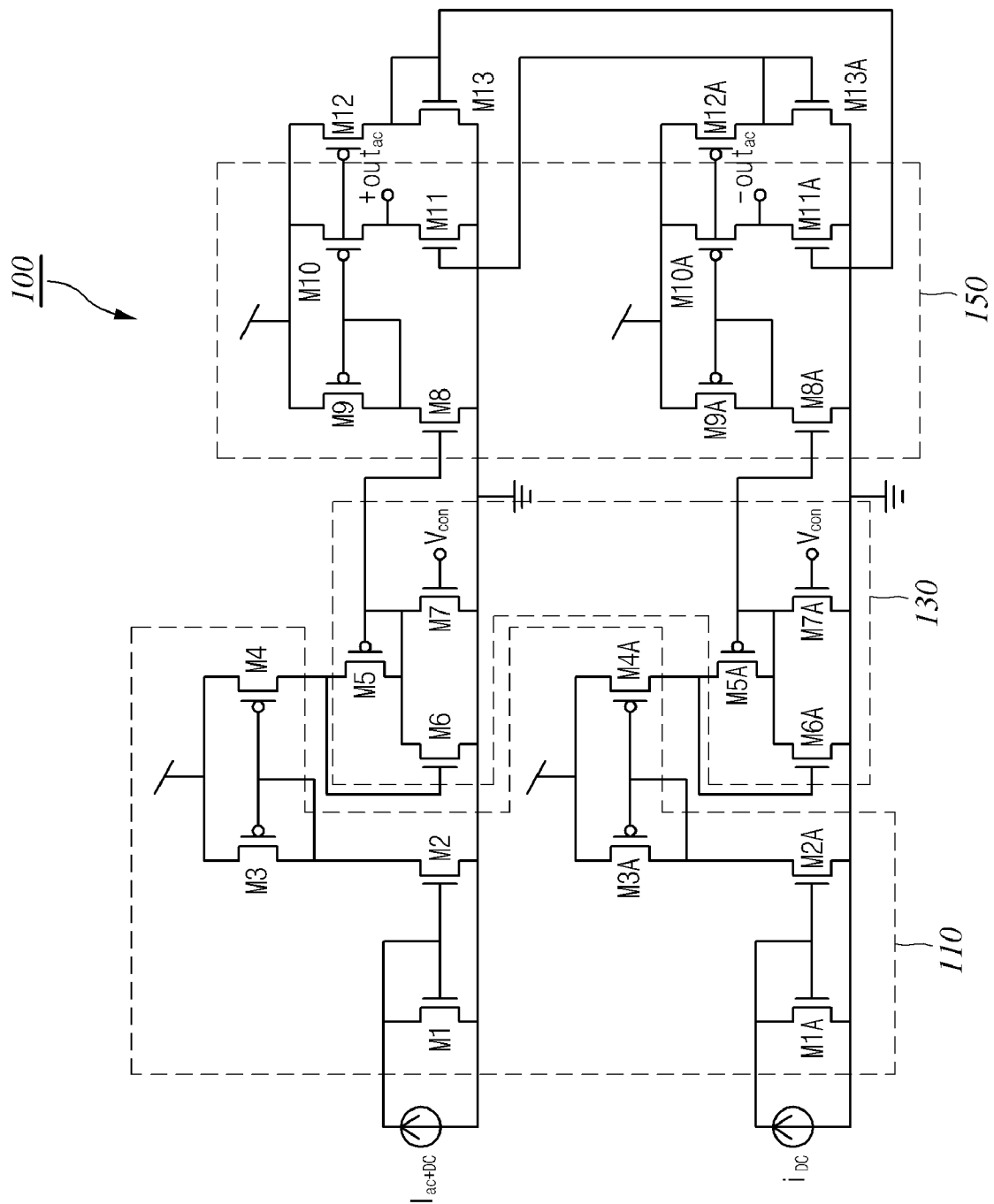
[Fig. 2]



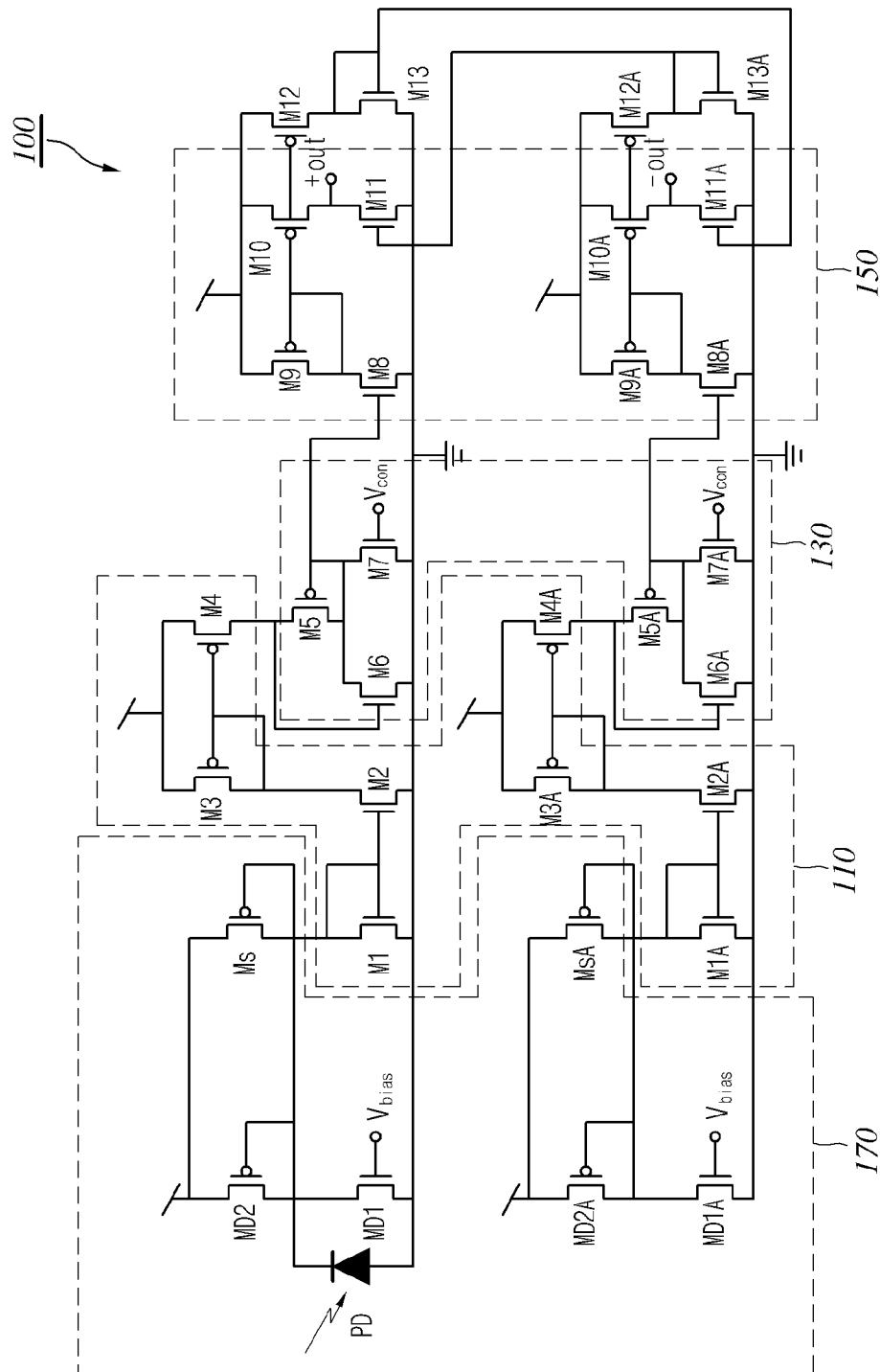
[Fig. 3]



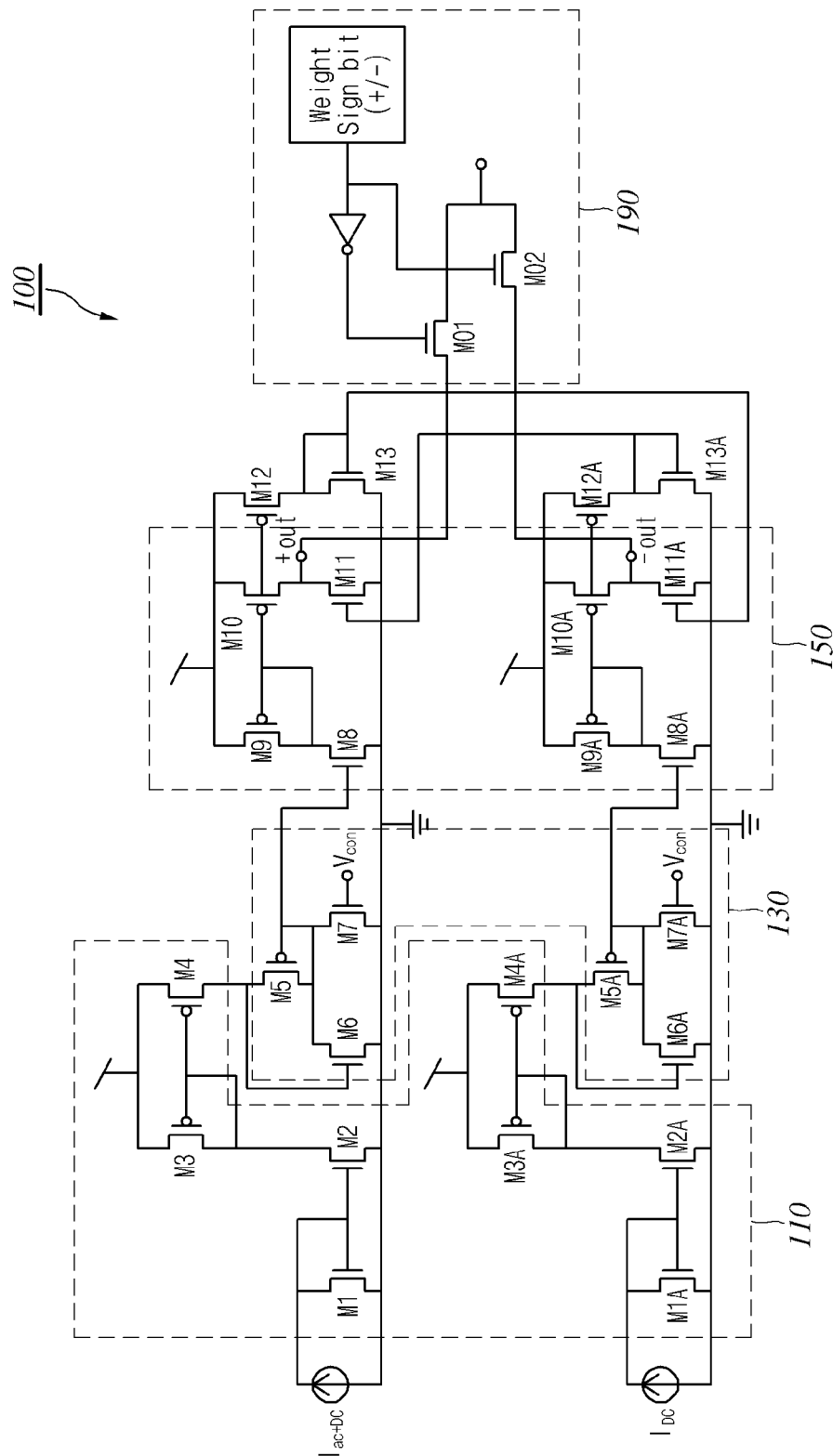
[Fig. 4]



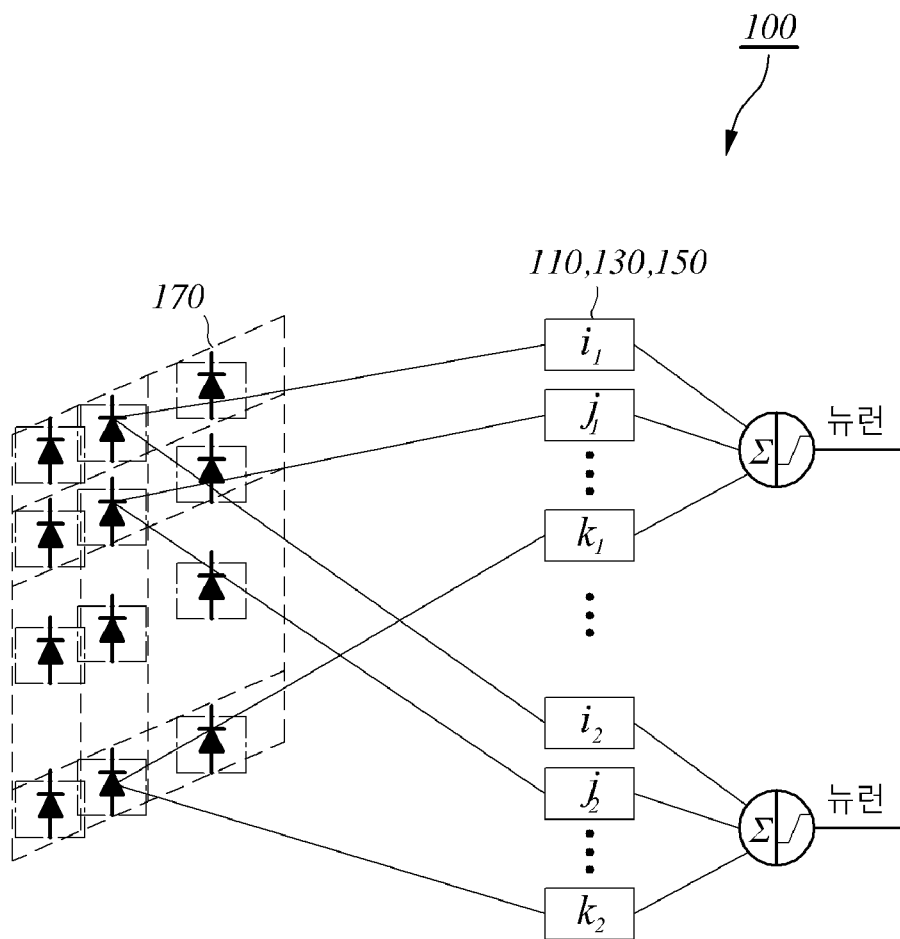
[Fig. 5]



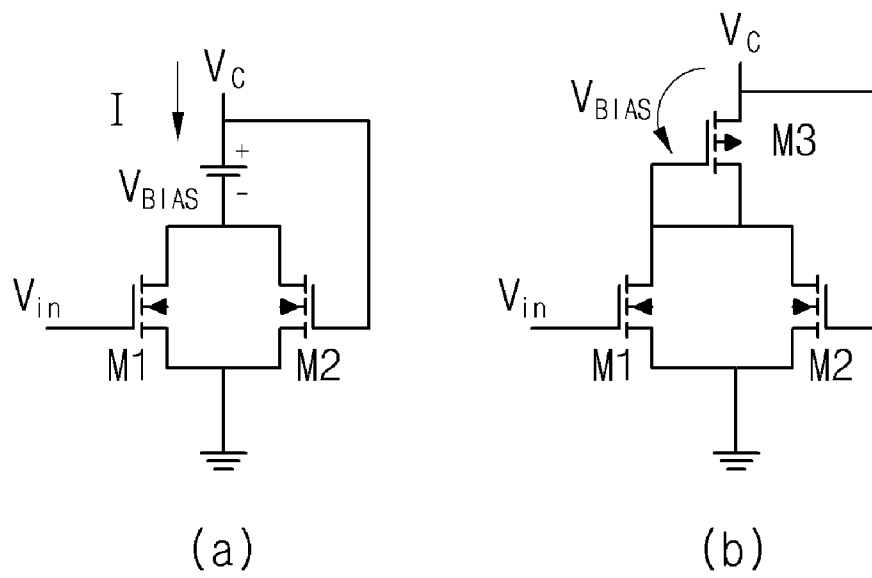
[Fig. 6]



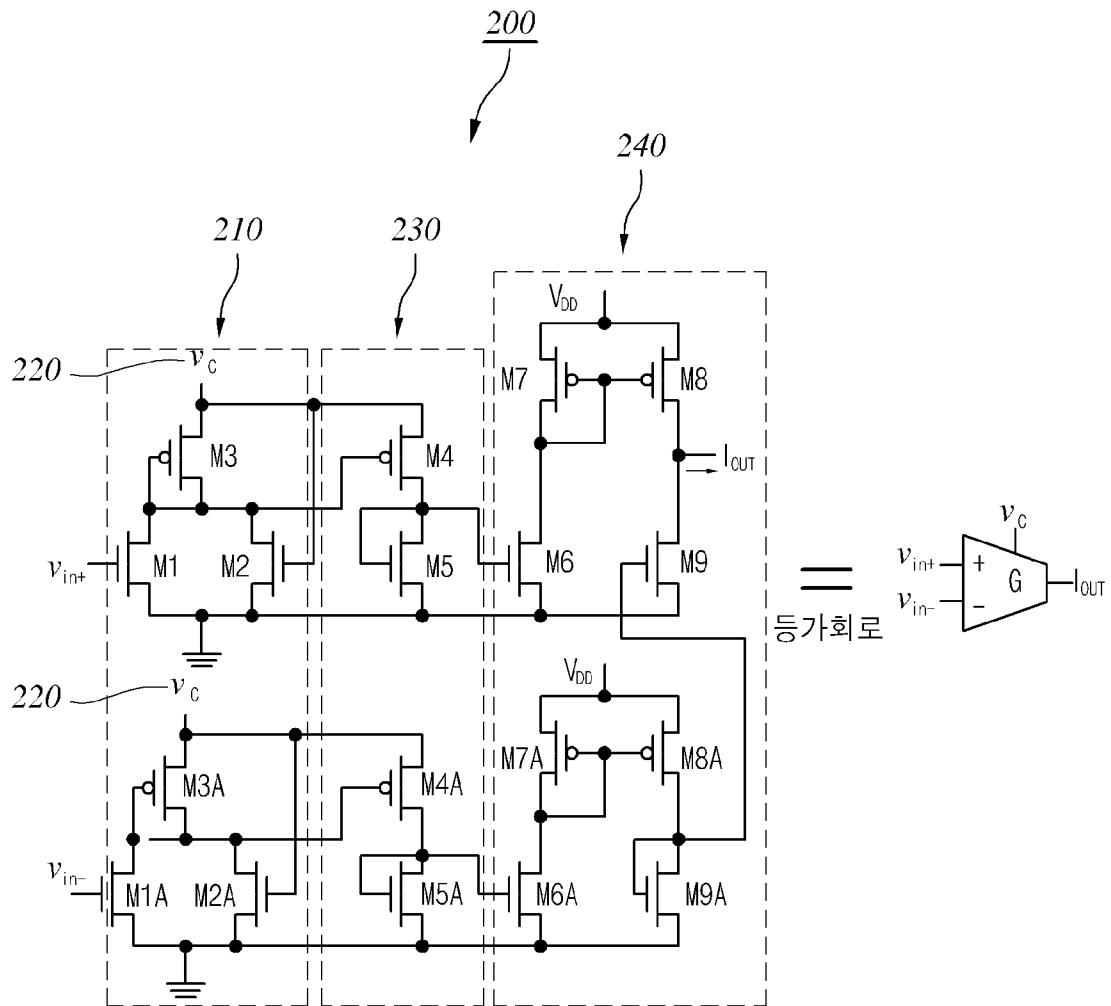
[Fig. 7]



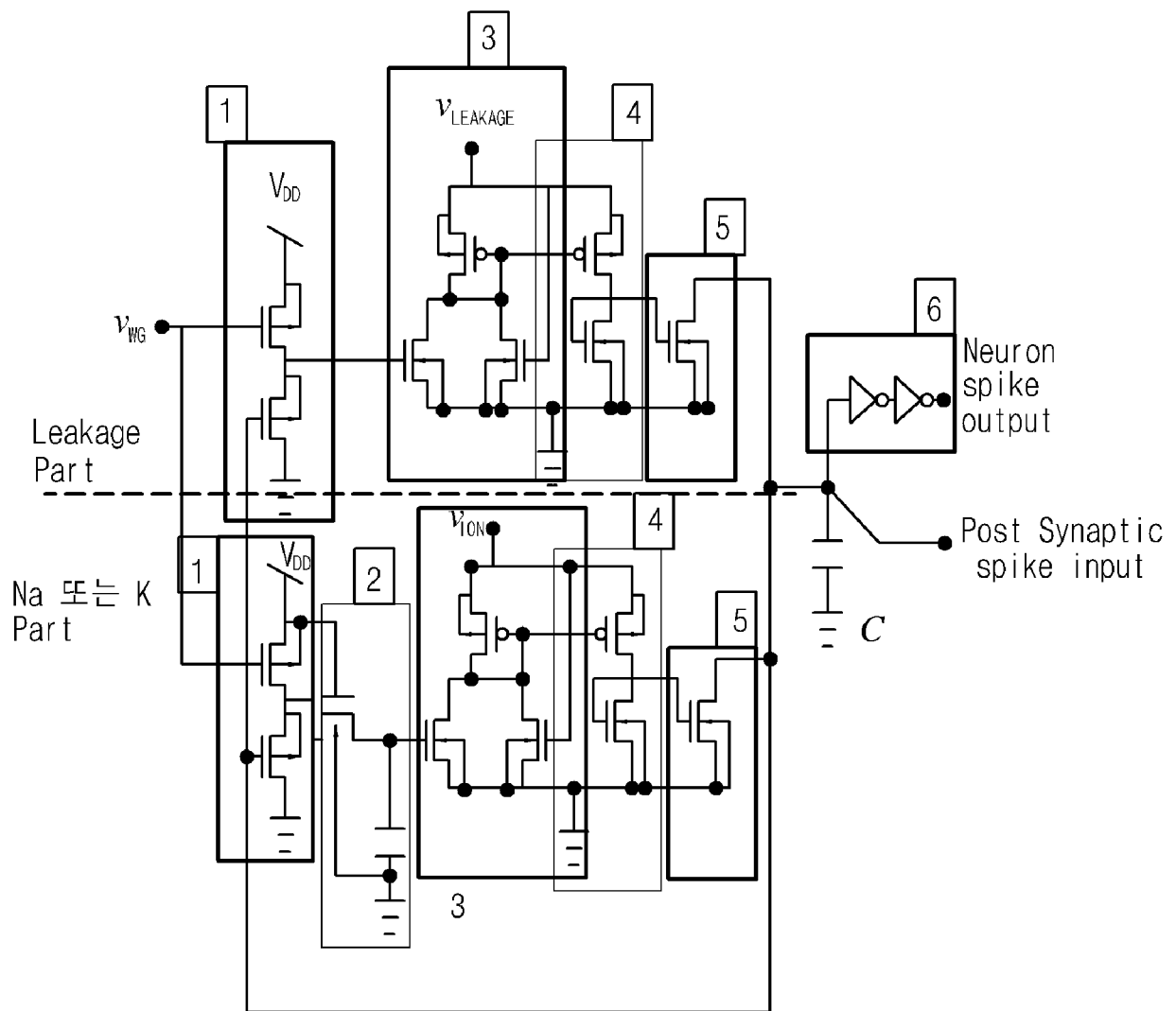
[Fig. 8]



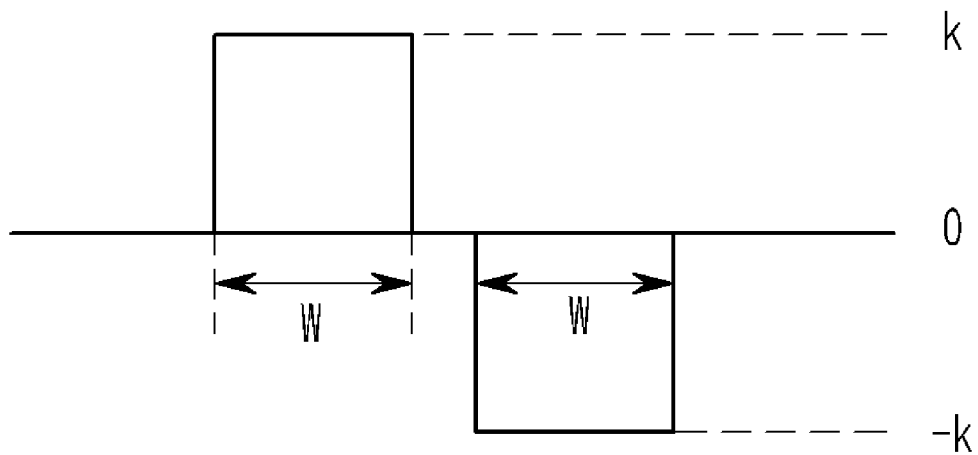
[Fig. 9]



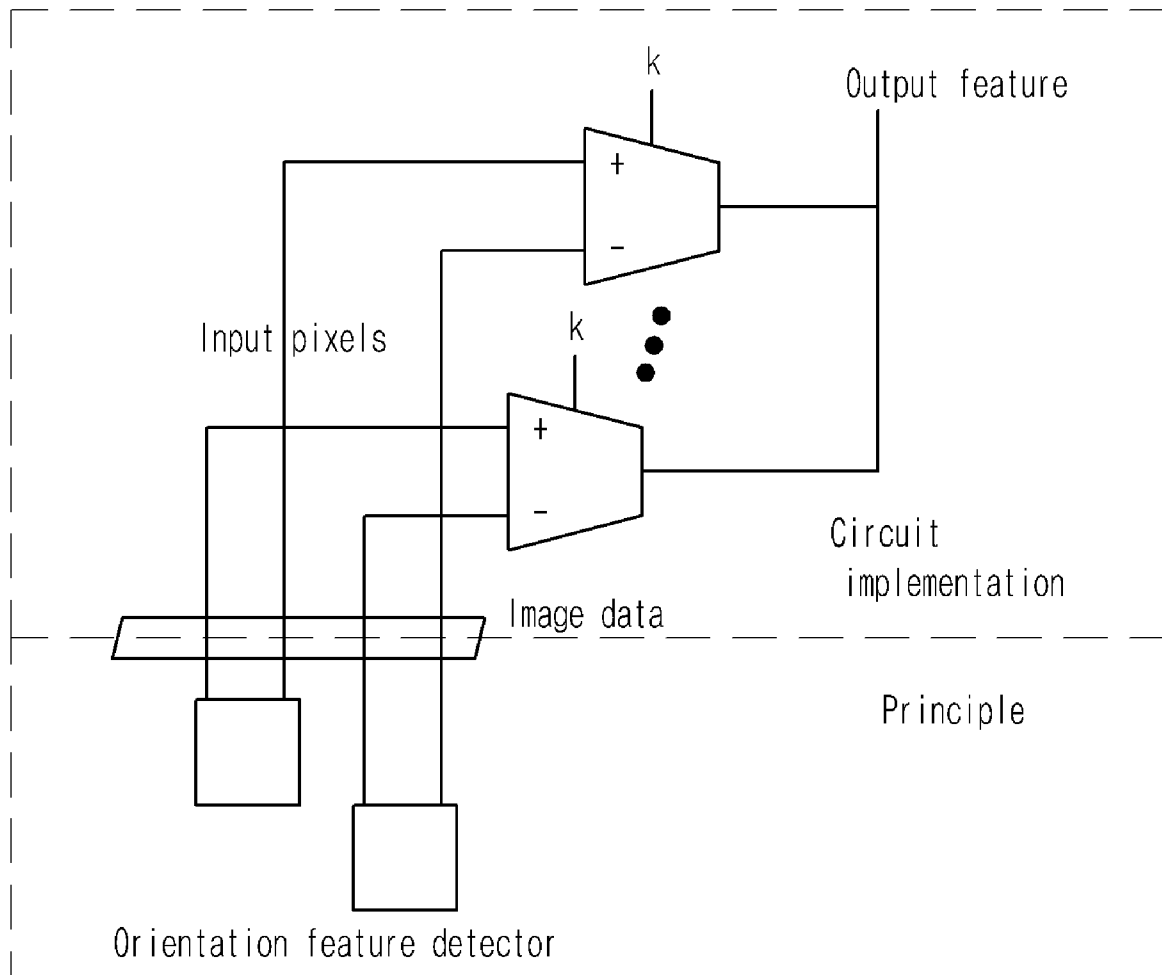
[Fig. 10]



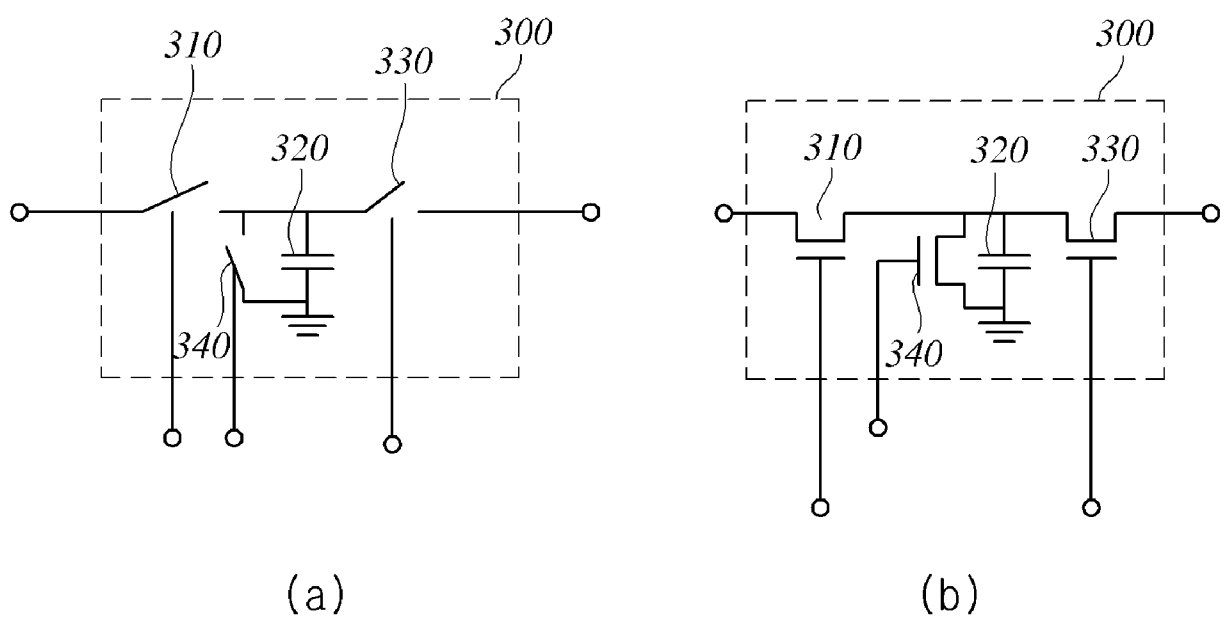
[Fig. 11]



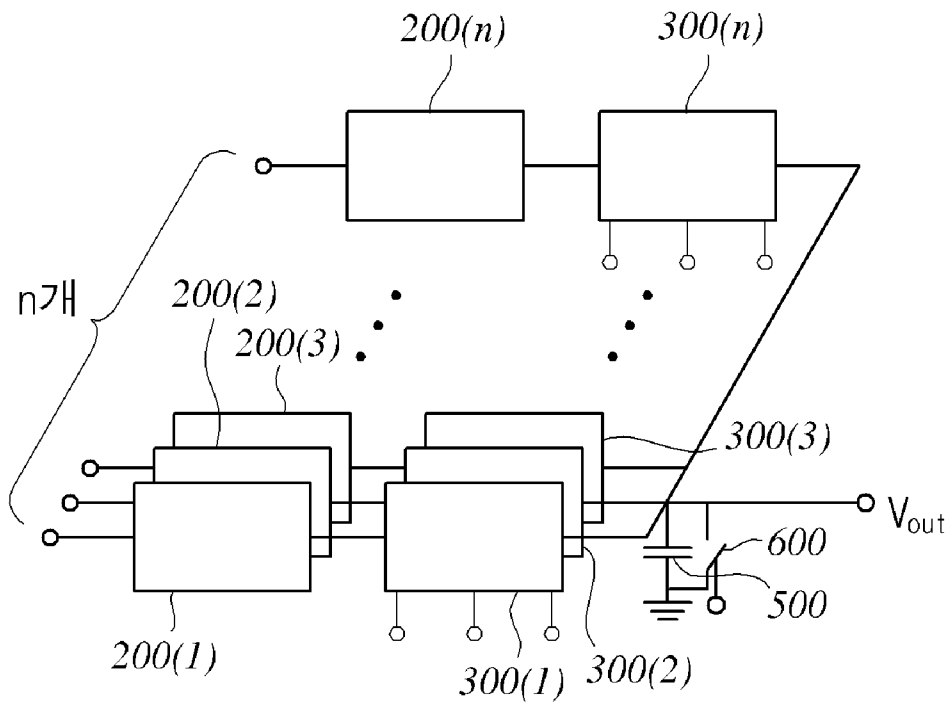
[Fig. 12]



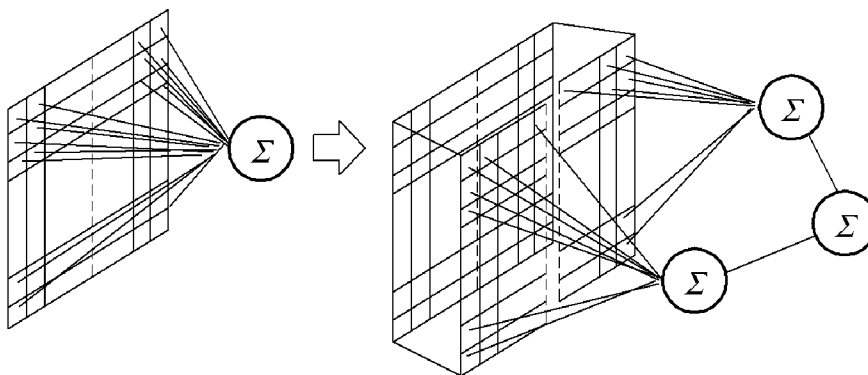
[Fig. 13]



[Fig. 14]

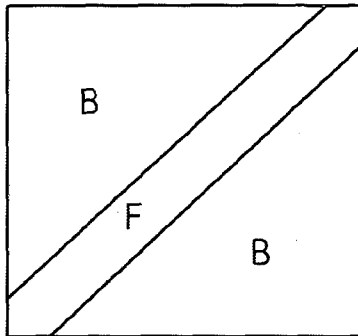


(a)



(b)

[Fig. 15]

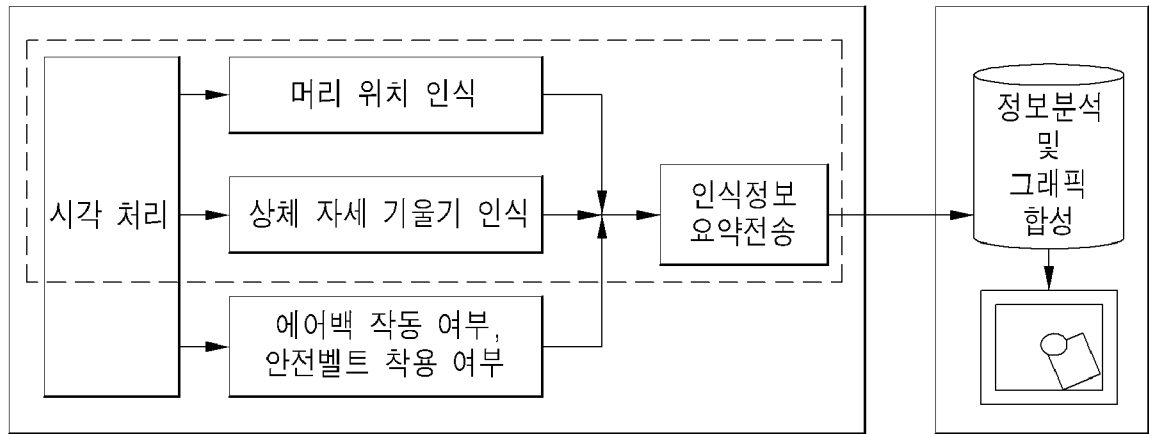


(a)



(b)

[Fig. 16]

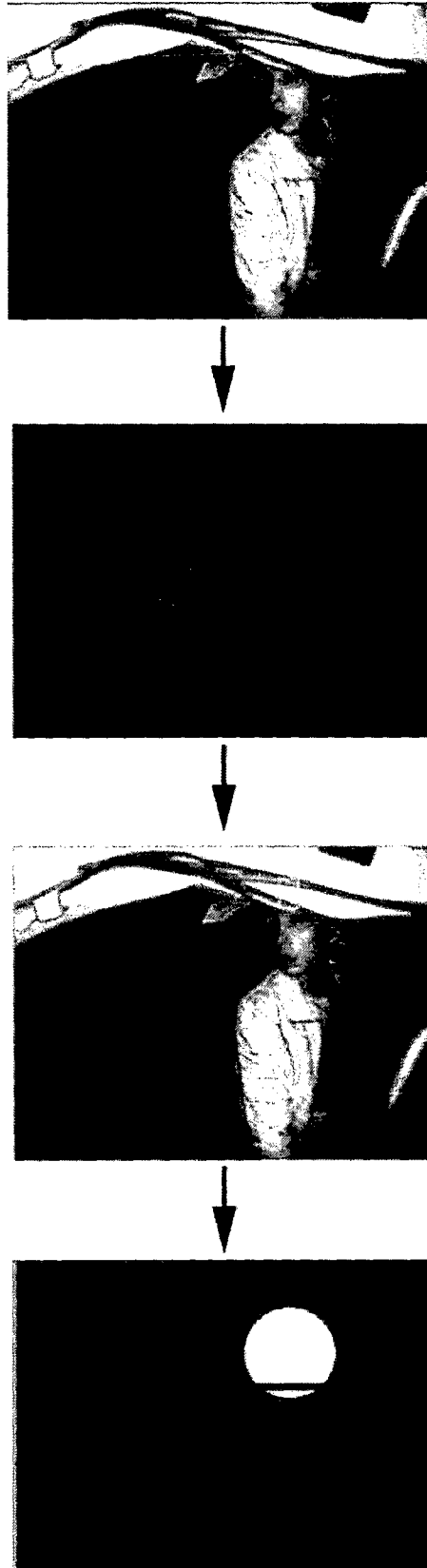


(a)

헤더	기본변수 1 탑승자수	기본변수 2 환경상태 (에어백 작동여부, 좌석벨트 착용여부)	탑승자 1 위치 1(x)	탑승자 2 위치 2(y)	탑승자 1 자세	탑승자 2 추가변수	탑승자의 수에 따라 정의	End Frame
----	----------------	--	------------------	------------------	-------------	---------------	------------------	-----------

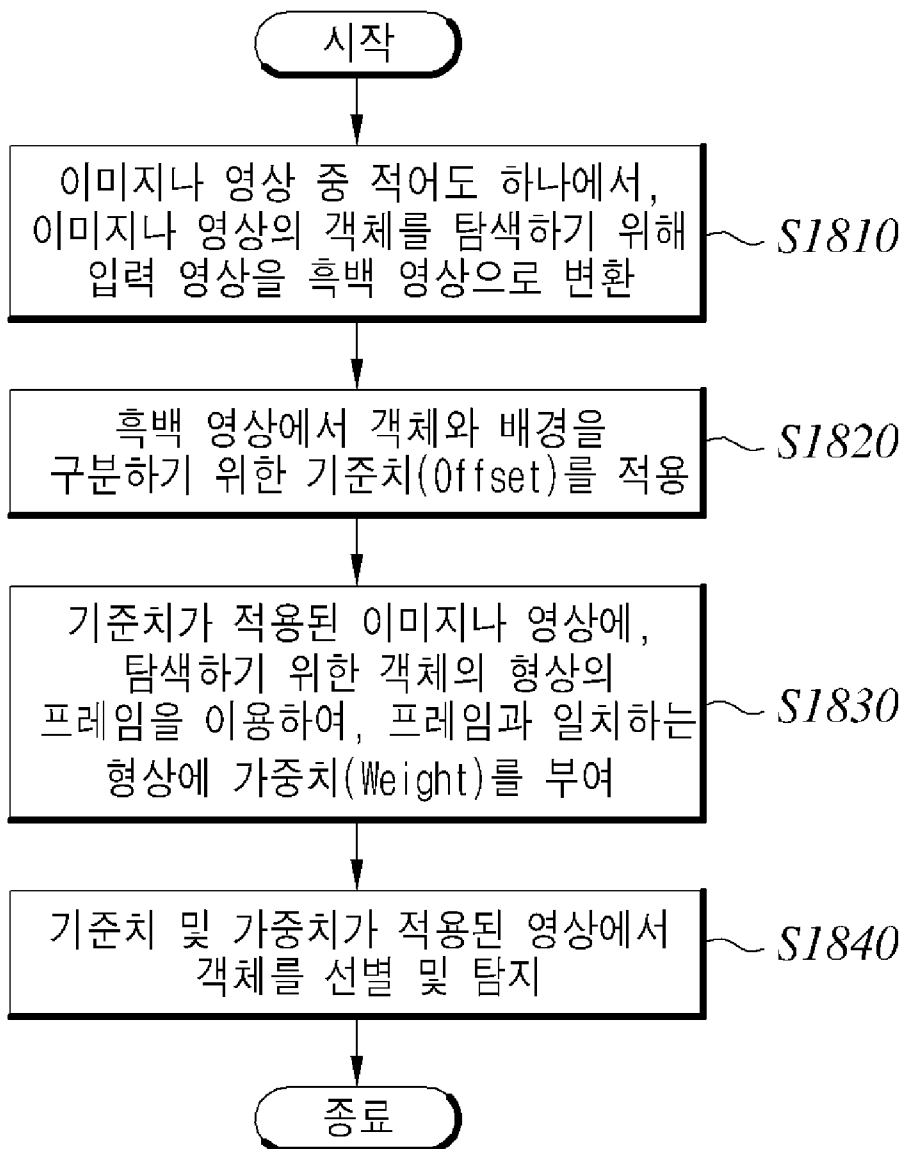
(b)

[Fig. 17]



정정용지 (규칙 제91조)

[Fig. 18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/000568**A. CLASSIFICATION OF SUBJECT MATTER****G06T 1/40(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06T 1/40; G06G 7/60; G06T 7/00; G06F 15/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: optic nerve, neuron, neural networks, current mirror, transconductance, buffer, bias, image, image, object, background, detection

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	HAN, WOJIN et al. "Tunable linear conductance by two MOSFETs and its application to analogue-mixed VLSI for mobile communications and biologically plausible neuromorphic hardware" EHAC'09 Proceedings of the 8th WSEAS international conference on Electronics, hardware, wireless and optical communication. 2009, pages 86-93, ISSN 1790-5117	1,5
A	See abstract; page 86, right column, line 6 - page 88, left column, line 2; and figures 2, 4.	2-4,6-19
A	HAN, W. J. et al. "Bio-inspired visual information processing - the neuromorphic approach" WSEAS TRANSACTIONS on CIRCUITS and SYSTEMS. July 2010, Vol. 9, Issue 7, pages 441-452, ISSN 1109-2734 See abstract; page 443, left column, line 5 - page 450, right column, line 33; and figures 4-44.	1-19
A	KR 10-2008-0049473 A (HANBAEK SYSTEM) 04 June 2008 See claims 1, 2; paragraphs [0013], [0014]; and figure 1.	1-19
A	JP 09-198366 A (STMICROELECTRONICS S.R.L.) 31 July 1997 See claim 13; column 8, lines 7-19; and figure 4B.	1-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

15 MAY 2013 (15.05.2013)

Date of mailing of the international search report

16 MAY 2013 (16.05.2013)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/000568

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 09-167195 A (SUMITOMO METAL IND. LTD.) 24 June 1997 See abstract; claim 1; paragraph [0007]; and figure 2.	1-19

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2013/000568

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2008-0049473 A	04.06.2008	NONE	
JP 09-198366 A	31.07.1997	DE 69518326 D1 DE 69518326 T2 EP 0768610 A1 EP 0768610 B1 US 0041658 E1 US 6032140 A US 6269352 B1	14.09.2000 18.01.2001 16.04.1997 09.08.2000 07.09.2010 29.02.2000 31.07.2001
JP 09-167195 A	24.06.1997	JP 03175567 B2	11.06.2001

A. 발명이 속하는 기술분류(국제특허분류(IPC)) G06T 1/40(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) G06T 1/40; G06G 7/60; G06T 7/00; G06F 15/18 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 시각신경, 뉴런, 신경회로망, 전류미러, 트랜스컨덕턴스, 버퍼, 바이어스, 이미지, 영상, 객체, 배경, 검출		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	HAN, WOJIN et al. "Tunable linear conductance by two MOSFETs and its application to analogue-mixed VLSI for mobile communications and biologically plausible neuromorphic hardware" EHAC'09 Proceedings of the 8th WSEAS international conference on Electronics, hardware, wireless and optical communication. 2009, pages 86-93, ISSN 1790-5117	1,5
A	요약; 페이지 86, 우측 컬럼, 라인 6 - 페이지 88, 좌측 컬럼, 라인 2; 및 도면 2, 4 참조.	2-4,6-19
A	HAN, W. J. et al. "Bio-inspired visual information processing - the neuromorphic approach" WSEAS TRANSACTIONS on CIRCUITS and SYSTEMS. July 2010, Vol. 9, Issue 7, Pages 441-452, ISSN 1109-2734	1-19
	요약; 페이지 443, 좌측 컬럼, 라인 5 - 페이지 450, 우측 컬럼, 라인 33; 및 도면 4-44 참조.	
A	KR 10-2008-0049473 A (주식회사 한백시스템) 2008.06.04 청구항 1, 2; 단락 [0013], [0014]; 및 도면 1 참조.	1-19
A	JP 09-198366 A (STMICROELECTRONICS S.R.L.) 1997.07.31 청구항 13; 컬럼 8, 라인 7-19; 및 도면 4B 참조.	1-19
☒ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2013년 05월 15일 (15.05.2013)		국제조사보고서 발송일 2013년 05월 16일 (16.05.2013)
ISA/KR의 명칭 및 우편주소  대한민국 특허청 (302-701) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 82-42-472-7140		심사관 황윤구 전화번호 82-42-481-5715 

C (계속). 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	JP 09-167195 A (SUMITOMO METAL IND. LTD.) 1997.06.24 요약; 청구항 1; 단락 [0007]; 및 도면 2 참조.	1-19

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2008-0049473 A	2008.06.04	없음	
JP 09-198366 A	1997.07.31	DE 69518326 D1	2000.09.14
		DE 69518326 T2	2001.01.18
		EP 0768610 A1	1997.04.16
		EP 0768610 B1	2000.08.09
		US 0041658 E1	2010.09.07
		US 6032140 A	2000.02.29
		US 6269352 B1	2001.07.31
JP 09-167195 A	1997.06.24	JP 03175567 B2	2001.06.11