

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97104164

※ 申請日期：97/02/04

※IPC 分類：H01L 21/60 (2006.01)
H01L 23/48 (2006.01)

一、發明名稱：(中文/英文)

半導體裝置之製造方法 / METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

新光電氣工業股份有限公司

SHINKO ELECTRIC INDUSTRIES CO., LTD. (新光電氣工業株式会社)

代表人：(中文/英文)

黑岩護 / Mamoru KUROIWA (黑岩護)

住居所或營業所地址：(中文/英文)

日本國長野縣長野市小島田町 80 番地

80, OSHIMADA-MACHI, NAGANO-SHI, NAGANO 381-2287, JAPAN

國 籍：(中文/英文)

日本 / Japan

三、發明人：(共 6 人)

姓 名：(中文/英文)

(1) 小澤隆史 / Takashi OZAWA (小沢隆史)

(2) 佐藤聖二 / Seiji SATO

(3) 中澤昌夫 / Masao NAKAZAWA (中沢昌夫)

(4) 今井三喜 / Mitsuyoshi IMAI

(5) 中村正壽 / Masatoshi NAKAMURA (中村正寿)

(6) 今藤桂 / Kei IMAFUJI

國 籍：(中文/英文)

(1)~(6) 日本 / Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實
發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2007/02/05；2007-025861

2.

3.

4.

5.

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於半導體裝置之製造方法，尤其是關於藉由使設置於佈線基板之連接墊的焊料、與設於半導體晶片之電極墊上之金屬凸塊接合，而將半導體晶片與佈線基板予以倒裝晶片連接的半導體裝置之製造方法。又，作為金屬凸塊，係例如使用 Au 凸塊或 Cu 凸塊。

【先前技術】

習知之半導體裝置中，係有藉由使設置於佈線基板之連接墊上的焊料、與設於半導體晶片之電極墊上之金屬凸塊接合，而將半導體晶片與佈線基板予以倒裝晶片連接的半導體裝置（參照圖 1）。

圖 1 係習知半導體裝置之剖面圖。

參照圖 1，習知之半導體裝置 100 係具有佈線基板 101、半導體晶片 102、金屬凸塊 103、焊料 104、底部填充（underfill）樹脂 105 及焊球 115。

佈線基板 101 係具有基板本體 106、貫通通道 107、連接墊 108、阻焊劑 109、114、佈線 110 及墊 112。

基板本體 106 為核心（core）基板。作為基板本體 106，例如可使用玻璃環氧樹脂或帶狀之樹脂等。

貫通通道 107 係設置成貫通基板本體 106。連接墊 108 係設置在對應於貫通通道 107 之形成位置的部分之基板本體 106 的上面 106A。連接墊 108 係與貫通通道 107 連接。

阻焊劑 109 係以露出連接墊 108 之方式設置於基板本體 106 的上面 106A。佈線 110 係設置在對應於貫通通道 107 之形成位置的部分之基板本體 106 的下面 106B。佈線 110 係與貫通通道 107 連接。藉此，佈線 110 將經由貫通通道 107 而與連接墊 108 電性連接。

墊 112 係設於基板本體 106 的下面 106B。墊 112 與佈線 110 連接。阻焊劑 114 係依露出墊 112 之方式設於基板本體 106 的下面 106B。

半導體晶片 102 係具有複數之電極墊 116。複數之電極墊 116 係與設於半導體晶片 102 上之積體電路電性連接。作為電極墊 116 之材料，例如可使用 Al。

金屬凸塊 103 係設於複數之電極墊 116 上。金屬凸塊 103 與連接墊 108 接觸。藉此，半導體晶片 102 將經由金屬凸塊 103 而與連接墊 108 電性連接。

焊料 104 係設於連接墊 108 上。焊料 104 為用於將金屬凸塊 103 固定於連接墊 108 上。作為焊料 104，例如可使用藉由無電電鍍法所形成之 Sn 焊料或 Sn 系合金焊料。但並不限於無電電鍍法，藉電鍍法所形成之焊料 104 將含有較多的細微空隙(void)。於使用了 Sn 焊料或 Sn 系合金焊料作為焊料 104 時，其厚度例如可設為 $1\mu\text{m}$ 以下。如此，藉由使焊料 104 之厚度變薄，則於形成焊球 115 時之熱處理時(加熱溫度為 230°C ~ 260°C 左右)或半導體裝置 100 之高溫檢查時，具有細微空隙之焊料 104 中所含之 Sn，將經由金屬凸塊 103 擴散至電極墊 116，而可防止無法得到

電極墊 116 與金屬凸塊 103 之間之導通的情形。

底部填充樹脂 105 係設置成填充半導體晶片 102 與佈線基板 101 之間的間隙。底部填充樹脂 105 為用於補強半導體晶片 102 與佈線基板 101 之間之連接強度的樹脂。

焊球 115 係設於佈線基板 101 之墊 112 上。焊球 115 係用於電性連接母板等之安裝基板(未圖示)與半導體裝置 100 的外部連接端子。

圖 2 至圖 6 係表示習知半導體裝置之製造步驟的圖。

參照圖 2 至圖 6，針對習知之半導體裝置 100 之製造方法進行說明。首先，於圖 2 所示之步驟中，藉由周知手法，形成佈線基板 101。其次，於圖 3 所示之步驟中，藉由無電電解法，至少於連接墊 108 上形成焊料 104。焊料 104 之厚度設為 $1\mu\text{m}$ 以下。作為焊料 104，例如使用 Sn 焊料或 Sn 系合金焊料。

其次，於圖 4 所示之步驟中，在設於半導體晶片 102 之複數電極墊 116 上形成金屬凸塊 103。接著，於圖 5 所示之步驟中，藉由施加高壓力，使金屬凸塊 103 與連接墊 108 接觸，其後，藉由使焊料 104 進行迴焊，而將連接墊 108 與金屬凸塊 103 電性連接。

其次，於圖 6 所示之步驟中，藉由毛細管現象，以填充半導體晶片 102 與佈線基板 101 之間之間隙的方式，形成底部填充樹脂 105。

其次，於圖 7 所示之步驟中，依將圖 6 所示之構造體加熱的狀態，於佈線基板 101 之墊 112 上形成焊球 115。藉

此，製造使半導體晶片 102 與佈線基板 101 倒裝晶片連接之半導體裝置 100(例如，參照專利文獻 1)。

(專利文獻 1)日本專利特開平 8-148496 號公報

【發明內容】

(發明所欲解決之問題)

然而，習知之半導體裝置 100 中，係於連接墊 108 上形成厚度較薄($1\mu\text{m}$ 以下)之焊料 104，並使此焊料 104 與金屬凸塊 103 接合，因此經迴焊之焊料 104 之溫度降低至室溫時，由於佈線基板 101 與半導體晶片 102 間之熱膨脹係數之差，將使焊料 104 與金屬凸塊 103 之接合部分破損，而有佈線基板 101 與半導體晶片 102 間之電性連接可靠性降低的問題。

另外，在基板本體 106 之材質較軟的情況(例如，帶狀樹脂)或電極墊 116 之構造脆弱的情況下，於施加高壓力之狀態下將難以使金屬凸塊 103 接觸至連接墊 108，因此，將有佈線基板 101 與半導體晶片 102 間之電性連接可靠性降低的問題。

再者，在金屬凸塊 103 間存在高度偏差之情況或於佈線基板 101 上發生曲翹的情況下，由於焊料 104 與金屬凸塊 103 不接觸，故有金屬凸塊 103 與連接墊 108 間無法電性連接的問題。

因此，本發明係鑑於上述問題點而形成者，其目的在於提供一種半導體裝置之製造方法，該半導體裝置可防止焊料中所含之 Sn 經由金屬凸塊擴散至半導體晶片之電極

墊，並可提升佈線基板與半導體晶片間之電性連接可靠性。

(解決問題之手段)

根據本發明之一觀點，提供一種半導體裝置之製造方法，係用以製造下述半導體裝置者：具備具複數電極墊之半導體晶片及具有與上述電極墊相對向之連接墊的佈線基板，藉由使設於上述複數電極墊上之金屬凸塊與設於上述連接墊之焊料接合，而將上述半導體晶片與上述佈線基板進行倒裝晶片連接；其特徵為包含下述步驟：焊料形成步驟，係藉由電鍍法，於與上述金屬凸塊相對向之上述連接墊的連接面及上述連接墊之側面上，形成上述焊料；焊料堆積形成步驟，係使上述焊料熔融，於上述連接墊之連接面上形成作成凸形狀的焊料堆積；以及接合步驟，係藉由在形成有上述焊料堆積之上述連接面上載置上述金屬凸塊，而將上述焊料堆積與上述金屬凸塊接合。

根據本發明，藉由使焊料熔融，可利用表面張力使位於連接墊側面之部分焊料移動至連接墊之連接面，將厚度較藉電鍍法所形成之焊料更厚之焊料堆積形成於連接墊之連接面上。藉此，即使在於金屬凸塊間存在高度偏差的情況或於佈線基板上發生曲翹的情況下，仍可使金屬凸塊與連接墊接合，故可提升佈線基板與半導體晶片間之電性連接可靠性。

另外，藉由於接合金屬凸塊與連接墊前使焊料熔融，則可使藉電鍍法所形成之焊料中所存在之細微空隙自焊料

(亦包括焊料堆積)消失，使焊料(亦包括焊料堆積)變成緻密的構造，因此，例如在於佈線基板上形成成為半導體裝置之外部連接端子之焊球時之熱處理步驟或半導體裝置之高溫檢查步驟中，可防止焊料堆積所含之 Sn 經由金屬凸塊擴散至設於半導體晶片上之電極墊的情形。

另外，於上述焊料形成步驟中，亦可藉由電解電鍍法形成上述焊料。藉此，可於連接墊之連接面及側面上形成厚度較藉無電電鍍法所形成之焊料更厚的焊料，故可使焊料堆積之高度增高。

另外，於上述焊料堆積形成步驟中，藉由依該焊料之熔點以上且低於上述半導體晶片之耐熱溫度的溫度加熱上述焊料，則亦可使上述焊料熔融。藉此，可防止使焊料熔融時之熱造成半導體晶片破損的情形。

再者，於上述接合步驟中，亦可設置依填充上述半導體晶片與上述佈線基板間之間隙的方式而形成底部填充樹脂的底部填充樹脂形成步驟。藉此，可補強半導體晶片與佈線基板間之連接強度。

(發明效果)

根據本發明，可防止焊料中所含之 Sn 經由金屬凸塊而擴散至半導體晶片之電極墊，並可提升佈線基板與半導體晶片間之電性連接可靠性。

【實施方式】

其次，根據圖式說明本發明之實施形態。

(實施形態)

圖 8 為本發明實施形態之半導體裝置的剖面圖。

參照圖 8，本實施形態之半導體裝置 10 係具有佈線基板 11、半導體晶片 12、金屬凸塊 13、焊料 14、焊料堆積 15、底部填充樹脂 16 及焊球 17。

佈線基板 11 係具有基板本體 18、貫通通道 19、連接墊 21、阻焊劑 23、29、佈線 24 及墊 25。

基板本體 18 為核心基板。於基板本體 18 上，形成有複數之貫通孔 27。作為基板本體 18，例如可使用板狀之樹脂基板或帶狀之樹脂基板等。

貫通通道 19 係設於複數之貫通孔 27 中，貫通通道 19 係其一端部與連接墊 21 連接，另一端部與佈線 24 連接。作為貫通通道 19 之材料，例如可使用 Cu。

連接墊 21 係設在對應於貫通通道 19 之形成位置的部分之基板本體 18 的上面 18A。連接墊 21 係與貫通通道 19 之上端部連接。連接墊 21 具有與金屬凸塊 13 相對向之連接面 21A。作為連接墊 21 之材料，例如可使用 Cu。

阻焊劑 23 係設於基板本體 18 之上面 18A。阻焊劑 23 具有露出複數之連接墊 21 的開口部 23A。

佈線 24 係設在對應於貫通通道 19 之形成位置的部分之基板本體 18 的下面 18B。佈線 24 與貫通通道 19 之下端部連接。作為佈線 24 之材料，例如可使用 Cu。

墊 25 係設於基板本體 18 之下面 18B。墊 25 與佈線 24 連接。墊 25 為用於配設屬於外部連接端子之焊球 17。作為墊 25 之材料，例如可使用 Cu。

阻焊劑 29 係以覆蓋佈線 24 之方式設於基板本體 18 之下面 18B。阻焊劑 29 具有露出墊 25 之開口部 29A。

半導體晶片 12 係具有半導體基板(未圖示)、形成於半導體基板上之積體電路(未圖示)、以及與積體電路電性連接之複數之電極墊 31。

金屬凸塊 13 係設於複數之電極墊 31 上。金屬凸塊 13 之一端部與連接墊 21 之連接面 21A 接觸著。金屬凸塊 13 係用於將半導體晶片 12 與佈線基板 11 電性連接之凸塊。金屬凸塊 13 之高度例如可設為 $30\mu\text{m}$ 。

焊料 14 係設於連接墊 21 之側面 21B 上。焊料 14 係藉由電鍍法於連接墊 21 之連接面 21A 及側面 21B 上形成焊料(參照後述圖 10 所示之步驟)，其後，在使該焊料熔融時(參照後述圖 12 所示之步驟)，不移動至連接墊 21 之連接面 21A，而殘留於連接墊 21 之側面 21B 的焊料。作為焊料 14，例如可使用 Sn 焊料、Sn-Ag 焊料、Sn-Cu 焊料、Sn-Ag-Cu 焊料等。

焊料堆積 15 係設於連接墊 21 之連接面 21A 上。焊料堆積 15 作成為凸形狀。焊料堆積 15 與金屬凸塊 13 接合著。藉此，半導體晶片 12 與佈線基板 11 係倒裝晶片連接著。焊料堆積 15 係由下述焊料所構成：藉電鍍法形成於連接墊 21 之連接面 21A 上之焊料；與設於連接墊 21 之側面 21B 之經熔融的焊料中，藉表面張力移動至連接墊 21 之連接面 21A 的焊料。作為構成焊料堆積 15 之焊料，可使用與構成焊料 14 之焊料相同的焊料。焊料堆積 15 之厚度

(接合金屬凸塊 13 之部分之焊料堆積 15 的厚度)例如可設為 $3\mu\text{m}\sim 9\mu\text{m}$ 。

如此，藉由在與金屬凸塊 13 相對向之連接墊 21 的連接面 21A 上，設置厚度較習知焊料 104 更厚之焊料堆積 15，則即使在於金屬凸塊 13 間存在高度偏差的情況或於佈線基板 11 上發生曲翹的情況下，仍可將金屬凸塊 13 與連接墊 21 接合，故可提升佈線基板 11 與半導體晶片 12 間之電性連接可靠性。

底部填充樹脂 16 係設置成填充形成於半導體晶片 12 與佈線基板 11 間之間隙。底部填充樹脂 16 為用於補強半導體晶片 12 與佈線基板 11 間之連接強度(尤其是焊料堆積 15 與金屬凸塊 13 之接合部分之強度)者。

焊球 17 係設於佈線基板 11 之墊 25 上。焊球 17 為用於電性連接母板等之安裝基板(未圖示)與半導體裝置 10 的外部連接端子。

根據本實施形態之半導體裝置，藉由於與金屬凸塊 13 相對向之連接墊 21 之連接面 21A 上設置厚度較習知焊料 104 更厚之焊料堆積 15，則即使在於金屬凸塊 13 間存在高度偏差的情況或於佈線基板 11 上發生曲翹的情況下，仍可將金屬凸塊 13 與連接墊 21 接合，故可提升佈線基板 11 與半導體晶片 12 間之電性連接可靠性。

圖 9 至圖 15 為表示本發明實施形態之半導體裝置之製造步驟的圖。圖 9 至圖 15 中，與本實施形態之半導體裝置 10 為相同之構成部分係附上相同元件符號。

參照圖 9 至圖 15，說明本實施形態之半導體裝置 10 之製造方法。首先，於圖 9 所示之步驟中，藉由公知手法，形成佈線基板 11。

其次，於圖 10 所示之步驟中，藉電鍍法，於連接墊 21 之連接面 21A 及側面 21B 上形成焊料 14(焊料形成步驟)。具體而言，焊料 14 可藉電解電鍍法所形成。如此，藉由使用電解電鍍法形成焊料 14，則相較於使用無電電鍍法的情況，將可使焊料 14 之厚度 M1 增厚，故可將後述圖 12 所示之步驟中所形成之焊料堆積 15 的厚度增厚。

形成於連接墊 21 之連接面 21A 及側面 21B 上之焊料 14 的厚度 M1，例如可設為 $1\mu\text{m}\sim 3\mu\text{m}$ 。又，作為焊料 14，例如可使用 Sn 焊料或 Sn 系合金焊料。作為 Sn 系合金焊料，例如可使用 Sn-Ag 焊料、Sn-Cu 焊料、Sn-Ag-Cu 焊料等。

其次，於圖 11 所示之步驟中，在設於半導體晶片 12 之複數電極墊 31 上形成金屬凸塊 13。金屬凸塊 13 例如可藉由電解電鍍法或 Au 線而形成。

其次，於圖 12 所示之步驟中，將圖 9 所示之構造體加熱至焊料 14 之熔點以上，使焊料 14 熔融(回融，remelt)。藉此，形成於連接墊 21 之側面 21B 上之焊料 14 的一部分將藉表面張力集合於連接墊 21 之連接面 21A 上，於連接墊 21 之連接面 21A 上形成作成凸形狀的焊料堆積 15(焊料堆積形成步驟)。使焊料 14 熔融時之溫度，可設為焊料 14 之熔點以上，且低於半導體晶片 12 之耐熱溫度(例如

300°C)之溫度。藉由設為此種溫度，可防止因焊料 14 熔融時之熱所造成之半導體晶片 12 之破損。

焊料堆積 15 之厚度 M2 例如可設為 $3\mu\text{m}\sim 9\mu\text{m}$ 。例如，於焊料 14 之厚度 M1 為 $3\mu\text{m}$ 的情況下，藉由使焊料 14 熔融，焊料堆積 15 之厚度 M2 將成為 $8\mu\text{m}$ 左右的厚度。

如此，藉由於連接面 21A 上形成厚度較習知之連接墊 108 上所形成之焊料 104 更厚之焊料堆積 15，則即使在於金屬凸塊 13 間存在高度偏差的情況或於佈線基板 11 上發生曲翹的情況下，仍可將金屬凸塊 13 與焊料堆積 15 接合，故可提升佈線基板 11 與半導體晶片 12 間之電性連接可靠性。

另外，在使金屬凸塊 13 與焊料堆積 15 接合前，藉由使焊料 14 熔融，則可使藉電鍍法所形成之焊料 14 中所存在之細微空隙自焊料 14(設於連接墊 21 之連接面 21A 上的焊料)及焊料堆積 15 消失。藉此，焊料 14(設於連接墊 21 之連接面 21A 上之焊料)及焊料堆積 15 將成為緻密的構造，故例如在於佈線基板 11 之墊 25 上形成焊球 17 時之熱處理步驟(參照圖 15)和半導體裝置 10 之高溫檢查步驟中，可防止焊料堆積 15 中所含之 Sn 經由金屬凸塊 13 擴散至電極墊 31 的情形。

其次，於圖 13 所示之步驟中，將圖 12 所示之構造體洗淨(例如，以純水進行洗淨)，其後，在形成了焊料堆積 15 之連接墊 21 之連接面 21A 上載置金屬凸塊 13，使焊料堆積 15 與金屬凸塊 13 接合(接合步驟)。

此時，即使在於金屬凸塊 13 間存在高度偏差的情況或於佈線基板 11 上發生曲翹的情況下，由於焊料堆積 15 之厚度較習知之焊料 104 厚，故可將金屬凸塊 13 與焊料堆積 15 接合，藉此可提升佈線基板 11 與半導體晶片 12 間之電性連接可靠性。

其次，於圖 14 所示之步驟中，藉毛細管現象，以填充半導體晶片 12 與佈線基板 11 之間隙的方式，形成底部填充樹脂 16(底部填充樹脂形成步驟)。如此，藉由依填充半導體晶片 12 與佈線基板 11 之間隙的方式形成底部填充樹脂 16，則可補強半導體晶片 12 與佈線基板 11 間之連接強度(尤其是焊料堆積 15 與金屬凸塊 13 之接合部分的強度)。

其次，於圖 15 所示之步驟中，以將圖 14 所示之構造體加熱的狀態，於墊 25 上形成焊球 17。藉此，製造將半導體晶片 12 與佈線基板 11 予以倒裝晶片連接之半導體裝置 10。又，由於在設於圖 14 所示之構造體上的焊料 14 及焊料堆積 15 上，不存在細微空隙，故藉由圖 15 所示之步驟中之加熱處理，將沒有設於圖 14 所示之構造體上的焊料 14 及焊料堆積 15 中所含之 Sn 經由金屬凸塊 13 擴散至半導體晶片 12 之電極墊 31 的情況。

根據本實施形態之半導體裝置之製造方法，藉由於連接面 21A 上形成厚度較習知連接墊 108 上之焊料 104 更厚之焊料堆積 15，則即使在於金屬凸塊 13 間存在高度偏差的情況或於佈線基板 11 上發生曲翹的情況下，仍可將焊料

堆積 15 與金屬凸塊 13 接合，故可提升佈線基板 11 與半導體晶片 12 間之電性連接可靠性。

另外，在將金屬凸塊 13 與焊料堆積 15 接合前，藉由將焊料 14 熔融，則可使藉電鍍法所形成之焊料 14 中所存在之細微空隙自設於連接墊 21 之連接面 21A 上的焊料 14 及焊料堆積 15 消失。藉此，設於連接墊 21 之連接面 21A 之焊料 14 及焊料堆積 15 將成為緻密之構造，例如在於佈線基板 11 之墊 25 上形成焊球 17 時之熱處理步驟(參照圖 15)或半導體裝置 10 之高溫檢查步驟中，可防止焊料堆積 15 中所含之 Sn 經由金屬凸塊 13 擴散至電極墊 31 的情形。

尚且，於本實施形態中，雖以將作為外部連接端子而發揮功能之焊球 17 設於半導體裝置 10 的情況為例進行說明，但本實施形態亦可應用於未具備焊球 17 之半導體裝置中。

以上，針對本發明之較佳實施形態進行詳述，但本發明並不限定於此等特定之實施形態，在申請專利範圍內所記載之本發明要旨的範圍內，可進行各種變形、變更。

(產業上之可利用性)

本發明可適用於藉由使設於佈線基板之連接墊之焊料、與設於半導體晶片之電極墊上之金屬凸塊接合，而可將半導體晶片與佈線基板予以倒裝晶片連接的半導體裝置之製造方法。

【圖式簡單說明】

圖 1 為習知半導體裝置之剖面圖。

圖 2 為表示習知半導體裝置之製造步驟的圖(其之 1)。

圖 3 為表示習知半導體裝置之製造步驟的圖(其之 2)。

圖 4 為表示習知半導體裝置之製造步驟的圖(其之 3)。

圖 5 為表示習知半導體裝置之製造步驟的圖(其之 4)。

圖 6 為表示習知半導體裝置之製造步驟的圖(其之 5)。

圖 7 為表示習知半導體裝置之製造步驟的圖(其之 6)。

圖 8 為本發明實施形態之半導體裝置之剖面圖。

圖 9 為表示本發明實施形態之半導體裝置之製造步驟的圖(其之 1)。

圖 10 為表示本發明實施形態之半導體裝置之製造步驟的圖(其之 2)。

圖 11 為表示本發明實施形態之半導體裝置之製造步驟的圖(其之 3)。

圖 12 為表示本發明實施形態之半導體裝置之製造步驟的圖(其之 4)。

圖 13 為表示本發明實施形態之半導體裝置之製造步驟的圖(其之 5)。

圖 14 為表示本發明實施形態之半導體裝置之製造步驟的圖(其之 6)。

圖 15 為表示本發明實施形態之半導體裝置之製造步驟的圖(其之 7)。

【主要元件符號說明】

10 半導體裝置

11 佈線基板

12	半 導 體 晶 片
13	金 屬 凸 塊
14	焊 料
15	焊 料 堆 積
16	底 部 填 充 樹 脂
17	焊 球
18	基 板 本 體
18A	上 面
18B	下 面
19	貫 通 通 道
21	連 接 墊
21A	連 接 面
21B	側 面
23、29	阻 焊 劑
23A、29A	開 口 部
24	佈 線
25	墊
27	貫 通 孔
31	電 極 墊
100	半 導 體 裝 置
101	佈 線 基 板
102	半 導 體 晶 片
103	金 屬 凸 塊
104	焊 料

105	底部填充樹脂
106	基板本體
106A	上面
106B	下面
107	貫通通道
108	連接墊
109	阻焊劑
110	佈線
112	墊
114	阻焊劑
115	焊球
116	電極墊
M1、M2	厚度

五、中文發明摘要：

本發明之課題在於提供一種半導體裝置之製造方法，其關於使設於佈線基板之連接墊的焊料、與設於半導體晶片之電極墊的金屬凸塊接合的半導體裝置之製造方法，其可防止焊料中所含之 Sn 經由金屬凸塊擴散至半導體晶片之電極墊，並可提升佈線基板與半導體晶片間之電性連接可靠性。

本發明之解決手段係在與形成於半導體晶片 12 之電極墊 31 上的金屬凸塊 13 相對向之佈線基板 11 的連接墊 21 之連接面 21A 及側面 21B 上，藉由電鍍法形成焊料 14，其次，使該焊料 14 熔融，於連接墊 21 之連接面 21A 上形成作為凸形狀的焊料堆積 15，其後，在形成了焊料堆積的連接墊 21 之連接面 21A 上載置金屬凸塊 13，使焊料堆積 15 與金屬凸塊 13 接合。

六、英文發明摘要：

A solder 14 is formed, by a plating method, on a connecting surface 21A and a side surface 21B in a connecting pad 21 of a wiring board 11 which is opposed to an Au bump 13 formed on an electrode pad 31 of a semiconductor chip 12, and subsequently, the solder 14 is molten to form an accumulated solder 15 taking a convex shape on the connecting surface 21A of the connecting pad 21 and the Au bump 13 is then mounted on the connecting surface 21A of the connecting pad 21 on which the accumulated solder is formed, and the accumulated solder 15 and the Au bump 13 are thus bonded to each other.

十、申請專利範圍：

1. 一種半導體裝置之製造方法，係用以製造下述半導體裝置者：具備具複數電極墊之半導體晶片及具有與上述電極墊相對向之連接墊的佈線基板，

藉由使設於上述複數電極墊上之金屬凸塊與設於上述連接墊之焊料接合，而將上述半導體晶片與上述佈線基板進行倒裝晶片連接；其特徵為包含下述步驟：

焊料形成步驟，係藉由電鍍法，於與上述金屬凸塊相對向之上述連接墊的連接面及上述連接墊之側面上，形成上述焊料；

焊料堆積形成步驟，係使上述焊料熔融，於上述連接墊之連接面上形成作為凸形狀的焊料堆積；以及

接合步驟，係藉由在形成有上述焊料堆積之上述連接面上載置上述金屬凸塊，而將上述焊料堆積與上述金屬凸塊接合。

2. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中，於上述焊料形成步驟中，係藉由電解電鍍法形成上述焊料。

3. 如申請專利範圍第 1 或 2 項之半導體裝置之製造方法，其中，於上述焊料堆積形成步驟中，藉由依該焊料之熔點以上且低於上述半導體晶片之耐熱溫度的溫度加熱上述焊料，使上述焊料熔融。

4. 如申請專利範圍第 1 項之半導體裝置之製造方法，其中，於上述接合步驟後，設置依填充上述半導體晶片與上

述佈線基板間之間隙的方式而形成底部填充樹脂的底部填充樹脂形成步驟。

5. 如申請專利範圍第 2 項之半導體裝置之製造方法，其中，於上述接合步驟後，設置依填充上述半導體晶片與上述佈線基板間之間隙的方式而形成底部填充樹脂的底部填充樹脂形成步驟。

6. 如申請專利範圍第 3 項之半導體裝置之製造方法，其中，於上述接合步驟後，設置依填充上述半導體晶片與上述佈線基板間之間隙的方式而形成底部填充樹脂的底部填充樹脂形成步驟。

十一、圖式：

圖 1

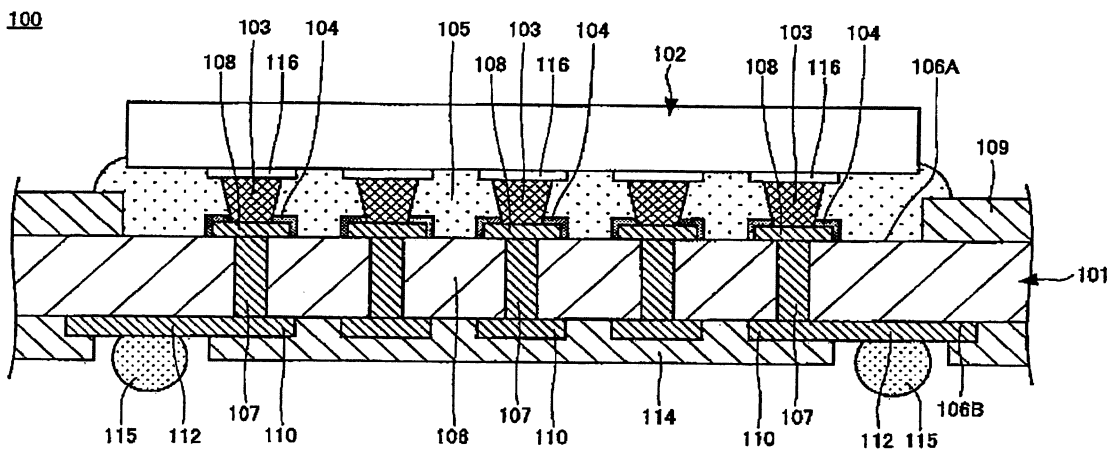


圖 2

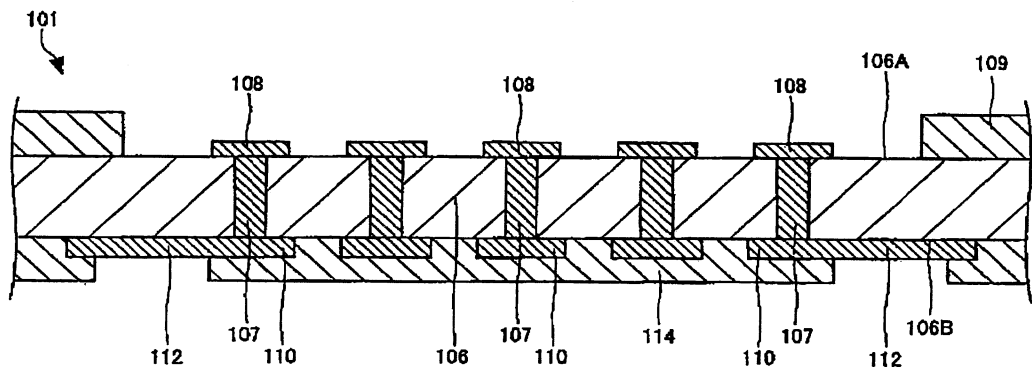


圖 3

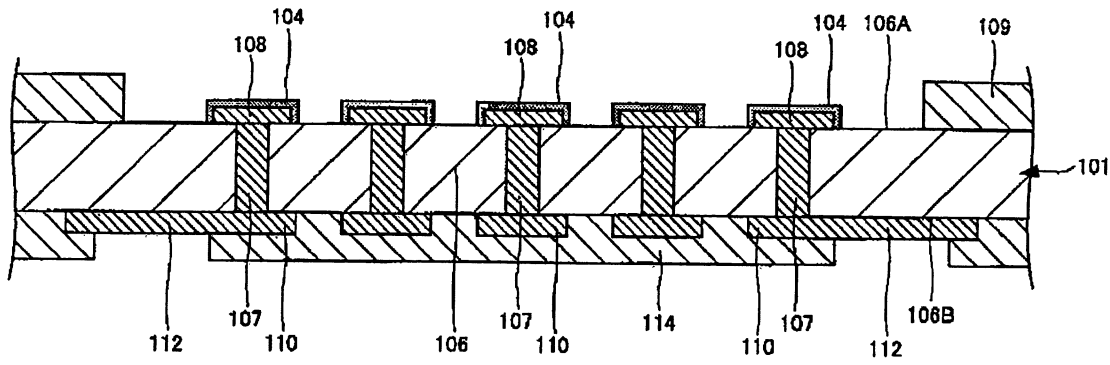


圖 4

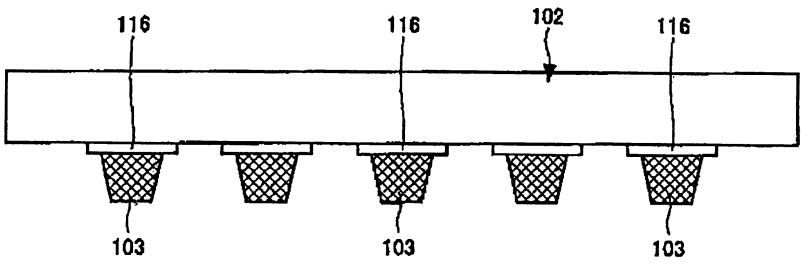


圖 5

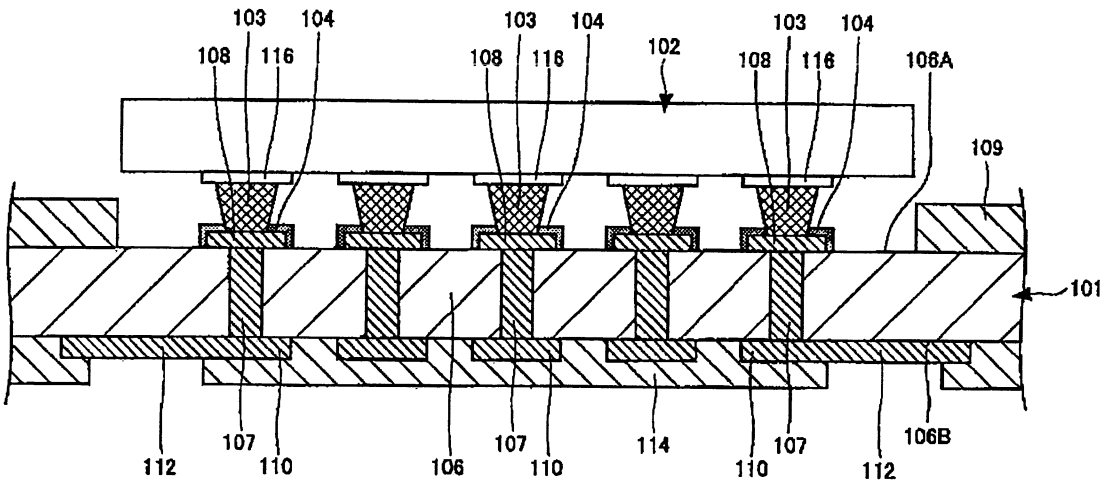


圖 6

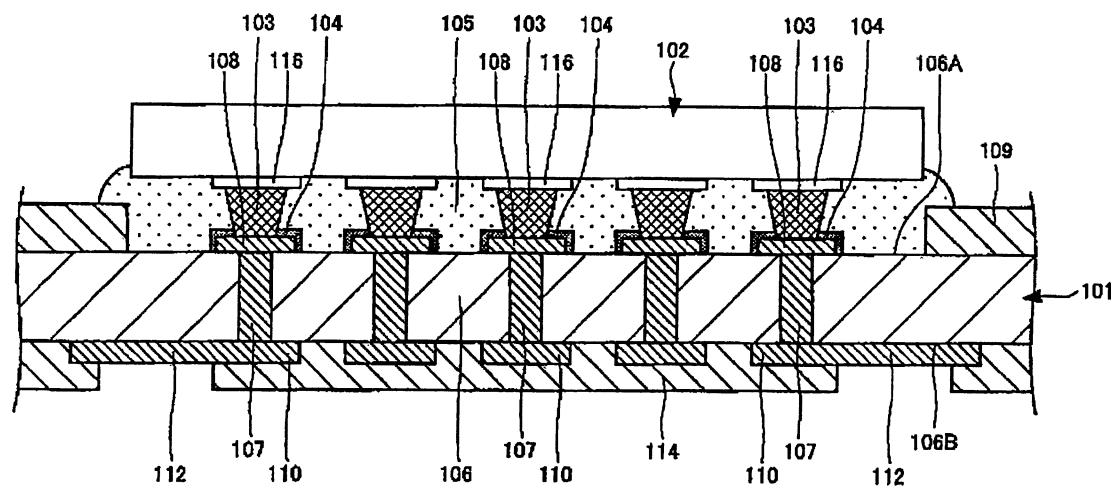


圖 7

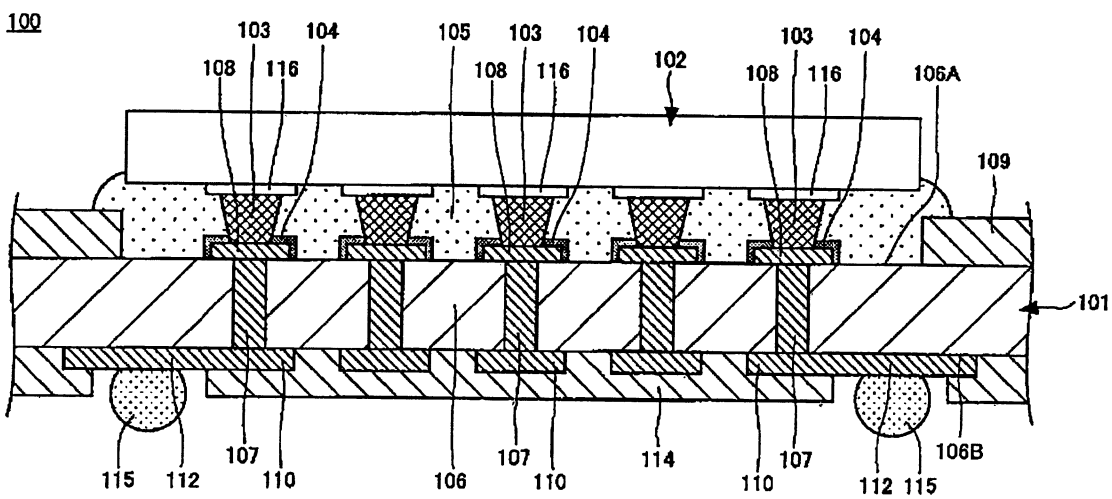


圖 8

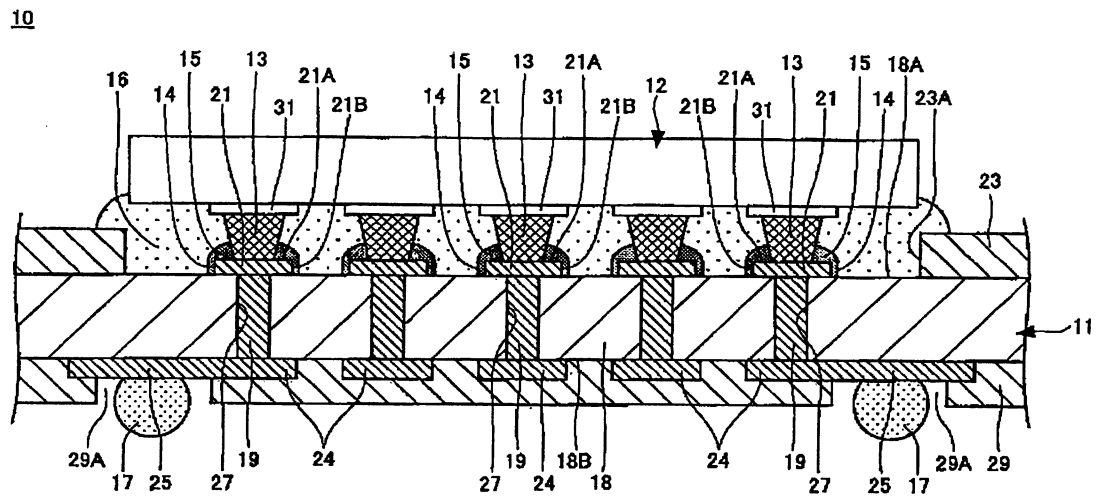


圖 9

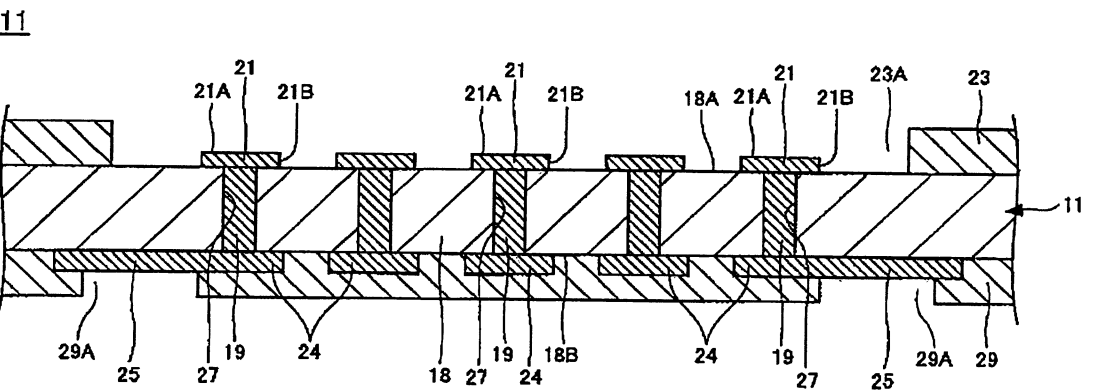


圖 10

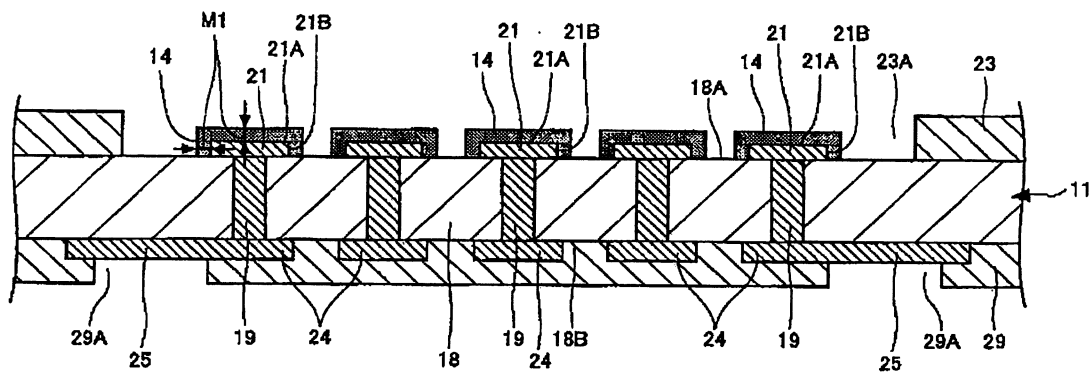


圖 11

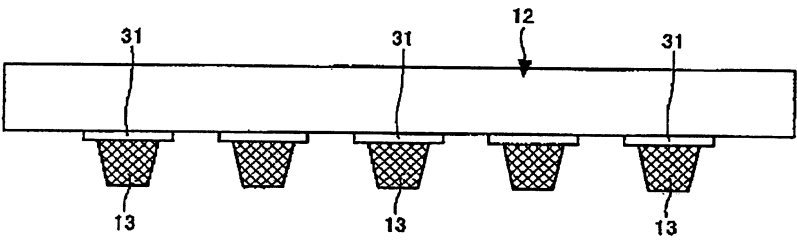


圖 14

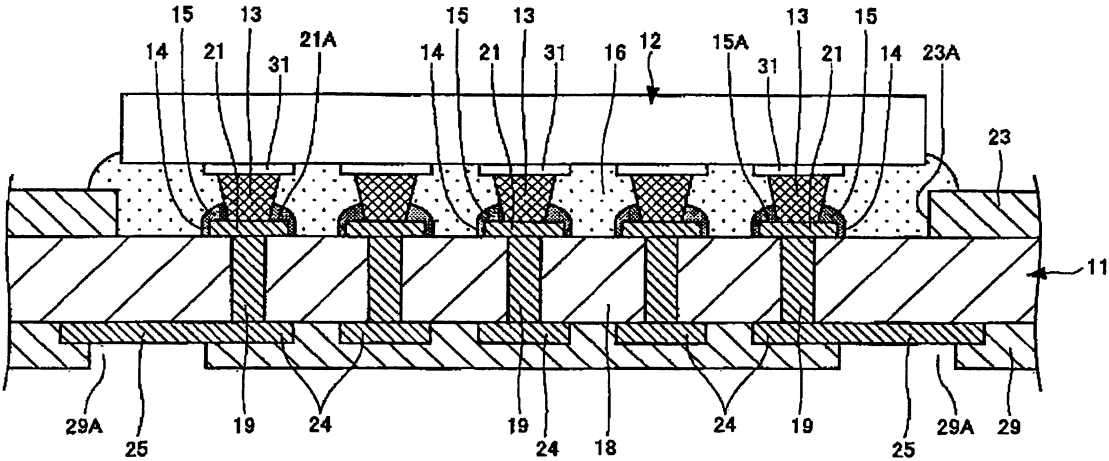
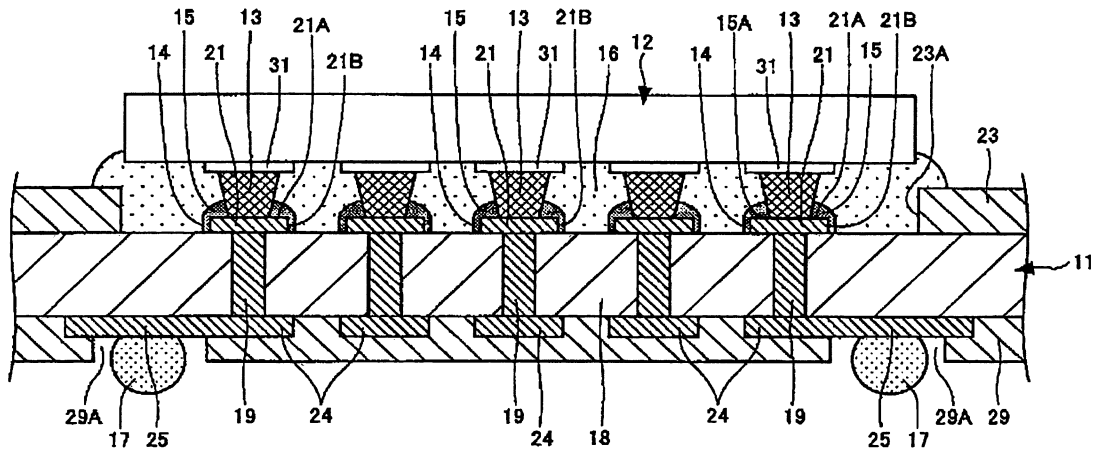


圖 15

10



七、指定代表圖：

(一)本案指定代表圖為：第 (8) 圖。

(二)本代表圖之元件符號簡單說明：

10	半導體裝置	11	佈線基板
12	半導體晶片	13	金屬凸塊
14	焊料	15	焊料堆積
16	底部填充樹脂	17	焊球
18	基板本體	18A	上面
18B	下面	19	貫通通道
21	連接墊	21A	連接面
21B	側面	23、29	阻焊劑
23A、29A	開口部	24	佈線
25	墊	27	貫通孔
31	電極墊		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無