



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2025-0085379  
(43) 공개일자 2025년06월12일

(51) 국제특허분류(Int. Cl.)  
G01S 7/4861 (2020.01)

(52) CPC특허분류  
G01S 7/4861 (2013.01)

(21) 출원번호 10-2023-0174591

(22) 출원일자 2023년12월05일

심사청구일자 없음

(71) 출원인  
고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

김용신

서울특별시 성북구 안암로 145, 고려대학교안암캠퍼스

박승수

서울특별시 강남구 일원로5길 78, 302호

(74) 대리인

김동용

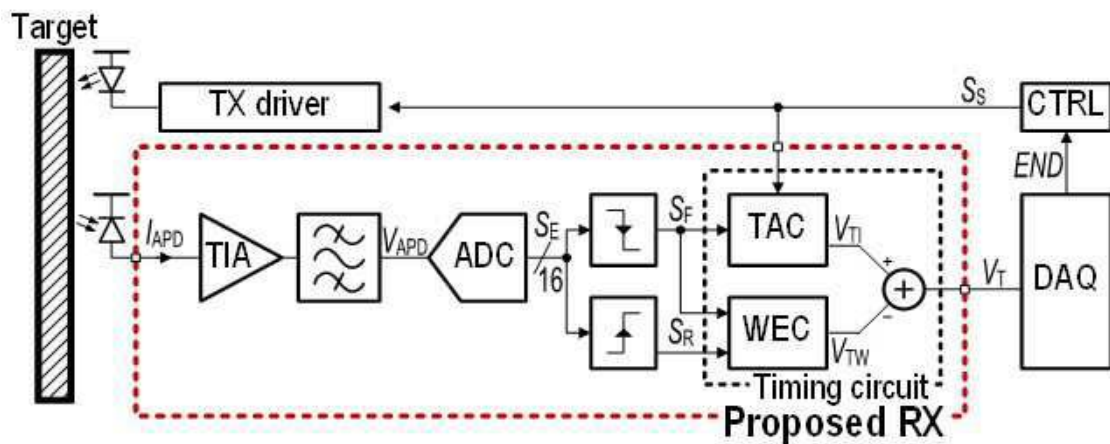
전체 청구항 수 : 총 1 항

(54) 발명의 명칭 LiDAR 수신기용 TAC를 이용한 walk-error 감쇄 회로

### (57) 요약

LiDAR 수신기용 TAC를 이용한 walk-error 감쇄 회로가 개시된다. 또한, walk error를 해결하기 위하여 TAC를 사용하는 광센서 혹은 LiDAR, 및 walk error를 해결하기 위하여 Time discriminator로 flash ADC를 사용하는 광센서 혹은 LiDAR를 제안한다.

### 대표도 - 도1



이 발명을 지원한 국가연구개발사업

|             |                                            |
|-------------|--------------------------------------------|
| 과제고유번호      | 1711186884                                 |
| 과제번호        | 2021R1A2C2014652                           |
| 부처명         | 과학기술정보통신부                                  |
| 과제관리(전문)기관명 | 한국연구재단                                     |
| 연구사업명       | 개인기초연구(과기정통부)                              |
| 연구과제명       | 모바일 및 차량용 초고속 3D센싱을 위한 초소형 단일 패키지 LiDAR 연구 |
| 기 여 율       | 1/2                                        |
| 과제수행기관명     | 고려대학교                                      |
| 연구기간        | 2023.03.01 ~ 2024.02.29                    |

이 발명을 지원한 국가연구개발사업

|             |                                     |
|-------------|-------------------------------------|
| 과제고유번호      | 1545027279                          |
| 과제번호        | 322029032HD080                      |
| 부처명         | 농림축산식품부                             |
| 과제관리(전문)기관명 | 농림식품기술기획평가원                         |
| 연구사업명       | 노지분야스마트농업기술단기고도화                    |
| 연구과제명       | 농작업 환경에 적용가능한 자율주행용 보급형 라이다 센서 기술개발 |
| 기 여 율       | 1/2                                 |
| 과제수행기관명     | 고려대학교 산학협력단                         |
| 연구기간        | 2023.01.01 ~ 2023.12.31             |

---

## 명세서

### 청구범위

#### 청구항 1

walk error를 해결하기 위하여 TAC를 사용하는 광센서 혹은 LiDAR, 또는 walk error를 해결하기 위하여 Time discriminator로 flash ADC를 사용하는 광센서 혹은 LiDAR.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 LiDAR 수신기용 광수신기의 walk error를 줄이기 위하여 TAC를 이용한 설계 방식에 관한 것이다.

#### 배경 기술

[0002] LiDAR는 자율주행, 군사, 스마트 디바이스 등의 분야에서 광범위하게 사용되고 있는 거리 측정 센서이다.

[0003] APD(Linear-mode APD)는 여러 photodetector 중 high responsivity에 의해 주로 선택된다.

[0004] APD는 AFE를 통하여 current를 voltage로 변환하기 때문에 noise나 background light 등에 취약한 문제가 있어, 이를 보완하기 위한 회로가 필요하다.

[0005] 또한 APD의 출력 신호에서 발생하는 walk-error는 정확한 거리 측정에 부정적인 영향을 미침. 이러한 정확성 문제는 자율 주행차량 및 산업용 로봇 등의 실시간 위치 결정에 심각한 영향을 줄 수 있다.

[0006] 본 발명은 광센서의 출력에서 발생하는 walk-error를 효과적으로 감소시키기 위한 새로운 회로 및 방법을 제시한다.

[0007] 제안하는 회로는 TAC를 이용하여 발생하는 시간에 따른 오차를 보정하여, 신뢰성 있는 거리 측정을 가능하게 한다.

[0008] 이를 통해 LiDAR 시스템의 성능을 향상시키고, 자율 주행차량 및 로봇 등 다양한 응용 분야에서 안정적이고 정확한 위치 결정을 가능하게 함으로써, 기존 기술의 한계를 극복하고 혁신적인 솔루션을 제시할 수 있다.

[0009] 이와 관련하여, 대한민국 특허출원 제2022-0236386호(2022.07.28. 출원)은 SPAD 거리측정 센서 기반의 2단계 트래킹을이용한 거리 측정 장치 및 방법으로써, LiDAR의 walk error를 줄이는 로직을 제안하고 있다.

[0010] 그러나, 위 특허는 (1) SPAD를 사용하여 범용적인 APD에서 사용할 수 없고, (2) 추가적인 회로의 파워 소모가 크고, 사이즈를 많이 차지하다는 한계점을 갖는다.

### 발명의 내용

#### 해결하려는 과제

[0011] 광센서 출력에서 발생하는 walk-error를 감소시키기 위한 TAC 기술을 이용한 회로 설계 및 방법을 제안한다.

[0012] 광센서가 생성하는 출력에서 발생하는 walk-error를 TAC (Time-to-Amplitude Conversion) 기술을 활용하여 최소화하는 것을 목표로 한다.

[0013] 이를 통해 LiDAR 시스템의 정확성을 향상시키고, 실제 환경에서의 거리 측정의 정확도를 높일 수 있다.

#### 과제의 해결 수단

[0014] 본 발명의 실시예들에 의하면, walk error를 해결하기 위하여 TAC를 사용하는 광센서 혹은 LiDAR 및 walk error를 해결하기 위하여 Time discriminator로 flash ADC를 사용하는 광센서 혹은 LiDAR가 개시된다.

### 발명의 효과

- [0015] 기존의 walk-error로 인한 거리 측정의 부정확성을 크게 개선하여, 실제 환경에서 더 정확한 거리 측정이 가능해진다.
- [0016] 자율 주행 및 로봇 응용 분야의 성능 향상: 정확한 거리 측정을 가능케 함으로써, 자율 주행차량 및 산업용 로봇과 같은 응용 분야에서의 위치 결정 및 환경 인식 성능이 크게 향상된다.
- [0017] 발명의 결과물은 광센서를 이용하는 다양한 분야에 적용 가능하며, 이를 통해 산업적으로 활용할 수 있는 새로운 기술적 솔루션을 제공할 수 있다.

### 도면의 간단한 설명

- [0018] 본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 상세한 설명이 제공된다.
- 도 1은 제안된 시스템을 간략화한 블록 다이어그램을 도시한다.
- 도 2는 walk error에 대한 설명 및 제안된 Flash ADC에서의 walk error 예시를 도시한다.
- 도 3은 제안된 시스템의 Timing circuit의 블록 다이어그램을 도시한다.
- 도 4는 제안된 시스템을 간략화한 블록 다이어그램을 도시한다.

### 발명을 실시하기 위한 구체적인 내용

- [0019] 본 명세서에 개시되어 있는 본 발명의 개념에 따른 실시예들에 대해서 특정한 구조적 또는 기능적 설명들은 단지 본 발명의 개념에 따른 실시예들을 설명하기 위한 목적으로 예시된 것으로서, 본 발명의 개념에 따른 실시예들은 다양한 형태로 실시될 수 있으며 본 명세서에 설명된 실시예들에 한정되지 않는다.
- [0020] 본 발명의 개념에 따른 실시예들은 다양한 변경들을 가할 수 있고 여러 가지 형태들을 가질 수 있으므로 실시예들을 도면에 예시하고 본 명세서에서 상세하게 설명하고자 한다. 그러나, 이는 본 발명의 개념에 따른 실시예들을 특정한 개시 형태들에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물, 또는 대체물을 포함한다.
- [0021] 제1 또는 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만, 예컨대 본 발명의 개념에 따른 권리 범위로부터 벗어나지 않은 채, 제1 구성 요소는 제2 구성 요소로 명명될 수 있고 유사하게 제2 구성 요소는 제1 구성 요소로도 명명될 수 있다.
- [0022] 어떤 구성 요소가 다른 구성 요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성 요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성 요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성 요소가 다른 구성 요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는 중간에 다른 구성 요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성 요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [0023] 본 명세서에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로서, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 본 명세서에 기재된 특징, 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0024] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0025] 이하, 본 명세서에 첨부된 도면들을 참조하여 본 발명의 실시예들을 상세히 설명한다. 그러나, 특허출원의 범위가 이러한 실시예들에 의해 제한되거나 한정되는 것은 아니다. 각 도면에 제시된 동일한 참조 부호는 동일한 부

재를 나타낸다.

1. 본 발명은 광수신기의 walk error를 줄이기 위하여 TAC를 이용한 설계 방식을 제안한다.

(1) 기존 walk error correction를 추가한 광수신기들은 회로의 크기가 크기때문에 파워 소모를 추가적으로 많이 소모하게 되는데, 제안된 TAC를 이용한 회로는 기존 회로에 비 해 추가적인 소모가 적어 이점을 가진다.

(2) TAC는 TDC에 비하여 linearity와 power consumption면에서 우월한 성능을 보인다.

발명 구현의 예

1. 도 1은 구현의 한 예로 설계된 시스템의 블록 다이어그램을 도시한다. 구현된 시스템은 TAC를 이용하여 walk error correction logic을 적용하였다.

2. 각 블록의 설명

(1) APD: 광수신기에 부착된 광센서

(2) TIA: 광수신기로부터 생성된 전류를 전압으로 변환하는 블록

(3) Bandpass filter : TIA의 출력에서 노이즈 및 DC level을 제거하는 필터 회로

(4) ADC: 기존 Time discriminator의 역할을 수행하는 블록. 변환된 전압을 digital로 변환하는 회로

(5) Edge detector: ADC에서 출력된 n bit의 신호를 받아 End 신호를 생성하고, 후에 walk error correction을 하기 위한 신호를 생성함.

(6) Timing circuit: Start 신호와 여러 개의 End 신호를 입력으로 받아, 그 사이의 시간값을 Analog 값으로 출력함. TAC와 walk error correction logic (WEC)을 포함함.

3. walk error correction의 세부 설명 (도 2, 3)

(1) walk error는 기본적으로 APD의 출력이 TIA에 의해 변환된 전압 VAPD가 time discriminator의 threshold voltage를 넘어서 생긴 pulse  $S_E$ 의 가운데 시간값과 실제 회로에 의해 판단된 stop 신호의 시간값의 차이를 의미한다. 이에 대한 설명은 도 3과 같다.

(2) 도 2(a)에서는 총 세가지 경우의 echo가 기존 시스템으로 입력되었을 때를 표현한다. 기존 시스템은 threshold voltage를 넘은 신호 Echo1과 Echo2만이 유효하고, 이 때의 walk error는 각각  $t_{WC1}$ ,  $t_{WC2}$ 이다.

(3) 도 2(b)는 제안된 flash ADC를 time discriminator로 사용하였을 경우, Echo가 도 2(a)와 같이 입력되었을 경우를 의미한다. n개의 threshold voltage를 사용하여 유효한 Echo의 폭을 넓히게 되어, 세 가지 경우의 echo를 모두 유효하게 받아들인다. 또한 이 경우 walk error 또한 각각  $t_{WP1}$ ,  $t_{WP2}$ ,  $t_{WP3}$ 로  $t_{WC1}$ ,  $t_{WC2}$ 보다 작게 나타나는 것을 알 수 있다. 이 때문에 기본적으로 제안된 시스템은 walk error가 기존 시스템에 비해 작게 생성된다.

(4) 도 4는 제안된 시스템의 walk error correction을 포함한 timing circuit을 나타낸다.

(5) 위에서 설명했듯이, walk error를 최소화하기 위해서는  $S_E$  신호의 가운데 시간값을 구해내야 한다. 이를 위하여, 제안된 TAC는  $S_E$ 의 falling edge까지의 시간값을 아날로그값으로 capacitor  $C_1$ 에 저장한 값  $V_{T1}$ 에서,  $S_E$ 의 pulse width의 절반에 해당하는 시간값을 아날로그값으로 capacitor  $C_2$ 에 저장한 값  $V_{TW}$ 를 빼서  $V_{TS}$ 를 계산한다. 이 때  $C_1$ 의 값이  $C_2$ 의 값의 1/2일 경우,  $S_E$ 의 pulse width의 절반에 해당하는 시간값을 구할 수 있다.

(6) 이에 대한 timing diagram은 도 4에서 나타나 있다. TAC는 시작 신호 SS부터 끝 신호 SF( $S_E$ 의 falling edge)까지의 시간값을 계산하여  $C_1$ 에 저장한다. WEC는 SR( $S_E$ 의 rising edge)에서부터 SF까지의 시간값을 계산하여  $C_2$ 에 저장한다. 이 때,  $C_2$ 의 전압값은 SR마다 reset되어, 가장 마지막 SR만이 유효하게 되어 가장 마지막 SR부터 SF까지의 시간만이 계산되어  $C_2$ 에 저장된다. 이 때문에, 최종 결과값  $V_{TS}$ 는 시작신호로부터 끝신호까지의 시간에서  $S_E$ 의 pulse width의 절반에 해당하는 시간이 빠진 값으로 나타나게 된다.

(7) 위의 과정을 통해, 제안된 시스템은 총 두 번의 walk error correction이 진행된다.

이상에서 설명된 장치는 하드웨어 구성 요소, 소프트웨어 구성 요소, 및/또는 하드웨어 구성 요소 및 소프트웨어 구성 요소의 집합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성 요소는, 예를 들어, 프로세서, 컨트롤러, ALU(Arithmetic Logic Unit), 디지털 신호 프로세서(Digital Signal Processor), 마이크

로컴퓨터, FPA(Field Programmable array), PLU(Programmable Logic Unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(Operation System, OS) 및 상기 운영 체제 상에서 수행되는 하나 이상의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술 분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(Processing Element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 컨트롤러를 포함할 수 있다. 또한, 병렬 프로세서(Parallel Processor)와 같은, 다른 처리 구성(Processing Configuration)도 가능하다.

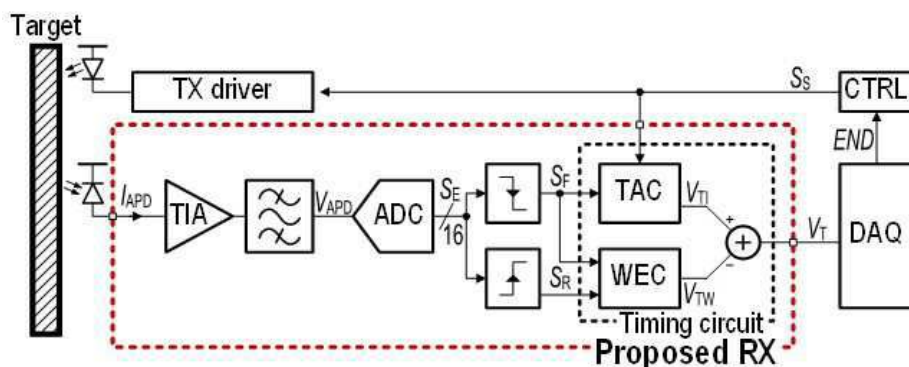
[0047] 소프트웨어는 컴퓨터 프로그램(Computer Program), 코드(Code), 명령(Instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(Collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성 요소(Component), 물리적 장치, 가상 장치(Virtual Equipment), 컴퓨터 저장 매체 또는 장치, 또는 전송되는 신호 파(Signal Wave)에 영구적으로, 또는 일시적으로 구체화(Embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 하나 이상의 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

[0048] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(Magnetic Media), CD-ROM, DVD와 같은 광기록 매체(Optical Media), 플롭티컬 디스크(Floptical Disk)와 같은 자기-광 매체(Magneto-optical Media), 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 상기된 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

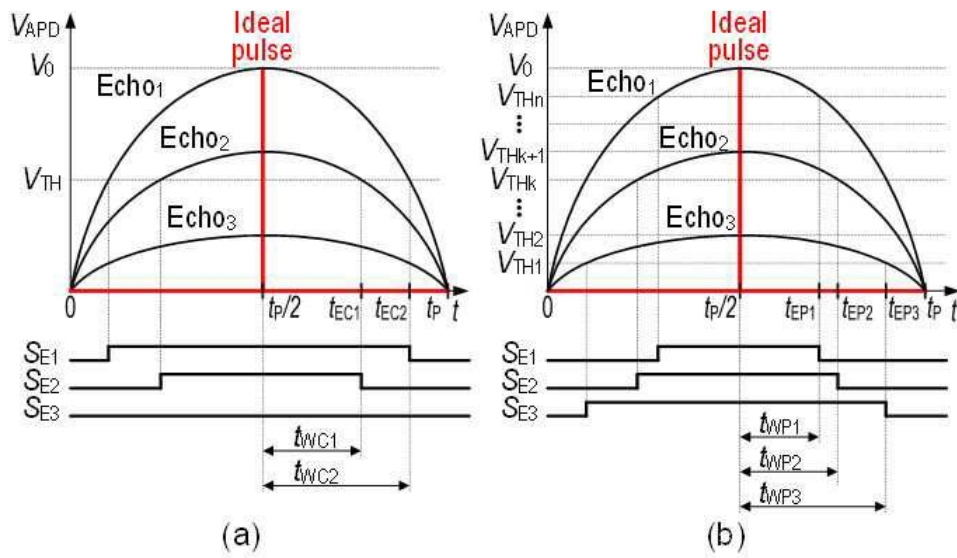
[0049] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성 요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성 요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

## 도면

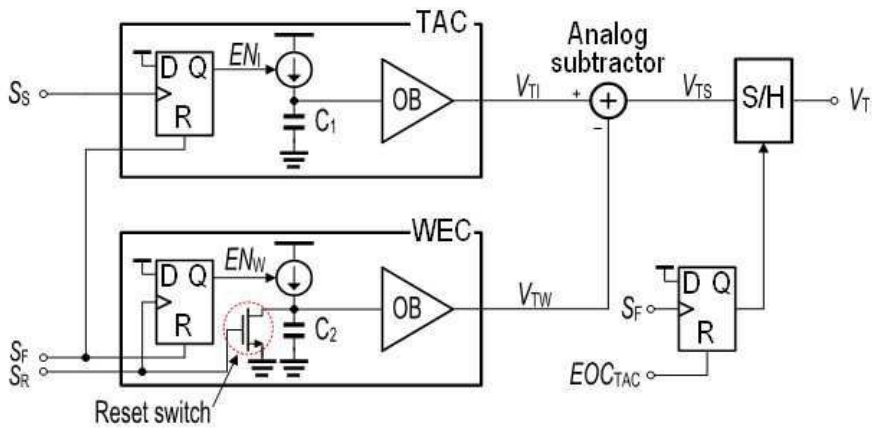
### 도면1



도면2



도면3



도면4

