

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-188632

(P2011-188632A)

(43) 公開日 平成23年9月22日(2011.9.22)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO2M 3/28 (2006.01)</b>	HO2M 3/28 N	5H730
<b>HO2M 3/155 (2006.01)</b>	HO2M 3/155 K	

審査請求 未請求 請求項の数 9 O L (全 15 頁)

(21) 出願番号 特願2010-51513 (P2010-51513)  
 (22) 出願日 平成22年3月9日 (2010.3.9)

(71) 出願人 000006231  
 株式会社村田製作所  
 京都府長岡京市東神足1丁目10番1号  
 (74) 代理人 110000970  
 特許業務法人 楓国際特許事務所  
 (72) 発明者 鶴野 良之  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 (72) 発明者 西田 映雄  
 京都府長岡京市東神足1丁目10番1号  
 株式会社村田製作所内  
 Fターム(参考) 5H730 AA15 AA18 BB14 BB22 BB42  
 CC04 DD04 EE08 EE13 EE59  
 FD01 FD11 FD41 FF02 FF09  
 FF11 FF18 FG05

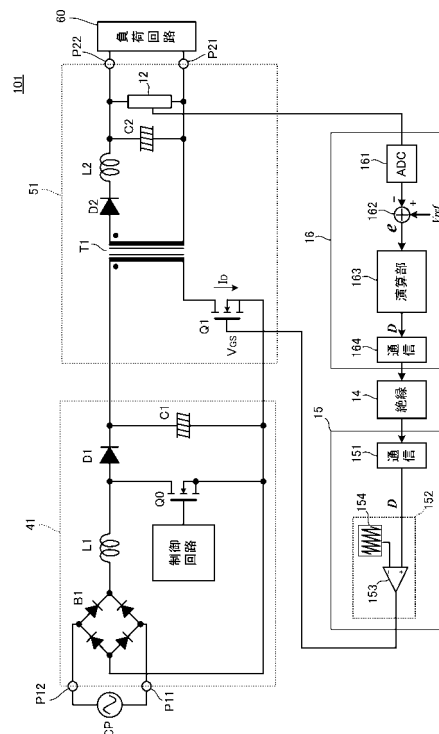
(54) 【発明の名称】 絶縁型スイッチング電源装置

(57) 【要約】

【課題】パルストランス、ドライブトランス、フォトカプラを用いることによる問題を回避し、低コスト且つ高機能なスイッチング電源装置を構成する。

【解決手段】スイッチング電源装置101は、PFCコンバータ41、DC-DCコンバータ51、それらを制御する1次側デジタル制御回路15、及び2次側デジタル制御回路16を備えている。2次側デジタル制御回路16は出力電圧検出回路12の検出電圧に応じて、DC-DCコンバータ51のスイッチング素子Q1のオン時間データを1次側デジタル制御回路15へ送信する。これに応じて、1次側デジタル制御回路15は、スイッチング素子Q1のオン時間を制御する。

【選択図】図2



## 【特許請求の範囲】

## 【請求項 1】

商用電源電圧が入力される電圧入力部と、  
 前記電圧入力部から入力される商用電源電圧を整流する整流回路と、  
 前記整流回路の次段に接続された、インダクタと、スイッチング素子と、整流素子とを含む少なくとも 1 つの昇圧コンバータ回路と、  
 前記昇圧コンバータ回路の後段に接続される平滑回路と、  
 前記商用電源から入力される入力電流が前記商用電源電圧に対して相似形となるように前記スイッチング素子をオン/オフ制御するスイッチング制御手段と、  
 を含む P F C コンバータと、  
 絶縁された少なくとも 1 次巻線及び 2 次巻線を有するトランスと、  
 前記平滑回路から前記 1 次巻線に印加される電圧をスイッチングするスイッチング回路と、  
 前記 2 次巻線に生じる交流電圧を整流平滑する 2 次側整流平滑回路と、  
 前記 2 次側整流平滑回路によって得られる電圧を出力する電圧出力部と、  
 前記 2 次側整流平滑回路の出力電圧を検出する 2 次側出力電圧検出手段と、  
 前記トランスの 1 次側に配置され、前記整流スイッチング回路又は前記スイッチング回路の少なくとも一方のオン/オフ動作を制御するスイッチング制御手段を有する 1 次側デジタル制御回路と、  
 前記トランスの 2 次側に配置され、前記 2 次側出力電圧検出手段によって検出された信号が入力され、前記スイッチング回路を制御するための帰還信号を生成する帰還制御手段を有する 2 次側デジタル制御回路と、  
 前記 1 次側デジタル制御回路と前記 2 次側デジタル制御回路との間で絶縁状態を保ってシリアル通信を行う信号絶縁伝達手段と、  
 を備えた絶縁型スイッチング電源装置。

10

20

## 【請求項 2】

前記昇圧コンバータ回路は  $n$  ( $n$  は 2 以上の整数) 個であり、各昇圧コンバータ回路が前記整流回路の後段に互いに並列に接続されていて、各昇圧コンバータ回路のスイッチング素子が、それぞれ  $360^\circ/n$  の位相差をもってスイッチングされる、請求項 1 に記載の絶縁型スイッチング電源装置。

30

## 【請求項 3】

商用電源電圧が入力される電圧入力部と、  
 スwitching素子と整流素子の直列回路からなる第 1 の整流回路が、インダクタを介して前記電圧入力部の第 1 の端子に接続され、  
 スwitching素子と整流素子の直列回路からなる第 2 の整流回路が前記電圧入力部の第 2 の端子に接続され、  
 前記第 1 及び第 2 の整流回路のスイッチング素子側端子同士、及び整流素子側端子同士が接続され、その後段に接続される平滑回路と、  
 前記商用電源から入力される入力電流が前記商用電源電圧に対して相似形となるように前記第 1 及び第 2 のスイッチング素子をオン/オフ制御するスイッチング制御手段と、  
 を含むブリッジレス P F C コンバータと、  
 絶縁された少なくとも 1 次巻線及び 2 次巻線を有するトランスと、  
 前記平滑回路から前記 1 次巻線に印加される電圧をスイッチングするスイッチング回路と、  
 前記 2 次巻線に生じる交流電圧を整流平滑する 2 次側整流平滑回路と、  
 前記 2 次側整流平滑回路によって得られる電圧を出力する電圧出力部と、  
 前記 2 次側整流平滑回路の出力電圧を検出する 2 次側出力電圧検出手段と、  
 前記トランスの 1 次側に配置され、前記整流スイッチング回路又は前記スイッチング回路の少なくとも一方のオン/オフ動作を制御するスイッチング制御手段を有する 1 次側デジタル制御回路と、

40

50

前記トランスの2次側に配置され、前記2次側出力電圧検出手段によって検出された信号が入力され、前記スイッチング回路を制御するための帰還信号を生成する帰還制御手段を有する2次側デジタル制御回路と、

前記1次側デジタル制御回路と前記2次側デジタル制御回路との間で絶縁状態を保ってシリアル通信を行う信号絶縁伝達手段と、

を備えた絶縁型スイッチング電源装置。

【請求項4】

前記スイッチング回路に流れるスイッチング回路電流を検出するスイッチング回路電流検出回路を備え、

前記スイッチング制御手段は、前記スイッチング回路電流検出回路により検出された電流と、前記2次側デジタル制御回路からの制御信号に基づいて前記スイッチング回路を制御する、請求項1乃至3の何れかに記載の絶縁型スイッチング電源装置。

10

【請求項5】

前記2次側デジタル制御回路は、前記電圧出力部に接続される負荷回路との間で通信を行う負荷回路通信手段と、前記スイッチング回路の制御に必要な演算処理を行う手段と、を少なくとも有する、請求項1乃至4の何れかに記載の絶縁型スイッチング電源装置。

【請求項6】

前記2次側デジタル制御回路は、前記入力電圧、前記PFCコンバータの出力電圧、前記インダクタ電流、又は前記スイッチング回路電流のうち少なくとも1つを前記負荷回路に送信する手段を有する、請求項5に記載の絶縁型スイッチング電源装置。

20

【請求項7】

前記2次側整流平滑回路は同期整流素子を含む同期整流回路であり、

前記2次側デジタル制御回路は、前記同期整流素子のオン/オフ動作を制御するスイッチング制御手段を有する、請求項1乃至6の何れかに記載の絶縁型スイッチング電源装置。

【請求項8】

前記信号絶縁伝達手段は、二値信号の立ち上がり立ち下がり別のパルス信号に変換する手段と、このパルス信号を磁気的結合で伝達する手段と、前記パルス信号を二値信号に再変換する手段とで構成される、デジタルアイソレータである、請求項1乃至7の何れかに記載の絶縁型スイッチング電源装置。

30

【請求項9】

前記1次側デジタル制御回路及び前記2次側デジタル制御回路は、DSP(Digital Signal Processor)で構成されている、請求項1乃至8の何れかに記載の絶縁型スイッチング電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、1次-2次間の絶縁が必要なスイッチング電源装置において、制御回路にDSP等のデジタル制御回路を用いた絶縁型スイッチング電源装置に関するものである。

【背景技術】

40

【0002】

商用電源を入力とするスイッチング電源装置では、安全上の理由から、トランスの1次-2次間の絶縁が義務付けられている。2次側の出力電圧や出力電流を制御する場合、それらを検出して1次側にフィードバックし、1次側のスイッチング回路を制御することになるが、このフィードバック回路にも1次-2次間の絶縁が求められる。(特許文献1参照)

また、近年1次側のスイッチを制御する制御回路にマイクロプロセッサやDSPといったデジタル制御回路を用いた「デジタル制御電源」が注目されている。通常、1次側のスイッチ回路を制御するためのデジタル制御回路は、1次側に配置するのが一般的であるが、入力電圧が高い場合は、高耐圧の半導体デバイスで製造されたデジタル制御回

50

路を使うか、トランスに別巻線を設けてデジタル制御回路用の駆動電圧を生成する必要がある。また、デジタル制御回路のメリットである通信機能を利用するためには、2次側（負荷側）に配置したいという要望がある。すなわち、負荷回路や外部機器との間で通信して、各種情報の送受信を行う際、デジタル制御回路が2次側に配置されている方が好都合である。

【0003】

ここで特許文献1に示されている絶縁型DC-DCコンバータの基本的な構成を図1に示す。

【0004】

図1において、トランスT1は1次巻線N1および2次巻線N21, N22を備えていて、1次巻線N1には、ブリッジ接続した4つのスイッチング素子QA, QB, QC, QDからなるスイッチング回路SWおよびインダクタL1が接続されている。入力電源1とスイッチング回路の間にはコモンモードチョークコイルCHとバイパスコンデンサC1~C6からなるフィルタ回路およびカレントトランスCTが設けられている。カレントトランスCTの2次側には抵抗R3および整流ダイオードD3が接続されていて、1次側に流れる電流が電圧信号として取り出される。

10

【0005】

スイッチング回路SWの4つのスイッチング素子QA~QDには駆動回路11が接続されている。

トランスT1の2次巻線N21, N22には整流ダイオードD1, D2、インダクタL2およびキャパシタC7からなる整流平滑回路が設けられている。この整流平滑回路から出力端子T21, T22に出力電圧が出力される。この出力端子T21-T22間には負荷回路2が接続される。また、出力端子T21-T22の間には抵抗R1, R2からなる出力電圧検出回路が設けられている。

20

【0006】

デジタル制御回路10はDSP (Digital Signal Processor) で構成され、2次側に設けられている。このデジタル制御回路10はスイッチング回路SWに対する制御パルス信号をパルストランスT2に出力する。これにより、駆動回路11はパルストランスT2を介して上記制御パルス信号を入力し、スイッチング回路SWの各スイッチング素子QA~QDを駆動する。

30

【0007】

駆動回路11はパルストランスT2の立ち上がりタイミングと立ち下がりタイミングを基に、それを位相制御してスイッチング素子9A, 9Dの組と9B, 9Cの組を交互にオン/オフする。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】国際公開第2009/011374号パンフレット

【発明の概要】

【発明が解決しようとする課題】

40

【0009】

図1に示されているように、デジタル制御回路を2次側に配置して、1次側のスイッチング回路を制御しようとする場合、パルストランスT2を用いることで、トランスの小型化が可能である。しかし、一般にパルストランスはインダクタンス値が小さいため、パルス波形のエッジ部分の信号しか伝送できない。そのため、タイミング信号のみを伝送することになり、タイミング信号を受けて実際にスイッチ回路を駆動する信号を生成する駆動回路を1次側に設ける必要がある。この駆動回路を省こうとすると、パルス状の駆動信号そのものを2次側から1次側に伝送する必要が生じ、インダクタンス値の大きなトランス（ドライブトランス）が必要となって小型化ができない。また、フォトカプラ等の絶縁素子を用いると、応答性の悪化や経時劣化の問題がある。

50

## 【 0 0 1 0 】

また、D S P等のデジタル制御回路で制御されるスイッチング電源装置においては、商用電源を入力とした電力容量の大きい電源装置の場合、高調波電流規制をクリアするためにP F C（力率改善）コンバータの搭載が事実上必須となる。P F Cコンバータを備えたD C - D Cコンバータを構成する場合、1つのデジタル制御回路でP F Cコンバータの制御とD C - D Cコンバータの制御を行おうとすると、そのデジタル制御回路に高い高速処理性能が要求される、という別の問題もある。

## 【 0 0 1 1 】

そこで、この発明の目的は、デジタル制御回路を採用する利点を維持しながら、部品点数が少なく低コスト且つ高機能な絶縁型スイッチング電源装置を提供することにある。

10

## 【課題を解決するための手段】

## 【 0 0 1 2 】

本発明の絶縁型スイッチング電源装置は、  
商用電源電圧が入力される電圧入力部と、  
前記電圧入力部から入力される商用電源電圧を整流する整流回路と、  
前記整流回路の次段に接続された、インダクタと、スイッチング素子と、整流素子とを含む少なくとも1つの昇圧コンバータ回路と、  
前記昇圧コンバータ回路の後段に接続される平滑回路と、  
前記商用電源から入力される入力電流が前記商用電源電圧に対して相似形となるように前記スイッチング素子をオン/オフ制御するスイッチング制御手段と、  
を含むP F Cコンバータと、  
絶縁された少なくとも1次巻線及び2次巻線を有するトランスと、  
前記平滑回路から前記1次巻線に印加される電圧をスイッチングするスイッチング回路と、

20

前記2次巻線に生じる交流電圧を整流平滑する2次側整流平滑回路と、  
前記2次側整流平滑回路によって得られる電圧を出力する電圧出力部と、  
前記2次側整流平滑回路の出力電圧を検出する2次側出力電圧検出手段と、  
前記トランスの1次側に配置され、前記整流スイッチング回路又は前記スイッチング回路の少なくとも一方のオン/オフ動作を制御するスイッチング制御手段を有する1次側デジタル制御回路と、  
前記トランスの2次側に配置され、前記2次側出力電圧検出手段によって検出された信号が入力され、前記スイッチング回路を制御するための帰還信号を生成する帰還制御手段を有する2次側デジタル制御回路と、  
前記1次側デジタル制御回路と前記2次側デジタル制御回路との間で絶縁状態を保ってシリアル通信を行う信号絶縁伝達手段と、  
を備える。

30

## 【 0 0 1 3 】

また、本発明のスイッチング電源装置は、  
商用電源電圧が入力される電圧入力部と、  
スイッチング素子と整流素子の直列回路からなる第1の整流回路が、インダクタを介して前記電圧入力部の第1の端子に接続され、  
スイッチング素子と整流素子の直列回路からなる第2の整流回路が前記電圧入力部の第2の端子に接続され、  
前記第1及び第2の整流回路のスイッチング素子側端子同士、及び整流素子側端子同士が接続され、その後段に接続される平滑回路と、  
前記商用電源から入力される入力電流が前記商用電源電圧に対して相似形となるように前記第1及び第2のスイッチング素子をオン/オフ制御するスイッチング制御手段と、  
を含むブリッジレスP F Cコンバータと、  
絶縁された少なくとも1次巻線及び2次巻線を有するトランスと、  
前記平滑回路から前記1次巻線に印加される電圧をスイッチングするスイッチング回路

40

50

と、

前記 2 次巻線に生じる交流電圧を整流平滑する 2 次側整流平滑回路と、  
 前記 2 次側整流平滑回路によって得られる電圧を出力する電圧出力部と、  
 前記 2 次側整流平滑回路の出力電圧を検出する 2 次側出力電圧検出手段と、  
 前記トランスの 1 次側に配置され、前記整流スイッチング回路又は前記スイッチング回路の少なくとも一方のオン/オフ動作を制御するスイッチング制御手段を有する 1 次側デジタル制御回路と、

前記トランスの 2 次側に配置され、前記 2 次側出力電圧検出手段によって検出された信号が入力され、前記スイッチング回路を制御するための帰還信号を生成する帰還制御手段を有する 2 次側デジタル制御回路と、

前記 1 次側デジタル制御回路と前記 2 次側デジタル制御回路との間で絶縁状態を保ってシリアル通信を行う信号絶縁伝達手段と、

を備える。

【発明の効果】

【0014】

本発明は、1 次側と 2 次側の両方にデジタル制御回路を配置し、2 つのデジタル制御回路間のシリアル通信のみを絶縁を介して伝送するように構成することで、1 次 - 2 次間の絶縁を介した信号伝送をデジタル信号のみにし、複雑な制御であってもシンプルな回路構成で実現できる。

【0015】

また、1 次 - 2 次間の絶縁を要するフィードバック経路をまとめることができる。すなわち、2 つのデジタル制御回路間でシリアルバス通信を行えるので、制御対象が複数であっても、基本的に 1 つの信号路で通信できる。

【0016】

例えば、1 次側デジタル制御回路は 2 次側デジタル制御回路からの出力と基準信号との誤差信号を受けて、1 次側のスイッチ回路を制御するための演算・信号生成を行い、2 次側デジタル制御回路は出力の検出、誤差信号の出力、負荷との通信等を行う、というように処理分担が可能となり、低機能・低コストの DSP が使用可能となる。

【0017】

1 次 - 2 次間の絶縁を介した信号伝送はデジタル信号であるため、信号伝送の線形性が要求されない。すなわち、パルストランスやデジタルアイソレータなどを使うことができる。

【図面の簡単な説明】

【0018】

【図 1】特許文献 1 に示されている絶縁型 DC - DC コンバータの基本的な構成を示す図である。

【図 2】第 1 の実施形態に係るスイッチング電源装置 101 の回路図である。

【図 3】スイッチング電源装置 101 のスイッチング素子 Q1 に流れる電流  $I_D$  とスイッチング素子 Q1 のゲート制御信号  $V_{GS}$  の波形図である。

【図 4】信号絶縁伝達手段 14 の回路図である。

【図 5】第 2 の実施形態に係るスイッチング電源装置 102 の回路図である。

【図 6】スイッチング電源装置 102 のスイッチング素子 Q1 に流れる電流  $I_D$  とスイッチング素子 Q1 のゲート制御信号  $V_{GS}$  の波形図である。

【図 7】第 3 の実施形態に係るスイッチング電源装置 103 の回路図である。

【図 8】第 4 の実施形態に係るスイッチング電源装置 104 の回路図である。

【図 9】第 5 の実施形態に係るスイッチング電源装置 105 の一部の回路図である。

【発明を実施するための形態】

【0019】

《第 1 の実施形態》

図 2 は第 1 の実施形態に係る絶縁型スイッチング電源装置（以下、単に「スイッチング

10

20

30

40

50

電源装置」という。) 101の回路図である。スイッチング電源装置101はPFCコンバータ41、DC-DCコンバータ51、それらを制御する1次側デジタル制御回路15、及び2次側デジタル制御回路16を備えている。

【0020】

スイッチング電源装置101の電圧入力部P11, P12には商用電源CPが接続される。また、スイッチング電源装置101の電圧出力部P21, P22には負荷60が接続される。

【0021】

ダイオードブリッジB1にて入力電圧を全波整流し、インダクタL1、スイッチング素子Q0、ダイオードD1は昇圧コンバータ回路を構成している。コンデンサC1は、整流平滑回路の出力を平滑する平滑回路を構成している。この昇圧コンバータ回路と平滑回路とによってPFCコンバータ41が構成されている。スイッチング素子Q0は、インダクタL1に流れる電流の尖頭値或いは平均値が正弦波状になるように制御され、その結果、高調波電流を抑制し、力率を改善する効果を奏する。

10

【0022】

トランスT1の1次巻線に、スイッチング回路を構成するスイッチング素子Q1が直列に接続されている。このスイッチング素子Q1は、トランスT1の1次巻線に印加される電圧をスイッチングする。トランスT1の2次巻線と電圧出力部P21, P22との間には、ダイオードD2、インダクタL2、及びコンデンサC2による2次側整流平滑回路が構成されている。2次側整流平滑回路は、トランスT1の2次巻線に生じる交流電圧を整流平滑する。電圧出力部P21, P22に接続されている2次側出力電圧検出回路12は電圧出力部P21, P22への出力電圧を検出する。

20

【0023】

スイッチング素子Q1、トランスT1、ダイオードD2、インダクタL2、コンデンサC2によってフォワード型のDC-DCコンバータ51が構成されている。

【0024】

1次側デジタル制御回路15は、トランスT1の1次側に配置され、前記スイッチング回路のオン/オフ動作を制御するスイッチング制御手段を有する。

【0025】

2次側デジタル制御回路16は、トランスT1の2次側に配置され、2次側出力電圧検出回路12により検出された電圧信号を入力し、その電圧が既定値を保つように、1次側デジタル制御回路15へ、スイッチング素子Q1のオン時間Dに関する情報(帰還信号)を伝送する。この手段が本発明に係る「帰還制御手段」に相当する。これに基づいて、1次側デジタル制御回路15はスイッチング素子Q1のオン時間Dを定める。

30

1次側デジタル制御回路15と2次側デジタル制御回路16とは、信号絶縁伝達手段14を介してシリアル通信される。

【0026】

図3は、図2に示したスイッチング電源装置101のスイッチング素子Q1に流れる電流 $I_D$ とスイッチング素子Q1のゲート制御信号 $V_{GS}$ の波形図である。ゲート制御信号 $V_{GS}$ がハイレベルであるときがスイッチング素子Q1のオン時間である。スイッチング電源装置101の2次側デジタル制御回路16からデジタル制御回路15へオン時間Dに関する情報、すなわちデジタル制御回路15がスイッチング素子Q1のオン時間をDにするためのデジタル値、が送信される。

40

【0027】

2次側デジタル制御回路16は、ADコンバータ161、加算器162、演算部163、通信回路164を備えている。但し、これらはアナログ回路やワイヤードロジック回路で構成されている訳ではなく、DSP (Digital Signal Processor)で構成されている。

【0028】

ADコンバータ161は、2次側出力電圧検出回路12により検出された電圧信号をデ

50

ィジタル値に変換する。加算器 162 は基準電圧の値  $V_{ref}$  との誤差  $e$  を算出する。演算部 163 は、誤差  $e$  を基に、誤差  $e$  が減少するに要するオン時間データ  $D$  を求め、所定の位相補償を行う。位相補償の量は帰還動作が安定で且つ応答性を高く保つように定める。通信回路 164 は、信号絶縁伝達手段 14 を介して絶縁状態でデータ  $D$  を 1 次側デジタル制御回路 15 ヘシリアルに送る。

【0029】

1 次側デジタル制御回路 15 は、カウンタ 154 及びコンパレータ 153 による PWM 生成モジュール 152 と、通信回路 151 と、を備えている。但し、これらはアナログ回路やワイヤードロジック回路で構成されている訳ではなく、DSP (Digital Signal Processor) で構成されている。

10

【0030】

通信回路 151 は、前記データ  $D$  を受ける。コンパレータ 153 はデータ  $D$  とカウンタ 154 の値とを大小比較し、データ  $D$  の値がカウンタ 154 の値より低い間はハイレベルの信号を出力する。カウンタ 154 の値は鋸歯状波状に変化する。

【0031】

したがって、PWM 生成モジュール 152 は、データ  $D$  の値が PWM 変調して、それをゲート制御信号  $V_{GS}$  として出力することになる。

【0032】

ここで、信号絶縁伝達手段 14 の構成を図 4 に示す。この例では、信号絶縁伝達手段 14 は、マイクロコイルが絶縁体層を挟んで対向するように作られたトランス 142 と、ドライバ回路 141 とレシーバ回路 143 とで構成されるデジタルアイソレータである。これらの回路は半導体プロセスによってチップ上に構成される。ドライバ回路 141 は、入力される二値信号の立ち上がりエッジと立ち下がりエッジとで数の異なったパルス信号に変換する。レシーバ回路 143 は、パルス数に応じて立ち上がりエッジと立ち下りをエッジ復元して、二値信号を出力する。

20

【0033】

このようなデジタルアイソレータは、フォトカプラやパルストランスに比べて実装基板上の占有面積が非常に小さく、消費電力も非常に少なく済み、高速データ伝送も可能である。そのため、小型・低コスト・応答性の高い絶縁型スイッチング電源装置が構成できる。

30

【0034】

《第 2 の実施形態》

図 5 は第 2 の実施形態に係るスイッチング電源装置 102 の回路図である。スイッチング電源装置 102 は PFC コンバータ 42、DC-DC コンバータ 52、それらを制御する 1 次側デジタル制御回路 15、及び 2 次側デジタル制御回路 16 を備えている。

【0035】

スイッチング電源装置 102 の電圧入力部 P11, P12 には商用電源 CP が接続される、スイッチング電源装置 102 の電圧出力部 P21, P22 には負荷 60 が接続される。

【0036】

ダイオードブリッジ B1、インダクタ L1、スイッチング素子 Q0、ダイオード D1 は整流スイッチング回路を構成している。コンデンサ C1 は、整流平滑回路の出力を平滑する平滑回路を構成している。この整流スイッチング回路と平滑回路とによって PFC コンバータ 42 が構成されている。

40

【0037】

トランス T1 の 1 次巻線に、スイッチング回路を構成するスイッチング素子 Q1 及びスイッチング回路電流検出用の抵抗 R1 が直列に接続されている。トランス T1 の 2 次巻線と電圧出力部 P21, P22 との間には、ダイオード D2、インダクタ L2、及びコンデンサ C2 による 2 次側整流平滑回路が構成されている。

【0038】

50



スイッチング素子 Q 1、トランス T 1、ダイオード D 2、インダクタ L 2、コンデンサ C 2 によってフォワード型の DC - DC コンバータ 5 2 が構成されている。

【 0 0 3 9 】

1 次側デジタル制御回路 1 5 は、トランス T 1 の 1 次側に配置され、前記スイッチング回路のオン / オフ動作を制御するスイッチング制御手段を有する。

【 0 0 4 0 】

2 次側デジタル制御回路 1 6 は、トランス T 1 の 2 次側に配置され、2 次側出力電圧検出回路 1 2 により検出された電圧信号を入力し、その電圧が既定値を保つように、1 次側デジタル制御回路 1 5 へ、スイッチング素子 Q 1 のピーク電流  $I_p$  に関する情報を伝送する。これに基づいて、1 次側デジタル制御回路 1 5 はスイッチング素子 Q 1 のオン時間を D に定める。

10

1 次側デジタル制御回路 1 5 と 2 次側デジタル制御回路 1 6 とは、信号絶縁伝達手段 1 4 を介して通信される。

【 0 0 4 1 】

図 6 は、図 5 に示したスイッチング電源装置 1 0 2 のスイッチング素子 Q 1 に流れる電流  $I_D$  とスイッチング素子 Q 1 のゲート制御信号  $V_{GS}$  の波形図である。ゲート制御信号  $V_{GS}$  がハイレベルであるときがスイッチング素子 Q 1 のオン時間である。スイッチング電源装置 1 0 2 の 2 次側デジタル制御回路 1 6 からデジタル制御回路 1 5 へピーク電流  $I_p$  に関する情報、すなわちデジタル制御回路 1 5 がスイッチング素子 Q 1 のピーク電流を  $I_p$  にするためのデジタル値、が送信される。

20

【 0 0 4 2 】

2 次側デジタル制御回路 1 6 は、AD コンバータ 1 6 1、加算器 1 6 2、演算部 1 6 3、通信回路 1 6 4 を備えている。図 2 に示した 2 次側デジタル制御回路 1 6 と異なり、演算部 1 6 3 は誤差  $e$  を基に、誤差  $e$  が減少するに要するピーク電流  $I_p$  を求め、所定の位相補償を行う。位相補償の量は帰還動作が安定で且つ応答性を高く保つように定める。

【 0 0 4 3 】

1 次側デジタル制御回路 1 5 は、通信回路 1 5 1、DA コンバータ 1 5 5、コンパレータ 1 5 6、クロック発生器 1 5 7、及びフリップフロップ 1 5 8 を備えている。

【 0 0 4 4 】

通信回路 1 5 1 は、前記データ  $I_p$  を受ける。DA コンバータ 1 5 5 はそれをアナログ電圧信号に変換する。コンパレータ 1 5 6 は、電流検出抵抗 R 1 により検出されたドレイン電流  $I_D$  の検出値とピーク電流データ  $I_p$  に相当する電圧との大小比較を行う。ドレイン電流  $I_D$  の検出値がピーク電流データ  $I_p$  に相当する電圧値を超えたとき、フリップフロップ 1 5 8 がリセットされる。また、フリップフロップ 1 5 8 はクロック発生器 1 5 7 からのクロック信号でセットされる。

30

【 0 0 4 5 】

したがって、スイッチング素子 Q 1 のドレイン電流  $I_D$  のピーク電流が  $I_p$  に達した時にスイッチング素子 Q 1 がターンオフして、Q 1 のオン時間が制御されることになる。

【 0 0 4 6 】

40

《 第 3 の実施形態 》

図 7 は第 3 の実施形態に係るスイッチング電源装置 1 0 3 の回路図である。スイッチング電源装置 1 0 3 は PFC コンバータ 4 3、DC - DC コンバータ 5 3、それらを制御する 1 次側デジタル制御回路 1 5、及び 2 次側デジタル制御回路 1 6 を備えている。

【 0 0 4 7 】

スイッチング電源装置 1 0 3 の電圧入力部 P 1 1、P 1 2 には商用電源 CP が接続される、スイッチング電源装置 1 0 3 の電圧出力部 P 2 1、P 2 2 には負荷 6 0 が接続される。

【 0 0 4 8 】

スイッチング素子 Q 0 には、インダクタ電流検出用の抵抗 R 0 が接続されている。ダイ

50

オードブリッジ B 1、インダクタ L 1、スイッチング素子 Q 0、ダイオード D 1、及びコンデンサ C 1 によって P F C コンバータ 4 3 が構成されている。

【 0 0 4 9 】

トランス T 1 の 1 次巻線に、スイッチング回路を構成するスイッチング素子 Q 1 が直列に接続されている。トランス T 1 の 2 次巻線と電圧出力部 P 2 1 , P 2 2 との間には、ダイオード D 2、インダクタ L 2、及びコンデンサ C 2 による 2 次側整流平滑回路が構成されている。

【 0 0 5 0 】

スイッチング素子 Q 1、トランス T 1、ダイオード D 2、コンデンサ C 2 によってフライバック型の D C - D C コンバータ 5 3 が構成されている。

10

【 0 0 5 1 】

2 次側デジタル制御回路 1 6 には、2 次側出力電圧検出回路 1 2 により検出された電圧信号が入力される。デジタル制御回路 1 6 は、2 次側出力電圧検出回路 1 2 により検出された電圧信号の電圧が既定値を保つように、1 次側デジタル制御回路 1 5 へ、スイッチング素子 Q 1 のオン時間に関する情報を伝送する。これに基づいて、デジタル制御回路 1 5 はスイッチング素子 Q 1 のオン時間を定める。

【 0 0 5 2 】

また、2 次側デジタル制御回路 1 6 は、1 次側デジタル制御回路 1 5 から入力電圧（平均値）、P F C コンバータの出力電圧、インダクタ L 1 に流れる電流、又はスイッチング素子 Q 0 に流れる電流のうち少なくとも 1 つを負荷回路 6 0 へ送信する手段を有する。

20

【 0 0 5 3 】

1 次側デジタル制御回路 1 5 には、ダイオードブリッジ B 1 の後段で入力電圧（瞬時電圧）を検出する入力電圧検出回路 1 1 の信号が入力される。また、デジタル制御回路 1 5 には、スイッチング素子 Q 0 のオン時に流れるドレイン電流の検出信号が入力される。1 次側デジタル制御回路 1 5 は、電流 0 の期間が無い電流連続モードであれば、電流の最大値と最小値の中間値を平均電流として求める。電流 0 の期間が生じる場合には、近似的な補正を行うことによってインダクタ電流の平均値を求める。

【 0 0 5 4 】

そして、インダクタ電流の平均値波形がダイオードブリッジ B 1 の出力電圧と相似形となるように、スイッチング素子 Q 0 のオン時間を制御する。

30

【 0 0 5 5 】

また、1 次側デジタル制御回路 1 5 は、2 次側デジタル制御回路 1 6 からのデータに基づいて、D C - D C コンバータ 5 3 のスイッチング素子 Q 1 の制御を行う。

さらに、1 次側デジタル制御回路 1 5 は、入力電圧検出回路 1 1 の信号が入力して、入力電圧の平均値を求めて、その情報を 2 次側デジタル制御回路 1 6 へ送る。1 次側デジタル制御回路 1 5 は、必要に応じて P F C コンバータ 4 3 の出力電圧を検出して、その情報を 2 次側デジタル制御回路 1 6 へ送る。また、必要に応じて、インダクタ L 1 に流れる電流を直接検出して、または演算により検出して、その情報を 2 次側デジタル制御回路 1 6 へ送る。

40

【 0 0 5 6 】

このように 1 次側デジタル制御回路 1 5 は P F C コンバータ 4 3 のスイッチング制御と D C - D C コンバータ 5 3 のスイッチング制御の両方を行うことによって、絶縁型 D C - D C コンバータ 5 3 のスイッチング制御のための回路を個別に設ける必要がなくなり、全体の回路構成が簡素化できる。また、1 次側デジタル制御回路 1 5 は P F C コンバータ 4 3 と絶縁型 D C - D C コンバータ 5 3 の両方の状態を把握しているので、P F C コンバータ 4 3 の動作と絶縁型 D C - D C コンバータ 5 3 の動作とを容易に連係させることができ、機能性の高いスイッチング電源装置が構成できる。

【 0 0 5 7 】

《 第 4 の実施形態 》

50

図 8 は第 4 の実施形態に係るスイッチング電源装置 104 の回路図である。スイッチング電源装置 104 は PFC コンバータ 44、DC-DC コンバータ 54、それらを制御する 1 次側デジタル制御回路 15、及び 2 次側デジタル制御回路 16 を備えている。

【0058】

スイッチング電源装置 104 の電圧入力部 P11、P12 には商用電源 CP が接続される、スイッチング電源装置 104 の電圧出力部 P21、P22 には負荷 60 が接続される。

【0059】

スイッチング素子 Q11、Q12 にはカレントトランス T11、T12 がそれぞれ接続されている。ダイオードブリッジ B1、インダクタ L11、L12、スイッチング素子 Q11、Q12、ダイオード D11、D12、及びコンデンサ C1 によって 2 フェーズ型のインターリーブ方式 PFC コンバータ 44 が構成されている。

10

【0060】

トランス T1 の 1 次巻線に、スイッチング回路を構成するスイッチング素子 Q21、Q22 及びダイオード D21、D22 が接続されている。トランス T1 の 2 次巻線と電圧出力部 P21、P22 との間には、同期整流素子 Q23、Q24、Q25、Q26、インダクタ L2、及びコンデンサ C2 による 2 次側整流平滑回路が構成されている。

【0061】

スイッチング素子 Q1、トランス T1、同期整流素子 Q23、Q24、Q25、Q26、インダクタ L2、及びコンデンサ C2 によってフォワード型の DC-DC コンバータ 54 が構成されている。

20

【0062】

2 次側デジタル制御回路 16 には、2 次側出力電圧検出回路 12 により検出された電圧信号が入力される。また、デジタル制御回路 16 は、1 次側デジタル制御回路 15 と絶縁状態で通信する手段以外に、他のスイッチング電源装置等の外部装置と通信する手段を備えている。

【0063】

2 次側デジタル制御回路 16 は、1 次側デジタル制御回路 15 からのデータに応じて同期整流のタイミングを検出し、DC-DC コンバータ 54 の 2 次側の同期整流素子 Q23、Q24、Q25、Q26 を制御する。

30

【0064】

デジタル制御回路 16 は、2 次側出力電圧検出回路 12 により検出された電圧信号の電圧が既定値を保つように、また、外部装置との関係で定まる条件を満足するように、PFC コンバータ 44 及び DC-DC コンバータ 54 を制御するためのデータを 1 次側デジタル制御回路 15 へ伝送する。

【0065】

1 次側デジタル制御回路 15 には、入力電圧検出回路 11 の信号、PFC コンバータ 44 の出力電圧検出回路 13 の信号が入力される。また、デジタル制御回路 15 には、カレントトランス T11、T12 からの検出信号が入力される。これらの入力信号に応じてデジタル制御回路 15 はスイッチング素子 Q11、Q12 を制御し、PFC コンバータ 44 を 2 フェーズ型 PFC コンバータとして動作させる。

40

【0066】

また、デジタル制御回路 15 には、DC-DC コンバータ 54 のスイッチング素子 Q21 に流れる電流を検出するカレントトランス T21 からの信号が入力される。デジタル制御回路 15 は DC-DC コンバータ 54 のスイッチング素子 Q21、Q22 を制御して DC-DC コンバータ 54 の 1 次側を制御する。なお、ハイサイドドライバ 18 はハイサイド側のスイッチング素子 Q22 に対するゲート電圧を生成する。

【0067】

1 次側デジタル制御回路 15 は、スイッチング素子 Q21、Q22 のオン/オフタイミングを 2 次側デジタル制御回路 16 へ与える。また、入力電圧検出回路 11 の信号に

50

基づいて、商用電源CPが停電（瞬時停電）になったことを検出すれば、停電になったことを表す情報（停電情報）を2次側デジタル制御回路16へ送る。

【0068】

2次側デジタル制御回路16は、停電情報を受けて、同期整流素子Q23に代えてQ25, Q26を利用する。すなわちトランスT1の2次側のタップを切り替える。このことより、負荷への供給電圧の低下を抑制する。なお、同期整流素子Q26に対して逆向きの同期整流素子Q25を直列接続することによって、同期整流素子Q23のオン時に同期整流素子Q26のボディダイオードを通して還流電流が流れるのを防止している。

【0069】

デジタル制御回路15と16との通信は、信号絶縁伝達手段14a, 14b, 14cを介して行われる。これらは、例えば14aはクロック信号用、14bは1次側から2次側への信号伝達用、14cは2次側から1次側への信号伝達用である。

10

【0070】

このように、1次側デジタル制御回路15でPFCコンバータ44の制御とDC-DCコンバータ54の1次側のスイッチング制御を行い、2次側デジタル制御回路54で同期整流制御を行うようにしてもよい。

【0071】

《第5の実施形態》

図9は第5の実施形態に係るスイッチング電源装置105の一部の回路図である。スイッチング電源装置105はPFCコンバータ45、及びPFCコンバータ45を制御する1次側デジタル制御回路15を備えている。DC-DCコンバータとそれを制御する2次側デジタル制御回路の構成は、既に幾つかの実施形態で示したとおりである。

20

【0072】

PFCコンバータ45の入力段には、商用電源電圧を全波整流するダイオードブリッジが設けられていない。

二つのスイッチング素子Q11, Q12と二つのダイオードD11, D12とのブリッジ回路で整流スイッチング回路が構成されている。スイッチング素子Q11とダイオードD11との接続点と商用電源の第1の入力端P11との間にインダクタL1が挿入されている。そして、整流スイッチング回路の後段に、平滑回路を構成するコンデンサC1が設けられている。

30

【0073】

スイッチング素子Q11, Q12には電流検出抵抗Rs1, Rs2がそれぞれ直列接続されている。電流検出抵抗Rs1, Rs2の検出電圧は、ダイオードDs1, Ds2を介して1次側デジタル制御回路15へ入力される。

【0074】

前記整流スイッチング回路と前記平滑回路とによってPFCコンバータ45が構成されている。1次側デジタル制御回路15は、スイッチング素子Q11, Q12を制御してPFCコンバータ45をPFCコンバータとして動作させる。

【0075】

このように、ダイオードブリッジを設けない、ブリッジレスPFCコンバータを構成してもよい。

40

【符号の説明】

【0076】

B1...ダイオードブリッジ

C P...商用電源

L1, L2...インダクタ

L11, L12...インダクタ

P11, P12...電圧入力部

P21, P22...電圧出力部

Q0...スイッチング素子

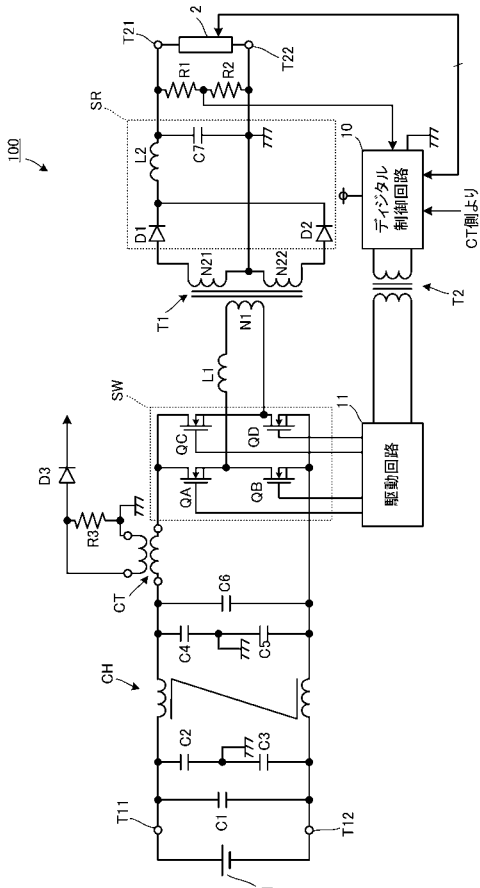
50

- Q 1 ... スイッチング素子
- Q 1 1 , Q 1 2 ... スイッチング素子
- Q 2 1 , Q 2 2 ... スイッチング素子
- Q 2 3 , Q 2 4 , Q 2 5 , Q 2 6 ... 同期整流素子
- T 1 ... トランス
- T 1 1 , T 1 2 ... カレントトランス
- T 2 1 ... カレントトランス
- 1 1 ... 入力電圧検出回路
- 1 2 ... 2 次側出力電圧検出回路
- 1 3 ... P F C コンバータ出力電圧検出回路
- 1 4 ... 信号絶縁伝達手段
- 1 4 a , 1 4 b , 1 4 c ... 信号絶縁伝達手段
- 1 5 ... 1 次側デジタル制御回路
- 1 6 ... 2 次側デジタル制御回路
- 1 8 ... ハイサイドドライバ
- 4 1 ~ 4 5 ... P F C コンバータ
- 5 1 ~ 5 4 ... D C - D C コンバータ
- 6 0 ... 負荷回路
- 1 0 1 ~ 1 0 5 ... スイッチング電源装置
- 1 4 1 ... ドライバ回路
- 1 4 2 ... トランス
- 1 4 3 ... レシーバ回路

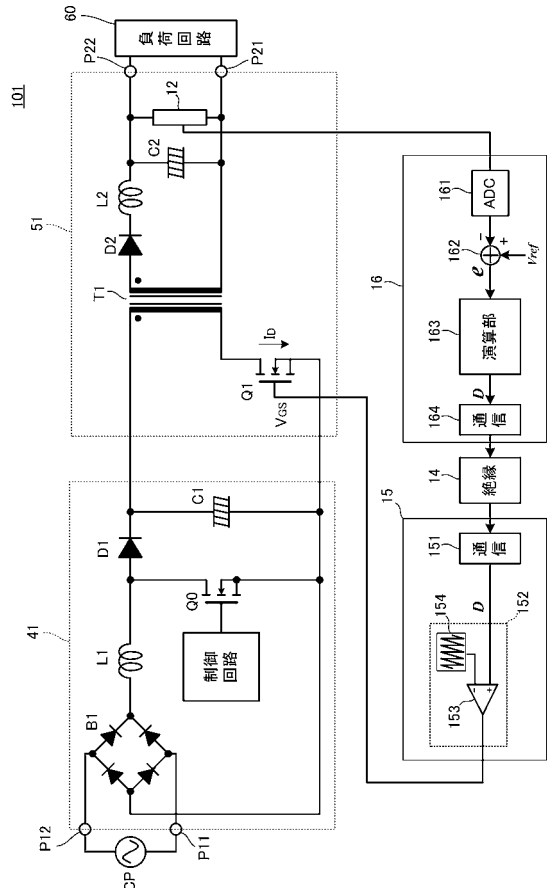
10

20

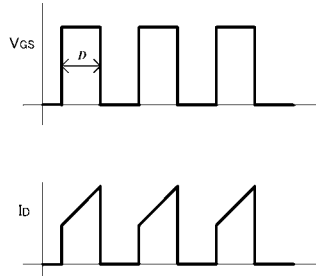
【 図 1 】



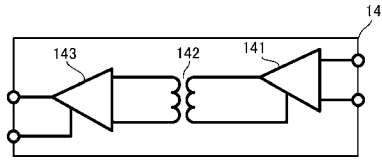
【 図 2 】



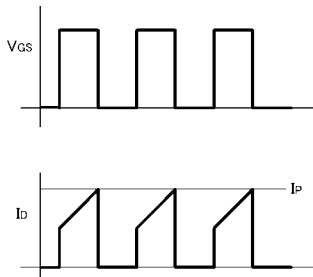
【図3】



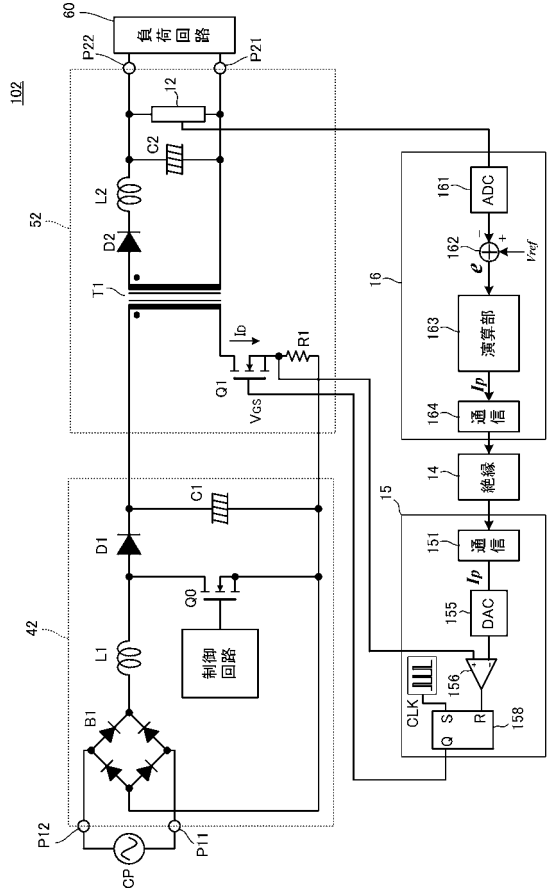
【図4】



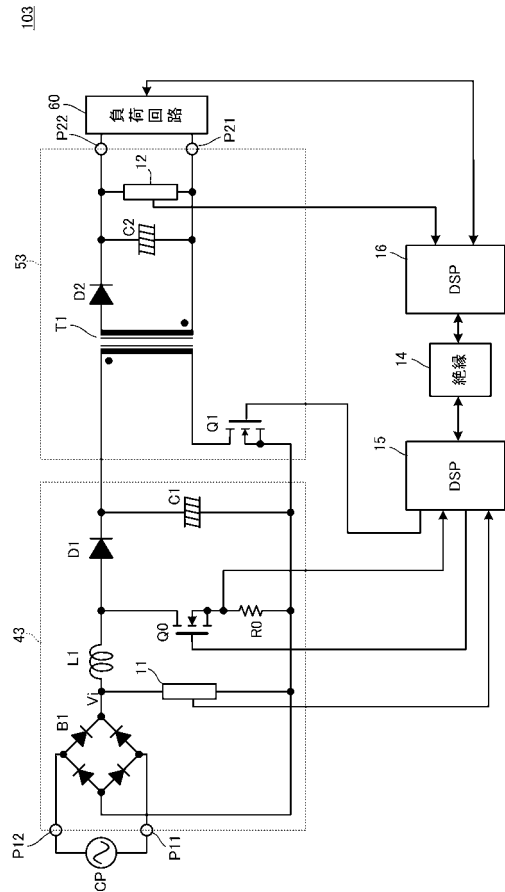
【図6】



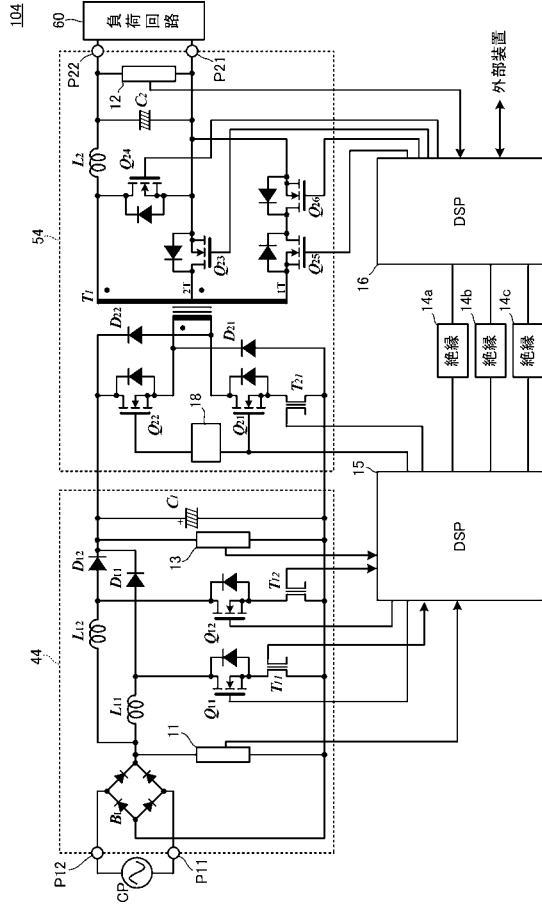
【図5】



【図7】



【 図 8 】



【 図 9 】

